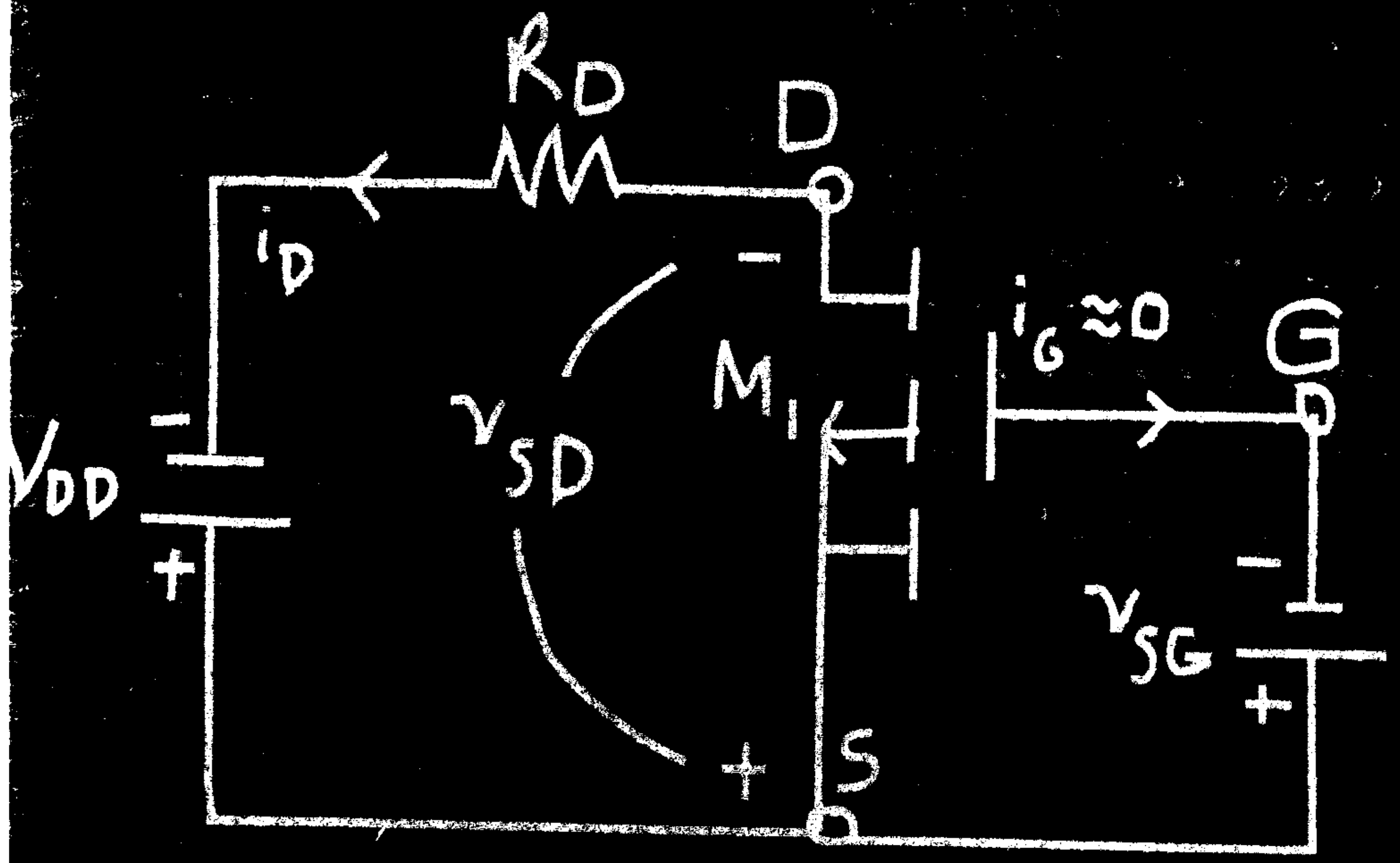
www.elsolucionario.net



Circuitos Microelectrónicos

ANÁLISIS Y DISEÑO

RASHID

www.elsolucionario.net

Find your solutions manual here!

EL SOLUCIONARIO

www.elsolucionario.net

Subscribe RSS

Find on Facebook

Follow my Tweets

Encuentra en nuestra página los Textos Universitarios que necesitas!

Libros y Solucionarios en formato digital
El complemento ideal para estar preparados para los exámenes!

Los Solucionarios contienen TODOS los problemas del libro resueltos
y explicados paso a paso de forma clara..

Visitanos para descargarlos GRATIS!
Descargas directas mucho más fáciles...

WWW.ELSOLUCIONARIO.NET

Biology Investigación Operativa Computer Science
Matemáticas Avanzadas
Physics Estadística Chemistry Geometría
Math
Termodinámica Cálculo Electrónica Circuitos Business
Mechanical Engineering
Civil Engineering Economía Análisis Numérico
Ecuaciones Diferenciales
Electromagnetismo Electrical Engineering Álgebra

Find your solutions manual here!

www.elsolucionario.net

Constantes físicas

Cantidad	Símbolo	Valor
Constante de Boltzmann	k	1.38066×10^{-23} J/K
Carga elemental	q	1.60218×10^{-19} C
Masa en reposo del electrón	m_e	9.1095×10^{-31} kg
Electrón volt	eV	1 eV = 1.60218×10^{-19} J
Permitividad del espacio libre	ϵ_0	8.85418×10^{-14} F/cm 8.854×10^{-12} F/m
Constante de Planck	h	6.62617×10^{-34} J-s
Velocidad de la luz en el vacío	c	3.0×10^{10} cm/s = 3×10^8 m/s
Voltaje térmico a 300 K	kT/q	0.0259 V

Factores de conversión y prefijos

Unidad	Símbolo	Conversión
Frecuencia angular	ω	$\omega = 2\pi f$ rps (radianes/s)
Frecuencia	f	$f = \omega/2\pi$ Hz (ciclos/s)
Micrón, micrómetro	μm	10^{-6} m = 10^{-4} cm = 10^{-3} mm
Mil	mil	10^{-3} ent = 25.4 μm
Temperatura, grado Celsius	°C	°C = K − 273.15°
femto	f	$\times 10^{-15}$
pico	p	$\times 10^{-12}$
nano	n	$\times 10^{-9}$
micro	μ	$\times 10^{-6}$
mili	m	$\times 10^{-3}$
kilo	k	$\times 10^{3}$
mega	M	$\times 10^{6}$
giga	G	$\times 10^{9}$
tera	T	$\times 10^{12}$

www.elsolucionario.net

Propiedades útiles del silicio cristalino, del germanio y del arseniuro de galio

Propiedad (a 300 K)	**Silicio**	**Germanio**	**Arseniuro de galio (GaAs)**
Número atómico	14	32	Galio: 31 Arsénico: 33
Átomos/cm^3	5×10^{22}	4.41×10^{22}	4.42×10^{22}
Constante dieléctrica relativa, ϵ_r	11.8	15.8	13.1
Hueco de energía, E_g (eV)	1.12	0.66	1.42
Movilidad electrónica, μ_n(cm^2/V-s)	1500	3900	8500
Movilidad de los huecos, μ_p(cm^2/V-s)	480	1900	400
n_i nominal $= p_i$ (número/cm^3)	1.5×10^{10}	2.4×10^{13}	1.8×10^{6}
Punto de fusión, °C	1420	936	1238

EJEMPLAR PARA EVALUACION
PBX: 285 4866 Fax: 2854169
Calle 40 No. 19 - 29 Bogotá - Colombia
email: cithomson@andinet.com

Parámetros importantes típicos del BJT a 300 K (temperatura de ambiente)

Parámetro	**npn**	**(sustrato)**	**pnp (lateral)**
β_F	200	50	30
β_R	2	4	3
V_A (volts)	150	50	50
V_j (volts)	0.7	0.55	0.55
I_S (amperes)	2×10^{-15}	10^{-14}	2×10^{-15}
r_b (ohms)	200	100	300

Modelos de PSpice

Dispositivo	**Nombre del dispositivo**	**Modelo**	**Orden numérico de los nodos**
Diodo	D	D(IS $= I_s$ N $= n$)	Ánodo, cátodo
BJT *npn*	Q	NPN(BF $= \beta$ IS $= I_S$)	Colector, base, emisor
BJT *pnp*	Q	PNP(BF $= \beta$ IS $= I_S$)	Colector, base, emisor
JFET de canal *n*	J	NJF(VTO $= V_P$ BETA $= K$)	Drenaje, compuerta, fuente
JFET de canal *p*	J	PJF(VTO $= -V_P$ BETA $= \|K\|$)	Drenaje, compuerta, fuente
MOSFET de canal *n*	M	NMOS(VTO $= V_t$ KP $= 2K$)	Drenaje, compuerta, fuente, sustrato
MOSFET de canal *p*	M	PMOS(VTO $= V_t$ KP $= 2\|K\|$)	Drenaje, compuerta, fuente, sustrato

www.elsolucionario.net

Circuitos Microelectrónicos análisis y diseño

MUHAMMAD H. RASHID,
PH.D., PENG., C.ENG., FELLOW IEE
University of Florida

International Thomson Editores

México ● Albany ● Bonn ● Boston ● Johannesburgo ● Londres ● Madrid ● Melbourne ● Nueva York
París ● San Francisco ● San Juan, PR ●Santiago ● São Paulo ● Singapur ● Tokio ● Toronto ● Washington

www.elsolucionario.net

Traducción del libro: *Microelectronic Circuits. Analysis and Design,* publicado en inglés
por Brooks/Cole Publishing.
© 1999 *Brooks/Cole Publishing Company, a Thomson Learning Company* ISBN 0-534-95174-0

Circuitos microelectrónicos. Análisis y diseño
ISBN 968-7529-79-2
Derechos reservados respecto a la edición en español.
© 2000 por International Thomson Editores, S. A. de C. V.
International Thomson Editores, S. A. de C. V. es una empresa de

Thomson Learning

México y América Central
Séneca 53, Colonia Polanco
México, D. F. 11560
Tel. (525) 281-2906
Fax (525) 281-2656
clientes@mail.internet.com.mx
MÉXICO

El Caribe
Tel. (787) 758-7580
Fax (787) 758-7573
102154.1127@compuserve.com
Hato Rey, PUERTO RICO

América del Sur
Tel. (54-11)4325-2236
Fax (54-11)4328-1829
thomson@pop.ba.net
Buenos Aires, ARGENTINA

España
Tel. (3491) 446-3350
Fax (3491) 445-6218
itesparaninfo.pedidos@mad.servicom.es
Madrid, ESPAÑA

Traducción
Rodolfo Navarro Salas y Gabriel Sánchez García
Traductores profesionales

Revisión técnica
Edmundo G. Urbina Medal
Universidad Autónoma Metropolitana-Iztapalapa

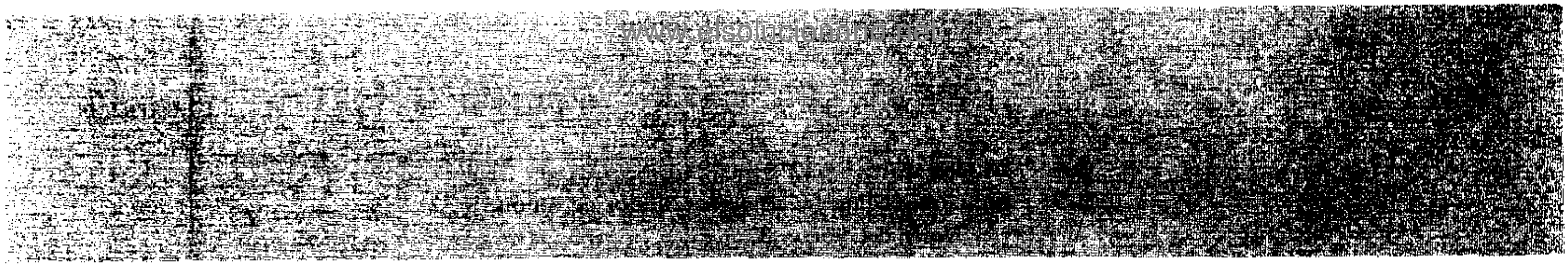
Director editorial y de producción: Miguel Ángel Toledo Castellanos
Editor de desarrollo: Gloria Leticia Medina Vigil
Editor de producción: René Garay Argueta
Corrección de estilo: Mario Alberto Mier Calixto
Tipografía: Pag & Tips
Lecturas: Luis Aguilar y Jesús Vallejo

9876543210 9VIII9

Queda prohibida la reproducción o transmisión total o parcial del texto de la presente obra bajo cualesquiera formas, electrónica o mecánica, incluyendo el fotocopiado, el almacenamiento en algún sistema de recuperación de información, o el grabado, sin el consentimiento previo y por escrito del editor.

All rights reserved. No part of this work covered by the copyright hereon may be reproduced or used in any form or by any means —graphic, electronic, or mechanical, including photocopying, recording, taping or information storage and retrieval systems— without the written permission of the publisher.

Impreso en México
Printed in Mexico



www.elsolucionario.net

Contenido

Prefacio xvi

CAPÍTULO 1
Introducción a la electrónica y el diseño

1.1 Introducción **1**
1.2 Historia de la electrónica **1**
1.3 Sistemas electrónicos **3**
- Sensores 3
- Actuadores 3

1.4 Señales electrónicas y notación **4**
- Convertidores analógico a digital 5
- Convertidores digital a analógico 6
- Notación 6

1.5 Clasificación de los sistemas electrónicos **7**
1.6 Especificaciones de los sistemas electrónicos **9**
- Especificaciones de la respuesta transitoria 9
- Distorsión 10
- Especificaciones de frecuencia 10
- Especificaciones de cd y señal pequeña 11

1.7 Diseño de sistemas electrónicos **12**
1.8 Diseño de circuitos electrónicos **14**
- Comparación entre análisis y diseño 14
- Definición del diseño de ingeniería 15
- Proceso de diseño a nivel de circuito 16
- Beneficios que se obtienen al estudiar desde una perspectiva del diseño 19
- Tipos de proyectos de diseño 20
- Informe de diseño 21

1.9 Dispositivos electrónicos **21**
- Diodos semiconductores 22
- Transistores de unión bipolar 22
- Transistores de efecto de campo 22

REFERENCIAS 26 PROBLEMAS 26

CAPÍTULO 2
Diodos

2.1 Introducción **27**
2.2 Diodos ideales **28**
2.3 Características de transferencia de los circuitos con diodos **31**

www.elsolucionario.net

2.4 Diodos reales **32**
2.5 Funcionamiento físico de los diodos de unión **32**
Unión del diodo 32
Condición de polarización directa 34
Condición de polarización inversa 34
Condición de ruptura 34
2.6 Características de los diodos reales **35**
2.7 Determinación de las constantes del diodo **37**
2.8 Efectos de la temperatura **39**
2.9 Análisis de circuitos con diodos reales **41**
Método gráfico 42
Método de aproximación 42
Método iterativo 42
2.10 Modelado de diodos reales **44**
Modelo de cd con caída de voltaje constante 44
Modelo de cd lineal por secciones 44
Modelo de ca de baja frecuencia 46
Modelo de ca de alta frecuencia 51
Modelo del diodo en PSpice/SPICE 53
2.11 Diodos zener **56**
Regulador zener 57
Diseño de un regulador zener 59
Limitadores zener 62
Efectos de la temperatura en los diodos zener 65
2.12 Diodos emisores de luz **66**
2.13 Diodos de barrera Schottky **66**
2.14 Disipación nominal de potencia **67**
2.15 Hojas de datos técnicos para diodos **69**
RESUMEN 73
REFERENCIAS 73
PREGUNTAS DE REPASO 73
PROBLEMAS 74

CAPÍTULO 3
Aplicaciones de los diodos

3.1 Introducción **81**
3.2 Rectificadores de diodo **81**
Rectificadores monofásicos de media onda 82
Rectificadores monofásicos de onda completa con derivación central 89
Rectificadores monofásicos con puente de onda completa 94
3.3 Filtros de salida para rectificadores **99**
Filtros L 99
Filtros C 102
Filtros LC 106
3.4 Recortadores **109**
Recortadores en paralelo 109
Recortadores en serie 110
3.5 Circuitos de fijación **112**
Circuitos de fijación de nivel con corrimiento fijo 112
Circuitos de fijación de nivel con corrimiento variable 113
3.6 Detectores de picos y demoduladores **116**
3.7 Multiplicadores de voltaje **120**
Duplicadores de voltaje 120
Triplicadores y cuatriplicadores de voltaje 121
3.8 Generadores de función **123**
RESUMEN 126
REFERENCIAS 126
PREGUNTAS DE REPASO 126
PROBLEMAS 127

www.elsolucionario.net

CONTENIDO

CAPÍTULO 4
Introducción a los amplificadores

4.1 Introducción **133**
4.2 Características de un amplificador **134**
- Ganancia en voltaje 134
- Ganancia en corriente 135
- Ganancia en potencia 135
- Ganancia logarítmica 135
- Resistencias de entrada y de salida 136
- Saturación del amplificador 136
- No linealidad de los amplificadores 138

4.3 Tipos de amplificadores **140**
- Amplificadores de voltaje 140
- Amplificadores de corriente 144
- Amplificadores de transconductancia 148
- Amplificadores de transimpedancia 150

4.4 Modelos de PSpice/SPICE para amplificadores **151**
- Amplificador de voltaje 152
- Amplificador de corriente 152
- Amplificador de transconductancia 152
- Amplificador de transimpedancia 152

4.5 Relaciones de ganancia **152**
- Amplificadores de voltaje y de corriente 152
- Amplificadores de voltaje y de transconductancia 153
- Amplificadores de voltaje y de transimpedancia 153

4.6 Amplificadores en cascada **154**
- Amplificadores de voltaje en cascada 154
- Amplificadores de corriente en cascada 155

4.7 Introducción a los amplificadores con transistores 156
- Transistores de unión bipolar 156
- Transistores de efecto de campo 161

4.8 Respuesta en frecuencia de los amplificadores **165**
- Característica pasabajas 166
- Característica pasaaltas 168
- Característica pasabanda 170
- Relación entre la ganancia y el ancho de banda 171

4.9 Teorema de Miller **172**
4.10 Diseño de un amplificador **175**

RESUMEN 178
PREGUNTAS DE REPASO 178
PROBLEMAS 179

CAPÍTULO 5
Dispositivos de amplificación

5.1 Introducción **185**
5.2 Transistores de unión bipolar **186**
- Características de entrada y de salida 186
- Modelos del BJT 188
- Polarización con cd de los BJT 192
- Diseño de circuitos de polarización 193
- Amplificadores en configuración de emisor común 196
- Seguidores de emisor 201
- Amplificadores en configuración de base común 205
- Amplificadores con cargas activas 209

5.3 Transistores de efecto de campo **214**
- MOSFET incrementales 215
- MOSFET decrementales 218
- Transistores de efecto de campo de unión 221

www.elsolucionario.net

Modelos FET 223
Polarización de los FET 227
Amplificadores de fuente común 233
Amplificadores de drenaje común 237
Amplificadores de compuerta común 240
Amplificadores FET con cargas activas 242
5.4 Comparación entre FET y BJT **245**
5.5 Diseño de amplificadores **245**
Diseño de amplificadores con BJT 246
Diseño de amplificadores con FET 249
RESUMEN 252
REFERENCIAS 252
PREGUNTAS DE REPASO 252
PROBLEMAS 253

CAPÍTULO 6
Introducción a los amplificadores operacionales

6.1 Introducción **267**
6.2 Características de los amplificadores operacionales ideales **268**
6.3 Modelos de PSpice/SPICE de amplificadores operacionales **270**
Modelo lineal de cd 271
Modelo lineal de ca 272
Macromodelo no lineal 273
6.4 Análisis de circuitos con amplificadores operacionales ideales **273**
Amplificadores no inversores 274
Amplificadores inversores 277
Amplificadores diferenciales 279
6.5 Aplicaciones de los amplificadores operacionales **281**
Integradores 281
Diferenciadores 286
Amplificadores de instrumentación 289
Amplificadores sumadores no inversores 291
Amplificadores sumadores inversores 292
Amplificadores sumadores-restadores 293
Excitadores de optoacoplador 296
Fotodetectores 296
Convertidores voltaje-corriente 297
Vóltmetros de cd 298
Milivóltmetros de cd 298
Convertidores de impedancia negativa 299
Fuentes de corriente constante 300
Integradores no inversores 301
Simuladores de inductancia 302
Seguidores autoelevados de voltaje con acoplamiento de ca 303
6.6 Circuitos con amplificadores operacionales y diodos **304**
Detectores de la señal más positiva 305
Detectores de precisión de voltaje pico 305
Rectificadores de precisión de media onda 306
Rectificadores de precisión de onda completa 307
Circuitos de fijación de precisión 308
Limitadores de voltaje fijo 309
Limitadores de voltaje ajustable 310
Limitadores de voltaje zener 315
Limitadores de transición abrupta 316
6.7 Diseño de circuitos con amplificadores operacionales **319**
RESUMEN 321
REFERENCIAS 321
PREGUNTAS DE REPASO 321
PROBLEMAS 322

www.elsolucionario.net

CAPÍTULO 7
Características de los amplificadores operacionales reales

7.1 Introducción **329**
7.2 Estructura interna de los amplificadores operacionales **329**
7.3 Parámetros de los amplificadores operacionales reales **330**
Resistencia de entrada 331
Resistencia de salida 331
Capacitancia de entrada 331
Relación de rechazo de modo común 331
Ganancia en voltaje de señal grande 333
Tiempo de levantamiento 333
Ganancia en voltaje de lazo abierto y ancho de banda 334
Velocidad de respuesta 338
Limites del voltaje de entrada 339
Limites del voltaje de salida 339
Voltaje de offset de entrada 339
Corriente de polarización de entrada 341
Corriente de offset de entrada 343
Relación de rechazo con variaciones en la fuente de alimentación 345
Deriva térmica 345
7.4 Ajuste del voltaje de offset **347**
7.5 Medición de los parámetros de offset **349**
RESUMEN 350
REFERENCIAS 350
PREGUNTAS DE REPASO 350
PROBLEMAS 351

CAPÍTULO 8
Respuesta en frecuencia de los amplificadores

8.1 Introducción **353**
8.2 Modelo y respuesta en frecuencia de los BJT **354**
Modelo de alta frecuencia 354
Modelo de PSpice/SPICE de señal pequeña 356
Respuesta en frecuencia de los BJT 356
8.3 Modelo y respuesta en frecuencia de los FET **360**
Modelo y respuesta en frecuencia de los JFET 360
Modelo y respuesta en frecuencia de los MOSFET 361
Modelo de PSpice/SPICE de señal pequeña 363
8.4 Gráficas de Bode **364**
Amplificadores pasabajas 365
Amplificadores pasaaltas 366
Amplificadores pasabanda 367
8.5 Respuesta en frecuencia de un amplificador **368**
Frecuencias de corte bajas 369
Frecuencias de corte altas 370
8.6 Métodos del cortocircuito y del valor cero para determinar las frecuencias de corte **374**
Método del cortocircuito 374
Método del valor cero 376
Ganancia en voltaje de media banda 378
8.7 Respuesta en frecuencia de amplificadores con BJT de emisor común **378**
Frecuencias de corte bajas 378
Frecuencias de corte altas 380
8.8 Respuesta en frecuencia de amplificadores con BJT de colector común **384**
Frecuencias de corte bajas 385
Frecuencias de corte altas 386
8.9 Respuesta en frecuencia de amplificadores con BJT de base común **388**
Frecuencias de corte bajas 388
Frecuencias de corte altas 390

www.elsolucionario.net

8.10 Respuesta en frecuencia de amplificadores con FET **391**
Amplificadores de fuente común 392
Amplificadores de drenaje común 395
Amplificadores de compuerta común 397
8.11 Amplificadores de varias etapas **399**
8.12 Respuesta en frecuencia de circuitos con amplificadores operacionales **406**
Respuesta en frecuencia de circuitos integradores construidos con amplificadores operacionales 406
Respuesta en frecuencia de circuitos diferenciadores construidos con amplificadores operacionales 408
8.13 Diseño de la respuesta en frecuencia **410**
RESUMEN 410 REFERENCIAS 411
PREGUNTAS DE REPASO 411 PROBLEMAS 411

CAPÍTULO 9 *Filtros activos*

9.1 Introducción **421**
9.2 Filtros activos comparados con los filtros pasivos **421**
9.3 Tipos de filtros activos **422**
9.4 La función bicuadrática **424**
9.5 Filtros Butterworth **425**
Función de Butterworth para $n = 2$ 426
Función de Butterworth para $n = 3$ 426
9.6 Filtros pasabajas **427**
Filtros pasabajas de primer orden 427
Filtros pasabajas de segundo orden 429
Filtros Butterworth pasabajas 433
9.7 Filtros pasaaltas **436**
Filtros pasaaltas de primer orden 436
Filtros pasaaltas de segundo orden 437
Filtros Butterworth pasaaltas 440
9.8 Filtros pasabanda **442**
Filtros pasabanda de banda ancha 443
Filtros pasabanda de banda angosta 445
9.9 Filtros de rechazo de banda **448**
Filtros supresores de banda ancha 448
Filtros supresores de banda angosta 451
9.10 Filtros pasatodas **453**
9.11 Filtros de capacitor conmutado **454**
Resistores de capacitor conmutado 454
Integradores de capacitor conmutado 456
Filtro universal de capacitor conmutado 456
9.12 Recomendaciones para el diseño de filtros **458**
RESUMEN 459 REFERENCIAS 459
PREGUNTAS DE REPASO 459 PROBLEMAS 460

CAPÍTULO 10 *Amplificadores retroalimentados*

10.1 Introducción **463**
10.2 Retroalimentación **464**
10.3 Análisis de la retroalimentación **465**
Sensibilidad a la ganancia 467
Sensibilidad al factor de retroalimentación 467
Respuesta en frecuencia 468
Distorsión 470
10.4 Topologías de retroalimentación **472**
10.5 Análisis de amplificadores retroalimentados **474**

www.elsolucionario.net

10.6 Retroalimentación serie-paralelo **476**
Análisis de una red ideal de retroalimentación serie-paralelo 477
Análisis de una red práctica de retroalimentación serie-paralelo 479
10.7 Retroalimentación serie-serie **485**
Análisis de una red ideal de retroalimentación serie-serie 486
Análisis de una red práctica de retroalimentación serie-serie 487
10.8 Retroalimentación paralelo-paralelo **493**
Análisis de una red ideal de retroalimentación paralelo-paralelo 494
Análisis de una red práctica de retroalimentación paralelo-paralelo 496
10.9 Retroalimentación paralelo-serie **502**
Análisis de una red ideal de retroalimentación paralelo-serie 503
Análisis de una red práctica de retroalimentación paralelo-serie 503
10.10 Diseño de circuitos retroalimentados **506**
10.11 Análisis de estabilidad **511**
Polos e inestabilidad 512
Criterio de estabilidad de Nyquist 514
Estabilidad relativa 516
Efectos del margen de fase 517
La estabilidad mediante gráficas de Bode 518
10.12 Técnicas de compensación **521**
Adición de un polo dominante 521
Modificación del polo dominante 523
Compensación de Miller y separación de polos 524
Modificación de la trayectoria de retroalimentación 526
RESUMEN 529
REFERENCIAS 530
PREGUNTAS DE REPASO 530
PROBLEMAS 531

CAPÍTULO **11** *Osciladores*
11.1 Introducción **541**
11.2 Principios de operación de los osciladores **542**
Estabilidad en la frecuencia 544
Estabilidad en la amplitud 545
11.3 Osciladores de corrimiento de fase **545**
11.4 Osciladores de cuadratura **549**
11.5 Osciladores trifásicos **551**
11.6 Osciladores de puente de Wien **552**
11.7 Osciladores de Colpitts **556**
11.8 Osciladores de Hartley **562**
11.9 Osciladores de cristal **564**
11.10 Osciladores sintonizados por filtro activo **568**
11.11 Diseño de osciladores **571**
RESUMEN 572
REFERENCIAS 572
PREGUNTAS DE REPASO 572
PROBLEMAS 573

CAPÍTULO **12** *Introducción a la electrónica digital*
12.1 Introducción **577**
12.2 Estados lógicos **577**
12.3 Compuertas lógicas **578**
12.4 Parámetros de desempeño de las compuertas lógicas **580**
Característica de transferencia de voltaje 580
Márgenes de ruido 581
Factor de carga de salida y factor de carga de entrada 582
Retraso de propagación 584

www.elsolucionario.net

Disipación de potencia 585
Producto retraso-potencia 587
12.5 Inversores NMOS **588**
Inversor NMOS con carga incremental 588
Inversor NMOS con carga decremental 595
Comparación de inversores NMOS 601
12.6 Circuitos lógicos NMOS **602**
Compuertas NMOS de transmisión 602
Compuertas NMOS NOR 602
Compuertas NMOS NAND 603
12.7 Inversores CMOS **603**
12.8 Circuitos lógicos CMOS **608**
Compuertas CMOS de transmisión 608
Compuertas CMOS NOR y NAND 610
Familias CMOS 611
12.9 Comparación entre las compuertas CMOS y las NMOS **611**
12.10 Inversores BJT **612**
Características de transferencia de voltaje 612
Características de conmutación 613
12.11 Compuertas lógicas transistor-transistor (TTL) **617**
Compuertas TTL estándar 618
Compuertas TTL NAND de alta velocidad 624
Compuertas NAND Schottky TTL 628
12.12 Compuertas lógicas OR/NOR de emisor acoplado (ECL) **630**
12.13 Inversores BiCMOS **636**
Retraso de propagación 637
12.14 Interfaz de compuertas lógicas **638**
Circuitos CMOS excitados por circuitos TTL 639
Circuitos TTL excitados por circuitos CMOS 641
12.15 Comparación de compuertas lógicas **641**
12.16 Diseño de circuitos lógicos **643**
RESUMEN 645
REFERENCIAS 645
PREGUNTAS DE REPASO 645
PROBLEMAS 646

CAPÍTULO 13
Fuentes activas y amplificadores diferenciales

13.1 Introducción **655**
13.2 Estructura interna de los amplificadores diferenciales **656**
13.3 Fuentes de corriente BJT **657**
Fuente básica de corriente 657
Fuente básica modificada de corriente 659
Fuente de corriente Widlar 661
Fuente de corriente cascode 664
Fuente de corriente Wilson 665
Fuentes de corriente múltiples 669
13.4 Fuentes de corriente JFET **670**
13.5 Fuentes de corriente MOSFET **671**
Fuente básica de corriente 671
Fuentes de corriente múltiples 674
Fuente de corriente cascode 674
Fuente de corriente Wilson 675
13.6 Diseño de fuentes de corriente activas **676**
13.7 Fuentes de voltaje activas **676**
Transformación de impedancia 677
Retroalimentación negativa 677
Retroalimentación negativa y transformación de impedancia 678

www.elsolucionario.net

13.8 Características de los amplificadores diferenciales **679**
13.9 Amplificadores diferenciales BJT **681**
Características de transferencia de cd 681
Análisis de señal pequeña 683
13.10 Amplificadores diferenciales BJT con cargas activas **689**
Análisis de señal pequeña 690
Amplificador diferencial con espejo de corriente modificado 692
Amplificador diferencial cascode 693
13.11 Amplificadores diferenciales JFET **695**
Par diferencial JFET 695
Par diferencial JFET con carga activa 702
13.12 Amplificadores diferenciales MOS **702**
Par diferencial NMOS 703
Par diferencial MOS con carga activa 705
13.13 Amplificadores diferenciales BiCMOS **708**
Comparaciones entre amplificadores con BJT y amplificadores con CMOS 708
Amplificadores BiCMOS 709
Amplificadores BiCMOS en cascode 710
13.14 Respuesta en frecuencia de los amplificadores diferenciales **713**
13.15 Diseño de amplificadores diferenciales **715**
RESUMEN 715
REFERENCIAS 715
PREGUNTAS DE REPASO 715
PROBLEMAS 716

CAPÍTULO 14 *Amplificadores de potencia*

14.1 Introducción **723**
14.2 Clasificación de los amplificadores de potencia **724**
14.3 Seguidores de emisor **725**
Característica de transferencia 726
Formas de la señal 726
Potencia de salida y eficiencia 726
14.4 Amplificadores clase A **729**
Amplificador de emisor común básico 729
Amplificadores de emisor común 732
Amplificador con carga acoplada por transformador 733
14.5 Amplificadores clase B en contrafase **735**
Amplificadores complementarios en contrafase 735
Amplificador en contrafase con carga acoplada por transformador 740
14.6 Amplificadores clase AB complementarios en contrafase **744**
Característica de transferencia 744
Potencia de salida y eficiencia 745
Polarización con diodos 745
Polarización con diodos y con una fuente activa de corriente 746
Polarización con un multiplicador V_{BE} 749
14.7 Amplificadores clase AB cuasicomplementarios en contrafase **752**
14.8 Amplificadores clase AB en contrafase acoplados por transformador **753**
14.9 Protección contra cortocircuito y protección térmica **754**
Protección contra cortocircuitos 755
Protección térmica 755
14.10 Amplificadores operacionales de potencia **756**
Amplificadores de potencia de circuito integrado 756
Amplificador de puente 759
14.11 Consideraciones térmicas **760**
Resistencia térmica 760
Disipación de calor y flujo de calor 760
Disipación de potencia en función de la temperatura 761

www.elsolucionario.net

14.12 Diseño de amplificadores de potencia **763**

RESUMEN 763
REFERENCIAS 763
PREGUNTAS DE REPASO 763
PROBLEMAS 764

CAPÍTULO 15 *Amplificadores operacionales*

15.1 Introducción **767**
15.2 Estructura interna de los amplificadores operacionales **767**
15.3 Parámetros de los amplificadores operacionales **768**
Corriente de polarización de entrada 769
Corriente de offset de entrada 769
Voltaje de offset de entrada y deriva térmica de voltaje 769
Relación de rechazo en modo común 771
Resistencia de entrada 772
Resistencia de salida 775
Respuesta en frecuencia 775
Rapidez de respuesta 778
15.4 Amplificadores operacionales JFET **779**
Amplificador operacional JFET LH0022 780
Amplificador operacional JFET LF411 781
Amplificador operacional JFET LH0062 784
Amplificador operacional JFET LH0032 785
15.5 Amplificadores operacionales CMOS **787**
Amplificador operacional CMOS MC14573 787
Amplificador operacional TLC1078 790
15.6 Amplificadores operacionales BiCMOS **792**
Amplificador operacional BiCMOS CA3130 792
Amplificador operacional BiCMOS CA3140 793
15.7 Amplificadores operacionales BJT **795**
Amplificador operacional BJT LM124 795
Amplificador operacional BJT LM741 796
15.8 Análisis del amplificador operacional LM741 **798**
Análisis de cd 798
Análisis de señal pequeña de ca 803
Análisis de la respuesta en frecuencia 811
Circuito equivalente de señal pequeña 812
15.9 Diseño de amplificadores operacionales **812**

RESUMEN 813
REFERENCIAS 813
PREGUNTAS DE REPASO 814
PROBLEMAS 814

CAPÍTULO 16 *Circuitos integrados analógicos y sus aplicaciones*

16.1 Introducción **817**
16.2 Comparadores **817**
Diferencias entre comparadores y amplificadores operacionales 818
Conexión en el lado de salida 818
Comparadores de umbral 819
16.3 Detectores de cruce por cero **821**
16.4 Disparadores Schmitt **822**
Disparador Schmitt inversor 822
Disparador Schmitt no inversor 825
Disparador Schmitt con voltaje de referencia 826
Efectos de la histéresis sobre el voltaje de salida 827
16.5 Generadores de onda cuadrada **829**
16.6 Generadores de onda triangular **833**

www.elsolucionario.net

16.7 Generadores de onda diente de sierra **836**
16.8 Osciladores controlados por voltaje **839**
Modo de carga 840
Modo de descarga 840
Realización del circuito 840
El VCO NE/SE-566 842
16.9 Temporizador 555 **844**
Diagrama de bloques funcional 844
Multivibrador monoestable 845
Aplicaciones de los multivibradores monoestables 847
Multivibrador astable 849
Aplicaciones de los multivibradores astables 851
16.10 Lazo amarrado por fase (PLL) **855**
Detector de fase 856
Circuito integrado de lazo amarrado por fase 857
Aplicaciones del PLL 565 859
16.11 Convertidores de voltaje a frecuencia y de frecuencia a voltaje **862**
Convertidor V/F 863
Convertidor F/V 867
16.12 Circuitos de muestreo y retención **870**
Circuitos de muestreo y retención construidos con amplificadores operacionales 871
Circuitos integrados de muestreo y retención 872
16.13 Convertidores digital a analógico **873**
Convertidor D/A con resistor ponderado 873
Convertidor D/A con red de escalera *R*-2*R* 874
Convertidores D/A de circuito integrado 876
16.14 Convertidores analógico a digital **879**
Convertidor A/D de aproximaciones sucesivas 879
Convertidores A/D de circuito integrado 881
16.15 Diseño de circuitos integrados analógicos **883**
RESUMEN 883
REFERENCIAS 883
PREGUNTAS DE REPASO 884
PROBLEMAS 885

APÉNDICES
Apéndice A: Introducción a PSpice **887**
Apéndice B: Revisión de circuitos básicos **913**
Apéndice C: Modelo híbrido del BJT a frecuencia baja **953**
Apéndice D: Modelo de Ebers-Moll para transistores de unión bipolar **957**
Apéndice E: Componentes pasivos **963**
Apéndice F: Problemas de diseño **969**

Respuestas a ejercicios seleccionados **971**
Índice **977**
Acerca del autor **991**

www.elsolucionario.net

Prefacio

Los dispositivos semiconductores y los circuitos integrados son los pilares de la tecnología moderna, motivo por el cual el estudio de la electrónica, que trata con las características y aplicaciones de aquellos, es una parte fundamental del plan de estudios de las carreras de ingeniería eléctrica o ingeniería en computación. Tradicionalmente, en muchas universidades y escuelas el curso básico de electrónica tenía una duración de un año (dos semestres). Sin embargo, con el surgimiento de nuevas tecnologías y la necesidad de ofrecer una educación universitaria más general, los departamentos de ingeniería eléctrica se han visto presionados para reducir el estudio de la electrónica básica a un curso de un semestre. Este libro se diseñó para utilizarse en un curso de uno o dos semestres; el único prerrequisito es un curso en análisis básico de circuitos. Un curso de un semestre puede abarcar los capítulos 1 a 11, en los que se presentan las técnicas básicas para el análisis de circuitos electrónicos utilizando circuitos integrados como ejemplos. En un curso de dos semestres, el segundo de ellos deberá concentrarse en el análisis detallado de los dispositivos y circuitos que hay dentro de los CI.

Los objetivos de estudio en este libro son los siguientes:

- Presentar las características básicas de los dispositivos semiconductores de uso más común en los circuitos integrados.
- Desarrollar habilidades en el análisis y diseño de circuitos analógicos y digitales.
- Familiarizar a los estudiantes con varios elementos del proceso de diseño en ingeniería, entre los que se incluyen la formulación de especificaciones, el análisis de soluciones alternativas, la síntesis, la toma de decisiones, las iteraciones, la consideración de factores de costo y aspectos de tolerancia.

El libro adopta un enfoque descendente para el estudio de la electrónica, en lugar de seguir uno ascendente. En este último enfoque, primero se estudian las características de los dispositivos semiconductores y de los CI, y después se presentan las aplicaciones de los CI; este enfoque, por lo general, requiere de un año de enseñanza, pues resulta necesario cubrir todos los aspectos esenciales con la finalidad de dar a los estudiantes un conocimiento general de los circuitos y sistemas electrónicos. En el enfoque descendente, que es el utilizado en este libro, primero se introducen las características ideales de los CI para establecer con ello las técnicas de diseño y análisis, después se presentan las características y el funcionamiento de los dispositivos y circuitos contenidos en los CI para comprender las imperfecciones y limitaciones de éstos. Este enfoque tiene la ventaja de permitirle al profesor cubrir únicamente las técnicas y circuitos básicos en el primer semestre, sin entrar en detalles en lo que respecta a los dispositivos discretos. Si el plan de estudios lo permite, el curso puede continuar en el segundo semestre con un análisis detallado de los dispositivos discretos.

www.elsolucionario.net

Después de la introducción al proceso de diseño del capítulo 1, el libro puede dividirse en cinco partes:

- Capítulos 2 y 3, que estudian a los diodos y sus aplicaciones
- Capítulos 4 a 7, referentes a dispositivos de amplificación y amplificadores
- Capítulos 8 a 11, que tratan las características y los análisis de circuitos electrónicos
- Capítulos 12, que estudia las compuertas lógicas digitales
- Capítulos 13 a 16, que tratan sobre circuitos integrados y sus aplicaciones

En los apéndices también se incluye un repaso del análisis básico de circuitos y una introducción a PSpice.

La tecnología moderna de semiconductores ha evolucionado a grado tal que muchos circuitos analógicos y digitales están disponibles ahora en forma de circuitos integrados. Los fabricantes de estos circuitos proporcionan notas de aplicación, que pueden utilizarse para implantar las funciones del circuito. Sin embargo, el conocimiento de las características y operación de los dispositivos internos de los CI es fundamental para comprender las limitaciones de estos CI cuando se interconectan como bloques básicos en los diseños de circuito. Este conocimiento también sirve como base para el desarrollo de generaciones futuras de CI.

Si bien la tendencia en la tecnología de los CI sugiere que el diseño de circuitos discretos podría desaparecer en el futuro, los amplificadores con transistores (de grande y muy grande escala de integración) continuarán siendo los bloques básicos de los CI. Por esta razón, en el capítulo 5 se estudian los amplificadores con transistores, después de la presentación de los tipos y especificaciones generales de los amplificadores en el capítulo 4. Como los diodos son los bloques básicos de muchos circuitos electrónicos y las técnicas para el análisis de diodos son similares a las de los amplificadores con transistores, los diodos y sus aplicaciones se tratan con detalle en los capítulos 2 y 3.

Las deducciones matemáticas se mantienen a un mínimo mediante el uso de modelos aproximados de circuito para amplificadores operacionales, transistores y diodos. La importancia de estas aproximaciones se establece por medio del análisis asistido por computadora, mediante PSpice. Los circuitos importantes se analizan en ejemplos resueltos con la finalidad de presentar las técnicas básicas y dar énfasis a los efectos de la variación de parámetros. Las preguntas de repaso y los problemas que aparecen al final de cada capítulo ponen a prueba el aprendizaje del estudiante de los conceptos desarrollados en ese capítulo. Las respuestas a los problemas seleccionados se encuentran en la parte final del libro.

En la práctica, las clases y los experimentos de laboratorio se realizan de manera concurrente. Si los resultados experimentales que obtienen los estudiantes difieren de las características ideales, debido a las limitaciones prácticas de los circuitos integrados, es probable que ellos se desconcierten. Esto puede solucionarse con una explicación breve de las causas de las discrepancias. Sin embargo, los resultados experimentales no serán muy diferentes de los obtenidos de manera teórica.

Los criterios que se utilizan en el ABET (*Accreditation Board of Engineering and Technology*) requieren la integración del diseño y el uso de la computadora en el plan de estudios. Una vez que los estudiantes satisfacen otros requisitos del ABET en matemáticas, ciencias básicas, ciencias de la ingeniería, optativas de humanidades y optativas generales, no quedan muchos cursos para satisfacer el requisito de diseño. La falta de oportunidades para créditos de diseño en el plan de estudios de ingeniería es una preocupación común. En general, la electrónica es el primer curso de ingeniería eléctrica en el que se integran los componentes de diseño y el uso de la computadora. Este libro está estructurado para permitir que el contenido de diseño constituya al menos cincuenta por ciento del curso, y la integración del uso de la computadora se hace con el empleo de PSpice. Muchos de los ejemplos de diseño utilizan PSpice para verificar los requerimientos de diseño, mientras que la gran cantidad de ejemplos de diseño asistido por computadora ilustran la utilidad de las PC como herramientas de diseño, en particular en casos en los que las variables de diseño están sujetas a tolerancias y desviaciones en los componentes.

www.elsolucionario.net

Como autor tengo una deuda de agradecimiento con el equipo de PWS Publishing, Bill Barter, Leslie Bondaryk, Elise Kaiser, Tricia Kelly, Sally Lifland y Mary T. Stone por su guía y apoyo. También quiero dar las gracias a los revisores por sus comentarios y sugerencias:

Dr. William T. Baumann
Virginia Polytechnic Institute y *State University*

Dr. Paul J. Benkeser
Georgia Institute of Technology

Dr. Alok K. Berry
George Mason University

Dr. Michael A. Bridgwood
Clemson University

Dr. Nadeem N. Bunni
Clarkson University

Dr. Wai-Kai Chen
University of Illinois en Chicago

Dr. Shirshak K. Dhali
Southern Illinois University

Dr. Muhammed Farooq
West Virginia University Institute of Technology

Dr. Constantine Hatziadoniu
Southern Illinois University

Dr. Bruce P. Johnson
University of Nevada-Reno

Dr. Frank Kornbaum
South Dakota State University

Dr. John A. McNeill
Worcester Polytechnic Institute

Dr. Bahram Nabet
Drexel University

Dr. Jack R. Smith
University of Florida

Dr. Robert D. Strattan
University of Tulsa

Mi agradecimiento para el doctor Shirshak K. Dhali por revisar el manuscrito completo y al doctor Muhammed Umar Farooq por preparar el *Solutions Manual* *(*Manual de Soluciones*). Los dos proporcionaron comentarios muy útiles.

El libro fue preparado durante mi estancia en la King Fahd University of Petroleum & Minerals (KFUPM), en Dharanm, Arabia Saudita, y quiero dar las gracias a la KFUPM por brindarme un ambiente académico y creativo. Finalmente, gracias a mi familia por su paciencia, mientras estaba ocupado en éste y otros proyectos.

Cualquier comentario y sugerencias con respecto al libro son bienvenidos. Deben enviarse a:

Dr. Muhammad H. Rashid
Profesor y director
UF/UWF Joint Program in Electrical Engineering
University of West Florida
11000 University Parkway
Pensacola, FL 32514-5754
USA
correo electrónico: mrashid@uwf.edu
Web: http://www.ee.uwf.edu

* **Nota del editor**: Este material sólo está disponible en inglés para los profesores que utilicen esta obra como texto en su clase. Solicite mayor información a alguno de nuestros representantes.

www.elsolucionario.net

1

Introducción a la electrónica y el diseño

Contenido del capítulo

1.1 Introducción
1.2 Historia de la electrónica
1.3 Sistemas electrónicos
1.4 Señales electrónicas y notación
1.5 Clasificación de los sistemas electrónicos
1.6 Especificaciones de los sistemas electrónicos
1.7 Diseño de sistemas electrónicos
1.8 Diseño de circuitos electrónicos
1.9 Dispositivos electrónicos

REFERENCIAS ▶ PROBLEMAS

1.1 Introducción

La electrónica se encuentra en nuestra vida diaria en forma de teléfonos, receptores de radio, televisores, equipo de audio, aparatos domésticos, computadoras y equipo para control y automatización industrial. La electrónica se ha convertido tanto en un estímulo como en una parte integral del crecimiento y desarrollo tecnológico actual. El campo de la *electrónica* está relacionado con el diseño y las aplicaciones de los dispositivos electrónicos.

A continuación se definen los objetivos de aprendizaje de este capítulo:

- Establecer un panorama del desarrollo histórico de la electrónica
- Aprender acerca de los sistemas electrónicos y sus clasificaciones
- Comprender cómo está constituido el diseño de ingeniería
- Aprender acerca del proceso de diseño de los circuitos y sistemas electrónicos
- Desarrollar un conocimiento básico de los dispositivos electrónicos

1.2 Historia de la electrónica

La era de la electrónica comenzó con la invención del primer dispositivo amplificador: *el triodo de vacío*, realizado por Fleming en 1904. A este invento siguió el desarrollo del *diodo de punto de contacto de estado sólido*, por parte de Pickard, en 1906, los primeros *circuitos de radio* que utilizaban diodos y triodos, entre 1907 y 1927; el *receptor superheterodino* de Armstrong, en 1920; la demostración de la *televisión*, en 1925; el *dispositivo de efecto de campo* de Lilienfield, en 1925; *la modulación fm* de Armstrong, en 1933, y del *radar*, en 1940.

www.elsolucionario.net

La primera revolución de la electrónica comenzó en 1947 con la invención del *transistor de silicio* por Bardeen, Bratain y Shockley en los laboratorios de la compañía Bell Telephone. La mayor parte de las tecnologías electrónicas avanzadas que existen en la actualidad tienen sus bases en este invento; tal es el caso de la microelectrónica moderna que ha evolucionado, con el paso de los años, a partir de los semiconductores. Esta revolución fue seguida por la primera demostración de la *televisión en color,* en 1950, y la invención del *transistor unipolar de efecto de campo* por Shockley, en 1952.

La siguiente innovación se presentó en 1956, cuando los Laboratorios Bell desarrollaron el *transistor de disparo pnpn,* también conocido como *tiristor* o *rectificador controlado de silicio* (RCS). La segunda revolución de la electrónica inició con el desarrollo de un tiristor comercial realizado por la General Electric, en 1958. Éste fue el comienzo de una nueva era para las aplicaciones de la electrónica en las áreas de procesamiento o acondicionamiento de potencia, conocida como *electrónica de potencia.* Desde entonces, se han desarrollado muchas clases de dispositivos semiconductores de potencia y técnicas de conversión.

El primer circuito integrado (CI) fue desarrollado en 1958, en forma simultánea por Kilby en la compañía Texas Instruments y los investigadores Noyce y Moore en Fairchild Semiconductor, Inc.; esto marcó el inicio de una nueva fase en la revolución de la microelectrónica. Este invento fue seguido por el desarrollo del primer circuito integrado comercial para un *amplificador operacional,* el μA709, de la compañía Fairchild Semiconductor, en 1968; el microprocesador 4004 de Intel, en 1971; el microprocesador de 8 bits de Intel, en 1972, y el circuito integrado de memoria gigabit de Intel, en 1995. En la figura 1.1 se muestra la evolución, desde los tubos de vacío, hasta la microelectrónica. El desarrollo de los circuitos integrados continúa en la actualidad, como un esfuerzo para alcanzar circuitos integrados con una mayor densidad y una menor disipación de potencia; en la tabla 1.1 se muestran los niveles históricos de integración en los circuitos.

FIGURA 1.1
Evolución desde los tubos de vacío hasta la microelectrónica

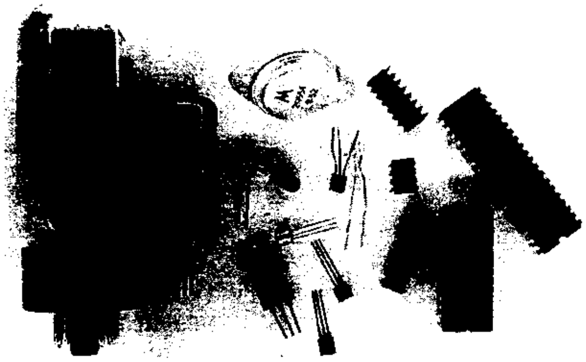


TABLA 1.1
Niveles de integración

Fecha	Grado de integración	Cantidad de componentes en el circuito integrado
Años 50	Componentes discretos	1 a 2
Años 60	Integración a pequeña escala (SSI)	Menor a 10^2
1966	Integración a mediana escala (MSI)	De 10^2 a 10^3
1969	Integración a gran escala (LSI)	De 10^3 a 10^4
1975	Integración a muy grande escala (VLSI)	De 10^4 a 10^9
Años 90	Integración a ultra gran escala (ULSI)	Mayor a 10^9

ASPECTOS PRINCIPALES DE LA SECCIÓN 1.2

- Desde la invención del primer dispositivo amplificador, el tubo de vacío, en 1904, el campo de la electrónica ha evolucionado con mucha rapidez. En la actualidad, los circuitos integrados a ultra gran escala (ULSI) contienen más de 10^9 componentes en la oblea de silicio.

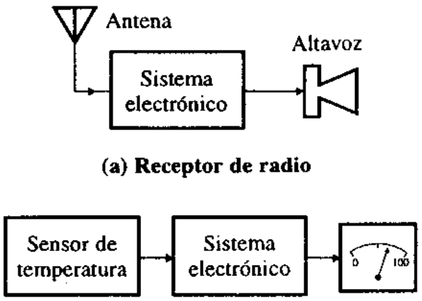
www.elsolucionario.net

1.3 *Sistemas electrónicos*

Un sistema electrónico es un arreglo de dispositivos y componentes electrónicos que tiene un conjunto definido de entradas y salidas. Mediante el uso de transistores (trans-resistores) como dispositivos, el sistema toma la información en forma de señales de entrada (o, sencillamente, entradas), realiza operaciones con estas señales, y luego produce señales de salida (o salidas). De acuerdo con el tipo de aplicación, los sistemas electrónicos pueden clasificarse como: de comunicación, de electrónica médica, de instrumentación y de control o computarizado.

En la figura 1.2(a) se muestra el diagrama de bloques de un receptor de radio de FM. La antena actúa como elemento de detección y la señal de entrada que proviene de ella es pequeña, por lo común del orden de microvolts; su amplitud y nivel de potencia son amplificados por el sistema electrónico antes de alimentar al altavoz. En la figura 1.2(b) se muestra un diagrama de bloques de un instrumento indicador de temperatura. La salida excita al instrumento indicador. El sensor de temperatura produce un voltaje pequeño, normalmente del orden de milivolts por aumento en la unidad de temperatura, por encima de 0 grados (por ejemplo, 1 mV/°C). Ambos sistemas toman la entrada de un sensor, la procesan y producen una salida que excita a un actuador.

FIGURA 1.2
Sistemas electrónicos



(a) Receptor de radio

(b) Instrumento indicador de temperatura

Un sistema electrónico debe comunicarse con dispositivos de entrada y de salida. Las entradas y las salidas, por lo general, tienen forma de señales eléctricas. Las señales de entrada pueden obtenerse de la medición de variables físicas tales como la temperatura o el nivel de líquidos, y las salidas pueden utilizarse para provocar variaciones en otras variables físicas, como en el caso de los elementos indicadores y calentadores. Con frecuencia, los sistemas electrónicos utilizan *sensores* para captar variables externas de entrada y *actuadores* para controlar variables externas de salida. Los sensores y los actuadores se conocen también con el nombre de *transductores*. El altavoz es un ejemplo de un transductor que convierte una señal electrónica en sonido.

Sensores

Existen muchas clases de sensores, entre los que se incluyen:

- Termistores y termopares, para medir temperatura
- Fototransistores y fotodiodos, utilizados en la medición de la luz
- Sensores de esfuerzo y materiales piezoeléctricos, para medir fuerza
- Potenciómetros, sensores inductivos y codificadores absolutos de posición, con los cuales se mide el desplazamiento
- Generadores tacométricos, acelerómetros y sensores de efecto Doppler, para medir movimiento
- Micrófonos, para medir sonido

Actuadores

Los actuadores producen una salida no eléctrica a partir de una señal eléctrica. Existen muchas clases de actuadores, como:

- Calentadores resistivos, para producir calor
- Diodos emisores de luz (LED) y controles variables de intensidad, utilizados en el control de la cantidad de luz

www.elsolucionario.net

- Solenoides, para producir fuerza
- Medidores, para indicar desplazamiento
- Motores eléctricos, que se utilizan en la producción de movimiento o velocidad
- Altavoces y transductores ultrasónicos, para producir sonido

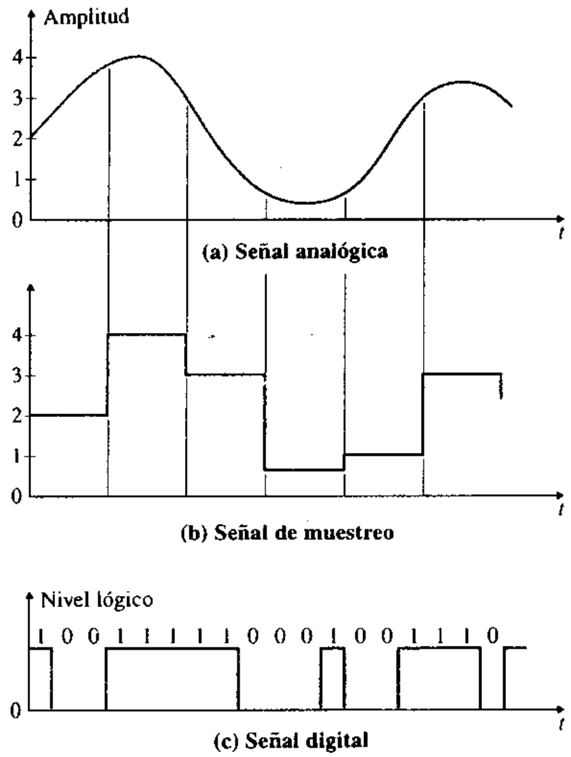
ASPECTOS PRINCIPALES DE LA SECCIÓN 1.3

- Un sistema electrónico está formado por dispositivos y componentes electrónicos. El sistema procesa señales electrónicas y actúa como una interfase entre los sensores (que se encuentran en el lado de entrada) y los actuadores (situados en el lado de salida).
- Los sensores convierten variables físicas en señales eléctricas; mientras que los actuadores, convierten señales eléctricas en variables físicas. A menudo, los sensores y los actuadores se conocen con el nombre de *transductores*.

1.4 *Señales electrónicas y notación*

Las señales electrónicas pueden dividirse en dos categorías: analógica y digital. Una señal analógica tiene un intervalo continuo de amplitudes con respecto al tiempo, como se indica en la figura 1.3(a). Una señal digital implica sólo valores discretos de voltaje con respecto al tiempo, como se muestra en la figura 1.3(c). Una señal digital tiene sólo dos valores, que representan el estado 1 lógico (nivel alto) y el estado 0 lógico (nivel bajo). Para dar cabida a variaciones en los valores de los componentes, la temperatura y el ruido (o señales extrañas), normalmente al estado 1 lógico se le asigna cualquier voltaje entre 2 y 5 V. El estado 0 lógico se puede asignar a cualquier voltaje que se encuentre entre 0 y 0.8 V.

FIGURA 1.3
Señales electrónicas



Por lo general, la señal de salida de un sensor es analógica, y con frecuencia los actuadores necesitan una entrada analógica para producir la salida deseada. La señal analógica puede convertirse en digital, y viceversa. Los circuitos electrónicos que realizan estas con-

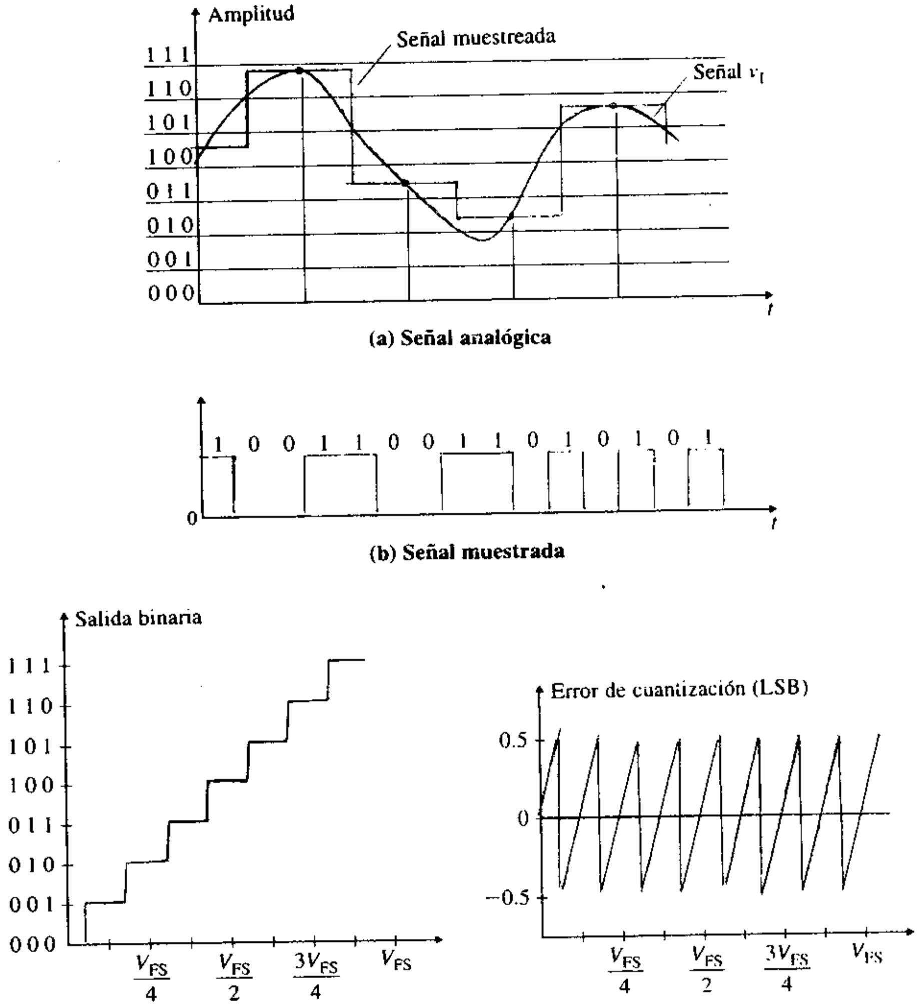
www.elsolucionario.net

versiones se conocen como *convertidores analógico a digital* (A/D) y *convertidores digital a analógico* (D/A).

Convertidores analógico a digital

Un convertidor A/D convierte una señal analógica en digital y proporciona una interfase entre las señales analógicas y digitales. Consideremos el voltaje analógico de entrada de la figura 1.4(a). La señal de entrada se muestrea en intervalos periódicos que están determinados por el *tiempo de muestreo* T_s, asignando un número binario de n bits ($b_1, b_2 \ldots b_n$) a cada muestra, como se indica en la figura 1.4(b) para $n = 3$. El número binario de n bits es una fracción binaria que representa la relación que existe entre el voltaje desconocido de entrada v_I y el voltaje de escala completa V_{FS} del convertidor. Para $n = 3$, cada fracción binaria es $V_{FS}/2^n = V_{FS}/8$. En la figura 1.4(c) se muestra el voltaje de salida de un convertidor A/D de 3 bits.

FIGURA 1.4
Conversión del tipo analógico a digital



(a) Señal analógica

(b) Señal muestrada

(c) Salida binaria

(d) Error de cuantización

En la figura 1.4(c) se muestra la relación entrada-salida, la cual indica que mientras el voltaje de entrada aumenta desde 0 hasta el voltaje de escala completa, la salida binaria cambia desde 000 hasta 111. Sin embargo, el número binario permanece constante para un intervalo de voltajes de entrada igual de $V_{FS}/2^n$ (= $V_{FS}/8$ para $n = 3$), que es igual al valor 1 del bit menos significativo (LSB, por sus siglas en inglés) del convertidor A/D. Por consiguiente, conforme aumenta el voltaje de entrada, la salida binaria proporcionará primero un error negativo y luego un error positivo, como se muestra en la figura 1.4(d). Este error, conocido como *error de cuantización*, se puede reducir si se aumenta el número de bits n.

www.elsolucionario.net

Por tanto, el error de cuantización se puede definir como el voltaje más pequeño que puede cambiar el bit menos significativo (LSB) de la salida binaria de 0 a 1. El error de cuantización también se conoce como la *resolución* del convertidor, y está determinado por la siguiente expresión

$$V_{LSB} = V_{error} = V_{FS}/2^n \tag{1.1}$$

donde V_{FS} es el voltaje de mayor escala del convertidor. Por ejemplo, el voltaje V_{LSB} para un convertidor de 8 bits es

$$V_{LSB} = V_{FS}/2^n = 5/2^8 = 19.53 \text{ mV} \approx 20 \text{ mV}$$

Convertidores digital a analógico

Un convertidor D/A toma una señal de entrada que tiene forma binaria y produce un voltaje o corriente de salida en forma analógica (o continua). En la figura 1.5 se muestra el diagrama de bloques de un convertidor D/A de n bits formado por los dígitos binarios (b_1, $b_2 \ldots b_n$). Se supone que el convertidor genera la fracción binaria, la cual se multiplica por el voltaje de escala completa V_{FS} para obtener el voltaje de salida, expresado por

$$V_O = (b_1 2^{-1} + b_2 2^{-2} + b_3 2^{-3} + \ldots + b_n 2^{-n})V_{FS} \tag{1.2}$$

donde el i-ésimo dígito binario puede ser $b_i = 0$ o $b_i = 1$, y b_1 es el bit más significativo (MSB). Por ejemplo, para $V_{FS} = 5$ V, $n = 3$, y la palabra binaria $b_1 b_2 b_3 = 110$, de la ecuación (1.2) se tiene que

$$V_O = (1 \times 2^{-1} + 1 \times 2^{-2} + 0 \times 2^{-3}) \times 5 = 3.75 \text{ V}$$

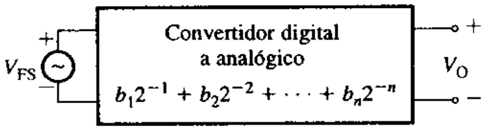


FIGURA 1.5
Convertidor digital a analógico

Notación

La señal analógica se representa, por lo general, con un símbolo y un subíndice. El símbolo y el subíndice pueden ser letras mayúsculas o minúsculas, de acuerdo con la convención que se muestra en la tabla 1.2. Por ejemplo, consideremos el circuito de la figura 1.6(a), cuya entrada consiste en un voltaje de cd $V_{CD} = 5$ V y un voltaje de ca $v_{ab} = 2$ sen ωt. En la figura 1.6(b) se muestran los voltajes instantáneos. Las definiciones de los símbolos de voltaje y corriente son las siguientes:

1. V_{CD}, I_{CD} son valores de cd; las variables y los subíndices se escriben con mayúsculas.

   $V_{CD} = 5\text{V}$
   $I_{CD} = V_{CD}/R_L = 5$ mA

2. v_{ab}, i_a son valores instantáneos de ca; las variables y los subíndices se escriben con minúsculas.

   $v_{ab} = v_{ac} = 2$ sen ωt
   $i_a = 2$ sen ωt mA (para $R_L = 1$ kΩ)

3. v_{AB}, i_A son valores instantáneos totales; las variables se escriben con minúsculas y los subíndices con mayúsculas.

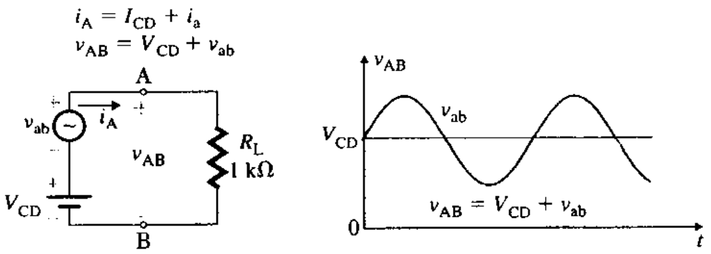
   $v_{AB} = V_{CD} + v_{ab} = 5 + 2$ sen ωt
   $i_A = I_{CD} + i_a = 5$ mA $+ 2$ sen ωt mA (para $R_L = 1$ kΩ)

4. V_{ab}, I_a son valores totales de las magnitudes; las variables se escriben con mayúsculas y los subíndices con minúsculas.

   $V_{ab} = \sqrt{5^2+(\sqrt{2})^2} = 5.20$ V
   $I_a = \sqrt{5^2+(\sqrt{2})^2} = 5.20$ mA

www.elsolucionario.net

FIGURA 1.6
Notación para las señales electrónicas



(a) Voltajes de ca y cd (b) Voltaje instantáneo

TABLA 1.2
Definición de símbolos y subíndices

Definición	Cantidad	Subíndice	Ejemplo
Valor de cd de la señal	Mayúscula	Mayúscula	V_D
Valor de ca de la señal	Minúscula	Minúscula	v_d
Valor instantáneo total de la señal (cd y ca)	Minúscula	Mayúscula	v_D
Variable compleja, fasor o valor rms de la señal	Mayúscula	Minúscula	V_d

ASPECTOS PRINCIPALES DE LA SECCIÓN 1.4

- Existen dos clases de señales electrónicas: analógicas y digitales. Una señal analógica puede convertirse en digital y viceversa.
- Se utiliza un símbolo en minúsculas para representar una cantidad instantánea y un símbolo en mayúsculas para representar valores de cd y rms. El subíndice en minúsculas se utiliza para representar cantidades instantáneas de ca y rms, mientras que el subíndice en mayúsculas se usa para representar el valor total, el cual incluye cantidades de ca y cd.

1.5 *Clasificación de los sistemas electrónicos*

La forma como se procesa una señal en un sistema electrónico depende de la naturaleza de las señales de entrada, de los requerimientos de salida de los actuadores y de los requerimientos globales del funcionamiento. Sin embargo, existen ciertas funciones que son comunes a una gran cantidad de sistemas; entre ellas se encuentran la amplificación, la adición y sustracción de señales, la integración y diferenciación de señales, y el filtrado. Algunos sistemas requieren una secuencia de operaciones, tales como el conteo, la temporización, el ajuste, el restablecimiento y la toma de decisiones. Además, puede ser necesaria la generación de señales senoidales o de cualquier otra clase dentro de un sistema.

Los sistemas electrónicos tienen su aplicación en automóviles, equipos caseros de entretenimiento, equipo para oficina y comunicación, equipos médicos, entre otras áreas; también ayudan a mantener estilos de vida de alta tecnología. Con frecuencia, los sistemas electrónicos se clasifican de acuerdo con su tipo de aplicación:

- Electrónica automotriz
- Electrónica de comunicación
- Electrónica de consumo
- Electrónica industrial
- Electrónica de instrumentación
- Mecatrónica
- Electrónica médica
- Electrónica de oficina

El campo de la electrónica se divide en tres áreas diferentes, según la clase de señales y el procesamiento que requieren los sistemas electrónicos.

La *electrónica analógica* trata principalmente sobre la operación y las aplicaciones de los transistores como dispositivos de amplificación. Las señales de entrada y las de salida toman un intervalo continuo de valores de amplitud con respecto al tiempo. La función de

www.elsolucionario.net

la electrónica analógica es transportar y procesar la información que está contenida en una señal analógica de entrada, con una cantidad mínima de distorsión.

La *electrónica digital* se relaciona en forma principal con la operación y las aplicaciones de los transistores como dispositivos de conmutación en sus estados de "encendido" y "apagado". Las señales de entrada y salida son señales de pulsos discontinuos que ocurren en instantes igualmente espaciados en el tiempo. La función de la electrónica digital es transportar y procesar la información que está contenida en la señal digital de entrada, con una cantidad mínima de error y con la mayor velocidad posible.

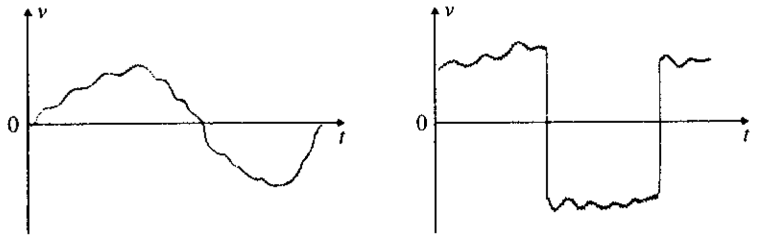
La *electrónica de potencia* trata sobre la operación y las aplicaciones de los dispositivos semiconductores de potencia, entre ellos los transistores de potencia, tales como conmutadores de "encendido" y "apagado" para el control y conversión de la potencia eléctrica. La electrónica analógica, la digital o ambas, se utilizan para generar señales de control para los dispositivos de conmutación, para obtener las estrategias de conversión deseadas (por ejemplo, ca/cd, ca/ca, cd/ca o cd/cd) con la máxima eficiencia de conversión y una cantidad mínima de distorsión en las formas de onda. La entrada a un sistema electrónico de potencia es un voltaje (o corriente) de alimentación de ca o de cd. La electrónica de potencia está enfocada principalmente al contenido y la calidad de la potencia, más que a la información contenida en una señal. Por ejemplo, un circuito electrónico de potencia puede proporcionar una alimentación estable de cd, digamos, 12 V a un sistema analógico y 5 V a un sistema digital, con una alimentación de ca 120 V a 60 Hz.

La microelectrónica nos ha proporcionado la habilidad para generar y procesar señales de control a una velocidad increíble. La electrónica de potencia nos ha dado la capacidad de formar y controlar grandes cantidades de potencia con un elevado nivel de eficiencia (entre el 94 y el 99%). La mayor parte de las aplicaciones potenciales de la electrónica de potencia están originándose de la unión de la microelectrónica (el cerebro) con la electrónica de potencia (el músculo). Además, esta última ha surgido como una disciplina distinta y está revolucionando el concepto de procesamiento y acondicionamiento de potencia para el control y la automatización industrial de potencia.

Muchos sistemas electrónicos utilizan técnicas analógicas y digitales. Cada método de implantación tiene sus propias ventajas y desventajas, las cuales se presentan en la siguiente lista.

- Es común que el ruido esté presente en los circuitos electrónicos. Se define como una señal extraña que se genera debido a la agitación térmica de los electrones de un resistor, al acoplamiento inductivo o capacitivo de señales que provienen de otros sistemas, u otras fuentes. El ruido se añade directamente a las señales analógicas y, por consiguiente, las afecta; esto puede comprobarse en la figura 1.7(a). Por lo tanto, el ruido es amplificado en las etapas amplificadoras subsecuentes. Como las señales digitales tienen sólo dos niveles (alto o bajo), el ruido no afectará a la salida digital, como se muestra en la figura 1.7(b), y puede eliminarse efectivamente de las señales digitales.
- Un circuito analógico necesita menos componentes que un circuito digital para realizar una función determinada. Sin embargo, un circuito analógico requiere con frecuencia de capacitores de valor elevado o inductores que no pueden fabricarse en un circuito integrado.
- La implantación de un circuito digital en circuitos integrados tiende a ser más fácil que la de un circuito analógico, aunque puede ser más compleja que en el caso de un

FIGURA 1.7
Efectos del ruido en las señales analógicas y digitales



(a) Señal analógica más ruido **(b) Señal digital más ruido**

www.elsolucionario.net

circuito analógico. Sin embargo, la calidad y la velocidad de los circuitos digitales son superiores para el procesamiento de las señales.

- Los sistemas analógicos están diseñados para desarrollar funciones u operaciones específicas, mientras que los sistemas digitales pueden adaptarse a diferentes tareas o usos.
- En general, las señales que provienen de los sensores y las que van a los actuadores en los sistemas electrónicos son de tipo analógico. Si una señal de entrada tiene una magnitud de bajo nivel y debe procesarse a frecuencias muy elevadas, entonces se requiere la técnica analógica. Para obtener un funcionamiento y un diseño óptimos, con frecuencia se utilizan los enfoques digital y analógico.

ASPECTOS PRINCIPALES DE LA SECCIÓN 1.5

- La electrónica puede clasificarse en tres áreas: analógica, digital y de potencia. Esta clasificación se basa principalmente en el tipo de procesamiento de la señal. A menudo, los sistemas electrónicos se clasifican de acuerdo con el tipo de aplicación, como la electrónica médica, la electrónica de consumo, etcétera.

1.6 *Especificaciones de los sistemas electrónicos*

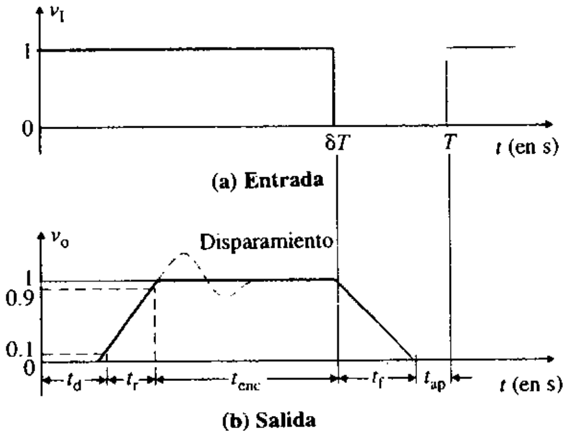
Un sistema electrónico, por lo común, se diseña para que realice ciertas funciones u operaciones. El desempeño de un sistema electrónico se especifica o se evalúa en función del voltaje, de la corriente, de la impedancia, de la potencia, del tiempo y de la frecuencia en la entrada y en la salida del sistema. Los parámetros de desempeño incluyen las especificaciones de la respuesta transitoria, de distorsión, de frecuencia y especificaciones cd y de señal pequeña.

Especificaciones de la respuesta transitoria

Las especificaciones de la respuesta transitoria se refieren a la señal de salida que genera un circuito como respuesta a una señal específica de entrada, comúnmente una señal de pulsos repetitivos, como se muestra en la figura 1.8(a). Por lo general, la señal de salida exhibe en cada ciclo un tiempo de retraso t_d, un tiempo de levantamiento t_r, un tiempo de encendido t_{enc}, un tiempo de caída t_f y un tiempo de apagado t_{ap}, como se muestra en la figura 1.8(b). Dependiendo del factor de amortiguamiento del circuito, la respuesta puede presentar un disparamiento antes de llegar a la condición de estado-estable como se muestra en la curva discontinua de la figura 1.8(b). A continuación se definen los tiempos que están asociados con una señal de salida:

- *Tiempo de retraso* t_d, es el tiempo que transcurre antes de que el circuito pueda responder a cualquier señal de entrada.
- *Tiempo de levantamiento* t_r, es el tiempo que requiere la salida para aumentar del 10 al 90% de su valor final (alto).
- *Tiempo de encendido* t_{enc}, es el tiempo durante el cual el circuito se encuentra completamente encendido y funciona de manera normal.

FIGURA 1.8
Respuesta de un circuito a un pulso



www.elsolucionario.net

- *Tiempo de caída* t_f, es el tiempo que se requiere para que la salida disminuya del 90 al 10% de su valor inicial (alto).
- *Tiempo de apagado* t_{ap}, es el tiempo durante el cual el circuito está completamente apagado, sin operar.

Por lo tanto, el periodo de conmutación T es

$$T \approx t_d + t_r + t_{enc} + t_f + t_{ap} \tag{1.3}$$

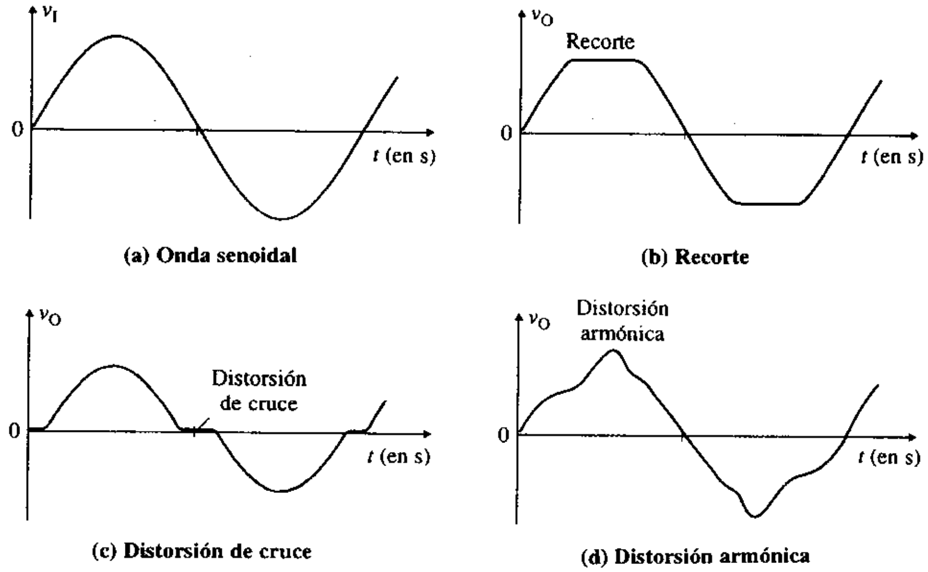
y la frecuencia de conmutación es $f = 1/T$. Estos tiempos limitan la velocidad máxima de conmutación $f_{máx}$ de un circuito. Por ejemplo, la frecuencia máxima de conmutación de un circuito con $t_d = 1\ \mu s$ y $t_r = t_f = 2\ \mu s$ es

$$f_{máx} = 1/(t_d + t_r + t_f) = 1/5\ \mu s = 200\ kHz$$

Distorsión

Con frecuencia, una señal se distorsiona mientras pasa por las diferentes etapas de un sistema electrónico. La distorsión puede adoptar diversas apariencias y alterar la forma, la amplitud, la frecuencia o la fase de una señal. En la figura 1.9 se muestran algunos ejemplos de distorsión: en la parte (b) se observa el recorte de la forma de onda senoidal original de la parte (a) debido a la limitación de la fuente de alimentación; en la parte (c) se muestra la distorsión de cruce debida a la falta de efectividad del circuito cerca del cruce por cero, y en la parte (d) se ve la distorsión armónica debida a las características no lineales de los dispositivos electrónicos. Es común que se aplique en la entrada de un circuito una señal senoidal con una frecuencia específica, y luego se midan las componentes fundamentales y armónicas de la señal de salida. La cantidad de distorsión se especifica como *la distorsión armónica total* (THD, por sus siglas en inglés), que indica la relación que existe entre el valor rms de la componente armónica y el valor rms de la componente fundamental (en la frecuencia de la entrada senoidal). La THD debe ser tan baja como sea posible.

FIGURA 1.9 Algunos ejemplos de distorsión



Especificaciones de frecuencia

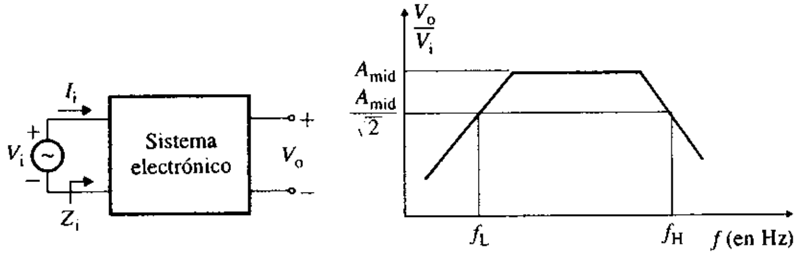
El intervalo de frecuencias de las señales electrónicas varía ampliamente, según la aplicación, como se muestra en la tabla 1.3. Las especificaciones de frecuencia se refieren a la gráfica de la señal de salida como una función de la frecuencia de la señal de entrada. En la figura 1.10(a) se muestra una gráfica típica para un sistema como el de la figura 1.10(b). Para frecuencias menores que f_L y mayores que f_H, la salida está atenuada, pero para frecuencias que están entre f_L y f_H, la salida permanece casi constante. El intervalo de frecuencias que va de f_L a f_H se conoce como el *ancho de banda* (BW, por sus siglas en inglés) del circuito. Es decir, $BW = f_H - f_L$. Se dice que un sistema que tiene un ancho de banda como el mostrado en la figura 1.10(b), tiene una característica de pasabanda. Si $f_L = 0$, se dice que el sistema tiene una característica de pasabajas. Si $f_H = \infty$, se dice que el sistema tiene una característica de pasaaltas.

www.elsolucionario.net

TABLA 1.3
Ancho de banda de las señales electrónicas

Tipo de señal	Ancho de banda
Señales sísmicas	1 a 200 Hz
Electrocardiogramas	0.05 a 100 Hz
Señales de audio	20 Hz a 15 kHz
Señales de video	cd a 4.2 MHz
Señales de radio am	540 a 1600 kHz
Señales de radar	1 a 100 MHz
Señales de televisión VHF	54 a 60 MHz
Señales de radio fm	88 a 806 MHz
Señales de televisión UHF	470 a 806 MHz
Señales de teléfono celular	824 a 891.5 MHz
Señales de televisión vía satélite	3.7 a 4.2 GHz
Señales de comunicación por microondas	1 a 50 GHz

FIGURA 1.10
Característica típica de frecuencia



(a) Circuito **(b) Respuesta en frecuencia**

Para una frecuencia de operación dentro del intervalo de ancho de banda, la ganancia en voltaje se define como

$$A_{mid} = \frac{V_o}{V_i} \tag{1.4}$$

donde V_i y V_o son los valores rms de los voltajes de entrada y de salida, respectivamente. La impedancia de entrada se define como

$$Z_i = \frac{V_i}{I_i} \tag{1.5}$$

donde I_i es el valor rms de la corriente de entrada del circuito. Con frecuencia, Z_i se conoce como la resistencia de entrada de señal pequeña R_i, porque la salida es casi independiente de la frecuencia a la mitad de la banda. La idea es que R_i debe tender hacia el infinito. La resistencia equivalente de Thévenin vista desde el lado de salida se especifica como la resistencia de salida R_o, la cual, idealmente, deberá ser cero.

Especificaciones de cd y señal pequeña

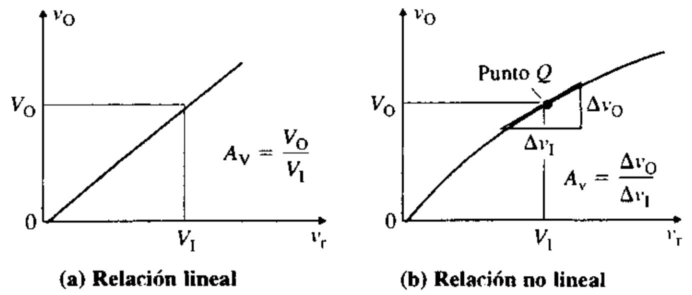
Las especificaciones de cd y de señal pequeña incluyen el voltaje de la fuente de alimentación de cd, V_{CC}, las corrientes de polarización de cd (que se requieren para activar y operar los transistores) y la disipación de potencia P_D (requerimiento de potencia de la fuente de alimentación de cd). Con frecuencia se especifica la ganancia en voltaje (el cociente del voltaje de salida v_O entre el voltaje de entrada v_I). Si la relación v_O-v_I es lineal, como se muestra en la figura 1.11(a), y el circuito opera en un punto de polarización Q, la ganancia en voltaje está dada por la expresión

$$A_V = \frac{v_O}{v_I} \tag{1.6}$$

A menudo, A_V se conoce como *ganancia en voltaje a señal grande*. La curva característica de los transistores es no lineal, como se muestra en la figura 1.11(b), y el circuito funciona en un punto de operación de polarización, el punto Q. Para que la relación v_O-v_I sea

www.elsolucionario.net

FIGURA 1.11
Características de señal grande y de señal pequeña



esencialmente lineal se hace que la señal de entrada varíe sobre un intervalo pequeño. Entonces, la ganancia en voltaje se conoce como *ganancia a señal pequeña* A_v, expresada por

$$A_v = \left.\frac{\Delta v_O}{\Delta v_I}\right|_{\text{en el punto } Q} \tag{1.7}$$

Los circuitos electrónicos, en especial los amplificadores, funcionan por lo general sobre un intervalo prácticamente lineal de la característica. Para una frecuencia de operación que esté dentro del ancho de banda del circuito, $A_v \equiv A_{mid}$, donde A_{mid} es la ganancia a frecuencia media del amplificador.

ASPECTOS PRINCIPALES DE LA SECCIÓN 1.6

- Los parámetros que describen el comportamiento de los circuitos y sistemas electrónicos por lo común incluyen las especificaciones de la respuesta transitoria, la distorsión, la frecuencia y las especificaciones de señal pequeña y señal grande.

1.7 *Diseño de sistemas electrónicos*

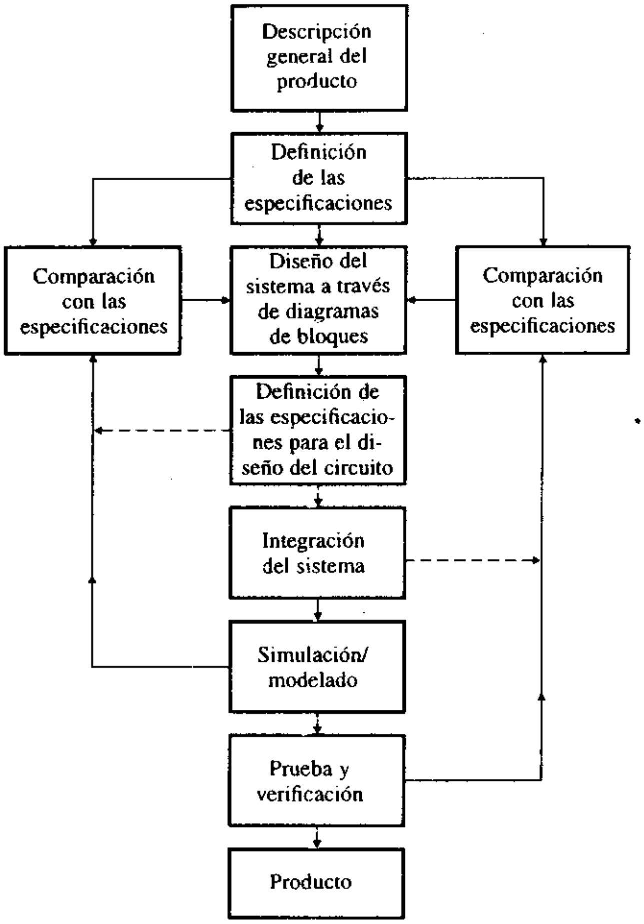
Los sistemas de ingeniería han aumentado cada vez más su complejidad. Por consiguiente, es muy deseable que los ingenieros tengan las habilidades necesarias para analizar, sintetizar y diseñar sistemas complejos. Un diseño transforma las especificaciones en circuitos que satisfacen tales especificaciones. El diseño de un sistema es un reto que involucra muchas variables. Pueden utilizarse diferentes enfoques para implantar las mismas especificaciones; por lo tanto, deben tomarse muchas decisiones para hacerlo.

En el trabajo real del diseño, se atacan primero las actividades más desafiantes y luego las más sencillas. En esa forma, si no puede hallarse una solución aceptable para los problemas difíciles, no se desperdician tiempo y dinero para resolver cuestiones más fáciles. Como puede observarse, el proceso de diseño de ingeniería sigue una jerarquía, en la que los sistemas se diseñan primero con la ayuda de diagramas funcionales de bloques, luego se prosigue con el diseño de los circuitos y los dispositivos. Este enfoque es contrario a lo que, por lo general, se piensa en los cursos académicos. El diseño a nivel de sistema está conceptualizado y expresado en términos de bloques funcionales y la integración de un sistema [1]. En la figura 1.12 se muestran los pasos principales del proceso de diseño, los cuales son:

1. Descripción general del producto
2. Definición de especificaciones/requerimientos
3. Diseño del sistema a través de diagramas de bloques funcionales
4. Definición de las especificaciones de los bloques funcionales para la síntesis e implantación a nivel de circuito

www.elsolucionario.net

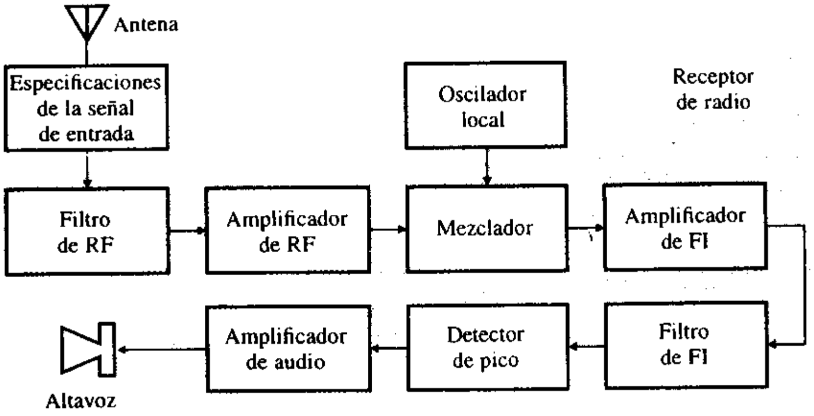
FIGURA 1.12
Proceso de diseño a nivel de sistema



5. Integración del sistema
6. Simulación o elaboración de modelos
7. Prueba y verificación

En la figura 1.13 se muestra la solución a nivel de sistema para diseñar el receptor de radio de la figura 1.2(a). Se incluyen los amplificadores de radiofrecuencia (RF), frecuencia intermedia (FI) y audiofrecuencia (AF). El oscilador local sintoniza el receptor de radio para recibir la señal de la estación deseada.

FIGURA 1.13
Diagrama de bloques a nivel de sistema para un receptor de radio



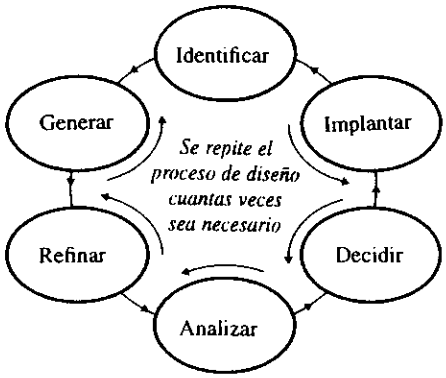
www.elsolucionario.net

En las líneas anteriores sólo se han dado los principios generales del proceso de diseño. Los detalles dependerán de la clase de sistema que se va a diseñar. El proceso de diseño puede verse como un medio para realizar lo siguiente [2]:

1. Identificar las necesidades.
2. Generar ideas para satisfacer las necesidades.
3. Refinar las ideas.
4. Analizar todas las soluciones posibles.
5. Decidir las acciones que se van a tomar.
6. Poner en práctica la decisión.

Estos pasos se muestran en la figura 1.14. Los pasos se repiten hasta que se satisfacen las especificaciones deseadas. Cada uno de estos seis pasos puede subdividirse, como se muestra en la figura 1.15. Como se sugiere, el diseño de ingeniería involucra a muchas disciplinas, y el ingeniero de diseño debe tener la habilidad para trabajar en un equipo multidisciplinario y comunicarse en forma efectiva con los demás miembros del equipo.

FIGURA 1.14
Repetición del proceso de diseño. (John Burkhardt, Lecture Notes on the Art of Design. Fort Wayne: The Indiana University-Purdue University, Fort Wayne, 1996.)



ASPECTOS PRINCIPALES DE LA SECCIÓN 1.7

- En el trabajo real de diseño, primero se atacan las actividades más desafiantes y luego, las más sencillas. Por lo tanto, el proceso de diseño de ingeniería sigue una jerarquía en la que los sistemas se diseñan primero con la ayuda de diagramas funcionales de bloques, y después se diseñan los circuitos y los dispositivos.

1.8 *Diseño de circuitos electrónicos*

El diseño a nivel de circuito se implanta y se expresa en términos de componentes, dispositivos y relaciones voltaje/corriente. El nivel más bajo es el diseño a nivel de componente, el cual involucra la selección de las clases de dispositivos. Antes de comenzar con este nivel de diseño, debe tenerse conocimiento de los dispositivos electrónicos y de sus características, parámetros y modelos.

Comparación entre análisis y diseño

El análisis es el proceso mediante el cual se hallan las especificaciones únicas o propiedades de un circuito determinado. Por otra parte, el diseño es el proceso creativo que sirve para desarrollar la solución a un problema. Se comienza con un conjunto de especificaciones o propiedades y se halla un circuito que pueda satisfacerlas. La solución no es única, y para encontrarla debe utilizarse la síntesis. Por ejemplo, la corriente que fluye desde una batería de 12 V a una resistencia de carga de 5 Ω es simplemente 2.4 A. Sin embargo, si es necesario obtener una carga que demanda 2.4 A de una batería de 12 V, pueden utilizarse muchas combinaciones posibles de resistores en serie y en paralelo. En la figura 1.16 se muestra una comparación entre el análisis y el diseño.

www.elsolucionario.net

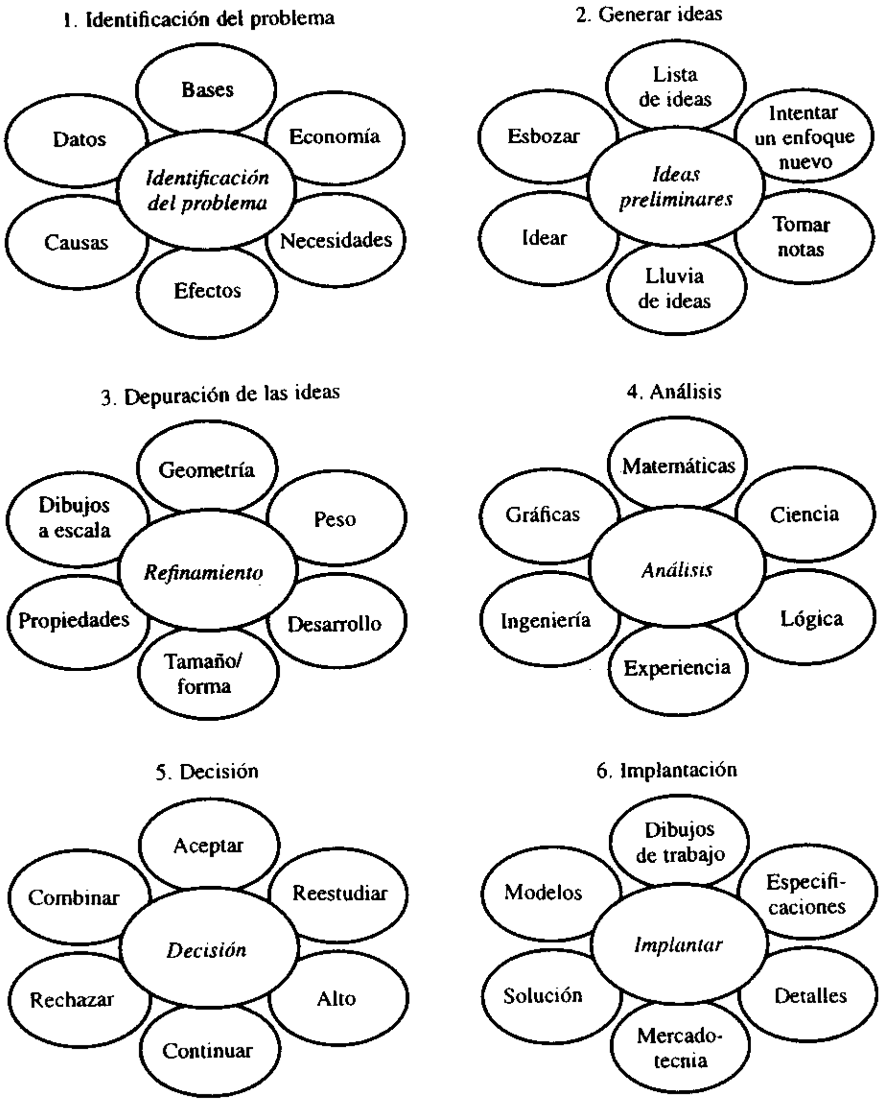


FIGURA 1.15 Elementos del proceso de diseño. (John Burkhardt, Lecture Notes on the Art of Design. Fort Wayne: The Indiana University-Purdue University, Fort Wayne, 1996.)

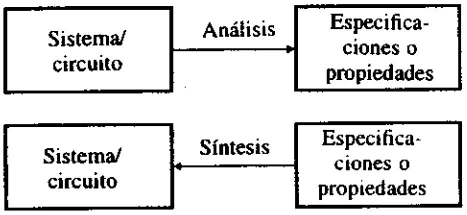


FIGURA 1.16 Comparación entre análisis y diseño

Definición del diseño de ingeniería

¿Qué es el diseño de ingeniería? Si hacemos esta pregunta a varios ingenieros, quizá terminaremos con varias definiciones diferentes. El Comité de Acreditación para Ingeniería y Tecnología (ABET, por sus siglas en inglés) proporciona la siguiente definición [3]:

> El diseño de ingeniería es el proceso mediante el cual se crea un sistema, componente o proceso para satisfacer ciertas necesidades. Es un proceso de toma de decisiones (con frecuencia, iterativo), en el que se aplican las ciencias básicas, las matemáticas y las ciencias de la ingeniería para convertir los recursos de manera óptima y cumplir un objetivo establecido. Entre los elementos fundamentales del proceso de diseño se encuentran el establecimiento de los objetivos y los criterios, la síntesis, el análisis, la construcción, la prueba y la evaluación. El componente de diseño de ingeniería de un currículum debe incluir la mayor parte de las siguientes características: desarrollar la creatividad del estudiante, utilizar problemas abiertos, desarrollar y utilizar la teoría y la metodología de diseño, formular las bases y especificaciones del problema de diseño, considerar soluciones alternativas,

www.elsolucionario.net

considerar la factibilidad, procesos de producción, diseño concurrente de ingeniería y descripciones detalladas del sistema. Además, es esencial incluir una variedad de restricciones reales, como son los factores económicos, la seguridad, la confiabilidad, la estética, la ética y el impacto social.

Proceso de diseño a nivel de circuito

En la figura 1.17 se muestran los pasos principales del proceso de diseño a nivel de circuito, los cuales son:

Paso 1. Estudio del problema de diseño.

Paso 2. Definición de los objetivos de diseño; es decir, establecer los requerimientos de comportamiento del diseño.

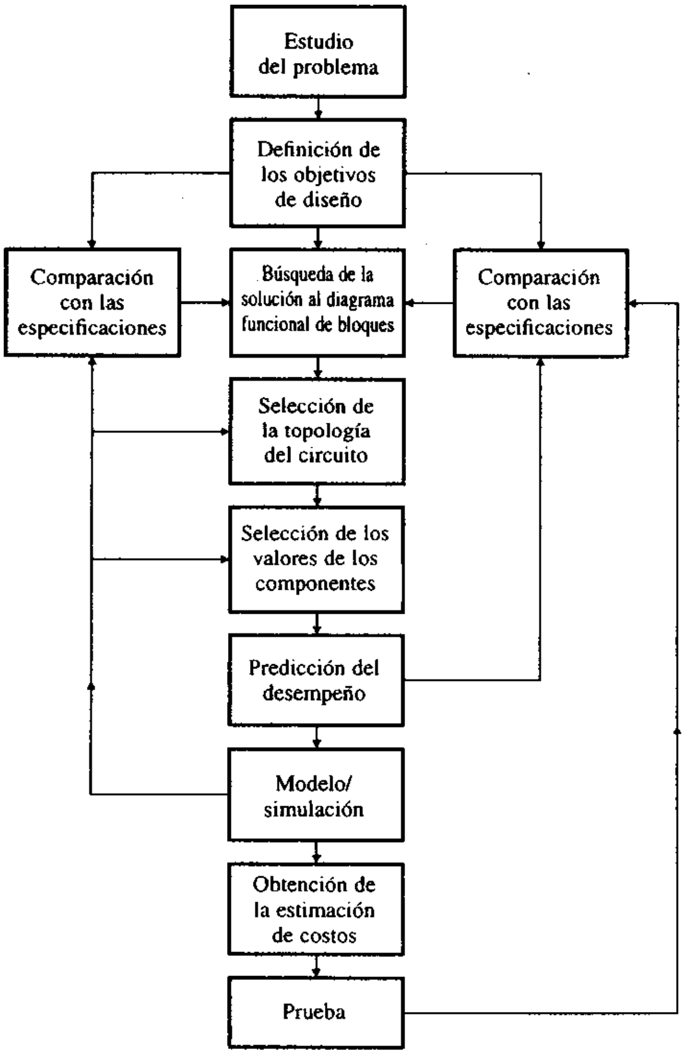
Paso 3. Establecer la estrategia de diseño y hallar el diagrama de bloques funcional de la solución.

Paso 4. Seleccionar la topología o configuración del circuito, después de evaluar las soluciones alternativas.

Paso 5. Seleccionar los valores de los componentes y dispositivos. El análisis y la síntesis pueden ser necesarios para hallar los valores de los componentes. Utilice modelos sencillos para simplificar las deducciones analíticas.

Paso 6. Evaluar el diseño e intentar predecir su funcionamiento. Modificar los valores del diseño, si es necesario.

FIGURA 1.17
Proceso de diseño a nivel de circuito



www.elsolucionario.net

Paso 7. Modelar y simular el circuito mediante modelos más reales (o complejos) del dispositivo. Obtener los resultados, para el peor de los casos, debidos a las variaciones de los componentes y los parámetros. Modificar el diseño cuando sea necesario.

Paso 8. Obtener una estimación de costos para el proyecto si el costo es un factor restrictivo primordial. Planificar la ubicación de los componentes para minimizar el tiempo de fabricación del proyecto y hacerlo tan económico como sea posible.

Paso 9. Ensamblar un prototipo en el laboratorio, y probarlo realizando mediciones para verificar el diseño. Modificar el diseño cuando sea necesario.

EJEMPLO 1.1 D

Realización del proceso de diseño Diseñar un circuito para medir voltajes de cd en el intervalo de 0 a 20 V. Para obtener una deflexión a escala completa, el medidor consume 100 μA con una caída de potencial de 1 V entre sus terminales. La corriente que se toma de la fuente de alimentación de cd no debe ser mayor de 1 mA.

SOLUCIÓN

Paso 1. Estudio cuidadoso del problema para poder definir los objetivos de diseño utilizando estrictamente términos de ingeniería.

Paso 2. Definir los objetivos del diseño por medio de un enunciado de diseño, requerimientos de operación, factores que limitan el diseño y los criterios de diseño.

El *planteamiento de diseño* expresa el objetivo en una sola oración, sin utilizar números (se pueden utilizar pocos números); por ejemplo,

Diseño de un instrumento de medición de cd

Los *requerimientos de desempeño* deben ser específicos y estar relacionados con las características deseadas de desempeño en función del voltaje, la corriente, la impedancia, la potencia, el tiempo, la frecuencia, etcétera. Los valores se refieren a las terminales de entrada y de salida del circuito, y por lo común se expresan en forma de desigualdades matemáticas; por ejemplo,

Corriente del medidor $I_M \le 100\ \mu A$

Las *restricciones del diseño* son las limitaciones impuestas por el proceso de diseño a nivel de sistema; por ejemplo,

voltaje de alimentación de cd $V_{CD} = 0$ a 20 V
corriente de alimentación de cd $I_{CD} \le 1$ mA
voltaje en el medidor $V_M = 1$ V

El diseñador no tiene flexibilidad para modificar tales restricciones.

Los *criterios de diseño* son los que se utilizan para juzgar la calidad de un diseño, y pueden incluir los siguientes factores: precisión, costo, confiabilidad, eficiencia, tiempo de respuesta, ancho de banda y disipación de potencia; por ejemplo,

- El exceso de I_M más allá de 100 μA debe minimizarse al 5%:

  $$\Delta I_M \le 5\ \mu A$$

- Debe mantenerse dentro de un máximo de 15% el valor de I_{CD} menor de 1 mA:

  $$\Delta I_{CD} \le 150\ \mu A$$

- El costo debe permanecer en un nivel mínimo.

Paso 3. Establecer la estrategia de diseño y hallar el diagrama funcional de bloques de la solución. Esta solución se muestra en la figura 1.18.

Paso 4. Seleccionar la configuración del circuito después de evaluar las soluciones alternas. Existen muchas configuraciones de circuito diferentes (por ejemplo, usar diodos zener) que pueden proporcionar corriente al medidor con un voltaje específico. Para este ejemplo, se utilizará un circuito sencillo que emplea el principio de la división de voltaje. Este circuito se muestra en la figura 1.19. Observe que no se trata de un arreglo único. Puede eliminarse R_2 y todavía se cumplen las especificaciones.

www.elsolucionario.net

FIGURA 1.18
Diagrama de bloques para la solución del problema de diseño

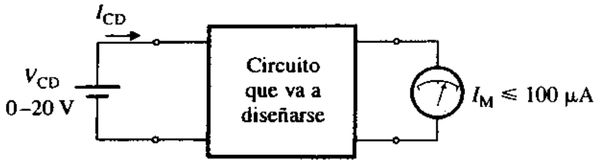
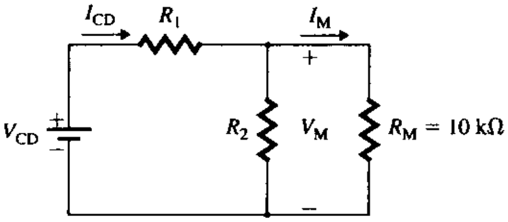


FIGURA 1.19
Configuración propuesta para el circuito



Paso 5. Seleccionar los valores de los componentes, después de analizar el circuito. El medidor puede representarse con una resistencia R_M:

$$R_M = V_M/I_M = 1\ V/100\ \mu A = 10\ k\Omega$$

El valor del resistor R_1 puede hallarse mediante la expresión

$$R_1 \geq (V_{CD} - V_M)/I_{CD} = (20 - 1)/1\ mA = 19\ k\Omega$$

Para mantener bajos los costos, se utilizará un resistor de carbón con una tolerancia del 5%. De las tablas que indican los valores disponibles para los resistores (que se encuentran en el apéndice E), se tiene que 20 kΩ es el valor superior más cercano para un resistor de carbón con tolerancia del 5%. Es decir,

$$R_1 = 20\ k\Omega \pm 5\%$$

De la regla del divisor de voltaje, se tiene que V_M está relacionado con V_{CD} como lo indica la siguiente expresión:

$$V_M = \frac{R_M \parallel R_2}{R_1 + (R_M \parallel R_2)} V_{CD} \tag{1.8}$$

la cual, para $V_M = 1$ V, $V_{CD} = 20$ V, $R_1 = 20\ k\Omega$ y $R_M = 10\ k\Omega$, da como resultado $R_2 = 1.18\ k\Omega$. Por consiguiente, el valor superior más cercano es 1.2 kΩ para el caso de un resistor de carbón al 5%; es decir, $R_2 = 1.2\ k\Omega \pm 5\%$.

Paso 6. Evaluar el diseño y predecir su comportamiento. Utilizando la ecuación (1.8) se tiene que

$$V_M = \frac{R_M \parallel R_2}{R_1 + (R_M \parallel R_2)} V_{CD} = 1.01695\ V$$

la cual, a su vez, proporciona $I_M = 1.01695/10\ k\Omega = 102\ \mu A$; este valor cae dentro de los criterios especificados:

$$I_{CD} = (V_{CD} - V_M)/R_1 = (20 - 1.01695)/20\ k\Omega = 949\ \mu A$$

que también se encuadra dentro de los criterios especificados. La disipación de potencia en R_1 es

$$P_{R1} = (V_{CD} - V_M) \times I_{CD} = (20 - 1.01695) \times 949\ \mu A = 18\ mW$$

Se elige la menor disipación de potencia, 1/8 W. La disipación de potencia en R_2 es

$$P_{R2} = V_M^2/R_2 = 1.01695^2/1.2\ k\Omega = 862\ \mu W$$

Por tanto, se elige la mayor disipación de potencia siguiente, 1/8 W.

▸ **NOTA:** En este paso puede ser necesario realizar una modificación en el diseño, ya que no se consideraron los efectos que tiene la tolerancia de los resistores en el desempeño del circuito.

Paso 7. Simular el circuito. Se utilizará el programa PSpice para determinar la corriente del medidor. En la figura 1.20 se muestra el circuito completo para la simulación con PSpice. Rbreak es el

www.elsolucionario.net

nombre del modelo de los resistores que permite asignarles las tolerancias. Consulte el apéndice A *Introducción a PSpice* y a Tuinenga [7], Rashid [8] y Herniter [9]. A continuación se muestra el archivo del programa:

```
Ejemplo 1.1 Diseño de un voltímetro de cd
VCD    1    0         20V
Rm     0    2         10k
R1     1    2         Rbreak    20k
R2     0    2         Rbreak    1.2k
.MODEL Rbreak RES (R=1 DEV=5%)                ; Parámetros del modelo de resistor
.DC  LIN  VDC  0  20V  0.01                   ; Incremento en el barrido de cd de VCD
                                              ; desde 0 a 20 V con 0.01
.WCASE  DC I (Rm)  YMAX                       ; Análisis en el peor de los casos para
                                              ; dar la diferencia
.PROBE                                        ; más grande YMAX
.END                                          ; Posprocesador de gráficos
```

En la figura 1.21 se muestra la gráfica generada por PSpice que representa la corriente del medidor I(Rm) comparada con el voltaje de alimentación VCD. El diseño cumple con las especificaciones bajo los valores nominales, pero para las condiciones del peor de los casos, el diseño no las satisface. Se necesitan ajustes y varias modificaciones para hallar la solución final. Es común que esto sea cierto para los problemas de diseño abiertos. Puede probarse cambiando el valor de R_1 o R_2 para cumplir con las especificaciones en el peor de los casos. Por supuesto, pueden cumplirse con una mayor facilidad las especificaciones si se utilizan resistores con una tolerancia del 1%, pero se elevará el costo.

FIGURA 1.20
Circuito propuesto para la simulación con PSpice

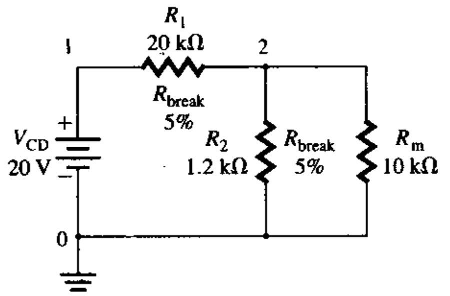
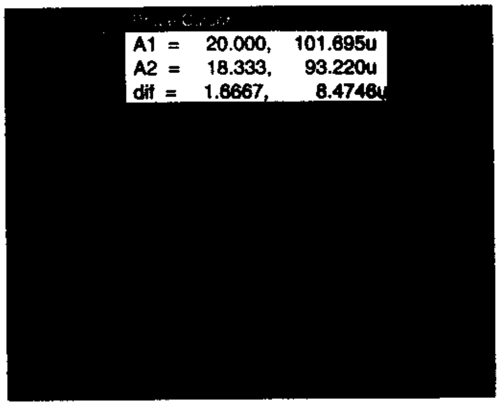


FIGURA 1.21
Gráfica generada por PSpice de la corriente del medidor



Paso 8. Obtener una estimación de los costos. A partir de las tablas de costo que proporcionan los fabricantes de los resistores, se tiene que

R_1: 20 kΩ, 1/8 W   0.20 dólares (aprox.)

R_2: 1.2 kΩ, 1/8 W   0.15 dólares (aprox.)

lo cual proporciona un costo total de 0.35 dólares. Cabe indicar que dicha estimación no incluye los costos que comúnmente se asocian con los procesos de producción, manufactura y presupuestos de la compañía.

Beneficios que se obtienen al estudiar desde una perspectiva del diseño

En un nivel concreto, el uso del proceso de diseño ayuda a traducir las actividades complejas del diseño en circuitos sencillos en una forma sistemática. Además, el proceso de diseño favorece el aprendizaje que se necesita para establecer procedimientos que permitan esbozar los bloques, circuitos o subcircuitos del sistema, y para hallar, utilizar e integrar la información proveniente de diversas fuentes, como son las hojas de especificaciones técnicas de los fabricantes, el uso de modelos y las herramientas de simulación.

En un nivel más abstracto, el diseño requiere la toma de decisiones para plantear compromisos y soluciones alternativas; esto implica un reto, pues se debe seleccionar la mejor respuesta a partir de una amplia gama de respuestas aceptables. Por lo tanto, el diseño fortalece las habilidades de toma de decisiones y ayuda a desarrollar un criterio propio, fomentando la autoconfianza y la experiencia para aplicar la teoría a la solución de problemas reales. Además, proporciona una oportunidad para resolver problemas aplicando un criterio propio. En consecuencia, motiva y desarrolla la creatividad, así como las habilidades de

www.elsolucionario.net

pensamiento crítico. La creatividad es muy importante en el proceso de diseño, el cual requiere que el lector profundice más en relación con lo que ha aprendido en el salón de clases.

Puesto que la perspectiva del diseño integra diferentes tópicos de la electrónica, así como material que proviene de otros cursos de circuitos básicos, física, matemáticas, simulación y modelado y técnicas de laboratorio, pone énfasis en que un conocimiento general es esencial para el diseño de ingeniería. El diseño a nivel de sistema no requiere sólo el conocimiento de las metodologías de sistemas tales como el análisis y el diseño descendente y las características del sistema (por ejemplo, la seguridad y la confiabilidad); también requiere las habilidades de comunicación indispensables para preparar informes y presentar datos, y las habilidades de administración para coordinar el desarrollo del producto y descubrir por qué el diseño no cumple con las especificaciones de funcionamiento.

Tipos de proyectos de diseño

El diseño de ingeniería involucra problemas de solución abierta cuyos objetivos están definidos sólo en forma parcial. La definición del problema y la identificación de las restricciones son necesarias para alcanzar una solución satisfactoria. Con frecuencia, se necesita una cantidad considerable de ingenio para hallar una solución aceptable partiendo de trayectorias alternativas, y es común que se necesiten varias iteraciones para llegar a la solución. Además, debe verificarse la solución mediante la simulación, la prueba o ambas cosas, para asegurar que se ha cumplido con los objetivos de diseño. La complejidad de los proyectos de diseño que aparecen en este libro es variable; el tiempo necesario para terminarlos varía de una hora hasta un mes. Los proyectos de diseño pueden clasificarse en cuatro categorías, dependiendo del tiempo que se requieren: proyectos pequeños, miniatura, medianos y grandes. *Electrical Engineering Design Compendium* [4] es una excelente fuente de problemas abiertos.

Proyectos pequeños de diseño Éstos pueden terminarse en 1 o 2 horas. Algunos de los problemas que se encuentran al final de cada capítulo pertenecen a esta categoría, incluyendo los siguientes:

1. Definición de las especificaciones de circuitos rectificadores (capítulo 3)
2. Definición de las especificaciones de amplificadores (capítulo 4)
3. Diseño de circuitos de polarización de transistores (capítulo 5)
4. Diseño de circuitos sencillos con amplificadores operacionales (capítulo 6)
5. Diseño para minimizar el *offset* de los circuitos con amplificadores operacionales (capítulo 7)
6. Diseño de circuitos sencillos de polarización con fuente corriente (capítulo 13)

Proyectos miniatura de diseño Pueden terminarse en una semana, aproximadamente. A continuación se presentan algunos de los problemas que están en la parte final de los capítulos de este libro, correspondientes a esta categoría:

1. Diseño de rectificadores de media onda y de onda completa con un filtro de salida (capítulo 3)
2. Diseño de circuitos formadores de onda con diodos (capítulo 3)
3. Diseño de diferenciadores o integradores con amplificadores operacionales (capítulo 6)
4. Diseño de amplificadores de potencia (capítulo 14)
5. Diseño de circuitos disparadores de Schmitt (capítulo 16)
6. Diseño de circuitos de muestreo y retención (capítulo 16)
7. Diseño de circuitos de temporización (capítulo 16)

Proyectos medianos de diseño Estos proyectos pueden terminarse en 2 o 3 semanas, aproximadamente. Los siguientes son algunos de los problemas que se encuentran en la parte final de los capítulos de este libro y que se hallan dentro de esta categoría:

1. Diseño de amplificadores transistorizados de una etapa (capítulo 5)
2. Diseño de filtros activos (capítulo 9)
3. Diseño de amplificadores de instrumentación (capítulo 6)
4. Diseño de amplificadores transistorizados para cumplir con especificaciones de frecuencia (capítulo 8)

www.elsolucionario.net

5. Diseño de amplificadores retroalimentados de una etapa (capítulo 10)
6. Diseño de osciladores (capítulo 11)
7. Diseño de fuentes activas de corriente (capítulo 13)
8. Diseño de amplificadores diferenciales con polarización de fuente de corriente (capítulo 13)
9. Diseño de circuitos electrónicos que utilizan convertidores A/D y D/A (capítulo 16)
10. Diseño de circuitos electrónicos que utilizan circuitos integrados de lazo amarrado por fase (PLL, por sus siglas en inglés) y osciladores controlados por voltaje (VCO, por sus siglas en inglés) (capítulo 16)

Proyectos grandes de diseño Pueden terminarse aproximadamente en 4 o 5 semanas. A continuación se presentan algunos de los problemas que se encuentran en la parte final de los capítulos de este libro, correspondientes a esta categoría:

1. Diseño de amplificadores de varias etapas (capítulo 8)
2. Diseño de filtros activos de orden superior (capítulo 9)
3. Diseño de amplificadores de potencia con polarización de fuente de corriente (capítulo 14)
4. Diseño de amplificadores operacionales (capítulo 15)
5. Diseño de amplificadores retroalimentados de varias etapas (capítulo 10)
6. Diseño de compuertas lógicas (capítulo 12)

Informe de diseño

Se recomienda que en los informes de diseño se realicen las siguientes actividades:

- Proporcionar el diseño completo, incluyendo las especificaciones y valores de cada componente.
- Justificar el uso de una topología particular en un circuito.
- Verificar los objetivos de diseño mediante una simulación del circuito con los programas PSpice/SPICE o Electronics Workbench. Incluir el análisis del peor de los casos (con una tolerancia del 10% para los componentes pasivos, a menos que se especifique otra cosa).
- Realizar una estimación del costo. El proyecto debe ser tan económico como sea posible.

A continuación se presenta el formato recomendado para los informes de diseño:

1. Portada (incluya su nombre, clave del curso y la fecha)
2. Objetivos y especificaciones del diseño
3. Pasos del diseño (incluyendo la topología del circuito)
4. Modificaciones del diseño
5. Simulación por computadora y verificación del diseño
6. Componentes y costos
7. Diagrama de flujo del proceso de diseño
8. Consideraciones de costo contra confiabilidad y seguridad
9. Conclusiones

ASPECTOS PRINCIPALES DE LA SECCIÓN 1.8

- El diseño es un proceso creativo mediante el cual se desarrolla una solución a un problema abierto. El uso del proceso de diseño de ingeniería tiene muchos beneficios: desarrolla la creatividad, así como las habilidades de pensamiento crítico, y promueve la toma de decisiones y el desarrollo del criterio propio.
- La aplicación del proceso de diseño ayuda a traducir las actividades complejas del diseño en circuitos sencillos en una forma sistemática.

1.9 Dispositivos electrónicos

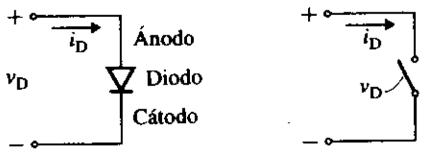
Los dispositivos electrónicos constituyen el elemento medular de la electrónica. Existen muchos tipos de dispositivos, los cuales pueden clasificarse en tres categorías: diodos semiconductores, transistores de unión bipolar (BJT, por sus siglas en inglés) y transistores de efecto de campo (FET, por sus siglas en inglés). Todos son dispositivos no lineales.

www.elsolucionario.net

Diodos semiconductores

Un diodo es un dispositivo semiconductor de dos terminales. Ofrece una resistencia pequeña en una dirección, y una resistencia elevada en la dirección inversa. Por lo tanto, un diodo permite el flujo de la corriente sólo en una dirección. En la figura 1.22(a) se muestra el símbolo del diodo. La flecha indica la dirección de flujo de la corriente. Si el voltaje ánodo-cátodo v_D es mayor que 0, el diodo actúa como un cortocircuito; si el voltaje v_D es menor que 0, el diodo funciona como un circuito abierto. Por consiguiente, el diodo es un dispositivo lógico y puede representarse como un interruptor controlado, como se muestra en la figura 1.22(b). En el capítulo 2 se analizarán las características y los modelos de los diodos, y en el capítulo 3, sus aplicaciones.

FIGURA 1.22
Diodo ideal



(a) Símbolo **(b) Interruptor controlado**

Transistores de unión bipolar

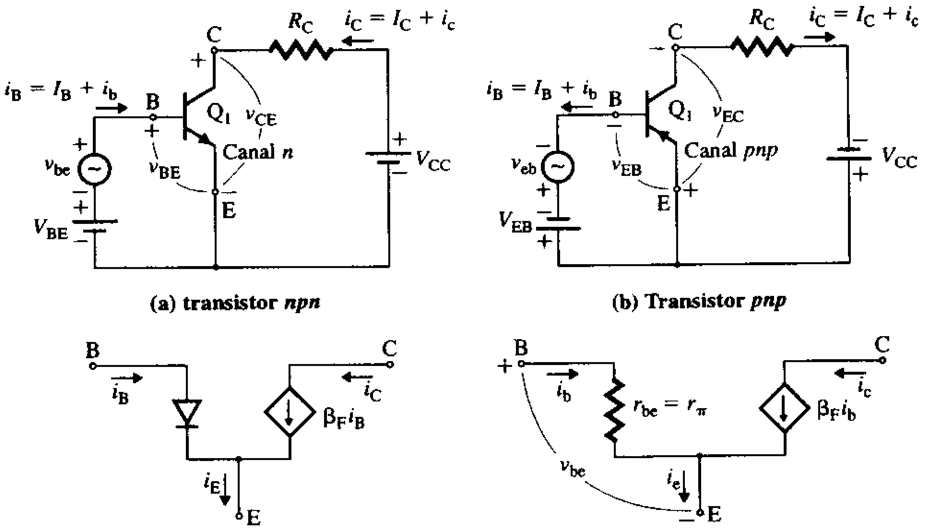
Los transistores de unión bipolar (BJT), desarrollados en la década de los años cincuenta, son los dispositivos más antiguos que se utilizan para la amplificación de señales. Se cuenta con dos tipos de transistores: *npn* y *pnp*. En las figuras 1.23(a) y 1.23(b) están representados sus símbolos. Un transistor de unión bipolar tiene tres terminales: el *emisor* (E), la *base* (B) y el *colector* (C). La punta de flecha del emisor identifica al transistor como un dispositivo *pnp* o *npn*. Los voltajes V_{BE} y V_{CC} son necesarios para activar y polarizar al transistor en la forma adecuada, en sus modos normales de operación.

Un BJT es un dispositivo controlado por corriente, y su corriente de colector (salida) i_C depende de la corriente de base i_B, como se muestra en la figura 1.23(c). La unión base emisor se comporta como un diodo y puede representarse con un diodo. Por lo tanto, un cambio pequeño en la corriente de base i_b provoca un cambio amplificado en la corriente de colector i_c, es decir,

$$i_c = \beta_F i_b \tag{1.9}$$

donde β_F es la *ganancia en corriente de cd* del transistor. En la figura 1.23(d), se muestra el modelo de señal pequeña de un BJT. En el capítulo 5 se analizarán las características y los modelos de los transistores bipolares.

Figura 1.23
Transistor de unión bipolar



(a) transistor *npn* **(b) Transistor *pnp***

(c) Modelo de cd **(d) Modelo de señal pequeña**

Transistores de efecto de campo

Los transistores de efecto de campo (FET) representan la siguiente generación de transistores después de los BJT. Un FET tiene tres terminales: el *drenaje* (D), la *compuerta* (G) y la *fuente* (S). La corriente de salida de un FET está controlada por un campo eléctrico que

www.elsolucionario.net

depende del voltaje de control de la compuerta. El FET opera como un dispositivo controlado por voltaje, es decir, la corriente de drenaje (salida) depende del voltaje de entrada de la compuerta. Existen tres tipos de FET: transistores de efecto de campo de metal-óxido-semiconductor incrementales (MOSFET incremental, por sus siglas en inglés), transistores de efecto de campo de metal-óxido-semiconductor decrementales (MOSFET decremental) y transistores de efecto de campo de unión (JFET, por sus siglas en inglés). En el capítulo 5 se analizarán las características y los modelos de los FET.

MOSFET incrementales Hay dos clases de estos dispositivos: de canal *n* y de canal *p*. En las figuras 1.24(a) y 1.24(b) están representados sus símbolos respectivos. La punta de flecha del sustrato indica el tipo: *p* o *n*. Por lo común, el sustrato B se conecta en la terminal de la fuente. Gracias a la acción de un campo eléctrico se induce un canal. Como lo indican las líneas interrumpidas que van del drenaje a la fuente, no existe un canal físico entre estos últimos. Los voltajes $v_{GS} = V_{GS}$ y V_{DD} son necesarios para activar y polarizar en forma adecuada un FET en sus modos normales de operación. La corriente de compuerta i_G es muy pequeña, prácticamente cero. La corriente de drenaje (salida) i_D depende del voltaje compuerta-fuente v_{GS}, como se muestra en la figura 1.24(c), y está determinada por

$$i_D = K_p(v_{GS} - V_t)^2 \quad \text{para } |v_{GS}| \geq |V_t| \tag{1.10}$$

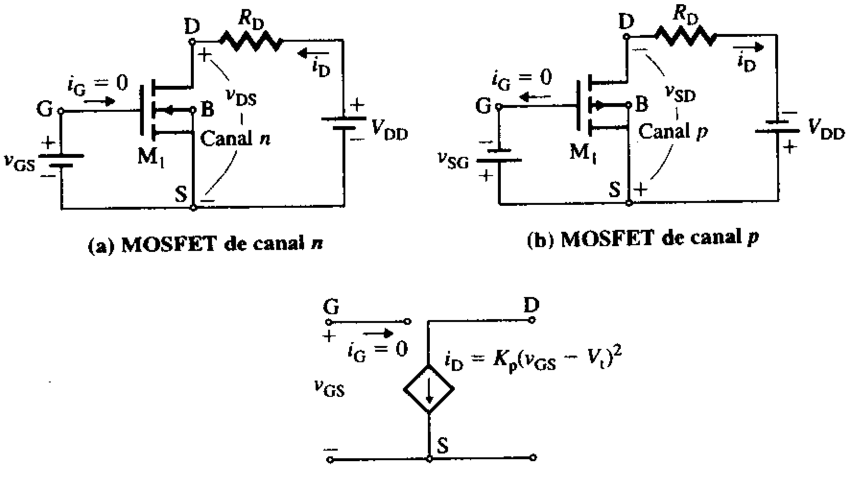
donde K_p = constante del MOSFET, en A/V^2

V_t = voltaje de umbral del MOSFET, en V

v_{GS} y V_t son positivos para los MOSFET incrementales de tipo *n*, y negativos para los dispositivos MOSFET incrementales de tipo *p*. El valor de v_{GS} debe ser mayor que el de V_t para que pueda fluir cualquier corriente de drenaje. Es decir, $|v_{GS}| > |V_t|$. Por ejemplo, si $K_p = 20\ \text{mA/V}^2$, $V_t = 1.5$ V (para un MOSFET de canal *n*), y $v_{GS} = 3$ V, de la ecuación (1.10) se tiene que

$$i_D = 20\ \text{mA} \times (3 - 1.5)^2 = 45\ \text{mA}$$

FIGURA 1.24
MOSFET incremental



(a) MOSFET de canal *n*

(b) MOSFET de canal *p*

(c) Modelo de cd para el canal *n*

MOSFET decrementales Hay dos clases de MOSFET decrementales: de canal *n* y de canal *p*. En las figuras 1.25(a) y 1.25(b) están representados sus símbolos respectivos. Como lo indican las líneas continuas que van del drenaje a la fuente, existe un canal físico entre estos últimos. Sin embargo, el canal puede aumentar o disminuir debido a la acción de un campo eléctrico. Los voltajes v_{GS} (= V_{GS})y V_{DD} polarizan en forma adecuada a los FET en sus modos normales de operación. La corriente de compuerta i_G es prácticamente cero.

www.elsolucionario.net

La corriente de drenaje (salida) i_D depende del voltaje compuerta-fuente v_{GS}, como se muestra en la figura 1.25(c), y está determinada por

$$i_D = K_p(v_{GS} - V_p)^2 \tag{1.11}$$

$$= I_{DSS}\left(1 - \frac{v_{GS}}{V_p}\right)^2 \quad \text{para } |v_{GS}| \le |V_p| \tag{1.12}$$

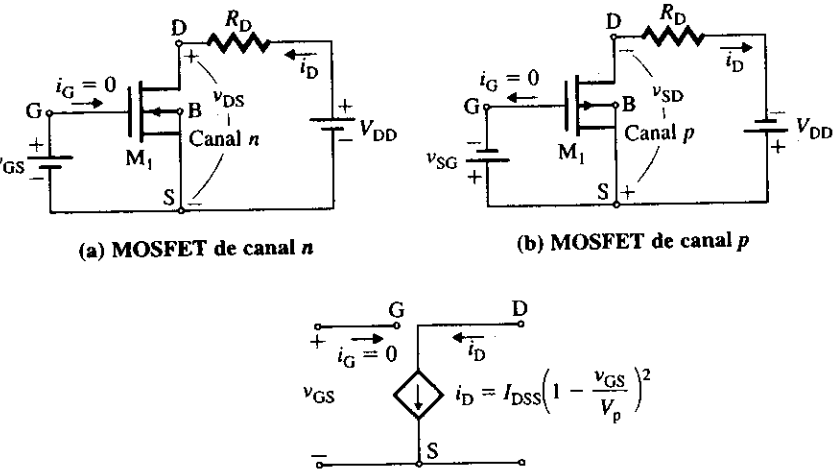
donde K_p = constante del MOSFET, en A/V^2

$I_{DSS} = K_pV_p^2$, la corriente de drenaje en $v_{GS} = 0$, en A

V_p = voltaje de apagado del MOSFET, en V

V_p es el voltaje en el cual el canal fuente-drenaje está efectivamente apagado y no fluye corriente de drenaje. V_p es negativo para los MOSFET decrementales tipo *n*, y es positivo para los dispositivos MOSFET decrementales tipo *p*. El voltaje v_{GS} puede ser positivo o negativo, pero su magnitud no puede exceder el valor de $|V_p|$.

FIGURA 1.25
MOSFET decremental



(a) MOSFET de canal *n*

(b) MOSFET de canal *p*

(c) Modelo de cd para el canal *n*

FET de unión (JFET) Existen dos clases de FET de unión: de canal *n* y de canal *p*. En las figuras 1.26(a) y 1.26(b) se representan sus símbolos respectivos. La unión compuerta-fuente se comporta como un diodo que está polarizado en inversa. Como lo indican las líneas continuas que van del drenaje a la fuente, existe un canal físico entre estos últimos. La corriente de drenaje está controlada por la influencia de la acción de un campo eléctrico. Los voltajes v_{GS} $(=V_{GS})$ y V_{DD} polarizan apropiadamente a los JFET en sus modos normales de operación. Existe una pequeña corriente de compuerta i_G del orden de microamperes. La corriente de drenaje (salida) i_D depende del voltaje compuerta-fuente v_{GS}, como se muestra en la figura 1.26(c), y está dada por la expresión

$$i_D = I_{DSS}\left(1 - \frac{v_{GS}}{V_p}\right)^2 \quad \text{para } |v_{GS}| \le |V_p| \tag{1.13}$$

donde I_{DSS} = corriente de drenaje cuando $v_{GS} = 0$, en A

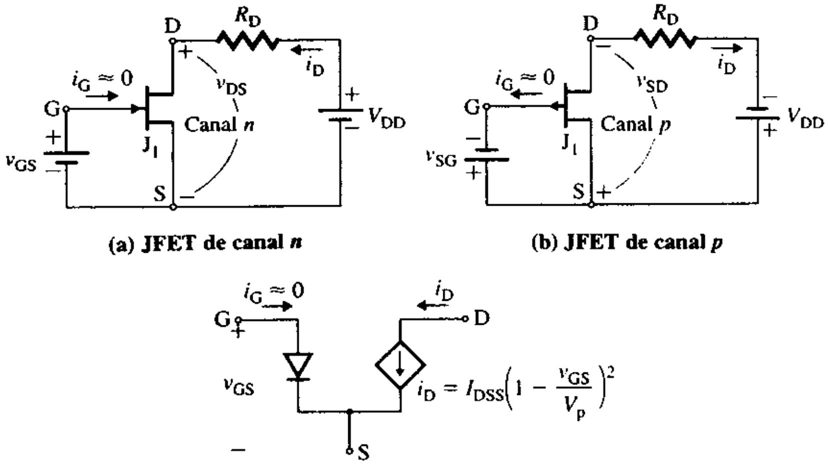
V_p = voltaje de apagado del JFET, en V

V_p es el voltaje en el que el canal drenaje-fuente está efectivamente apagado, y no fluye corriente de drenaje. V_p es negativo para los JFET de tipo *n*, y positivo para los JFET de tipo *p*. El voltaje v_{GS} es negativo para los JFET de tipo *n*, y positivo para los JFET de tipo *p*, pero su magnitud no puede exceder el valor de V_p. Por ejemplo, si $I_{DSS} = 20$ mA, $V_p = -3$ V (para un JFET de canal *n*), y $v_{GS} = -1.5$ V, de la ecuación (1.13) se tiene que

$$i_D = 20 \text{ mA} \times (1 - 1.5/3)^2 = 5 \text{ mA}$$

www.elsolucionario.net

FIGURA 1.26
Dispositivos JFET



(a) JFET de canal *n* (b) JFET de canal *p*

(c) Modelo de cd para el canal *n*

Características de transferencia La característica de transferencia de un FET describe la relación que existe entre la corriente de drenaje i_D y el voltaje compuerta-fuente v_{GS}. En la figura 1.27(a) se muestra la curva característica para todas las clases de FET. La pendiente de la curva característica i_D-v_{GS} proporciona la transconductancia de señal pequeña g_m, la cual se define como

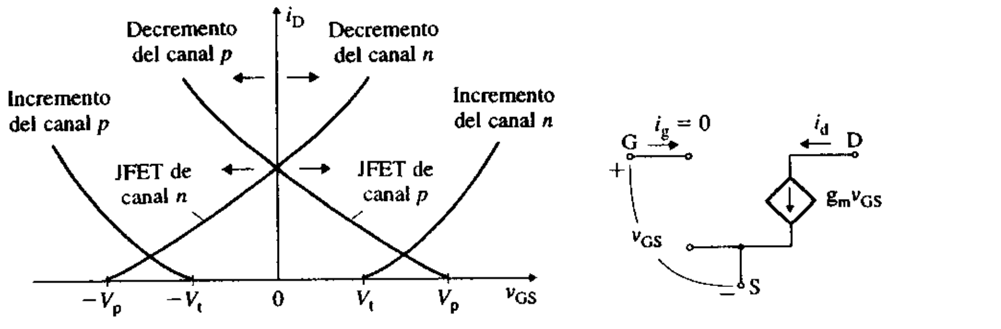
$$g_m = \left.\frac{di_D}{dv_{GS}}\right|_{\text{en el punto } Q} \tag{1.14}$$

Por lo tanto, la corriente de drenaje de señal pequeña i_d se puede hallar con la siguiente expresión:

$$i_d = g_m v_{GS} \tag{1.15}$$

donde v_{GS} es el voltaje compuerta-fuente de señal pequeña. Los FET pueden representarse mediante el modelo de señal pequeña, como se muestra en la figura 1.27(b).

FIGURA 1.27
Características de transferencia y modelo de señal pequeña de los FET



(a) Características de transferencia (b) Modelo de señal pequeña para los FET

ASPECTOS PRINCIPALES DE LA SECCIÓN 1.9

- Los dispositivos electrónicos constituyen la parte medular de la electrónica. Hay tres categorías de dispositivos electrónicos: diodos semiconductores, transistores de unión bipolar (BJT) y transistores de efecto de campo (FET).
- El diodo actúa como un interruptor, que puede estar encendido o apagado según sea el voltaje a través de sus terminales. El BJT es un dispositivo controlado por corriente que puede funcionar como interruptor o como amplificador. El FET es un dispositivo controlado por voltaje que puede funcionar como un interruptor o como amplificador.

www.elsolucionario.net

Referencias

1. B. B. Blanchard y W. J. Fabrycky, *Systems Engineering and Analysis.* Englewood Cliffs, NJ: Prentice Hall Inc., 1990.
2. John Burkhardt, *Lecture Notes on the Art of Design.* Fort Wayne: The Indiana University-Purdue University Fort Wayne, 1996.
3. *Criteria for Accrediting Programs in Engineering in the United States.* Baltimore, MD: Engineering Accreditation Commission of the Accreditation Board for Engineering and Technology (EAC/ABET), 1996.
4. Robert L. McConnell, Wils L. Cooley, y N. T. Middleton, *Electrical Engineering Design Compendium.* Reading, MA: Addison-Wesley Publishing, 1993.
5. John G. Webster, *Teaching Design in Electrical Engineering.* Piscataway, NJ: The Institute of Electrical and Electronics Engineers, Inc., 1990.
6. Richard C. Jaeger, *Microelectronic Circuit Design.* Nueva York: McGraw-Hill, 1997, capítulo 1.
7. P. W. Tuinenga, *SPICE—A Guide to Circuit Simulation and Analysis Using PSpice.* Englewood Cliffs, NJ: Prentice Hall Inc., 1995.
8. M. H. Rashid, *SPICE for Circuits and Electronics Using PSpice.* Englewood Cliffs, NJ: Prentice Hall Inc., 1995.
9. Marc E. Herniter, *Schematic Capture with Microsim PSpice.* Englewood Cliffs, NJ: Prentice Hall Inc., 1996.

Problemas

1.1 Diseñar un circuito para medir un voltaje de cd en el intervalo de 0 a 400 V. Para obtener una deflexión de escala completa, el cuadro móvil consume 100 μA y presenta una caída de 1 V (cd) entre sus terminales. La precisión debe ser superior al 2%. La corriente de entrada desde la fuente debe ser menor que 1 mA.

1.2 Diseñe un circuito que suministre 6 V a una carga, a partir de una alimentación de 24 V. La corriente de carga debe ser 5 A. La precisión debe ser superior al 5%.

1.3 Diseñe un circuito que proporcione 60 W a 50 V a una lámpara resistiva, a partir de una línea de alimentación de ca de 120 V ± 10% a 60 Hz. El circuito debe ser eficiente con relación al consumo de energía; es decir, debe consumir la mínima cantidad de potencia.

1.4 Diseñe un circuito para cargar un capacitor de 2 μF a partir de un voltaje de alimentación de cd de 24 V. La corriente de carga debe limitarse a 1 mA. La precisión debe ser superior al 5%.

1.5 Los voltajes de entrada y de salida de un amplificador son

$$v_i = 5 \text{ sen } (1000\pi t + 30°) \text{ mV} \quad \text{y} \quad v_o = 400 \text{ sen } (1000\pi t + 90°) \text{ mV}$$

Calcule la magnitud y la fase de la ganancia en voltaje del amplificador.

1.6 En un MOSFET de canal n, $K_p = 20 \text{ mA/V}^2$ y $V_t = 1.5$ V. Si el voltaje compuerta-fuente es $v_{GS} = 3$ V, calcule la transconductancia de señal pequeña g_m del MOSFET.

1.7 En un JFET de canal n, $I_{DSS} = 20$ mA y $V_p = -3$ V. Si el voltaje compuerta-fuente es $v_{GS} = -1.5$ V, calcule la transconductancia de señal pequeña g_m del JFET. Suponga que los dispositivos están en saturación.

1.8 La corriente de base de un transistor bipolar es $i_B = 2\,(1 + \text{sen } 2000\pi t)$ mA y la ganancia en corriente del transistor es $\beta_F = 100$. ¿Cuáles son los valores de I_B, i_b, I_C e i_c?

1.9 Para un transistor bipolar, los voltajes colector-emisor son $V_{CE} = 6$ V y $v_{ce} = -100 \text{ sen } (2000\pi t)$ mV, y los voltajes base-emisor son $V_{BE} = 0.7$ V y $v_{be} = 1 \text{ sen } (2000\pi t)$ mV.

(a) Determine las expresiones para v_{CE} y v_{BE}.

(b) Calcule la ganancia en voltaje de señal pequeña A_v.

1.10 Para un FET, los voltajes drenaje-fuente son $V_{DS} = 6$ V y $v_{ds} = -50 \text{ sen } (1000\pi t)$ mV, y los voltajes compuerta-fuente son $V_{GS} = 3$ V y $v_{gs} = 2 \text{ sen } (1000\pi t)$ mV.

(a) Determine las expresiones para v_{Ds} y v_{GS}.

(b) Calcule la ganancia en voltaje de señal pequeña A_v.

www.elsolucionario.net

Diodos

Contenido del capítulo

2.1 Introducción
2.2 Diodos ideales
2.3 Características de transferencia de los circuitos con diodos
2.4 Diodos reales
2.5 Funcionamiento físico de los diodos de unión
2.6 Características de los diodos reales
2.7 Determinación de las constantes del diodo
2.8 Efectos de la temperatura
2.9 Análisis de circuitos con diodos reales
2.10 Modelado de diodos reales
2.11 Diodos zener
2.12 Diodos emisores de luz
2.13 Diodos de barrera Schottky
2.14 Disipación nominal de potencia
2.15 Hojas de datos técnicos para diodos

RESUMEN ▶ REFERENCIAS
PREGUNTAS DE REPASO ▶ PROBLEMAS

2.1 Introducción

El diodo es un dispositivo semiconductor de dos terminales que ofrece una baja resistencia del orden de los mΩ en una dirección y una alta resistencia del orden de los GΩ en la otra. Por tanto, el diodo facilita el flujo de corriente en sólo una dirección. El diodo es el dispositivo electrónico más simple, y es el componente básico de muchos circuitos y sistemas electrónicos. En este capítulo se analizan las características de los diodos y sus modelos mediante el análisis de un circuito con diodos.

El diodo exhibe una relación no lineal entre el voltaje a través de sus terminales y la corriente que circula por él. No obstante, el análisis de un diodo se simplifica con la suposición de una característica ideal. Los resultados de este análisis simplificado son útiles para comprender el funcionamiento de los circuitos con diodos, y son aceptables en muchos casos prácticos, sobre todo en la etapa inicial de diseño y análisis. Si se requieren resultados más precisos, pueden usarse modelos de circuitos lineales que representen la característica no lineal de los diodos. Por lo general se utilizan estos modelos al evaluar el desempeño de los circuitos con diodos. Sin embargo, cuando se requiere más precisión, es común utilizar el modelado y la simulación asistidos por computadora.

Los objetivos de aprendizaje de este capítulo son los siguientes:

- Entender las características ideales y reales de los diodos semiconductores
- Comprender el principio de funcionamiento de los diodos semiconductores y sus aplicaciones como dispositivos interruptores

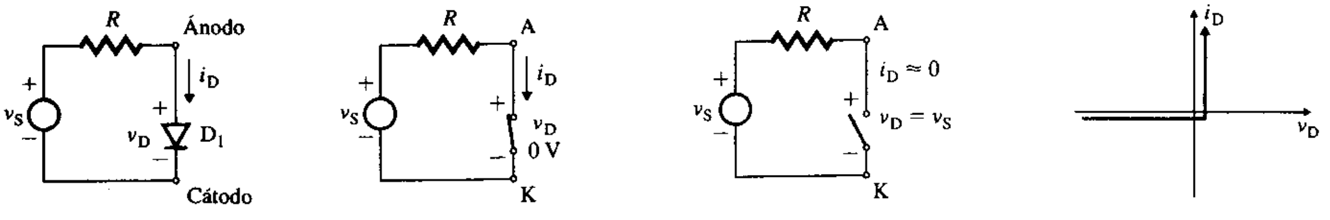
www.elsolucionario.net

- Aprender los modelos de circuitos de un diodo y los métodos para analizar circuitos con diodos
- Estudiar las características de los diodos zener y sus aplicaciones como reguladores de voltaje

2.2 *Diodos ideales*

En la figura 2.1(a) se representa el símbolo de un diodo semiconductor. Sus dos terminales son el ánodo y el cátodo. Si el voltaje en el ánodo se mantiene positivo con respecto al cátodo, el diodo conduce y ofrece una pequeña resistencia. Se dice entonces que el diodo está *polarizado directamente,* y se comporta como un cortocircuito, como se muestra en la figura 2.1(b). Si el voltaje en el ánodo se mantiene negativo con respecto al cátodo, el diodo ofrece alta resistencia. Se dice entonces que el diodo está *polarizado inversamente,* y se comporta como un circuito abierto, como se ilustra en la figura 2.1(c). Por consiguiente, un diodo ideal ofrece una resistencia cero y una caída de voltaje cero en la dirección directa. En dirección inversa, ofrece una resistencia infinita con una corriente cero.

FIGURA 2.1 Característica de un diodo ideal



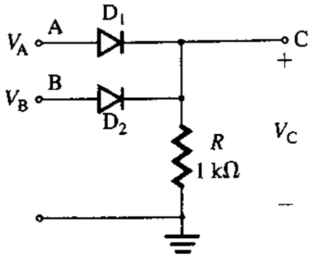
(a) Diodo **(b) Diodo encendido** **(c) Diodo apagado** **(d) Característica *v-i* ideal**

El diodo ideal se comporta como un cortocircuito en la región directa de conducción ($v_D = 0$), y como circuito abierto en la región inversa de no conducción ($i_D = 0$). La característica *v-i* de un diodo ideal se muestra en la figura 2.1(d). Ya que el voltaje en sentido directo tiende a ser mayor que cero, la corriente en sentido directo a través del diodo tiende a ser infinita. En la práctica, sin embargo, el diodo se conecta a otros elementos del circuito, tales como resistencias, por lo que su corriente directa se limita a un valor conocido.

EJEMPLO 2.1

Circuito con diodos para implantar la función lógica OR En la figura 2.2 se ilustra un circuito con diodos capaz de generar una función lógica OR. La convención lógica positiva denota el 0 lógico con 0 V, y un 1 lógico con un voltaje positivo, por lo general de 5 V. Muestre la tabla de verdad que ilustra la salida lógica.

FIGURA 2.2 Circuito lógico OR con diodo



SOLUCIÓN

Si ambas entradas tienen 0 V (es decir, $V_A = 0$ V y $V_B = 0$ V), ambos diodos estarán apagados, y la salida V_C será de 0 V (o 0 lógico). Si V_A o V_B (o ambos) tienen un nivel alto (+5 V), el diodo correspondiente (D_1 o D_2 o ambos) conducirá corriente, y el voltaje de salida será alto; esto es, $V_C = 5$ V.

www.elsolucionario.net

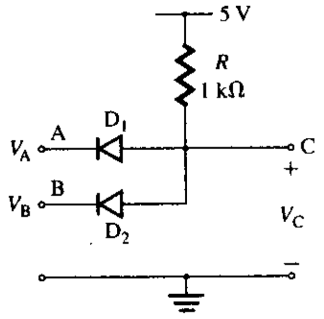
Como se verá más adelante, el diodo real tiene una caída de voltaje finita de aproximadamente 0.7 V, y el voltaje de salida será de alrededor de $5 - 0.7 = 4.3$ V (o 1 lógico). La tabla de verdad que ilustra la función lógica está representada en la tabla 2.1.

TABLA 2.1 Tabla de verdad del ejemplo 2.1

Voltajes			Niveles lógicos		
V_A	V_B	V_C	A	B	C
0V	0V	0V	0	0	0
0V	5V	0V	0	1	1
5V	0V	4.3V	1	0	1
5V	5V	4.3V	1	1	1

EJEMPLO 2.2 ▸ **Circuito con diodos para implantar la función lógica AND** En la figura 2.3 se muestra un circuito con diodos que puede generar una función lógica AND. La convención lógica positiva denota un 0 lógico con 0 V y un 1 lógico con un voltaje positivo, por lo general de 5 V. Muestre la tabla de verdad que ilustra la salida lógica.

FIGURA 2.3 Circuito lógico AND con diodo



SOLUCIÓN Si la entrada V_A o V_B (o ambas) es de 0 V, el diodo correspondiente (D_1 o D_2 o ambos) conducirá corriente, y el voltaje de salida será de 0 V. En la práctica, el diodo tiene una caída de voltaje finita de unos 0.7 V, y el voltaje de salida será aproximadamente de 0.7 V (o 0 lógico). Si ambas entradas son altas (esto es, $V_A = 5$ V y $V_B = 5$ V), ambos diodos estarán polarizados a la inversa (apagados), y el voltaje de salida será alto, es decir, $V_C = 5$ V. La salida será un 1 lógico. En la tabla 2.2 se muestra la tabla de verdad de una compuerta lógica AND.

TABLA 2.2 Tabla de verdad del ejemplo 2.2

Voltajes			Niveles lógicos		
V_A	V_B	V_C	A	B	C
0V	0V	0.7V	0	0	0
0V	5V	0.7V	0	1	0
5V	0V	0.7V	1	0	0
5V	5V	5V	1	1	1

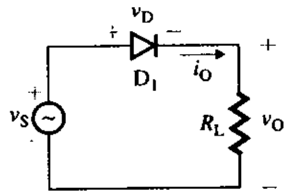
▸ **NOTA:** Si bien es posible utilizar diodos para desempeñar funciones lógicas, los circuitos lógicos con diodos son lentos y, por tanto, rara vez se utilizan en la práctica. En el capítulo 12 se verá que el desempeño de muchas familias lógicas es superior.

www.elsolucionario.net

EJEMPLO 2.3

Aplicación como diodo rectificador El voltaje de entrada del circuito con diodo expuesto en la figura 2.4 es $v_S = v_s = V_m$ sen ωt. Dicho voltaje tiene una componente de cd cero; esto es, $V_S = 0$ y $v_S = V_S + v_s = v_s$. Trace las formas de onda del voltaje de salida v_O y el voltaje en el diodo v_D.

FIGURA 2.4 Circuito con diodo del ejemplo 2.3



SOLUCIÓN

Durante el intervalo $0 \leq \omega t \leq \pi$, el voltaje a través del diodo es positivo, y el diodo se comporta como cortocircuito. Esto se muestra en la figura 2.5(a). Por consiguiente, el voltaje de salida v_O es igual al voltaje de entrada v_S, y el voltaje en el diodo v_D es cero, esto es,

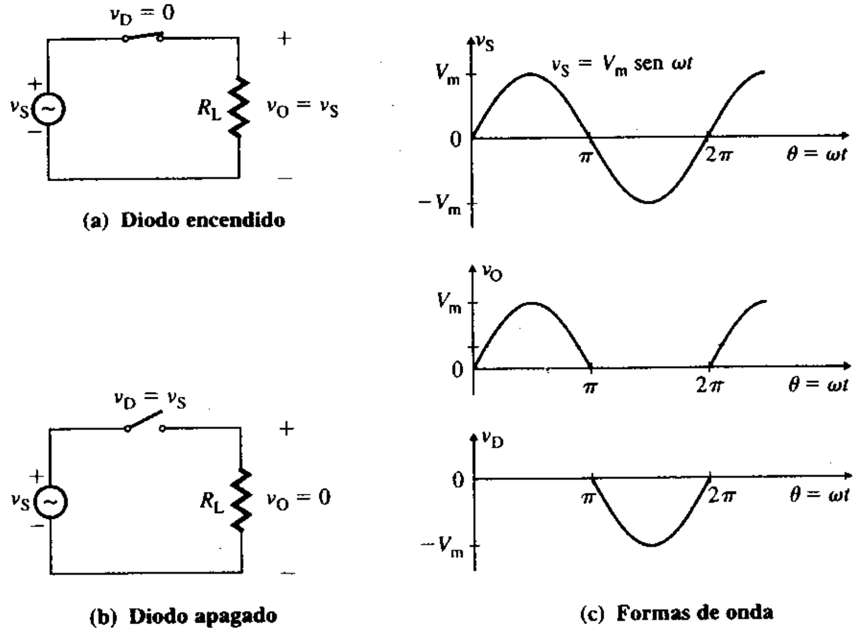
$$v_O = v_S \quad \text{para } 0 \leq \omega t \leq \pi$$
$$v_D = 0$$

Durante el intervalo $\pi \leq \omega t \leq 2\pi$, el voltaje a través del diodo es negativo, y el diodo es un circuito abierto, como se muestra en la figura 2.5(b). Por tanto, el voltaje de salida v_O es cero, y el voltaje en el diodo v_D es igual al voltaje de entrada v_S. Por lo tanto,

$$v_O = 0 \quad \text{para } \pi \leq \omega t \leq 2\pi$$
$$v_D = v_S$$

Las formas de onda del voltaje de entrada v_S, el voltaje de salida V_O, y el voltaje en el diodo v_D se muestran en la figura 2.5(c).

FIGURA 2.5 Circuito con diodo ideal con un voltaje de entrada senoidal



www.elsolucionario.net

2.3 *Características de transferencia de los circuitos con diodos*

El voltaje de salida de un circuito con diodos depende de si el diodo está encendido o apagado. Si el voltaje de entrada cambia con el tiempo, como se ilustra en el ejemplo 2.3, el voltaje de salida se basa en el estado encendido o apagado del diodo o diodos. La *característica de transferencia* de un circuito es la relación entre el voltaje de salida y el voltaje de entrada. Indica la manera en que el voltaje de salida cambia con respecto al voltaje de entrada, y es independiente de la forma de onda de entrada. Es así como una vez que se conoce la característica de transferencia, la forma de onda de salida puede determinarse en forma directa para cualquier forma de onda de entrada. La característica de transferencia es muy útil cuando se trata de describir el comportamiento de un circuito.

Los voltajes de salida de los circuitos mostrados en la figura 2.6 pueden describirse como sigue. En la figura 2.6(a), el voltaje de salida v_O es igual al voltaje de entrada cuando el diodo ideal conduce. Cuando el diodo está apagado, el voltaje de salida es cero. Esto es,

$$v_O = \begin{cases} v_S & \text{si } v_S > 0 \\ 0 & \text{si } v_S \le 0 \end{cases}$$

En la figura 2.6(b), el voltaje de salida v_O se vuelve cero cuando el diodo ideal conduce, es decir,

$$v_O = \begin{cases} 0 & \text{si } v_S > 0 \\ v_S & \text{si } v_S \le 0 \end{cases}$$

En la figura 2.6(c), el voltaje de salida v_O es igual al voltaje de entrada cuando el diodo conduce. Esto es,

$$v_O = \begin{cases} v_S & \text{si } v_S > V_B \\ V_B & \text{si } v_S \le V_B \end{cases}$$

En la figura 2.6(d), el voltaje de salida v_O se queda como V_B (esto es, permanece fijo en V_B) cuando el diodo conduce. Cuando el diodo está apagado, el voltaje de salida es igual al voltaje de entrada. Así,

$$v_O = \begin{cases} V_B & \text{si } v_S > V_B \\ v_S & \text{si } v_S \le V_B \end{cases}$$

En la figura 2.6 también se muestran las características de transferencia representativas.

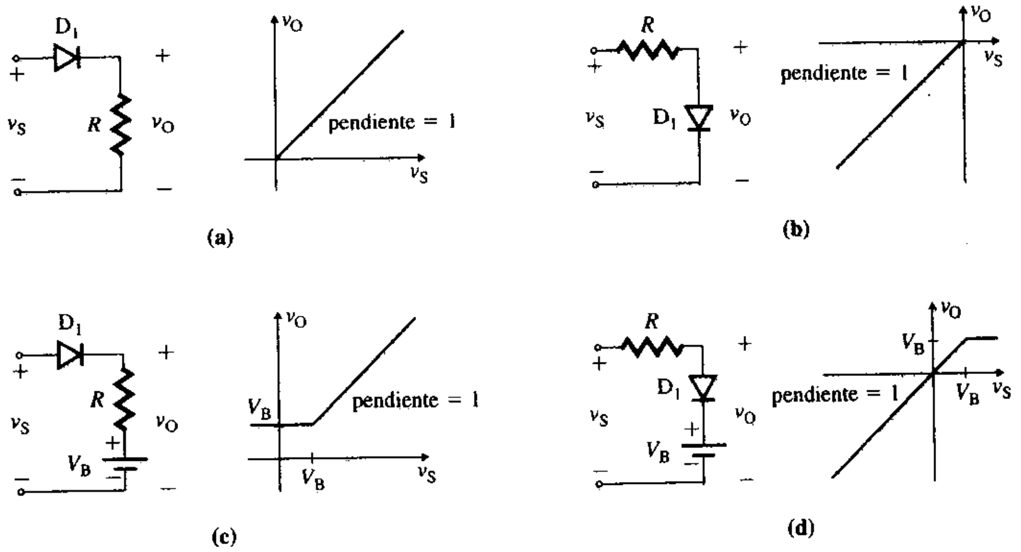


FIGURA 2.6 Características representativas de transferencia

www.elsolucionario.net

ASPECTOS PRINCIPALES DE LA SECCIÓN 2.3

- La característica de transferencia relaciona el voltaje de salida con el voltaje de entrada y no depende de la magnitud ni de la forma de onda de este último.

2.4 Diodos reales

La característica que distingue a un diodo real de uno ideal, es que el diodo real experimenta una caída de voltaje finita cuando conduce. Esta caída se encuentra por lo general dentro del intervalo de 0.5 V a 0.7 V. Si el voltaje de entrada a un circuito con diodos es suficientemente elevado, esta pequeña caída se puede pasar por alto. Sin embargo, la caída de voltaje puede provocar un error significativo en circuitos electrónicos, por lo que hay que tener en cuenta la característica del diodo al evaluar el desempeño de circuitos con diodos. Para comprender la característica de un diodo real, es necesario entender su funcionamiento físico.

2.5 Funcionamiento físico de los diodos de unión

Los diodos de unión se fabrican con materiales semiconductores. A un semiconductor puro se le llama material intrínseco, en el que las concentraciones de electrones n y huecos p son iguales. Un hueco es la ausencia de un electrón en un enlace covalente, y es semejante a una carga positiva independiente. Las corrientes inducidas en semiconductores puros son muy pequeñas. Los semiconductores más utilizados son los de silicio, de germanio y de arseniuro de galio. Los materiales de silicio cuestan menos que los de germanio y permiten que los diodos operen a temperaturas más altas. Por esta razón, ya casi no se utilizan los diodos de germanio. Los diodos de arseniuro de galio (GaAs, por sus siglas en inglés) pueden funcionar a velocidades de conmutación más altas y a frecuencias más altas que los diodos de silicio, y por eso se les prefiere. Sin embargo, los materiales de arseniuro de galio son más caros que los de silicio y más difíciles de fabricar, así que por regla general se utilizan sólo en aplicaciones de alta frecuencia. Se espera que los dispositivos GaAs adquieran cada vez más importancia en los circuitos electrónicos.

Para incrementar la conductividad, en los semiconductores puros se introducen cantidades controladas de materiales, conocidos como *impurezas*, con lo que se crean electrones libres o huecos. El proceso de agregar cantidades cuidadosamente controladas de impurezas a los semiconductores puros se conoce como *impurificación*. Un semiconductor al que se le han agregado impurezas se conoce como *extrínseco*. Por lo general se utilizan dos tipos de impurezas: tipo n (como antimonio, fósforo y arsénico), y tipo p (como boro, galio e indio).

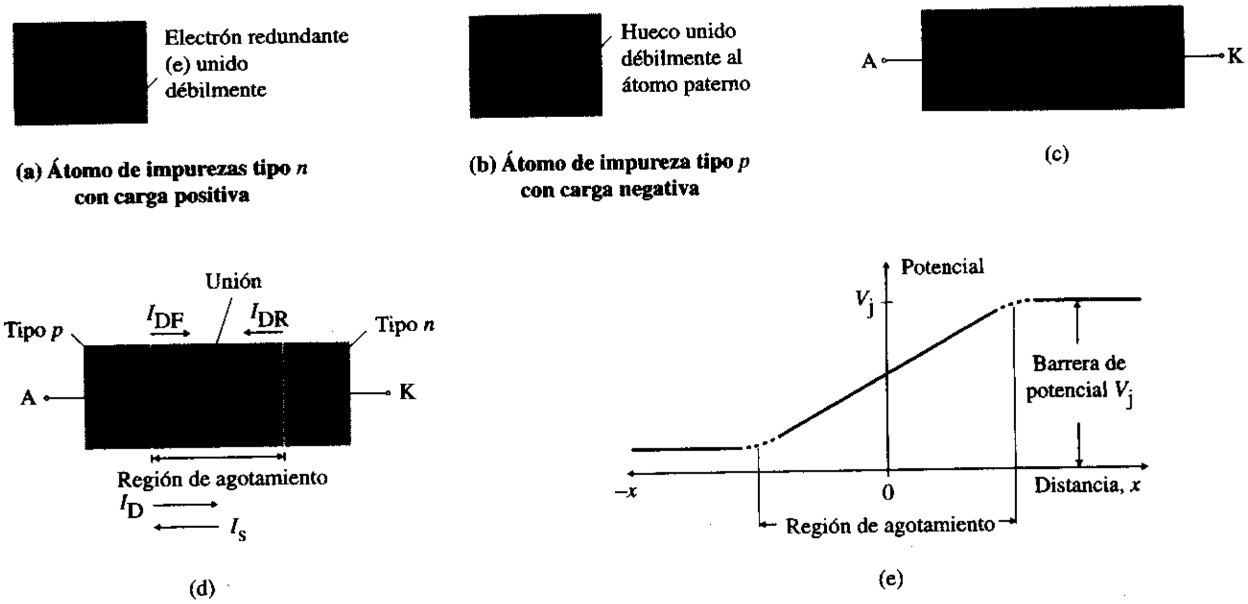
Unión del diodo

Las impurezas tipo n son materiales pentavalentes, con cinco electrones de valencia en la capa externa del átomo. La adición de una cantidad controlada de una impureza tipo n al silicio o al germanio, hace que un electrón se vincule débilmente al átomo paterno, porque cuatro electrones bastan para completar un enlace covalente. A temperatura ambiente, existe suficiente energía para provocar que el electrón redundante se desprenda de su átomo paterno; de esta manera se genera un electrón libre. Este electrón puede moverse aleatoriamente en el interior del cristal semiconductor. Por consiguiente, una impureza tipo n dona electrones libres al semiconductor; por esta razón, a menudo se le conoce como *donador de impureza*. El átomo de impureza originalmente era neutro, y la remoción del electrón redundante hace que el átomo de impureza exhiba una carga positiva igual a $+e$, y que permanezca fijo en la rejilla de cristal de la estructura. En la figura 2.7(a) se muestra un semiconductor tipo n. Observe que los huecos también están presentes en los materiales semiconductores tipo n imperfectos debido a las agitaciones térmicas de los electrones y los huecos en el interior de los materiales. Por consiguiente, en un semiconductor tipo n, los electrones son los portadores mayoritarios, y los huecos los minoritarios.

Las impurezas tipo p son materiales trivalentes, con tres electrones de valencia en la capa externa del átomo. La adición de una impureza tipo p al silicio o al germanio provo-

www.elsolucionario.net

FIGURA 2.7 Semiconductores tipo n y tipo p



ca un vacío para un electrón cerca del átomo de impureza, ya que se requieren cuatro electrones para completar enlaces covalentes. Un vacío para un electrón es como un hueco, el cual equivale a una carga positiva $+e$. A temperatura ambiente, existe suficiente energía para hacer que un electrón cercano ocupe el vacío existente, lo que a su vez provoca un vacío en otra parte. De esta manera, el hueco se mueve aleatoriamente en el interior del cristal semiconductor. Por consiguiente, una impureza tipo p acepta electrones libres, y se le conoce como *aceptor de impureza.* Con el electrón que gana, el átomo de impureza exhibe una carga $-e$, y permanece fija en la rejilla de cristal de la estructura. En la figura 2.7(b) se muestra un semiconductor tipo p. En un semiconductor tipo p, los huecos son los portadores mayoritarios, y los electrones los minoritarios.

Para considerar el principio de funcionamiento de un diodo, se supondrá que se coloca un material tipo p en un lado de un cristal de un material semiconductor puro, y que se coloca un material tipo n en el otro lado, como se muestra en la figura 2.7(c). (Ésta, sin embargo, no es la manera de hacer un diodo.) A temperatura ambiente, los electrones, que son los portadores mayoritarios en la región n se difunden del lado tipo n al lado tipo p; los huecos, que son los portadores mayoritarios en la región p, se difunden del lado tipo p al lado tipo n. Los electrones y los huecos se recombinan cerca de la unión y, por consiguiente, se anulan entre sí. En cada lado de la unión habrá cargas opuestas, lo que crea una *región de agotamiento*, o *región de carga espacial*, como se muestra en la figura 2.7(d). Bajo condiciones de equilibrio térmico, no habrá más electrones o huecos que crucen la unión.

Debido a la presencia de cargas opuestas en cada lado de la unión, se establece un campo eléctrico a través de ésta. La barrera de potencial resultante V_j, que se forma porque el lado tipo n está a un potencial mayor que el lado tipo p, impide cualquier flujo de portadores mayoritarios hacia el otro lado. En la figura 2.7(e) se muestra la variación del potencial a través de la unión.

A causa de la barrera de potencial V_j, los electrones, que son los portadores minoritarios en el lado p, cruzan la unión hacia el lado n; los huecos, los portadores minoritarios en el lado n, cruzan la unión hacia el lado p. De esta manera, fluye una corriente provocada por los portadores minoritarios (huecos) del lado n hacia el lado p, que se conoce como *corriente de deriva* I_{DR}. Asimismo, una corriente conocida como *corriente de difusión* I_{DF} fluye del lado p hacia el lado n, provocada por los electrones mayoritarios. En condiciones de equilibrio, la corriente resultante es cero. En consecuencia, estas dos corrientes (I_{DF} e I_{DR}) son iguales y fluyen en direcciones opuestas, es decir,

$$I_{DF} = -I_{DR}$$

www.elsolucionario.net

Condición de polarización directa

Se dice que una unión tiene polarización directa si el lado p se hace positivo con respecto al lado n, tal como se ilustra en la figura 2.8(a). Si se incrementa el voltaje aplicado v_D, la barrera de potencial se reduce a $V_j - v_D$, como se muestra en la figura 2.8(b), y un gran número de huecos fluyen del lado p al lado n. De la misma manera, fluye un gran número de electrones del lado n al lado p. La corriente en el diodo resultante es ahora $i_D = I_{DF} - I_{DR}$. Conforme la corriente del diodo i_D se incrementa, las resistencias óhmicas del lado p y del lado n provocan una significativa caída de voltaje en serie. Si v_D se incrementa aún más, la mayor parte de este incremento se pierde como una caída de voltaje en serie. Así, el ancho de la región de agotamiento se reduce con el incremento del voltaje en polarización directa. La barrera de potencial no se reduce proporcionalmente, aunque puede llegar a ser cero.

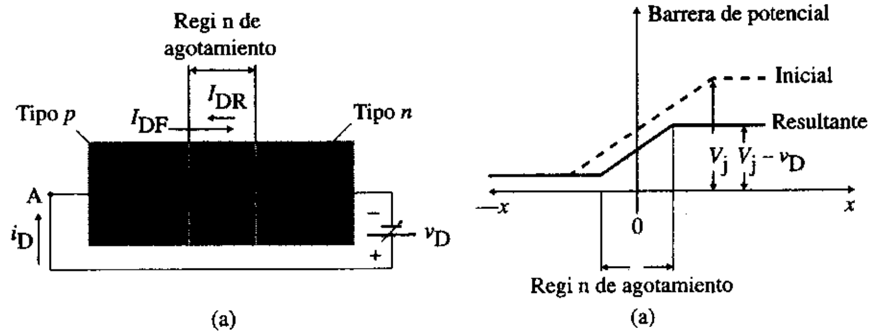


FIGURA 2.8
Unión *pn* con polarización directa

Condición de polarización inversa

Se dice que cierta unión tiene polarización inversa cuando el lado n se hace positivo con respecto al lado p, tal como se ilustra en la figura 2.9(a). Si se incrementa el voltaje inverso v_D, la barrera de potencial se incrementa a $V_j + v_D$, como se muestra en la figura 2.9(b). Los huecos del lado p y los electrones del lado n no pueden cruzar la unión, y la corriente de difusión I_{DF} provocada por los portadores mayoritarios es insignificante. Sin embargo, a causa de la barrera de potencial más alta, los huecos minoritarios del lado n cruzan con facilidad la unión hacia el lado p y los electrones minoritarios del lado p cruzan la unión hacia el lado n. Por tanto, la corriente fluye solamente a causa de los portadores minoritarios. El flujo de corriente inversa se debe a la corriente de deriva I_{DR}, la cual se conoce como corriente de saturación (o de fuga) inversa, denotada por I_S como en la ecuación (2.1).

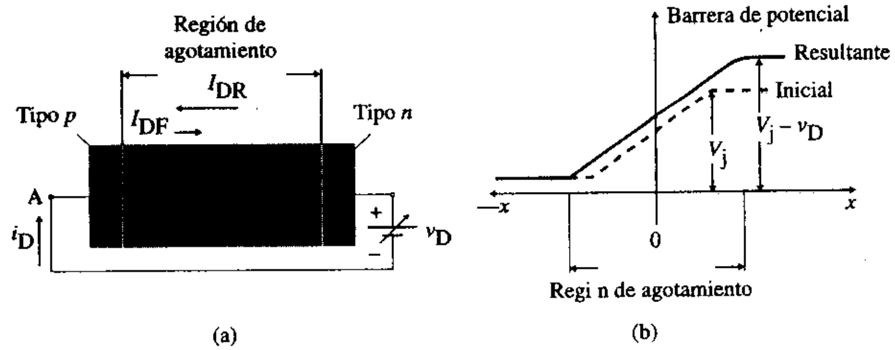


FIGURA 2.9
Unión *pn* con polarización inversa

La cantidad de portadores minoritarios disponible es muy pequeña y, por consiguiente, la corriente resultante también lo es, del orden de los picoamperes. La producción de portadores minoritarios depende de la temperatura. Por tanto, si el voltaje inverso v_D se incrementa aún más, la corriente del diodo permanece casi constante hasta que se alcanza una condición de ruptura. Sin embargo, si se incrementa la temperatura, la corriente inversa del diodo también se incrementa, por lo que el ancho de la región de agotamiento se incrementa al incrementarse el voltaje aplicado.

Condición de ruptura

Si el voltaje inverso se mantiene suficientemente alto, el campo eléctrico de la capa de agotamiento llega a ser tan fuerte como para romper los enlaces covalentes de los átomos de

www.elsolucionario.net

silicio (o de germanio), lo que produce una gran cantidad de pares electrón-hueco por todo el cristal semiconductor. Estos electrones y huecos producen un gran flujo de corriente inversa. La región de agotamiento (a menudo llamada *región de carga espacial*) llega a ser tan ancha que las colisiones son menos probables, aunque el cada vez más intenso campo eléctrico dispone de la fuerza para romper directamente los enlaces. Este fenómeno se llama *efecto de tunelización* o *efecto zener*. El mecanismo se conoce como *ruptura zener*. Los electrones y los huecos anulan a su vez las cargas negativas y positivas de la región de agotamiento, y la barrera de potencial de la unión virtualmente se elimina. La corriente inversa está limitada entonces únicamente por el circuito externo, mientras que el voltaje terminal inverso permanece casi constante, en un valor igual al voltaje zener V_Z.

Cuando el campo eléctrico llega a ser suficientemente fuerte, los electrones del lado p se aceleran a través del cristal y chocan con los enlaces covalentes no rotos, con fuerza suficiente para romperlos. Los electrones generados por los choques pueden adquirir suficiente energía cinética para chocar con otros enlaces no rotos, también con la fuerza suficiente para romperlos. Este efecto acumulativo, que produce una gran cantidad de flujo de corriente no controlado, se conoce como *ruptura en avalancha*.

En la práctica, no hay distinción entre los efectos zener y en avalancha, porque ambos llevan a una gran corriente inversa. Cuando ocurre una ruptura con $V_Z < 5$ V (como en uniones excesivamente impurificadas), se trata de una ruptura zener. Cuando ocurre con $V_Z > 7$ V (aproximadamente), es una ruptura en avalancha. Cuando la unión se rompe con un voltaje entre 5 y 7 V, la ruptura puede ser zener o en avalancha, o una combinación de las dos.

ASPECTOS PRINCIPALES DE LA SECCIÓN 2.5

- Se crean electrones libres (en material tipo n) y huecos (en material tipo p) agregando cantidades controladas de impurezas tipo n y p, respectivamente, a semiconductores puros.
- Un diodo semiconductor puede concebirse como formado al emparedar un cristal único con un material p por un lado y un material n por el otro.
- Si un diodo tiene polarización directa, la barrera de potencial se reduce y una gran cantidad de huecos fluyen del lado p hacia el lado n. Asimismo, fluye una gran cantidad de electrones del lado n hacia el lado p. La resistencia óhmica del diodo llega a ser muy pequeña en condiciones de polarización directa.
- Si un diodo tiene polarización inversa, la barrera de potencial se incrementa. Los huecos del lado p y los electrones del lado n no pueden cruzar la unión. La resistencia óhmica del diodo llega ser muy alta. Sin embargo, un voltaje inverso suficientemente alto puede provocar una ruptura en avalancha.

2.6 ▸ *Características de los diodos reales*

En la figura 2.10 se muestra la característica voltaje-corriente (v-i) de un diodo real. Esta característica, que puede aproximarse con una ecuación conocida como *ecuación de Shockley*, está dada por

$$i_D = I_S(e^{v_D/nV_T} - 1) \tag{2.1}$$

donde
i_D = corriente que circula por el diodo, en A
v_D = voltaje del diodo con el ánodo positivo con respecto al cátodo, en V
I_S = corriente de fuga (o de saturación inversa), por lo general del orden de 10^{-6} A a 10^{-15} A
n = constante empírica conocida como *coeficiente de emisión* o *factor de idealidad*, cuyo valor varía desde 1 hasta 2

www.elsolucionario.net

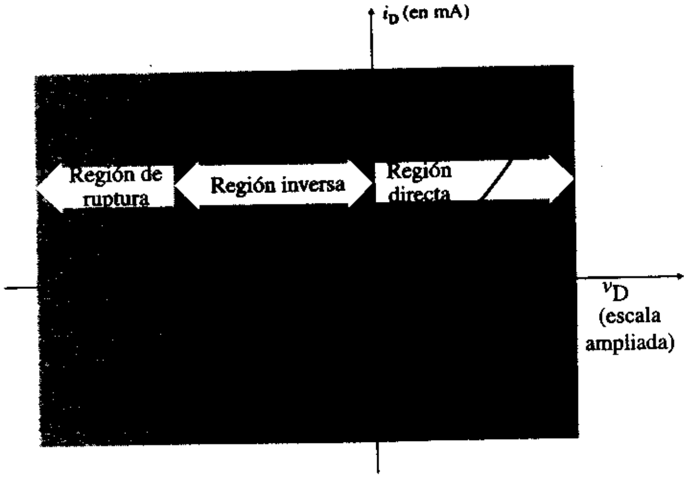


FIGURA 2.10 Característica de un diodo real

El coeficiente de emisión n depende del material y de la construcción física del diodo. Para diodos de germanio se considera que n es igual a 1. Para diodos de silicio, el valor pronosticado de n es 2, con corrientes muy pequeñas o grandes, aunque para la mayor parte de los diodos reales de silicio el valor de n está dentro del intervalo de 1.1 a 1.8.

V_T de la ecuación (2.1) es una constante llamada *voltaje térmico*, y está dada por

$$V_T = \frac{kT_K}{q} \tag{2.2}$$

donde q = carga del electrón = 1.6022×10^{-19} coulomb (C)
T_K = temperatura absoluta en grados Kelvin = $273 + T_{celsius}$
k = constante de Boltzmann = 1.3806×10^{-23} J por grado Kelvin

A una temperatura de 25 °C en la unión, la ecuación (2.2) da el valor de V_T como

$$V_T = \frac{kT_K}{q} = \frac{(1.3806 \times 10^{-23})(273 + 25)}{1.6022 \times 10^{-19}} = \frac{T_K}{11\,605.1} \approx 25.8 \text{ mV}$$

A una temperatura específica, la corriente de fuga I_S permanece constante para un diodo dado. Para diodos de señal pequeña (o de baja potencia), el valor típico de I_S es 10^{-9} A. La característica del diodo de la figura 2.10 se puede dividir en tres regiones, como sigue:

región de polarización directa, donde $v_D > 0$
región de polarización inversa, donde $v_D < 0$
región de ruptura, donde $v_D < -V_{ZK}$

Región de polarización directa: En esta región, $v_D > 0$. La corriente en el diodo i_D es muy pequeña cuando el voltaje del diodo v_D es menor que un valor específico V_{TD}, conocido como *umbral de voltaje, voltaje de activación* o *voltaje de encendido* (por lo general, de 0.7 V). El diodo conduce completamente cuando v_D es mayor que V_{TD}. Por tanto, el umbral de voltaje es el voltaje con el cual un diodo con polarización directa empieza a conducir.

Supóngase que se aplica un pequeño voltaje directo de $v_D = 0.1$ V a un diodo de $n = 1$. A temperatura ambiente, $V_T = 25.8$ mV. A partir de la ecuación (2.1), se determina la corriente del diodo i_D como

$$i_D = I_S(e^{v_D/nV_T} - 1) = I_S(e^{0.1/(1 \times 0.0258)} - 1) = I_S(48.23 - 1)$$
$$\approx 48.23 I_S \quad \text{con } 2.1\% \text{ de error}$$

www.elsolucionario.net

Por consiguiente, para $v_D > 0.1$ V, que es el caso general, $i_D >> I_S$, y la ecuación (2.1) puede aproximarse dentro de un 2.1% de error mediante

$$i_D = I_S(e^{v_D/nV_T} - 1) \approx I_S e^{v_D/nV_T} \tag{2.3}$$

Región de polarización inversa: En esta región, $v_D < 0$, esto es, v_D es negativo. Si $|v_D| >> V_T$, lo cual ocurre para $v_D < -0.1$ V, el término exponencial de la ecuación (2.1) se vuelve insignificantemente pequeño comparado con la unidad, y la corriente en el diodo i_D llega a ser

$$i_D = I_S(e^{-|v_D|/nV_T} - 1) \approx -I_S \tag{2.4}$$

lo cual indica que la corriente en el diodo i_D permanece constante en la dirección inversa, y su magnitud es igual a la de I_S.

Región de ruptura: En esta región el voltaje inverso es alto, por lo general mayor que 100 V. Si la magnitud del voltaje inverso excede un voltaje específico conocido como *voltaje de ruptura* V_{BR}, la corriente inversa correspondiente I_{BV} se incrementa rápidamente, con un pequeño cambio del voltaje inverso más allá de V_{BR}. El funcionamiento en la región de ruptura no destruye el diodo, siempre que la disipación de potencia ($P_D = v_D i_D$) se mantenga dentro del nivel de seguridad especificado en la hoja de datos técnicos del fabricante. Sin embargo, es necesario limitar la corriente inversa en la región de ruptura de modo que la disipación de potencia quede dentro de un intervalo admisible.

ASPECTOS PRINCIPALES DE LA SECCIÓN 2.6

- Un diodo real exhibe una característica v-i no lineal, la cual puede representarse con la ecuación de Shockley.
- La curva característica v-i de un diodo puede dividirse en tres regiones: de polarización directa, de polarización inversa y de ruptura. Por lo común, el diodo funciona en la región de polarización directa o en la de polarización inversa.

2.7 *Determinación de las constantes del diodo*

Las constantes del diodo I_S y n pueden determinarse con datos v-i medidos experimentalmente o con la característica v-i. Hay varios pasos que deben seguirse. Si se toma el logaritmo natural (de base e) en ambos miembros de la ecuación (2.3), se obtiene

$$\ln i_D = \ln I_S + \frac{v_D}{nV_T}$$

lo cual, después de las simplificaciones, da el voltaje del diodo v_D:

$$v_D = nV_T \ln\left(\frac{i_D}{I_S}\right) \tag{2.5}$$

Si el logaritmo natural de base e se convierte al logaritmo de base 10, la ecuación (2.5) se transforma en

$$v_D = 2.3nV_T \log\left(\frac{i_D}{I_S}\right) \tag{2.6}$$

lo cual indica que el voltaje en el diodo v_D es una función no lineal de la corriente del diodo i_D. Si I_{D1} es la corriente en el diodo correspondiente al voltaje en el diodo V_{D1}, la ecuación (2.5) da

$$V_{D1} = nV_T \ln\left(\frac{I_{D1}}{I_S}\right) \tag{2.7}$$

www.elsolucionario.net

Asimismo, si V_{D2} es el voltaje en el diodo correspondiente a la corriente en el diodo I_{D2}, se obtiene

$$V_{D2} = nV_T \ln\left(\frac{I_{D2}}{I_S}\right) \tag{2.8}$$

Por consiguiente, la diferencia de los voltajes del diodo se puede expresar por medio de

$$V_{D2} - V_{D1} = nV_T \ln\left(\frac{I_{D2}}{I_S}\right) - nV_T \ln\left(\frac{I_{D1}}{I_S}\right) = nV_T \ln\left(\frac{I_{D2}}{I_{D1}}\right) \tag{2.9}$$

que puede convertirse en el logaritmo de base 10 como

$$V_{D2} - V_{D1} = 2.3nV_T \log\left(\frac{I_{D2}}{I_{D1}}\right) \tag{2.10}$$

Esto demuestra que para un cambio de una década (es decir, un factor de 10) de la corriente en el diodo $I_{D2} = 10I_{D1}$, el voltaje del diodo cambia $2.3nV_T$. Por tanto, la ecuación (2.6) puede escribirse como

$$v_D = 2.3nV_T \log i_D - 2.3nV_T \log I_S \tag{2.11}$$

Si la gráfica de esta ecuación se traza en una escala semilogarítmica con v_D en el eje vertical lineal e i_D en el eje logarítmico horizontal, la característica será una línea recta con pendiente $+2.3nV_T$ por década de corriente, y su ecuación tendrá la forma de una ecuación de línea recta estándar; esto es,

$$y = mx - c$$

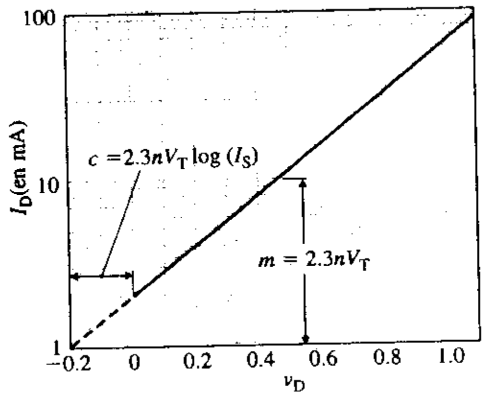
donde

$$c = 2.3nV_T \log I_S$$

$$m = 2.3nV_T \text{ por década de corriente}$$

La gráfica de la ecuación (2.11) está representada en la figura 2.11.

FIGURA 2.11
Gráfica de la característica *v-i* del diodo trazada en una escala semilogarítmica



Por consiguiente, con base en los resultados experimentales de un diodo desconocido, la gráfica de la característica *v-i* puede trazarse en una escala semilogarítmica. Los valores de I_S y n pueden calcularse como sigue:

Paso 1. Trace la gráfica v_D en función de i_D en una escala semilogarítmica, como se muestra en la figura 2.11.

Paso 2. Halle la pendiente m por década del cambio de corriente.

Paso 3. Determine el coeficiente de emisión n con el valor conocido de m; esto es,

$$n = \frac{m}{2.3V_T} = \frac{m}{2.3 \times 0.0258}$$

Paso 4. Determine el punto de intersección c en el eje v_D.

www.elsolucionario.net

Paso 5. Calcule el valor de I_S con

$$2.3nV_T \log I_S = c$$

Una vez que se determinan los valores de I_S y n, el voltaje de diodo v_D puede expresarse explícitamente como una función de la corriente del diodo i_D como en la ecuación (2.5).

EJEMPLO 2.4 ▸ **Determinación de las constantes del diodo** Los valores medidos de un diodo, a una temperatura de unión de 25 °C, están dados por

$$V_D = \begin{cases} 0.5\text{ V} & \text{a } I_D = 5\ \mu\text{A} \\ 0.6\text{ V} & \text{a } I_D = 100\ \mu\text{A} \end{cases}$$

Determinar (a) el coeficiente de emisión n y (b) la corriente de fuga I_S.

SOLUCIÓN

$V_{D1} = 0.5$ V con $I_{D1} = 5\ \mu$A y $V_{D2} = 0.6$ V con $I_{D2} = 100\ \mu$A. A 25 °C, $V_T = 25.8$ mV.

(a) Con la ecuación (2.9),

$$V_{D2} - V_{D1} = nV_T \ln\left(\frac{I_{D2}}{I_{D1}}\right) \qquad \text{o} \qquad 0.6 - 0.5 = nV_T \ln\left(\frac{100\ \mu\text{A}}{5\ \mu\text{A}}\right)$$

la cual da $nV_T = 0.03338$ y $n = 0.03338/V_T = 0.03338/(25.8 \times 10^{-3}) = 1.294$;

(b) Con la ecuación (2.5),

$$V_{D1} = nV_T \ln\left(\frac{I_{D1}}{I_S}\right) \qquad \text{o} \qquad 0.5 = 0.03338 \ln\left(\frac{5 \times 10^{-6}}{I_S}\right)$$

la cual da $I_S = 1.56193 \times 10^{-12}$ A.

ASPECTOS PRINCIPALES DE LA SECCIÓN 2.7

- Las constantes del diodo I_S y n pueden determinarse trazando la gráfica de la característica *v-i* de un diodo en una escala semilogarítmica.

2.8 ▸ *Efectos de la temperatura*

La corriente de fuga I_S depende de la temperatura de unión T_j (en grados celsius), y se incrementa a razón de aproximadamente $+7.2\%/°$C en el caso de diodos de silicio o germanio. Por tanto, si se suman los incrementos por cada grado de aumento de la temperatura de unión hasta 10 °C, se obtiene

$$\begin{aligned} I_S(T_j = 10) = I_S[&1 + 0.072 + (0.072 + 0.072^2) + (0.072^2 + 0.072^3) \\ &+ (0.072^3 + 0.072^4) + (0.072^4 + 0.072^5) + (0.072^5 + 0.072^6) \\ &+ (0.072^6 + 0.072^7) + (0.072^7 + 0.072^8) + (0.072^8 + 0.072^9) \\ &+ (0.072^9 + 0.072^{10})] \\ \approx 2I_S& \end{aligned}$$

esto es, I_S casi se duplica por cada 10 °C de aumento de temperatura, y se puede relacionar con cualquier cambio de temperatura por medio de

$$I_S(T_j) = I_S(T_o)2^{(T_j - T_o)/10} = I_S(T_o)2^{0.1(T_j - T_o)} \tag{2.12}$$

donde $I_S(T_o)$ es la corriente de fuga a la temperatura T_o. La sustitución de $V_T = kT_K/q$ en la ecuación (2.5) da la dependencia en la temperatura del voltaje del diodo en condiciones de polarización directa, esto es,

$$v_D = \frac{nk(273 + T_j)}{q} \ln\left(\frac{i_D}{I_S}\right) \tag{2.13}$$

www.elsolucionario.net

la cual, después de derivar v_D con respecto a T_j, da

$$\frac{\partial v_D}{\partial T_j} = \frac{nk}{q} \ln\left(\frac{i_D}{I_S}\right) - \frac{nk(273 + T_j)}{qI_S} \frac{dI_S}{dT_j} = \frac{v_D}{273 + T_j} - \frac{nV_T}{I_S} \frac{dI_S}{dT_j} \quad \textbf{(2.14)}$$

que disminuye con la temperatura T_j con v_D constante. Con una corriente de diodo dada i_D, el voltaje del diodo v_D disminuye con la temperatura. La dependencia con respecto a la temperatura de la característica del diodo en condiciones de polarización directa se muestra en la figura 2.12.

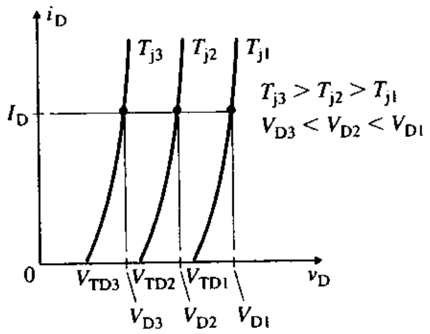


FIGURA 2.12
Dependencia con respecto a la temperatura de la corriente del diodo

El umbral de voltaje V_{TD} también depende de la temperatura T_j. Conforme aumenta la temperatura, V_{TD} disminuye, y viceversa. V_{TD}, el cual guarda una relación aproximadamente lineal con la temperatura T_j, está dado por

$$V_{TD}(T_j) = V_{TD}(T_o) + K_{TC}(T_j - T_o) \quad \textbf{(2.15)}$$

donde

T_o = temperatura de unión de 25 °C

T_j = nueva temperatura de unión, en °C

$V_{TD}(T_o)$ = umbral de voltaje a la temperatura de unión T_o, el cual es de 0.7 V para un diodo de silicio, de 0.3 V para un diodo de germanio y de 0.3 V para un diodo Schottky (analizado en la sección 2.9)

$V_{TD}(T_j)$ = umbral de voltaje a la nueva temperatura de unión T_j

K_{TC} = coeficiente de temperatura, en V/°C, el cual es −2.5 mV/°C para un diodo de germanio, −2 mV/°C para un diodo de silicio y −1.5 mV/°C para un diodo Schottky

EJEMPLO 2.5 ▸ **Determinación de la dependencia con respecto a la temperatura del umbral de voltaje** El umbral de voltaje V_{TD} de un diodo de silicio es de 0.7 V, a 25 °C. Determine entonces el umbral de voltaje V_{TD} a **(a)** T_j = 100 °C y **(b)** T_j = −100 °C.

SOLUCIÓN

A T_o = 25 °C, $V_{TD}(T_o)$ = 0.7 V. El coeficiente de temperatura del silicio es $K_{TC} = -2$ mV/°C.

(a) A T_j = 100 °C, con la ecuación (2.15),

$$V_{TD}(T_j) = V_{TD}(T_o) + K_{TC}(T_j - T_o)$$
$$= 0.7 - 2 \times 10^{-3} \times (100 - 25) = 0.55 \text{ V}$$

(b) A T_j = −100 °C, con la ecuación (2.15),

$$V_{TD}(T_j) = V_{TD}(T_o) + K_{TC}(T_j - T_o)$$
$$= 0.7 - 2 \times 10^{-3} \times (-100 - 25) = 0.95 \text{ V}$$

Por tanto, un cambio de temperatura puede provocar un cambio significativo en el valor de V_{TD}.

www.elsolucionario.net

EJEMPLO 2.6 **Determinación de la dependencia con respecto a la temperatura de la corriente del diodo** La corriente de fuga de un diodo de silicio es $I_S = 10^{-9}$ A, a 25 °C, y el coeficiente de emisión es $n = 2$. La temperatura de unión de operación es $T_j = 60$ °C. Determine entonces **(a)** la corriente de fuga I_S y **(b)** la corriente de diodo i_D con $v_D = 0.8$ V.

SOLUCIÓN $I_S = 10^{-9}$ A a $T_o = 25$ °C, $T_j = 60$ °C y $v_D = 0.8$ V.

(a) De acuerdo con la ecuación (2.12), el valor de I_S a $T_j = 60$ °C es

$$I_S(T_j = 60) = I_S(T_o)2^{0.1(T_j - T_o)} = 10^{-9} \times 2^{0.1\times(60-25)} = 11.31 \times 10^{-9}\ \text{A}$$

(b) A $T_K = 273 + 60 = 333$ °K, la ecuación (2.2) da

$$V_T = \frac{kT_K}{q} = \frac{1.3806 \times 10^{-23} \times (273 + 60)}{1.6022 \times 10^{-19}} = 28.69\ \text{mV}$$

Con la ecuación (2.3) se determina la corriente de diodo i_D:

$$i_D \approx I_S e^{v_D/nV_T} = 11.31 \times 10^{-9} \times e^{0.8/(2\times 0.02869)} = 12.84\ \text{mA}$$

ASPECTOS PRINCIPALES DE LA SECCIÓN 2.8

- La corriente de fuga I_S aumenta a razón de aproximadamente +7.2%/°C en los diodos de silicio o germanio.
- Tanto el voltaje del diodo v_D como el umbral de voltaje V_{TD} disminuyen con la temperatura.

2.9 *Análisis de circuitos con diodos reales*

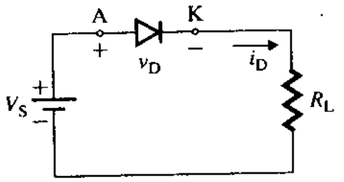
El diodo se utiliza como parte de un circuito electrónico, y la corriente del diodo i_D se vuelve dependiente de otros elementos del circuito. En la figura 2.13 se muestra un circuito simple de diodo. Con la ley del voltaje de Kirchhoff (LVK), la fuente de voltaje de V_S i_D puede expresarse como

$$V_S = v_D + R_L i_D$$

la cual origina la corriente del diodo i_D como

$$i_D = \frac{V_S - v_D}{R_L} \qquad \textbf{(2.16)}$$

FIGURA 2.13
Circuito simple con diodo



Como el diodo se va a polarizar directamente, la corriente del diodo i_D se relaciona con el voltaje del diodo v_D, de acuerdo con la ecuación de Shockley,

$$i_D = I_S(e^{v_D/nV_T} - 1) \qquad \textbf{(2.17)}$$

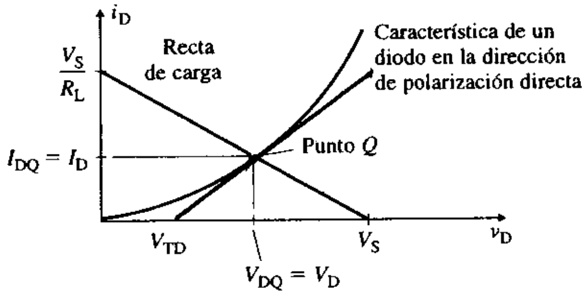
la cual demuestra que i_D depende de v_D, que a su vez depende de i_D. Por tanto, las ecuaciones (2.16) y (2.17) pueden resolverse para v_D e I_D mediante cualesquiera de los siguientes métodos: método gráfico, método de aproximación o método iterativo.

www.elsolucionario.net

Método gráfico

Suponga que v_D es positivo. La ecuación (2.17) representa entonces la característica del diodo en la dirección de polarización directa. La ecuación (2.16) corresponde a una línea recta con pendiente $-1/R_L$ y representa la característica de carga, conocida como *recta de carga*. Si las ecuaciones (2.16) y (2.17) se trazan en una sola gráfica, como se muestra en la figura 2.14, la característica del diodo corta la línea de carga en el punto Q, el cual es el *punto de operación* del diodo. Las coordenadas de este *punto Q* dan el *voltaje de polarización del diodo* V_{DQ} (o simplemente V_D) y la *corriente de polarización del diodo* I_{DQ} (o simplemente I_D). Este enfoque gráfico no es un método de análisis conveniente y, por tanto, rara vez se utiliza en el análisis de circuitos con diodos. Sin embargo, ayuda a comprender el concepto de punto Q y el mecanismo de análisis de circuitos con diodos.

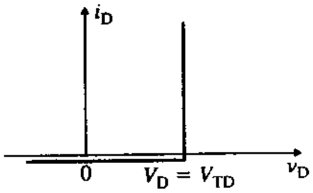
FIGURA 2.14
Método gráfico de análisis



Método de aproximación

Para resolver las ecuaciones (2.16) y (2.17) mediante el método de aproximación, suponga que el diodo tiene una caída de voltaje constante igual al umbral de voltaje V_{TD}, es decir, $v_D = V_{TD}$, con lo que la característica de diodo se muestra de manera aproximada como una línea vertical en la figura 2.15. El umbral de voltaje V_{TD} de los diodos de señal pequeña queda dentro del intervalo de 0.5 V a 1.0 V. La caída de voltaje en diodos de silicio es aproximadamente $v_D = V_{TD} = 0.7$ V, mientras que en diodos de germanio es $v_D = V_{TD} = 0.3$ V. Con el valor aproximado de v_D se determina la corriente del diodo i_D por medio de la ecuación (2.16), como sigue:

FIGURA 2.15
Característica aproximada de un diodo



$$i_D = \frac{V_S - v_D}{R_L} = \frac{V_S - 0.7 \text{ o } 0.3 \text{ para germanio}}{R_L} \tag{2.18}$$

Como ejemplo, sean $V_S = 10$ V, $v_D = V_{TD} = 0.7$ V y $R_L = 1$ kΩ. Luego, la corriente de operación I_D llega a ser $I_D = i_D = (10 - 0.7)/(1 \text{ k}\Omega) = 9.3$ mA.

Este método ofrece una solución aproximada y no toma en cuenta la característica no lineal descrita por la ecuación (2.17). Sin embargo, esta aproximación es adecuada en muchas aplicaciones, y es útil como punto de partida en el diseño de un circuito.

Método iterativo

El método iterativo utiliza una solución iterativa para determinar los valores de i_D y v_D, a partir de la recta de carga de la ecuación (2.16) y la característica no lineal del diodo de la ecuación (2.17). En primer lugar, se supone un valor pequeño de v_D y se utiliza la ecuación (2.16) para hallar un valor aproximado de i_D, el cual se utiliza después para calcular una mejor aproximación del voltaje del diodo v_D con la ecuación (2.17). Esto completa una iteración; las iteraciones continúan hasta que se obtiene la precisión deseada. Los pasos que se sigue son:

Paso 1. Comenzar con un punto arbitrario *a*, como se muestra en la figura 2.16, y suponer un valor fijo de v_D (por ejemplo, 0.7 V) a un valor específico de i_D.

Paso 2. Localizar el punto *b* calculando el valor de i_D a partir de la característica de carga descrita por la ecuación (2.16).

Paso 3. Identificar el punto *c* calculando un valor modificado de v_D a partir de la característica de diodo descrita por las ecuaciones (2.17) o (2.9). Esto completa una iteración.

Paso 4. Localizar el punto *d* calculando el valor de i_D a partir de la característica de diodo descrita por la ecuación (2.16).

www.elsolucionario.net

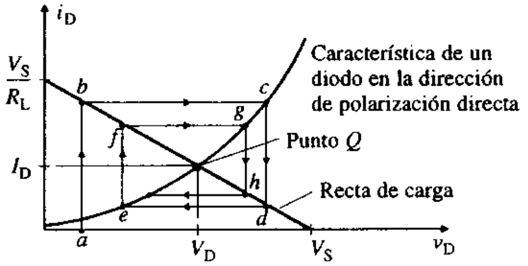
Paso 5. Identificar el punto *e* calculando un valor modificado de v_D a partir de la característica de diodo descrita por la ecuación (2.17). Esto completa dos iteraciones.

Paso 6. Localizar el punto *f* calculando el valor de i_D a partir de la característica de diodo descrita por la ecuación (2.16).

Paso 7. Identificar el punto *g* calculando un valor modificado de v_D a partir de la característica de diodo descrita por las ecuaciones (2.17) o (2.9). Esto completa tres iteraciones.

Este proceso continúa hasta que los valores de i_D y v_D convergen hacia el interior del intervalo de precisión deseado.

FIGURA 2.16
Trayectorias para el método iterativo



EJEMPLO 2.7

Determinación del punto Q de un circuito con diodos En el circuito con diodos mostrado en la figura 2.13, $R_L = 1\ k\Omega$ y $V_S = 10$ V. El coeficiente de emisión es $n = 1.84$ y la corriente de fuga es $I_S = 2.682 \times 10^{-9}$ A. Emplee el método iterativo para calcular el punto Q (o punto de operación), cuyas coordenadas son V_D e I_D. Suponga una caída de voltaje del diodo aproximada de $v_D = 0.61$ V con $i_D = 1$ mA, y una temperatura de unión de 25 °C. Utilice sólo tres iteraciones.

SOLUCIÓN

$R_L = 1\ k\Omega$, $n = 1.84$, $V_T = 25.8$ mV y $v_D = 0.61$ V con $i_D = 1$ mA.

Iteración 1: Suponga $v_D = 0.61$ V e $i_D = 1$ mA. De la ecuación (2.16),

$$i_{D(nuevo)} = (V_S - v_D)/R_L = (10 - 0.61)/(1\ k\Omega) = 9.39 \text{ mA}$$

Según la ecuación (2.9), el nuevo valor de v_D es

$$v_{D(nuevo)} = v_D + nV_T \ln (i_{D(nuevo)}/i_D)$$
$$0.61 + 1.84 \times 0.0258 \ln (9.39/1) = 0.7163 \text{ V}$$

Iteración 2: Suponga los valores de v_D e i_D de la iteración anterior. Esto es, $v_D = v_{D(nuevo)} = 0.7163$ V e $i_D = i_{D(nuevo)} = 9.39$ mA. De la ecuación (2.16),

$$i_{D(nuevo)} = (V_S - v_D)/R_L = (10 - 0.7163)/(1\ k\Omega) = 9.284 \text{ mA}$$

Según la ecuación (2.9), el nuevo valor de v_D es

$$v_{D(nuevo)} = v_D + nV_T \ln (i_{D(nuevo)}/i_D)$$
$$= 0.7163 + 1.84 \times 0.0258 \ln (9.284/9.39) = 0.7158 \text{ V}$$

Iteración 3: Suponga los valores de v_D e i_D de la iteración anterior, esto es, $v_D = v_{D(nuevo)} = 0.7158$ V e $i_D = i_{D(nuevo)} = 9.284$ mA. De la ecuación (2.16),

$$i_{D(nuevo)} = (V_S - v_D)/R_L = (10 - 0.7158)/(1\ k\Omega) = 9.284 \text{ mA}$$

Según la ecuación (2.9), el nuevo valor de v_D es

$$v_{D(nuevo)} = v_D + nV_T \ln (i_{D(nuevo)}/i_D)$$
$$= 0.7158 + 1.84 \times 0.0258 \ln (9.284/9.284) = 0.7158 \text{ V}$$

Por consiguiente, después de tres iteraciones, $V_D = v_{D(nuevo)} = 0.7158$ V e $I_D = i_{D(nuevo)} = 9.284$ mA. Obsérvese que los resultados de la iteración 3 no difieren en forma significativa de los de la iteración 2. De hecho, ya no era necesaria la iteración 3.

www.elsolucionario.net

▸ **NOTA:** Se utilizaron respuestas de cuatro dígitos para controlar tanto los errores de cálculo como el número de iteraciones necesarias para llegar a la solución. En realidad, los resistores tienen tolerancias y tal vez no se requiera tal precisión.

ASPECTOS PRINCIPALES DE LA SECCIÓN 2.9

- El análisis de un circuito con diodos implica la solución de la ecuación no lineal del diodo.
- El método gráfico rara vez se utiliza.
- El método aproximado da resultados aceptables en la mayor parte de las aplicaciones.
- El método iterativo da resultados precisos; sin embargo, tiende a ser largo y laborioso en el caso de circuitos complejos.

2.10 ▸ *Modelado con diodos reales*

En la práctica, en un circuito se utiliza más de un diodo. Por consiguiente, los circuitos con diodos se vuelven complejos y su análisis mediante los métodos gráfico o iterativo es muy largo y laborioso. Para simplificar el análisis y el diseño de circuitos con diodos, el diodo puede representarse mediante uno de los siguientes modelos: modelo de cd con caída de voltaje constante, modelo de cd lineal por secciones, modelo de ca de baja frecuencia, modelo de ca de alta frecuencia o modelo SPICE.

Modelo de cd con caída de voltaje constante

El modelo de cd con caída de voltaje constante presupone que el diodo en conducción tiene una caída de voltaje v_D que permanece casi constante y es independiente de la corriente del diodo. Por consiguiente, la característica del diodo se transforma en una recta vertical que pasa por el umbral de voltaje; esto es, $v_D = V_{TD}$. El punto Q se calcula agregando la recta de carga a la característica aproximada del diodo, como se muestra en la figura 2.17(a). El voltaje del diodo v_D se expresa como sigue:

$$v_D = \begin{cases} V_{TD} & \text{para } v_D \geq V_{TD} \\ 0 & \text{para } v_D < V_{TD} \end{cases}$$

En la figura 2.17(b) se muestra el modelo del circuito. El valor típico de V_{TD} es 0.7 V para diodos de silicio y 0.3 V para diodos de germanio. Con este modelo, la corriente del diodo i_D se obtiene con la ecuación

$$i_D = \frac{V_S - V_{TD}}{R_L} \tag{2.19}$$

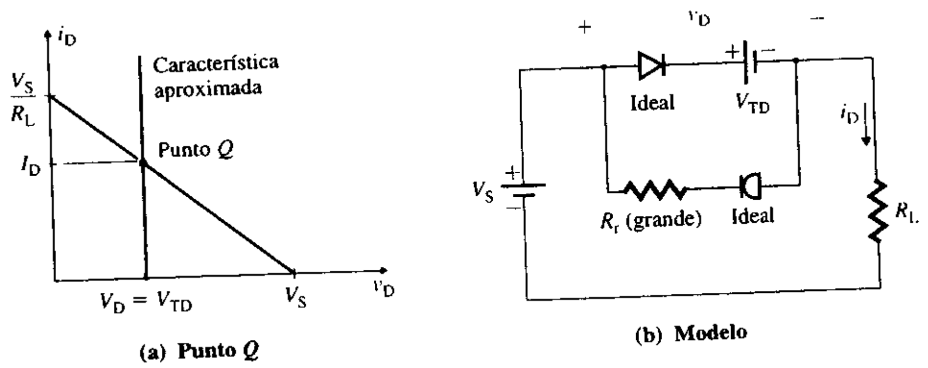


FIGURA 2.17 Modelo de cd con caída de voltaje constante

Modelo de cd lineal por secciones

La caída de voltaje a través de un diodo real se incrementa con su corriente. La característica del diodo puede representarse en forma aproximada por medio de una caída de voltaje fija V_{TD} y una línea recta, como se muestra en la figura 2.18(a). La línea recta a toma en

www.elsolucionario.net

cuenta la dependencia con respecto a la corriente de la caída de voltaje, y representa una resistencia fija R_D, la cual permanece constante. La línea a puede pasar a lo más por dos puntos; en general se dibuja tangente a la característica de diodo en el punto Q estimado. Este modelo representa la característica del diodo aproximadamente por medio de dos secciones: una fija y una dependiente de la corriente. En la figura 2.18(b) se muestra una representación lineal por secciones del diodo. Los pasos para determinar los parámetros del modelo son los siguientes:

Paso 1. Dibujar una recta tangente a la sección dependiente de la corriente de la característica del diodo en condiciones de polarización directa en el punto Q estimado. En general, es aceptable la línea que mejor se ajuste a la parte dependiente de la corriente.

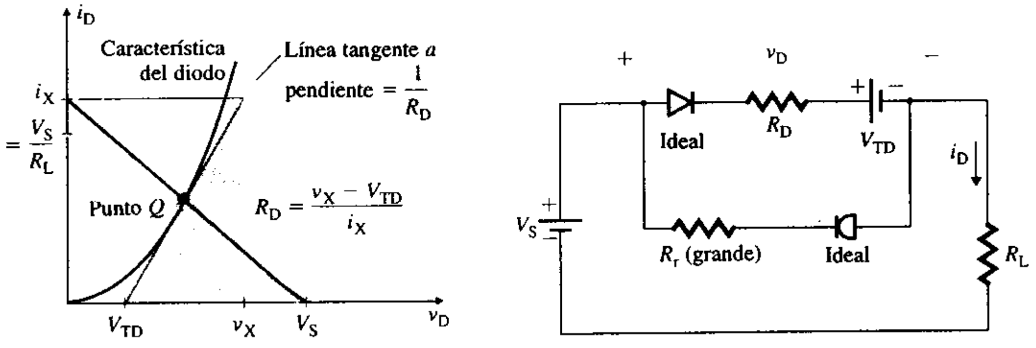
Paso 2. Usar el punto de intersección en el eje v_D como la caída fija V_{TD}.

Paso 3. Elegir una corriente adecuada i_X en el eje i_D de la recta tangente a, y leer el voltaje correspondiente v_X en el eje v_D. Es común seleccionar i_X como la corriente máxima del diodo; esto es, $i_X = i_{D(máx)} = V_S/R_L$.

Paso 4. Calcular la resistencia R_D, la cual es el inverso de la pendiente de la línea tangente.

$$R_D = \left.\frac{\Delta v_D}{\Delta i_D}\right|_{\text{en el punto } Q \text{ estimado}} = \frac{v_X - V_{TD}}{i_X} \tag{2.20}$$

FIGURA 2.18
Modelo de cd lineal por secciones



(a) Punto Q **(b) Modelo**

Este modelo determina el valor de R_D en el punto Q, y no toma en cuenta la forma real de la característica del diodo en otros puntos. Por consiguiente, si el punto Q cambia como consecuencia de las variaciones de la resistencia de carga R_L o del voltaje de la fuente de cd V_S, el valor de R_D también lo hará. Sin embargo, el modelo por secciones es bastante satisfactorio en la mayor parte de las aplicaciones. Con este modelo, y aplicando la LKV, se obtiene que la corriente del diodo i_D, de la figura 2.18(b), está dada por

$$V_S = V_{TD} + R_D i_D + R_L i_D \tag{2.21}$$

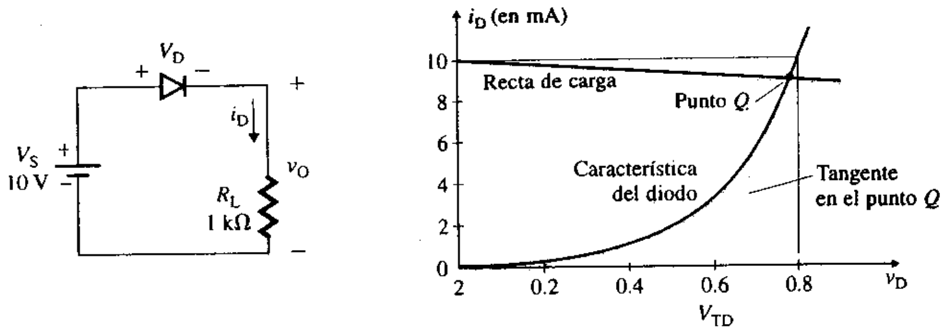
la cual da la corriente de diodo i_D como

$$i_D = \frac{V_S - V_{TD}}{R_D + R_L} \tag{2.22}$$

EJEMPLO 2.8 ▸ **Determinación del punto Q de un circuito con diodos mediante diferentes métodos** El circuito con diodo mostrado en la figura 2.19(a) tiene $V_S = 10$ V y $R_L = 1$ kΩ. La característica del diodo se muestra en la figura 2.19(b). Determine el voltaje del diodo v_D, la corriente del diodo i_D y el voltaje de carga v_O, por medio de **(a)** modelo de cd lineal por secciones y **(b)** modelo de cd con caída de voltaje constante.

www.elsolucionario.net

FIGURA 2.19 Circuito con diodo del ejemplo 2.8



(a) Circuito (b) Característica

SOLUCIÓN

$V_S = 10$ V y $R_L = 1$ kΩ. Por tanto, $i_{D(máx)} = V_S/R_L = 10/(1\text{ k}\Omega) = 10$ mA.

(a) Si se siguen los pasos del método aproximado descrito en la sección 2.9, la recta tangente da $V_{TD} = 0.6$ V y $v_X = 0.8$ V con $i_X = i_{D(máx)} = 10$ mA. De acuerdo con la ecuación (2.20), la resistencia R_D de la sección dependiente de la corriente es

$$R_D = (v_X - V_{TD})/i_X = (0.8 - 0.6)/(10\text{ mA}) = 20\ \Omega$$

Según la figura 2.18(b), la corriente de diodo es

$$i_D = (V_S - V_{TD})/(R_L + R_D) = (10 - 0.6)/(1\text{ k}\Omega + 20) = 9.22\text{ mA}$$

De la figura 2.18(b), el voltaje de diodo es

$$v_D = V_{TD} + R_D i_D = 0.6 + 20 \times 9.22 \times 10^{-3} = 0.784\text{ V}$$

Así, el voltaje de carga es

$$v_O = V_S - V_D = 10 - 0.784 = 9.216\text{ V}$$

(b) Al utilizar la ecuación (2.19) para el modelo de cd con caída constante de la figura 2.17(b), se obtiene la corriente del diodo

$$i_D = (V_S - V_{TD})/R_L = (10 - 0.6)/(1\text{ k}\Omega) = 9.4\text{ mA}$$

El voltaje de carga es

$$v_O = V_S - V_D = 10 - 0.6 = 9.4\text{ V}$$

con un error de $(9.4 - 9.216)/9.4 = 1.96\%$, comparado con el modelo lineal por secciones.

▸ **NOTA:** Si el voltaje de alimentación V_S es mucho mayor que la caída de voltaje del diodo v_D, el modelo de cd con caída constante da resultados aceptables. Si el voltaje de diodo v_D es comparable con el voltaje de alimentación V_S, el modelo de cd lineal por secciones, que da mejores resultados, es aceptable en la mayor parte de las aplicaciones.

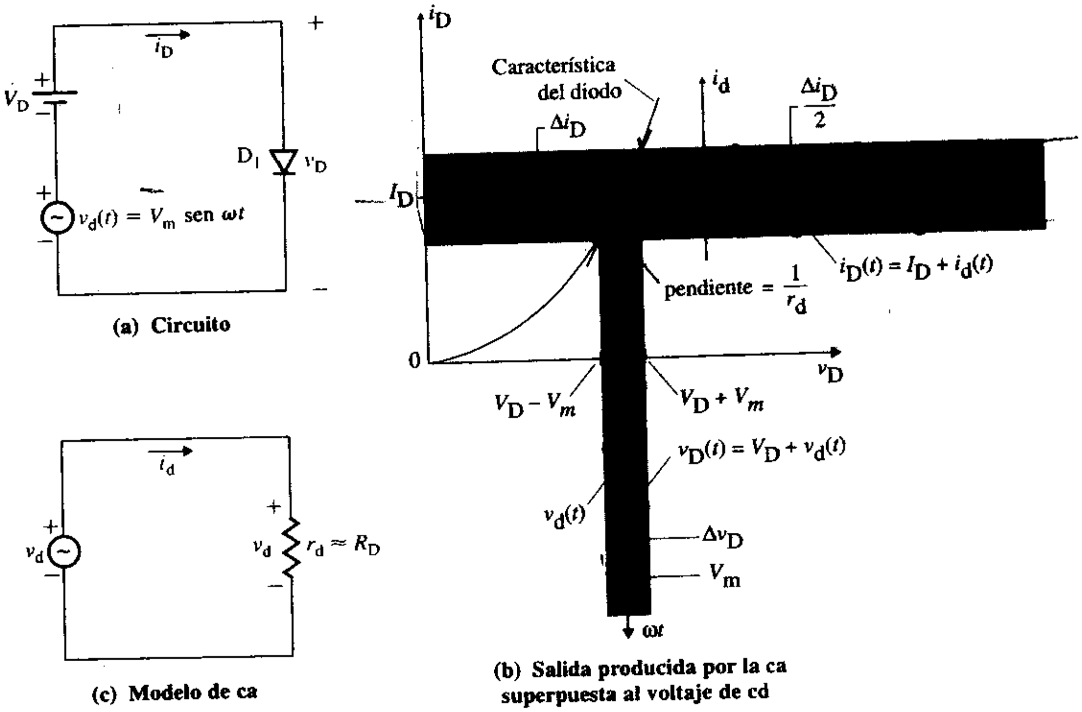
Modelo de ca de baja frecuencia

En circuitos electrónicos, una fuente de cd es la que por lo común establece el punto de operación de cd de los dispositivos electrónicos, incluidos los diodos, y por lo general después se superpone una señal de ca sobre el punto de operación. Así, el punto de operación, formado por una componente de cd y una señal de ca, cambia con la magnitud de la señal de ca. Como la característica i_D en función de v_D de un diodo es no lineal, la corriente del diodo i_D también cambia de manera no lineal con el voltaje de la señal de ca. Generalmente, la magnitud de la señal de ca es pequeña, así que el punto de operación cambia sólo en una pequeña cantidad. Por tanto, la pendiente de la característica (Δi_D en función de Δv_D) se puede aproximar linealmente. Bajo esta condición, el diodo puede representarse como una resistencia para determinar la respuesta del circuito a esta señal pequeña de ca. Esto es, la característica no lineal del diodo puede linealizarse en el punto de operación. El modelo de señal pequeña se utiliza mucho en el análisis y el diseño de circuitos electrónicos para obtener su comportamiento con señal pequeña.

www.elsolucionario.net

En la figura 2.20(a) se muestra un circuito con diodo con una fuente de cd V_D, la cual establece el punto de operación en Q, definido por las coordenadas V_D e I_D. Si a V_D se superpone un voltaje senoidal v_d de amplitud pequeña, el punto de operación cambiará de acuerdo con las variaciones en el tiempo de la señal de ca v_d. Por consiguiente, si el voltaje del diodo varía entre $V_D + V_m$ y $V_D - V_m$, la corriente del diodo correspondiente lo hará entre $I_D + \Delta i_D/2$ e $I_D - i_D/2$. Esto se ilustra en la figura 2.20(b), donde se supone que el cambio en la corriente de ca del diodo i_d es aproximadamente senoidal, como respuesta a un voltaje senoidal v_d. Sin embargo, la característica del diodo es no lineal, y la corriente del diodo se distorsionará un poco.

FIGURA 2.20
Modelo de ca de baja frecuencia



(a) Circuito

(b) Salida producida por la ca superpuesta al voltaje de cd

(c) Modelo de ca

Bajo condiciones de señal pequeña, la característica del diodo alrededor del punto Q puede aproximarse por medio de una línea recta, y puede modelarse mediante una resistencia llamada *resistencia dinámica* o *resistencia de ca* r_d, la cual está definida por

$$\frac{1}{r_d} = g_d = \left.\frac{\Delta i_D}{\Delta v_D}\right|_{\text{en el punto } Q} \tag{2.23}$$

donde g_d es la *transconductancia de señal pequeña del diodo* y depende de la pendiente de la característica del diodo en el punto de operación. Como r_d se obtiene a partir de la pendiente de la característica del diodo en el punto Q, su valor debe ser *igual* al de R_D de la figura 2.18(b).

Determinación de r_d mediante diferenciación Si se conoce el punto de operación (V_D, I_D) para una característica del diodo y una recta de carga dadas, el valor de r_d (= R_D) se obtiene directamente considerando un cambio en el voltaje del diodo alrededor del punto de operación. Si Δv_D y Δi_D son pequeños y tienden a cero, la ecuación (2.23) se transforma en

$$g_d = \frac{1}{r_d} = \left.\frac{di_D}{dv_D}\right|_{\text{en el punto } Q} \tag{2.24}$$

Si $v_D > 0.1$ V, que es el caso general cuando el diodo opera en la dirección de polarización directa, entonces la corriente del diodo i_D está relacionada con el voltaje del diodo v_D mediante

$$i_D = I_S(e^{v_D/nV_T} - 1) \approx I_S e^{v_D/nV_T} \tag{2.25}$$

www.elsolucionario.net

$i_D = I_S e^{(v_D/nV_T)} - I_S$
$i_D + I_S = I_S e^{(v_D/nV_T)}$

Sustituyendo i_D de la ecuación (2.25) en la ecuación (2.24) y derivando i_D con respecto a v_D, se obtiene

$$g_d = \frac{1}{r_d} = \frac{di_D}{dv_D}\bigg|_{\text{en el punto } Q} = I_S \frac{1}{nV_T} e^{v_D/nV_T} = \frac{i_D + I_S}{nV_T} \tag{2.26}$$

la cual da la resistencia de ca ($r_d = R_D$) en el punto de operación (V_D, I_D). Esto es,

$$r_d = R_D = \frac{1}{g_d} = \frac{nV_T}{i_D + I_S} \approx \frac{nV_T}{I_D} \quad \text{puesto que } I_D = I_D \tag{2.27}$$

$$\approx \frac{0.0258}{I_D} \quad \text{a 25°C y con } n = 1 \tag{2.28}$$

Nótese que, según la ecuación (2.27), la determinación de la resistencia de ca requiere la determinación de la corriente del diodo i_D en el punto Q.

Determinación de r_d mediante un desarrollo en serie de Taylor La ecuación (2.27) también puede deducirse mediante el desarrollo en serie de Taylor. El voltaje instantáneo del diodo v_D es la suma de V_D y v_d, es decir,

$$v_D = V_D + v_d \tag{2.29}$$

Sustituyendo $v_D = V_D + v_d$ en la ecuación (2.25), se obtiene la corriente instantánea del diodo i_D:

$$i_D \approx I_S e^{(V_D + v_d)/nV_T} = I_S e^{V_D/nV_T} e^{v_d/nV_T}$$
$$= I_D e^{v_d/nV_T} \text{ puesto que } I_D = I_S e^{V_D/nV_T} \tag{2.30}$$

Si la amplitud del voltaje senoidal v_d es muy pequeña comparada con nV_T, de modo que $v_d << nV_T$, puede usarse la relación $e^x \approx 1 + x$. La ecuación (2.30) puede desarrollarse en serie de Taylor con los dos primeros términos:

$$i_D \approx I_D\left(1 + \frac{v_d}{nV_T}\right) = I_D + i_d(t) \tag{2.31}$$

Así, la corriente instantánea del diodo i_D tiene dos componentes: una componente de cd I_D y una componente de ca de señal pequeña i_d. Ésta es una deducción matemática del principio de superposición presentado en el apéndice B. Según la ecuación (2.31), la corriente del diodo de ca i_d está definida por

$$i_d = \frac{v_d}{nV_T} I_D \tag{2.32}$$

la cual da la resistencia de ca de señal pequeña r_d como

$$r_d = R_D = \frac{v_d}{i_d} = \frac{nV_T}{I_D}$$

que es igual a la ecuación (2.27).

El modelo de ca de señal pequeña de un diodo está representado en la figura 2.20(c). Este modelo se conoce como *modelo de ca de señal pequeña de baja frecuencia*. No toma en cuenta la dependencia en la frecuencia del diodo.

▸ **NOTAS:**

1. La resistencia de ca r_d toma en cuenta la forma de la curva, y representa la pendiente de la característica en el punto Q. Si éste cambia, el valor de r_d también lo hará.
2. R_D se obtiene de la pendiente de la característica del diodo en un punto Q estimado, mientras que r_d se calcula con la ecuación de Shockley. Si r_d y R_D se calculan mediante los dos métodos, sus valores deben ser los mismos, aunque puede haber una diferencia pequeña, pero insignificante.
3. En el capítulo 5 se verá que el concepto de resistencia de señal pequeña r_d de la ecuación (2.28) puede aplicarse para modelar el comportamiento de señal pequeña de transistores bipolares.

www.elsolucionario.net

EJEMPLO 2.9

Determinación del punto Q de un circuito con diodos a partir de datos tabulados En el circuito con diodos mostrado en la figura 2.13, $V_S = 15$ V y $R_L = 250\ \Omega$. La característica en condiciones de polarización directa del diodo, que puede obtenerse con una medición práctica o mediante las hojas de datos técnicos del fabricante, está dada por la tabla siguiente:

i_D (mA)	0	10	20	30	40	50	60	70
v_D (V)	0.5	0.87	0.98	1.058	1.115	1.173	1.212	1.25

Determine **(a)** el punto Q (V_D, I_D), **(b)** los parámetros (V_{TD} y R_D) del modelo de cd lineal por secciones y **(c)** la resistencia de ca de señal pequeña r_d. Supóngase que el coeficiente de emisión es $n = 1$ y que $V_T = 25.8$ mV.

SOLUCIÓN

$V_S = 15$ V y $R_L = 250\ \Omega$.

(a) Según la ecuación (2.16), la recta de carga está descrita por

$$i_D = (V_S - v_D)/R_L$$

La característica del diodo está definida por una tabla de datos. El punto Q se obtiene con la recta de carga y la tabla de datos mediante un método iterativo, tal como se hizo en la sección 2.9.

Iteración 1: Supóngase que $v_D = 0.7$ V. Según la ecuación (2.16),

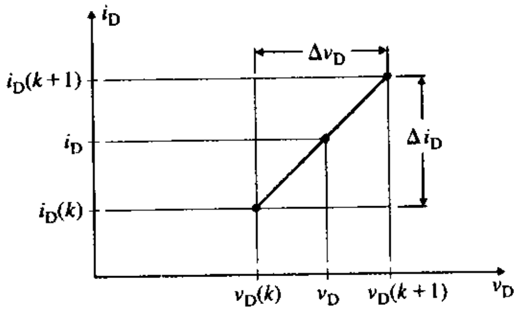
$$i_D = (V_S - v_D)/R_L = (15 - 0.7)/250 = 57.2 \text{ mA}$$

la cual está entre 50 mA y 60 mA en la tabla. Por tanto, en la tabla puede verse que el nuevo valor de la caída del voltaje del diodo $v_{D(nuevo)}$ está entre 1.173 V y 1.212 V. Supóngase que el voltaje del diodo $v_D(k)$ corresponde a la corriente del diodo $i_D(k)$, y que el voltaje del diodo $v_D(k+1)$ corresponde a la corriente del diodo $i_D(k+1)$. Esto se muestra en la figura 2.21. Si i_D queda entre $i_D(k)$ e $i_D(k+1)$, entonces el valor que corresponde a v_D quedará entre $v_D(k)$ y $v_D(k+1)$. Por tanto, $v_{D(nuevo)}$ se calcula aproximadamente mediante interpolación lineal a partir de

$$v_{D(nuevo)} = v_D(k) + \frac{v_D(k+1) - v_D(k)}{i_D(k+1) - i_D(k)} [i_D - i_D(k)] \tag{2.33}$$

$$= 1.173 + \frac{1.212 - 1.173}{60 \text{ mA} - 50 \text{ mA}} (57.2 \text{ mA} - 50 \text{ mA}) = 1.201 \text{ V}$$

FIGURA 2.21 Interpolación lineal para determinar el voltaje del diodo



Iteración 2: Asúmase el valor de v_D de la iteración anterior; esto es, $v_D = v_{D(nuevo)} = 1.201$ V. De la ecuación (2.16),

$$i_D = i_{D(nuevo)} = (15 - 1.201)/250 = 55.2 \text{ mA}$$

Según la ecuación (2.33), el nuevo valor de v_D es

$$v_{D(nuevo)} = 1.173 + \frac{1.212 - 1.173}{60 \text{ m} - 50 \text{ m}} (55.2 \text{ m} - 50 \text{ m}) = 1.193 \text{ V}$$

www.elsolucionario.net

Este proceso se repite hasta que se halla un punto Q estable. Después de dos iteraciones, se obtiene $V_D = v_{D(nuevo)} = 1.193$ V e $I_D = i_{D(nuevo)} = 55.2$ mA.

(b) Como R_D es la pendiente de la tangente en el punto Q, se obtiene

$$R_D = \left.\frac{\Delta v_D}{\Delta i_D}\right|_{\text{en el punto } Q} = \frac{v_D(k+1) - v_D}{i_D(k+1) - i_D} = \frac{1.193 - 1.173}{(55.2 - 50) \times 10^{-3}} = 3.9\ \Omega \quad (2.34)$$

El umbral de voltaje del diodo es

$$V_{TD} = V_D - R_D I_D = 1.193 - 3.9 \times 55.2 \text{ mV} = 0.98 \text{ V}$$

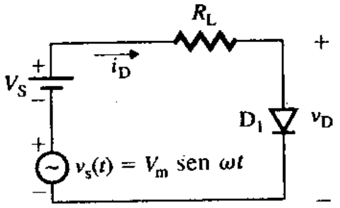
(c) Según la ecuación (2.27), la resistencia de ca de señal pequeña es

$$r_d = nV_T/I_D = 1 \times 25.8 \text{ mV}/(55.2 \times 10^{-3}) = 0.5\ \Omega$$

▸ **NOTA:** La diferencia entre r_d y R_D se debe al hecho de que el diodo cumple la ecuación de Shockley, mientras que los valores incluidos en la tabla de datos se citan sin hacer caso de cualquier otra relación.

EJEMPLO 2.10 **Análisis de señal pequeña de un circuito con diodo** En el circuito con diodo mostrado en la figura 2.22, $V_S = 10$ V, $V_m = 50$ mV y $R_L = 1$ kΩ. Emplee el punto Q determinado en el ejemplo 2.7 para calcular el voltaje instantáneo del diodo v_D. Supóngase un coeficiente de emisión de $n = 1.84$.

FIGURA 2.22 Circuito con diodo del ejemplo 2.10



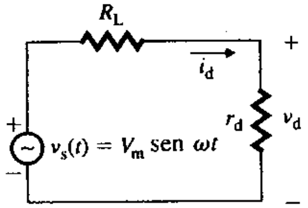
SOLUCIÓN $V_T = 25.8$ mV, $n = 1.84$, $V_S = 10$ V y $R_L = 1$ kΩ. Las iteraciones del análisis del punto Q del ejemplo 2.7 dieron $V_D = 0.7158$ V e $I_D = 9.284$ mA. Con la ecuación (2.27) se obtiene la resistencia de ca r_d:

$$r_d = nV_T/I_D = 1.84 \times 25.8 \times 10^{-3}/(9.284 \times 10^{-3}) = 5.11\ \Omega$$

En la figura 2.23 se muestra el circuito equivalente de ca. De acuerdo con la regla del divisor de voltaje, el voltaje de ca v_d del diodo es

$$v_d = \frac{r_d}{r_d + R_L} V_m \text{ sen } \omega t = \frac{5.11}{5.11 + 1\text{ k}\Omega} 50 \times 10^{-3} \text{ sen } \omega t = 0.2542 \times 10^{-3} \text{ sen } \omega t \quad (2.35)$$

FIGURA 2.23 Circuito equivalente de ca del diodo



www.elsolucionario.net

Por consiguiente, el voltaje instantáneo del diodo v_D es la suma de V_D y v_d. Esto es,

$$v_D = V_D + v_d$$
$$= 0.7158 + 0.2542 \times 10^{-3} \text{ sen } \omega t \text{ V}$$

Modelo de ca de alta frecuencia

Hasta aquí se ha considerado el comportamiento estático de un diodo. Un diodo real, sin embargo, exhibe algunos efectos capacitivos que no es necesario incorporar en cualquier modelo de alta frecuencia para obtener la respuesta en el tiempo de un circuito con diodos. Se ha visto que existe una capa de agotamiento en la unión *pn* de los diodos polarizada inversamente, esto es, existe una región con escasez de portadores, que separa dos regiones de relativamente buena conductividad. Por tanto, en esencia se tiene una capacitor de placas paralelas, con el silicio como dieléctrico. Además, existe una inyección de una gran cantidad de portadores minoritarios bajo condiciones de polarización directa, por lo que se dan dos tipos de capacitancias: *de agotamiento* y de *difusión*.

Capacitancia de agotamiento Una capa cargada positivamente se separa de una capa cargada negativamente mediante una distancia muy pequeña, pero finita. Conforme cambia el voltaje a través de la unión *pn*, también cambia la carga almacenada en la capa de agotamiento. Esto se muestra en la figura 2.24 para una relación *q*-*v* no lineal. La capacitancia de agotamiento relaciona el cambio que experimenta la carga (Δq_j) en la región con escasez de portadores con el cambio del voltaje de polarización Δv_D, y está dada por

$$C_j = \left.\frac{dq_j}{dv_D}\right|_{\text{en el punto estimado } Q\ v_D = V_D}$$

la cual puede expresarse como

$$C_j = \frac{C_{jo}}{(1 - V_D/V_j)^m} \tag{2.36}$$

donde

- m es el *coeficiente de gradiente de unión*, cuyo valor se encuentra dentro del intervalo de 0.33 a 0.5.
- V_D es el voltaje de polarización ánodo a cátodo, que será positivo en la dirección de polarización directa, y negativo en la dirección inversa.
- V_j es la barrera de potencial con voltaje externo cero aplicado al diodo, y se conoce como *potencial interno*, que está en función del tipo de material semiconductor, el grado de impurificación y la temperatura de unión. Para un diodo de silicio, $V_j \approx$ 0.5 V a 0.9 V, y para un diodo de germanio, $V_j \approx$ 0.2 V a 0.6 V.
- C_{jo} es la capacitancia de agotamiento cuando el voltaje externo a través del diodo es cero.

La capacitancia de agotamiento también se conoce como *capacitancia de transición*. El valor de C_j es directamente proporcional a la sección transversal de la unión del diodo, y se encuentra dentro del intervalo 0.1 a 100 pF. Obsérvese que, según la ecuación (2.36),

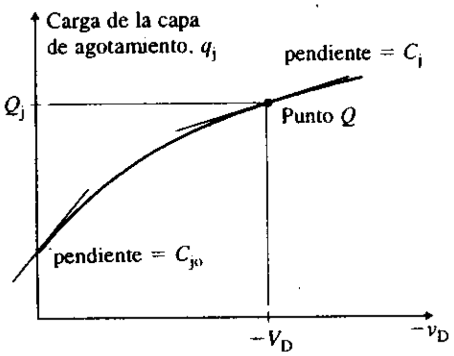


FIGURA 2.24 Relación carga-voltaje de la región de agotamiento

www.elsolucionario.net

la capacitancia de agotamiento C_j puede variar cambiando el voltaje inverso $-v_D$ a través del diodo. La capacidad de cambiar una capacitancia variando un voltaje se puede explotar en algunas aplicaciones. Los diodos diseñados para tales aplicaciones se llaman *varactores* o *varicaps*, según se les use. Esta capacitancia de agotamiento puede usarse para sintonizar radios de FM, circuitos de televisión, osciladores de microondas y otros circuitos en los que una pequeña variación de la capacitancia tiene un cambio significativo en la frecuencia. En estas aplicaciones, se conecta un diodo con polarización inversa en paralelo con el capacitor externo de un circuito RLC paralelo, de modo que la frecuencia de resonancia está dada por

$$f_p = \frac{1}{2\pi[L(C + C_j)]^{1/2}} \tag{2.37}$$

donde

C_j varía debido al voltaje de polarización inversa $(-v_D)$ del diodo. Los valores típicos de C_j son 10 a 100 pF con voltajes inversos de 3 a 25 V.

L es la inductancia del circuito RLC paralelo.

C es la capacitancia del circuito RLC paralelo.

Capacitancia de difusión Cuando la unión tiene polarización directa, la región de agotamiento se estrecha y la capacitancia de agotamiento se incrementa porque el voltaje de polarización v_D es positivo. Sin embargo, una gran cantidad de portadores minoritarios son inyectados en la unión bajo la condición de polarización directa. Por ello, habrá un exceso de portadores de carga minoritarios cerca de la capa de agotamiento, lo que provocará un efecto de almacenamiento de mucha carga. El exceso de concentración será más alto cerca del borde de la capa de agotamiento y disminuirá exponencialmente hacia cero con la distancia a la unión. Esto se muestra en la figura 2.25, donde p_n es la concentración de huecos en la región n, y n_p la de electrones en la región p. Si el voltaje aplicado al diodo cambia, las cargas de los portadores minoritarios almacenadas en las regiones p y n también cambian, y alcanzarán una nueva condición de estado estable. Por consiguiente, una unión pn polarizada directamente exhibirá un efecto capacitivo a consecuencia de la escasez de cargas de portadores minoritarios. Como estas cargas serán proporcionales a la corriente del diodo i_D, la ecuación de Shockley, ecuación (2.1), se puede aplicar para relacionar la carga q_m con el voltaje de polarización directa v_D, dada por

$$q_m = q_o(e^{v_D/nV_T} - 1) \tag{2.38}$$

donde q_o es la carga constante proporcional a la corriente de fuga (o de saturación inversa) I_S. Por consiguiente, la característica q-v de un diodo polarizado directamente es no lineal, y se puede modelar por medio de una capacitancia de señal pequeña C_d, conocida como *capacitancia de difusión*. Así,

$$C_d = \left.\frac{dq_m}{dv_D}\right|_{\text{en el punto estimado } Q}$$

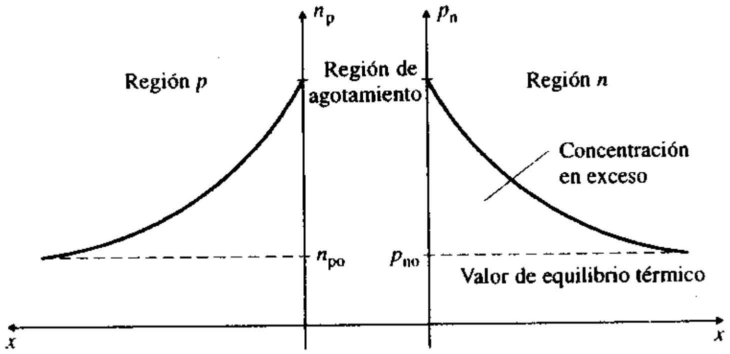


FIGURA 2.25
Concentraciones en exceso de portadores minoritarios cerca del borde de la capa de agotamiento

www.elsolucionario.net

lo que indica que C_d es proporcional al valor de $q_m + q_o$. En la condición de polarización inversa, $C_d = 0$. En la condición de polarización directa, sin embargo, el valor de C_d es aproximadamente proporcional a la corriente de polarización de cd I_D (en el punto Q). Así, C_d está dada por

$$C_d = K_d I_D$$

donde K_d es una constante y C_d es directamente proporcional a la sección transversal de la unión del diodo, que por lo general es del orden de 10 pF a 100 pF.

Modelo de polarización directa: Un diodo con polarización directa exhibe dos capacitancias: de difusión C_d y de capa de agotamiento C_j. Estas capacitancias afectarán las aplicaciones de alta frecuencia de los diodos. Para el modelo de alta frecuencia de un diodo con polarización directa, como el que se muestra en la figura 2.26(a), los parámetros del modelo están dados por

$$r_d = \frac{nV_T}{I_D}$$

$$C_j = \frac{C_{jo}}{(1 - V_D/V_j)^m} \quad \text{para } V_D \le 0$$

$$C_d = K_d I_D$$

Por ejemplo, si $C_{jo} = 4$ pF, $V_j = 0.75$ V, $m = 0.333$ y $V_D = 0.7158$ V, entonces $C_j = 11.18$ pF.

Modelo de polarización inversa: La resistencia de ca de señal pequeña r_d en la dirección inversa es muy alta, del orden de varios MΩ, por lo que se puede suponer que es muy grande, tendiendo a infinito. La capacitancia de difusión C_d, que depende de la corriente del diodo, es insignificante en la dirección inversa, debido a que la corriente inversa es muy pequeña. Para el modelo de ca de alta frecuencia de un diodo polarizado inversamente, cuya resistencia en la dirección inversa es r_r, como se muestra en la figura 2.26(b), los parámetros del modelo están dados por

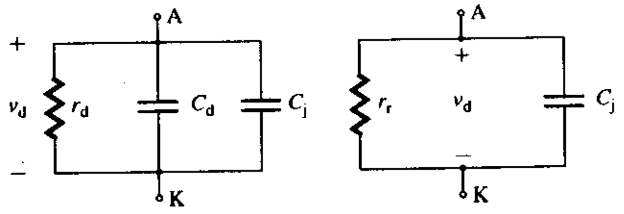
$$r_d = \infty$$

$$C_d = 0$$

$$C_j = \frac{C_{jo}}{(1 - V_D/V_j)^m} \quad \text{para } V_D \le 0$$

Por ejemplo, si $C_{jo} = 4$ pF, $V_j = 0.75$ V, $m = 0.333$ y $V_D = -20$ V, entonces $C_j = 1.32$ pF.

FIGURA 2.26
Modelo de ca de alta frecuencia



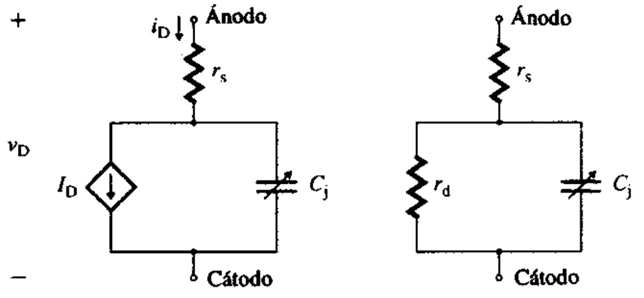
(a) Dirección directa **(b) Dirección inversa**

Modelo del diodo en PSpice/SPICE

PSpice/SPICE utiliza una fuente de corriente que depende del voltaje, como se muestra en la figura 2.27(a). r_s es la resistencia en serie, conocida como *resistencia volumétrica* (o *parásita*), la cual se debe a la resistencia del semiconductor y depende de la cantidad de impurezas. Es pertinente enfatizar que la figura 2.27(a) es un modelo de diodo no lineal, mientras que el modelo de cd con caída constante, el modelo de cd lineal por secciones y el modelo de ca de baja frecuencia son lineales.

www.elsolucionario.net

FIGURA 2.27
Modelo de PSpice/SPICE del diodo



(a) Modelo de señal grande **(b) Modelo de señal pequeña**

En primer lugar, PSpice/SPICE determina el punto de polarización de cd, y enseguida calcula el parámetro del modelo de señal pequeña mostrado en la figura 2.27(b). C_j es una función no lineal del voltaje del diodo v_D, y su valor es igual a $C_j = dq_j/dv_D$, donde q_j es la carga de la capa de agotamiento. PSpice/SPICE genera los parámetros de señal pequeña a partir del punto de operación, y ajusta los valores de r_d y C_j para la condición directa o inversa. En PSpice/SPICE la característica del diodo se puede describir en un enunciado *Model* o en una representación tabular.

Enunciado *Model*: El enunciado *Model* de PSpice/SPICE de un diodo tiene la forma general

```
.MODEL  DNAME  D  (P1=A1  P2=A2  P3=A3 ........PN=AN)
```

donde DNAME es el nombre del modelo, el cual puede comenzar con cualquier carácter, aunque por lo general está limitado a 8 caracteres. D es el símbolo de tipo para diodos. P1, P2,... y A1, A2,... son los parámetros del modelo y sus valores, respectivamente. Los parámetros del modelo se encuentran en el archivo de biblioteca de PSpice/SPICE, o pueden obtenerse a partir de la hoja de datos técnicos [1]. Por ejemplo, una sentencia típica para un diodo D1N4148 es la siguiente:

```
.MODEL D1N4148 D (IS=2.682N N=1.836 RS=.5664 IKF=44.17M XTI=3 EG=1.11
+ CJO=4P M=.3333 VJ=.5 FC=.5 ISR=1.565N NR=2 BV=100U TT=11.54N)
```

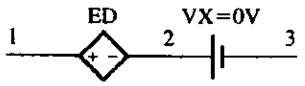
Representación tabular: La representación TABLE está disponible sólo en PSpice. Permite describir la característica *v-i*, y su forma general es

```
E<name> N+ N- TABLE (<expression>) = <<(input) value>, <(output) value>>
```

E<name> es el nombre de una fuente de voltaje controlada por voltaje, y N+ y N− son los nodos positivo y negativo de la fuente de voltaje, respectivamente. La palabra reservada TABLE indica que la relación está descrita por una tabla de datos. La tabla se compone de pares de valores: <(entrada) valor> y <(salida) valor>. El primer valor de un par es la entrada, y el segundo, la salida correspondiente. La <expresión> es el valor de entrada; se utiliza para hallar la salida correspondiente a partir de una tabla de búsqueda. Si un valor de entrada queda entre dos valores, la salida se obtiene mediante interpolación lineal. Si la entrada queda fuera del intervalo de la tabla, entonces se supone que la salida permanece constante e igual al valor correspondiente a la entrada más pequeña o más grande.

La característica del diodo se representa por medio de una fuente de voltaje controlada por corriente (por ejemplo, HD). Esto es, el diodo es remplazado por una fuente de voltaje HD en serie con una fuente de voltaje ficticia VX de 0 V. VX actúa como amperímetro y mide la corriente en el diodo. Esto se muestra en la figura 2.28. HD se relaciona con I_D [es decir, I(VX)] mediante una tabla. La representación con PSpice de la característica del diodo del ejemplo 2.9 se da a continuación:

FIGURA 2.28
Representación TABLE del diodo




```
VX 2 3 DC 0V                                        ; mide la corriente del diodo ID
HD 1 2 TABLE (I(VX)) = (0, 0.5) (10m, 0.87) (20m, 0.98) (30m, 1.058)
  + (40m, 1.115) (50, 1.173) (60, 1.212) (70, 1.25) (800, 1.5) (3000, 3.0)
```

www.elsolucionario.net

EJEMPLO 2.11 ▸ **Modelo y análisis con PSpice/SPICE de un diodo** Los parámetros del circuito con diodo mostrado en la figura 2.22 son: $V_S = 10$ V, $V_m = 50$ mV a 1 kHz, $R_L = 1$ kΩ y $V_T = 25.8$ mV. Supóngase un coeficiente de emisión de $n = 1.84$.

(a) Utilizar PSpice/SPICE para generar el punto Q, los parámetros de señal pequeña y trazar la gráfica del voltaje de salida instantáneo $v_O = v_D$.

(b) Comparar los resultados con los del ejemplo 2.10. Asúmanse los parámetros de modelo del diodo D1N4148:

SOLUCIÓN

$V_S = 10$ V, $V_m = 50$ mV y $R_L = 1$ kΩ.

(a) De acuerdo con el ejemplo 2.7, los valores del punto Q son $V_D = 0.7158$ V e $I_D = 9.284$ mA. El circuito con diodo para la simulación con PSpice se muestra en la figura 2.29. El listado del archivo del circuito es el siguiente:

```
Ejemplo 2.11 Un circuito de diodo
VS  1  0  SIN  (0V  50MV  1kHZ)
VSS 3 1  DC  10V
RL  2  3  1K
D1  2  0  D1N4148
.MODEL  D1N4148  D(IS=2.682N  CJO=4P  M=.3333  N=1.836  VJ=.5  BV=100
+       IBV=100U  TT=11.54N)        ; Parámetros de modelo del diodo
.TRAN/OP  2US  2MS                  ; Análisis transitorio e impresión del punto de operación
.PROBE                              ; Posprocesador de gráficos
.END
```

La simulación con PSpice da el punto de polarización y los parámetros de señal pequeña siguientes:

ID	9.28E-03	$I_D = 9.28$ mA
VD	7.18E-01	$V_D = 718$ mV
REQ	5.53E+00	$r_d = 5.53\ \Omega$
CAP	2.10E-09	$C_j = 2.1$ nF

En la figura 2.30 se muestra la gráfica generada por PSpice de la respuesta transitoria, la cual da $V_D = 718.35$ mV y $v_{d(pico)} = v_{o(pico)} = 600.52\ \mu V/2 = 300.3\ \mu V$. Por tanto,

$$v_d = 300.3 \times 10^{-6} \text{ sen } \omega t \quad \text{y} \quad v_{d(pico)} = 300.3\ \mu V$$

(b) El ejemplo 2.10 da $V_D = 0.7158$ V, $I_D = 9.284$ mA, $r_d = 5.11\ \Omega$, $v_d = 254.2 \times 10^{-6}$ sen ωt y $v_{d(pico)} = 254.2\ \mu V$, los cuales son muy parecidos a los resultados obtenidos con PSpice.

FIGURA 2.29 Circuito con diodo para simulación con PSpice/SPICE

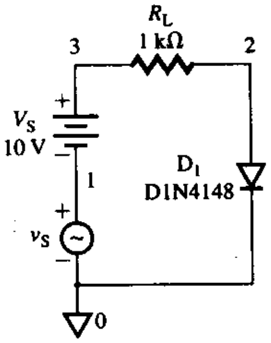
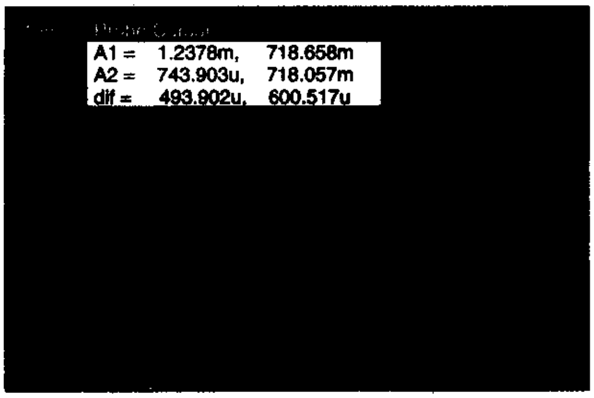


FIGURA 2.30 Gráfica de PSpice del ejemplo 2.11



www.elsolucionario.net

ASPECTOS PRINCIPALES DE LA SECCIÓN 2.10

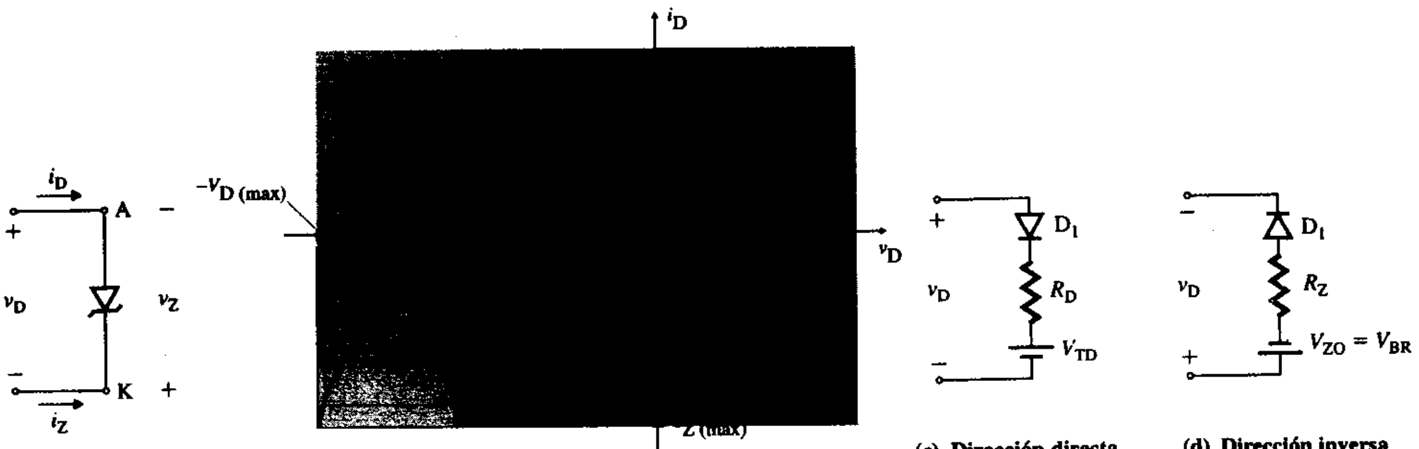
- El modelo de cd con caída constante presupone una caída de voltaje fija a través del diodo. Da un resultado rápido, pero aproximado. Es adecuado para determinar el comportamiento aproximado de un circuito, sobre todo en la etapa inicial del diseño.
- El modelo lineal por secciones divide la característica no lineal en dos partes: un voltaje de cd fijo y una caída de voltaje, que depende de la corriente a través de una resistencia fija. La resistencia se obtiene dibujando la recta de mejor ajuste que pase por el punto Q estimado en la sección que depende de la corriente. Este modelo es de uso común en el análisis de circuitos con diodos, y da resultados razonables en la mayor parte de las aplicaciones.
- El modelo de ca de baja frecuencia representa el comportamiento de un diodo en respuesta a una variación del punto Q provocada por una señal pequeña. Se modela mediante una resistencia de señal pequeña dibujada como una tangente en el punto Q y que depende de la corriente en el diodo. La resistencia puede ser aproximada por la del modelo lineal por secciones. Por tanto, este modelo puede considerarse como una extensión del modelo lineal.
- El modelo de ca de alta frecuencia representa la respuesta del diodo a la frecuencia mediante la incorporación de dos capacitancias de unión (de difusión y de capa de agotamiento) en el modelo de ca de baja frecuencia. La capacitancia de capa de agotamiento depende del voltaje del diodo. Pero la capacitancia de difusión es directamente proporcional a la corriente del diodo, y está presente sólo en la dirección directa.
- PSpice/SPICE genera un modelo complejo pero preciso. Sin embargo, se tienen que definir los parámetros del modelo, los que pueden obtenerse de la biblioteca de PSpice/SPICE o del fabricante. También se pueden determinar a partir de la característica del diodo.

2.11 Diodos zener

Si el voltaje inverso de un diodo excede un voltaje específico, denominado *voltaje de ruptura*, el diodo operará en la región de ruptura. En esta región, la corriente inversa del diodo se incrementa con mucha rapidez. El voltaje del diodo permanece casi constante, y es independiente de la corriente del diodo. Sin embargo, el funcionamiento en la región de ruptura no será destructivo, siempre que la corriente del diodo se limite a un valor seguro por medio de un circuito externo, de modo que la disipación de potencia en el diodo se encuentre dentro de los límites permisibles especificados por el fabricante y el diodo no se sobrecaliente.

Un diodo que está especialmente diseñado para tener una característica muy marcada en la región de ruptura es el *diodo zener*. El símbolo de un diodo zener está representado en la figura 2.31(a), y su característica *v-i* aparece en la figura 2.31(b). V_{ZK} es el voltaje de

FIGURA 2.31 Característica de los diodos zener



(a) Símbolo (b) Característica zener (c) Dirección directa (d) Dirección inversa

www.elsolucionario.net

rodilla, e I_{ZK} es su corriente correspondiente. El diodo zener se especifica mediante su voltaje de ruptura, llamado *voltaje zener* (*o voltaje de referencia*) V_Z a una corriente de prueba especificada $I_Z = I_{ZT}$. $I_{Z(máx)}$ es la corriente máxima que el diodo zener puede soportar sin que se rebasen los límites de disipación de potencia permisibles. $I_{Z(mín)}$ es la corriente mínima, ligeramente por debajo de la rodilla de la curva característica, a la cual el diodo exhibe la ruptura inversa.

Las características directa e inversa de un diodo zener se representan por medio de una flecha. La flecha apunta en la dirección positiva de la corriente i_D. En la dirección directa, el diodo zener se comporta como un diodo normal; su circuito equivalente se muestra en la figura 2.31(c). En la dirección inversa, ofrece una resistencia muy alta y actúa como un diodo normal con polarización inversa con $|v_D| < V_Z$, y como un diodo de baja resistencia con $|v_D| > V_Z$. Por ejemplo, considérese un diodo zener con un voltaje nominal $V_Z = 5\text{ V} \pm 2\text{ V}$. Con $3\text{ V} < |v_D| < 5\text{ V}$ en la dirección inversa, el diodo exhibirá por lo común un efecto zener. Con $5\text{ V} < V_Z < 7\text{ V}$, la ruptura se podría deber al efecto zener, al efecto de avalancha o a una combinación de los dos.

La característica inversa (zener) de la figura 2.31(b) se puede representar de manera aproximada por medio de un modelo lineal por secciones, con un voltaje fijo V_{ZO} y un diodo ideal en serie con la resistencia R_Z. En la figura 2.31(d) se muestra el circuito equivalente de la acción zener con $|v_D| > V_Z$. R_Z depende del inverso de la pendiente de la característica zener y se define como

$$R_Z = \left.\frac{\Delta v_Z}{\Delta i_Z}\right|_{\text{a } V_Z} = \left.\frac{\Delta v_D}{\Delta i_D}\right|_{\text{para } v_D<0 \text{ e } i_D<0} \tag{2.39}$$

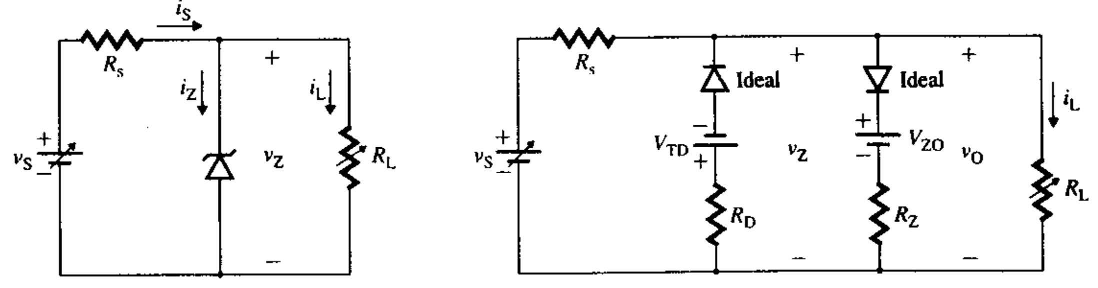
R_Z también se llama *resistencia zener*. El valor de R_Z permanece casi constante a lo largo de un amplio intervalo de la característica zener. Sin embargo, su valor cambia con mucha rapidez cerca del punto de rodilla. Por tanto, el diodo zener debe operarse lejos de ese punto. El valor típico de R_Z es de unas cuántas decenas de ohms, pero se incrementa con la corriente i_D. En el punto de rodilla de la característica zener, R_Z tiene un valor grande, por lo general de 3 kΩ. La corriente zener $i_Z(= -i_D)$ puede relacionarse con V_{ZO} y R_Z por medio de

$$v_Z = V_{ZO} + R_Z i_Z \tag{2.40}$$

Regulador zener

Se puede considerar que un diodo zener ofrece una resistencia variable, cuyo valor cambia con la corriente, de modo que la caída de voltaje a través de las terminales permanece constante. Por consiguiente, también se le conoce como *diodo de referencia de voltaje*. El valor de R_Z es muy pequeño. Así pues, el voltaje zener v_Z es casi independiente de la corriente inversa del diodo $i_D = -i_Z$. Debido a la característica de voltaje constante en la región de ruptura, el diodo zener puede emplearse como *regulador de voltaje*. El *regulador* mantiene un voltaje de salida casi constante, aun cuando el voltaje de alimentación de cd y la corriente de carga pueden variar dentro de un amplio intervalo. En la figura 2.32(a) está representado un regulador de voltaje zener. El regulador de voltaje zener también se conoce como *regulador en paralelo*, porque el diodo zener se conecta en paralelo con la carga R_L. El va-

FIGURA 2.32 Regulador zener en paralelo



(a) Circuito **(b) Circuito equivalente**

www.elsolucionario.net

lor de la resistencia R_s debe ser tal que el diodo pueda funcionar en la región de ruptura, en todo el intervalo de voltajes de entrada v_S y de variaciones de la corriente de carga i_L.

Si el diodo zener es remplazado por su modelo lineal por secciones con V_{ZO} y R_Z, se obtiene el circuito equivalente mostrado en la figura 2.32(b). Si el voltaje de alimentación v_S varía, entonces la corriente zener i_Z variará por la presencia de R_Z, lo que provoca un cambio del voltaje de salida. Este cambio del voltaje de salida está definido por un factor llamado *regulación de línea*, el cual está relacionado con R_s y R_Z:

$$\text{Regulación de línea} = \frac{\Delta v_O}{\Delta v_S} = \frac{R_Z}{R_Z + R_s} \tag{2.41}$$

Si la corriente de carga i_L se incrementa, entonces la corriente zener i_Z disminuirá por la presencia de R_Z, lo que provoca una disminución del voltaje de salida. Esta variación del voltaje de salida está definida por un factor llamado *regulación de carga*, el cual está relacionado con R_s y R_Z:

$$\text{Regulación de carga} = \frac{\Delta v_O}{\Delta i_L} = -(R_Z \parallel R_s) \tag{2.42}$$

Cualquier cambio del voltaje zener V_{ZO} hará que se incremente el voltaje de salida. La variación del voltaje de salida está definida por un factor llamado *regulación zener*, el cual está relacionado con R_s y R_Z:

$$\text{Regulación zener} = \frac{\Delta v_O}{\Delta V_{ZO}} = \frac{R_s}{R_Z + R_s}$$

Por lo tanto, aplicando el teorema de superposición, puede determinarse el voltaje de salida efectivo v_O del regulador de la figura 2.32(b) como sigue:

$$v_O = \frac{\Delta v_O}{\Delta V_{ZO}} V_{ZO} + \frac{\Delta v_O}{\Delta v_S} v_S + \frac{\Delta v_O}{\Delta i_L} i_L$$

$$= \frac{R_s}{R_Z + R_s} V_{ZO} + \frac{R_Z}{R_Z + R_s} v_S - (R_Z \parallel R_s) i_L \tag{2.43}$$

EJEMPLO 2.12 **D**

Diseño de un regulador zener Los parámetros del diodo zener del circuito regulador de voltaje de la figura 2.32(a), son: $V_Z = 4.7$ V con una corriente de prueba $I_{ZT} = 53$ mA, $R_Z = 8\ \Omega$ y $R_{ZK} = 500\ \Omega$ con $I_{ZK} = 1$ mA. El voltaje de alimentación es $v_S = V_S + 12 \pm 2$ V y $R_s = 220\ \Omega$.

(a) Determinar los valores máximo y mínimo del voltaje de salida v_O, bajo la condición de no carga $R_L = \infty$.

(b) Hallar los valores máximo y mínimo del voltaje de salida, con una resistencia de carga $R_L = 470\ \Omega$.

(c) Calcular el valor nominal del voltaje de salida v_O, con una resistencia de carga $R_L = 100\ \Omega$.

(d) Determinar el valor mínimo de R_L con el que el diodo zener funciona en la región de ruptura.

SOLUCIÓN

Con la ecuación (2.40), se tiene

$$V_{ZO} = V_Z - R_Z i_Z = 4.7 - 8 \times 53 \text{ mA} = 4.28 \text{ V}$$

(a) Para $R_L = \infty$, la corriente zener es,

$$i_Z = (V_S - V_{ZO})/(R_Z + R_s) = (12 - 4.28)/(8 + 220) = 33.86 \text{ mA}$$

El voltaje de salida es

$$v_O = V_{ZO} + R_Z i_Z = 4.28 + 8 \times 33.86 \text{ mA} = 4.55 \text{ V}$$

www.elsolucionario.net

(b) Un cambio en el voltaje de alimentación $\Delta V_S = \pm 2$ V hará que cambie el voltaje de salida, el cual se obtiene con la ecuación (2.41):

$$\Delta v_{O(\text{alimentación})} = \Delta v_S R_Z/(R_Z + R_s) = (\pm 2\text{ V} \times 8)/(8 + 220) = \pm 70.18\text{ mV}$$

El valor nominal de la corriente de carga es $i_L = V_Z/R_L = 4.7/470 = 10$ mA. Un cambio de la corriente de carga de $\Delta i_L = 10$ mA también hará que cambie el voltaje de salida, el cual puede calcularse con la ecuación (2.42):

$$\Delta v_{O(\text{carga})} = -(R_Z \| R_s) = \Delta i_L = -(8\|220) \times 10\text{ mA} = -77.19\text{ mV}$$

Por consiguiente, los valores máximo y mínimo del voltaje de salida pueden hallarse por medio de

$$v_{O(\text{máximo})} = 4.55 + 70.18\text{ mV} - 77.19\text{ mV} = 4.54\text{ V}$$

$$v_{O(\text{mínimo})} = 4.55 - 70.18\text{ mV} - 77.19\text{ mV} = 4.40\text{ V}$$

(c) El valor nominal de la corriente de carga es $i_L = V_Z/R_L = 4.7/100 = 47$ mA, lo cual no es posible, porque la corriente máxima que puede circular por R_Z es de sólo 33.86 mA. Así pues, el diodo zener estará apagado, y el voltaje de salida será el voltaje a través de R_L. Esto es,

$$v_O = \frac{R_L}{R_L + R_s} V_S = \frac{100}{100 + 220} 12 = 3.75\text{ V} .$$

(d) Para que el diodo zener funcione en la región de ruptura, la corriente máxima que puede circular por R_L está dada por (suponga que $I_{ZK} = I_Z$ en $V_Z = V_{ZO}$)

$$i_{L(\text{máx})} = \frac{V_{S(\text{mín})} - V_{ZO}}{R_s} - I_{ZK} \tag{2.44}$$

$$= (10 - 4.28)/220 - 1\text{ mA} = 25\text{ mA}$$

Por consiguiente, el valor mínimo de R_L que garantiza el funcionamiento en la región de ruptura lo da

$$R_{L(\text{mín})} \geq \frac{V_{ZO}}{i_{L(\text{máx})}} \tag{2.45}$$

$$\geq 4.28/(25\text{ mA}) = 171.2\ \Omega$$

Diseño de un regulador zener

Si i_Z es la corriente zener e i_L es la corriente de carga, el valor de la resistencia R_s se determina mediante

$$R_s = \frac{V_S - V_{ZO} - R_Z i_Z}{i_Z + i_L} \quad \text{para } v_S = V_S \tag{2.46}$$

Para garantizar el funcionamiento del diodo zener en la región de ruptura en el peor de los casos, el regulador se debe diseñar para que haga lo siguiente:

1. Garantizar que la corriente zener excederá $i_{Z(\text{mín})}$ cuando el voltaje de alimentación sea mínimo $V_{S(\text{mín})}$ y la corriente de carga sea máxima $i_{L(\text{máx})}$. Para determinar R_s se aplica la ecuación (2.46):

$$R_s = \frac{V_{S(\text{mín})} - (V_{ZO} + R_Z i_{Z(\text{mín})})}{i_{Z(\text{mín})} + i_{L(\text{máx})}} \tag{2.47}$$

2. Garantizar que la corriente zener no excederá $i_{Z(\text{máx})}$ cuando el voltaje de alimentación sea máximo $V_{S(\text{máx})}$ y la corriente de carga sea mínima $i_{L(\text{mín})}$. Con la ecuación (2.46) se determina R_s:

$$R_s = \frac{V_{S(\text{máx})} - (V_{ZO} + R_Z i_{Z(\text{máx})})}{i_{Z(\text{máx})} + i_{L(\text{mín})}} \tag{2.48}$$

www.elsolucionario.net

Si se iguala R_s de la ecuación (2.47) con R_s de la ecuación (2.48), se obtiene la relación de la corriente zener máxima en función de las variaciones de V_S e i_L. Por ello,

$$(V_{S(\text{mín})} - V_{ZO} - R_Z i_{Z(\text{mín})})(i_{Z(\text{max})} + i_{L(\text{mín})}) \\ = (V_{S(\text{máx})} - V_{ZO} - R_Z i_{Z(\text{máx})})(i_{Z(\text{mín})} + i_{L(\text{máx})}) \quad \textbf{(2.49)}$$

Como regla general, la corriente zener mínima $i_{Z(\text{mín})}$ por lo común se limita al 10% de la corriente zener máxima $i_{Z(\text{máx})}$, para garantizar el funcionamiento en la región de ruptura, por lo que

$$i_{Z(\text{mín})} = 0.1 \times i_{Z(\text{máx})} \quad \textbf{(2.50)}$$

EJEMPLO 2.13 D

Diseño de un regulador zener Los parámetros de un diodo zener de 6.3 V para el circuito regulador de voltaje de la figura 2.32(a), son: V_Z = 6.3 V con I_{ZT} = 40 mA y R_Z = 2 Ω. El voltaje de alimentación $v_S = V_S$ puede variar entre 12 V y 18 V. La corriente de carga mínima es de 0 mA. La corriente del diodo zener mínima $i_{Z(\text{mín})}$ es 1 mA. La disipación de potencia $P_{Z(\text{máx})}$ del diodo zener no debe exceder de 750 mW a 25 °C. Determine **(a)** el valor máximo permisible de la corriente zener $i_{Z(\text{máx})}$, **(b)** el valor de R_S que limita la corriente zener $i_{Z(\text{máx})}$ al valor determinado en el inciso (a), **(c)** la disipación de potencia P_R de R_s y **(d)** la corriente de carga máxima $i_{L(\text{máx})}$.

SOLUCIÓN

V_Z = 6.3 V con i_{ZT} = 40 mA, $i_{L(\text{mín})}$ = 0 mA e $i_{Z(\text{mín})}$ = 1 mA. Con la ecuación (2.40), se obtiene

$$V_{ZO} = V_Z - R_Z i_Z = 6.3 - 2 \times 40 \text{ mA} = 6.22 \text{ V}$$

(a) La disipación de potencia máxima $P_{Z(\text{máx})}$ de un diodo zener es

$$P_{Z(\text{máx})} = i_{Z(\text{máx})} V_Z = 0.75 \text{ W}$$

o

$$i_{Z(\text{máx})} = P_{Z(\text{máx})}/V_Z = 0.75/6.3 = 119 \text{ mA}$$

(b) La corriente zener i_Z llega a ser máxima cuando el voltaje de alimentación es máximo y la corriente de carga es mínima; esto es, $V_{S(\text{máx})}$ = 18 V e $i_{Z(\text{máx})}$ = 119 mA. De la ecuación (2.48),

$$R_s = \frac{V_{S(\text{máx})} - V_{ZO} - R_Z i_{Z(\text{máx})}}{i_{Z(\text{máx})} + i_{L(\text{mín})}} = \frac{18 - 6.22 - 2 \times 119 \text{ mA}}{119 \text{ mA} + 0} = 96.99 \ \Omega$$

(c) La disipación de potencia P_R de R_s es

$$P_R = (i_{Z(\text{máx})} + i_{L(\text{mín})})(V_{S(\text{máx})} - V_{ZO} - R_Z i_{Z(\text{máx})}) \\ = 119 \text{ mA} \times (18 - 6.22 - 2 \times 119 \text{ mA}) = 1.373 \text{ W}$$

La disipación de potencia de R_s para el peor de los casos ocurrirá cuando la carga esté en cortocircuito, es decir,

$$P_{R(\text{máx})} = \frac{V^2_{S(\text{máx})}}{R_s} = \frac{18^2}{96.99} = 3.34 \text{ W}$$

(d) i_L debe mantenerse en el valor máximo cuando V_S es mínimo e i_Z es mínimo; esto es, $V_{S(\text{mín})}$ = 12 V e $i_{Z(\text{mín})}$ = 1 mA. Con la ecuación (2.47), se obtiene

$$I_{L(\text{máx})} = \frac{V_{S(\text{mín})} - V_{ZO} - R_Z i_{Z(\text{mín})}}{R_s} - i_{Z(\text{mín})} = \frac{12 - 6.22 - 2 \times 1 \text{ mA}}{96.99} - 1 \text{ mA} = 58.57 \text{ mA}$$

EJEMPLO 2.14 D

Diseño de un regulador zener y verificación por medio de PSpice/SPICE Los parámetros del diodo zener para el regulador de voltaje de la figura 2.32(a), son: V_Z = 4.7 V con i_{ZT} = 20 mA, R_Z = 19 Ω, I_{ZK} = 1 mA y $P_{Z(\text{máx})}$ = 400 mW con 4.7 V. El voltaje de alimentación $v_S = V_S$ varía entre 20 y 30 V, y la corriente de carga i_L cambia de 5 mA a 50 mA.

(a) Determine el valor de la resistencia R_s y su disipación de potencia.

www.elsolucionario.net

(b) Use PSpice/SPICE para verificar los resultados trazando la gráfica del voltaje de salida v_O en función del voltaje de alimentación V_S. Asúmanse los parámetros del modelo PSpice del diodo zener D1N750:

```
IS=880.5E-18 N=1 CJO=175P VJ=.75 BV=4.7 IBV=20.245M
```

SOLUCIÓN

$V_Z = 4.7$ V, $P_{D(máx)} = 400$ mW, $i_{L(mín)} = 5$ mA, $i_{L(máx)} = 50$ mA, $V_{S(mín)} = 20$ V y $V_{S(máx)} = 30$ V. Con la ecuación (2.40), se obtiene

$$V_{ZO} = V_Z - R_Z i_Z = 4.7 - 19 \times 20 \text{ mA} = 4.32 \text{ V}$$

Asimismo, $i_{Z(máx)} = P_{D(máx)}/V_Z = 400 \text{ mW}/4.7 = 85.1$ mA (de las especificaciones)

(a) En vista de que no se especifica el valor mínimo de la corriente zener, puede suponerse con fines prácticos que

$$i_{Z(mín)} = 0.1 \times i_{Z(máx)} = 0.1 \times 85.1 \text{ mA} = 8.51 \text{ mA}$$

Con la ecuación (2.47) y la figura 2.32(b), se calcula el valor de R_s:

$$R_s = \frac{V_{S(mín)} - V_{ZO} - R_Z i_{Z(mín)}}{i_{Z(mín)} + i_{L(máx)}} = \frac{20 - 4.32 - 19 \times 8.51 \text{ mA}}{8.51 \text{ mA} + 50 \text{ mA}} = 265 \ \Omega$$

Con la ecuación (2.48), se determina

$$R_s(i_{Z(máx)} + i_{L(min)}) = V_{S(máx)} - V_{ZO} - R_Z i_{Z(máx)}$$

de la cual se despeja para encontrar el valor real de la corriente zener máxima $i_{Z(máx)}$:

$$i_{Z(máx)} = \frac{V_{S(máx)} - V_{ZO} - R_s i_{L(mín)}}{R_s + R_Z} = \frac{30 - 4.32 - 265 \times 5 \text{ mA}}{265 + 19} = 85.76 \text{ mA}$$

La disipación de potencia P_R de R_s es

$$P_R \approx (i_{Z(máx)} + i_{L(mín)})(V_{S(máx)} - V_Z)$$
$$= (85.76 \text{ mA} + 5 \text{ mA})(30 - 4.7) = 2.3 \text{ W}$$

La disipación de potencia para el peor de los casos es

$$P_{R(máx)} = \frac{V_{S(máx)}^2}{R_s} = \frac{30^2}{265} = 3.4 \text{ W}$$

A partir de $i_{L(mín)} = 5$ mA e $i_{L(máx)} = 50$ mA, se determina que los valores máximo y mínimo correspondientes de la resistencia de carga son

$$R_{L(máx)} = V_Z/i_{L(mín)} = 4.7/(5 \text{ mA}) = 940 \ \Omega$$
$$R_{L(mín)} = V_Z/i_{L(máx)} = 4.7/(50 \text{ mA}) = 94 \ \Omega$$

El regulador de voltaje zener para la simulación con PSpice se representa en la figura 2.33. El diodo zener comúnmente se modela haciendo $BV \cong V_Z$. A continuación se muestra el listado del archivo del circuito.

```
Ejemplo 2.14  Un regulador de voltaje zener
VS  1  0  DC  30V
.PARAM  RVAL  =  94                          ; Define un parámetro RVAL con un
                                             ; valor nominal de 94
RL  2  0  {RVAL}
RS  1  2  265
D1  0  2  D1N750
.MODEL  D1N750  D  (IS=880.5E-18  N=1  CJO=175P
VJ=.75  +  BV=4.7  IBV=20.245M)              ; Parámetros del modelo de diodo
.DC  VS  0  30V  0.1V  PARAM  RVAL  LIST  940  94   ; barrido de cd para Vs y RL
.PROBE                                       ; Posprocesador de gráficos
.END
```

www.elsolucionario.net

FIGURA 2.33 Regulador de voltaje zener para simulación con PSpice

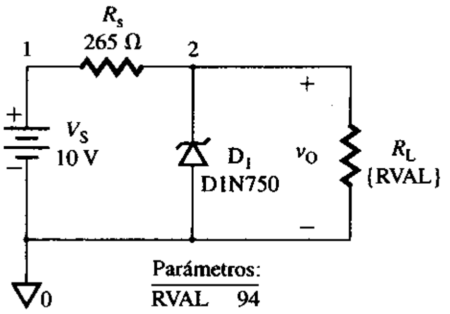
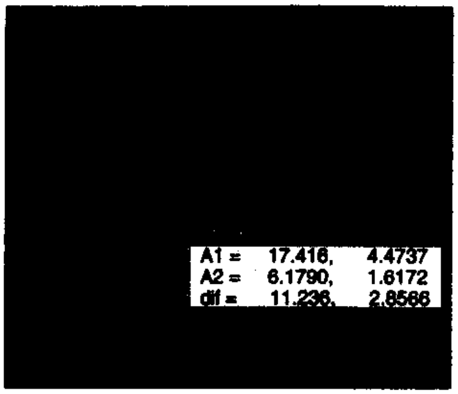


FIGURA 2.34 Gráficas PSpice del ejemplo 2.14



(b) La gráfica PSpice del voltaje de salida v_O en función del voltaje de alimentación se muestra en la figura 2.34. La acción zener comienza con un voltaje de salida de $v_O = 4.74$ V, cercano al valor esperado de 4.7 V.

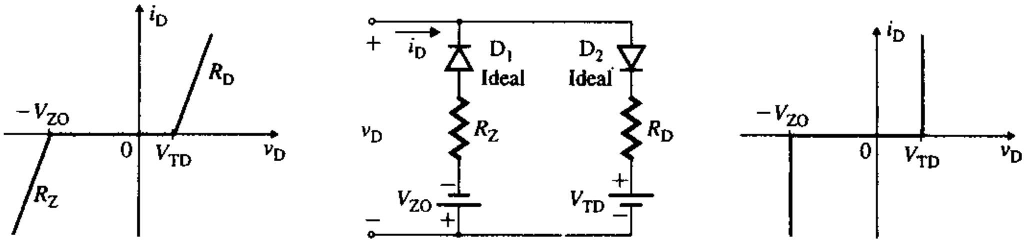
Limitadores zener

La característica zener mostrada en la figura 2.31(b) puede aproximarse por medio de la característica lineal por secciones de la figura 2.35(a). En la polarización directa, el diodo zener se comporta como un diodo normal, y se puede representar con un modelo lineal por secciones, con voltaje V_{TD} y resistencia R_D. En la figura 2.35(b) se ilustra el modelo de un diodo zener en las direcciones directa e inversa. La corriente a través de un diodo zener se expresa como sigue:

$$i_D = \begin{cases} 0 & \text{para } -V_{ZO} < v_D < V_{TD} \\ \dfrac{v_D}{R_D} - \dfrac{V_{TD}}{R_D} & \text{para } v_D \geq V_{TD} \\ \dfrac{v_D}{R_Z} + \dfrac{V_{ZO}}{R_Z} & \text{para } v_D \leq -V_{ZO} \end{cases}$$

Los valores de R_Z y R_D son muy pequeños (por lo general, de 20 Ω) y pueden omitirse en la mayoría de los análisis. La característica de la figura 2.35(b) puede ser representada mediante la característica zener ideal mostrada en la figura 2.35(c). De esta manera, el diodo zener forma un limitador natural. Si el diodo zener es remplazado con su característica ideal (esto es, omitiendo R_D y R_Z), el circuito de la figura 2.35(b) se puede simplificar al circuito de la figura 2.36(a). Para un voltaje de alimentación positivo $v_S \geq V_{TD}$, el voltaje de salida v_O se limitará a V_{TD}. Sin embargo, una entrada de alimentación negativa $v_S \leq -V_{ZO}$ limitará el voltaje de salida v_O a $-V_{ZO}$. En la figura 2.36(b) está representada la característica de transferencia aproximada de un limitador zener; se trata de un limitador asimétrico.

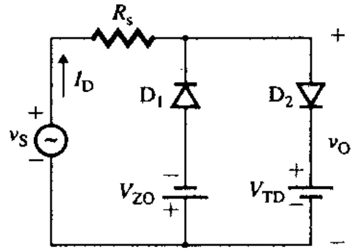
FIGURA 2.35 Modelo lineal por secciones de diodos zener



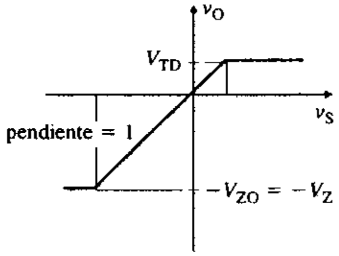
(a) Característica aproximada **(b) Modelo** **(c) Característica zener ideal**

www.elsolucionario.net

FIGURA 2.36
Limitador asimétrico



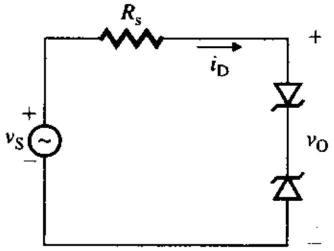
(a) Modelo



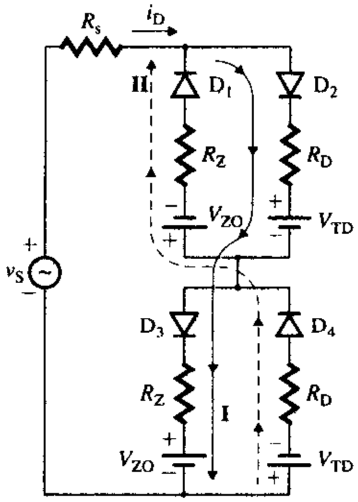
(b) Característica de transferencia

El limitador simétrico se obtiene mediante la conexión de dos diodos zener en serie, de modo que uno se oponga al otro, como se ve en la figura 2.37(a). Si se remplaza cada diodo zener con su modelo, como se muestra en la figura 2.35(b), se crea el circuito equivalente de un limitador zener, el cual se ilustra en la figura 2.37(b). Si $v_S > (V_{TD} + V_{ZO})$, los diodos D_2 y D_3 se comportan como cortocircuitos y pueden ser remplazados por un diodo único equivalente en serie, con un voltaje $V_{TD} + V_Z$ y una resistencia $R_D + R_Z$. Asimismo, cuando $v_S < -(V_{TD} + V_{ZO})$, los diodos D_1 y D_4 pueden ser remplazados por un diodo en serie con un voltaje $V_{TD} + V_{ZO}$ y una resistencia $R_D + R_Z$. Este arreglo se muestra en la figura 2.37(c). Si se supone un diodo zener ideal, de modo que los valores de R_D y R_Z son insignificantes, la figura 2.37(c) se reduce a la figura 2.37(d). La caractística de transferencia (v_O en función de v_S) de un limitador zener simétrico se muestra en la figura 2.37(e).

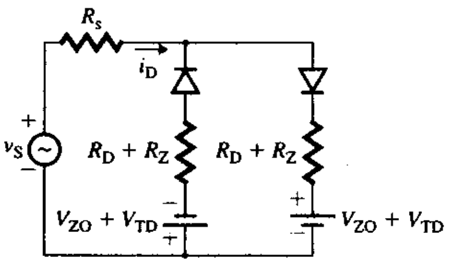
FIGURA 2.37 Limitador zener simétrico



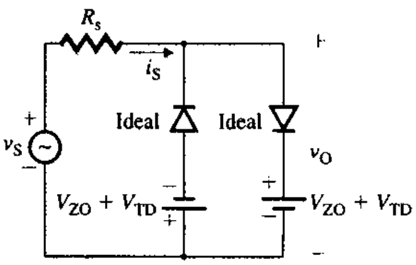
(a) Circuito



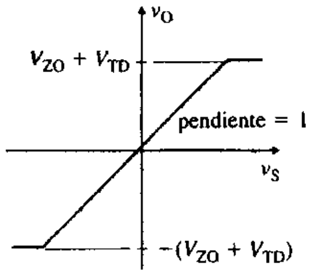
(b) Circuito equivalente



(c) Circuito simplificado



(d) Circuito aproximado



(e) Característica de transferencia

www.elsolucionario.net

EJEMPLO 2.15 **Análisis de señal pequeña de un limitador zener y verificación con PSpice/SPICE** Los parámetros de los diodos zener del limitador zener simétrico de la figura 2.37(a), son: $R_D = 50\ \Omega$, $V_{TD} = 0.7$ V, $R_Z = 20\ \Omega$ y $V_Z = 4.7$ V con $I_{ZT} = 20$ mA. El valor de la resistencia limitadora de la corriente R_s es 1 kΩ. El voltaje de entrada al limitador es ca, en lugar de cd, y está dado por $v_S = v_s = 15$ sen $(2000\pi t)$.

(a) Determinar el voltaje de salida instantáneo v_O $(=v_D)$ y la corriente pico del diodo $I_{p(diodo)}$.

(b) Usar PSpice/SPICE para trazar la gráfica del voltaje de salida instantáneo v_O. Considerar los parámetros del modelo PSpice/SPICE del diodo zener D1N750:

```
IS=880.5E-18 N=1 CJO=175P VJ=.75 BV=4.7 IBV=20.245M
```

SOLUCIÓN **(a)** $R_D = 50\ \Omega$, $V_{TD} = 0.7$ V, $R_Z = 20\ \Omega$, $V_Z = 4.7$ V, $R_s = 1$ kΩ y $v_S = 15$ sen $(2000\pi t)$. Con la ecuación (2.40), se obtiene

$$V_{ZO} = V_Z - R_Z i_Z = 4.7 - 20 \times 20 \text{ mA} = 4.3 \text{ V}$$

Existen cuatro intervalos posibles, según el valor de v_S.

Si 15 sen $2000\pi t = V_{ZO} + V_{TD} = 5$, entonces

$$2000\pi t = \text{sen}^{-1}(5/15)$$
$$= 0.34 \text{ rad}$$

Intervalo 1: Este intervalo es válido cuando $0 \le v_S \le V_{ZO} + V_{TD}$).

$$i_D = 0$$
$$v_O = v_s = 15\,\text{sen}(2000\pi t) \quad \text{para } 0 \le 2000\pi t \le 0.34 \quad \text{y} \quad (\pi - 0.34) \le 2000\pi t \le \pi$$

Intervalo 2: Dicho intervalo es válido cuando $v_s \ge (V_{ZO} + V_{TD})$. Con base en la figura 2.37(c), la corriente instantánea del diodo i_D es:

$$i_D = \frac{v_S}{R_s + R_D + R_Z} - \frac{V_{ZO} + V_{TD}}{R_s + R_D + R_Z} \tag{2.51}$$
$$= \frac{15\,\text{sen}(2000\pi t)}{(1\text{ k}\Omega + 50\ \Omega + 20\ \Omega)} - \frac{4.3 + 0.7}{(1\text{ k}\Omega + 50\ \Omega + 20\ \Omega)} = [14.02\,\text{sen}(2000\pi t) - 4.67] \text{ mA}$$

El voltaje de salida instantáneo v_O está dado por

$$v_O = V_{ZO} + V_{TD} + (R_D + R_Z)i_D \tag{2.52}$$

Si se sustituye i_D, se obtiene

$$v_O = (4.3 + 0.7) + (50 + 20) \times [14.02\,\text{sen}(2000\pi t) - 4.67] \times 10^{-3}$$
$$= 4.67 + 0.981\,\text{sen}(2000\pi t) \quad \text{para } 0.34 \le 2000\pi t \le (\pi - 0.34)$$

Intervalo 3: Este intervalo es válido cuando $0 \ge v_S \ge -(V_{ZO} + V_{TD})$.

$$i_D = 0$$
$$v_O = v_S = -15\,\text{sen}(2000\pi t) \quad \text{para } -0.34 \le 2000\pi t \le 0 \quad \text{y} \quad -\pi \le 2000\pi t \le (-\pi + 0.34)$$

Intervalo 4: Dicho intervalo es válido cuando $v_S \le -(V_{ZO} + V_{TD})$.

$$i_D = -[14.02\,\text{sen}(2000\pi t) - 4.67] \text{ mA}$$
$$v_O = -4.67 - 0.981\,\text{sen}(2000\pi t) \quad \text{para } (-\pi + 0.34) \le 2000\pi t \le -0.34$$

La corriente pico del diodo $i_{p(diodo)}$ ocurre en $2000\pi t = \pi/2$. Esto es,

$$i_{p(diodo)} = [14.02\,\text{sen}(\pi/2) - 4.67] \text{ mA} = 14.02 \text{ mA} - 4.67 \text{ mA} = 9.35 \text{ mA}$$

(b) El limitador zener simétrico para la simulación con PSpice es representado en la figura 2.38. El listado del archivo del circuito es el siguiente:

```
Ejemplo 2.15 Un limitador zener simétrico
VS 1 0 SIN (0 15V 1 KHZ)                          ; Voltaje pico de ca 15 V
```

www.elsolucionario.net


```
RS 1 2 1K
D1 3 2 D1N750
D2 3 0 D1N750
.MODEL D1N750 D  (IS=880.5E-18 N=1 CJO=175P VJ=.75
+  BV=4.7 IBV=20.245M)                          ; Parámetros del modelo de diodo
TRAN 10US 2MS                                    ; Análisis transitorio
.PROBE                                           ; Posprocesador de gráficos
.END
```

FIGURA 2.38 Limitador zener simétrico para simulación con PSpice

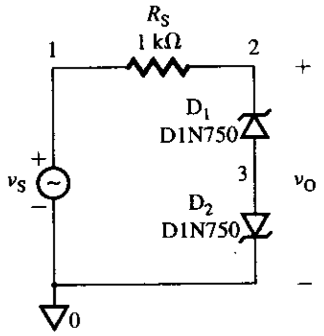
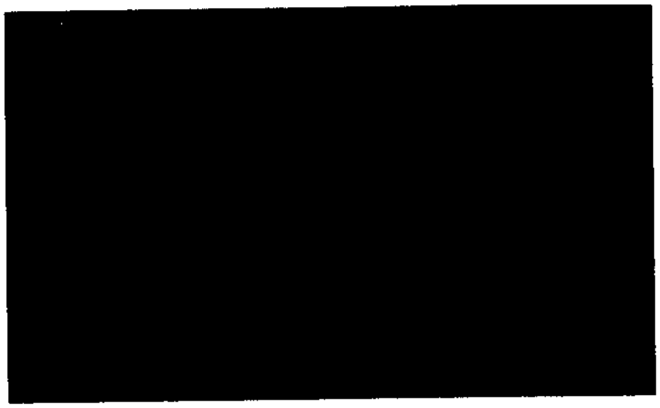


FIGURA 2.39 Gráfica de PSpice del ejemplo 2.15

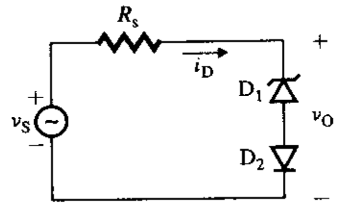


La gráfica generada por PSpice del voltaje de salida instantáneo v_O se halla representada en la figura 2.39, la cual da +5.435 V, en comparación con el voltaje esperado de $4.67 + 0.918 = 5.65$ V.

Efectos de la temperatura en los diodos zener

Generalmente, cualquier cambio de temperatura de la unión hace que cambie el voltaje zener V_Z. El coeficiente de temperatura es alrededor de +2 mV/°C, el cual es igual pero opuesto al de un diodo con polarización directa. Sin embargo, si se conecta un diodo zener en serie con un diodo directamente polarizado, como se muestra en la figura 2.40, los coeficientes de temperatura de los dos diodos tienden a anularse entre sí. Esta anulación reduce en gran medida los coeficientes de temperatura totales, con lo que se minimiza el efecto de los cambios de temperatura.

FIGURA 2.40 Diodo zener conectado en serie a un diodo con polarización directa



EJEMPLO 2.16 ▸ **Determinación del efecto de la temperatura de un regulador zener por medio de PSpice/SPICE**

El voltaje zener del regulador de la figura 2.32(a) es $V_Z = 4.7$ V. La resistencia de limitación de corriente R_s es 1 kΩ y la resistencia de carga R_L es muy grande, tendiendo a infinito. El voltaje de alimentación v_S varía de 0 a 20 V. Utilice PSpice/SPICE para trazar la gráfica del voltaje de salida v_O en función del voltaje de entrada v_S para las temperaturas de unión $T_j = 25$ °C y $T_j = 100$ °C. Considere los parámetros del modelo de PSpice/SPICE del diodo zener D1N750:

```
IS=880.5E-18  N=1  CJO=175P  VJ=.75  BV=4.7  IBV=20.245M
```

SOLUCIÓN

En la figura 2.41 se representa el regulador de diodo zener para simulación con PSpice. El listado del archivo del circuito es el siguiente:

www.elsolucionario.net


```
Ejemplo 2.16 Un regulador de diodo zener
VS 1 0 DC 20V
.TEMP 25 100                              ; para dos temperaturas de unión
RS 1 2 1K
DI 0 2 D1N750
.MODEL D1N750 (IS=880.5E-18 N=1 CJO=175P
VJ=.75 + BV=4.7 IBV=20.245M)              ; parámetros del modelo de diodo zener
.DC VS 0 20V 0.05V                        ; Barrido de cd para VS
.PROBE                                    ; Posprocesador de gráficos
.END
```

FIGURA 2.41
Regulador de diodo zener para simulación con PSpice

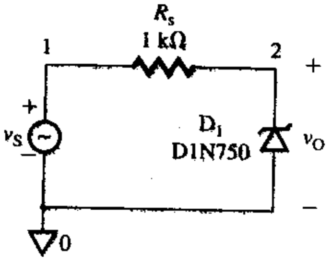
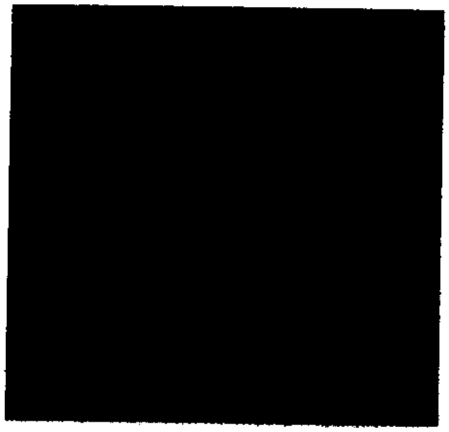


FIGURA 2.42
Gráficas de PSpice del ejemplo 2.16



En la figura 2.42 se representan las gráficas producidas por PSpice del voltaje de salida v_O en función del voltaje de alimentación v_S, las cuales demuestran que la temperatura de la unión afecta ligeramente el voltaje zener. Por ejemplo, cuando $v_S = 5$ V, $v_O = 4.3025$ V a 25 °C, y 4.2336 V a 100 °C.

ASPECTOS PRINCIPALES DE LA SECCIÓN 2.11

- El diodo zener se comporta como un diodo normal en la dirección directa. En la dirección inversa, mantiene un voltaje casi constante bajo varias condiciones de carga si su voltaje es mayor que el voltaje zener.
- El diodo zener real tiene una resistencia zener finita, y el voltaje zener varía ligeramente con la corriente zener.
- En general, cualquier cambio de la temperatura de la unión hace que cambie el voltaje zener.

2.12 *Diodos emisores de luz*

Un diodo emisor de luz (o LED, por sus siglas en inglés) es un tipo especial de diodo semiconductor que emite luz cuando está en polarización directa. La intensidad de la luz es aproximadamente proporcional a la corriente directa del diodo i_D. Los diodos emisores de luz por lo común se utilizan en aplicaciones de bajo costo, como calculadoras, cámaras, aparatos eléctricos y tableros de instrumentos para automóviles.

2.13 *Diodos de barrera Schottky*

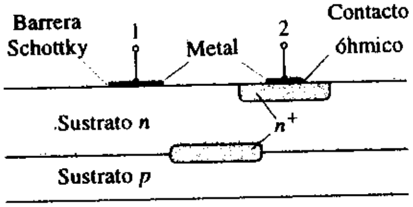
En los diodos de unión se forma un "contacto óhmico" cuando se introducen al material semiconductor demasiadas impurezas. Debido al comportamiento de contacto óhmico, la caída de voltaje en polarización directa de un diodo de unión es por lo general de 0.7 V, y la capacitancia de agotamiento C_d limita el funcionamiento a alta frecuencia. Si se coloca una capa delgada de aluminio sobre silicio tipo n ligeramente impurificado, se forma una *unión rectificadora* entre el metal y el semiconductor. Esta unión rectificadora se llama *ba-*

www.elsolucionario.net

rrera Schottky y el diodo resultante se denomina *diodo de barrera Schottky* (*SBD*, por sus siglas en inglés). Por consiguiente, el SBD se forma con un metal adecuado y un semiconductor tipo *n*.

La estructura básica de un SBD está representada en la figura 2.43(a) y su símbolo en la figura 2.43(b). El contacto óhmico se forma con el aluminio y la región n^+ que contiene un exceso de impurezas. La característica *v-i* es similar a la del diodo de unión *pn*, y cumple la ecuación de Shockley. Como consecuencia de los altos valores de I_S y del coeficiente de emisión *n*, la característica de polarización directa se desplaza a la izquierda con respecto a la de un diodo de unión. Este desplazamiento se muestra en la figura 2.44. La caída de voltaje en condiciones de polarización directa de un SBD es mucho más baja que la de un diodo de unión *pn*, pues es de alrededor de 0.3 V en comparación con 0.7 V para un diodo de unión *pn*.

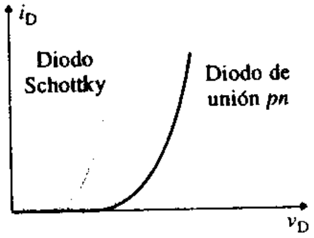
FIGURA 2.43
Diodo de barrera Schottky



(a) Estructura básica

(b) Símbolo

FIGURA 2.44
Característica de un diodo de barrera Schottky



En un diodo de unión *pn*, un gran número de electrones excedentes cruzan la unión bajo condiciones de polarización directa, esto es, a través de la unión ocurre una inyección de electrones a un alto nivel. Por el contrario, en un SBD la inyección de electrones entre el metal y los materiales n^+ es de un nivel muy bajo. Por lo tanto, el SBD funciona en condiciones de inyección de bajo nivel como un dispositivo portador de cargas mayoritarias, y se elimina el tiempo de almacenamiento minoritario. La capacitancia de difusión C_d es insignificante en un SBD. Sólo la capacitancia de agotamiento C_j aparece en el modelo de alta frecuencia. Por consiguiente, el SBD puede funcionar a una frecuencia más alta que un diodo de unión, y es varios órdenes de magnitud más rápido en aplicaciones de conmutación o interrupción.

ASPECTOS PRINCIPALES DE LA SECCIÓN 2.13

- En un diodo de barrera Schottky (SBD) se forma una unión rectificadora colocando una capa delgada de aluminio sobre silicio tipo *n* ligeramente impurificado.
- La caída de voltaje directo de un SBD es mucho más baja que la de un diodo de unión *pn*; es aproximadamente de 0.3 V en comparación con 0.7 V para un diodo de unión *pn*.
- Un SBD opera en condiciones de inyección de bajo nivel como un dispositivo portador de cargas mayoritarias, y el tiempo de almacenamiento minoritario se elimina. La capacitancia de difusión C_d es insignificante.

2.14 ▸ *Disipación nominal de potencia*

En funcionamiento normal, la temperatura de la unión de un diodo se eleva a consecuencia de la disipación de potencia. Los materiales semiconductores tienen bajos puntos de fusión. La temperatura de unión, especificada por el fabricante, por lo general se limita a un valor de seguridad del orden de 150 a 200 °C para diodos de silicio, y de 60 a 110 °C para diodos de germanio. La disipación de potencia de un diodo se calcula con la ecuación

$$P_D = I_D V_D \tag{2.53}$$

La disipación de potencia de un diodo de señal pequeña es baja (del orden de los mW), y la temperatura de unión por lo común no rebasa el valor máximo permisible especificado

www.elsolucionario.net

por el fabricante. Sin embargo, es común que los diodos de potencia sean montados sobre un disipador de calor. La función de un disipador de calor es transmitir el calor al ambiente (esto es, al material que circunda al dispositivo), para mantener la temperatura de unión de los diodos de potencia por debajo del valor máximo permisible. El aumento en estado estable de la temperatura de unión con respecto a la temperatura del medio ambiente, determinada experimentalmente, es proporcional a la disipación de potencia, es decir,

$$\Delta T = T_j - T_a = \theta_{ja} P_D \tag{2.54}$$

donde T_j = temperatura de unión, en °C

T_a = temperatura ambiental, en °C

θ_{ja} = resistencia térmica desde la unión hasta el ambiente, en °C/W

Si la disipación de potencia P_D excede el valor máximo permisible, la temperatura de unión rebasará la temperatura máxima permisible. La excesiva disipación de potencia puede dañar un diodo. La disipación de potencia permisible en la unión P_D se obtiene reordenando la ecuación (2.54)

$$P_D = -\frac{T_a}{\theta_{ja}} + \frac{T_j}{\theta_{ja}} \tag{2.55}$$

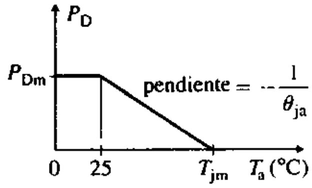
lo cual indica que la disipación de potencia permisible aumenta si la temperatura ambiental T_a disminuye por debajo de la temperatura normal de 25 °C. Sin embargo, en la práctica, la disipación de potencia se limita al valor que corresponde a la corriente permisible del diodo. Esta potencia limitante P_{Dm} corresponde al valor de P_D a T_j = 25 °C, y es especificada por el fabricante. Así,

$$P_D = \begin{cases} P_{Dm}(\text{a } T_j = 25°\text{C}) & \text{para } T_a < 25°\text{C} \\ -\frac{T_a}{\theta_{ja}} + \frac{T_{jm}}{\theta_{ja}} & \text{para } T_a \geq 25°\text{C} \end{cases} \tag{2.56}$$

donde T_{jm} = temperatura máxima de unión.

Conforme aumenta la temperatura de unión, la disipación de potencia permisible se reduce. El fabricante proporciona una curva de reducción de disipación de potencia. Esta curva indica el ajuste requerido en la potencia, conforme aumenta la temperatura de unión por encima de una temperatura especificada. En la figura 2.45 se muestra una curva representativa de reducción de disipación de potencia-temperatura. Sin esta característica, por lo general se dan los valores de T_{jm} y P_{Dm} (T_a = 25 °C).

FIGURA 2.45
Curva de reducción de disipación de potencia-temperatura



ASPECTOS PRINCIPALES DE LA SECCIÓN 2.14

- Los valores de disipación de potencia y temperatura son parámetros importantes de un diodo, y están relacionados entre sí.
- La disipación de potencia máxima de un diodo se especifica a temperatura ambiental. Esta disipación debe reducirse si la temperatura ambiental de funcionamiento excede el valor especificado. El diodo puede manejar potencias más altas si la temperatura ambiental de funcionamiento se encuentra por debajo de la temperatura especificada.

EJEMPLO 2.17 ▸ **Determinación de la disipación de potencia de un diodo** Un diodo funciona en un punto Q de V_D = 0.7 V e I_D = 1 A. Los parámetros del diodo son: P_D = 1 W a T_a = 50 °C y $P_{\text{reducción}}$ = 6.67 mW/°C. La temperatura ambiental es T_a = 25 °C, y la temperatura de unión máxima permisible es T_{jm} = 200 °C. Calcule **(a)** la temperatura de unión T_j, **(b)** la disipación máxima permisible en la unión P_{Dm} y **(c)** la disipación permisible en la unión P_D a una temperatura ambiental de T_a = 75 °C.

www.elsolucionario.net

SOLUCIÓN

Según la ecuación (2.53), la disipación de potencia en la unión es

$$P_D = I_D V_D = 1\text{ A} \times 0.7 = 0.7\text{ W}$$

De acuerdo con la ecuación (2.54), la resistencia térmica es

$$\theta_{ja} = \Delta T/P_D = (T_{jm} - T_a)/P_D = (200 - 50)/1 = 150°\text{C/W}$$

(a) De acuerdo con la ecuación (2.54), la temperatura de unión es

$$T_j = T_a + \theta_{ja}P_D = 25 + 150 \times 0.7 = 130°\text{C}$$

(b) Según la ecuación (2.56),

$$P_D(T_a = 25) = \frac{T_{jm} - T_a}{\theta_{ja}} = \frac{200 - 25}{150°\text{C/W}} = 1.17\text{ W}$$

(c) Con $T_a = 75$ °C,

$$P_D(T_a = 75) = \frac{200 - 75}{150°\text{C/W}} = 833\text{ mW}$$

2.15 ▸ *Hojas de datos técnicos para diodos*

Los valores nominales de los diodos especifican la corriente, el voltaje y la capacidad de manejo de potencia. Esta información es proporcionada por el fabricante en hojas de datos técnicos (o especificaciones). En la figura 2.46 se muestran hojas de datos representativas para diodos de uso general, de los tipos 1N4001 a 1N4007. Los parámetros importantes de los diodos del tipo 1N4001 son los siguientes:

1. Tipo de dispositivo junto con su número genérico o número de parte del fabricante: 1N4001.
2. Voltaje pico inverso (o voltaje pico inverso repetitivo) PIV = V_{RRM} = 50 V.
3. Intervalo de temperatura y almacenamiento de unión en funcionamiento T_j = −65 °C a +175 °C.
4. Corriente inversa máxima I_R (con voltaje inverso nominal de cd) con PIV (50 V) = 10 μA a T_j = 25 °C y 50 μA a T_j = 100 °C.
5. Caída de voltaje directo instantáneo máximo $v_D = v_F$ = 1.1 V a T_j = 25 °C.
6. Corriente directa rectificada promedio $I_{F(PROM)}$ = 1 A a T_a = 75 °C.
7. La corriente pico repetitiva I_{FRM} no es citada para 1N4001.
8. Corriente pico no repetitiva I_{FSM} = 30 A en 1 ciclo.
9. Caída de voltaje directo promedio $V_{F(PROM)} = V_D$ = 0.8 V.
10. Disipación de potencia de cd $P_D = V_{F(PROM)}I_{F(PROM)}$ (no citada para 1N4001).

En la figura 2.47 se muestran hojas de datos representativas para diodos zener de los tipos 1N4728A a 1N4764A. Los parámetros importantes de diodos zener del tipo 1N4732 son los siguientes:

1. Tipo de dispositivo con número genérico o número de parte del fabricante: 1N4732.
2. Voltaje zener nominal (voltaje de ruptura de avalancha) V_Z = 4.7 V.
3. Intervalo de temperatura y almacenamiento de unión en funcionamiento T_j = −65 °C a +200 °C.
4. Corriente zener de prueba I_{ZT} = 53 mA.
5. Impedancia zener Z_{ZT} = 8 Ω.
6. Corriente de rodilla I_{ZK} = 1 mA.
7. Corriente pico no repetitiva I_{FSM} = 970 A en 1 ciclo.
8. Disipación de potencia de cd P_D = 1 W a T_a = 50 °C.
9. Curva de reducción de potencia: por encima de 50 °C, P_D se reduce 6.67 mW/°C.

▸ **NOTA:** Para permitir un margen de seguridad, los diseñadores deben garantizar que los valores de operación de voltaje, corriente y disipación de potencia sean, por lo menos, 20 a 30% menores que los valores nominales máximos publicados. Para aplicaciones militares, la reducción puede ser hasta de 50%.

www.elsolucionario.net

FIGURA 2.46
Hoja de datos técnicos para diodos (Derechos reservados de Motorola. Reproducida con autorización.)

1n4001 a 1N4007

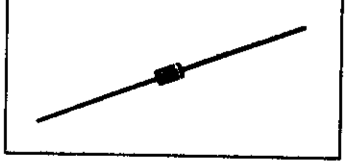
MOTOROLA

RECTIFICADORES DE USO GENERAL

. . . tamaño subminiatura, rectificadores montados axialmente sobre un conductor para usos generales de baja potencia.

RECTIFICADORES DE SILICIO MONTADOS SOBRE UN CONDUCTOR

UNIÓN DIFUSA DE 50-1000 VOLTS



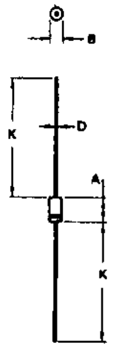
***VALORES MÁXIMOS**

Valor	Símbolo	1N4001	1N4002	1N4003	1N4004	1N4005	1N4006	1N4007	Unidad
Voltaje pico inverso repetitivo Voltaje pico inverso de trabajo Voltaje de trabajo de CD	V_{RRM} V_{RWM} V_R	50	100	200	400	600	800	1000	Volts
Voltaje pico inverso no repetitivo (mediaonda, monofásico, 60 Hz)	V_{RMS}	60	120	240	480	720	1000	1200	Volts
Voltaje RMS inverso	$V_{R(RMS)}$	35	70	140	280	420	560	700	Volts
Corriente directa rectificada promedio (monofásica, carga resistiva, 60 Hz, véase la figura 8, T_A = 75 °C)	I_O	← 1.0 →							Amp
Corriente pico no repetitiva (pico aplicado en condiciones de carga nominal, véase la figura 2)	I_{FSM}	← 30 (para 1 ciclo) →							Amp
Intervalo de temperatura de unión para funcionamiento y almacenamiento	T_J, T_{stg}	← −65 a +175 →							°C

***CARACTERÍSTICAS ELÉCTRICAS**

Característica y condiciones	Símbolo	Tipo	Máx	Unidad
Caída de voltaje directo instantánea máxima (i_F = 10 A, T_J = 25 °C) Figura 1	v_F	0.93	1.1	Volts
Caída de voltaje directo promedio de ciclo completo máxima (I_O = 10 A, T_L = 75 °C, puntas de conexión de 1 pulgada)	$V_{F(AV)}$	–	0.8	Volts
Corriente inversa máxima (voltaje nominal de cd) T_J = 25 °C T_J = 100 °C	I_R	 0.05 1.0	 10 50	µA
Corriente inversa promedio de ciclo completo máxima (I_O = 10 A, T_L = 75 °C, puntas de conexión de 1 pulgada)	$I_{R(AV)}$	–	30	µA

*Indica datos registrados de JEDEC.



NOTAS:

1. POLARIDAD DENOTADA POR LA BANDA DEL CÁTODO
2. DIÁMETRO DEL CONDUCTOR NO CONTROLADO DENTRO DE LA DIMENSIÓN "F"

DIM	MILÍMETROS MÍN.	MILÍMETROS MÁX.	PULGADAS MÍN	PULGADAS MÁX
A	5.97	8.60	0.235	0.260
B	2.79	3.05	0.110	0.120
D	0.76	0.86	0.030	0.034
K	27.94	–	1.100	–

ENCAPSULADO 59-04
(No satisface el perfil DO-41)

CARACTERÍSTICAS MECÁNICAS

ENCAPSULADO: Plástico moldeado por transferencia
TEMPERATURA MÁXIMA DEL CONDUCTOR PARA PROPÓSITOS DE SOLDADURA: 350 °C, a 3/8" del encapsulado durante 10 segundos, a 5 lb de tensión
ACABADO: Todas las superficies externas son resistentes a la corrosión; las terminales de conexión son fáciles de soldar
POLARIDAD: Cátodo indicado por la banda de color
PESO: 0.40 gramos (aproximadamente)

www.elsolucionario.net

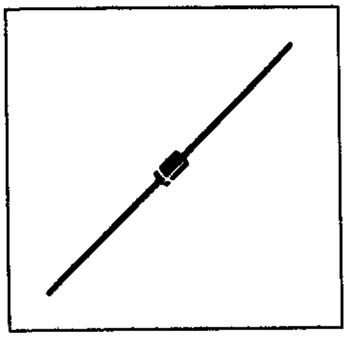
FIGURA 2.47
Hoja de datos técnicos para diodos zener (Derechos reservados de Motorola. Reproducida con autorización.)

1n4728,A
a
1N4764,A

MOTOROLA

Hoja de datos del disenador

DIODOS REGULADORES ZENER DE 1.0 WATT, 33-100 VOLTS



DIODOS ZENER DE CRISTAL DE SILICIO, HERMÉTICAMENTE SELLADOS, DE UN WATT

- Intervalo de voltaje completo: 3.3 a 100 volts
- Encapsulado DO-41: más pequeño que el encapsulado convencional DO-7
- Construcción tipo dos puntas de conexión
- Construcción unida metalúrgicamente
- Troquel pasivado con nitruro

Hoja de datos del diseñador para las peores condiciones

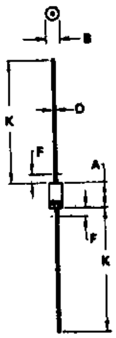
Las hojas de datos técnicos del diseñador permiten el diseño de la mayoría de los circuitos con la información presentada. Las curvas límite —las cuales representan el límite entre las características del dispositivo— se dan para facilitar el diseño en el "peor de los casos".

*VALORES MÁXIMOS

Condición nominal	Símbolo	Valor	Unidad
Disipación de potencia @ $T_A = 50$ °C Reducir por encima de 50 °C	P_D	1.0 6.67	Watt mW/°C
Intervalo de temperatura de unión para operación y almacenamiento	T_J, T_{stg}	−65 a +200	°C

CARACTERÍSTICAS MECÁNICAS

ENCAPSULADO: De cristal tipo doble conexión, herméticamente sellado.
TEMPERATURA MÁXIMA EN LAS PUNTAS DE CONEXIÓN PARA PROPÓSITOS DE SOLDADURA: 230 °C, a 1/16" del encapsulado durante 10 segundos
ACABADO: Todas las superficies externas son resistentes a la corrosión, con puntas de conexión fácilmente soldables.
POLARIDAD: Cátodo indicado por la banda de color. Cuando funciona en modo zener, el cátodo es positivo con respecto al ánodo.
POSICIÓN DE MONTAJE: Cualquiera.

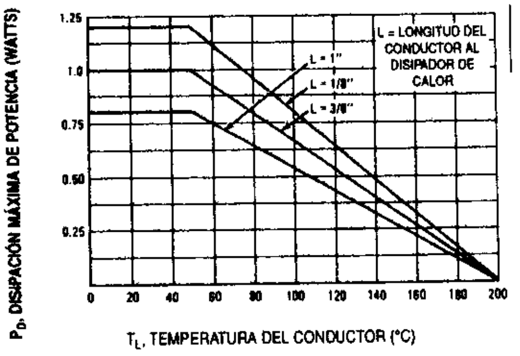


DIM	MILÍMETROS MÍN	MILÍMETROS MÁX	PULGADAS MÍN	PULGADAS MÁX
A	4.07	5.20	0.160	0.205
B	2.04	2.71	0.080	0.107
D	0.71	0.86	0.028	0.034
F	–	1.27	–	0.050
K	21.94	–	1.100	–

CUBIERTA 59-03
DO-41

NOTAS:
1. SE APLICAN TODOS LOS REGLAMENTOS Y NOTAS ASOCIADOS CON LOS PRINCIPIOS DO-41 DE JEDEC.
2. POLARIDAD DENOTADA POR LA BANDA DEL CÁTODO.
3. DIÁMETRO DEL CONDUCTOR NO CONTROLADO DENTRO DE LA DIMENSIÓN "F".

FIGURA 1. CURVA DE REDUCCIÓN DE LA POTENCIA CON RESPECTO A LA TEMPERATURA



*Indica datos registrados de JEDEC.

www.elsolucionario.net

FIGURA 2.47
Hoja de datos técnicos para diodos zener (Derechos reservados de Motorola. Reproducida con autorización).

1N4728 a 1N4764, A

***CARACTERÍSTICAS ELÉCTRICAS** (T_A = 25 °C a menos que se indique lo contrario) V_F = 12 V máx, I_F = 200 mA para todos los tipos.

JEDEC Tipo Núm. (Nota 1)	Voltaje zener nominal V_Z @ I_{ZT} Volts (Notas 2 y 3)	Corriente de prueba I_{ZT} mA	Impedancia zener máxima (Nota 4)			Corriente de fuga		Corriente pico @ T_A = 25 °C, i_r – mA, (Nota 5)
			Z_{ZT} @ I_{ZT} Ohms	Z_{ZK} @ I_{ZK} Ohms	I_{ZK} mA	I_R mA Máx	V_R Volts	
1N4728	3.3	76	10	400	1.0	100	1.0	1380
1N4729	3.6	69	10	400	1.0	100	1.0	1260
1N4730	3.9	64	9.0	400	1.0	50	1.0	1190
1N4731	4.3	58	9.0	400	1.0	10	1.0	1070
1N4732	4.7	53	8.0	500	1.0	10	1.0	970
1N4733	5.1	49	7.0	550	1.0	10	1.0	890
1N4734	5.6	45	5.0	600	1.0	10	2.0	810
1N4735	6.2	41	2.0	700	1.0	10	3.0	730
1N4736	6.8	37	3.5	700	1.0	10	4.0	660
1N4737	7.5	34	4.0	700	0.5	10	5.0	605
1N4738	8.2	31	4.5	700	0.5	10	6.0	550
1N4739	9.1	28	5.0	700	0.5	10	7.0	500
1N4740	10	25	7.0	700	0.25	10	7.6	454
1N4741	11	23	8.0	700	0.25	5.0	8.4	414
1N4742	12	21	9.0	700	0.25	5.0	9.1	380
1N4743	13	19	10	700	0.25	5.0	9.9	344
1N4744	15	17	14	700	0.25	5.0	11.4	304
1N4745	16	15.5	16	700	0.25	5.0	12.2	285
1N4746	18	14	20	750	0.25	5.0	13.7	250
1N4747	20	12.5	22	750	0.25	5.0	15.2	225
1N4748	22	11.5	23	750	0.25	5.0	16.7	205
1N4749	24	10.5	25	750	0.25	5.0	18.2	190
1N4750	27	9.5	35	750	0.25	5.0	20.6	170
1N4751	30	8.5	40	1000	0.25	5.0	22.8	150
1N4752	33	7.5	45	1000	0.25	5.0	25.1	135
1N4753	36	7.0	50	1000	0.25	5.0	27.4	125
1N4754	39	6.5	60	1000	0.25	5.0	29.7	115
1N4755	43	6.0	70	1500	0.25	5.0	32.7	110
1N4756	47	5.5	80	1500	0.25	5.0	35.8	95
1N4757	51	5.0	95	1500	0.25	5.0	38.8	90
1N4758	56	4.5	110	2000	0.25	5.0	42.6	80
1N4759	62	4.0	125	2000	0.25	5.0	47.1	70
1N4760	68	3.7	150	2000	0.25	5.0	51.7	65
1N4761	75	3.3	175	2000	0.25	5.0	56.0	60
1N4762	82	3.0	200	3000	0.25	5.0	62.2	55
1N4763	91	2.8	250	3000	0.25	5.0	69.2	50
1N4764	100	2.5	350	3000	0.25	5.0	76.0	45

*Indica datos registrados de JEDEC.

NOTA 1. Designación de tolerancia y número de tipo. Los números de tipo JEDEC de la lista tienen una tolerancia estándar en el voltaje zener nominal de ± 10%. También está disponible una tolerancia estándar de ±5% en unidades individuales, y se indica con el sufijo "A" antepuesto al número de tipo estándar.

NOTA 2. Los tipos especiales disponibles incluyen:

A. Voltajes zener nominales entre los voltajes mostrados y tolerancias de voltaje más estrictas.

B. Conjuntos igualados.

Para información detallada sobre precios, disponibilidad y entrega, póngase en contacto con su representante Motorola más cercano.

NOTA 3. Medición del voltaje zener (V_Z). Motorola garantiza el voltaje zener cuando se mide durante 90 segundos, mientras se mantiene la temperatura del conductor (T_L) a 30 °C ± 1 °C, a 3 8" del cuerpo del diodo.

NOTA 4. Obtención de la impedancia zener (Z_Z). La impedancia zener se obtiene del voltaje de ca de 60 ciclos, que se produce cuando se superpone una corriente de ca cuyo valor rms es igual a 10% de la corriente zener de cd (I_{ZT} o I_{ZK}) sobre I_{ZT} o I_{ZK}.

NOTA 5. Corriente pico (i_r) no repetitiva. El valor nominal de la lista de la tabla de características eléctricas es una corriente pico no repetitiva máxima de onda semicuadrada o de pulso senoidal equivalente, de 1 120 segundo de duración, superpuesta a la corriente de prueba I_{ZT}, conforme al registro JEDEC; sin embargo, la capacidad real del dispositivo es la que se describe en la figura 5.

NOTA DE APLICACIÓN

Como el voltaje real disponible de un diodo zener dado depende de la temperatura, habrá que determinar la temperatura de unión en todas las condiciones de funcionamiento para calcular su valor. Se recomienda el siguiente procedimiento:

La temperatura del conductor, T_L, se calcula con la siguiente ecuación:

$$T_L = \theta L_A P_D + T_A$$

θ_{LA} es la resistencia térmica del conductor al ambiente (°C/W) y P_D es la disipación de potencia. El valor de θ_{LA} es variable y depende del método de montaje del dispositivo. Por lo general θ_{LA} es de 30 a 40 °C/W para las diversas pinzas y puntos de sujeción de uso común para el alambrado de tarjetas de circuito impreso.

La temperatura del conductor también puede medirse con un termopar colocado en el extremo del conductor, tan cerca del punto de sujeción como sea posible. La masa térmica conectada al punto de sujeción por lo común es suficientemente grande, de modo que no responderá de una manera significativa a los impulsos de calor generados en el diodo a consecuencia del funcionamiento a base de impulsos, una vez que se alcanzan las condiciones de estado estable. Con el valor medido de T_L, la temperatura de unión se determina mediante

$$T_J = T_L + \Delta T_{JL}$$

ΔT_{JL} es el incremento de la temperatura de unión por encima de la temperatura del conductor, y se determina como sigue:

$$\Delta T_{JL} = \theta_{JL} P_D$$

θ_{JL} se determina a partir de la figura 3, en la condición de potencia de cd. Para el diseño en el peor de los casos, con el uso de los límites esperados de I_Z, pueden estimarse los límites de P_D y los extremos de $T_J(\Delta T_J)$. Los cambios de voltaje, V_Z, son determinados entonces con:

$$\Delta V = \theta_{VZ} \Delta T_J$$

θ_{VZ}, el coeficiente de temperatura del voltaje zener, se determina con base en la figura 2.

En la condición de funcionamiento de impulsos de alta potencia, el voltaje zener varía con el tiempo, y también puede verse afectado en forma significativa por la resistencia zener. Para una mejor regulación, conserve las desviaciones de corriente tan bajas como sea posible.

Las limitaciones de sobretensión están dadas en la figura 5. Son más bajas de lo que se podría esperar al considerar sólo la temperatura de unión, ya que los efectos de acumulación de la corriente provocan temperaturas extremadamente altas en puntos pequeños, lo que hace que se degrade el dispositivo si se rebasan los límites de la figura 5.

www.elsolucionario.net

Resumen

El diodo es un dispositivo semiconductor de dos terminales. Ofrece una resistencia muy baja en la dirección directa, y una resistencia muy alta en la dirección inversa. El análisis de circuitos con diodos se simplifica al suponer un modelo de diodo ideal, en el que la resistencia en la condición de polarización directa es cero y la resistencia en la dirección inversa es muy grande; es decir, tiende a infinito.

El diodo real exhibe una característica no lineal; su análisis requiere un método gráfico o iterativo. Para linealizar la característica del diodo con el propósito de aplicar las técnicas de los circuitos lineales, el diodo real por lo común es representado por medio de (a) una caída de voltaje constante de cd V_{TD}, (b) un modelo de cd lineal por secciones, (c) una resistencia de ca de señal pequeña r_d o (d) un modelo de ca de alta frecuencia.

En un diodo zener, se controla la ruptura inversa y el voltaje zener es el voltaje de ruptura inverso. La característica del diodo depende de la temperatura de funcionamiento, y la corriente de fuga casi se duplica por cada 10 °C de incremento de la temperatura de unión.

Referencias

1. M. H. Rashid, *SPICE for Circuits and Electronics Using PSpice*. Englewood Cliffs, NJ: Prentice Hall, Inc., 1995.
2. M. H. Rashid, *Electronics Circuit Design Using Electronics Workbench*. Boston: PWS Publishing, 1998.
3. C. G. Fonstad, *Microelectronic Devices and Circuits*. Nueva York: McGraw-Hill, Inc., 1994.
4. A. S. Sedra y K. C. Smith, *Microelectronic Circuits*. Filadelfia: Saunders College Publishing, 1991.
5. D. A. Neamen, *Electronic Circuit Analysis and Design*. Boston: Irwin Publishing, 1996.
6. A. R. Hambley, *Electronics—A Top-Down Approach to Computer-Aided Circuit Design*. Nueva York: MacMillan Publishing Co., 1994.
7. M. S. Ghausi, *Electronic Devices and Circuits: Discrete and Integrated*. Nueva York: Holt, Rinehart and Winston, 1985.
8. P. R. Gray y R. G. Meyer, *Analysis and Design of Integrated Circuits*. Nueva York: John Wiley and Sons, Inc., 1992.

Preguntas de repaso

1. ¿Qué es un diodo?
2. ¿Qué es la característica de un diodo ideal?
3. ¿Qué es un rectificador?
4. ¿Qué es la introducción de impurezas o impurificación?
5. ¿Qué es la región de agotamiento de un diodo?
6. ¿Cuáles son los portadores minoritarios en materiales tipo *p*?
7. ¿Cuáles son los portadores mayoritarios en materiales tipo *p*?
8. ¿Cuáles son los portadores minoritarios en materiales tipo *n*?
9. ¿Cuáles son los portadores mayoritarios en materiales tipo *n*?
10. ¿Qué son las características directa e inversa de un diodo real?
11. ¿Cuál es la región de polarización directa de un diodo?
12. ¿Cuál es la región de polarización inversa de un diodo?
13. ¿Cuál es la región de ruptura de un diodo?
14. ¿Cuál es el efecto de la temperatura de unión en la característica del diodo?
15. ¿Cuáles son los tres métodos para analizar circuitos con diodos?
16. ¿En qué consiste el modelo de ca de baja frecuencia de un diodo?
17. ¿Qué es la resistencia de ca de un diodo?
18. ¿En qué consiste el modelo de ca de alta frecuencia de un diodo?
19. ¿En qué consiste el modelo PSpice/SPICE de un diodo?
20. ¿Qué es un diodo zener?
21. ¿Qué es el voltaje zener?
22. ¿Qué es un regulador en paralelo?
23. ¿Qué es una resistencia zener?
24. ¿Qué es la resistencia volumétrica de un diodo?

www.elsolucionario.net

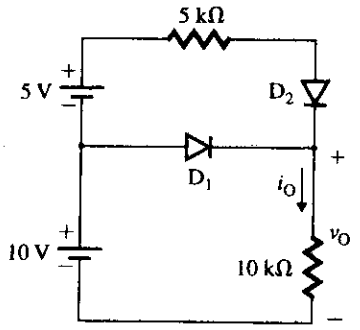
Problemas

El símbolo **D** indica que se trata de un problema de diseño.

▸ **2.2** *Diodos ideales*

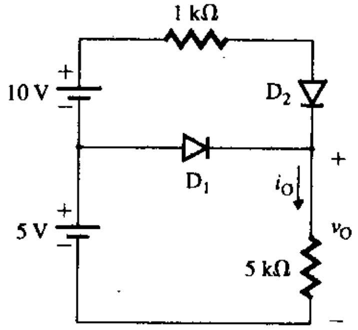
2.1 Halle el voltaje v_O y la corriente i_O del circuito con diodos de la figura P2.1.

FIGURA P2.1



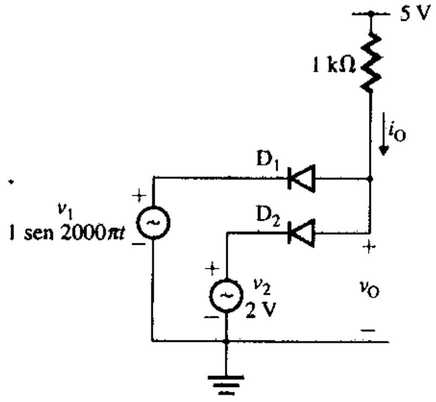
2.2 Determine el voltaje v_O y la corriente i_O del circuito con diodos de la figura P2.2.

FIGURA P2.2



2.3 Halle el voltaje v_O y la corriente i_O del circuito con diodos de la figura P2.3.

FIGURA P2.3

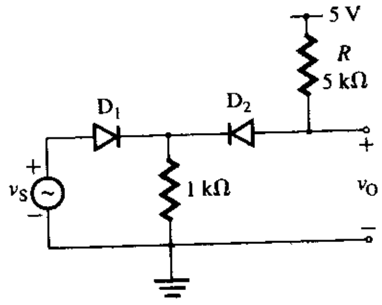


▸ **2.3** *Característica de transferencia de los circuitos con diodos*

2.4 Trace la gráfica de la característica de transferencia (v_O en función de v_S) del circuito con diodos de la figura P2.4, si el voltaje de entrada v_S cambia de 0 a 10 V, en incrementos de 2 V.

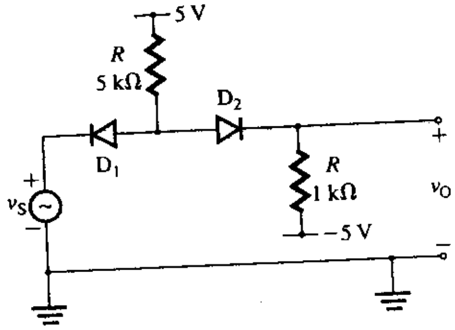
www.elsolucionario.net

FIGURA P2.4



2.5 Trace la gráfica de la característica de transferencia (v_O en función de v_S) del circuito con diodos de la figura P2.5, si el voltaje de entrada v_S cambia de −10 V a 10 V, en incrementos de 2 V.

FIGURA P2.5



▸ **2.7** *Determinación de las constantes del diodo*

2.6 Los valores medidos de un diodo a la temperatura de unión T_j = 25 °C son

$$V_D = \begin{cases} 0.65\text{ V} & \text{con } I_D = 10\ \mu\text{A} \\ 0.8\text{ V} & \text{con } I_D = 1\text{ mA} \end{cases}$$

Determine **(a)** el coeficiente de emisión n y **(b)** la corriente de fuga I_S.

▸ **2.8** *Efectos de la temperatura*

2.7 El umbral de voltaje de un diodo de silicio es $V_{TD} = 0.75$ V a 25 °C. Determine el umbral de voltaje V_{TD} **(a)** a $T_j = 125$ °C y **(b)** $T_j = -150$ °C.

2.8 La corriente de fuga de un diodo de silicio es $I_S = 5 \times 10^{-14}$ a $T_j = 25$ °C, y el coeficiente de emisión es $n = 1.8$. La temperatura de unión es $T_j = 90$ °C. Determine **(a)** la corriente de fuga I_S y **(b)** la corriente del diodo i_D con un voltaje del diodo $v_D = 0.9$ V.*

▸ **2.9** *Análisis de circuitos con diodos reales*

2.9 En el circuito representado en la figura 2.13, $R_L = 4$ kΩ y $V_S = 15$ V. El coeficiente de emisión es $n = 1.8$. Use el método iterativo para calcular el punto Q (o punto de operación), cuyas coordenadas son V_D e I_D. Suponga una caída de voltaje en el diodo aproximada de $v_D = 0.75$ V con $i_D = 0.1$ mA. Suponga, además, una temperatura de unión de 25 °C. Use sólo tres iteraciones.

2.10 Resuelva otra vez el problema 2.9 mediante el método de aproximación con $V_D = 0.75$ V.

2.11 Los parámetros del circuito mostrado en la figura 2.13 son: $R_L = 1$ kΩ y $V_S = 10$ V. La siguiente ecuación describe la característica del diodo

$$i_D = Kv_D^2 = 5 \times 10^{-4} v_D^2 \quad (i_D \text{ en amperes y } v_D \text{ en volts})$$

Determine los valores de V_D e I_D en el punto Q (o punto de operación) por medio de **(a)** el método iterativo y **(b)** el método gráfico.

www.elsolucionario.net

▸ **2.10** *Modelado de diodos reales*

2.12 El circuito mostrado en la figura 2.19(a) tiene $V_S = 15$ V y $R_L = 2.5$ kΩ. En la figura 2.19(b) se muestra la característica del diodo. Determine el voltaje del diodo v_D, la corriente del diodo i_D y el voltaje de carga v_O por medio de **(a)** el modelo de cd lineal por secciones y **(b)** el modelo de cd con caída constante.

2.13 En el circuito de la figura 2.22, $V_S = 12$ V, $V_m = 150$ mV y $R_L = 5$ kΩ. Suponga un coeficiente de emisión $n = 1.8$, una caída de voltaje del diodo $v_D = 0.75$ V con $i_D = 0.5$ mA y $V_T = 25.8$ mV a una temperatura de unión de 25 °C. Determine **(a)** el punto Q (V_D, I_D), **(b)** los parámetros (V_{TD}, R_D) del modelo de cd lineal por secciones y **(c)** el voltaje instantáneo del diodo v_D.

2.14 El circuito de la figura 2.22 tiene $V_S = 12$ V, $V_m = 150$ mV, $R_L = 5$ kΩ y $V_T = 25.8$ mV. Suponga un coeficiente de emisión $n = 2$. Use PSpice/SPICE **(a)** para calcular el punto Q y los parámetros de señal pequeña, y **(b)** para trazar la gráfica del voltaje instantáneo $v_O = v_D$. Utilice los parámetros del modelo PSpice/SPICE del diodo D1N4148:

```
IS=2.682N CJO=4P M=.3333 VJ=.5 BV=100 IBV=100U TT=11.54N
```

2.15 El circuito mostrado en la figura 2.13 tiene $V_S = 18$ V y $R_L = 1.5$ kΩ. La característica directa del diodo, que se obtiene mediante mediciones prácticas, puede representarse con los siguientes datos:

i_D (mA)	0	15	30	45	60	75	90	105
v_D (V)	0.5	0.87	0.98	1.058	1.115	1.173	1.212	1.25

Determine, **(a)** el punto Q (V_D, I_D), **(b)** la resistencia R_D y el umbral de voltaje V_{TD} y **(c)** la resistencia de ca de señal pequeña r_d. Suponga $n = 1$ y $V_T = 25.8$ mV.

2.16 El circuito mostrado en la figura 2.13 tiene $R_L = 1$ kΩ y $V_S = 10$ V. La siguiente ecuación describe la característica del diodo

$$i_D = Kv_D^2 = 5 \times 10^{-4} v_D^2 \quad (i_D \text{ en amperes y } v_D \text{ en volts})$$

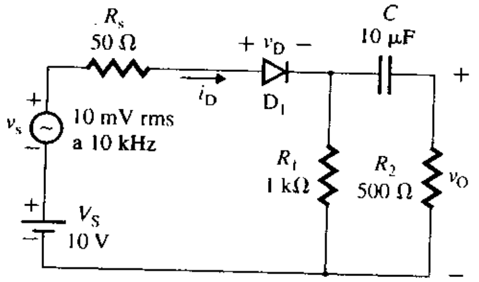
Determine, **(a)** el voltaje del diodo V_D, **(b)** la corriente del diodo I_D y **(c)** el voltaje de carga V_O.

2.17 La característica del diodo de la figura P2.17 está descrita por

$$i_D = Kv_D^2 = 5 \times 10^{-4} v_D^2 \quad (i_D \text{ en amperes y } v_D \text{ en volts})$$

Determine, **(a)** los valores de V_D e I_D en el punto Q (o punto de operación), **(b)** la resistencia de ca de señal pequeña r_d y **(c)** el voltaje de salida rms $V_{o(rms)}$.

FIGURA P2.17



2.18 La característica del circuito de la figura P2.17 satisface la ecuación de Shockley, con una corriente de fuga $I_S = 2.682 \times 10^{-9}$ A, a 25 °C, y un coeficiente de emisión $n = 1.8$. Use PSpice/SPICE **(a)** para calcular el punto Q y los parámetros de señal pequeña y **(b)** para trazar la gráfica del voltaje de salida instántaneo $v_O = v_D$. Utilice los parámetros del modelo PSpice/SPICE:

```
IS=2.682N M=.3333 VJ=.5 BV=100 IBV=100 TT=11.54N CJO=10PF N=1.8
```

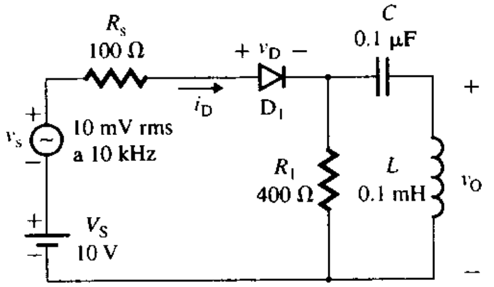
2.19 En la figura P2.19 se representa un circuito con diodos. La característica del diodo está dada por

$$i_D = 5 \times 10^{-2} v_D^2 \quad (i_D \text{ en amperes y } v_D \text{ en volts})$$

www.elsolucionario.net

Determine **(a)** los valores de V_D e I_D en el punto Q, **(b)** la resistencia de ca de señal pequeña r_d, **(c)** el umbral de voltaje V_{TD} y **(d)** el voltaje de salida rms $V_{o(rms)}$.

FIGURA P2.19

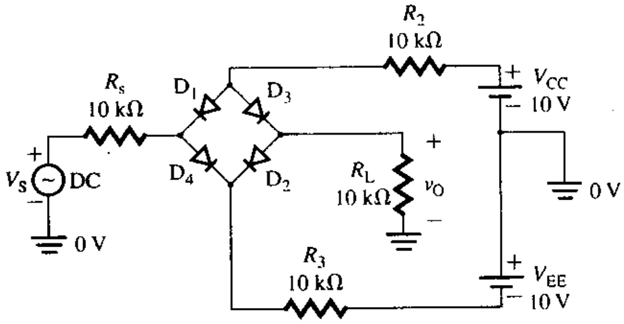


2.20 La característica del diodo de la figura P2.19 satisface la ecuación de Shockley, con una corriente de fuga $I_S = 2.682 \times 10^{-9}$ A, a 25 °C, y un coeficiente de emisión $n = 1.8$. Use PSpice/SPICE para **(a)** calcular el punto Q y los parámetros de señal pequeña y **(b)** trazar la gráfica del voltaje de salida instantáneo v_O. Utilice los parámetros del modelo PSpice/SPICE:

```
IS=2.682N  M=.3333  VJ=.5  BV=100V  IBV=100V  TT=11.54N  CJO=10PF  N=1.8
```

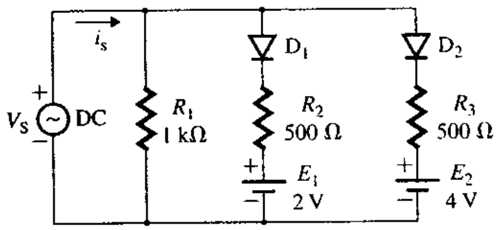
2.21 En la figura P2.21 se representa un circuito con diodos. Use PSpice/SPICE para **(a)** determinar el voltaje y las corrientes de operación del diodo y **(b)** determinar los parámetros de señal pequeña de los diodos. El voltaje de alimentación V_S es de 12 V. Use los valores predeterminados para los parámetros del modelo PSpice/SPICE.

FIGURA P2.21



2.22 En la figura P2.22 se muestra un circuito con diodos. Use PSpice/SPICE para **(a)** determinar el voltaje y las corrientes de operación del diodo y **(b)** determinar los parámetros de señal pequeña de los diodos. El voltaje de alimentación V_S es de 12 V. Use los valores predeterminados para los parámetros del modelo PSpice/SPICE de los diodos.

FIGURA P2.22



2.23 Los parámetros de un diodo de unión son: $V_j = 0.8$ V, $C_{jo} = 5$ pF y $m = 0.5$. Calcule el valor del voltaje inverso del diodo V_D que produce una capacitancia de agotamiento $C_j = 2$ pF.

2.24 Se conecta un diodo de unión en paralelo con el capacitor de un circuito RLC en paralelo, cuyos parámetros son: $C = 1$ pF, $L = 2$ μH y $R = 1$ kΩ. Los parámetros del diodo son: $V_j = 0.7$ V, $C_{jo} = 1.5$ pF y $m = 0.4$. Calcule el valor del voltaje inverso del diodo V_D que produce una resonancia en paralelo a $f_p = 50$ MHz.

www.elsolucionario.net

2.25 Se conecta un diodo de unión en paralelo con el capacitor de un circuito RLC en paralelo, cuyos parámetros son: $C = 5$ pF, $L = 1$ μH y $R = 1$ kΩ. Los parámetros del diodo son: $V_j = 0.8$ V, $C_{jo} = 5$ pF y $m = 0.4$ y $V_D = -2.5$ V. Calcule el porcentaje del cambio de la frecuencia de resonancia en paralelo f_p que resulta si V_D cambia 20%.

▸ 2.11 *Diodos zener*

2.26 Los parámetros del diodo zener del circuito regulador de voltaje de la figura 2.32(a), son: $V_Z = 6.8$ V con $I_{ZT} = 37$ mA, $R_Z = 3.5$ Ω y $R_{ZK} = 700$ Ω con $I_{ZK} = 1$ mA. El voltaje de alimentación es $V_S = 15 \pm 3$ V y $R_s = 500$.

(a) Determine el valor nominal del voltaje de salida v_O bajo la condición sin carga $R_L = \infty$.

(b) Calcule los valores máximo y mínimo del voltaje de salida para una resistencia de carga $R_L = 570$ Ω.

(c) Determine el valor nominal del voltaje de salida v_O para una resistencia de carga $R_L = 100$ Ω.

(d) Calcule el valor mínimo de R_L con el cual el diodo zener funciona en la región de ruptura.

D 2.27 Los parámetros del diodo zener del circuito regulador de voltaje de la figura 2.32(a), son: $V_Z = 7.5$ V con $I_{ZT} = 34$ mA, $R_Z = 5$ Ω e $I_{ZK} = 0.5$ mA. El voltaje de alimentación v_S varía entre 10 V y 24 V. La corriente de carga mínima i_L es de 0 mA. La corriente del diodo zener mínima $i_{Z(mín)}$ es de 1 mA. La disipación de potencia máxima $P_{Z(máx)}$ del diodo zener no debe ser mayor de 1 W a 25 °C. Determine **(a)** el valor máximo permisible de la corriente zener $i_{Z(máx)}$, **(b)** el valor de R_S que limita la corriente zener $I_{Z(máx)}$ al valor determinado en el inciso (a), **(c)** la disipación de potencia P_R de R_S y **(d)** la corriente de carga máxima $I_{L(máx)}$.

D 2.28 Los parámetros del diodo zener del regulador de voltaje de la figura 2.32(a) son: $V_Z = 5.1$ V con $I_{ZT} = 49$ mA, $R_Z = 7$ Ω e $I_{ZK} = 1$ mA. El voltaje de alimentación v_S varía de 12 V a 18 V, y la corriente de carga i_L cambia de 0 mA a 20 mA.

(a) Determine el valor de la resistencia R_s y su disipación de potencia.

(b) Use PSpice/SPICE para verificar sus resultados trazando la gráfica del voltaje de salida v_O en función del voltaje de alimentación v_S. Use los parámetros del modelo PSpice/SPICE:

```
IS=2.682N  CJO=4P  M.3333  VJ=.5  BV=5.1  IBV=49M  TT=11.54N  N=1.8
```

2.29 Los parámetros del diodo zener del circuito regulador de la figura 2.32(a) son: $V_Z = 6.2$ V con $I_{ZT} = 41$ mA, $R_Z = 2$ Ω e $I_{ZK} = 1$ mA. El voltaje de alimentación v_S varía de 12 a 18 V, y la corriente de carga i_L cambia de 0 mA a 10 mA. Determine la corriente zener mínima $i_{Z(mín)}$ y la corriente zener máxima $i_{Z(máx)}$ del diodo y su disipación de potencia máxima $P_{Z(máx)}$. Considere $R_s = 270$ Ω.

2.30 Los parámetros de los diodos zener del limitador zener simétrico de la figura 2.37(a) son: $R_D = 150$ Ω, $V_{TD} = 0.9$ V, $R_Z = 5$ Ω y $V_Z = 6.8$ V con $I_{ZT} = 20$ mA. El valor de la resistencia limitadora de la corriente R_s es de 1.5 kΩ. El voltaje de alimentación al limitador es de ca, y está dado por $v_S = v_s = 20$ sen $(2000\pi t)$ V.

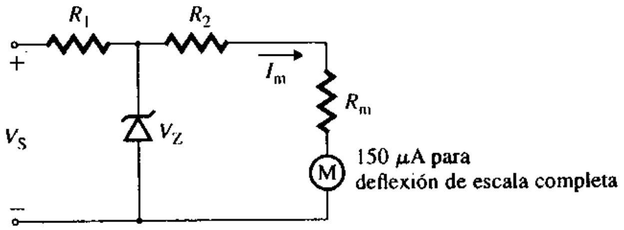
(a) Determine el voltaje de salida instantáneo v_O y la corriente pico del diodo $I_{p(diodo)}$.

(b) Use PSpice/SPICE para trazar la gráfica del voltaje de salida instantáneo v_O. Use los parámetros del modelo PSpice/SPICE:

```
IS=2.682N  CJO=4P  M.3333  VJ=.5  BV=6.8V  IBV=20M  TT=11.54N  N=1
```

D 2.31 Se construye un vóltmetro de cd con un cuadro móvil de cd, como se muestra en la figura P2.31. La deflexión de escala completa del cuadro es de 150 μA, y su resistencia interna R_m es de 100 Ω. El voltaje zener V_Z es de 10 V y la resistencia zener R_Z es insignificante. Se requiere que el vóltmetro mida 220 V a la deflexión de escala completa.

FIGURA P2.31



www.elsolucionario.net

(a) Diseñe el vóltmetro determinando los valores de R_1 y R_2.

(b) Use PSpice/SPICE para verificar el diseño trazando la gráfica de la corriente del cuadro I_m en función del voltaje de alimentación V_S. Use los parámetros del modelo PSpice/SPICE:

```
IS=2.682N CJO=4P M=.3333 VJ=.5 BV=10V IBV=20M TT=11.54N N=1
```

2.32 El voltaje zener del regulador asimétrico de la figura 2.32(a) es $V_Z = 6.3$ V con $I_{ZT} = 20$ mA. La resistencia limitadora de la corriente R_s es de 1.5 kΩ y la resistencia de carga R_L es muy grande, ya que tiende a infinito. El voltaje de alimentación v_S varía de 0 V a 30 V. Use PSpice/SPICE para trazar la gráfica del voltaje de salida v_O en función del voltaje de entrada v_S a $T_j = 25$ °C y $T_j = 150$ °C. Use los parámetros del modelo PSpice/SPICE:

```
IS=2.682N CJO=4P M=.3333 VJ=.5 BV=6.3V IBV=20M TT=11.54N N=1
```

2.33 El voltaje zener del regulador simétrico de la figura 2.37(a) es $V_Z = 6.3$ V con $I_{ZT} = 20$ mA. La resistencia limitadora de la corriente R_s es de 1.5 kΩ y la resistencia de carga R_L es muy grande, ya que tiende a infinito. El voltaje de alimentación v_S varía de 0 V a 30 V. Use PSpice/SPICE para trazar la gráfica del voltaje de salida v_O en función del voltaje de entrada v_S a $T_j = 25$ °C y $T_j = 150$ °C. Use los parámetros del modelo PSpice/SPICE:

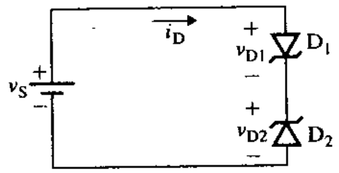
```
IS=2.682N CJO=4P M=.3333 VJ=.5 BV=6.3V IBV=20M TT=11.54N N=1
```

2.34 Dos diodos zener se conectan como se muestra en la figura P2.34. La corriente del diodo en la dirección directa está descrita por

$$i_D = I_S(e^{v_D/V_T} - 1)$$

donde $V_T = 0.026$ e $I_S = 5 \times 10^{-15}$ A. El voltaje de alimentación v_S es de 7.5 V. El voltaje zener V_Z de cada diodo es de 6.7 V y la resistencia zener R_Z es insignificante. La caída de voltaje en condiciones de polarización directa V_{TD} de cada diodo es de 0.8 V. Determine, **(a)** la expresión para el voltaje en cada diodo v_{D1} y v_{D2}, **(b)** los voltajes de operación de los diodos V_{D1} y V_{D2}, y **(c)** la corriente del diodo I_D.

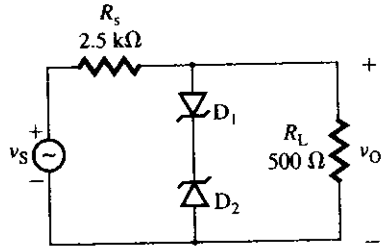
FIGURA P2.34



2.35 En la figura P2.35 está representado un regulador zener. Use PSpice/SPICE para trazar la gráfica de la característica de transferencia entre v_O y v_S. v_S varía de −18 V a 18 V, en incrementos de 0.5 V. Los parámetros del modelo PSpice/SPICE de los diodos zener son:

```
IS=2.682N CJO=4P M=.3333 VJ=.5 BV=6.5V IBV=20M TT=11.54N N=1
```

FIGURA P2.35



▸ **2.12** *Diodos emisores de luz*

D **2.36** Diseñe un circuito con LED, de modo que la corriente del diodo I_D sea de 1 mA. Suponga un coeficiente de emisión $n = 2$, una corriente de fuga $I_S = 10^{-10}$ y $V_T = 25.8$ mV a una temperatura de unión de 25 °C.

www.elsolucionario.net

www.elsolucionario.net

Aplicaciones de los diodos

Contenido del capítulo

3.1 Introducción
3.2 Rectificadores de diodo
3.3 Filtros de salida para rectificadores
3.4 Recortadores
3.5 Circuitos de fijación
3.6 Detectores de picos y demoduladores
3.7 Multiplicadores de voltaje
3.8 Generadores de función

RESUMEN ▶ REFERENCIAS
PREGUNTAS DE REPASO ▶ PROBLEMAS

3.1 *Introducción*

En el capítulo 2 se mencionó que un diodo ofrece una resistencia muy baja en una dirección y una resistencia muy alta en la otra, lo que permite el fácil flujo de corriente en sólo una dirección. En este capítulo se ilustran las aplicaciones de los diodos en circuitos conformadores de onda. Para simplificar los ejemplos, se supondrán diodos ideales; esto es, diodos a través de los cuales la caída de voltaje es cero, en lugar del valor peculiar de 0.7 V.

Los objetivos de aprendizaje en este capítulo son los siguientes:

- Aprender algunos usos de los diodos en la conformación de señales
- Aprender a analizar y diseñar circuitos con diodos, bajo la suposición de caída de voltaje cero
- Comprender el diseño de los rectificadores para producir un voltaje de alimentación de cd a partir de un voltaje de alimentación de ca
- Aprender acerca de los diferentes tipos de filtros de salida para rectificadores, y a determinar los valores de los componentes de un filtro con el propósito de limitar, a un valor especificado, el contenido de rizo en la salida de cd

3.2 *Rectificadores de diodo*

El uso más común de los diodos es como rectificadores. El rectificador convierte un voltaje de ca en un voltaje unidireccional que se utiliza como fuente de alimentación de cd en muchos circuitos electrónicos, como los de radio, calculadoras y amplificadores estereofónicos. El rectificador también se conoce como *convertidor ca-cd*. Los rectificadores se cla-

www.elsolucionario.net

sifican con base en el voltaje de alimentación de entrada de ca en dos tipos: rectificadores monofásicos, en los que el voltaje de entrada de ca es una fuente monofásica, y trifásicos, en los que el voltaje de entrada de ca es una fuente trifásica [2]. Los rectificadores trifásicos, que por lo general se utilizan en aplicaciones de alta potencia, quedan fuera del alcance de este libro. Los siguientes rectificadores monofásicos son de uso común en circuitos electrónicos: rectificadores monofásicos de media onda, rectificadores monofásicos de onda completa con derivación central y rectificadores monofásicos de onda completa con puente.

Rectificadores monofásicos de media onda

En la figura 3.1(a) se muestra el diagrama del circuito de un rectificador monofásico de media onda. Considere un voltaje de entrada senoidal $v_S = v_s = V_m$ sen ωt, donde $\omega = 2\pi f t$ y f es la frecuencia del voltaje de entrada. Por lo tanto, no hay componente de cd en el voltaje de salida; esto es, $V_S = 0$ y $v_S = V_S + v_s = v_s$. Como v_S es positivo desde $\omega t = 0$ hasta π y negativo desde $\omega t = \pi$ hasta 2π, la operación del rectificador se divide en dos intervalos: intervalo 1 e intervalo 2.

El intervalo 1 es $0 \leq \omega t \leq \pi$ durante el semiciclo positivo del voltaje de entrada. El diodo D_1 conduce y se comporta como un cortocircuito, como se muestra en la figura 3.1(b). El voltaje de entrada aparece a través de la resistencia de carga R_L; esto es, el voltaje de salida es

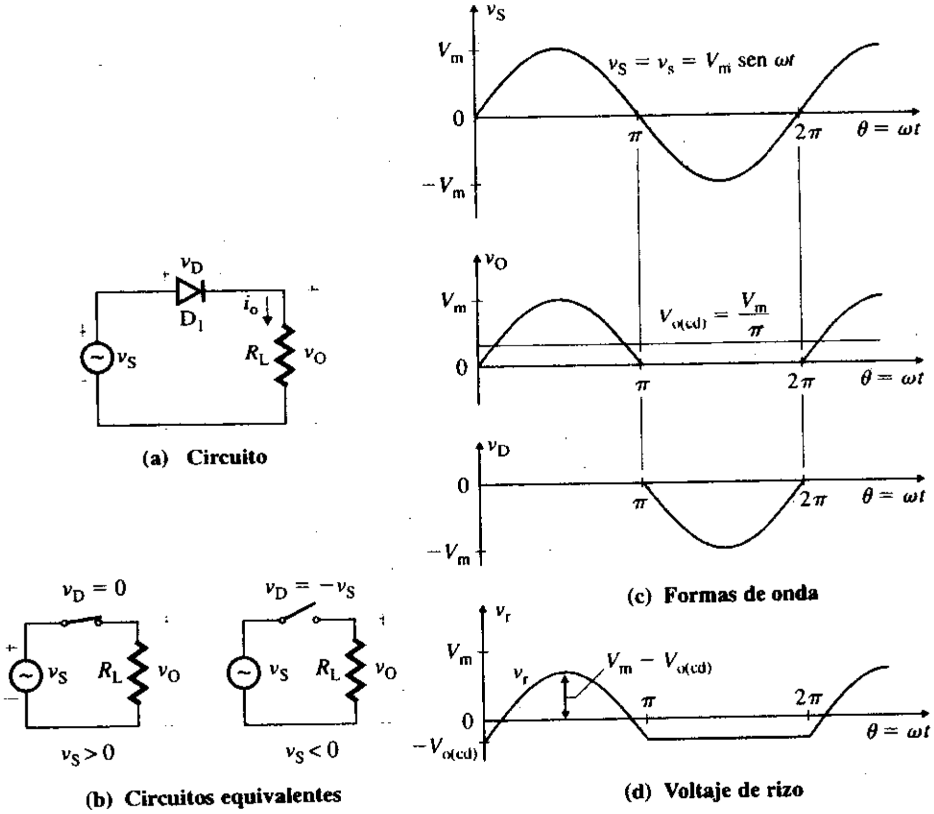
$$v_O = V_m \text{ sen } \omega t \quad \text{para } 0 \leq \omega t \leq \pi$$

El intervalo 2 es $\pi \leq \omega t \leq 2\pi$ durante el semiciclo negativo del voltaje de entrada. El diodo D_1 se polariza a la inversa y se comporta como un circuito abierto, como se representa en la figura 3.1(b). El voltaje de salida v_O se vuelve cero; es decir,

$$v_O = 0 \quad \text{para } \pi \leq \omega t \leq 2\pi$$

Las formas de onda del voltaje de entrada, el voltaje de salida y el voltaje del diodo, es-

FIGURA 3.1
Rectificador monofásico de media onda



www.elsolucionario.net

tán ilustradas en la figura 3.1(c). Cuando el diodo D_1 conduce, su voltaje se vuelve cero. Cuando el diodo se polariza a la inversa, la corriente del diodo se vuelve cero y el diodo tiene que soportar el voltaje de entrada. El voltaje pico inverso (PIV, por sus siglas en inglés) que debe soportar el diodo es igual al voltaje pico de entrada V_m. El voltaje del lado del ánodo es de ca, mientras que del cátodo es de cd; es decir, el diodo convierte el voltaje de ca en cd. El voltaje de salida promedio $V_{o(cd)}$ se calcula con la siguiente ecuación:

$$V_{o(cd)} = \frac{1}{2\pi}\int_0^{\pi} v_O\, d(\omega t) = \frac{1}{2\pi}\int_0^{\pi} V_m \operatorname{sen}\omega t\, d(\omega t) = \frac{V_m}{\pi} = 0.318V_m \tag{3.1}$$

por consiguiente, la corriente de carga promedio $I_{o(cd)}$ para una carga resistiva es

$$I_{o(cd)} = \frac{V_{o(cd)}}{R_L} = \frac{V_m}{\pi R_L} = \frac{0.318V_m}{R_L} \tag{3.2}$$

El voltaje rms de salida $V_{o(rms)}$ está dado por

$$V_{o(rms)} = \left[\frac{1}{2\pi}\int_0^{\pi} v_O^2\, d(\omega t)\right]^{1/2} = \left[\frac{1}{2\pi}\int_0^{\pi} V_m^2 \operatorname{sen}^2 \omega t\, d(\omega t)\right]^{1/2} \tag{3.3}$$

$$= \frac{V_m}{2} = 0.5V_m$$

y la corriente rms de carga $I_{o(rms)}$, por

$$I_{o(rms)} = \frac{V_{o(rms)}}{R_L} = \frac{0.5V_m}{R_L} \tag{3.4}$$

Obsérvese en la figura 3.1(c) que el voltaje de salida es pulsátil y contiene rizos. En la práctica, es común requerir un filtro a la salida del rectificador para alisar el voltaje de salida de cd. Con frecuencia se conoce el contenido de rizo del voltaje de salida. Se puede considerar que el voltaje de salida está formado por dos componentes: voltaje de rizo y voltaje promedio. El voltaje instantáneo de rizo v_r, que es la diferencia entre v_O y $V_{o(cd)}$, se ilustra en la figura 3.1(d). El valor de v_r se puede expresar como

$$v_r = \begin{cases} v_S - V_{o(cd)} = V_m \operatorname{sen}\omega t - V_{o(cd)} & \text{para } 0 \le \omega t \le \pi \\ -V_{o(cd)} & \text{para } \pi \le \omega t \le 2\pi \end{cases} \tag{3.5}$$

Sea $V_{r(rms)}$ el voltaje rms de rizo. En tal caso, $V_{r(rms)}$ se puede relacionar con $V_{o(cd)}$ y $V_{o(rms)}$ por medio de

$$V_{r(rms)}^2 + V_{o(cd)}^2 = V_{o(rms)}^2$$

o

$$V_{r(rms)}^2 = V_{o(rms)}^2 - V_{o(cd)}^2 \tag{3.6}$$

sustituyendo V_m de la ecuación (3.1) en la ecuación (3.3), se obtiene $V_{o(rms)} = \pi V_{o(cd)}/2$, que luego se aplica a la ecuación (3.6) para obtener $V_{r(rms)}$:

$$V_{r(rms)} = \left[\frac{\pi^2}{4} V_{o(cd)}^2 - V_{o(cd)}^2\right]^{1/2} = V_{o(cd)}\left[\frac{\pi^2}{4} - 1\right]^{1/2} = 1.21V_{o(cd)} \tag{3.7}$$

El contenido de rizo del voltaje de salida se mide mediante un factor conocido como *factor de rizo* FR, el cual se define como

$$\text{FR} = \frac{V_{r(rms)}}{V_{o(cd)}} = \frac{1.21V_{o(cd)}}{V_{o(cd)}} = 1.21 \text{ o } 121\% \tag{3.8}$$

▸ **NOTA:** Este valor numérico de FR = 121% sólo es válido para el rectificador monofásico de media onda.

www.elsolucionario.net

La *potencia de salida de ca* $P_{o(ca)}$ es la potencia promedio, y se define como

$$P_{o(ca)} = \frac{1}{2\pi}\int_0^{2\pi} i_O^2 R_L \, d(\omega t) = I_{o(rms)}^2 R_L = V_{o(rms)} I_{o(rms)} \quad (3.9)$$

La *potencia de salida de cd* $P_{o(cd)}$ está definida por

$$P_{o(cd)} = V_{o(cd)}^2 I_{o(cd)} \quad (3.10)$$

En general, es más pequeña que $P_{o(ca)}$ porque los valores rms son más grandes que los valores (de cd) promedio. Es común que la eficacia de un rectificador al entregar potencia de salida de cd se mida mediante la *eficiencia de la rectificación* η_R, la cual se define como

$$\eta_R = \frac{P_{o(cd)}}{P_{o(ca)}} = \frac{V_{o(cd)} I_{o(cd)}}{V_{o(rms)} I_{o(rms)}} = \frac{(V_m/\pi)^2/R}{(V_m/2)^2/R} = \frac{4}{\pi^2} = 40.5\% \quad (3.11)$$

▸ **NOTA:** Este valor numérico de $\eta_R = 40.5\%$ sólo se aplica al rectificador monofásico de media onda.

Por lo general, los rectificadores se alimentan mediante un transformador con un voltaje de entrada de ca fijo de 120 V (rms), para satisfacer el requerimiento de voltaje de salida. En la figura 3.2(a) está representado este circuito. Si se supone que es un transformador ideal, entonces el voltaje rms en el primario V_p se relaciona con el voltaje rms en el secundario V_s por medio de la *relación de vueltas n*, como sigue:

$$\frac{V_p}{V_s} = \frac{N_p}{N_s} = n \quad (3.12)$$

donde N_p es el número de vueltas del devanado primario, y N_s es el número de vueltas del devanado secundario.

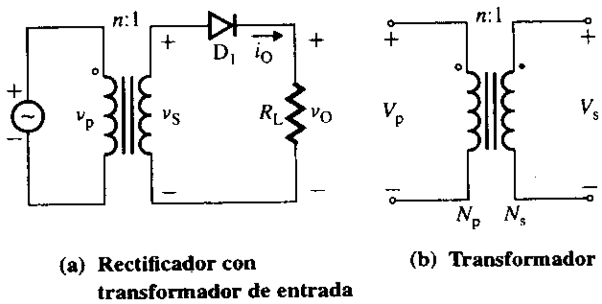


FIGURA 3.2
Rectificador de media onda con transformador en la entrada

▸ **NOTAS:**

1. Si el rectificador se conecta a un cargador de baterías, $P_{o(cd)}$ es la potencia útil transferida a la batería. Como $P_{o(ca)}$ es mayor que $P_{o(cd)}$, la $P_{pérdida} = P_{o(ac)} - P_{o(cd)}$ se encarga de calentar la batería. Sin embargo, para una carga resistiva, la potencia de ca $P_{o(ca)}$ llega a ser la potencia de salida promedio y produce el calor efectivo.
2. La corriente promedio que circula por el lado de la entrada de un transformador ideal será $I_{o(cd)}/n$. Por lo común, el transformador se diseña para que funcione con una fuente de ca senoidal, de modo que el núcleo magnético del transformador se activa y desactiva en cada ciclo. El flujo de corriente unidireccional a través del transformador puede hacer que el núcleo de éste se sature. Por consiguiente, este circuito es adecuado sólo para usos de muy baja potencia, por lo general de decenas de watts.
3. A menos que se indique lo contrario, el voltaje de entrada de ca siempre se especifica en valores rms, de modo que $V_m = \sqrt{2}V_s$.

www.elsolucionario.net

EJEMPLO 3.1 ▸ **Cálculo de los parámetros del desempeño de un rectificador monofásico de media onda** El rectificador monofásico de media onda de la figura 3.2(a) se alimenta con una fuente de 120 V a 60 Hz, a través del transformador reductor de la figura 3.2(b), cuya relación de vueltas es $n = 10:1$. La resistencia de carga R_L es de 5 Ω. Determine **(a)** el voltaje de salida promedio $V_{o(cd)}$, **(b)** la corriente de carga promedio $I_{o(cd)}$, **(c)** el voltaje rms de carga $V_{o(rms)}$, **(d)** la corriente rms de carga $I_{o(rms)}$, **(e)** el factor de rizo del voltaje de salida, **(f)** el voltaje rms de rizo $V_{r(rms)}$, **(g)** la corriente promedio del diodo $I_{D(prom)}$, **(h)** la corriente rms del diodo $I_{D(rms)}$, **(i)** el voltaje pico inverso del diodo, **(j)** la potencia de salida promedio $P_{o(ca)}$, **(k)** la potencia de salida de cd $P_{o(cd)}$ y **(l)** la frecuencia f_r del voltaje de rizo de salida.

SOLUCIÓN

El voltaje en el primario del transformador es $V_p = 120$ V. Según la ecuación (3.12), el voltaje en el secundario del transformador es $V_s = V_p/n = 120/10 = 12$ V. El voltaje de entrada pico del rectificador es

$$V_m = \sqrt{2}V_s = \sqrt{2} \times 12 = 16.97 \text{ V}$$

(a) Con la ecuación 3.1,

$$V_{o(cd)} = 0.318\ V_m = 0.318 \times 16.97 = 5.4 \text{ V}$$

(b) Con la ecuación (3.2),

$$I_{o(cd)} = V_{O(cd)}/\text{RL} = 5.4/5 = 1.08 \text{ A}$$

(c) Con la ecuación (3.3),

$$V_{o(rms)} = 0.5\ V_m = 0.5 \times 16.97 = 8.49 \text{ V}$$

(d) Con la ecuación (3.4),

$$I_{o(rms)} = V_{o(rms)}/R_L = 8.49/5 = 1.7 \text{ A}$$

(e) Con la ecuación (3.8) FR = 1.21 o 121%.
(f) Con la ecuación (3.8),

$$V_{r(rms)} = \text{FR} \times V_{o(cd)} = 1.21 \times 5.4 = 6.53 \text{ V}$$

(g) La corriente promedio del diodo $I_{D(prom)}$ es igual a la de carga; esto es, $I_{D(prom)} = I_{o(cd)} = 1.08$ A.
(h) La corriente rms del diodo $I_{D(rms)}$ es igual a la de carga. Esto es, $I_{D(rms)} = I_{o(rms)} = 1.7$ A.
(i) PIV = V_m = 16.97 V.
(j) De la ecuación (3.9),

$$P_{o(ca)} = I^2_{o(rms)}\, R_L = (1.7)^2 \times 5 = 14.45 \text{ W}$$

(k) De la ecuación (3.10),

$$P_{o(cd)} = V_{o(cd)} I_{o(cd)} = 5.4 \times 1.08 = 5.83 \text{ W}$$

(l) Obsérvese en la figura 3.1(d) que la frecuencia del voltaje de rizo de salida es igual a la frecuencia de entrada, $f_r = f = 60$ Hz.

EJEMPLO 3.2 ▸ **Componentes de Fourier del voltaje de salida de un rectificador monofásico de media onda** El rectificador monofásico de media onda de la figura 3.1(a) está conectado a una fuente de $V_s = 120$ V a 60 Hz. Exprese, el voltaje de salida instantáneo $v_O(t)$ mediante una serie de Fourier.

SOLUCIÓN

El voltaje de salida v_O puede describirse por medio de

$$v_O = \begin{cases} V_m \text{ sen } \omega t & \text{para } 0 \le \omega t \le \pi \\ 0 & \text{para } \pi \le \omega t \le 2\pi \end{cases}$$

www.elsolucionario.net

la cual puede expresarse mediante una serie de Fourier como

$$v_O(\theta) = V_{o(cd)} + \sum_{n=1,2,\ldots}^{\infty} (a_n \operatorname{sen} n\theta + b_n \cos n\theta) \quad \text{donde } \theta = \omega t = 2\pi f t \tag{3.13}$$

$$V_{o(cd)} = \frac{1}{2\pi}\int_0^{2\pi} v_O \, d\theta = \frac{1}{2\pi}\left[\int_0^{\pi} V_m \operatorname{sen}\theta \, d\theta + \int_{\pi}^{2\pi} 0 \, d\theta\right] = \frac{V_m}{\pi}$$

$$a_n = \frac{1}{\pi}\int_0^{2\pi} v_O \operatorname{sen} n\theta \, d\theta = \frac{1}{\pi}\int_0^{\pi} V_m \operatorname{sen}\theta \operatorname{sen} n\theta \, d\theta$$

$$= \begin{cases} \dfrac{V_m}{2} & \text{para } n = 1 \\ 0 & \text{para } n = 2, 3, 4, 5, \ldots, \infty \end{cases}$$

$$b_n = \frac{1}{\pi}\int_0^{2\pi} v_O \cos n\theta \, d\theta = \frac{1}{\pi}\int_0^{\pi} V_m \operatorname{sen}\theta \cos n\theta \, d\theta$$

$$= \begin{cases} \dfrac{-2V_m}{\pi}\left(\dfrac{1}{n^2 - 1}\right) & \text{para } n = 2, 4, 6, \ldots \\ 0 & \text{para } n = 1, 3, 5, \ldots \end{cases}$$

Cuando se insertan los valores de a_n y b_n en la ecuación (3.13), la expresión para el voltaje instantáneo de salida v_O se convierte en:

$$v_O(t) = \frac{V_m}{\pi} + \frac{V_m}{2}\operatorname{sen}\omega t - \frac{2V_m}{3\pi}\cos 2\omega t - \frac{2V_m}{15\pi}\cos 4\omega t - \frac{2V_m}{35\pi}\cos 6\omega t - \cdots$$
$$- \frac{2V_m}{(2n-1)(2n+1)\pi}\cos 2n\omega t$$

donde $V_m = \sqrt{2} \times 120 = 169.7$ V y $\omega = 2\pi \times 60 = 377$ rad/s.

▸ **NOTA:** La ecuación (3.14) contiene componentes seno y coseno, los cuales se conocen como *armónicos*. Con excepción del término seno, sólo están presentes los armónicos pares, y sus magnitudes disminuyen con el orden de la frecuencia del armónico.

EJEMPLO 3.3 ▸

D

Aplicación del rectificador monofásico como cargador de baterías El rectificador monofásico puede utilizarse como cargador de baterías, como se muestra en la figura 3.3(a). La capacidad de la batería es de 100 watt-hora, y su voltaje es $E = 12$ V. La corriente de carga promedio debe ser $I_{O(cd)} = 5$ A. El voltaje de entrada de ca al primario es $V_p = 120$ V (rms) a 60 Hz, y la relación de vueltas del transformador es $n = 2{:}1$.

(a) Calcular el ángulo δ en que el diodo conduce, la resistencia de limitación de corriente R, la disipación de potencia P_R de R, el tiempo de carga h en horas, la eficiencia de la rectificación η_R y el voltaje pico inverso del diodo.

(b) Utilizar PSpice/SPICE para trazar las gráficas de $P_{o(ca)}$ y $P_{o(cd)}$ como funciones del tiempo. Tomar como parámetros del modelo los correspondientes al diodo D1N4148:

```
IS=2.682N  CJO=4P  M=.3333  VJ5.5  BV=100  IBV=100U  TT=11.54N
```

SOLUCIÓN

(a) Si el voltaje del secundario es $v_S > E$, el diodo D_1 conduce. El ángulo θ_1 para que el diodo comience a conducir puede obtenerse a partir de la siguiente condición

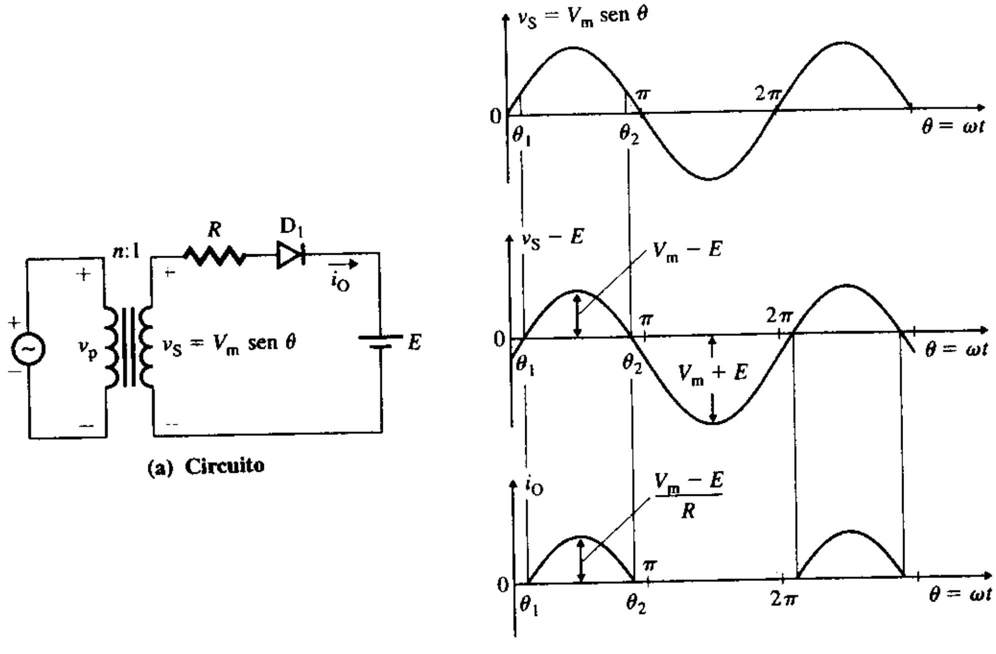
$$V_m \operatorname{sen}\theta_1 = E$$

o

$$\theta_1 = \operatorname{sen}^{-1}\left(\frac{E}{V_m}\right) \tag{3.15}$$

www.elsolucionario.net

FIGURA 3.3 Cargador de baterías



(a) Circuito

(b) Formas de onda

El diodo D_1 se apaga cuando $v_S \leq E$, lo que sucede cuando

$$\theta_2 = \pi = \theta_1$$

La corriente de carga i_O, la cual se muestra en la figura 3.3(b), se calcula mediante

$$i_O = \frac{v_S - E}{R} = \frac{V_m \operatorname{sen} \theta - E}{R} \quad \text{para } \theta_1 \leq \theta \leq \theta_2 \tag{3.16}$$

puesto que $V_s = V_p/2 = 120/2 = 60$ V,

$$V_m = \sqrt{2}V_s = \sqrt{2} \times 60 = 84.85 \text{ V}$$

De la ecuación (3.15), $\theta_1 = \operatorname{sen}^{-1}(12/84.85) = 8.13°$ o 0.1419 rad; por tanto,

$$\theta_2 = 180 - 8.13 = 171.87°$$

El intervalo en que el diodo conduce se conoce como *ángulo de conducción* y está dado por

$$\delta = \theta_2 - \theta_1 = 171.87 - 8.13 = 163.74°$$

La corriente de carga promedio $I_{D(prom)}$ es

$$I_{o(cd)} = \frac{1}{2\pi} \int_{\theta_1}^{\theta_2 = \pi - \theta_1} \frac{V_m \operatorname{sen}\theta - E}{R} \, d\theta$$

$$= \frac{1}{2\pi R} [2V_m \cos \theta_1 + 2E\theta_1 - \pi E] \tag{3.17}$$

de donde puede calcularse la resistencia de limitación R como

$$R = \frac{1}{2\pi I_{o(cd)}} [2V_m \cos \theta_1 + 2E\theta_1 - \pi E]$$

$$= \frac{1}{2\pi \times 5} [2 \times 84.85 \cos 8.13° + 2 \times 12 \times 0.1419 - \pi \times 12] = 4.26\ \Omega$$

www.elsolucionario.net

La corriente rms de la batería $I_{o(rms)}$ es

$$I^2_{o(rms)} = \frac{1}{2\pi}\int_{\theta_1}^{\theta_2=\pi-\theta_1} \frac{(V_m \operatorname{sen}\theta - E)^2}{R^2}\,d\theta$$

$$= \frac{1}{2\pi R^2}\left[\left(\frac{V_m^2}{2} + E^2\right)(\pi - 2\theta_1) + \frac{V_m^2}{2}\operatorname{sen}2\theta_1 - 4V_m E\cos\theta_1\right] \quad (3.18)$$

$$= 67.31 \text{ A}^2$$

la cual da $I_{o(rms)} = \sqrt{67.31} = 8.2$ A. La disipación de potencia en R es

$$P_R = I^2_{o(rms)}R = 8.2^2 \times 4.26 = 286.4 \text{ W}$$

La potencia proporcionada a la batería $P_{o(cd)}$ es

$$P_{o(cd)} = EI_{o(cd)} = 12 \times 5 = 60 \text{ W}$$

con 100 watt-horas,

$$hP_{o(cd)} = 100$$

o

$$h = 100/P_{o(cd)} = 100/60 = 1.667 \text{ hr}$$

La eficiencia de la rectificación η_R es

$$\eta_R = \frac{\text{Potencia entregada a la batería}}{\text{Potencia total de entrada}} = \frac{P_{o(cd)}}{P_{o(cd)} + P_R} = \frac{60}{60 + 286.4} = 17.32\%$$

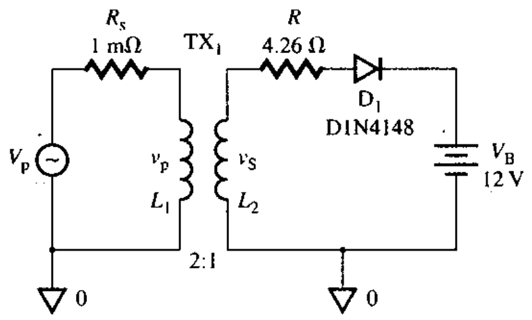
El voltaje pico inverso del diodo es

$$\text{PIV} = V_m + E = 84.85 + 12 = 96.85 \text{ V}$$

(b) En la figura 3.4 está representado el circuito cargador de baterías para simulación con PSpice. Puesto que la inductancia es proporcional al número de vueltas, las inductancias de fuga en el primario y en el secundario del transformador de entrada son seleccionadas con una relación de 2^2 (o 4) a 1, esto es, L_1 = 40 mH y L_2 = 10 mH para un transformador lineal. El listado del circuito, el cual utiliza una fuente de voltaje controlada por voltaje con una resistencia de entrada R_i para representar el transformador, se muestra a continuación, (no se muestra en el esquema).

```
Ejemplo 3.3  Cargador de baterías
VMP    1    0    SIN (0V  169.7V  60 HZ)
RI     1    0    10MEG             ; Una resistencia muy alta
EMS    2    0    1  0  0.5         ; Fuente de voltaje controlada por voltaje
R      2    3    4.26              ; Resistencia limitadora
VB     4    0    DC  12V           ; Voltaje de la bateria
D1     3    4    D1N4148           ; Modelo del diodo D1N4148
.MODEL D1N4148 D(IS=2. 682N  CJO=4P  M=.3333  VJ=. 5 BV=100
+           IBV=100U  TT=11.54N)   ; Parámetros del modelo del diodo
.TRAN 10U  80MS                    ; Análisis transitorio
.PROBE                             ; Posprocesador gráfico
.END
```

FIGURA 3.4 Circuito cargador de baterías para simulación con PSpice



www.elsolucionario.net

En la figura 3.5 se muestran las gráficas producidas por PSpice de $I_{o(rms)}$, $P_{o(cd)}$ y $P_{o(rms)}$, en la cual $I_{o(rms)} \approx 7.3$A, $P_{o(cd)} \approx 53.5$ W y $P_{o(rms)} = 86.7$ W. El valor de $I_{o(rms)}$ es igual a la corriente rms a través de la resistencia R; es decir, I(R). Estas gráficas alcanzan sus valores de estado estable después de un intervalo transitorio de 80 ms, aproximadamente.

FIGURA 3.5 Gráficas producidas por PSpice para el ejemplo 3.3

Rectificadores monofásicos de onda completa con derivación central

Para un rectificador de media onda, el voltaje promedio (o de cd) es de sólo 0.318 V_m. El voltaje de salida de un rectificador de onda completa es el doble, y ocurre al combinar dos rectificadores de media onda, como se muestra en la figura 3.6(a). Como v_s es positivo desde $\omega t = 0$ hasta π, y negativo desde $\omega t = \pi$ hasta 2π, la operación del rectificador se divide en dos intervalos: el intervalo 1 y el intervalo 2.

El intervalo 1 es $0 \leq \omega t \leq \pi$ durante el semiciclo positivo del voltaje de entrada. El diodo D_2 está polarizado a la inversa y se comporta como un circuito abierto, tal como se representa en la figura 3.6(b). El voltaje pico inverso PIV del diodo D_2 es $2V_m$. El diodo D_1 conduce y se comporta como un cortocircuito. El voltaje en la mitad del secundario $v_S = V_m$ sen ωt aparece a través de la resistencia de carga R_L, es decir, el voltaje de salida se transforma en

$$v_O = V_m \text{ sen } \omega t \quad \text{para } 0 \leq \omega t \leq \pi$$

El intervalo 2 es $\pi \leq \omega t \leq 2\pi$ durante el semiciclo negativo del voltaje de entrada. El diodo D_1 está polarizado a la inversa y se comporta como un circuito abierto, tal como se representa en la figura 3.6(c). El voltaje pico inverso PIV del diodo D_1 también es $2V_m$. El diodo D_2 conduce y se comporta como un cortocircuito. El voltaje negativo de la mitad del secundario $v_S = V_m$ sen ωt aparece a través de la resistencia de carga R_L; así, el voltaje de salida es

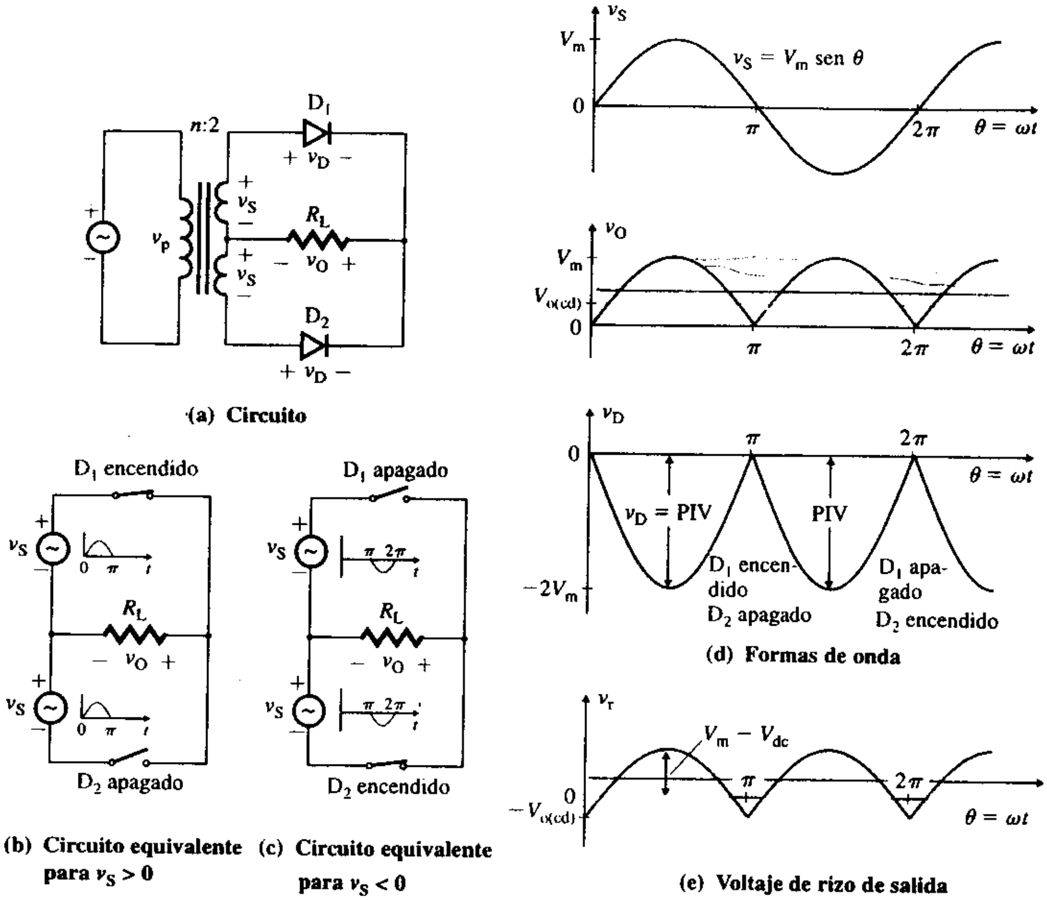
$$v_O = -V_m \text{ sen } \omega t \quad \text{para } \pi \leq \omega t \leq 2\pi$$

El voltaje de salida instantáneo v_O durante el intervalo 2 es idéntico al del intervalo 1. En la figura 3.6(d) se muestran las formas de onda de los voltajes de entrada y salida. Ahora es necesario determinar el voltaje promedio y el contenido de rizo. Al igual que con el rectificador de media onda, puede considerarse que el voltaje de salida de un rectificador de onda completa está formado por dos componentes: un voltaje de rizo y un voltaje promedio. El voltaje instantáneo de rizo v_r, el cual es la diferencia entre v_O y $V_{o(cd)}$, se ilustra en la figura 3.6(e). El voltaje de salida promedio $V_{o(cd)}$ se calcula con la siguiente ecuación:

$$V_{o(cd)} = \frac{2}{2\pi}\int_0^{\pi} v_O \, d(\omega t) = \frac{2}{2\pi}\int_0^{\pi} V_m \text{ sen}\omega t \, d(\omega t) = \frac{2V_m}{\pi} \approx 0.636V_m \qquad \textbf{(3.20)}$$

www.elsolucionario.net

FIGURA 3.6 Rectificador de onda completa con un transformador con derivación central



Éste, es dos veces el voltaje de salida promedio de un rectificador de media onda, $V_{o(cd)} = 0.318V_m$. Por consiguiente, la corriente de carga promedio $I_{o(cd)}$ para una carga resistiva se calcula con la ecuación (3.21):

$$I_{o\,(cd)} = \frac{V_{o\,(cd)}}{R_L} = \frac{2V_m}{\pi R_L} = \frac{0.636V_m}{R_L} \tag{3.21}$$

El voltaje rms de salida $V_{o(rms)}$ está dado por

$$V_{o(rms)} = \left[\frac{2}{2\pi}\int_0^{\pi} v_O^2\, d(\omega t)\right]^{1/2} = \left[\frac{2}{2\pi}\int_0^{\pi} V_m^2 \text{sen}^2\, \omega t\, d(\omega t)\right]^{1/2} \tag{3.22}$$

$$= \frac{V_m}{\sqrt{2}} = 0.707V_m$$

comparado con $V_{o(rms)} = 0.5V_m$ para un rectificador de media onda. En consecuencia, la corriente rms de carga $I_{o(rms)}$ está dada por

$$I_{o(rms)} = \frac{V_{o(rms)}}{R_L} = \frac{0.707V_m}{R_L} \tag{3.23}$$

Para determinar el factor de rizo debe calcularse el contenido de rizo. El voltaje instántaneo de rizo v_r, el cual se muestra en la figura 3.6(e), puede expresarse como

$$v_r = \begin{cases} v_S - V_{o(cd)} = V_m \text{ sen } \omega t - V_{o(cd)} & \text{para } 0 < \omega t < \pi \\ -V_m \text{ sen } \omega t - V_{o(cd)} & \text{para } 0 \leq \omega t \leq 2\pi \end{cases}$$

www.elsolucionario.net

Sea $V_{r(rms)}$ el voltaje rms de rizo. Entonces, $V_{r(rms)}$ puede relacionarse con $V_{o(cd)}$ y $V_{o(rms)}$ usando valores cuadráticos medios, esto es,

$$V_{r(rms)}^2 + V_{o(cd)}^2 = V_{o(rms)}^2$$

o

$$V_{r(rms)}^2 = V_{o(rms)}^2 - V_{o(cd)}^2 \tag{3.24}$$

Sustituyendo V_m de la ecuación (3.20) en la ecuación (3.22), se obtiene $V_{o(rms)} = \pi V_{o(cd)}/2\sqrt{2}$ que, al ser sustituida en la ecuación (3.24), da

$$V_{r(rms)} = \left[\frac{\pi^2}{8} V_{o(cd)}^2 - V_{o(cd)}^2\right]^{1/2} = V_{o(cd)}\left[\frac{\pi^2}{8} - 1\right]^{1/2} = 0.483 V_{o(cd)} \tag{3.25}$$

el cual es mucho menor que $V_{r(rms)} = 1.21 V_{o(cd)}$ para un rectificador de media onda.

El *factor de rizo* FR del voltaje de salida, que es una medida del contenido de rizo, puede calcularse a partir de

$$FR = \frac{V_{r(rms)}}{V_{o(cd)}} = \frac{0.483 V_{o(cd)}}{V_{o(cd)}} = 0.483, \text{ or } 48.3\% \tag{3.26}$$

que es mucho menor que FR = 1.21 = 121% para un rectificador de media onda.

La *potencia de salida de ca* $P_{o(ca)}$ es la potencia promedio, y se define como

$$P_{o(cd)} = \frac{1}{2\pi}\int_0^{2\pi} i_O^2 R_L \, d(\omega t) = I_{o(rms)}^2 R_L = V_{o(rms)} I_{o(rms)} \tag{3.27}$$

La *potencia de salida de cd* $P_{o(cd)}$ se define como

$$P_{o(cd)} = V_{o(cd)} I_{o(cd)} \tag{3.28}$$

En general, es más pequeña que $P_{o(ca)}$. La razón de $P_{o(cd)}$ entre $P_{o(ca)}$ se conoce como *eficiencia de la rectificación* η_R, y está dada por

$$\eta_R = \frac{P_{o(cd)}}{P_{o(cd)}} = \frac{V_{o(cd)} I_{o(cd)}}{V_{o(rms)} I_{o(rms)}} = \frac{(2V_m/\pi)^2/R_L}{(V_m/\sqrt{2})^2/R_L} = \frac{8}{\pi^2} = 81\% \tag{3.29}$$

la cual es el doble del valor de $\eta_R = 40.5\%$ para un rectificador de media onda.

▸ **NOTA:** El valor numérico de $\eta_R = 81\%$ sólo es válido para el rectificador monofásico de onda completa.

El voltaje pico inverso (PIV) de los diodos es $2V_m$. Un rectificador de onda completa desarrolla el doble del voltaje de salida promedio de un rectificador de media onda, con el mismo voltaje pico secundario; sin embargo, requiere un transformador con derivación central. Este circuito es adecuado únicamente para aplicaciones de baja potencia, por lo general en decenas de watts.

EJEMPLO 3.4 ▸ **Cálculo de los parámetros de desempeño de un rectificador monofásico de onda completa** El rectificador monofásico de onda completa con derivación central de la figura 3.6(a), es alimentado por una fuente de 120 V a 60 Hz, a través de un transformador reductor con derivación central, con una relación de vueltas n = 10:2. La resistencia de carga R_L es de 5 Ω. Ahora determine **(a)** el voltaje de salida promedio $V_{o(cd)}$, **(b)** la corriente de carga promedio $I_{o(cd)}$, **(c)** el voltaje rms de carga $V_{o(rms)}$, **(d)** la corriente rms de carga $I_{o(rms)}$, **(e)** el factor de rizo FR del voltaje de salida, **(f)** el voltaje rms de rizo $V_{r(rms)}$, **(g)** la corriente promedio del diodo $I_{D(prom)}$, **(h)** la corriente rms del diodo $I_{D(rms)}$, **(i)** el voltaje pico inverso PIV de los diodos, **(j)** la potencia de salida promedio $P_{o(ca)}$, **(k)** la potencia de salida de cd $P_{o(cd)}$ y **(l)** la frecuencia f_r del voltaje de rizo de salida.

www.elsolucionario.net

SOLUCIÓN

El voltaje rms del primario del transformador es $V_p = 120$ V. Según la ecuación (3.12), el voltaje rms del secundario del transformador es $2V_s = 2V_p/n = 120 \times 2/10 = 24$ V. El voltaje rms de la mitad del secundario del transformador es $V_s = 24/2 = 12$ V. El voltaje pico de cada mitad del secundario es

$$V_m = \sqrt{2} \times 12 = 16.97 \text{ V}$$

(a) Con la ecuación (3.20),

$$V_{o(cd)} = 0.636V_m = 0.636 \times 16.97 = 10.8 \text{ V}$$

(b) Con la ecuación (3.21),

$$I_{o(cd)} = V_{o(cd)}/R_L = 10.8/5 = 2.16 \text{ A}$$

(c) Con la ecuación (3.22),

$$V_{o(rms)} = 0.707V_m = 0.707 \times 16.97 = 12 \text{ V}$$

(d) Con la ecuación (3.23),

$$I_{o(rms)} = V_{o(rms)}/R_L = 12/5 = 2.4 \text{ A}$$

(e) Según la ecuación (3.26), FR = 0.483, o 48.3%.

(f) Con la ecuación (3.25),

$$V_{r(rms)} = \text{FR} \times V_{o(cd)} = 0.483 \times 10.8 = 5.22 \text{ V}$$

(g) Como la corriente de carga promedio es alimentada por dos diodos, la corriente promedio del diodo $I_{D(prom)}$ será la mitad de la corriente de carga, es decir, $I_{D(prom)} = I_{o(cd)}/2 = 2.16/2 = 1.08$ A.

(h) Como la corriente de carga es compartida por dos diodos, la corriente rms de carga $I_{o(rms)}$ será $\sqrt{2}$ veces la corriente rms del diodo. Por ello, $I_{D(rms)} = I_{o(rms)}/\sqrt{2} = 2.4/\sqrt{2} = 1.7$ A.

(i) PIV $= 2V_m = 2 \times 16.97 = 33.94$ V.

(j) Con la ecuación (3.27),

$$P_{o(cd)} = I^2_{o(rms)}R_L = (2.4)^2 \times 5 = 28.8 \text{ W}$$

(k) Con la ecuación (3.28),

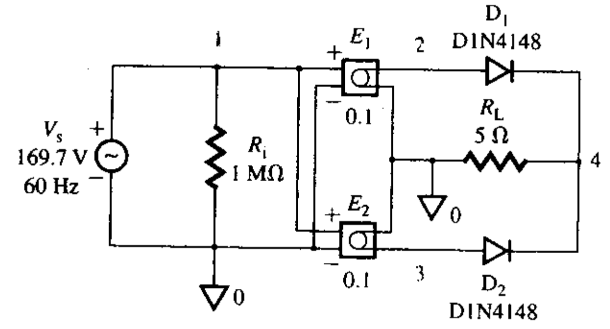
$$P_{o(cd)} = V_{o(cd)}I_{o(cd)} = 10.8 \times 2.16 = 23.33 \text{ W}$$

(l) El voltaje de salida contiene dos pulsos por cada ciclo del voltaje de entrada, es decir, $f_r = 2f = 2 \times 60 = 120$ Hz.

EJEMPLO 3.5 ▸ **Componentes de Fourier del voltaje de salida de un rectificador monofásico de onda completa**

El rectificador monofásico de onda completa de la figura 3.7 es alimentado por una fuente de 120 V a 60 Hz, a través de un transformador reductor con derivación central, con una relación de vueltas n = 10:2.

FIGURA 3.7 Circuito rectificador monofásico de onda completa para simulación con PSpice



www.elsolucionario.net

(a) Expresar el voltaje de salida instantáneo $v_O(t)$ por medio de una serie de Fourier.

(b) Usar PSpice/SPICE para calcular los componentes armónicos del voltaje de salida. Utilice los parámetros prestablecidos del diodo.

SOLUCIÓN

(a) $2V_s = 120 \times 2/10 = 24$ V y $V_s = 12$ V. $V_m = \sqrt{2}V_s = \sqrt{2} \times 12 = 16.97$ V. El voltaje de salida v_O puede describirse de la siguiente manera

$$v_O = \begin{cases} V_m \operatorname{sen}\omega t & \text{para } 0 \le \omega t \le \pi \\ -V_m \operatorname{sen}\omega t & \text{para } \pi \le \omega t \le 2\pi \end{cases}$$

el que, por medio de una serie de Fourier, se expresa como

$$v_O(\theta) = V_{o(cd)} + \sum_{n=1,2,\ldots}^{\infty} (a_n \operatorname{sen} n\theta + b_n \cos n\theta) \quad \text{donde } \theta = \omega t = 2\pi f t = 377t$$

$$V_{o(cd)} = \frac{1}{2\pi}\int_0^{2\pi} v_O\, d\theta = \frac{2}{2\pi}\int_0^{\pi} V_m \operatorname{sen}\theta\, d\theta = \frac{2V_m}{\pi}$$

$$a_n = \frac{1}{\pi}\int_0^{2\pi} v_O \operatorname{sen} n\theta\, d\theta = \frac{1}{\pi}\int_0^{\theta} V_m \operatorname{sen}\theta \operatorname{sen} n\theta\, d\theta$$

$$+\int_0^{\pi} -V_m \operatorname{sen}\theta \operatorname{sen} n\theta\, d\theta$$

$$b_n = \frac{1}{\pi}\int_0^{2\pi} v_O \cos n\theta\, d\theta = \frac{2}{\pi}\int_0^{\pi} V_m \operatorname{sen}\theta \cos n\theta\, d\theta$$

$$= \frac{-4V_m}{\pi}\sum_{n=2,4,\ldots}^{\infty} \frac{1}{(n-1)(n+1)} \quad \text{para } n = 2, 4, 6, \ldots, \infty$$

Cuando los valores de a_n y b_n se insertan en la ecuación (3.13), la expresión para el voltaje de salida instantáneo v_O se transforma en

$$v_O(t) = \frac{2V_m}{\pi}\frac{4V_m}{3\pi} - \cos 2\omega t - \frac{4V_m}{15\pi}\cos 4\omega t - \frac{4V_m}{35\pi}\cos 6\omega t - \cdots$$
$$- \frac{4V_m}{(2n-1)(2n+1)}\cos 2n\omega t \qquad (3.30)$$

donde $V_m = \sqrt{2} \times 120 = 16.97$ V y $\omega = 2\pi \times 60 = 377$ rad/s.

La ecuación (3.20) da $V_{o(cd)} = 2V_m/\pi = 2 \times 16.97/\pi = 10.8$ V. Las magnitudes pico de los componentes armónicos son

$$V_{2(pico)} = 4V_m/3\pi = 4 \times 16.97/3\pi = 7.2 \text{ V}$$
$$V_{4(pico)} = 4V_m/15\pi = 4 \times 16.97/15\pi = 1.44 \text{ V}$$
$$V_{6(pico)} = 4V_m/35\pi = 4 \times 16.97/35\pi = 0.617 \text{ V}$$
$$V_{8(pico)} = 4V_m/63\pi = 4 \times 16.97/63\pi = 0.343 \text{ V}$$

Obsérvese que el voltaje de salida v_O contiene sólo armónicos pares, y el segundo armónico es el dominante a una frecuencia $f_r = 2f = 120$ Hz.

(b) El circuito rectificador monofásico de onda completa con derivación central para simulación con PSpice se muestra en la figura 3.7. El transformador con derivación central se modela por medio de una fuente de voltaje controlada por voltaje. El listado del archivo del circuito se muestra a continuación.

```
Ejemplo 3.5 Rectificador monofásico de onda completa con derivación central
VMP     1   0   SIN (OV 169.7V 60HZ)
RI      1   0   10MEG                      ; Una resistencia muy alta
Esm2    0   3   1        0    0.1          ; Fuente de voltaje controlada por voltaje
Esml    2   0   1        0    0.1          ; Fuente de voltaje controlada por voltaje
RL      4   0   5
D1      2   4   DMOD                       ; Modelo del diodo DMOD
```

www.elsolucionario.net


```
D2      3    4    DMOD
.MODEL  DMOD D             ; Utiliza parámetros preestablecidos del modelo de diodo
.TRAN   1US  33.33MS       ; Análisis transitorio
.FOUR   60HZ V(4)          ; Análisis de Fourier del voltaje de salida
.PROBE                     ; Posprocesador gráfico
.END
```

Los resultados del análisis de Fourier obtenidos con PSpice son los siguientes. Los valores calculados manualmente se muestran a la derecha entre paréntesis.

```
FOURIER COMPONENTS OF TRANSIENT RESPONSE V(RL:2)
DC COMPONENT=   8.757443E   V0(dc)=8.757 V
HARMONIC  FREQUENCY   FOURIER     NORMALIZED   PHASE       NORMALIZED              (10.8 V)
  NO.       (Hz)      COMPONENT   COMPONENT    (DEG)       PHASE (DEG)
  1       6.000E+01   2.727E-02   1.000E+00   -8.789E+01   0.000E+00
  2       1.200E+02   6.312E+00   2.315E+02   -9.018E+01  -2.289E+00
  3       1.800E+02   2.705E-02   9.922E-01   -8.373E+01   4.161E+00             (7.2 V)
  4       2.400E+02   1.199E+00   4.398E+01   -9.065E+01  -2.763E+00
  5       3.000E+02   2.658E-02   9.750E+01   -7.975E+01   8.142E+00             (1.44 V)
  6       3.600E+02   4.806E-01   1.763E+01   -9.177E+01  -3.882E+00
  7       4.200E+02   2.576E-02   9.448E-01   -7.603E+01   1.186E+01             (0.617 V)
  8       4.800E+02   2.478E-01   9.089E+00   -9.391E+01  -6.015E+00
  9       5.400E+02   2.447E-02   8.973E-01   -7.254E+01   1.535E+01             (0.343 V)
TOTAL  HARMONIC DISTORTION= 2.364960E+04 PERCENT
```

▸ **NOTA:** En los valores calculados no se toman en cuenta la caídas del voltaje del diodo, mientras que la simulación con PSpice presupone una característica de diodo real. Esto explica las diferencias entre los valores obtenidos con PSpice y los valores calculados manualmente.

Rectificadores monofásicos con puente de onda completa

En la figura 3.8(a) se muestra un rectificador monofásico con puente de onda completa, el cual requiere cuatro diodos. Las ventajas de este rectificador son que no necesita un transformador del lado de la entrada y que el PIV nominal de los diodos es V_m. Sus desventajas son que no proporciona aislamiento eléctrico y que requiere más diodos que la versión con derivación central. Sin embargo, es común utilizar un transformador de entrada para satisfacer el requerimiento de voltaje de salida. Como v_S es positivo desde $\omega t = 0$ hasta π, y negativo desde $\omega t = \pi$ hasta 2π, la operación del circuito puede dividirse en dos intervalos: el intervalo 1 y el intervalo 2.

El intervalo 1 es $0 \leq \omega t \leq \pi$ durante el semiciclo positivo del voltaje de entrada v_S. Los diodos D_3 y D_4 están polarizados a la inversa, como se muestra en la figura 3.8(b). El voltaje pico inverso PIV de los diodos D_3 y D_4 es V_m, por lo que los diodos D_1 y D_2 conducen. El voltaje de entrada $v_S = V_m$ sen ωt aparece a través de la resistencia de carga R_L, es decir, el voltaje de salida es

$$v_O = V_m \text{ sen } \omega t \quad \text{para } 0 \leq \omega t \leq \pi$$

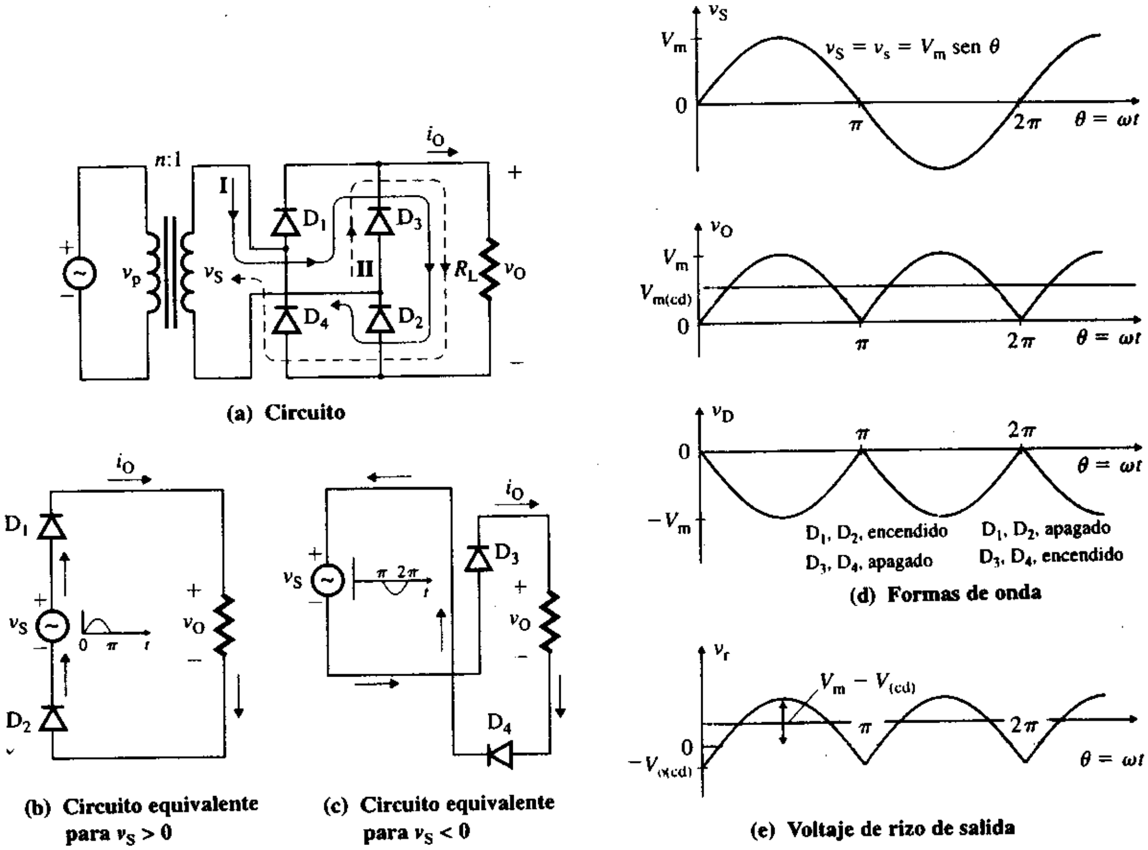
El intervalo 2 es $\pi \leq \omega t \leq 2\pi$ durante el semiciclo negativo del voltaje de entrada v_S. Los diodos D_1 y D_2 están polarizados a la inversa, como se muestra en la figura 3.8(c). El voltaje pico inverso PIV de los diodos D_1 y D_2 es V_m. Los diodos D_3 y D_4 conducen y se comportan como cortocircuitos. El valor negativo del voltaje $v_S = V_m$ sen ωt aparece a través de la resistencia de carga R_L. Es decir, el voltaje de salida es

$$v_O = -V_m \text{ sen } \omega t \quad \text{para } \pi \leq \omega t \leq 2\pi$$

Las formas de onda de los voltajes de entrada y salida se muestran en la figura 3.8(d). El voltaje de rizo de la salida se ilustra en la figura 3.8(e). Las ecuaciones deducidas con anterioridad para un transformador monofásico de onda completa con derivación central también son válidas para el rectificador con puente.

www.elsolucionario.net

FIGURA 3.8 Rectificador monofásico de puente de onda completa



(a) Circuito

(b) Circuito equivalente para $v_S > 0$

(c) Circuito equivalente para $v_S < 0$

(d) Formas de onda

(e) Voltaje de rizo de salida

EJEMPLO 3.6 ▸ **Parámetros de desempeño de un rectificador monofásico con puente de onda completa** El rectificador monofásico con puente de onda completa de la figura 3.8(a) es alimentado por una fuente de 120 V a 60 Hz, a través de un transformador con una relación de vueltas n = 10:1. La resistencia de carga R_L es de 5 Ω. Determine **(a)** el voltaje de salida promedio $V_{o(cd)}$, **(b)** la corriente de carga promedio $I_{o(cd)}$, **(c)** el voltaje rms de carga $V_{o(rms)}$, **(d)** la corriente rms de carga $I_{o(rms)}$, **(e)** el factor de rizo FR del voltaje de salida, **(f)** el voltaje rms de rizo $V_{r(rms)}$, **(g)** la corriente promedio del diodo $I_{D(prom)}$, **(h)** la corriente rms del diodo $I_{D(rms)}$, **(i)** el voltaje pico inverso PIV del diodo, **(j)** la potencia de salida promedio (o ca) $P_{o(ca)}$, **(k)** la potencia de salida de cd $P_{o(cd)}$ y **(l)** la frecuencia f_r del voltaje de rizo de la salida.

SOLUCIÓN El voltaje rms del primario del transformador es V_p = 120 V. De acuerdo con la ecuación (3.12), el voltaje rms del secundario del transformador es $V_s = V_p/n = 120/10 = 12$ V. El voltaje pico del secundario es

$$V_m = \sqrt{2} \times 12 = 16.97 \text{ V}$$

(a) De la ecuación (3.20),

$$V_{o(cd)} = 0.636V_m = 0.636 \times 16.97 = 10.8 \text{ V}$$

(b) De la ecuación (3.21),

$$I_{o(cd)} = V_{o(cd)}/R_L = 10.8/5 = 2.16 \text{ A}$$

(c) De la ecuación (3.22),

$$V_{o(rms)} = 0.707V_m = 0.707 \times 16.97 = 12 \text{ V}$$

www.elsolucionario.net

(**d**) De la ecuación (3.23),

$$I_{o(rms)} = V_{o(rms)}/R_L = 12/5 = 2.4 \text{ A}$$

(**e**) De la ecuación (3.26), FR = 0.483, o 48.3%.

(**f**) De la ecuación (3.25),

$$V_{r(rms)} = \text{FR} \times V_{o(cd)} = 0.483 \times 10.8 = 5.22 \text{ V}$$

(**g**) La corriente de carga fluye por uno de los diodos de la parte superior (D_1 o D_3), por la carga y luego por uno de los diodos inferiores (D_2 o D_4). Por lo tanto, fluye la misma corriente por dos diodos, los cuales conducen. La corriente promedio del diodo $I_{D(prom)}$ será la mitad de la corriente de carga, es decir, $I_{D(prom)} = I_{o(cd)}/2 = 2.16/2 = 1.08$ A.

(**h**) La corriente rms del diodo $I_{D(rms)}$ será $1/\sqrt{2}$ veces la corriente rms de carga. Es decir, $I_{D(rms)} = I_{o(rms)}/\sqrt{2} = 2.4/\sqrt{2} = 1.7$ A.

(**i**) PIV = V_m = 16.97 V.

(**j**) De la ecuación (3.27),

$$P_{o(ca)} = I^2_{o(rms)} R_L = (2.4)^2 \times 5 = 28.8 \text{ W}$$

(**k**) De la ecuación (3.28),

$$P_{o(cd)} = V_{o(cd)} I_{o(cd)} = 10.8 \times 2.16 = 23.33 \text{ W}$$

(**l**) $f_r = 2f = 2 \times 60 = 120$ Hz.

▶ **NOTA:** Los resultados de los ejemplos 3.4 y 3.6 son idénticos, excepto en que el PIV de un rectificador con puente es PIV = V_m = 16.97 V, mientras que el de un rectificador con derivación central es PIV = $2V_m$ = 33.94 V, para el mismo $V_{o(cd)}$ = 10.8 V. Como hay cuatro diodos, las corrientes de los diodos de este ejemplo son diferentes a las del ejemplo 3.4.

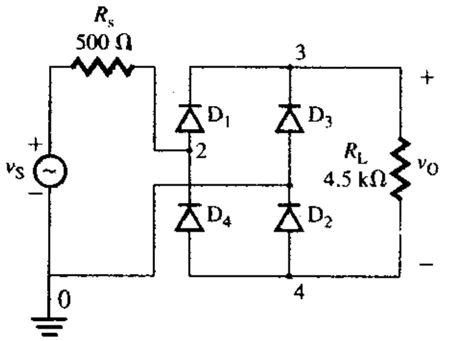
EJEMPLO 3.7 ▶ **Característica de transferencia (la salida en función de la entrada) de un rectificador monofásico con puente** En la figura 3.9 se ilustra un rectificador monofásico con puente. La resistencia de carga R_L es de 4.5 kΩ. La resistencia de la fuente R_s es de 500 Ω.

(a) Determinar la característica de transferencia (v_O en función de v_S) del rectificador.

(b) Usar PSpice/SPICE para trazar la gráfica de la característica de transferencia con $v_S = -10$ V a 10 V. Use los parámetros de modelo del diodo D1N4148:

```
IS=2.682N CJO=4P M=.3333 VJ=.5 BV=100 IBV=100U TT=11.54N
```

FIGURA 3.9 Circuito rectificador monofásico con puente para simulación con PSpice



SOLUCIÓN (**a**) $R_L = 4.5$ kΩ y $R_S = 500$ Ω. Cuando el voltaje de entrada v_S es positivo, sólo los diodos D_1 y D_2 conducen. El voltaje de salida v_O se obtiene aplicando la regla del divisor de voltaje, es decir,

$$v_O = v_S R_L/(R_L + R_s) = v_S(4.5 \text{ k}\Omega)/(4.5 \text{ k}\Omega + 500) = 0.9 v_S \quad \text{para } v_S > 0$$

www.elsolucionario.net

Si el voltaje de entrada v_S es negativo, sólo los diodos D_3 y D_4 conducen. El voltaje de salida v_O se obtiene de

$$v_O = -v_S R_L/(R_L + R_s) = -v_S(4.5\ \text{k}\Omega)/(4.5\ \text{k}\Omega + 500) = -0.9 v_S \quad \textbf{para } v_S < 0$$

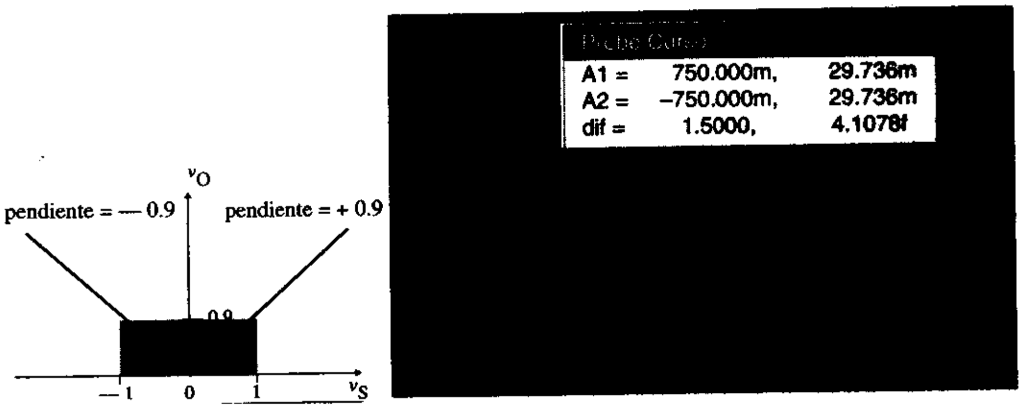
La característica de transferencia se muestra en la figura 3.10(a).

(b) El listado del archivo del circuito se muestra a continuación.

```
Ejemplo 3.7 Rectificador monofásico con puente
VS   1   0   DC    5V        ; voltaje de cd de 5 V
RS   1   2   500
RL   3   4   4.5K
D1   2   3   D1N4148         ; Modelo del diodo D1N4148
D2   4   0   D1N4148
D3   0   3   D1N4148
D4   4   2   D1N4148
.MODEL D1N4148 D(IS=2.682N CJO=4P M=.3333 VJ=.5 BV=100
+    IBV=100U TT=11.54N)     ; Parámetros del modelo de diodo
.DC VS -10V 10V 0.1V         ; barrido de cd desde -10 V hasta 10 V
.PROBE                       ; Posprocesador gráfico
.END
```

En la figura 3.10(b) se muestra la gráfica generada por PSpice de v_O en función de v_S. La zona muerta alrededor de 0 V (entre 0.75 V y – 0.75 V) se debe a las caídas de voltaje a través de los diodos. La característica debe ser simétrica.

FIGURA 3.10 Característica de transferencia del ejemplo 3.7



(a) (b)

EJEMPLO 3.8 ▸ **Aplicación de un rectificador monofásico con puente como vóltmetro de ca** El vóltmetro de ca se construye con un cuadro móvil de cd y un rectificador con puente, como se muestra en la figura 3.11(a). La resistencia del cuadro es $R_m = 100\ \Omega$ con una corriente promedio de $I_m = 100$ mA para lograr una deflexión de escala completa. La resistencia limitadora de la corriente es $R_s = 1\ \text{k}\Omega$.

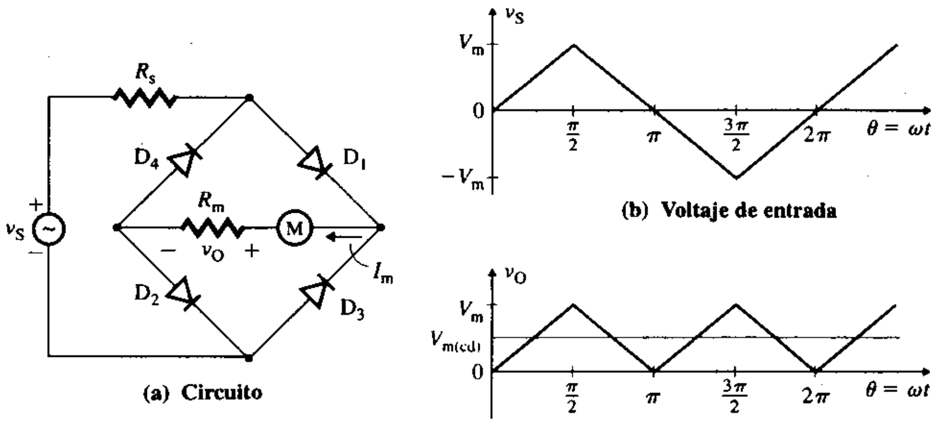
(a) Determinar el valor rms del voltaje de entrada de ca V_s que produce una deflexión de escala completa, si el voltaje de entrada v_S es senoidal.

(b) Si se utiliza este cuadro para medir el valor rms de un voltaje de entrada con forma de onda triangular, como el que se muestra en la figura 3.11(b), calcular el factor de corrección K que necesita aplicarse a la lectura del medidor.

SOLUCIÓN $R_m = 100\ \Omega$, $R_s = 1\ \text{k}\Omega$ e $I_m = 100$ mA.

www.elsolucionario.net

FIGURA 3.11 Vóltmetro de ca



(a) El valor pico V_m de un voltaje senoidal está relacionado con su valor rms V_s por $V_m = \sqrt{2}V_s$. El voltaje promedio del medidor $V_{m(cd)}$ se calcula aplicando la regla del divisor de voltaje entre las resistencias R_s y R_m.

$$V_{m(cd)} = \frac{R_m}{R_s + R_m} V_{o(cd)}$$

Con el $V_{o(cd)} = 2V_m/\pi$ de la ecuación (3.20), la corriente promedio del medidor $I_{m(cd)}$ es

$$I_{m(cd)} = \frac{V_{o(cd)}}{R_s + R_m} = \frac{1}{R_s + R_m} \times \frac{2V_m}{\pi} = \frac{2\sqrt{2}V_s}{\pi(R_s + R_m)} \tag{3.31}$$

La lectura θ_1 del medidor, que es proporcional a la corriente promedio del medidor $I_{m(cd)}$, da el voltaje rms de entrada, es decir,

$$\theta_1 = K_1 I_{m(cd)} = V_s \tag{3.32}$$

donde K_1 es el factor de escala del medidor. Sustituyendo $I_{m(cd)}$ de la ecuación (3.31), se obtiene K_1:

$$K_1 \frac{2\sqrt{2}V_s}{\pi(R_s + R_m)} = V_s$$

de donde el valor de la constante K_1 es

$$K_1 = \frac{\pi(R_s + R_m)}{2\sqrt{2}} \tag{3.33}$$

$$= \frac{\pi(1 \times 10^3 + 100)}{2\sqrt{2}} = 1221.8 \text{ V/A}$$

Por tanto, con la ecuación (3.32) puede calcularse el voltaje rms V_s de la entrada que produce la deflexión de escala completa. Es decir,

$$V_s = K_1 I_{m(cd)} = 1221.8 \times 100 \times 10^{-3} = 122.2 \text{ V}$$

(b) Si se aplica una forma de onda triangular v_S con un valor pico V_m al rectificador con puente, el voltaje de salida v_O es el que se muestra en la figura 3.11(c). El voltaje rms de entrada V_s del voltaje triangular puede calcularse con la siguiente expresión

$$V_s = \left[\frac{4}{2\pi}\int_0^{\pi/2}\left(\frac{V_m}{\pi/2}\,\theta\right)^2 d\theta\right]^{1/2} = \frac{V_m}{\sqrt{3}} \quad \text{(después se realiza la integración)} \tag{3.34}$$

El voltaje de salida promedio $V_{o(cd)}$ es

$$V_{o(cd)} = \frac{4}{2\pi}\int_0^{\pi/2} \frac{V_m}{\pi/2}\, d\theta = \frac{V_m}{2} \tag{3.35}$$

www.elsolucionario.net

Sustituyendo $V_{o(cd)} = V_m/2$, la corriente promedio del medidor $I_{m(cd)}$ es

$$I_{m(cd)} = \frac{V_{o(cd)}}{R_s + R_m} = \frac{V_m/2}{R_s + R_m} = \frac{V_m}{2(R_s + R_m)} \tag{3.36}$$

La lectura θ_1 del medidor debe ser una medida de voltaje rms de entrada. Sustituyendo K_1 de la ecuación (3.33) e $I_{m(cd)}$ de la ecuación (3.36), se obtiene

$$\theta_1 = K_1 I_{m(cd)} = \frac{\pi(R_s + R_m)}{2\sqrt{2}} \times \frac{V_m}{2(R_s + R_m)} = \frac{\pi V_m}{4\sqrt{2}} \tag{3.37}$$

pero la ecuación (3.34) indica que el valor rms es $V_s = V_m/\sqrt{3}$. Si K es el factor de corrección, entonces

$$V_s = K\theta_1 = \frac{V_m}{\sqrt{3}}$$

la que, después de la sustitución de θ_1 en la ecuación (3.37), da el valor del factor de corrección K como

$$K = \frac{V_m}{\sqrt{3}\theta_1} = \frac{V_m}{\sqrt{3}} \times \frac{4\sqrt{2}}{\pi V_m} = \frac{4\sqrt{2}}{\pi\sqrt{3}} = 1.0396 \tag{3.38}$$

Por consiguiente, en el medidor se leerá KV_s (como onda senoidal) $= 1.0396 \times 122.2 = 127.04$ V, con una deflexión de escala completa con la forma de onda triangular.

ASPECTOS PRINCIPALES DE LA SECCIÓN 3.2

- Los diodos pueden usarse como rectificadores; es decir, para convertir voltaje de ca en voltaje de cd.
- El voltaje de salida de un rectificador tiene contenido armónico, el cual se mide mediante el factor armónico FR.
- El rectificador de media onda tiene más contenido armónico que uno de onda completa. No obstante, es simple y por lo general se utiliza para salidas de baja potencia del orden de los 10 W. El rectificador con derivación central y el rectificador con puente por lo común se utilizan para salidas del orden de los 100 W y 1 kW, respectivamente.
- En forma general, se utiliza un transformador de entrada para aislar la carga de la fuente y también para elevar o reducir el voltaje.

3.3 *Filtros de salida para rectificadores*

En las ecuaciones (3.14) y (3.30) el voltaje de salida del rectificador tiene un componente de cd (V_m/π o $2V_m/\pi$) y otros componentes cosenoidales de varias frecuencias. Las magnitudes de los componentes cosenoidales se llaman *armónicos*. Idealmente, la salida debe ser cd pura; estos armónicos son indeseables. Es común utilizar filtros para alisar el voltaje de salida. Como la alimentación de entrada a estos filtros es de cd, se conocen como *filtros de cd*. Por lo general se emplean tres tipos de filtros de cd: filtros L, filtros C y filtros LC. En general, los filtros L y LC se utilizan en aplicaciones de alta potencia, como las fuentes de alimentación de cd. En circuitos integrados, casi siempre se utilizan filtros C.

Filtros L

El inductor, que es un elemento que almacena energía, trata de mantener una corriente constante a través de la carga, de modo que la variación del voltaje de salida sea baja. Supóngase que se conecta un inductor de resistencia interna cero en serie con la resistencia de carga R_L de un rectificador con puente. En la figura 3.12(a) se muestra este circuito. A las frecuencias de rizo, la inductancia ofrece una alta impedancia y el rizo de la corriente de carga se reduce. Los circuitos equivalentes de los componentes de cd y armónicos se muestran en las figuras 3.12(b) y 3.12(c), respectivamente. La impedancia de carga está dada por

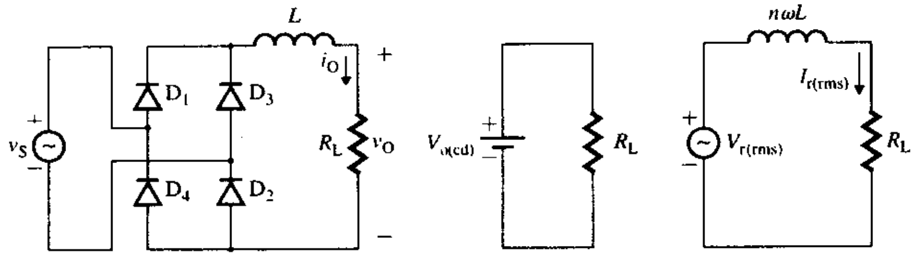
$$Z = R_L + j(n\omega L) = \sqrt{R_L^2 + (n\omega L)^2}\,\angle\phi_n \tag{3.39}$$

donde

$$\phi_n = \tan^{-1}(n\omega L/R_L) \tag{3.40}$$

www.elsolucionario.net

FIGURA 3.12
Rectificador monofásico de puente con filtro L



(a) Circuito (b) Circuito de cd (c) Circuito de ca

Si se dividen los componentes del voltaje de salida v_O de la ecuación (3.30), que dependen de la frecuencia, entre la impedancia Z de la ecuación (3.39), se obtiene la corriente instantánea de carga i_O:

$$i_O(t) = I_{o(cd)} - \frac{4V_m}{\pi} \sum_{n=2,4,6} \frac{1}{(n-1)(n+1)} \frac{\cos n\omega t - \phi_n}{\sqrt{R_L^2 + (n\omega L)^2}} \tag{3.41}$$

donde $I_{o(cd)}$ se obtiene dividiendo $V_{o(cd)}$ entre la resistencia de carga R_L, es decir,

$$I_{o(cd)} = \frac{V_{o(cd)}}{R_L} = \frac{2V_m}{\pi R_L}$$

Considérense sólo los dos primeros componentes armónicos, e ignórense los de mayor orden. Sean $I_{o2(rms)}$ e $I_{o4(rms)}$ las corrientes rms del segundo y cuarto componentes armónicos, respectivamente. Como estas corrientes son valores rms, la corriente rms de rizo resultante $I_{r(rms)}$ se calcula con la suma de los valores cuadráticos medios de $I_{o2(rms)}$ e $I_{o4(rms)}$. Es decir,

$$I_{r(rms)}^2 = I_{o2(rms)}^2 + I_{o4(rms)}^2 \tag{3.42}$$

Con esta relación y dividiendo los valores pico de la ecuación (3.41) entre $\sqrt{2}$ para convertirlos en valores rms, se obtiene la corriente rms de rizo $I_{r(rms)}$ con la ecuación (3.42):

$$I_{r(rms)}^2 = \frac{1}{2}\left[\frac{4V_m}{\pi[R_L^2 + (2\omega L)^2]^{1/2}} \times \frac{1}{3}\right]^2 + \frac{1}{2}\left[\frac{4V_m}{\pi[R_L^2 + (4\omega L)^2]^{1/2}} \times \frac{1}{15}\right]^2 + \cdots \tag{3.43}$$

EJEMPLO 3.9 ▶ **Diseño de un filtro L de salida** El rectificador monofásico con puente de la figura 3.12(a) es alimentado directamente por una fuente de 120 V a 60 Hz, con un transformador de entrada 10:1. El voltaje de salida promedio es $V_{o(cd)} = 9$ V. La resistencia de carga es $R_L = 500\ \Omega$.

(a) Diseñar un filtro L, de modo que la corriente rms de rizo $I_{r(rms)}$ se limite a menos del 5% de $I_{o(cd)}$. Supóngase que el segundo armónico $I_{o2(rms)}$ es el dominante, y que los efectos de los armónicos de mayor orden son insignificantes.

(b) Usar PSpice/SPICE para verificar el diseño con una gráfica de la corriente de salida. Usar los parámetros preestablecidos del diodo.

SOLUCIÓN **(a)** Como $V_m = \sqrt{2}V_S\ \sqrt{2} \times 12 = 17$ V,

$$I_{o(cd)} = V_{o(cd)}/R_L = 9/500 = 0.9 \text{ mA}$$

$$I_{r(rms)} = 5\% \text{ de } I_{o(cd)} = 0.05 \times 0.9 \text{ mA} = 1.3 \text{ mA}$$

Supóngase que la corriente de rizo es aproximadamente senoidal. Entonces, la corriente de rizo pico es $\sqrt{2}$ veces el valor de $I_{r(rms)}$. Es decir,

$$I_{m(pico)} = \sqrt{2} \times I_{r(ms)} = \sqrt{2} \times 0.9 \text{ mA} = 1.3 \text{ mA}$$

www.elsolucionario.net

La corriente de rizo pico a pico $I_{r(pp)}$ es dos veces el valor de $I_{r(pico)}$. Por tanto,

$$I_{r(pp)} = 2 \times I_{r(pico)} = 2 \times 1.3 \text{ mA} = 2.6 \text{ mA}$$

Considérese sólo el armónico de orden más bajo; es decir, $n = 2$. La ecuación (3.43) da

$$I_{r(rms)} \approx I_{o2(rms)} = \frac{4V_m}{\sqrt{2}\pi[R_L^2 + (2\omega L)^2]^{1/2}} \times \frac{1}{3}$$

El factor de rizo FR_i de la corriente de salida está dado por

$$FR_i = \frac{I_{r(rms)}}{I_{o(cd)}} \approx \frac{I_{o2(rms)}}{I_{o(cd)}} = \frac{4V_m}{\sqrt{2}\pi[R_L^2 + (2\omega L)^2]^{1/2}} \times \frac{1}{3} \times \frac{\pi R_L}{2V_m} \tag{3.44}$$

$$= \frac{4/(\sqrt{2} \times 3 \times 2)}{1 + (2\omega L/R_L)^2} = \frac{0.4714}{1 + (2\omega L/R_L)^2}$$

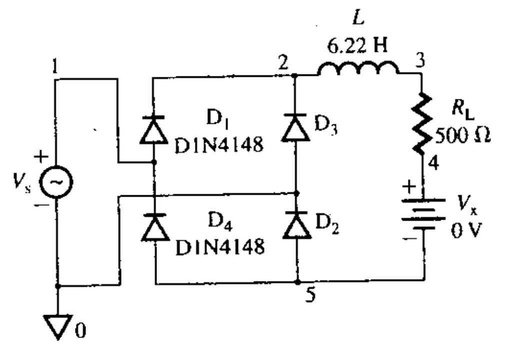
la cual se resuelve para determinar el valor de L con los valores conocidos de $R_L = 500\ \Omega$, $f = 60$ Hz y $FR_i \leq 5\% = 0.05$, esto es,

$$\frac{0.4714}{\sqrt{1 + (2\omega L/R_L)^2}} = 0.05$$

$$0.4714^2 = (0.05)^2 \times [1 + (2 \times 2 \times 60 \times \pi L/500)^2]$$

$$L = 6.22 \text{ H}$$

FIGURA 3.13 Circuito rectificador de puente con filtro L para simulación con PSpice



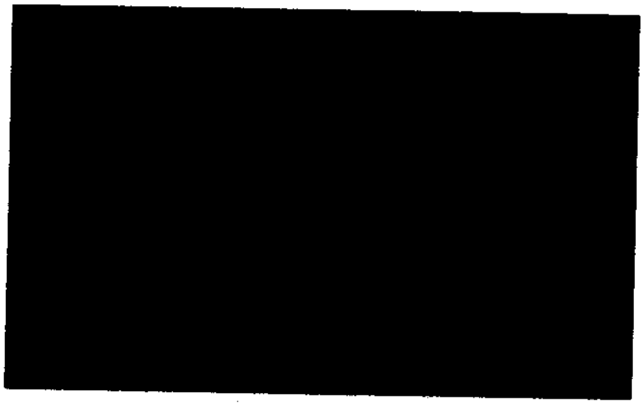
(b) En la figura (3.13) se muestra el circuito rectificador con puente con un filtro L para la simulación con PSpice. Este último permite determinar la corriente que pasa por los resistores, I(RL). No es necesario disponer de una fuente de voltaje ficticia VX = 0V. A continuación se muestra el listado del archivo del circuito usando diodos ideales.

```
Ejemplo 3.9 Rectificador de puente A con un filtro L
VM    1    0    SIN (0V 17V 60HZ)      ; Voltaje pico Vm = 17 V
L     2    3    6.22
RL    3    4    500
VX    4    5    DC   0V                ; Mide la corriente de carga
D1    1    2    DMOD                   ; Modelo del diodo DMOD
D2    5    0    DMOD
D3    0    2    DMOD
D4    5    1    DMOD
.MODEL DMOD D                          ; Parámetros preestablecidos del modelo de diodo
.TRAN 10U 80MS                         ; Análisis transitorio
.FOUR 60HZ I (VX)                      ; Análisis de Fourier de la corriente de carga
.PROBE                                 ; Posprocesador gráfico
.END
```

www.elsolucionario.net

La gráfica producida por PSpice de la corriente de carga i_O, mostrada en la figura 3.14, da la corriente de rizo pico a pico como $I_{r(pp)} = 19.546 - 16.808 = 2.738$ mA, comparada con el valor calculado de $I_{r(pp)} = 26$ mA. La diferencia entre los valores es el resultado de ignorar los armónicos de mayor orden al determinar el valor de L, y también al hecho de que PSpice utiliza diodos reales en lugar de ideales con resistencia cero en condiciones de polarización directa. Con diodos ideales, PSpice daría 2.88 mA. La corriente de cd obtenida con PSpice es $I_{o(cd)} \approx (19.546 + 16.808)/2 = 18.18$ mA, que es cercano a el valor calculado de 18 mA. Esto se debe a que no se incluyó el efecto del inductor L.

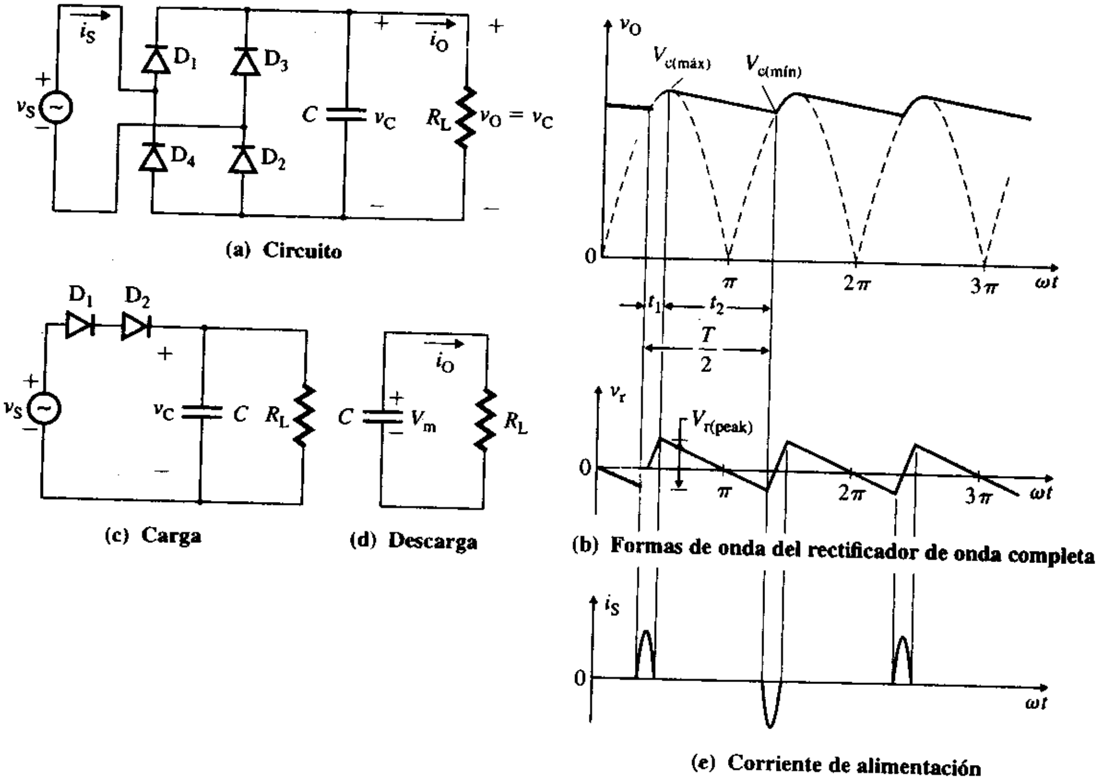
FIGURA 3.14 Gráfica generada por PSpice para el ejemplo 3.9



Filtros C

El capacitor también es un elemento que almacena energía; trata de mantener un voltaje constante, con lo que se evita cualquier cambio del voltaje a través de la carga. Puede conectarse un capacitor C a través de la carga para mantener un voltaje de salida continuo v_O, como se representa en la figura 3.15(a). En condiciones estables, el capacitor tendrá un vol-

FIGURA 3.15 Rectificador de puente con filtro C



www.elsolucionario.net

taje finito. Cuando la magnitud del voltaje de alimentación instantáneo v_S sea mayor que la del voltaje instantáneo del capacitor v_C, los diodos (D_1 y D_2, o D_3 y D_4) conducen, y el capacitor se carga con la fuente. Sin embargo, si la magnitud del voltaje v_S se reduce por debajo de la del voltaje instantáneo del capacitor v_C, los diodos (D_1 y D_2, o D_3 y D_4) se polarizan a la inversa y el capacitor C se descarga a través de la resistencia de carga R_L. El voltaje del capacitor v_C varía entre un valor mínimo $V_{c(mín)}$ y un valor máximo $V_{c(máx)}$. Las formas de onda del voltaje de salida v_O y del voltaje de rizo v_r se ilustran en la figura 3.15(b). Si f es la frecuencia de la fuente, el periodo del voltaje de entrada es $T = 1/f$.

Para un rectificador monofásico de media onda, el periodo del voltaje de rizo de salida es el periodo T del voltaje de alimentación. Sin embargo, para un rectificador monofásico de onda completa, el periodo del voltaje de rizo de salida es $T/2$. Para deducir una expresión explícita para el factor de rizo FR del voltaje de salida, supóngase lo siguiente:

- t_1 es el tiempo de carga del capacitor C.
- t_2 es el tiempo de descarga del capacitor C.
- $t_1 + t_2 = \begin{cases} T/2 & \text{para un rectificador de onda completa} \\ T & \text{para un rectificador de media onda} \end{cases}$
- El tiempo de carga t_1 es muy pequeño comparado con el tiempo de descarga t_2. Es decir, en general, $t_2 >> t_1$, y más específicamente,

$$\begin{aligned} t_2 &= T/2 - t_1 \approx T/2 && \text{para un rectificador de onda completa} \\ t_2 &\approx T && \text{para un rectificador de media onda} \end{aligned}$$

El circuito equivalente durante la carga se muestra en la figura 3.15(c). El capacitor se carga casi en forma instantánea al voltaje de alimentación v_S. El capacitor C se carga aproximadamente al voltaje de alimentación pico V_m, de modo que $v_C(t = t_1) = V_m$. En la figura 3.15(d) se muestra el circuito equivalente durante la descarga. El capacitor se descarga de manera exponencial a través de R_L. Cuando uno de los pares de diodos conduce, el capacitor C consume un pulso de la corriente de carga de la fuente de ca, como se muestra en la figura 3.15(e). Por consiguiente, el rectificador genera corrientes armónicas en la fuente de ca. Para aplicaciones de alta potencia, es común requerir un filtro de entrada para reducir la cantidad de inyección de armónicos en la fuente de ca. Por lo tanto, se utiliza el rectificador con un filtro C sólo para aplicaciones de baja potencia.

Si se redefine el origen del tiempo ($t = 0$) como el inicio del intervalo 1, la corriente de descarga puede obtenerse de

$$\frac{1}{C}\int i_O\,dt - v_C(t = 0) + R_L i_O = 0$$

la que, con la condición inicial de $v_C(t = t_1) = V_m$, da

$$i_O = \frac{V_m}{R_L}\,e^{-(t-t_1)/R_LC} \quad \text{para } t_1 \le t \le (t_1 + t_2)$$

El voltaje de salida instantáneo v_O (o de capacitor) durante el periodo de descarga puede obtenerse de

$$v_O(t) = R_L i_O = V_m e^{-(t-t_1)/R_LC} \tag{3.45}$$

El voltaje de rizo pico a pico $V_{r(pp)}$ es

$$\begin{aligned} V_{r(pp)} &= v_O(t = t_1) - v_O(t = t_1 + t_2) = V_m - V_m e^{-t_2/R_LC} \\ &= V_m(1 - e^{-t_2/R_LC}) \end{aligned} \tag{3.46}$$

www.elsolucionario.net

Puesto que $e^{-x} \approx 1-x$, la ecuación (3.46) puede simplificarse de la siguiente manera

$$V_{r(pp)} = \begin{cases} V_m\left(1 - 1 + \dfrac{t_2}{R_L C}\right) = \dfrac{V_m t_2}{R_L C} = \dfrac{V_m}{2fR_L C} & \text{para un rectificador de onda completa} \quad (3.47) \\ \dfrac{V_m}{fR_L C} & \text{para un rectificador de media onda} \quad (3.48) \end{cases}$$

Por consiguiente, el voltaje de salida promedio $V_{o(cd)}$ es

$$V_{o(cd)} = \begin{cases} V_m - \dfrac{V_{r(pp)}}{2} = V_m - \dfrac{V_m}{4fR_L C} = \dfrac{V_m(4fR_L C - 1)}{4fR_L C} & \text{para un rectificador de onda completa} \quad (3.49) \\ V_m - \dfrac{V_m}{2fR_L C} = \dfrac{V_m(2fR_L C - 1)}{2fR_L C} & \text{para un rectificador de media onda} \quad (3.50) \end{cases}$$

Supóngase que el voltaje de rizo es aproximadamente una onda senoidal. En este caso, el voltaje rms de rizo $V_{r(rms)}$ del voltaje de salida se calcula dividiendo el voltaje de rizo pico entre $\sqrt{2}$:

$$V_{r(rms)} = \begin{cases} \dfrac{V_{r(pp)}}{2\sqrt{2}} = \dfrac{V_m}{4\sqrt{2}fR_L C} & \text{para un rectificador de onda completa} \quad (3.51) \\ \dfrac{V_m}{2\sqrt{2}fR_L C} & \text{para un rectificador de media onda} \quad (3.52) \end{cases}$$

El factor de rizo FR del voltaje de salida se calcula de la siguiente manera:

$$\text{FR} = \frac{V_{r(rms)}}{V_{o(cd)}} = \frac{V_m}{4\sqrt{2}fR_L C} \times \frac{4fR_L C}{V_m(4fR_L C - 1)} = \frac{1}{\sqrt{2}(4fR_L C - 1)}$$

$$= \begin{cases} \dfrac{1}{\sqrt{2}(4fR_L C - 1)} & \text{para un rectificador de onda completa} \quad (3.53) \\ \dfrac{1}{\sqrt{2}(2fR_L C - 1)} & \text{para un rectificador de media onda} \quad (3.54) \end{cases}$$

EJEMPLO 3.10 D

Diseño de un filtro C de salida El rectificador monofásico con puente de onda completa de la figura 3.15(a) es alimentado en forma directa por una fuente de 120 V a 60 Hz, con un transformador de entrada 10:1. El voltaje de salida promedio es $V_{o(cd)}$ = 15 V. La resistencia de carga es R_L = 500 Ω.

(a) Diseñar un filtro C, de modo que el voltaje rms de rizo $V_{r(rms)}$ quede dentro del 5% de $V_{o(cd)}$.

(b) Con el valor de C determinado en el inciso (a), calcular el voltaje de salida real $V_{o(cd)}$ y el voltaje del capacitor, si se desconecta la resistencia de carga R_L.

(c) Verificar el diseño con PSpice, trazando la gráfica del voltaje de salida instantáneo v_O. Utilice los parámetros preestablecidos del diodo.

SOLUCIÓN

(a) $V_m = \sqrt{2}V_s = \sqrt{2} \times 12 = 17$ V, y RF = 5% = 0.05.

$V_{r(rms)} = 5\%$ de $V_{o(cd)} = 0.05 \times 15 = 0.75$ V

Supóngase que el voltaje de rizo es aproximadamente senoidal. En tal caso, el voltaje de rizo pico es

$$V_{r(pico)} = \sqrt{2} \times V_{r(rms)} = \sqrt{2} \times 0.75 = 1.06$$

El voltaje de rizo pico a pico $V_{r(pp)}$ es

$$V_{r(pp)} = 2 \times V_{r(pico)} = 2 \times 1.06 = 2.12 \text{ V}$$

www.elsolucionario.net

A partir de la ecuación (3.53), se obtiene el factor de rizo FR del voltaje de salida de un rectificador de onda completa:

$$FR = \frac{1}{\sqrt{2(4fR_L C - 1)}}$$

de la que se despeja C para dar

$$C = \frac{1}{4fR_L}\left[1 + \frac{1}{\sqrt{2}RF}\right] = \frac{1}{4 \times 60 \times 500}\left[1 + \frac{1}{\sqrt{2} \times 0.05}\right] = 126.2\ \mu F$$

(b) A partir de la ecuación (3.49), se obtiene el voltaje de carga promedio $V_{o(cd)}$ como

$$V_{o(cd)} = 17 - \frac{17}{4 \times 60 \times 500 \times 126.2 \times 10^{-6}} = 17 - 1.12 - 15.88\ V$$

Si se desconecta la resistencia de carga R_L, el capacitor se carga al voltaje de entrada pico V_m. Por consiguiente, el voltaje de salida promedio sin carga es

$$V_{o(sin\ carga)} = V_m = 17\ V$$

Si se conecta la carga, el voltaje de salida promedio $V_{o(cd)}$ cambia de 17 V a 15.88 V. Por lo general este cambio de voltaje se especifica por medio de un factor conocido como *regulación de voltaje*, el cual se define como

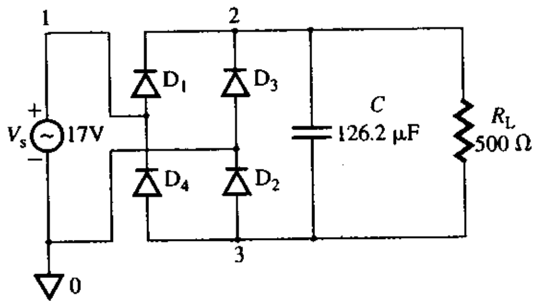
$$\text{Regulación del voltaje} = \frac{V_{o(sin\ carga)} - V_{o(sin\ carga)}}{V_{o(carga)}} = \frac{V_{o(carga)} - V_{o(cd)}}{V_{o(cd)}} \qquad (3.55)$$

$$= (17 - 15.88)/15.88 = 7.05\%$$

(c) En la figura 3.16 se ilustra el circuito rectificador monofásico de puente con un filtro C para la simulación con PSpice. El listado del archivo del circuito es el siguiente.

```
Ejemplo 3.10 Rectificador de puente con un filtro C
VS    1    0    SIN (0V 17V 60HZ)      ; Voltaje pico  17 V
C     2    3    126.2UF
RL    2    3    500
D1    1    2    DMOD                   ; Modelo del diodo DMOD
D2    3    0    DMOD
D3    0    2    DMOD
D4    3    1    DMOD
.MODEL  DMOD  D                        ; Parámetros preestablecidos del modelo de diodo
.TRAN  20U  60MS                       ; Análisis transitorio
.FOUR  60HZ  V(2,3)                    ; Análisis de Fourier del voltaje de salida
.PROBE                                 ; Posprocesador gráfico
.END
```

FIGURA 3.16 Circuito rectificador monofásico de puente con filtro C para simulación con PSpice



La gráfica de v_O generada por PSpice, mostrada en la figura 3.17 (que se obtuvo con el modelo de PSpice del diodo 1N4148), da el voltaje de rizo pico a pico como $V_{r(pp)} = 1.46$ V (1.25 V con diodos ideales), comparado con el valor calculado de 2.12 V. El voltaje de salida promedio es $V_{o(cd)} =$

www.elsolucionario.net

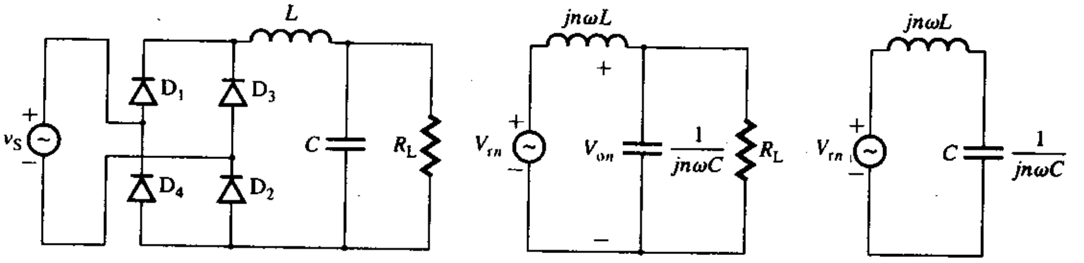
$= (15.29 + 13.83)/2 = 14.56$ V. El error se debe al hecho de ignorar las caídas de voltaje de los diodos en los cálculos manuales. El valor de v_O alcanza un estado estable después de un intervalo transitorio de aproximadamente 40 ms. Si se ejecuta la simulación con el modelo de diodo ideal se obtiene $V_{r(pp)} = 1.25$ V y $V_{o(cd)} = 14.9$ V. Esta diferencia se debe a la resistencia finita del modelo de diodo de PSpice durante el intervalo de carga del capacitor C.

FIGURA 3.17 Gráfica producida por PSpice para el voltaje de salida del ejemplo 3.10

Filtros LC

El filtro LC, que se opone a cualquier cambio de voltaje o de corriente, reduce los armónicos con más eficiencia que un filtro L o un filtro C. En la figura 3.18(a) se representa un rectificador con un filtro LC, y en la 3.18(b), el circuito equivalente para armónicos.

FIGURA 3.18 Rectificador con filtro LC



(a) Circuito (b) Circuito equivalente de ca (c) Circuito aproximado

Para facilitar el paso del n-ésimo armónico de la corriente de rizo a través del capacitor C, y no a través de la resistencia de carga R_L, la impedancia de carga Z_L $(=R_L)$ tiene que ser mayor que la del capacitor, es decir,

$$R_L >> 1/(n\omega C)$$

Por lo general, esta condición se satisface con una razón de 1:10, por lo que,

$$R_L = \frac{10}{n\omega C}$$

Bajo esta condición, R_L se puede ignorar, y el efecto de la resistencia de carga R_L es insignificante. Por tanto, la figura 3.18(b) se reduce a la figura 3.18(c). Con la regla del divisor de voltaje se calcula el valor rms del n-ésimo componente armónico del voltaje, que aparece en la salida, de la siguiente manera

$$V_{rn(rms)} = \left| \frac{-j/(n\omega C)}{(j\omega L) - j/(n\omega C)} \right| V_{on(rms)} = \frac{1}{|1 - (n\omega)^2 LC|} V_{on(rms)} \quad (3.57)$$

www.elsolucionario.net

donde $V_{on(rms)}$ es el voltaje rms n-ésimo armónico de las ecuaciones (3.14) o (3.30). Si se ignoran los armónicos de mayor orden y el segundo armónico llega a ser el dominante, $V_{o2(rms)}$ se transforma en el voltaje de rizo de salida, y la ecuación (3.57) se escribe como

$$V_{r(rms)} = V_{r2(rms)} = \frac{1}{|1 - (n\omega)^2 LC|} V_{o2(rms)} \tag{3.58}$$

Con el valor de C de la ecuación (3.56) se calcula el valor de L para un valor especificado de $V_{r(rms)}$.

EJEMPLO 3.11 ▸ **D**

Diseño de un filtro LC de salida El rectificador monofásico con puente de la figura 3.18(a) es alimentado directamente por una fuente de 120 V a 60 Hz, con un transformador de entrada 10:1. La resistencia de carga es $R_L = 500\ \Omega$.

(a) Diseñar un filtro LC, de modo que el voltaje rms de rizo $V_{r(rms)}$ esté dentro del 5% de $V_{o(cd)}$.

(b) Verificar el diseño con PSpice/SPICE, trazando la gráfica del voltaje de salida instantáneo v_O. Utilice los parámetros preestablecidos del diodo.

SOLUCIÓN

(a) $f = 60$ Hz, $\omega = 2\pi f = 377$ rad/s, $R_L = 500\ \Omega$, y RF = 5% = 0.05.

$$V_m = \sqrt{2} V_s = \sqrt{2} \times 120 = 17 \text{ V}$$
$$V_{o(cd)} = 2V_m/\pi = 2 \times 17/\pi = 10.8 \text{ V}$$
$$V_{r(rms)} = 5\% \text{ de } V_{o(cd)} = 0.05 \times 10.8 = 0.54 \text{ V}$$

Suponga que el voltaje de rizo es aproximadamente senoidal. Entonces, el voltaje de rizo pico está dado por

$$V_{r(pico)} = \sqrt{2} \times V_{r(rms)} = \sqrt{2} \times 0.54 = 0.76 \text{ V}$$

El voltaje de rizo pico a pico $V_{r(pp)}$ es

$$V_{r(pp)} = 2 \times V_{r(pico)} = 2 \times 0.76 = 1.52 \text{ V}$$

Considérese sólo el armónico dominante; es decir, el segundo armónico. De acuerdo con la ecuación (3.30), el valor rms del segundo armónico es

$$V_{o2(rms)} = \frac{4V_m}{3\sqrt{2}\pi}$$

Con $n = 2$, el valor de C calculado con la ecuación (3.56) es el siguiente:

$$C = 10/(n\omega R_L) = 10/(2 \times 377 \times 500) = 26.53\ \mu\text{F}$$

Con las ecuaciones (3.58) y (3.20), se calcula el factor de rizo FR del voltaje de salida de la siguiente manera

$$\text{FR} = \frac{V_{r(rms)}}{V_{o(cd)}} = \frac{V_{o2(rms)}}{|1 - (n\omega)^2 LC|} \times \frac{\pi}{2V_m} = \frac{1}{|1 - (n\omega)^2 LC|} \times \frac{4V_m}{3\sqrt{2}\pi} \times \frac{\pi}{2V_m}$$
$$= \frac{\sqrt{2}/3}{|1 - (n\omega)^2 LC|}$$

de la cual se puede despejar L:

$$L = \frac{1}{(n\omega)^2 C}\left[\frac{\sqrt{2}}{3\text{RF}} + 1\right] = \frac{1}{(2 \times 377)^2 \times 26.53 \times 10^{-6}}\left[\frac{\sqrt{2}}{3 \times 0.05} + 1\right] = 0.69 \text{ H}$$

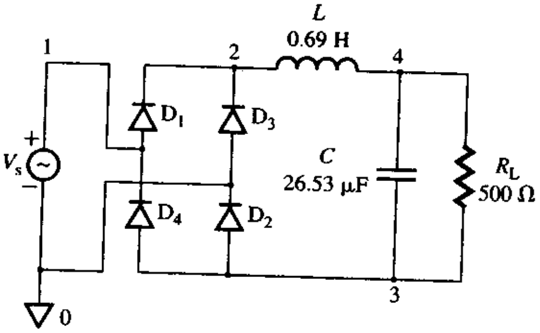
(b) En la figura 3.19 se muestra el circuito rectificador monofásico de puente con un filtro LC, para la simulación con PSpice. El listado del archivo del circuito es el siguiente:

```
Ejemplo 3.11 Rectificador de puente con un filtro LC
VS   1   0    SIN (0V 17 V 60HZ)    ; Voltaje pico de 17 V
L    2   4    0.69H
C    4   3    26.53UF
RL   4   3    500
D1   1   2    DMOD                  ; Modelo del diodo DMOD
```

www.elsolucionario.net

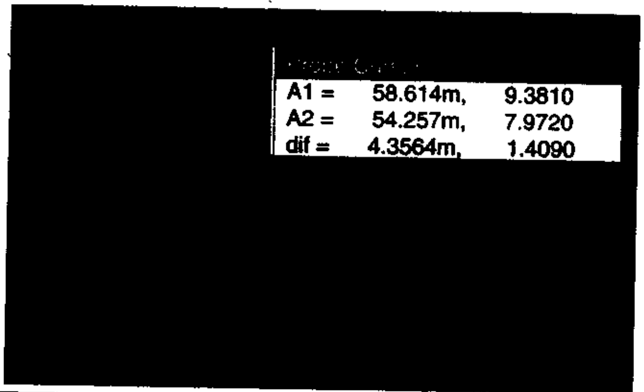

```
D2   3   0    DMOD
D3   0   2    DMOD
D4   3   1    DMOD
.MODEL DMOD D                          ; Parámetros preestablecidos del modelo de diodo
.TRAN 10U 80MS                         ; Análisis transitorio
.FOUR 120HZ V(4,3)                     ; Análisis de Fourier del voltaje de salida
.PROBE                                 ; Posprocesador gráfico
.END
```

FIGURA 3.19 Circuito rectificador monofásico de puente con filtro LC para simulación con PSpice



La gráfica v_O generada por PSpice, mostrada en la figura 3.20, da un voltaje de rizo pico a pico $V_{r(pp)} = 1.41$ V, comparado con el valor calculado de 1.52 V. Existe un error de 1.1 V, el cual surge por varios factores, como el hecho de ignorar los armónicos de mayor orden, no considerar el efecto de carga de R_L y suponer un diodo ideal con caída de voltaje cero. Por tanto, se tienen que revisar los valores del diseño hasta que se satisfagan las especificaciones deseadas.

FIGURA 3.20 Gráfica realizada por PSpice para el ejemplo 3.11



ASPECTOS PRINCIPALES DE LA SECCIÓN 3.3

- El voltaje de salida de un rectificador contiene armónicos, y por lo general se utilizan filtros para alisar los rizos.
- El filtro C conectado a través de la carga es el filtro más simple y más empleado. Mantiene un voltaje de salida de cd razonablemente constante.
- El filtro L conectado en serie con la carga trata de mantener constante la corriente de carga de cd.
- El filtro LC combina las características de los filtros C y L, por lo que es más eficaz para filtrar el contenido de rizo del voltaje de salida.

www.elsolucionario.net

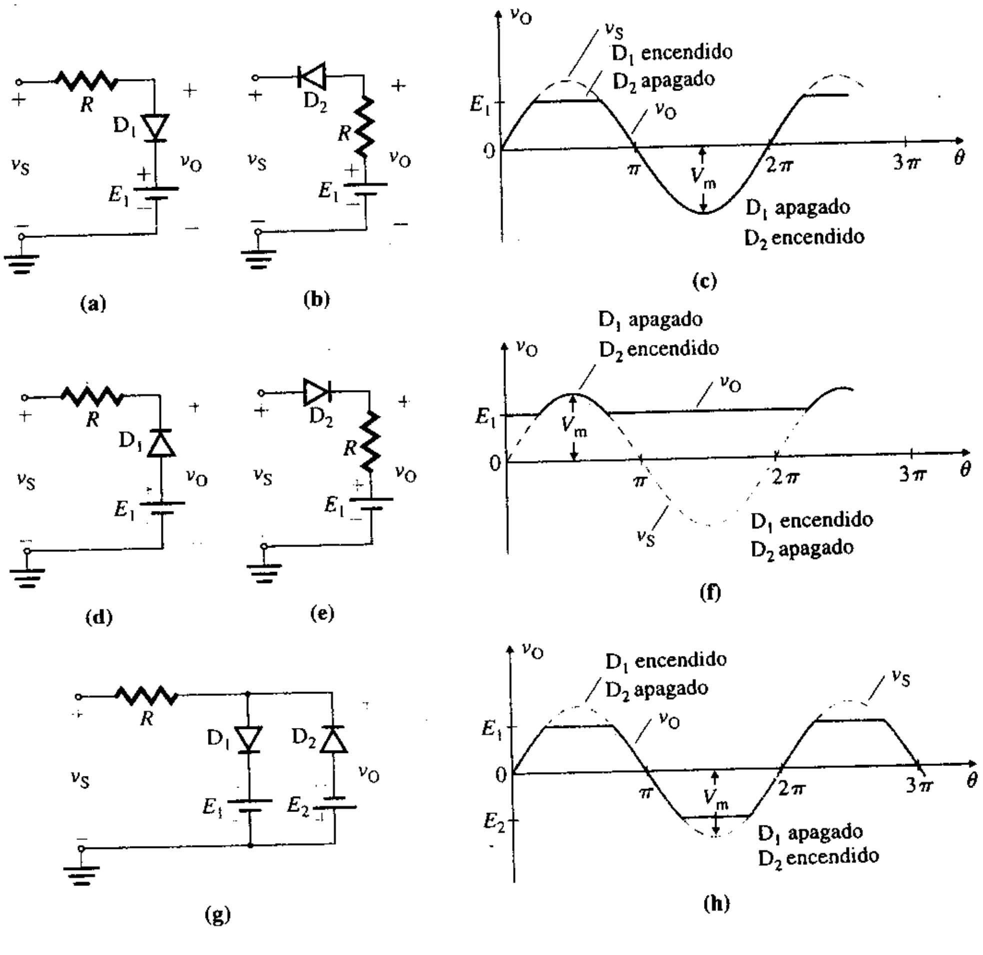
3.4 Recortadores

El recortador es un circuito limitador; básicamente, es una extensión del rectificador de media onda. La salida de un circuito recortador aparece como si una parte de la señal de salida se hubiera interrumpido (recortado). Aunque el voltaje de entrada puede tener cualquier forma de onda, se supondrá que el voltaje de entrada es senoidal, $v_S = V_m$ sen ωt, para describir el voltaje de salida. Los recortadores se clasifican en dos tipos: recortadores en paralelo y recortadores en serie.

Recortadores en paralelo

Un recortador en que el diodo está conectado a través de las terminales de salida se conoce como *recortador en paralelo* porque el diodo está en paralelo (o en derivación) con la carga. En una conexión en derivación, los elementos están conectados en paralelo, de tal manera que cada elemento lleva una corriente diferente. En la figura 3.21 están representados algunos ejemplos de circuitos recortadores en paralelo y sus formas de onda de salida correspondientes. La resistencia R limita la corriente en el diodo cuando éste conduce. El diodo se puede conectar en serie o en paralelo con la carga. Al determinar la forma de onda de salida de un recortador, es importante tener en cuenta que el diodo conduce sólo si el voltaje del ánodo es mayor que el del cátodo.

FIGURA 3.21 Circuitos recortadores en paralelo



Cuando el diodo D_1 de la figura 3.21(a) está apagado, el voltaje de salida instantáneo v_O es igual al voltaje de entrada instantáneo v_S. El diodo D_1 conduce en la parte del semiciclo positivo, durante el cual el voltaje de entrada instantáneo v_S es mayor que el voltaje de la batería E_1. Por otra parte, el diodo D_2 de la figura 3.21(b) conduce cuando el voltaje de entrada es menor que el voltaje de la batería E_1. Si bien las formas de onda de los dos circuitos son idénticas, como se ve en la figura 3.21(c), el diodo D_2 de la figura 3.21(b) permanece encendido por más tiempo que el diodo D_1 de la figura 3.21(a). Por esta razón, se prefiere el recortador de la figura 3.21(a), y no el de la figura 3.21(b).

www.elsolucionario.net

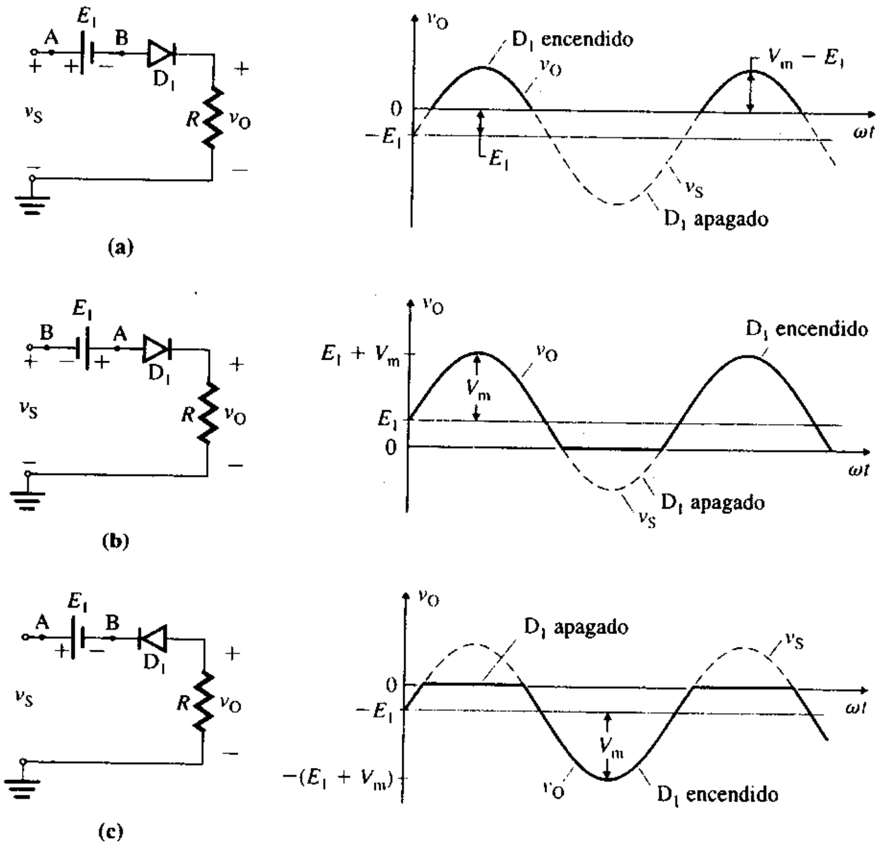
El diodo D_1 de la figura 3.21(d) conduce la mayor parte del tiempo, y se apaga en la parte que corresponde al semiciclo positivo, durante el cual el voltaje de entrada instantáneo v_S es mayor que el voltaje de la batería E_1. Las formas de onda de salida de los recortadores de las figuras 3.21(d) y 3.21(e) son idénticas, como se puede ver en la figura 3.21(f).

Los circuitos de las figuras 3.21(a) y 3.21(d) (con E_1 invertida, y ahora denominada E_2) pueden combinarse para formar un recortador de dos niveles, como se ve en la figura 3.21(g). Los voltajes positivo y negativo se limitan a E_1 y E_2, respectivamente, como se muestra en la figura 3.21(h). Note que una terminal de la batería de los recortadores de la figura 3.21 es común a tierra.

Recortadores en serie

El recortador en que el diodo forma un circuito en serie con las terminales de salida se conoce como *recortador en serie*. La resistencia limitadora de la corriente R puede utilizarse como carga, tal como se ilustra en la figura 3.22(a). Si se invierte la dirección de la batería, la parte negativa de la onda senoidal se recorta tal como se muestra en la figura 3.22(b). Si se invierte la dirección del diodo, el recorte es el opuesto al de la figura 3.22(a); esta situación se muestra en la figura 3.22(c). La diferencia de potencial entre las terminales A y B de la batería debe ser E_1. Pero la terminal B no puede estar a un potencial cero o de tierra. Por consiguiente, estos circuitos requieren un voltaje de cd (o batería) aislado de E_1. Obsérvese que el nivel cero del voltaje de salida v_O es diferente del nivel del voltaje de entrada v_S, y que se desplaza una cantidad igual a E_1.

FIGURA 3.22 Circuitos recortadores en serie

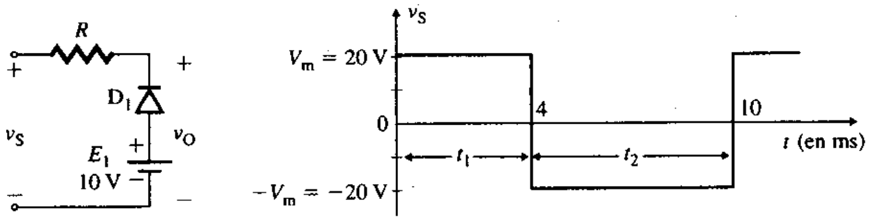


EJEMPLO 3.12 D

Diseño de un circuito recortador El circuito recortador representado en la figura 3.23(a) es alimentado por el voltaje de entrada de la figura 3.23(b). El voltaje de la batería es $E_1 = 10$ V. La corriente pico $I_{D(pico)}$ del diodo tiene que limitarse a 30 mA. Determine **(a)** el valor de la resistencia R, **(b)** la corriente promedio del diodo $I_{D(prom)}$ y la corriente rms del diodo $I_{D(rms)}$, y **(c)** la disipación de potencia P_R de la resistencia R.

www.elsolucionario.net

FIGURA 3.23 Circuito recortador



(a) Circuito **(b) Voltaje de entrada**

SOLUCIÓN

$I_{D(pico)} = 30$ mA y $E_1 = 10$ V. Imagínese una línea en $E_1 = 10$ V en la gráfica de v_S de la figura 3.23(b).

(a) Durante el periodo $0 \le t \le t_1$, el voltaje de entrada v_S es de 20 V. El diodo D_1 se polariza a la inversa y el voltaje de salida v_O llega a ser igual al voltaje de salida v_S. Esto es, $v_O = v_S = 20$ V. Durante el periodo $t_1 \le t \le (t_1 + t_2)$, el diodo D_1 adquiere polarización directa y conduce. El voltaje de salida v_O se fija a $E_1 = 10$ V. En la figura 3.24(a) se ilustra el circuito de conducción; la forma de onda del voltaje de salida, en la figura 3.24(b). La corriente pico del diodo $I_{D(pico)}$ es

$$I_{D(pico)} = \frac{V_m + E_1}{R} = \frac{20+10}{R}$$

Con $I_{D(pico)} = 30$ mA, $R = (20 + 10)/30$ mA $= 1$ kΩ.

(b) La corriente promedio del diodo $I_{D(prom)}$ es

$$I_{D(prom)} = \frac{1}{t_1 + t_2} \int_{t_1}^{t_1+t_2} I_{D(pico)}\, dt = \frac{I_{D(pico)} t_2}{t_1 + t_2} = \frac{30 \text{ mA} \times 6 \text{ ms}}{4 \text{ ms} + 6 \text{ ms}} = 18 \text{ mA}$$

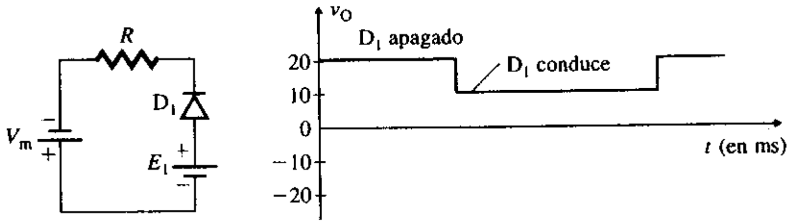
La corriente rms del diodo $I_{D(rms)}$ es

$$I_{D(rms)} = \left[\frac{1}{t_1 + t_2} \int_{t_1}^{t_1+t_2} I^2_{D(pico)}\, dt\right]^{1/2} = I_{D(pico)} \left[\frac{t_2}{t_1 + t_2}\right]^{1/2}$$
$$= 30 \text{ mA} \sqrt{6 \text{ mA}/10 \text{ mA}} = 23.24 \text{ mA}$$

(c) Entonces,

$$P_R = I^2_{D(rms)} R = (23.24 \times 10^{-3})^2 \times 1 \text{ k}\Omega = 0.54 \text{ W}$$

FIGURA 3.24 Circuito de conducción y formas de onda del ejemplo 3.12



(a) Circuito de conducción **(b) Voltaje de salida**

ASPECTOS PRINCIPALES DE LA SECCIÓN 3.4

- El recortador de diodo puede suprimir una parte de su voltaje de salida.
- Si el diodo forma un circuito en serie con la carga, se llama recortador en serie. Si forma un circuito en paralelo con la carga, se denomina recortador en paralelo.
- El voltaje de salida de un recortador se calcula de la siguiente manera:

www.elsolucionario.net

Paso 1. Trazar un lazo que gire en el sentido de las manecillas del reloj para determinar la polaridad de la batería. Si se encuentra primero la terminal positiva de la batería, entonces E_1 es positivo. Si se encuentra primero la terminal negativa, entonces E_1 es negativo.
Paso 2. Trazar una línea por $\pm E_1$ en la gráfica del voltaje de entrada.
Paso 3. Localizar la parte donde el diodo conduce. En seguida, recortar la parte apropiada del voltaje de entrada, según el estado del diodo (encendido o apagado), para obtener el voltaje de salida v_O.
Paso 4. Dibujar el voltaje de salida final.

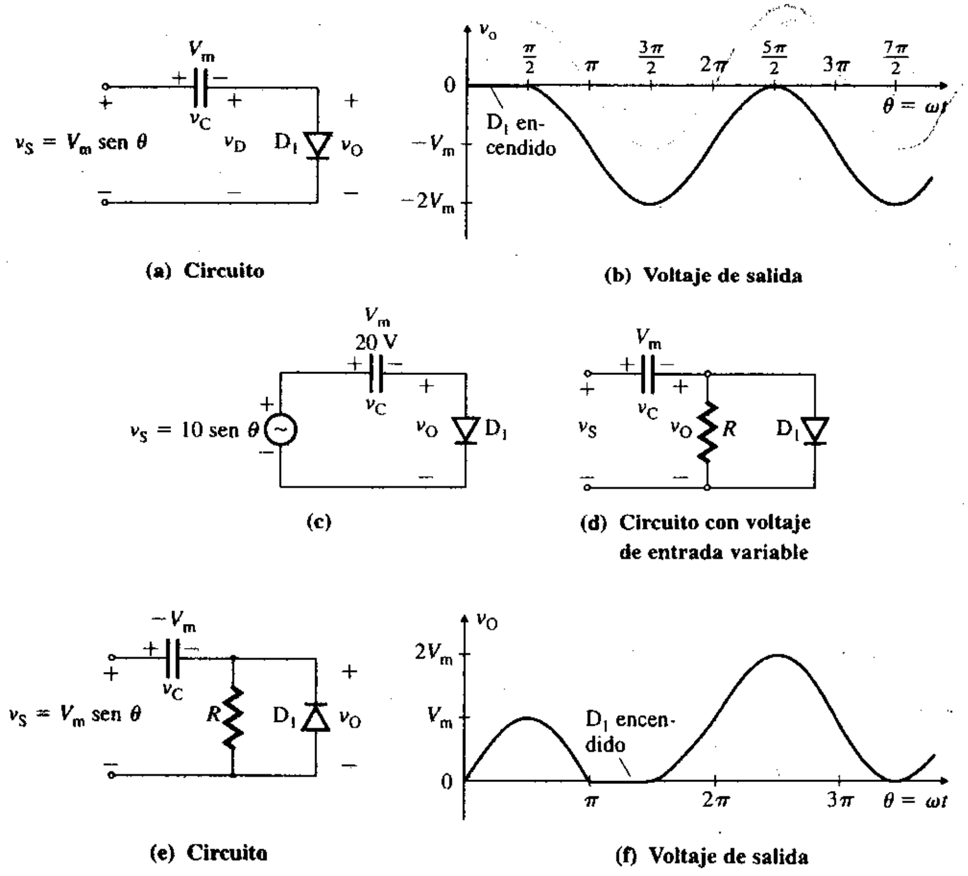
3.5 Circuitos de fijación

El circuito de fijación simplemente desplaza la forma de onda de salida a un nivel de cd diferente. Por eso, se conoce como *circuito de corrimiento de nivel.* La forma de las ondas de entrada y de salida son idénticas, excepto en que el nivel de cd aparece desplazado. El voltaje de entrada puede tener cualquier forma. Sin embargo, se supondrá que el voltaje de entrada es senoidal, $v_S = V_m$ sen ωt. Los circuitos de fijación o sujetadores se clasifican en dos tipos: de corrimiento fijo y de corrimiento variable.

Circuitos de fijación de nivel con corrimiento fijo

Tal como se ilustra en la figura 3.25, un circuito de fijación de nivel con corrimiento fijo desplaza el voltaje de salida en una cantidad $\pm V_m$ con respecto al nivel cero. Considérese el circuito de fijación de nivel de la figura 3.25(a). Tan pronto como se conecta el voltaje de entrada v_S, el diodo D_1 conduce durante el primer cuarto del ciclo positivo del voltaje de entrada, y el capacitor C se carga casi de inmediato al voltaje de entrada pico V_m. Pero el voltaje de salida será cero, $v_O \approx 0$. El circuito alcanza la condición de estado estable con un

FIGURA 3.25 Circuito de fijación de nivel con corrimiento fijo



www.elsolucionario.net

voltaje V_m a través del capacitor C, como se ilustra en la figura 3.25(a). Por consiguiente, después del primer cuarto de ciclo, el voltaje del capacitor es $v_C = V_m$, y el voltaje de salida v_O es

$$v_O = v_S - v_C = v_S - V_m = V_m \text{ sen } \omega t - V_m = V_m(\text{sen } \omega t - 1) \quad \text{para } \omega t \geq \pi/2$$

como se muestra en la figura 3.25(b).

Supóngase que el voltaje de entrada v_S disminuye por debajo del voltaje pico inicial V_m (por ejemplo, 20 V) a un nuevo valor pico V_{m1} (por ejemplo, 10 V). Esta situación se muestra en la figura 3.25(c). El voltaje del diodo ahora es $v_O = v_S - v_C = 10 \text{ sen } \omega t - 20$, el cual es negativo para todo ωt, y el diodo se polariza a la inversa. El voltaje del capacitor no se puede ajustar al nuevo valor V_{m1} porque el diodo D_1 ahora está polarizado a la inversa, y no hay una trayectoria de descarga para el capacitor. El voltaje de salida es $v_O = V_m - V_{m1}$ sen ωt, en lugar de $v_O = V_{m1}(\text{sen } \omega t - 1)$ como se esperaba. Para permitir que el voltaje del capacitor se ajuste al cambio en el voltaje pico de la entrada, se conecta una resistencia R a través del diodo D_1, como se ilustra en la figura 3.25(d). Si el voltaje de entrada disminuye a un nuevo valor pico, el capacitor C se descarga lentamente a través de la resistencia R. De manera similar, si el voltaje de entrada aumenta a un nuevo pico, el capacitor se carga a través de la resistencia R. Sin embargo, el voltaje a través del capacitor debe permanecer más o menos constante durante todo el periodo. Los valores de R y C deben seleccionarse de modo que la constante de tiempo $\tau = RC$ sea lo suficientemente grande para garantizar que el voltaje del capacitor no cambie de manera significativa dentro de un periodo T del voltaje de entrada. En general, esta condición se satisface si la constante de tiempo τ se hace igual a diez veces el periodo T. Esto es, $\tau = 10T$.

Si se invierte la dirección del diodo D_1, como se muestra en la figura 3.25(e), el diodo se polariza a la inversa durante el primer semiciclo positivo del voltaje de entrada, y el voltaje de salida será igual al voltaje de entrada, $v_O = v_S$. El diodo D_1 conduce durante el primer semiciclo negativo del voltaje de entrada. El capacitor C se carga casi instantáneamente al voltaje de entrada pico negativo $-V_m$, y el voltaje de salida se vuelve cero, $v_O = 0$. Este proceso se completa durante el primer ciclo, y el circuito alcanza una condición estable con un voltaje de entrada $-V_m$ a través del capacitor C. Después del primer ciclo, el voltaje del capacitor permanece constante en $v_C = -V_m$. El voltaje de salida v_O, bajo la condición de estado estable, llega a ser

$$v_O = v_S - v_C = v_S - (-V_m) = V_m \text{ sen } \omega t - V_m = V_m(\text{sen } \omega t + 1) \quad \text{para } \omega t \geq 3\pi/2$$

como se muestra en la figura 3.25(f). Por consiguiente, la inversión de la dirección del diodo hace que la salida se invierta con un corrimiento en fase de π.

▸ **NOTA:** Si se ignora el intervalo transitorio inicial, el cual se requiere para que el capacitor se cargue y opere de manera normal, la forma de onda de salida del circuito de fijación de la figura 3.25(f) se vuelve positiva con respecto a la de la figura 3.25(b). Así, uno desplaza la señal de entrada en la dirección positiva, y el otro, en la dirección negativa.

Circuitos de fijación de nivel con corrimiento variable

El voltaje de salida v_O puede desplazar a un valor predefinido al introducir una batería con un voltaje E_1. El tipo de circuito de fijación representado en la figura 3.26 desplaza el voltaje de salida en una cantidad $\pm V_m \pm E_1$ con respecto al nivel cero. Considérese el circuito de fijación de la figura 3.26(a). El capacitor C se carga a $v_C = V_m - E_1$ durante el primer cuarto de ciclo positivo del voltaje de entrada, y el voltaje de salida instantáneo v_O, bajo condición estable, llega a ser

$$v_O = v_S - v_C = V_m \text{ sen } \omega t - (V_m - E_1) = V_m \text{ sen } \omega t - V_m + E_1 \quad \text{para } \omega t \geq \pi/2$$

El capacitor C de la figura 3.26(b) se carga a $v_C = -(V_m + E_1)$ durante el primer cuarto del ciclo negativo del voltaje de entrada. Se cargará instantáneamente a E_1, en $t = 0$. Así, el voltaje de salida instantáneo v_O, bajo condiciones de estado estable, llega a ser

$$v_O = v_S - v_C = V_m \text{ sen } \omega t + (V_m + E_1) = V_m \text{ sen } \omega t - V_m + E_1 \quad \text{para } \omega t \geq 3\pi/2$$

www.elsolucionario.net

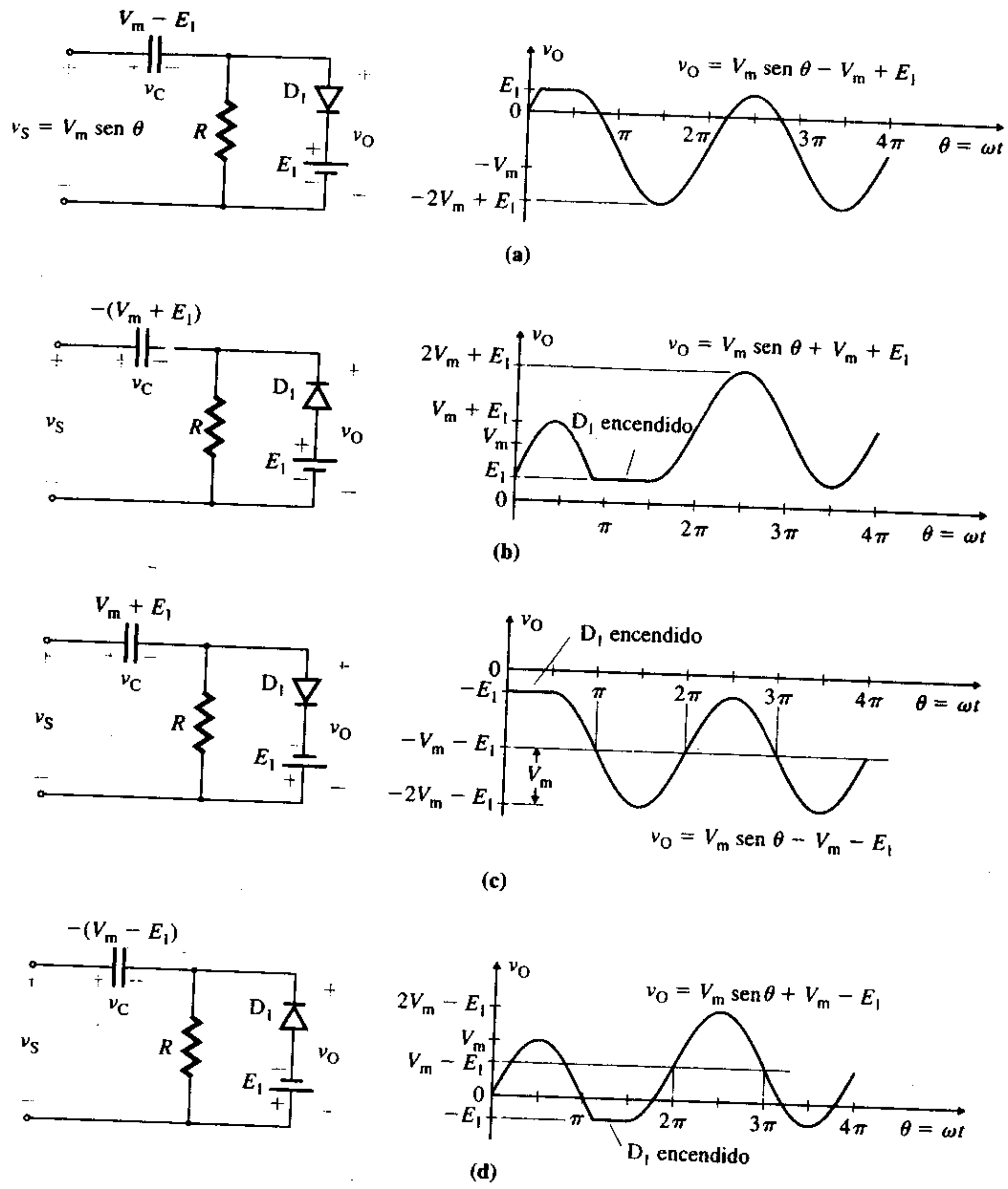


FIGURA 3.26 Circuitos de fijación de nivel de corrimiento variable

El capacitor C de la figura 3.26(c) se carga a $v_C = (V_m + E_1)$ durante el primer cuarto del ciclo positivo del voltaje de entrada. El voltaje de salida instantáneo v_O, bajo condiciones de estado estable, llega a ser

$$v_O = v_S - v_C = V_m \text{ sen } \omega t - (V_m + E_1) = V_m \text{ sen } \omega t - V_m + E_1 \qquad \text{para } \omega t \geq \pi/2$$

El capacitor C de la figura 3.26(d) se carga a $v_C = -(V_m - E_1)$ durante el primer cuarto del ciclo negativo del voltaje de entrada. El voltaje de salida instantáneo v_O, bajo condiciones de estado estable, llega a ser

$$v_O = v_S - v_C = V_m \text{ sen } \omega t + (V_m + E_1) = V_m \text{ sen } \omega t + V_m - E_1 \qquad \text{para } \omega t \geq 3\pi/2$$

EJEMPLO 3.13 D

Diseño de un circuito de fijación El voltaje de entrada v_S al circuito de fijación de la figura 3.27(a) es una onda rectangular, como se ilustra en la figura 3.27(b). La corriente pico del diodo $I_{D(pico)}$ ha de limitarse a 0.5 A.

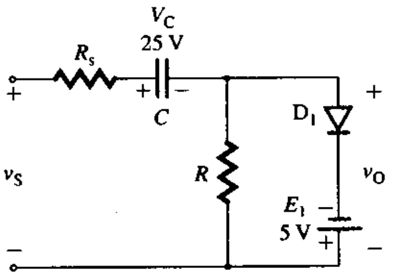
(a) Diseñar el circuito de fijación determinando el voltaje pico inverso PIV del diodo y los valores de R_S, R y C.

www.elsolucionario.net

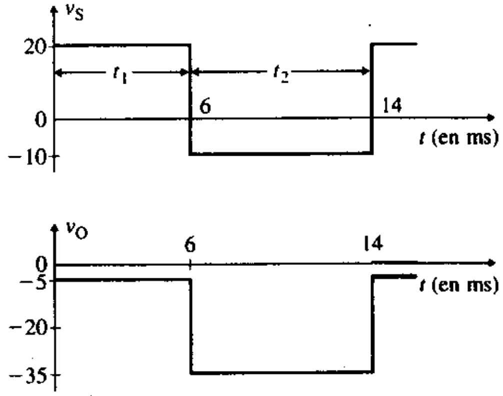
(b) Usar PSpice/SPICE para trazar la gráfica del voltaje de salida v_O. Utilice los parámetros del diodo D1N4148:

```
IS=2.682N CJO=4P M=.3333 VJ=.5 BV=100 IBV=100U TT=11.54N
```

FIGURA 3.27 Circuito del ejemplo 3.13



(a) Circuito



(b) Formas de onda

SOLUCIÓN

(a) $I_{D(pico)} = 0.5$ A. El periodo T de la forma de onda de entrada es $T = t_1 + t_2 = 6$ ms + 8 ms = 14 ms.

$$\text{PIV} = -v_S + v_C - E_1 = 10 + 25 - 5 = 30 \text{ V} \quad \text{para } 6 \text{ ms} \le t \le 14 \text{ ms}$$

La corriente pico del diodo $I_{D(pico)}$ es

$$I_{D(pico)} = (20 + E_1)/R_s$$

o

$$R_s = (20 + E_1)/\,I_{D(pico)} = (20 + 5)/0.5 = 50\ \Omega$$

Sea $\tau = (R + R_s)C = 10T = 10 \times 14$ ms = 140 ms. Se selecciona un valor adecuado de C. Sea $C = 0.1\ \mu$F, entonces

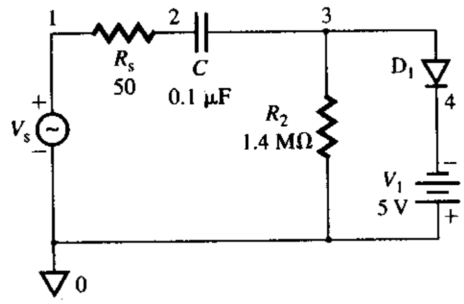
$$R + R_s = \tau/C = (140 \times 10^{-3})/(0.1 \times 10^{-6}) = 1.4\ \text{M}\Omega$$

con la que se obtiene $R = 1.4\ \text{M}\Omega - R_s = 1.4\ \text{M}\Omega - 50\ \Omega \approx 1.4\ \text{M}\Omega$.

(b) El circuito de fijación para la simulación con PSpice se ilustra en la figura 3.28. El listado del archivo del circuito es el siguiente:

```
Ejemplo 3.13 Circuito de fijación
VS   1   0    PULSE (-10V 20V 0V 1US 1US 6MS 14MS)
RS   1   2    50
C    2   3    0.1UF
R    3   0    1.4MEG
V1   0   4    DC   5V           ; Voltaje de la batería
D1   3   4    D1N4148           ; Modelo del diodo D1N4148
```

FIGURA 3.28 Circuito de fijación para simulación con PSpice

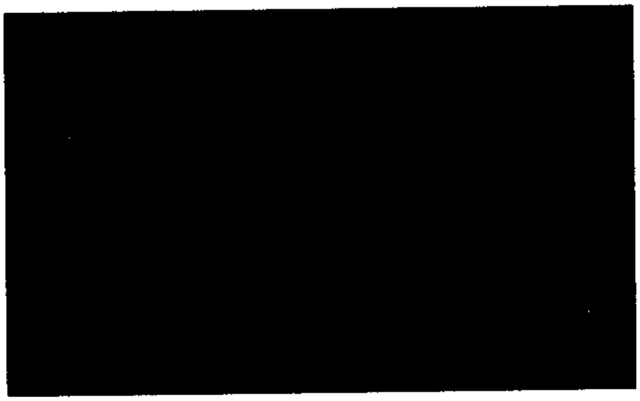


www.elsolucionario.net


```
.MODEL D1N4148 D(IS=2.682N CJO=4P M=.3333 VJ=.5 BV=100
+       IBV=100U TT=11.54N)          ; Parámetros del modelo de diodo
.TRAN  10U    15MS                   ; Análisis transitorio
.PROBE                               ; Posprocesador gráfico
.END
```

La gráfica v_O generada por PSpice y que se muestra en la figura 3.29, da el voltaje de salida pico a pico como $V_{o(pp)} = 30.22$ V, comparado con el valor calculado de 30 V.

FIGURA 3.29 Gráfica generada por PSpice para el ejemplo 3.13



ASPECTOS PRINCIPALES DE LA SECCIÓN 3.5

- El circuito de fijación puede desplazar la forma de onda de salida a un nivel de cd diferente, en una cantidad fija o variable con respecto al nivel cero.
- Inicialmente, el capacitor se carga por conducto del diodo al voltaje de entrada pico durante el semiciclo positivo o negativo del voltaje de entrada. Una vez terminado el proceso de carga inicial, el voltaje del capacitor queda en serie con el voltaje de entrada. Así, el voltaje de salida se convierte en la suma del voltaje de entrada y el voltaje del capacitor, es decir, el voltaje del capacitor se suma (o se resta) al voltaje de entrada para producir el voltaje de salida.
- El voltaje de salida de un circuito de fijación se calcula de la siguiente manera:

  Paso 1. Comenzar con el intervalo de tiempo del voltaje de entrada, de modo que el diodo adquiera polarización directa. En seguida, determinar la magnitud y la dirección del voltaje inicial del capacitor $V_c = \pm V_m \pm E_1$.

  Paso 2. Sumar (o restar) este voltaje del capacitor al voltaje de entrada instantáneo v_S, para obtener el voltaje de salida instantáneo v_O.

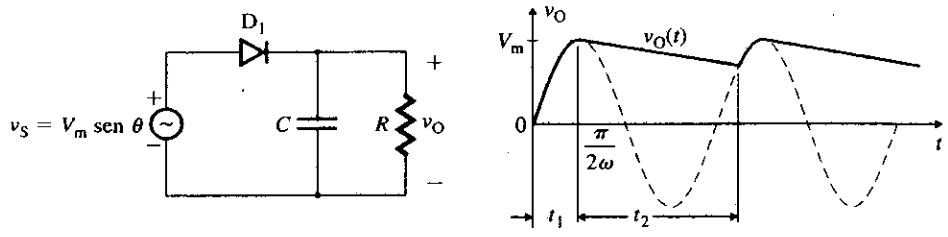
  Paso 3. Luego, trazar el voltaje de salida instantáneo. Para trazar sólo el voltaje de salida de estado estable, simplemente se desplaza el voltaje de salida una distancia igual al valor inicial del voltaje del capacitor, obtenido en el paso 1.

3.6 *Detectores de picos y demoduladores*

El rectificador de media onda mostrado en la figura 3.30(a) puede emplearse como detector de pico de señales. Considérese un voltaje de entrada senoidal, $v_S = V_m$ sen ωt. Durante el primer cuarto de ciclo, el voltaje de entrada aumenta, el capacitor C se carga casi de inmediato al voltaje de entrada y el voltaje del capacitor (o de salida) v_O sigue al voltaje de entrada v_S hasta que el v_S instantáneo alcanza el valor de V_m en el tiempo $t = \pi/2\omega$. Cuando el voltaje de entrada trata de disminuir, el diodo D_1 adquiere polarización inversa y el

www.elsolucionario.net

FIGURA 3.30 Detector de picos



(a) Circuito (b) Voltaje de salida

capacitor C se descarga a través de la resistencia R. Si se define el tiempo $t = t_1$ cuando C se carga a V_m, el voltaje de salida (o del capacitor) v_O, que se reduce exponencialmente, adopta la forma

$$v_O(t) = V_m e^{-(t-t_1)/RC} \qquad \text{para } t_1 \leq t \leq (t_1 + t_2) \tag{3.59}$$

La forma de onda del voltaje de salida se ilustra en la figura 3.30(b). Si la constante de tiempo $\tau = RC$ es muy pequeña, el capacitor pierde su voltaje con mucha rapidez y no tiene tiempo de cargarse a V_m. El voltaje de salida se vuelve discontinuo y no es una representación fiel de la señal de entrada pico. Por otra parte, si la constante de tiempo τ es muy grande, el voltaje de salida no experimenta un cambio rápido al cambiar el valor pico V_m del voltaje de entrada. Si la constante de tiempo τ se selecciona en forma adecuada, el voltaje de salida deberá representar de una manera aproximada la señal de entrada pico, con un error razonable.

Puede usarse un detector de picos como demodulador para detectar la señal de audio en una señal de radio *modulada por amplitud* (*AM*). La modulación en amplitud es un método para transformar una señal de baja frecuencia en una de alta frecuencia. La forma de onda de AM puede describirse como

$$v_S(t) = V_m[1 + M \operatorname{sen} (2\pi f_m t] \operatorname{sen} (2\pi f_c t) \tag{3.60}$$

donde
f_c = frecuencia portadora, en Hz
f_m = frecuencia moduladora, en Hz
M = índice de modulación, cuyo valor varía entre 0 y 1
V_m = voltaje modulador pico

El término $V_m[1 + M \operatorname{sen} (2\pi f_m t)]$ representa la envolvente de la forma de onda modulada. Su pendiente (o rapidez de cambio) S está dada por

$$S = \frac{d}{dt}[V_m + MV_m \operatorname{sen} (2\pi f_m t)] = M 2\pi f_m V_m \cos (2\pi f_m t) \tag{3.61}$$

La forma de onda de una señal modulada se representa en la figura 3.31(a). Como el demodulador da el valor pico, la salida correspondiente del detector de picos se ilustra en la figura 3.31(b). Puede utilizarse un filtro pasabajas para alisar las señales demoduladas. Con la elección apropiada de la constante de tiempo $\tau = RC$, la salida rastrea cada pico de la señal moduladora. Si la constante de tiempo es muy grande, la salida no puede cambiar con suficiente rapidez, y la señal de audio se distorsiona. Si la constante de tiempo es muy pequeña, habrá demasiado "rizo" superpuesto a la señal moduladora.

La pendiente S de la ecuación (3.61) alcanza su valor máximo cuando $\theta = 2\pi f_m t = 0$ o π. Por tanto, la pendiente pico (o rapidez de cambio) S_m está dada por

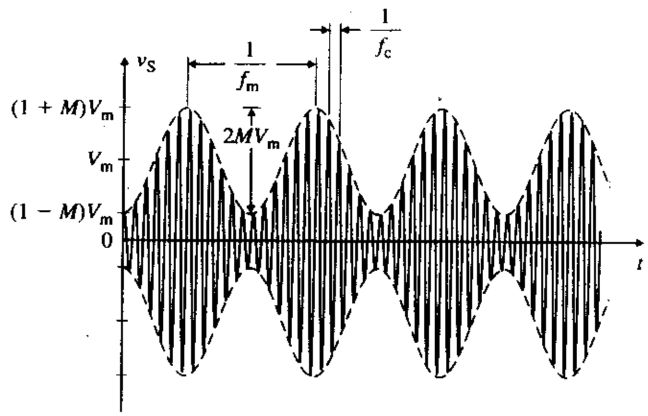
$$S_m = \pm M 2\pi f_m V_m \tag{3.62}$$

De la ecuación (3.59), la pendiente pico S_D del detector es

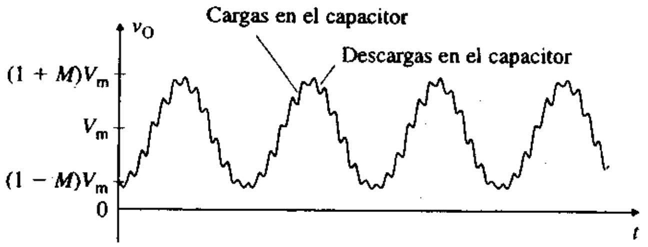
$$S_D = \left.\frac{dv_O}{dt}\right|_{t=t_1} = -V_m \frac{1}{RC} e^{-(t-t_1)/RC}\Bigg|_{t=t_1} = -\frac{V_m}{RC} \tag{3.63}$$

www.elsolucionario.net

FIGURA 3.31 Forma de onda modulada por amplitud



(a) Voltaje de entrada al demodulador



(b) Voltaje de salida del demodulador

Para que el detector pueda manejar los cambios rápidos del voltaje de entrada pico, la magnitud de la pendiente S_D del detector ha de ser mayor que la pendiente de la señal moduladora, es decir,

$$|S_D| \geq |S_m|$$

Sustituyendo $S_m = -2\pi M f_m V_m$ de la ecuación (3.62), bajo la condición de pendiente descendente, y S_D de la ecuación (3.63), se obtiene

$$\left| -\frac{V_m}{RC} \right| \geq |-2\pi M f_m V_m| \tag{3.64}$$

la cual da el valor deseado de la capacitancia C como

$$C \leq \frac{1}{2\pi f_m M R} \tag{3.65}$$

La pendiente pico S_m de la señal moduladora de la ecuación (3.62) alcanza un valor máximo con $M = 1$. Por consiguiente, el valor de la capacitancia C debe determinarse con $M = 1$. Por tanto, la ecuación (3.65) da el valor límite de C como

$$C \leq \frac{1}{2\pi f_m R} \tag{3.66}$$

El valor de diseño de C debe ser menor que el valor límite, para seguir los picos.

EJEMPLO 3.14 D

Diseño de un circuito demodulador La frecuencia de la portadora f_c de una señal de radio es de 100 kHz, y la frecuencia moduladora f_m, de 10 kHz. La resistencia de carga R del detector es de 5 kΩ.

(a) Diseñar un demodulador para la forma de onda de la figura 3.31(a), mediante el cálculo del valor de la capacitancia C.

(b) Con PSpice/SPICE, trazar la gráfica del voltaje de salida v_O con un índice de modulación $M = 0.5$ y 1.0. El voltaje modulador pico es $V_m = 20$ V. Utilice los parámetros del diodo D1N4148:

```
IS=2.682N CJO=4P M=.3333 VJ=.5 BV=100 IBV=100U TT=11.54N
```

www.elsolucionario.net

SOLUCIÓN

(a) f_c = 100 KHz, f_m = 10 kHz y R = 5 kΩ. De la ecuación (3.66),

$$C = 1/(2\pi f_m R) = 1/(2\pi \times 10 \times 10^3 \times 5 \times 10^3) = 3183 \text{ pF}$$

(b) PSpice admite sólo funciones senoidales, así que tiene que convertirse el término cosenoidal en uno senoidal. Si se usa la relación trigonométrica

$$\text{sen } A \text{ sen} B = \frac{1}{2} [\cos(A - B) - \cos(A + B)]$$

la ecuación (3.60) puede desarrollarse como

$$\begin{aligned} v_S(t) &= V_m \text{ sen}(2\pi f_c t) + MV_m \text{ sen}(2\pi f_m t) \text{ sen}(2\pi f_c t) \\ &= V_m \text{ sen}(2\pi f_c t) + \frac{MV_m}{2} \cos[2\pi(f_c - f_m)t] - \frac{MV_m}{2} \cos[2\pi(f_c + f_m)t] \\ &= V_m \text{ sen}(2\pi f_c t) + \frac{MV_m}{2} \text{sen}[2\pi(f_c - f_m)t + 90°] - \frac{MV_m}{2} \text{sen}[2\pi(f_c + f_m)t + 90°] \end{aligned} \quad (3.67)$$

Con $M = 0.5$, $MV_m/2 = 0.5 \times 20/2 = 5$ V.

$$f_1 = f_c - f_m = 100 \text{ kHz} - 10 \text{ kHz} = 90 \text{ kHz}$$
$$f_2 = f_c + f_m = 100 \text{ kHz} + 10 \text{ kHz} = 110 \text{ kHz}$$

El circuito demodulador para simulación con PSpice se ilustra en la figura 3.32. El listado del archivo del circuito se presenta a continuación.

```
Ejemplo 3.14 Circuito demodulador
.PARAM MODU = 0.5                          ; Definición del parámetro MODU
.PARAM VSM = {MODU*20/2}                   ; Definición del parámetro VSM
VS1   3    2SIN  (0 20V 100KHZ)            ; Voltaje pico 20 V
VS2   2    1SIN  (0 {VSM} 90KHZ 0 0 90)    ; VSM pico, fase 90 g
VS3   0    1SIN  (0 {VSM} 110 KHZ 0 0 90)  ; VSM pico, fase 90 g
C     4    0     3183PF
R     4    0     5K
D1    3    4     D1N4148                   ; Modelo del diodo D1N4148
.MODEL D1N4148 D(IS=2.682N CJO=4P M=.3333 VJ=.5 BV=100
+          IBV=100U TT=11.54N)             ; Parámetros del modelo de diodo
.STEP PARAM MODU 0.5 1.0 0.5
.TRAN 0.5US 200U                           ; Análisis transitorio
.PROBE                                     ; Posprocesador gráfico
.END
```

FIGURA 3.32 Circuito demodulador para simulación con PSpice

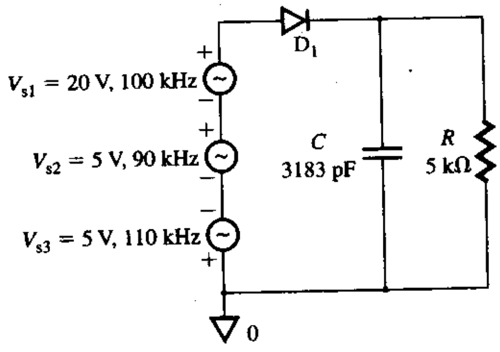


FIGURA 3.33 Gráfica producida por PSpice para el ejemplo 3.14

La gráfica v_O de PSpice mostrada en la figura 3.33, da el valor del voltaje de salida pico a pico como $V_{o(pp)}$ = 29.1 V, comparado con el valor calculado de $(1 + M)V_m = (1 + 0.5) \times 20 \text{ V} = 30$ V.

www.elsolucionario.net

ASPECTOS PRINCIPALES DE LA SECCIÓN 3.6

- El diodo puede cargar un capacitor al valor pico del voltaje de entrada, y por eso puede usarse como detector de picos.
- El detector de picos puede emplearse como demodulador para detectar la señal de audio en una señal de radio modulada por amplitud (AM).

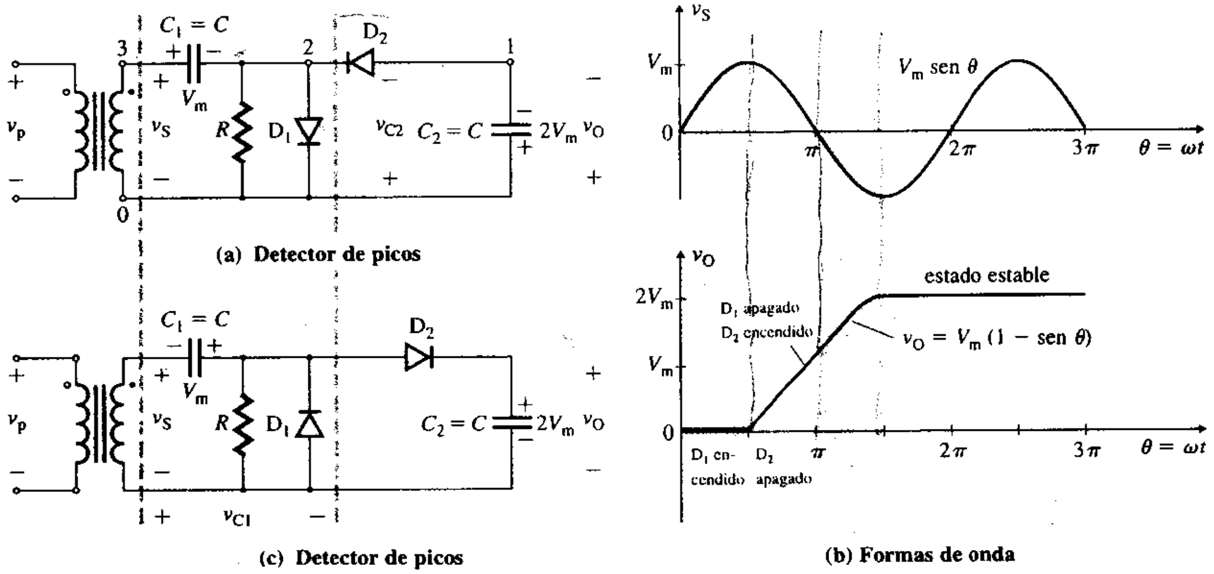
3.7 Multiplicadores de voltaje

Puede usarse un circuito de fijación de diodo seguido por un detector de voltajes pico, como bloque básico para elevar el voltaje de entrada pico V_m en un factor de dos, tres, cuatro o más.

Duplicadores de voltaje

El circuito duplicador de voltaje de media onda, mostrado en la figura 3.34(a), utiliza un circuito de fijación y un detector de picos. Considérese un voltaje de entrada senoidal $v_S = V_m$ sen ωt. La operación del circuito se divide en cuatro intervalos: intervalo 1, intervalo 2, intervalo 3 e intervalo 4.

FIGURA 3.34 Circuito duplicador de voltaje de media onda



El intervalo 1 es $0 \leq \omega t \leq \pi/2$. En cuanto se activa el voltaje de entrada, el diodo D_1 conduce, pero el diodo D_2 adquiere polarización inversa. El voltaje de salida es $v_O = 0$. El capacitor C_1 se descarga durante el primer cuarto de ciclo a V_m (en $\omega t = \pi/2$) con las polaridades mostradas.

El intervalo 2 es $\pi/2 \leq \omega t \leq \pi$. El diodo D_1 se apaga y el diodo D_2 se enciende. Si el valor de R es suficientemente grande, de modo que $RC > 1/f$, donde f = frecuencia de voltaje de alimentación, entonces el capacitor C_1 no tiene tiempo de descargarse a través de R, y el voltaje en el capacitor C_1 permanece en V_m.

El intervalo 3 es $\pi \leq \omega t \leq 3\pi/2$. La polaridad del voltaje de entrada es negativa. El diodo D_1 se apaga y el diodo D_2 conduce. El voltaje de salida v_O, que es igual al voltaje a

www.elsolucionario.net

través del capacitor C_2, se vuelve $v_O = v_{C1} - v_S = V_m - V_m$ sen ωt. En $\omega t = 3\pi/2$, el voltaje de salida se vuelve $2V_m$, y el capacitor C_2 se carga a $2V_m$.

El intervalo 4 es $3\pi/2 \leq \omega t \leq 2\pi$. Los diodos D_1 y D_2 se apagan. El voltaje en el capacitor C_1 es $v_{C1} = V_m$, y en el capacitor C_2, $v_{C2} = 2V_m$. Sin embargo, se ha supuesto que el capacitor C_1 actúa como la fuente de voltaje de V_m y que contribuye a cargar C_2. De hecho, C_1 y C_2 forman un circuito en serie y comparten $2V_m$, así que el voltaje en el capacitor C_2 será menor que $2V_m$ y se requiere un par de ciclos antes de que se alcance la condición estable.

Las formas de onda de los voltajes de entrada y salida instantáneos se ilustran en la figura 3.34(b). Si se invierten las direcciones de los diodos, como se ve en la figura 3.34(c), las polaridades del voltaje de salida también se invierten. Si se conecta una resistencia de carga R a través del capacitor C_2, el voltaje de salida se reduce durante el intervalo de tiempo en el que D_1 está apagado, y se eleva cuando D_2 está encendido, por lo que se requiere más tiempo para alcanzar la condición de estado estable.

En la figura 3.35 se ilustra un circuito duplicador de voltaje de onda completa. Durante el primer cuarto de ciclo, v_S es positivo, el diodo D_1 conduce y el diodo D_2 se torna polarización inversa, lo que provoca que el capacitor C_1 se cargue a $v_{C1} = V_m$ con las polaridades mostradas. Durante el tercer cuarto de ciclo, v_S es negativo, el diodo D_1 adquiere polarización inversa y el diodo D_2 conduce. De este modo, el capacitor C_2 se carga a $v_{C2} = V_m$ con las polaridades mostradas. El voltaje de salida de estado estable, después de un ciclo completo, es $v_O = 2V_m$. Si se conecta una resistencia de carga R a través de la salida, la capacitancia efectiva vista por la carga es $C = C_1 \parallel C_2$, la cual será menor que C_2 para el circuito duplicador de media onda de la figura 3.34(a). Un valor más bajo de la capacitancia efectiva indica un filtrado más deficiente que el proporcionado por un filtro de un solo capacitor. El voltaje pico inverso PIV de los diodos de las figuras 3.34 y 3.35 es $2V_m$.

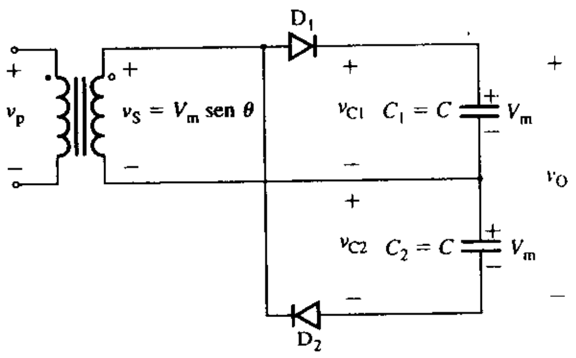


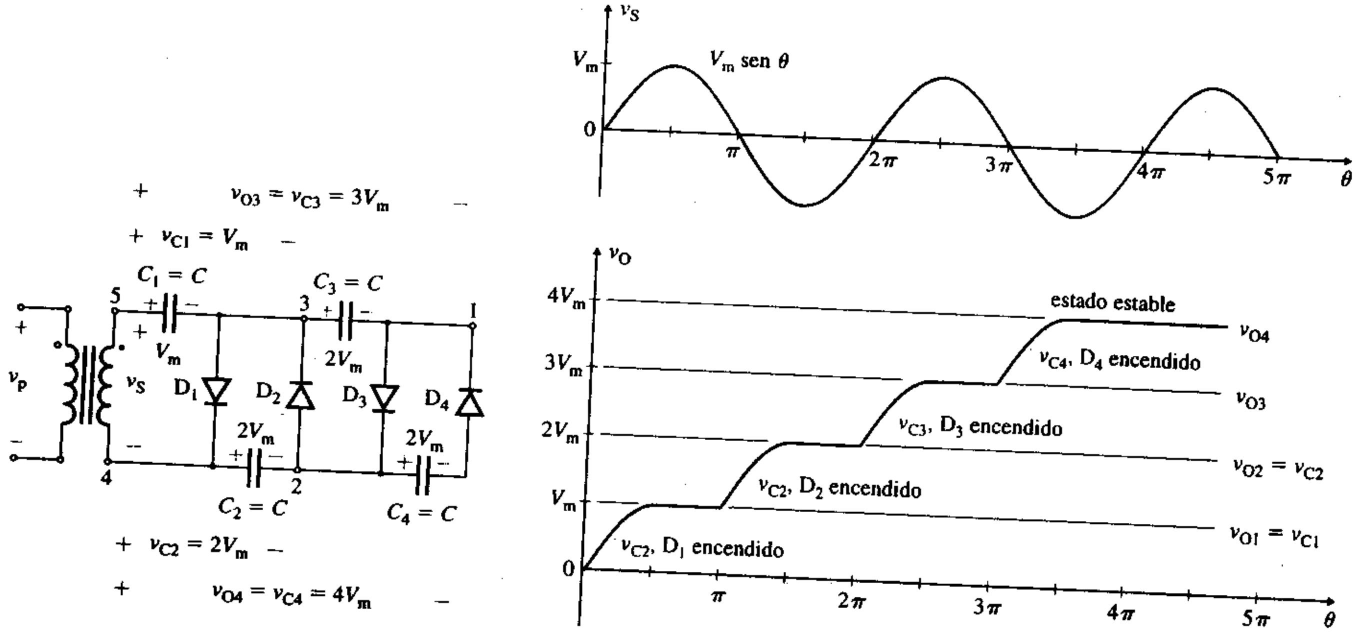
FIGURA 3.35 Circuito duplicador de voltaje de onda completa

Triplicadores y cuatriplicadores de voltaje

Pueden conectarse en cascada dos duplicadores de media onda para multiplicar por tres o por cuatro el voltaje de entrada pico V_m, como se muestra en la figura 3.36(a). Nótese que deberán conectarse resistencias, las cuales no se muestran, a través de los diodos D_1, D_2 y D_3, de modo que el circuito pueda manejar los picos variables del voltaje de entrada. Durante el primer cuarto de ciclo ($0 \leq \omega t \leq \pi/2$) del voltaje de entrada v_S, el capacitor C_1 se carga a V_m a través de D_1. Durante el tercer cuarto de ciclo ($\pi \leq \omega t \leq 3\pi/2$), el capacitor C_2 se carga a $2V_m$ por medio de C_1 y D_2. Durante el quinto cuarto de ciclo ($2\pi \leq \omega t \leq 5\pi/2$), el capacitor C_3 se carga a $2V_m$ a través de C_1, C_2 y D_3. Durante el séptimo cuarto de ciclo ($3\pi \leq \omega t \leq 7\pi/2$), el capacitor C_4 se carga a $2V_m$ por medio de C_1, C_2, C_3 y D_4. Dependiendo de las conexiones de salida, el voltaje de salida de estado estable puede ser V_m, $2V_m$, $3V_m$ o $4V_m$. Los voltajes de salida instantáneos a través de varias terminales se ilustran en la figura 3.36(b) (por ejemplo, $v_{O1} = v_{C1}$, $v_{O2} = v_{C2}$, $v_{O3} = v_{C3}$ y $v_{O4} = v_{C4}$). Si se utilizan más secciones de diodo y capacitor, cada capacitor se cargará a $2V_m$. El voltaje pico inverso PIV de cada diodo es $\text{PIV} = 2V_m$, por lo que deben completarse un par de ciclos antes de que se alcancen las condiciones de estado estable.

www.elsolucionario.net

FIGURA 3.36 Triplicador y cuatriplicador de voltaje



(a) Circuito

(b) Voltaje de salida

EJEMPLO 3.15

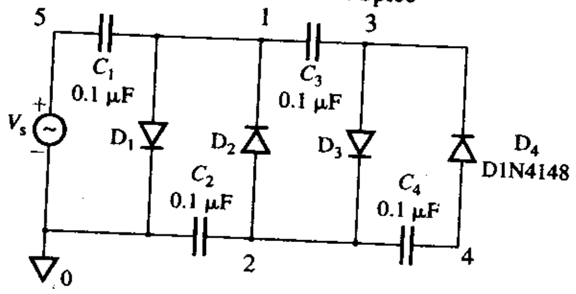
Circuito cuatriplicador de voltaje Con PSpice/SPICE, trazar la gráfica de los voltajes de salida v_{O2} y $v_{O4}(=v_{C4})$ del cuatriplicador de voltaje de la figura 3.36(a). Considerar $v_S = 20$ sen $2000\pi t$ y $C_1 = C_2 = C_3 = C_4 = 0.1\ \mu F$. Utilice los parámetros del diodo D1N4148:

```
IS=2.682N CJO=4P M=.3333 VJ=.5 BV=100 IBV=100U TT=11.54N
```

SOLUCIÓN

En la figura 3.37 está representado el circuito cuatriplicador de voltaje para la simulación con PSpice. El listado del archivo del circuito se muestra a continuación.

FIGURA 3.37 Circuito cuatriplicador de voltaje para simulación con PSpice



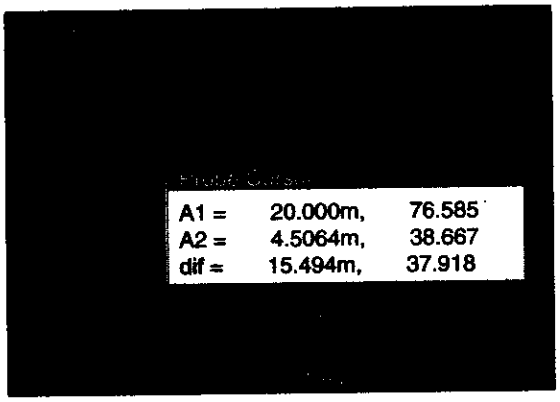

```
Ejemplo 3.15 Cuatriplicador de voltaje
VS   5   0   SIN (0V  20V  1KHZ)        ; Voltaje pico 20 V
C1   5   1   0.1UF
C2   0   2   0.1UF
C3   1   3   0.1UF
C4   2   4   0.1UF
D1   1   0   D1N4148
D2   2   1   D1N4148                    ; Modelo del diodo D1N4148
D3   3   2   D1N4148
```

www.elsolucionario.net


```
D4   4   3   D1N4148
.MODEL D1N4148 D(IS=2.682N CJO=4P M=.3333 VJ=.5 BV=100
+          IBV=100U TT=11.54N)            ; Parámetros del modelo de diodo
.TRAN   10US  16MS                        ; Análisis transitorio
.PROBE                                    ; Posprocesador gráfico
.END
```

Las gráficas v_{O4} producidas por PSpice y mostradas en la figura 3.38 dan el voltaje de salida pico como $V_{o4(pico)} = 76.59$ V, comparado con el valor calculado de $4V_m = 4 \times 20 = 80$ V, por lo que se requieren dos ciclos para alcanzar las condiciones de estado estable.

FIGURA 3.38 Gráficas producidas por PSpice para el ejemplo 3.15



ASPECTOS PRINCIPALES DE LA SECCIÓN 3.7

- El circuito de fijación de diodo seguido por un detector de voltajes pico puede usarse para multiplicar el voltaje de entrada pico V_m por un factor de dos, tres o más.
- Cada detector de picos agrega $2V_m$.

3.8 *Generadores de función*

Los diodos se pueden emplear para generar y sintetizar funciones de punto de excitación, las que se conocen como *relaciones v-i* de circuitos de dos puertos. En la figura 3.39[1] se muestran algunos circuitos con diodo para generar funciones. En la deducción de las funciones de transferencia es importante tener en cuenta que un diodo conduce sólo cuando está bajo condiciones de polarización directa, y está apagado bajo condiciones de polarización inversa. Los pasos siguientes son de utilidad en el análisis de las características de los generadores de función con diodos.

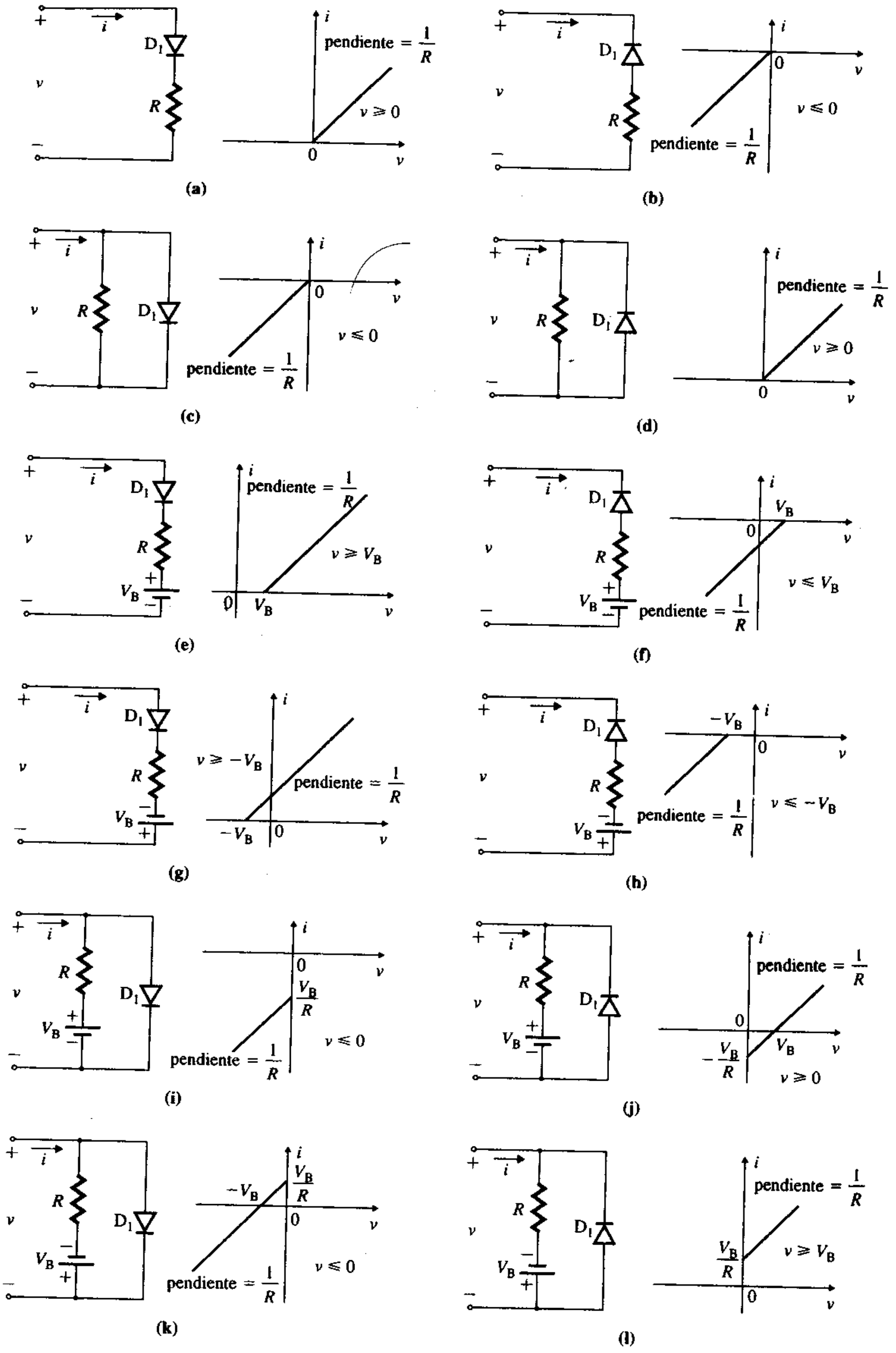
Paso 1. Para determinar si el diodo está bajo condiciones de polarización directa o inversa, supóngase que el diodo está polarizado a la inversa, y determínese el voltaje ánodo a cátodo V_{AK} del diodo abierto.

Paso 2. Si V_{AK} es positivo, la suposición de que el diodo está bajo condiciones de polarización inversa es correcta; proseguir con el análisis.

Paso 3. Si V_{AK} es negativo, la suposición de que el diodo está polarizado a la inversa es incorrecta. Remplace el diodo con un cortocircuito y analice nuevamente.

www.elsolucionario.net

FIGURA 3.39 Circuitos con diodos para generación de función



www.elsolucionario.net

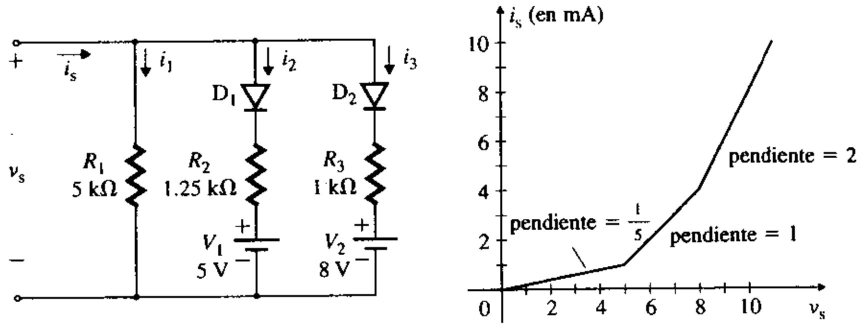
EJEMPLO 3.16 **Determinación de la función de transferencia de un circuito con diodo** En la figura 3.40(a) se ilustra un circuito con diodo. Los parámetros del circuito son $R_1 = 5$ kΩ, $R_2 = 1.25$ kΩ, $R_3 = 1$ kΩ, $V_1 = 5$ V y $V_2 = 8$ V.

(a) Trazar la gráfica de la relación *v-i* del circuito.

(b) Con PSpice/SPICE, trazar la gráfica de la característica de transferencia con $v_S = 0$ a 10 V. Utilice los parámetros del diodo D1N4148:

```
IS=2.682N CJO=4P M=.3333 VJ=.5 BV=100 IBV=100U TT=11.54N
```

FIGURA 3.40 Circuito con diodos para generación de función



(a) Circuito **(b)**

SOLUCIÓN

(a) Si $v_S < V_1 = 5$ V, los diodos D_1 y D_2 se polarizan a la inversa. La corriente de entrada i_S es

$$i_S = \frac{v_S}{R_1} = \frac{v_S}{5} \text{ mA}$$

Si $5 < v_S < 8$V, el diodo D_1 conduce y el diodo D_2 está bajo condiciones de polarización inversa. La corriente de entrada i_S es

$$i_S = i_1 + i_2 = \frac{v_S}{R_1} + \frac{v_S - V_1}{R_2} = v_S\left(\frac{1}{R_1} + \frac{1}{R_2}\right) - \frac{V_1}{R_2} = (v_S - 4) \text{ mA}$$

Si $v_S > 8$, los diodos D_1 y D_2 conducen. La corriente de entrada se calcula de la siguiente manera:

$$i_S = \frac{v_S}{R_1} + \frac{v_S - V_1}{R_2} + \frac{v_S - V_2}{R_3} = v_S\left(\frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_3}\right) - \frac{V_1}{R_2} - \frac{V_2}{R_3}$$
$$= 2v_S - 4 - 8 = (2v_S - 12) \text{ mA}$$

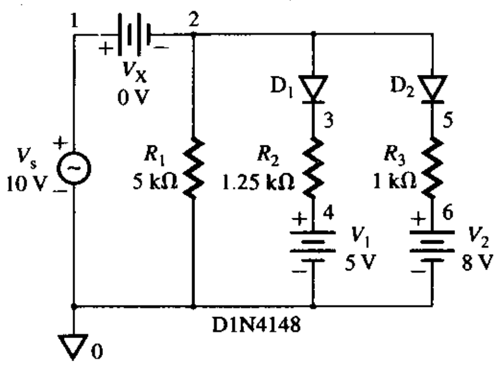
La relación *v-i* se muestra en la figura 3.40(b).

(b) El generador de función para simulación con PSpice se ilustra en la figura 3.41. El listado del archivo del circuito es el siguiente:

```
Ejemplo 3.16 Generador de función con diodos
VS  1  0  DC  10V            ; Voltaje de cd de 10 V
VX  1  2  DC  0V             ; Mide la corriente de entrada
V1  4  0  DC  5V
V2  6  0  DC  8V
R1  2  0  5K
R2  3  4  1.25K
R3  5  6  1K
D1  2  3  D1N4148            ; Modelo del diodo D1N4148
D2  2  5  D1N4148
.MODEL D1N4148 D(IS=2.682N CJO=4P M=.3333 VJ=.5 BV=100
+       IBV=100U TT=11.54N)  ; Parámetros del modelo de diodo
.DC  VS  -5V  10V  0.1V      ; Barrido de cd desde -5 V hasta 10 V
.PROBE                       ; Posprocesador gráfico
.END
```

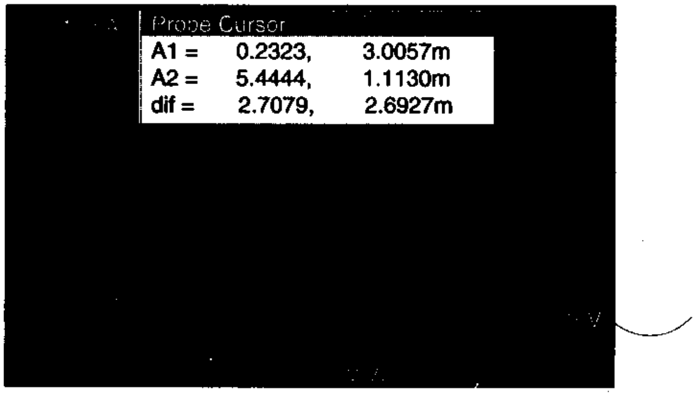
www.elsolucionario.net

FIGURA 3.41 Generador de función para simulación con PSpice



La gráfica de PSpice de i_S en función de v_S se muestra en la figura 3.42. Los voltajes de interrupción (8.23 V y 5.44 V) a los cuales los diodos son conmutados en los circuitos, son mayores que los valores estimados porque las caídas de los diodos se ignoraron en los cálculos manuales, mientras que PSpice utiliza diodos reales.

FIGURA 3.42 Gráfica generada por PSpice de la característica de transferencia del ejemplo 3.16



Resumen

Los diodos se utilizan en muchos circuitos electrónicos, incluidos los rectificadores, cargadores de baterías, recortadores, de fijación, demoduladores de picos, multiplicadores de voltaje, generadores de función, compuertas lógicas y reguladores de voltaje. El análisis de circuitos con diodos se simplifica suponiendo un modelo de diodo ideal, en el que la resistencia en la condición de polarización directa es cero y la resistencia en la dirección inversa es muy grande, tendiendo a infinito.

Referencias

1. M. S. Ghausi, *Electronic Devices and Circuits: Discrete and Integrated.* Nueva York: Holt, Rinehart and Winston, 1985, p. 23.
2. M. H. Rashid, *SPICE for Circuits and Electronics Using PSpice.* Englewood Cliffs, NJ: Prentice Hall Inc., 1995.

Preguntas de repaso

1. ¿Qué es un rectificador?

2. ¿Qué es un convertidor ca-cd?

3. ¿Qué es la eficiencia de la rectificación?

www.elsolucionario.net

4. ¿Cuáles son las diferencias entre los rectificadores de media onda y los de onda completa?
5. ¿Cuál es la frecuencia más baja de los armónicos en un rectificador de media onda?
6. ¿Cuál es la frecuencia más baja de los armónicos en un rectificador de onda completa?
7. ¿Cuáles son las ventajas de los rectificadores de onda completa?
8. ¿Para qué sirven los filtros utilizados en rectificadores?
9. ¿Qué es un filtro de cd?
10. ¿Qué es un filtro de ca?
11. ¿Qué es un circuito de fijación de nivel?
12. ¿Qué es un circuito recortador?
13. ¿Qué es un demodulador?
14. ¿Qué es un multiplicador de voltaje?
15. ¿Cómo se logra la multiplicación de voltaje?
16. ¿Qué es la característica de transferencia de un circuito de diodo?

Problemas

El símbolo **D** indica que se trata de un problema de diseño.

▸ 3.2 *Rectificadores de diodo*

3.1. El rectificador monofásico de media onda de la figura 3.2(a) es alimentado directamente por una fuente de 120 V (rms) a 60 Hz, a través de un transformador reductor con una relación de vueltas $n = 10{:}1$. La resistencia de carga R_L es de 10 Ω. Determine, entonces, **(a)** el voltaje de salida promedio $V_{o(cd)}$, **(b)** la corriente de carga promedio $I_{o(cd)}$, **(c)** el voltaje rms de carga $V_{o(rms)}$, **(d)** la corriente rms de carga $I_{o(rms)}$, **(e)** el factor de rizo FR del voltaje de salida, **(f)** el voltaje rms de rizo $V_{r(rms)}$, **(g)** la corriente promedio del diodo $I_{D(prom)}$, **(h)** la corriente rms del diodo $I_{D(rms)}$, **(i)** el voltaje pico inverso PIV del diodo, **(j)** la potencia de salida promedio $P_{o(ca)}$, **(k)** la potencia de salida de cd $P_{o(cd)}$ y **(l)** la frecuencia f_r del voltaje de rizo de salida.

3.2 El rectificador monofásico de media onda de la figura 3.1(a) se conecta a una fuente senoidal con $V_s = 220$ V (rms) a 50 Hz. Exprese el voltaje de salida instantáneo $v_O(t)$ por medio de una serie de Fourier.

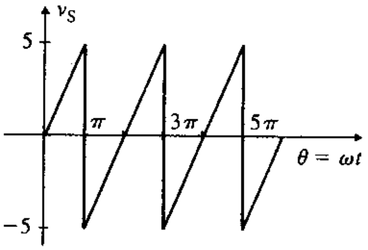
3.3 El rectificador monofásico mostrado en la figura 3.3(a) se emplea como cargador de baterías. La capacidad de la batería es de 100 watts hora y su voltaje es $E = 24$ V. La corriente de carga promedio debe ser $I_{o(cd)} = 5$ A. El voltaje de entrada de ca del primario es $V_p = 120$ V (rms) a 60 Hz, y la relación de vueltas del transformador es $n = 2{:}1$.

(a) Calcule el ángulo de conducción δ del diodo, la resistencia de limitación de corriente R, la disipación de potencia P_R de R, el tiempo de carga h en horas, la eficiencia de la rectificación η_R y el voltaje pico inverso PIV del diodo.

(b) Con PSpice/SPICE, trace las gráficas de $P_{o(ca)}$ y $P_{o(cd)}$ en función del tiempo. Use los parámetros del modelo preestablecido.

3.4 El voltaje de entrada al rectificador monofásico con puente de la figura 3.8(a) se ilustra en la figura P3.4. Determine, entonces, **(a)** El voltaje promedio $V_{o(cd)}$, **(b)** el voltaje rms de salida $V_{o(rms)}$ y **(c)** el factor de rizo FR del voltaje de salida. Use un transformador con relación de vueltas $n = 1{:}1$.

FIGURA P3.4



3.5 El rectificador monofásico de onda completa con derivación central mostrado en la figura 3.6(a), es alimentado por una fuente de 220 V (rms) a 50 Hz, a través de un transformador reductor con derivación central y relación de vueltas $n = 10{:}2$. La resistencia de carga R_L es de 10 Ω. Determine **(a)**

www.elsolucionario.net

el voltaje de salida promedio $V_{o(cd)}$, **(b)** la corriente de carga promedio $I_{o(cd)}$, **(c)** el voltaje rms de carga $V_{o(rms)}$, **(d)** la corriente rms de carga $I_{o(rms)}$, **(e)** el factor de rizo FR del voltaje de salida, **(f)** el voltaje rms de rizo $V_{r(rms)}$, **(g)** la corriente promedio del diodo $I_{D(prom)}$, **(h)** la corriente rms del diodo $I_{D(rms)}$, **(i)** el voltaje pico inverso PIV de los diodos, **(j)** la potencia de salida promedio $P_{o(ca)}$, **(k)** la potencia de salida de cd $P_{o(cd)}$ y **(l)** la frecuencia f_r del voltaje de rizo de salida.

3.6 El rectificador monofásico de onda completa de la figura 3.6(a) es alimentado por una fuente de 220 V (rms) a 50 Hz, a través de un transformador reductor con derivación central, cuya relación de vueltas es n = 10:2.

(a) Exprese el voltaje de salida instantáneo $v_O(t)$ mediante una serie de Fourier.

(b) Use PSpice/SPICE para calcular los componentes armónicos del voltaje de salida, hasta el noveno armónico. Use los parámetros del modelo preestablecido.

3.7 El rectificador monofásico con puente de onda completa de la figura 3.8(a) es alimentado directamente por una fuente de 220 V (rms) a 50 Hz, por medio de un transformador cuya relación de vueltas es n = 10:1. La resistencia de carga R_L es de 100 Ω. Determine, **(a)** el voltaje de salida promedio $V_{o(cd)}$, **(b)** la corriente de carga promedio $I_{o(cd)}$, **(c)** el voltaje rms de carga $V_{o(rms)}$, **(d)** la corriente rms de carga $I_{o(rms)}$, **(e)** el factor de rizo FR del voltaje de salida, **(f)** el voltaje rms de rizo $V_{r(rms)}$, **(g)** la corriente promedio del diodo $I_{D(prom)}$, **(h)** la corriente rms del diodo $I_{D(rms)}$, **(i)** el voltaje pico inverso PIV del diodo, **(j)** la potencia de salida promedio $P_{o(ca)}$, **(k)** la potencia de salida de cd $P_{o(cd)}$ y **(l)** la frecuencia f_r del voltaje de rizo de la salida.

3.8 Se construye un vóltmetro de ca con un cuadro móvil de cd y un rectificador de puente, como se ilustra en la figura 3.11(a). La resistencia interna del cuadro es R_m = 50 Ω, con una corriente promedio I_m = 200 mA para una deflexión de escala completa. La resistencia de limitación de corriente es R_s = 2.5 kΩ.

(a) Determine el valor rms del voltaje de entrada de ca V_s que produce la deflexión de escala completa, si el voltaje de entrada v_S es senoidal.

(b) Si se utiliza este cuadro para medir el valor rms de un voltaje de entrada con forma de onda triangular, como se muestra en la figura 3.11(b), calcule el factor de corrección necesario K para aplicarlo a la lectura del medidor.

D **3.9** La resistencia interna de un medidor de cd es R_m = 50 Ω, y su corriente de deflexión de escala completa es I_m = 200 mA. El medidor debe leer un voltaje rms de entrada V_s = 250 cuando la deflexión sea de escala completa.

(a) Diseñe un vóltmetro de ca que utilice el medidor de cd y un rectificador de puente, como se muestra en la figura 3.11(a).

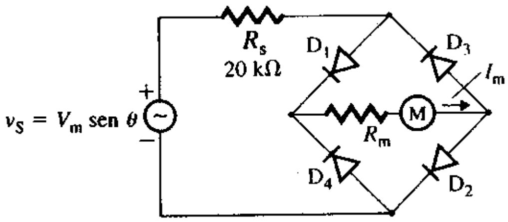
(b) Use PSpice/SPICE para verificar los resultados, trazando la gráfica de la corriente promedio del medidor. Use los parámetros del modelo preestablecido.

3.10 Se construye un vóltmetro de ca con un medidor de cd y un rectificador de puente, como se muestra en la figura P3.10. La resistencia interna del medidor es R_m = 250 Ω, y su corriente promedio es I_m = 1 mA para una deflexión de escala completa.

(a) Determine el voltaje rms de entrada V_s para la deflexión de escala completa.

(b) Use PSpice/SPICE para verificar los resultados, trazando la gráfica de la corriente promedio del medidor. Use los parámetros del modelo preestablecido.

FIGURA P3.10



3.11 En la figura 3.9 se ilustra un rectificador monofásico con puente. La resistencia de carga R_L es de 2.5 kΩ, y la resistencia de la fuente R_s es de 1 kΩ.

(a) Determine la característica de transferencia (v_O en función de v_S) del rectificador.

(b) Con PSpice/SPICE, trace la gráfica de la característica de transferencia con v_S = −10 V a 10 V. Use los parámetros del modelo preestablecido.

3.12 Repita el problema 3.11 con el rectificador de media onda de la figura 3.1(a).

www.elsolucionario.net

▸ **3.3** *Filtros de salida para rectificadores*

D **3.13** El rectificador monofásico con puente mostrado en la figura 3.12(a) es alimentado directamente por una fuente de 22 V (rms) a 50 Hz, sin transformador de entrada. La resistencia de carga es $R_L = 1\ k\Omega$.

(a) Diseñe un filtro L de modo que la corriente rms de rizo $I_{r(rms)}$ se limite a menos del 5% de $I_{o(cd)}$. Suponga que el segundo armónico $I_{o2(rms)}$ es el dominante, y que los efectos de los armónicos de mayor orden son insignificantes.

(b) Use PSpice/SPICE para verificar el diseño, trazando la gráfica de la corriente de salida. Use los parámetros del modelo preestablecido.

D **3.14** Repita el problema 3.13 con el rectificador de media onda de la figura 3.2(a). Suponga que el primer armónico es el dominante. Además, use una relación de vueltas $n = 1{:}1$.

D **3.15** El rectificador monofásico con puente de onda completa de la figura 3.15(a) es alimentado directamente por una fuente de 12 V (rms) a 60 Hz sin transformador de entrada. La resistencia de carga es $R_L = 1\ k\Omega$. Suponga que el segundo armónico es el dominante.

(a) Diseñe un filtro C de modo que el voltaje rms de rizo $V_{r(rms)}$ se limite a menos del 5% del $V_{o(cd)}$ que se obtiene sin ningún filtro.

(b) Con el valor de C determinado en el inciso (a), calcule el voltaje de salida promedio $V_{o(cd)}$ y el voltaje del capacitor, si la resistencia de carga R_L está desconectada.

(c) Use PSpice/SPICE para verificar el diseño, trazando la gráfica del voltaje de salida instantáneo v_O. Use los parámetros del modelo preestablecido.

D **3.16** Repita el problema 3.15 con el rectificador de media onda de la figura 3.2(a). Suponga que el primer armónico es el dominante.

3.17 Las lecturas de la salida de un rectificador de onda completa dan $V_{O(cd)} = 15$ V, $I_{o(cd)} = 12$ mA y $V_{o(rms)} = 155$ V. El rectificador utiliza un filtro C a través de la resistencia de carga. La frecuencia de voltaje de alimentación f es de 60 Hz.

(a) Determine el factor de rizo FR del voltaje de salida y el valor de la capacitancia C del filtro.

(b) Use PSpice/SPICE para verificar los resultados, trazando la gráfica del voltaje de salida promedio. Use los parámetros del modelo preestablecido.

D **3.18** Una fuente de 12 V (rms) a 60 Hz alimenta directamente al rectificador monofásico con puente de la figura 3.18(a) sin transformador de entrada. La resistencia de carga es $R_L = 2\ k\Omega$. Suponga que el segundo armónico es el dominante.

(a) Diseñe un filtro LC de modo que el voltaje rms de rizo $V_{r(rms)}$ se limite a menos del 5% del $V_{o(cd)}$ que se obtiene sin ningún filtro.

(b) Use PSpice/SPICE para verificar el diseño, trazando la gráfica del voltaje de salida instantáneo v_O. Use los parámetros del modelo preestablecido.

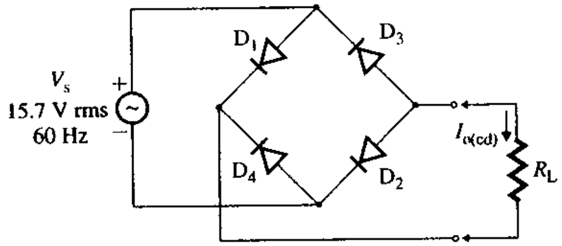
D **3.19** Repita el problema 3.18 con el rectificador de media onda de la figura 3.2(a). Suponga que el primer armónico es el dominante. Asimismo, suponga una relación de vueltas $n = 10{:}1$.

3.20 El rectificador monofásico de puente representado en la figura P3.20 se utiliza como fuente de potencia.

(a) Determine el voltaje de salida de cd para una corriente de carga $I_{o(cd)} = 10$ mA, y el factor de rizo del voltaje de salida para $R_L = 1\ k\Omega$.

(b) Use PSpice/SPICE para verificar los resultados, trazando la gráfica del voltaje de salida promedio. Use los parámetros del modelo preestablecido.

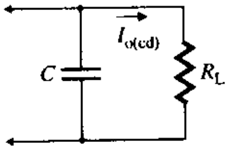
FIGURA P3.20



www.elsolucionario.net

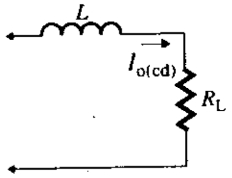
3.21 Repita el problema 3.20 con la carga de la figura P3.21, $C = 100\ \mu F$ y $R_L = 1\ k\Omega$.

FIGURA P3.21



3.22 Repita el problema 3.20 con la carga de la figura P3.22, $L = 5$ mH y $R_L = 1.5\ k\Omega$.

FIGURA P3.22



▸ 3.4 *Recortadores*

D 3.23 El circuito recortador de la figura 3.23(a) es alimentado por el voltaje de entrada representado en la figura 3.23(b). El voltaje de la batería es $E_1 = 20$ V. La corriente pico del diodo $I_{D(pico)}$ se limita a 50 mA. Determine, **(a)** el valor de la resistencia R, **(b)** la corriente promedio del diodo $I_{D(prom)}$ y la corriente rms del diodo $I_{D(rms)}$ y **(c)** la disipación de potencia P_R de la resistencia R.

D 3.24 El circuito recortador mostrado en la figura 3.21(a) es alimentado por un voltaje de entrada senoidal $v_s = 20$ sen $(2000\pi t)$. El voltaje de la batería es $E_1 = 5$ V. La corriente pico de diodo $I_{D(pico)}$ se ha de limitar a 10 mA.

(a) Determine el valor de la resistencia R, la corriente promedio del diodo $I_{D(prom)}$, la corriente rms de diodo $I_{D(rms)}$ y la disipación de potencia P_R de la resistencia R.

(b) Con PSpice/SPICE, trace la gráfica de la corriente de diodo. Use los parámetros del modelo preestablecido.

▸ 3.5 *Circuitos de fijación*

D 3.25 El voltaje de entrada v_S al circuito de fijación de la figura 3.27(a) es un voltaje senoidal $v_S = 30$ sen $(2000\pi t)$. La corriente pico del diodo $I_{D(pico)}$ se tiene que limitar a 0.5 A. Suponga que $E_1 = 5$ V y que se conecta una resistencia limitadora R_s en serie con C.

(a) Diseñe el circuito de fijación determinando el voltaje pico inverso PIV del diodo y los valores de R_s, R y C.

(b) Use PSpice/SPICE para trazar la gráfica del voltaje de salida v_O. Use los parámetros del modelo preestablecido.

D 3.26 El voltaje de entrada v_S al circuito de fijación de la figura 3.27(a) es $v_S = 20$ sen $(2000\pi t)$. La corriente pico de diodo $I_{D(pico)}$ se tiene que limitar a 0.5 A. Suponga que $E_1 = 5$ V y que se conecta una resistencia R_s en serie con C para limitar la corriente de diodo.

(a) Diseñe el circuito de fijación determinando el voltaje pico inverso PIV del diodo y los valores de R_s, R y C.

(b) Use PSpice/SPICE para trazar la gráfica del voltaje de salida V_O. Use los parámetros del modelo preestablecido.

▸ 3.6 *Detectores de picos y demoduladores*

D 3.27 La frecuencia portadora f_c de una señal de radio es de 250 kHz, y la frecuencia moduladora f_m, de 10 kHz. La resistencia de carga R del detector es de 10 kΩ.

(a) Diseñe un demodulador para la forma de onda de la figura 3.31(a), determinando el valor de la capacitancia C.

www.elsolucionario.net

(b) Use PSpice/SPICE para trazar la gráfica del voltaje de salida v_O con un índice de modulación $M = 0.5$ y un voltaje modulador pico $V_m = 20$ V. Use los parámetros del modelo preestablecido.

D **3.28** Repita el problema 3.27(b), con un índice de modulación $M = 1$.

▸ 3.7 *Multiplicadores de voltaje*

3.29 Use PSpice/SPICE para trazar la gráfica del voltaje de salida v_O del duplicador de voltaje de la figura 3.34(c). Suponga $v_s = 10$ sen $120\pi t$ y $C_1 = C_2 = C_3 = C_4 = 0.1\ \mu$F. Use los parámetros del modelo preestablecido.

3.30 Use PSpice/SPICE para trazar la gráfica del voltaje de salida v_{O4} $(= v_{C4})$ del cuatriplicador de voltaje de la figura 3.36(a). Suponga $v_S = 10$ sen $120\pi t$ y $C_1 = C_2 = C_3 = C_4 = 0.01\ \mu$F. Las resistencias que se conectan a través de los diodos D_1, D_2 y D_3 son $R_1 = R_2 = R_3 = 5$ MΩ (no se muestran). Use los parámetros del modelo preestablecido.

▸ 3.8 *Generadores de funciones*

3.31 Los parámetros del circuito de la figura 3.40(a) son: $R_1 = 10$ kΩ, $R_2 = 5$ kΩ, $R_3 = 2.5$ kΩ, $V_1 = 4$ V y $V_2 = 10$ V.

(a) Trace la gráfica de la relación *v-i* del circuito.

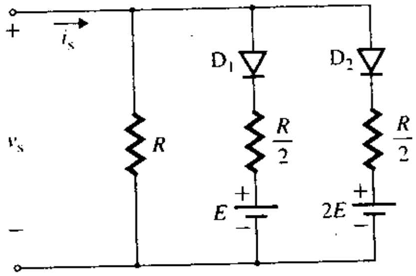
(b) Use PSpice/SPICE para trazar la gráfica de la característica de transferencia con $v_S = 0$ a 12 V. Use los parámetros del modelo preestablecido.

3.32 En la figura P3.32 se muestra un circuito con diodo. Los parámetros del circuito son $R = 1$ kΩ y $E = 4$ V.

(a) Deduzca una expresión para la característica *v-i* del circuito. Trace la gráfica de la característica *v-i*.

(b) Use PSpice/SPICE para verificar los resultados, trazando la gráfica de la característica *v-i*, con $v_S = -5$ V a 10 V. Use los parámetros del modelo preestablecido.

FIGURA P3.32

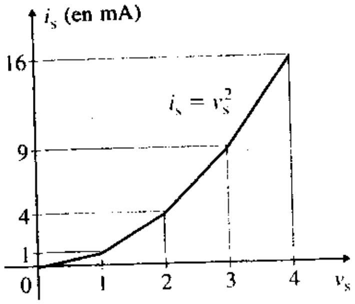


D **3.33** En la figura P3.33 se muestra una característica *v-i* que representa una ley cuadrática.

(a) Diseñe un circuito con diodo para generar esta característica.

(b) Use PSpice/SPICE para verificar el diseño, trazando la gráfica de la característica *v-i*. Use los parámetros del modelo preestablecido.

FIGURA P3.33



www.elsolucionario.net

Introducción a los amplificadores

Contenido del capítulo

4.1 Introducción
4.2 Características de un amplificador
4.3 Tipos de amplificadores
4.4 Modelos de PSpice/SPICE para amplificadores
4.5 Relaciones de ganancia
4.6 Amplificadores en cascada
4.7 Introducción a los amplificadores con transistores
4.8 Respuesta en frecuencia de los amplificadores
4.9 Teorema de Miller
4.10 Diseño de un amplificador

RESUMEN ▶ PREGUNTAS DE REPASO ▶ PROBLEMAS

4.1 *Introducción*

Las señales de salida de los transductores son débiles [dentro del rango de los microvolts (μV) o los milivolts (mV)] y poseen una cantidad de energía muy pequeña. Por lo general, estas señales son de magnitud muy pequeña como para ser procesadas de manera confiable para realizar cualquier función útil. El procesamiento de las señales es mucho más fácil si la magnitud de la señal es grande (en el rango de los volts). En casi todos los sistemas electrónicos se utilizan amplificadores para incrementar la intensidad de una señal débil. El amplificador está compuesto por uno o más dispositivos amplificadores y su complejidad depende del número de dispositivos de amplificación. Para analizar un circuito complejo integrado por varios amplificadores, con frecuencia se requiere un modelo que represente el comportamiento terminal de cada amplificador.

Los objetivos de aprendizaje de este capítulo son los siguientes:

- Familiarizarse con las características, los tipos, los modelos de circuito y las aplicaciones de los amplificadores
- Aprender a definir las características de diseño de un amplificador para que cumpla con los requerimientos de entrada y salida de una aplicación en particular
- Familiarizarse con los dispositivos de amplificación tales como transistores y sus aplicaciones en amplificadores
- Familiarizarse con el teorema de Miller y sus aplicaciones para el análisis de amplificadores retroalimentados

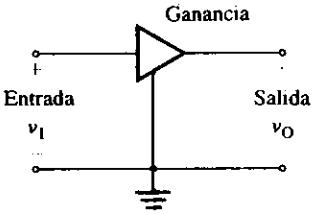
www.elsolucionario.net

4.2 Características de un amplificador

El amplificador puede ser considerado como una red de dos puertos, uno de entrada y uno de salida. Se representa por medio del símbolo del circuito mostrado en la figura 4.1, el cual indica la dirección del flujo de la señal, del lado de la entrada al lado de la salida. Por lo común, una de las terminales de entrada se conecta a una de las terminales para formar una *tierra común*. El voltaje (o corriente) de salida está relacionado con el voltaje (o corriente) de entrada mediante un *parámetro de ganancia*. Si la señal de salida es directamente proporcional a la señal de entrada, de tal modo que la salida sea una réplica exacta de la señal de entrada, se dice que el amplificador es un *amplificador lineal*. Si cambia la onda de salida, se considera que se produce una *distorsión*, lo cual es indeseable. Se dice entonces que el amplificador es un *amplificador no lineal*. Las características de los amplificadores se definen mediante varios parámetros, los cuales se describen en las secciones siguientes.

Ganancia en voltaje

FIGURA 4.1
Símbolo de un amplificador

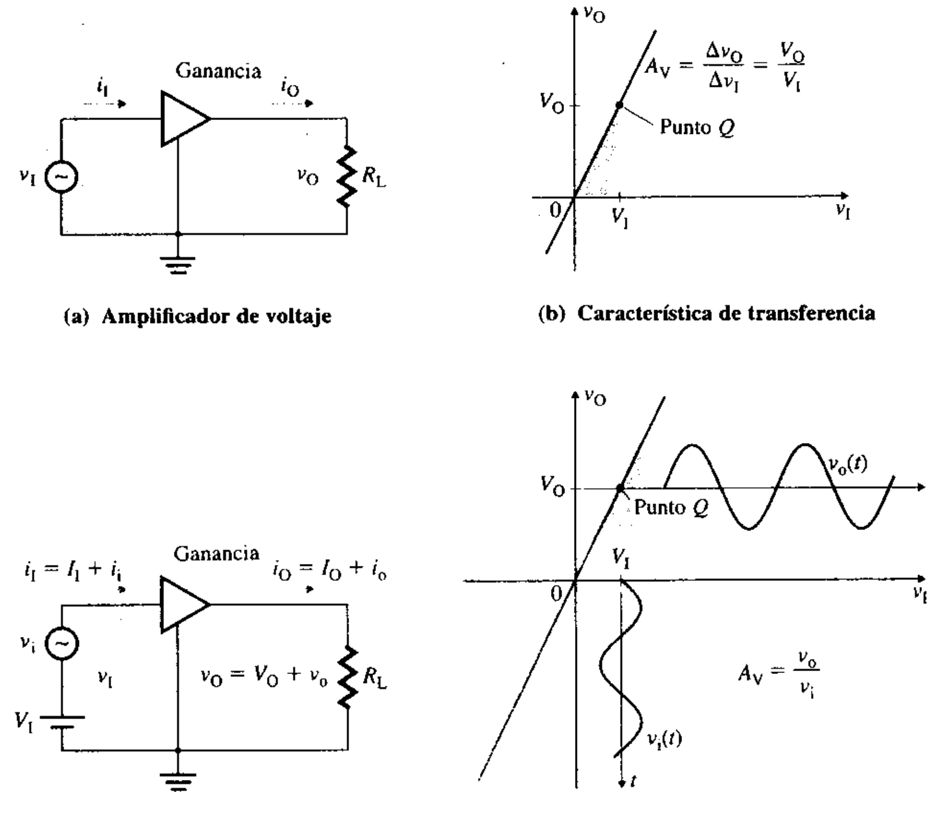


Si el voltaje de entrada a un amplificador lineal es v_I, entonces el amplificador produce un voltaje de salida v_O, el cual es una réplica amplificada de v_I. En la figura 4.2(a) se ilustra esta situación para un amplificador con una resistencia de carga R_L. La *ganancia en voltaje* A_v del amplificador se define como

$$\text{Ganancia en voltaje } A_V = \frac{\text{voltaje de salida } v_O}{\text{voltaje de entrada } v_I} \tag{4.1}$$

La característica de transferencia, mostrada en la figura 4.2(b), es una línea recta con pendiente A_V. Por lo tanto, si se aplica una señal de entrada de cd, $v_I = V_I$, el voltaje de salida es $v_O = V_O = A_V V_I$ y el amplificador opera en el punto Q. La ganancia en voltaje de cd se vuelve entonces $A_V = V_O/V_I$. Sin embargo, si se superpone una señal senoidal pequeña $v_i = V_m \operatorname{sen} \omega t$ sobre V_I, como se muestra en la figura 4.2(c), el voltaje de salida llega a ser

FIGURA 4.2
Amplificador de voltaje



(a) Amplificador de voltaje

(b) Característica de transferencia

(c) Señal pequeña superpuesta sobre la señal de cd

(d) Voltaje de salida de señal pequeña

www.elsolucionario.net

$v_O = V_O + v_o$. La ganancia en voltaje de ca de señal pequeña es $A_v = \Delta v_O/\Delta v_i = v_o/v_i$. Por tanto, un voltaje de entrada de señal pequeña v_i produce un voltaje de salida de señal pequeña correspondiente $v_o = A_v V_m$ sen ωt, tal que $v_O = V_O + A_v v_i = V_O + A_v V_m$ sen ωt. Esto se ilustra en la figura 4.2(d). Por consiguiente, se tienen dos ganancias en voltaje: una de cd y una de señal pequeña. Para un amplificador lineal, las dos ganancias son iguales, es decir, $A_V = A_v$ y la ganancia de señal pequeña se conoce simplemente como *ganancia en voltaje*.

Ganancia en corriente

Si i_I es la corriente que el amplificador extrae de la fuente de señal, e i_O es la corriente que el amplificador entrega a la carga R_L, entonces la *ganancia en corriente* A_I del amplificador se define como

$$\text{Ganancia en corriente } A_I = \frac{\text{corriente de carga } i_O}{\text{corriente de entrada } i_I} \tag{4.2}$$

La característica de transferencia es similar a la que se muestra en la figura 4.2(b). Para un amplificador lineal, la ganancia de cd es igual a la ganancia de señal pequeña: $A_I = \Delta i_O/\Delta i_I = i_o/i_i$. Es decir, $A_I = A_i$, por lo que la ganancia de señal pequeña se conoce como *ganancia en corriente*.

Ganancia en potencia

Un amplificador proporciona a la carga una mayor potencia que la que recibe de la fuente de señal. Por lo tanto, el amplificador tiene una *ganancia en potencia* A_p, definida por

$$\text{Ganancia en potencia } A_p = \frac{\text{potencia de carga } P_L}{\text{potencia de entrada } P_i} \tag{4.3}$$

$$= \frac{v_o i_o}{v_i i_i} \tag{4.4}$$

Después de la sustitución de $A_v = v_o/v_i$ y $A_i = i_o/i_i$, la ecuación (4.4) se escribe como

$$A_p = A_v A_i \tag{4.5}$$

Por consiguiente, la ganancia en potencia es el producto de la ganancia en voltaje por la ganancia en corriente.

Ganancia logarítmica

Las ganancias de los amplificadores pueden expresarse como cantidades dimensionales o con unidades (V/V para una ganancia en voltaje, A/A para una ganancia en corriente o W/W para una ganancia en potencia). Por lo general, sus valores son muy grandes y abarcan varios órdenes de magnitud. No es conveniente trazar la gráfica de esos números tan grandes en función de otros parámetros. Es común que las ganancias se expresen en términos de logaritmos, de la siguiente manera:

$$\text{Ganancia en potencia en dB} = 10 \log A_p = 10 \log_{10}\left(\frac{P_L}{P_i}\right) = 10 \log_{10}\left(\frac{v_o^2/R_L}{v_i^2/R_i}\right)$$

$$= 20 \log_{10}\left(\frac{v_o}{v_i}\right) + 10 \log_{10}\left(\frac{R_i}{R_L}\right)$$

donde R_i es la resistencia de entrada del amplificador. El término $20 \log_{10}(v_o/v_i)$ se conoce como ganancia en voltaje en dB del amplificador. Esto es,

$$\text{Ganancia en voltaje en decibeles} = 20 \log |A_v| \quad \text{con } R_i = R_L$$

La ganancia en potencia también puede expresarse en función de las corrientes de entrada y de salida:

$$\text{Ganancia en potencia en dB} = 10 \log A_p = 10 \log_{10}\left(\frac{P_L}{P_i}\right) = 10 \log_{10}\left(\frac{i_o^2 R_L}{i_i^2 R_i}\right)$$

$$= 20 \log_{10}\left(\frac{i_o}{i_i}\right) + 10 \log_{10}\left(\frac{R_L}{R_i}\right)$$

www.elsolucionario.net

El término $20 \log_{10} (i_o/i_i)$ se conoce como ganancia en corriente del amplificador en dB. Esto es,

$$\text{Ganancia en corriente en decibeles} = 20 \log |A_i|$$

Si $R_i = R_L$, la ganancia en potencia en dB es igual a las ganancias en voltaje y en corriente en dB. Es decir,

$$\text{Ganancia en potencia en dB} = \text{Ganancia en voltaje en dB} = \text{Ganancia en corriente en dB}$$

Algunos amplificadores, como los operacionales, tienen una ganancia en voltaje muy alta, la cual se da en dB. Por ejemplo, en lugar de escribir $A_v = 10^5$ V/V, se acostumbra escribir 100 dB, lo cual es igual a $20 \log 10^5$.

▶ **NOTAS:**

1. Si hay una diferencia de fase de 180° entre los voltajes (o corrientes) de entrada y salida, entonces la ganancia en voltaje A_v (o en corriente A_i) es negativa. Por tanto, se debe usar el valor absoluto de A_v (o de A_i) para calcular la ganancia en dB. Sin embargo, la ganancia en potencia A_p siempre es positiva.
2. Si el valor absoluto de la ganancia en voltaje (o en corriente) es menor que uno, se dice entonces que la salida está *atenuada*, en lugar de amplificada, y la ganancia en dB es negativa.

Resistencias de entrada y de salida

La *resistencia de entrada* R_i es una medida de la corriente extraída por el amplificador. Es la razón del voltaje de entrada entre la corriente de entrada:

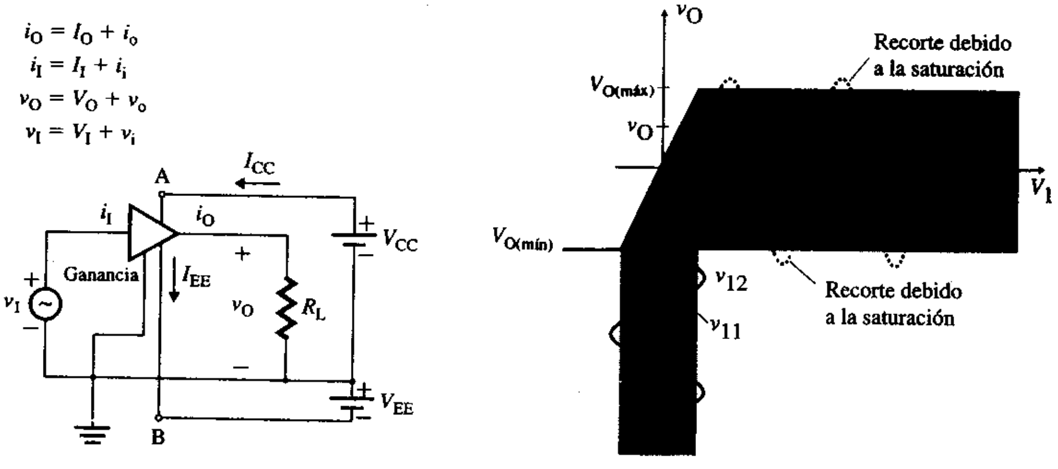
$$R_i = \frac{v_I}{i_I} \tag{4.6}$$

La *resistencia de salida* R_o es la resistencia interna vista desde las terminales de salida de un amplificador; es decir, la resistencia equivalente de Thévenin.

Saturación del amplificador

El amplificador necesita una fuente (o fuentes) de alimentación de cd, de modo que pueda establecerse un punto de operación, como se muestra en la figura 4.2(b), que permita una variación de la señal de salida como respuesta a un pequeño cambio de la señal de entrada. La fuente (o fuentes) de cd suministra la potencia entregada a la carga, así como cualquier otra potencia disipada como calor dentro del amplificador mismo. En la figura 4.3(a) se ilustra un amplificador con dos fuentes de potencia, V_{CC} y V_{EE}. I_{CC} e I_{EE} son las corrientes extraídas de las fuentes de cd V_{CC} y V_{EE}, respectivamente. La terminal A se conecta al lado positivo de una fuente de cd, V_{CC}; la B, al lado negativo de la fuente de cd, V_{EE}. El voltaje de salida del amplificador no puede exceder el límite de saturación positivo $V_{O(máx)}$, y no puede ser menor que el límite de saturación negativo $V_{O(mín)}$.

FIGURA 4.3 Fuentes de alimentación de un amplificador y saturación



(a) Amplificador con fuentes de cd **(b) Efecto de la saturación**

www.elsolucionario.net

Por lo general, cada uno de los dos límites de saturación queda dentro de 1 o 2 V del correspondiente suministro de potencia. Este hecho es el resultado de los circuitos internos de los amplificadores y del comportamiento no lineal de los dispositivos de amplificación. Por consiguiente, para evitar la distorsión del voltaje de salida tal como se ilustra en la figura 4.3(b), el voltaje de entrada debe mantenerse dentro del intervalo definido por

$$\frac{V_{O(mín)}}{A_v} \leq v_I \leq \frac{V_{O(máx)}}{A_v} \tag{4.7}$$

Siempre que el amplificador funcione dentro de los límites de saturación, la ganancia en voltaje es lineal. La potencia entregada por las fuentes de cd es

$$P_{cd} = V_{CC}I_{CC} + V_{EE}I_{EE} \tag{4.8}$$

y la potencia P_i entregada por la señal de entrada es pequeña comparada con P_{cd}. Por lo tanto, la eficiencia η de un amplificador se define como

$$\text{Eficiencia del amplificador } \eta = \frac{\text{potencia de carga } P_L}{\text{potencia entregada por las fuentes de cd } P_{cd}} \tag{4.9}$$

La eficiencia de un amplificador oscila entre 25 y 80%, según el tipo de amplificador. En el caso de amplificadores con una señal de entrada muy baja (milivolts o microvolts), la consideración primordial es la ganancia en voltaje, y no la eficiencia. Por otra parte, para amplificadores de potencia, la eficiencia es la principal consideración, porque el amplificador ha de proporcionar la potencia máxima a la carga (como los altavoces de un amplificador de sonido).

EJEMPLO 4.1 ▸ **Cálculo de los parámetros de un amplificador** Los valores de señal pequeña del amplificador lineal de la figura 4.3(a) son: $v_i = 20$ sen $400t$ (mV), $i_i = 1$ sen $400t$ (μA), $v_o = 7.5$ sen $400t$ (V) y $R_L = 0.5$ kΩ. Los valores de cd son: $V_{CC} = V_{EE} = 12$ V e $I_{CC} = I_{EE} = 10$ mA. Determine, entonces, **(a)** los valores de los parámetros del amplificador A_v, A_i, A_p y R_i; **(b)** la potencia entregada por las fuentes de cd P_{cd} y la eficiencia de potencia η, y **(c)** el valor máximo del voltaje de entrada, de modo que el amplificador funcione dentro de los límites de saturación.

SOLUCIÓN

$v_{i(pico)} = 20$ mV, $v_{o(pico)} = 7.5$ V e $i_{i(pico)} = 1$ μA

(a) La corriente de carga es

$$i_o = v_o/R_L = 7.5 \text{ sen } 400t/0.5 \text{ k}\Omega = 15 \times 10^{-3} \text{ sen } 400t = 15 \text{ sen } 400t \text{ (mA)}$$

La ganancia en voltaje es

$$A_v = v_{o(pico)}/v_{i(pico)} = 7.5 \text{ V}/20 \text{ mV} = 375 \text{ V/V} \quad (\text{o } 20 \log 375 = 51.48 \text{ dB})$$

La ganancia en corriente es

$$A_i = i_{o(pico)}/i_{i(pico)} = 15 \text{ mA}/1\ \mu\text{A} = 15 \text{ kA/A} \quad (\text{o } 20 \log 15 \text{ k} = 83.52 \text{ dB})$$

La ganancia en potencia es

$$A_p = A_vA_i = 375 = 15 \text{ k} = 5625 \text{ kW/W} \quad (\text{o } 10 \log 5625 \text{ k} = 67.5 \text{ dB})$$

La resistencia de entrada es

$$R_i = v_{i(pico)}/i_{i(pico)} = 20 \text{ mV}/1\ \mu\text{A} = 20 \text{ k}\Omega$$

(b) La potencia suministrada por las fuentes de cd es

$$R_{cd} = V_{CC}I_{CC} + V_{EE}I_{EE} = 2 \times 12 \times 10 \text{ mA} = 240 \text{ mW}$$

La potencia de carga es

$$P_L = (v_{o(pico)}/\sqrt{2})(i_{o(pico)}/\sqrt{2}) = (7.5 \text{ V}/\sqrt{2})(15 \text{ mA}/\sqrt{2}) = 56.25 \text{ mW}$$

www.elsolucionario.net

La potencia de entrada es

$$P_i = (v_{i(pico)}/\sqrt{2})(i_{i(pico)}/\sqrt{2}) = (20\text{ mV}/\sqrt{2})(1\ \mu\text{A}/\sqrt{2}) = 10\text{ nW}$$

La eficiencia de potencia es

$$\eta = P_L/P_{cd} = 56.25\text{ mW}/240\text{ mW} = 23.4\%$$

(c) En vista de que

$$A_v v_{i(máx)} = v_{O(máx)} = V_{CC} = V_{EE} \quad \text{o} \quad v_{i(máx)} = 12\text{ V}/375 = 32\text{ mV}$$

el límite del voltaje de entrada máximo es $0 \leq v_{i(máx)} \leq 32$ mV, y el límite del voltaje de entrada mínimo es $v_{i(mín)} = -v_{i(máx)} = -32$ mV.

No linealidad de los amplificadores

Los amplificadores reales exhiben una característica no lineal, provocada por dispositivos no lineales como los transistores (analizados en la sección 4.7 y en el capítulo 5). Para el amplificador de la figura 4.4(a) con una fuente de cd, tal característica no lineal se muestra en la figura 4.4(b). Afortunadamente, existe una región intermedia en el voltaje de salida donde la ganancia permanece casi constante. Si puede hacerse que el amplificador funcione en esta región, entonces una pequeña variación del voltaje de entrada provocará una variación casi lineal del voltaje de salida, y la ganancia permanecerá aproximadamente constante. Este objetivo se logra polarizando el amplificador para que funcione en un punto de equilibrio, generalmente denominado *punto Q*, el cual tiene un voltaje de entrada de cd V_I y un voltaje de salida de cd correspondiente V_O. Si se superpone un pequeño voltaje de entrada $v_i(t) = V_m$ sen ωt sobre el voltaje de entrada de cd V_I, como se muestra en la figura 4.4(b), el voltaje de entrada total es

$$v_I(t) = V_I + v_i(t) = V_I + V_m \text{ sen } \omega t$$

lo que hace que el punto de operación suba o baje a lo largo de la característica de transferencia en torno al punto Q. Este movimiento provoca un voltaje de salida correspondiente variable con el tiempo

$$v_O(t) = V_O + v_o(t)$$

Si $v_i(t)$ es suficientemente pequeño, entonces $v_o(t)$ es directamente proporcional a $v_i(t)$, así que

$$v_o(t) = A_v v_i(t) = A_v V_m \text{ sen } \omega t$$

donde A_v es la pendiente de la característica de transferencia en el punto Q; es decir,

$$A_v = \left.\frac{dv_O}{dv_I}\right|_{\text{en el punto } Q} \tag{4.10}$$

Por consiguiente, ya que la señal de entrada se mantiene suficientemente pequeña, el amplificador exhibe una característica casi lineal. Sin embargo, es de esperarse que el aumento de la magnitud de la señal de entrada provoque una distorsión del voltaje de salida, e incluso una saturación. A_v se conoce como *ganancia en voltaje de señal pequeña* (o simplemente *ganancia en voltaje*) del amplificador; no debe confundirse con la *ganancia de cd*, la cual está definida por

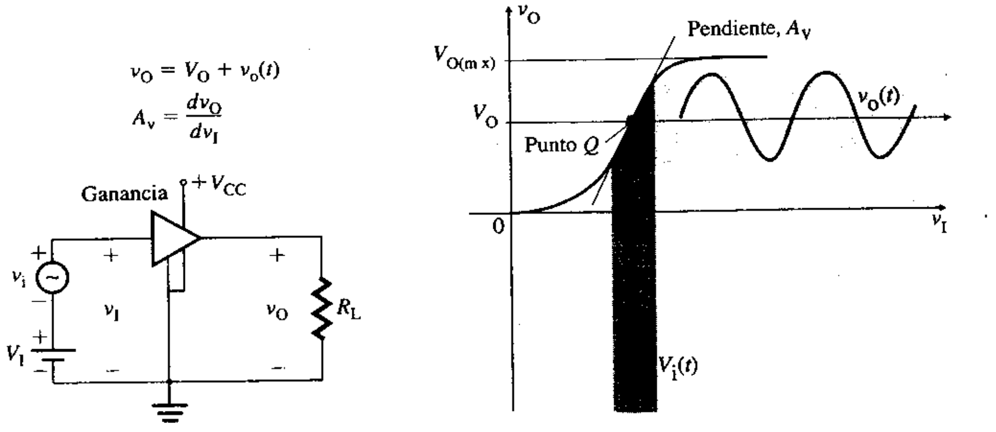
$$A_{cd} = A_V = \left.\frac{v_O}{v_I}\right|_{\text{en el punto } Q} \tag{4.11}$$

Por tanto, puede concluirse que el análisis y el diseño de un amplificador no lineal involucra dos señales: una señal de cd y una de ca. No obstante, las características de un amplificador se describen mediante su comportamiento en respuesta a una señal de entrada de ca pequeña.

▸ **NOTA:** En los amplificadores reales, el punto Q se establece internamente, y los amplificadores funcionan con una señal pequeña de entrada. La señal de entrada v_i se superpone al punto Q (el cual se compone de V_O y V_I) para producir un voltaje de salida de señal pequeña v_o.

www.elsolucionario.net

FIGURA 4.4
No linealidad de un amplificador



(a) Amplificador no lineal **(b) Características no lineales**

EJEMPLO 4.2 ▸ **Cálculo de los parámetros limitantes de un amplificador no lineal** Los valores medidos del amplificador de la figura 4.4(a) son: $v_O = 4.3$ V con $v_I = 18$ mV, $v_O = 5$ V con $v_I = 20$ mV y $v_O = 5.8$V, con $v_I = 22$ mV. El voltaje de alimentación de cd es $V_{CC} = 9$ V, y los límites de saturación son $2\text{ V} \leq v_O \leq 8$ V.

(a) Determinar la ganancia en voltaje de señal pequeña A_v.
(b) Obtener la ganancia en voltaje de cd A_{cd}.
(c) Determinar los límites del voltaje de entrada v_I.

SOLUCIÓN Sea el punto Q $v_O = 5$ V con $v_I = 20$ mV. En tal caso

$$\Delta v_O = v_O(\text{con } v_I = 22\text{ mV}) - v_O(\text{con } v_I = 18\text{ mV}) = 5.8 - 4.3 = 1.5\text{ V}$$
$$\Delta v_I = v_I(\text{con } v_O = 5.8\text{ V}) - v_I(\text{con } v_O = 4.3\text{V}) = 22\text{ mV} - 18\text{ mv} = 4\text{ mV}$$

(a) La ganancia en voltaje de señal pequeña es

$$A_v = \Delta v_O/\Delta v_I = 1.5\text{ V}/4\text{ mV} = 375\text{ V/V} \quad (\text{o } 51.48\text{ dB})$$

(b) La ganancia en voltaje de cd es

$$A_{cd} = A_V = v_O/v_I = 5\text{ V}/20\text{ mV} = 250\text{ V/V} \quad (\text{o } 47.96\text{ dB})$$

(c) Los límites del voltaje de entrada v_I son

$$-(v_O - v_{O(\text{mín})}/A_v \leq v_I - 20\text{ mv} \leq (v_{O(\text{máx})} - v_O)/A_v$$

Esto es, $(2-5)/A_V \leq v_I - 20\text{ mV} \leq (8-5)/A_V$, o $-8\text{ mV} \leq v_I - 20\text{ mV} \leq 8$ mV, lo cual da $182\text{ mV} \leq v_I \leq 28$ mV.

ASPECTOS PRINCIPALES DE LA SECCIÓN 4.2

- El desempeño de un amplificador está descrito por su ganancia en voltaje, ganancia en corriente, ganancia en potencia, resistencia de entrada y resistencia de salida.
- Las ganancias de un amplificador tienen magnitudes muy grandes, expresadas en decibeles (dB).
- La ganancia en potencia es muy grande porque la potencia de la señal es muy baja. La fuente (o fuentes) de potencia de cd proporciona potencia a la carga.
- Se requiere una fuente (o fuentes) de potencia de cd para establecer un punto Q. Después se superpone la fuente de señal pequeña a la entrada de cd, de modo que el punto de operación puede subir o bajar alrededor del punto Q, obteniéndose en la salida una réplica amplificada de la fuente de señal. Siempre y cuando la fuente de señal sea suficientemente pequeña, el amplificador no lineal exhibe una característica casi lineal.
- La fuente (o fuentes) de potencia de cd establece el límite o límites de saturación de un amplificador.
- Existen dos tipos de ganancia: una ganancia de cd y una ganancia de ca de señal pequeña. La ganancia de señal pequeña por lo común se conoce como la ganancia del amplificador.

www.elsolucionario.net

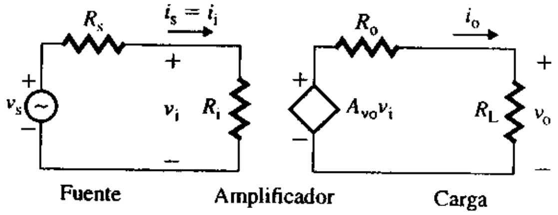
4.3 Tipos de amplificadores

La señal de entrada a un amplificador puede ser una fuente de voltaje o una fuente de corriente. La salida de un amplificador puede ser una fuente de voltaje o una fuente de corriente. Por tanto, existen cuatro posibles combinaciones de entrada y salida: *v*-*v*, *i*-*i*, *v*-*i* e *i*-*v*. Con base en las relaciones de entrada y salida, los amplificadores se clasifican en: amplificadores de voltaje, amplificadores de corriente, amplificadores de transconductancia y amplificadores de transimpedancia.

Amplificadores de voltaje

Un amplificador cuyo voltaje es proporcional a su voltaje de entrada se conoce como *amplificador de voltaje*. La señal de entrada es una fuente de voltaje; la salida del amplificador también es una fuente de voltaje. Este amplificador se conoce como fuente de voltaje controlada por voltaje (FVCV): en la figura 4.5(a) se muestra un ejemplo. El amplificador está conectado entre una fuente de voltaje v_s y una resistencia de carga R_L. R_s es la resistencia de la fuente. A_{vo} es la ganancia en voltaje con la resistencia de carga R_L desconectada, y se conoce como *ganancia en voltaje a circuito abierto*. R_o es la resistencia de salida del amplificador. Además de amplificar una señal de voltaje, el amplificador de voltaje puede tener otros usos, como simular una resistencia negativa (ejemplo 4.4) o multiplicar la capacitancia (ejemplo 4.5).

FIGURA 4.5 Amplificador de voltaje



(a) Circuito equivalente de señal pequeña de un amplificador de voltaje

(b) Posible realización

El voltaje de salida de un amplificador de voltaje se obtiene por medio de la regla del divisor de voltaje:

$$v_o = i_o R_L = A_{vo} v_i \frac{R_L}{R_L + R_o} \tag{4.12}$$

De acuerdo con esta regla, el voltaje de entrada al amplificador v_i está relacionado con el voltaje de la señal v_s por

$$v_i = \frac{R_i}{R_i + R_s} v_s \tag{4.13}$$

Sustituyendo v_i de la ecuación (4.13) en la (4.12), se obtiene la *ganancia en voltaje efectiva* A_v, la cual se define como la relación de v_o respecto de v_s, esto

$$A_v = \frac{v_o}{v_s} = \frac{v_o}{v_i} \times \frac{v_i}{v_s} = \frac{A_{vo} R_i R_L}{(R_i + R_s)(R_L + R_o)} = \frac{A_{vo}}{(1 + R_s/R_i)(1 + R_o/R_L)} \tag{4.14}$$

La ganancia en corriente A_i, la cual se define como la relación de la corriente de salida i_o respecto de la corriente de entrada i_s $(= i_i)$, está dada por

$$A_i = \frac{i_o}{i_s} = \frac{A_{vo} v_i}{R_L + R_o} \times \frac{1}{v_i/R_i} = \frac{A_{vo} R_i}{R_L + R_o} \tag{4.15}$$

La ganancia en potencia es el producto de la ganancia en voltaje por la ganancia en corriente. Es decir,

$$A_p = A_v A_i \tag{4.16}$$

www.elsolucionario.net

Obsérvese que, de acuerdo con la ecuación (4.14), la resistencia de la fuente R_s y la resistencia de salida R_o reducen la ganancia en voltaje efectiva A_v. Un amplificador de voltaje debe diseñarse para que tenga una resistencia de entrada R_i mucho mayor que la resistencia de la fuente R_s, de modo que $R_s << R_i$. La reducción de la ganancia también puede minimizarse si se diseña un amplificador con un valor muy pequeño de R_o, de tal modo que $R_o << R_L$. Un amplificador de voltaje ideal tiene $R_o = 0$ y $R_i = \infty$, de modo que no hay reducción de la ganancia en voltaje. Es decir, $A_v = A_{vo}$, y la ecuación (4.14) se transforma en

$$v_o = A_{vo} v_i \tag{4.17}$$

En la mayor parte de las realizaciones de amplificadores de voltaje en circuitos integrados es deseable una entrada diferencial, desde el punto de vista del desempeño. La realización de una FVCV por lo común comienza con una entrada diferencial para producir una alta resistencia de entrada seguida por una etapa de salida para producir una baja resistencia de salida. En la figura 4.5(b) se ilustra este circuito. Si el amplificador diferencial tiene suficiente ganancia, entonces sólo se requiere la etapa de salida para producir una baja resistencia de salida. Si se requiere más ganancia, entonces se necesitará una segunda etapa. Las especificaciones de la FVCV y el criterio del diseñador del circuito son los factores principales en la selección de la realización.

EJEMPLO 4.3 ▸ D

Cálculo de las especificaciones de diseño de un amplificador de voltaje Se requiere un amplificador de voltaje para amplificar la señal de salida proveniente de un receptor de comunicación que produce una señal de voltaje $v_s = 20$ mV con una resistencia interna $R_s = 1.5$ kΩ. La resistencia de carga es $R_L = 15$ kΩ. El voltaje de salida deseado es $v_o \geq 10$ V. El amplificador no debe consumir más de 1 μA del receptor. La variación del voltaje de salida cuando es desconectada la carga debe ser menor que 0.5%. Determine, entonces, las especificaciones de diseño del amplificador de voltaje.

SOLUCIÓN

Como la corriente de entrada es $i_s \leq 1$ μA, la resistencia de entrada del amplificador puede calcularse de

$$R_s + R_i = v_s/i_s \geq 20 \text{ mV}/1\ \mu\text{A} = 20 \text{ k}\Omega$$

la cual da

$$R_i \geq 20 \text{ k}\Omega - R_s = 20 \text{ k}\Omega - 1.5 \text{ k}\Omega = 18.5 \text{ k}\Omega$$

La variación del voltaje de salida, que depende de la relación R_o/R_L, puede obtenerse de

$$\frac{\Delta v_o}{v_o} = \frac{R_o}{R_L + R_o} \tag{4.18}$$

la cual, con $\Delta v_o/v_o \leq 0.5\%$ y $R_L = 15$ kΩ, da $R_o \leq 75$ Ω. La ganancia en voltaje efectiva deseada es $A_v = v_o/v_s = 10 \text{ V}/20 \text{ mV} = 500$ V/V (o 53.98 dB). La ganancia en voltaje a circuito abierto se calcula con la ecuación (4.14):

$$500 = \frac{A_{vo}}{(1 + R_s/R_i)(1 + R_o/R_L)} = \frac{A_{vo}}{(1 + 1.5\text{ k}/18.5\text{ k})(1 + 75/15\text{ k})}$$

o

$$A_{vo} = 543 \text{ V/V (o 54.7 dB)}$$

Las especificaciones del amplificador son: $R_i \geq 18.5$ kΩ, $R_o \leq 75$ Ω y $A_{vo} = 543$ V/V (o 54.7 dB).

EJEMPLO 4.4 ▸ D

Creación de una resistencia negativa con un amplificador de voltaje Se conecta una resistencia R entre las terminales de entrada y salida de un amplificador de voltaje, como se ilustra en la figura 4.6. La señal de voltaje de entrada es $v_s = 20$ mV con una resistencia interna $R_s = 1.5$ kΩ.

(a) Deducir una expresión para la resistencia de entrada $R_x = v_i/i_s$.

(b) Calcular R_x e i_s con $R_i = 50$ kΩ, $R_o = 75$ Ω, $A_{vo} = 2$ y $R = 10$ kΩ.

(c) Diseñar un circuito amplificador que simule una resistencia negativa, de modo que la corriente de entrada extraída de la fuente sea $|i_s| \leq 2.5$ μA.

www.elsolucionario.net

SOLUCIÓN Puesto que la resistencia R está conectada entre las terminales de entrada y salida del amplificador de voltaje, esto permite que se retroalimente una corriente de la terminal de salida a la terminal de entrada. Esto es, $i_i = i_s - i_f$. La resistencia R se llama *resistencia de retroalimentación*. (Los amplificadores retroalimentados se analizan en el capítulo 10.)

(a) Aplicando LKC (ley de Kirchhoff de la corriente) en el nodo A de la figura 4.6, se obtiene

$$i_s = i_i + i_f = \frac{v_i}{R_i} + \frac{v_i - v_i A_{vo}}{R + R_o} = v_i\left[\frac{1}{R_i} + \frac{1 - A_{vo}}{R + R_o}\right]$$

la cual da la resistencia de entrada R_x como

$$R_x = \frac{v_i}{i_s} = \frac{1}{1/R_i + (1 - A_{vo})/(R + R_o)} \quad \textbf{(4.19)}$$

(b) Con $R_i = 50\ \text{k}\Omega$, $R_o = 75\ \Omega$, $A_{vo} = 2$ y $R = 10\ \text{k}\Omega$, la ecuación (4.19) da como resultado

$$R_x = \frac{1}{1/(50\text{ k}) + (1 - 2)/(10\text{ k} + 75)} = -12.62\ \text{k}\Omega$$

Por tanto, la corriente de entrada es $i_s = v_s/(R_s + R_x) = 20\ \text{mV}/(1.5\text{ k} - 12.62\text{ k}) = -1.8\ \mu\text{A}$.

(c) Con $i_s = -2.5\ \mu\text{A}$, se requiere $R_s + R_x = v_s/i_s = 20\ \text{mV}/-2.5\ \mu\text{A} = -8\ \text{k}\Omega$. Esto es,

$$R_x = -8\text{k}\Omega - R_s = -8\text{ k} - 1.5\text{ k} = -9.5\ \text{k}\Omega$$

FIGURA 4.6 Amplificador de voltaje con resistencia de retroalimentación R

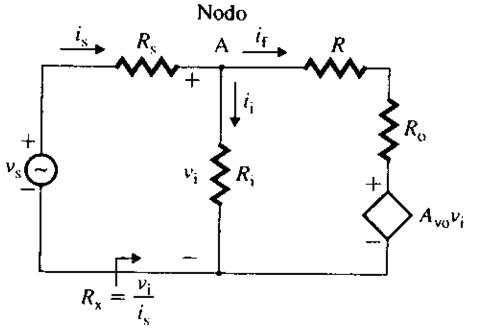
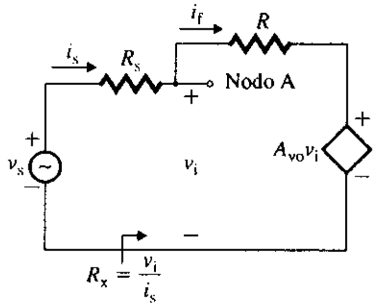


FIGURA 4.7 Amplificador de voltaje ideal del ejemplo 4.4



Supóngase que se tiene un amplificador de voltaje ideal; esto es, $R_i = \infty$, $R_o = 0$. La figura 4.6 se reduce a la figura 4.7. La ecuación (4.19) se vuelve

$$R_x = \frac{v_i}{i_s} = \frac{R}{1 - A_{vo}} \quad \textbf{(4.20)}$$

Si el amplificador tiene una ganancia en voltaje positiva $A_{vo} = 2$, la resistencia de entrada R_x es el negativo de R. Esto es, la ecuación (4.20) da como resultado

$$R_x = -R \quad \textbf{(4.21)}$$

para $R_x = -9.5\ \text{k}\Omega$, se necesita $R = 9.5\ \text{k}\Omega$.

▸ **NOTA:** Una resistencia negativa significa que la corriente que pasa por la resistencia se reduce cuando el voltaje aumenta. Esto es, la pendiente de la característica de transferencia entre v e i es negativa. Para un voltaje aplicado dado, la corriente fluye en la dirección opuesta a la de una resistencia positiva. En lugar de absorber potencia de una fuente de entrada, la resistencia negativa proporciona potencia a la fuente. En el análisis de un circuito con resistencia negativa se aplican las leyes usuales de los circuitos, excepto que R es remplazada por $-R$. La resistencia negativa se utiliza en aplicaciones como osciladores y filtros activos.

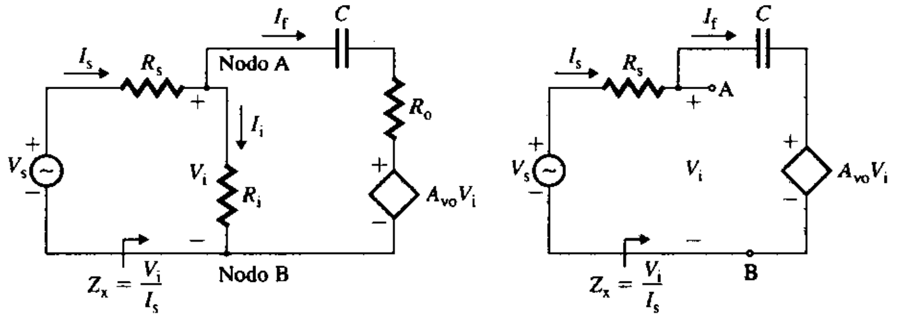
www.elsolucionario.net

EJEMPLO 4.5 ▶ **Cultiplicación de capacitancia** Se conecta un capacitor C entre las terminales de entrada y salida de un amplificador de voltaje, como se muestra en la figura 4.8(a). El voltaje de entrada pico es $V_{s(pico)} = 20$ mV con una resistencia interna $R_s = 1.5$ kΩ, y la frecuencia de la señal es $f_s = 100$ Hz.

(a) Deducir una expresión para la impedancia de entrada $Z_x = V_i/I_s$.

(b) Si se utiliza un amplificador ideal, como el de la figura 4.8(b), calcular Z_x e I_s con $C = 0.01$ μF y $A_{vo} = -100$. Esto es, $R_i = \infty$ y $R_o = 0$.

FIGURA 4.8 Amplificador de voltaje con capacitor de retroalimentación C



(a) Amplificador de voltaje **(b) Amplificador de voltaje ideal**

SOLUCIÓN

Como la respuesta (o impedancia) del capacitor de retroalimentación C depende de la frecuencia, todos los voltajes y todas las corrientes son cantidades fasoriales, y tienen tanto magnitud como ángulo de fase. Se utilizarán valores rms para todos los voltajes y las corrientes.

(a) Si se aplica LKC en el nodo A, y se expresan los voltajes y las corrientes en el dominio s de Laplace, se tiene

$$I_s(s) = I_f(s) + I_i(s) = \frac{V_i(s)}{R_i} + \frac{V_i(s) - V_i(s)A_{vo}}{R_o + 1/sC} = V_i(s)\left[\frac{1}{R_i} + \frac{1 - A_{vo}}{R_o + 1/sC}\right]$$

la cual da la impedancia de entrada Z_x como

$$Z_x(s) = \frac{V_i(s)}{I_s(s)} = \frac{1}{1/R_i + (1 - A_{vo})/(R_o + 1/sC)} \quad \textbf{(4.22)}$$

(b) Con $R_i = \infty$ y $R_o = 0$, como se ilustra en la figura 4.8(b), la ecuación (4.22) se reduce a

$$Z_x(s) = \frac{V_i(s)}{I_s(s)} = \frac{1}{sC(1 - A_{vo})} = \frac{1}{sC_x} \quad \textbf{(4.23)}$$

donde la capacitancia efectiva entre las terminales A y B es

$$C_x = C(1 - A_{vo}) \quad \textbf{(4.24)}$$

Obsérvese que en el dominio de la frecuencia $s = j\omega$.

Con $A_{vo} = -100$ y $C = 0.01$ μF,

$$C_x = 0.01 \times (1 + 100) = 101 \times 0.01 = 1.01 \ \mu\text{F}$$

Como la impedancia de la resistencia R_s es R_s, y la de la capacitancia C_x es $Z_{Cx}(j\omega) = -j/(\omega C_x)$, la impedancia de entrada registrada por la señal de entrada es

$$Z_s(j\omega) = R_s + Z_{Cx}(j\omega) = 1.5\text{ k} - j/(2\pi \times 100 \text{ Hz} \times 1.01 \ \mu\text{F})$$
$$= 1.5\text{ k} - j(1576) = 2.176 \angle{-46.4°} \text{ k}\Omega$$

Por tanto, la corriente de entrada absorbida de la fuente es

$$I_s = V_s/Z_s = (20 \text{ mV}/\sqrt{2})/(2.176 \angle{-46.4°} \text{ k}\Omega) = 6.5 \angle 46.4° \ \mu\text{A}$$

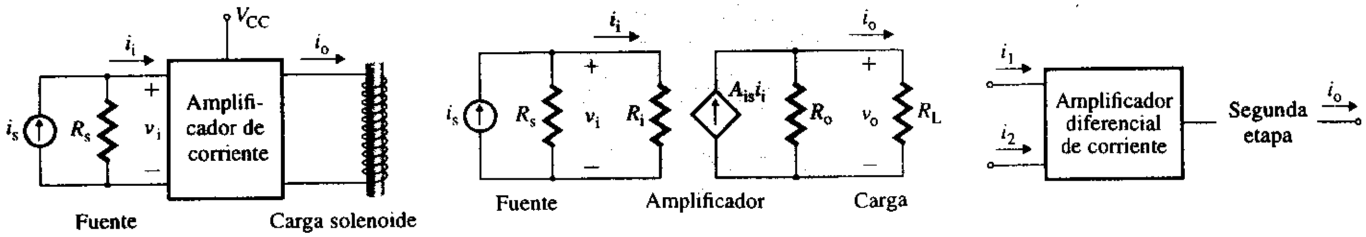
www.elsolucionario.net

▸ **NOTA:** Si la ganancia en voltaje A_{vo} es negativa (es decir, $A_{vo} < 1$), entonces $C_x > C$ y hay multiplicación de capacitancia (que se analiza en el apéndice B). Por tanto, la capacitancia efectiva C_x entre las terminales A y B puede incrementarse por medio de un amplificador de voltaje. Esto es, un capacitor con una pequeña capacitancia conectado entre las terminales de entrada y salida de un amplificador de voltaje crea una capacitancia efectiva mucho más grande entre las terminales de entrada A y B. C_x se conoce como *capacitancia de Miller*. En los capítulos 8 y 9 se verá que la capacitancia de Miller desempeña un papel dominante en el diseño de la respuesta a alta frecuencia de los amplificadores y en el diseño de filtros activos.

Amplificadores de corriente

Un amplificador cuya corriente de salida es proporcional a su corriente de entrada, se conoce como *amplificador de corriente*. Su entrada es una fuente de corriente, como se muestra en la figura 4.9(a), con una resistencia de carga R_L. Un amplificador de corriente se representa por medio de una fuente de corriente controlada por corriente (FCCC), como se muestra en la figura 4.9(b). A_{is} se denomina *ganancia en corriente en cortocircuito* (o simplemente *ganancia en corriente*) con las terminales de salida puestas en cortocircuito. R_i es la resistencia de entrada y R_o es la resistencia de salida. Es común utilizar el amplificador de corriente para proporcionar una ganancia en voltaje modesta, pero con una importante ganancia en corriente, de modo que éste absorba poca potencia de la fuente de señal y entregue una gran cantidad de potencia a la carga. Este tipo de amplificador a menudo se conoce como *amplificador de potencia*. El amplificador de corriente también puede utilizarse en aplicaciones como la simulación de una resistencia negativa (ejemplo 4.7) o una inductancia (ejemplo 4.8).

FIGURA 4.9 Amplificador de corriente



(a) Representación de voltaje **(b) Amplificador de corriente representado por una FCCC** **(c) Posible realización**

La corriente de salida i_o del amplificador se obtiene con la regla del divisor de corriente,

$$i_o = A_{is} i_i \frac{R_o}{R_o + R_L} \tag{4.25}$$

La corriente de entrada i_i del amplificador está relacionada con la corriente de la fuente de señal i_s por

$$i_i = \frac{R_s}{R_s + R_i} i_s \tag{4.26}$$

Sustituyendo i_i de la ecuación (4.26) en la (4.25), se obtiene la *ganancia en corriente efectiva* A_i, la cual se define como la relación de i_o respecto de i_s. Es decir,

$$A_i = \frac{i_o}{i_s} = \frac{i_o}{i_i} \times \frac{i_i}{i_s} = \frac{A_{is} R_s R_o}{(R_s + R_i)(R_o + R_L)} = \frac{A_{is}}{(1 + R_i/R_s)(1 + R_L/R_o)} \tag{4.27}$$

La ganancia en voltaje A_v, la cual se define como la relación del voltaje de salida v_o respecto del voltaje de entrada v_s, está dada por

$$A_v = \frac{v_o}{v_s} = \frac{i_o R_L}{i_s R_s} = A_i \frac{R_L}{R_s} \tag{4.28}$$

La ganancia en potencia es el producto de la ganancia en voltaje por la ganancia en corriente. Esto es,

$$A_p = A_v A_i \tag{4.29}$$

www.elsolucionario.net

Obsérvese que, de acuerdo con la ecuación (4.27), los valores grandes de la resistencia de entrada R_i y la resistencia de carga R_L reducen la ganancia en corriente efectiva A_i. La resistencia de entrada R_i de un amplificador de corriente debe ser mucho menor que la resistencia de la fuente R_s, de modo que $R_i << R_s$. La disminución de la ganancia también puede minimizarse diseñando el amplificador de manera que la relación R_L/R_o sea muy pequeña; es decir, $R_o >> R_L$. Por consiguiente, un amplificador de corriente ideal tiene $R_o = \infty$ y $R_i = 0$, de modo que en éste no hay reducción de la ganancia en corriente. Es decir, $A_i = A_{is}$, y la ecuación (4.27) se convierte en

$$i_o = A_{is} i_s \tag{4.30}$$

La realización de una FCCC puede comenzar con una entrada diferencial, como se muestra en la figura 4.9(c). Se requiere una segunda etapa porque el amplificador diferencial de corriente tiene una baja ganancia en corriente. Es posible que se requiera una etapa de salida para producir una resistencia de salida grande.

EJEMPLO 4.6 D

Cálculo de las especificaciones de diseño de un amplificador de corriente Se requiere un amplificador de corriente para amplificar la señal de salida de un transductor que produce una corriente constante $i_s = 1$ mA con una resistencia interna variable desde $R_s = 1.5$ kΩ hasta $R_s = 10$ kΩ. La corriente de salida deseada es $i_o = 0.5$ A con una resistencia de carga variable desde $R_L = 10$ Ω hasta $R_L = 120$ Ω. La variación de la corriente de salida debe mantenerse dentro de ±3%. Determine, entonces, las especificaciones de diseño del amplificador de corriente.

SOLUCIÓN

Como la variación de la corriente de entrada debe mantenerse dentro de ±3%, la variación de la ganancia efectiva A_i también debe limitarse a ±3%. De acuerdo con la ecuación (4.27), la variación de A_i depende de A_{is}, R_s y R_L. Supóngase que cada una de ellas contribuye por igual a la variación; es decir, cada una contribuye con ±1%. La ganancia nominal de corriente en cortocircuito es $A_{is} = i_o/i_s$ = 0.5 mA/1 A = 500 A/A. Por tanto, el valor de R_o que mantiene la variación de la ganancia positiva dentro del 1% con la variación de R_L desde 10 Ω hasta 120 Ω, es aproximadamente

$$0.99 \frac{R_o}{R_o + 10} = \frac{R_o}{R_o + 120}$$

la cual da $R_o \geq 10.88$ kΩ cuando se despeja R_o. De manera similar, el valor de R_i que mantiene la variación de la ganancia dentro del 1% con la variación de R_s desde 1.5 kΩ hasta 10 kΩ, se calcula de manera aproximada con

$$0.99 \frac{10\text{ k}}{10\text{ k} + R_i} = \frac{1.5\text{ k}}{1.5\text{ k} + R_i}$$

la cual da $R_i \leq 17.86$ Ω cuando se despeja R_i. Por lo tanto, las especificaciones del amplificador son: $A_{is} = 500$ A/A ± 1%, $R_o \geq 10.88$ kΩ y $R_i \leq 17.86$ Ω.

El cambio exacto en ΔA_i se obtiene de la siguiente manera

$$\frac{\Delta A_i}{A_i} = \frac{\Delta A_{is}}{A_{is}} + \frac{1}{1 + R_s/R_i}\frac{\Delta R_s}{R_s} - \frac{1}{1 + R_o/R_L}\frac{\Delta R_L}{R_L}$$

EJEMPLO 4.7 D

Creación de una resistencia negativa con un amplificador de corriente Se conecta una resistencia R a un amplificador de corriente, como se muestra en la figura 4.10.

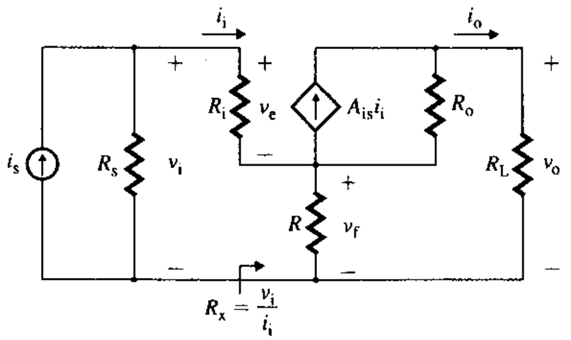


FIGURA 4.10 Amplificador de corriente con resistencia de retroalimentación R

www.elsolucionario.net

(a) Deducir una expresión para la resistencia de entrada $R_x = v_i/i_i$.

(b) Diseñar un circuito amplificador que simule una resistencia negativa $R_x = -10\ k\Omega$.

SOLUCIÓN

La resistencia de retroalimentación R permite que se retroalimente del lado de salida al lado de entrada un voltaje proporcional a la corriente de carga i_o, de modo que $v_e = v_i - v_f = v_i - R(i_i - i_o)$.

(a) Si la fuente de corriente se convierte en una fuente de voltaje, la figura 4.10 puede ser remplazada por la figura 4.11(a). Si se aplica la LKV alrededor del lazo II de la figura 4.11(a), se obtiene

$$A_{is}i_iR_o = R_oi_o + R_Li_o - R(i_i - i_o) = (R_o + R_L + R)i_o - Ri_i$$

la cual da

$$i_o = \frac{A_{is}R_o + R}{R_o + R_L + R}\, i_i \tag{4.31}$$

Al aplicar la LKV alrededor del espiral I de la figura 4.11(a), se obtiene

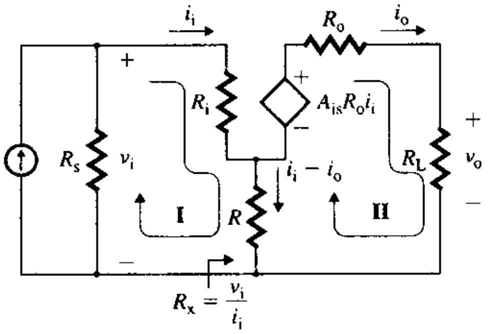
$$v_i = R_ii_i + R(i_i - i_o) = (R_i + R)i_i - Ri_o$$

Si se sustituye i_o de la ecuación (4.31) en la ecuación anterior y se simplifica, se obtiene la resistencia de entrada R_x:

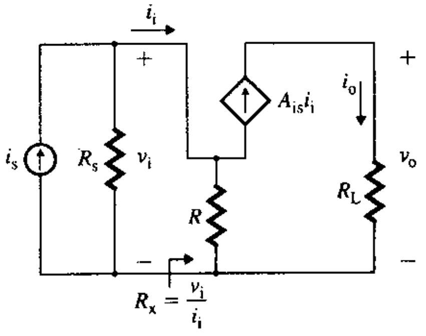
$$R_x = \frac{v_i}{i_i} = R_i + R - R\frac{A_{is}R_o + R}{R_o + R_L + R} = R_i + R - R\frac{A_{is} + R/R_o}{1 + (R_L + R)/R_o} \tag{4.32}$$

En el caso de una fuente de corriente, R_i es pequeña y R_o es grande. Por consiguiente, el valor de R_x es negativo.

FIGURA 4.11 Representaciones del amplificador de corriente del ejemplo 4.7



(a) Representación de voltaje



(b) Amplificador de corriente ideal

(b) La ecuación de diseño es idéntica a la ecuación (4.21); no obstante, se deducirá de nuevo. Supóngase un amplificador de corriente ideal con $R_i = 0$ y $R_o = \infty$. La figura 4.11(a) se reduce a la figura 4.11(b). En tal caso, la ecuación (4.32) se reduce a

$$R_x = R(1 - A_{is}) \tag{4.33}$$

Para una ganancia en corriente positiva con $A_{is} > 1$, R_x se vuelve negativa, y con $A_{is} = 2$, la ecuación (4.33) da

$$R_x = -R \tag{4.34}$$

Con $R_x = -10\ k\Omega$, se requiere $R = 10\ k\Omega$.

Por tanto, un amplificador de corriente ideal con $A_{is} = 2$ y $R = 10\ k\Omega$ simula una resistencia negativa.

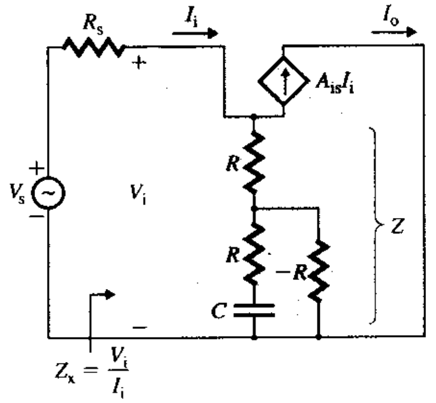
▸ **NOTA:** La ecuación (4.34) es similar a la ecuación (4.21). En consecuencia, puede simularse una resistencia negativa empleando un amplificador de corriente o un amplificador de voltaje. Si se conectara una impedancia Z en lugar de una resistencia R, el amplificador sería un simulador de impedancia negativa (véase el ejemplo 4.8).

www.elsolucionario.net

EJEMPLO 4.8 **D**

Creación de un inductor con un amplificador de corriente Supóngase que la resistencia R del amplificador de corriente de la figura 4.11(b) se remplaza por una impedancia Z, compuesta de R, C y $-R$. En la figura 4.12 se ilustra este circuito con $A_{is} = 2$, convirtiendo la fuente de corriente a fuente de voltaje, V_S.

FIGURA 4.12 Amplificador de corriente con impedancia de retroalimentación Z



(a) Deducir una expresión para la impedancia de entrada $Z_x(s) = V_i(s)/I_i(s)$, donde s es el operador de Laplace. Obsérvese que $-R$ puede ser generada por otro amplificador de corriente, como el que se muestra en la figura 4.11(b) con $A_{is} = 2$.

(b) Diseñar un circuito amplificador que simule una inductancia $L_e = 10$ mH.

(c) Con PSpice/SPICE, calcular la impedancia de entrada Z_x a frecuencias desde 1 kHz hasta 5 kHz, con un incremento lineal de 1 kHz. Usar una fuente dependiente PSpice/SPICE tipo F (véase la sección 4.4).

SOLUCIÓN

(a) Con una ganancia en corriente de $A_{is} = 2$ y sustituyendo R con la impedancia $Z(s)$, puede aplicarse la ecuación (4.34) para determinar la impedancia de entrada en el dominio de Laplace.

$$Z_x = \frac{V_i(s)}{I_i(s)} = -Z(s) = -\left[R + \frac{-R(R + 1/sC)}{-R + R + 1/sC}\right] = -(R - sCR^2 - R) = sCR^2 = sL_e \qquad \textbf{(4.35)}$$

donde la inductancia efectiva L_e está dada por

$$L_e = CR^2 \qquad \textbf{(4.36)}$$

Por consiguiente, el amplificador de la figura 4.12 puede simular una inductancia $L_e = CR^2$. A menudo, el circuito que simula un inductor se conoce como *circuito girador*. El inductor, que es uno de los elementos fundamentales de los circuitos electrónicos, es voluminoso y no es aceptable en los circuitos integrados. En éstos resulta relativamente fácil formar un capacitor, el cual puede ser muy pequeño. Con frecuencia se requiere un capacitor para simular una inductancia a partir de una capacitancia y una resistencia.

(b) Para simular $L_e = 10$ mH, pueden seleccionarse muchos valores posibles de R y C. Sea $C = 0.01$ μF. En tal caso, $R = \sqrt{L_e/C} = 1$ kΩ.

(c) El circuito girador para la simulación con PSpice se ilustra en la figura 4.13. El listado del archivo del circuito aparece a continuación.

```
Ejemplo 4.8 Simulación de inductancia
IS  0  4  AC  1MA              ; Corriente de entrada pico de 1 mA
V1  4  1  DC  0V               ; Mide la corriente is
F1  1  0  V1  2                ; FCCC con Ais1 = 2; véase la Secc. 4.4
R1  1  2  1K
R2  2  3  1K
C1  3  0  0.01UF
V2  2  5  DC  0V               ; Mide la corriente I2
```

www.elsolucionario.net

FIGURA 4.13 Circuito girador del ejemplo 4.8

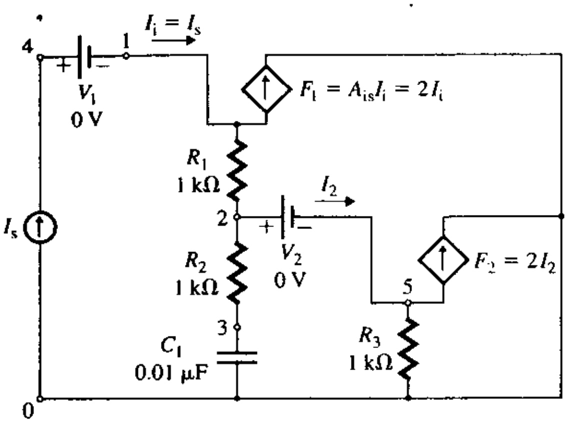


TABLA 4.1 Voltaje pico en función de la frecuencia

FRECUENCIA	VM(1)	VP(1)
1.000E+03	6.283E−02	9.0E+01
2.000E+03	1.257E−01	9.0E+01
3.000E+03	1.885E−01	9.0E+01
4.000E+03	2.513E−01	9.0E+01
5.000E+03	3.142E−01	9.0E+01

```
R3  5  0  1K
F2  5  0  V2  2                          ; FCCC con Ais2 = 2
.AC  LIN  10  1K  10K                    ; Análisis de ca desde 1 kHz hasta 10 kHz
.PRINT  AC  VM(1)  VP(1)                 ; Imprime la magnitud del voltaje y su
.END                                     ; ángulo de fase en el nodo 1, en el archivo de salida
```

En la tabla 4.1 se muestran el voltaje pico de entrada en el nodo 1, VM(1), y su ángulo de fase, VP(1). Con $f = 1$ kHz, $Z_x = \text{VM(1)/IS} = 6.283\text{E}{-02}/10^{-3} = 62.83\ \Omega$, y el valor de la inductancia es $L_e = 62.83/(2\pi \times 1000) = 10$ mH. Con $f = 5$ kHz, $Z_x = \text{VM(1)/IS} = 3.142\text{E}{-01}/10^{-3} = 314.2\ \Omega$, y el valor de la inductancia es $L_e = 314.2/(2\pi \times 5000) = 10$ mH.

▸ **NOTA:** El voltaje de entrada en el nodo 1 es directamente proporcional a la frecuencia. Por consiguiente, la impedancia de entrada es inductiva y el circuito simula una inductancia.

Amplificadores de transconductancia

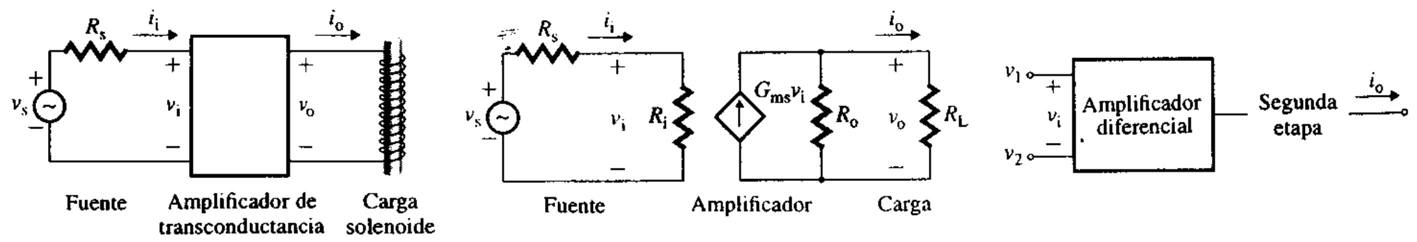
Un amplificador que recibe una señal de voltaje como entrada y que proporciona una señal de corriente como salida se llama *amplificador de transconductancia*; en la figura 4.14(a) se muestra un ejemplo. Puede representarse por medio de una fuente de corriente controlada por voltaje (FCCV), como se muestra en la figura 4.14(b). El amplificador se conecta entre una fuente de voltaje v_s y una resistencia de carga R_L. El parámetro de ganancia G_{ms}, que es la relación de la corriente de salida en cortocircuito respecto al voltaje de entrada, se llama *transconductancia en cortocircuito*. De acuerdo con la regla del divisor de corriente, la corriente de salida i_o es

$$i_o = G_{ms}v_i \frac{R_o}{R_o + R_L} \tag{4.37}$$

El voltaje de entrada v_i del amplificador está relacionado con la fuente de voltaje v_s por

$$v_i = \frac{R_i}{R_i + R_s} v_s \tag{4.38}$$

FIGURA 4.14 Amplificador de transconductancia



(a) Amplificador de transconductancia **(b) Modelo de transconductancia** **(c) Posible realización**

www.elsolucionario.net

Sustituyendo v_i de la ecuación (4.38) en la (4.37) se obtiene la ganancia en transconductancia efectiva G_m como

$$G_m = \frac{i_o}{v_s} = \frac{G_{ms}R_oR_i}{(R_o + R_L)(R_i + R_s)} = \frac{G_{ms}}{(1 + R_L/R_o)(1 + R_s/R_i)} \tag{4.39}$$

La ganancia en voltaje efectiva A_v es

$$A_v = \frac{v_o}{v_s} = \frac{i_oR_L}{v_s} = \frac{v_o}{v_i} \times \frac{v_i}{v_s} = \frac{G_{ms}R_oR_LR_i}{(R_o + R_L)(R_i + R_s)} = \frac{G_{ms}R_L}{(1 + R_L/R_o)(1 + R_s/R_i)} \tag{4.40}$$

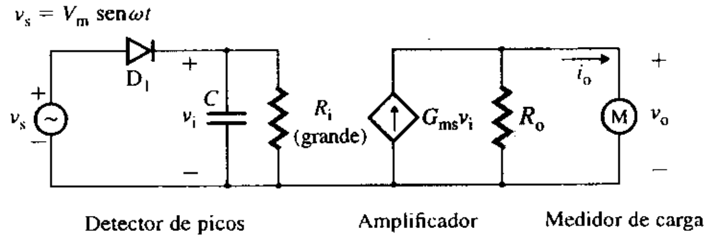
Obsérvese que, de acuerdo con la ecuación (4.39), la resistencia de la fuente R_s y la resistencia de la carga R_L reducen la ganancia en transconductancia efectiva G_m. Un amplificador de transconductancia debe ofrecer una alta resistencia de entrada R_i, de modo que $R_i >> R_s$, y una muy alta resistencia de salida R_o, de manera que $R_o >> R_L$. Por tanto, un amplificador de transconductancia ideal tiene $R_o = \infty$ y $R_i = \infty$, de modo que en éste no se reduce la ganancia en voltaje. Es decir, $G_m = G_{ms}$, y la ecuación (4.39) se convierte en

$$i_o = G_{ms}v_s \tag{4.41}$$

La realización de una FCCV puede comenzar con una entrada diferencial, como se muestra en la figura 4.14(c). Como la resistencia de salida de un amplificador diferencial es razonablemente alta, una etapa diferencial debe ser adecuada. Sin embargo, si se requiere más ganancia, puede agregarse una segunda etapa.

Puede usarse un amplificador de transconductancia para eliminar la interacción entre dos circuitos, como se muestra en la figura 4.15. El amplificador se conecta entre el medidor y el detector de picos. El amplificador debe ofrecer una resistencia muy alta al detector; al mismo tiempo, la corriente en el medidor debe ser proporcional al voltaje pico. El capacitor vigila continuamente el valor pico V_m de la señal de entrada. Este valor pico es indicado por el medidor, cuya lectura depende de la corriente que fluye por él. Esta técnica se utiliza con frecuencia en circuitos electrónicos para aislar dos circuitos entre sí.

FIGURA 4.15
Equilibrio de impedancia entre dos circuitos



EJEMPLO 4.9 **D**

Cálculo de las especificaciones de diseño de un amplificador de transconductancia Se requiere un amplificador de transconductancia para registrar el voltaje pico del circuito de la figura 4.15. El registrador de salida requiere 10 mA para una lectura de 1 cm, y se requiere una lectura de 10 cm ±2% para un voltaje de entrada pico de 100 V. La resistencia de entrada del registrador varía desde $R_L = 100\ \Omega$ hasta $R_L = 500\ \Omega$. La frecuencia del voltaje de entrada es $f_s = 1$ kHz.

(a) Determinar el valor de la capacitancia C.

(b) Obtener las especificaciones de diseño del amplificador de transconductancia.

SOLUCIÓN

(a) El capacitor C se carga al voltaje de entrada pico cuando el diodo conduce, y se descarga a través del amplificador cuando el diodo está apagado. Supóngase que la constante de tiempo de descarga τ $(=CR_i)$ está relacionada con la frecuencia de entrada por la relación $\tau = 10/f_s$. Con $f_s = 1$ kHz, $CR_i = 10/(1\text{ kHz}) = 10$ ms. Sea $C = 0.01\ \mu$F, entonces, $R_i = 10\text{ ms}/0.01\ \mu\text{F} = 1\ \text{M}\Omega$.

www.elsolucionario.net

Puesto que la variación de la salida debe mantenerse dentro de un ±2%, la variación de la transconductancia efectiva G_m también debe mantenerse en un ±2%. De acuerdo con la ecuación (4.39), G_{ms} y R_L contribuyen a la variación de G_m. Supóngase que cada una de ellas contribuye en forma equivalente a la variación; es decir, cada una aporta ±1%. Obsérvese que no hay resistencia de fuente: $R_s = 0$. La ganancia en transconductancia nominal es

$$G_{ms} = i_O/v_s = (10 \text{ cm}/100 \text{ V})(10 \text{ mA}/1 \text{ cm}) = 1 \text{ mA/V} \pm 1\%$$

De este modo, el valor de R_o que mantiene la variación de la ganancia dentro del 1% con la variación de R_L desde 100 Ω hasta 500 Ω, se obtiene de la siguiente manera

$$0.99\frac{R_o}{R_o + 100} = \frac{R_o}{R_o + 500}$$

la cual da $R_o \geq 39.5$ kΩ cuando se despeja R_o. Por lo tanto, las especificaciones del amplificador son: $G_{ms} = 1$ mA/V ± 1%, $R_i \approx 1$ MΩ y $R_o \geq 39.5$ kΩ.

Amplificadores de transimpedancia

La señal de entrada a un amplificador de transimpedancia es una fuente de corriente, y su salida es una fuente de voltaje. Éste puede representarse como una fuente de voltaje controlada por corriente (FVCC), como se ilustra en la figura 4.16(a). El parámetro de ganancia Z_{mo} es la relación del voltaje de salida del circuito abierto respecto de la corriente de entrada, y se denomina *transimpedancia a circuito abierto* (o simplemente *transimpedancia*).

El voltaje de salida v_o está relacionado con i_i como se indica a continuación:

$$v_o = \frac{Z_{mo} i_i R_L}{R_L + R_o} \tag{4.42}$$

La corriente de entrada i_i del amplificador está relacionada con i_s de la siguiente manera:

$$i_i = \frac{R_s}{R_s + R_i} i_s \tag{4.43}$$

Sustituyendo i_i de la ecuación (4.43) en la (4.42), se obtiene la transimpedancia efectiva Z_m:

$$Z_m = \frac{v_o}{i_s} = \frac{Z_{mo} R_L R_s}{(R_L + R_o)(R_s + R_i)} = \frac{Z_{mo}}{(1 + R_o/R_L)(1 + R_i/R_s)} \tag{4.44}$$

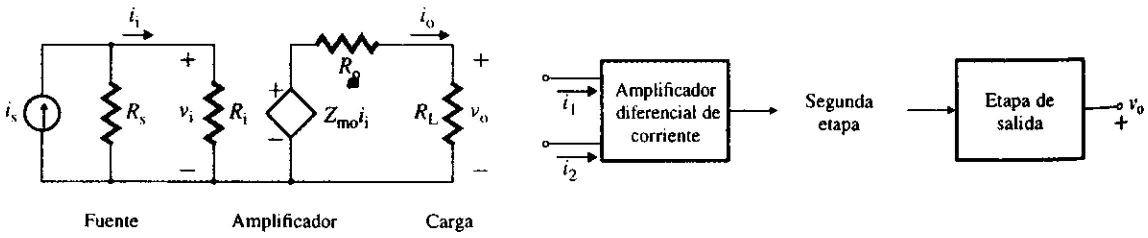
La ganancia en voltaje efectiva A_v es

$$A_v = \frac{v_o}{v_s} = \frac{i_o R_L}{i_s R_s} = \frac{Z_{mo} R_L}{(R_s + R_i)(R_L + R_o)} \tag{4.45}$$

La resistencia de entrada R_i de un amplificador de transimpedancia debe ser mucho menor que la resistencia de la fuente R_s; y la resistencia de salida R_o, mucho menor que la resistencia de carga R_L. En un amplificador de transconductancia ideal, $R_i = 0$ y $R_o = 0$. Es decir,

$$v_o = Z_{mo} i_s \tag{4.46}$$

FIGURA 4.16 Amplificador de transimpedancia



(a) Modelo de amplificador de transimpedancia **(b) Posible realización**

www.elsolucionario.net

La realización de una FVCC puede comenzar con una entrada diferencial de corriente, como se ilustra en la figura 4.16(b). Si la etapa de salida ofrece una alta resistencia de entrada y una baja resistencia de salida, y la ganancia es adecuada, entonces puede no ser necesaria una segunda etapa.

EJEMPLO 4.10 D

Cálculo de las especificaciones de diseño de un amplificador de transimpedancia Se utiliza un amplificador de transimpedancia para registrar la corriente en cortocircuito de un transductor que tiene una resistencia interna desconocida; el registrador requiere 10 V para una lectura de 1 cm. La lectura del registrador debe ser 10 cm ±2% para una corriente de entrada de 1 A. La resistencia de entrada del registrador varía desde R_L = 5 kΩ hasta R_L = 20 kΩ. Determine, entonces, las especificaciones de diseño del amplificador de transimpedancia.

SOLUCIÓN

Como la variación de la salida debe mantenerse dentro de ±2%, la variación de la transimpedancia efectiva Z_m también debe limitarse a ±2%. De acuerdo con la ecuación (4.44), Z_{mo} y R_L contribuyen a la variación de Z_m. Supóngase que cada una de ellas contribuye por igual a la variación; es decir, cada una contribuye con ±1%. Puesto que no se conoce la resistencia de la fuente, se supondrá que la resistencia de entrada es muy pequeña, es decir, tiende a cero (por ejemplo, R_i = 10 Ω).

La ganancia en transimpedancia nominal es

$$Z_{mo} = v_o/i_i = (10\,\text{V}/1\,\text{cm})(10\,\text{cm}/1\,\text{A}) = 100\,\text{V/A} \pm 1\%$$

Por tanto, el valor de R_o que mantiene la variación de la ganancia dentro del 1% con la variación de R_L desde 5 kΩ hasta 20 kΩ, se obtiene de la siguiente manera

$$0.99\,\frac{20\,\text{k}}{20\,\text{k} + R_o} = \frac{5\,\text{k}}{5\,\text{k} + R_o}$$

la cual da $R_o \leq 67.6$ Ω. Por consiguiente, las especificaciones para el amplificador son: Z_{mo} = 100 V/A ± 1%, $R_o \leq 67.6$ Ω y $R_i \leq 10$ Ω.

ASPECTOS PRINCIPALES DE LA SECCIÓN 4.3

- Los amplificadores se clasifican en cuatro tipos: de voltaje, de corriente, de transconductancia y de transimpedancia. En la tabla 4.2 están resumidas sus características.
- Los amplificadores se utilizan en aplicaciones como multiplicación de capacitancia, creación de resistencia negativa y simulación de inductancia.
- Para establecer las especificaciones de diseño de un amplificador se tienen que identificar la ganancia, la resistencia de entrada y la resistencia de salida.

TABLA 4.2
Características de los amplificadores ideales

Tipo de amplificador	Ganancia	Resistencia de entrada R_i	Resistencia de salida R_o
Voltaje	A_{vo}(V/V)	∞	0
Corriente	A_{is}(A/A)	0	∞
Transconductancia	G_{ms}(A/V)	∞	∞
Transimpedancia	Z_{mo}(V/A)	0	0

4.4 *Modelos de PSpice/SPICE para amplificadores*

En PSpice/SPICE pueden modelarse amplificadores como fuentes controladas lineales. Sin embargo, estos modelos no exhiben las características no lineales de los amplificadores reales. Los resultados dados por PSpice/SPICE deben ser interpretados en relación con los límites prácticos de un tipo particular de amplificador. En el caso de una fuente controlada por corriente se inserta una fuente de voltaje ficticia de 0 V (es decir, V_x = 0 V) para medir la corriente de control, la cual da la corriente o voltaje de salida. Se supone que la corriente de control fluye del nodo positivo de V_x, pasando por la fuente de voltaje V_x, hacia el nodo negativo de V_x.

www.elsolucionario.net

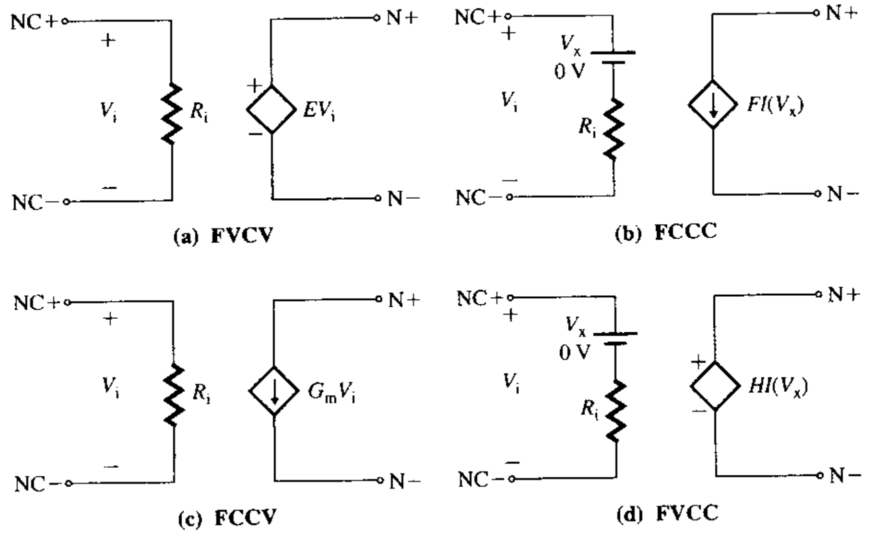
Amplificador de voltaje

El amplificador de voltaje puede modelarse como una fuente de voltaje controlada por voltaje (FVCV). El símbolo de una FVCV, tal como se muestra en la figura 4.17(a), es E. La forma lineal es

```
E<nombre> N+ N- NC+ NC- <valor de la ganancia en voltaje>
```

N+ y N− son los nodos de salida positivo y negativo, respectivamente. NC+ y NC− son los nodos positivo y negativo, respectivamente, del voltaje de control.

FIGURA 4.17
Fuentes dependientes



Amplificador de corriente

El amplificador de corriente puede modelarse como una fuente de corriente controlada por corriente (FCCC). El símbolo de una FCCC, tal como se muestra en la figura 4.17(b), es F. La forma lineal es

```
F<nombre> N+ N- VX <valor de la ganancia en corriente>
```

N+ y N− son los nodos positivo y negativo, respectivamente, de la fuente de corriente.

Amplificador de transconductancia

El amplificador de transconductancia puede modelarse como una fuente de corriente controlada por voltaje (FCCV). El símbolo de una FCCV, tal como se muestra en la figura 4.17(c), es G. La forma lineal es

```
G<nombre> N+ N- NC+ NC- <valor de la transconductancia>
```

N+ y N− son los nodos de salida positivo y negativo, respectivamente. NC+ y NC− son los nodos positivo y negativo, respectivamente, del voltaje de control.

Amplificador de transimpedancia

El amplificador de transimpedancia puede modelarse como una fuente de voltaje controlada por corriente (FVCC). El símbolo de una FVCC, tal como se muestra en la figura 4.17(d), es H. La forma lineal es

```
H<nombre> N+ N- VX <valor de la transimpedancia>
```

N+ y N− son los nodos positivo y negativo, respectivamente, de la fuente de voltaje.

4.5 ▸ Relaciones de ganancia

Si bien existen cuatro tipos de amplificadores y cada uno se representa por medio de su modelo de circuito, cualquier amplificador puede representarse con cualquiera de los otros tres modelos. Los parámetros de un modelo están relacionados con los de otros modelos; por ejemplo, la ganancia en voltaje a circuito abierto A_{vo} de un amplificador de voltaje puede relacionarse con A_{is}, G_{ms} y Z_{mo} igualando los voltajes a circuito abierto de los diversos modelos.

Amplificadores de voltaje y de corriente

Con las ecuaciones (4.17) y (4.30), se obtiene

$$v_o = A_{vo}v_i - A_{is}i_iR_o \tag{4.47}$$

www.elsolucionario.net

Sustituyendo $v_i = i_i R_i$, se obtiene

$$A_{vo} = A_{is} \frac{R_o}{R_i} \tag{4.48}$$

Amplificadores de voltaje y de transconductancia

De las ecuaciones (4.17) y (4.41), se obtiene

$$v_o = A_{vo} v_i = i_o R_o = G_{ms} v_i R_o$$

Por tanto,

$$A_{vo} = G_{ms} R_o \tag{4.49}$$

Amplificadores de voltaje y de transimpedancia

De las ecuaciones (4.17) y (4.46), se obtiene

$$v_o = A_{vo} v_i = Z_{mo} i_i \tag{4.50}$$

Puesto que $v_i = i_i R_i$, la ecuación (4.50) da

$$A_{vo} = \frac{Z_{mo}}{R_i} \tag{4.51}$$

Las ecuaciones (4.48), (4.49), (4.50) y (4.51) pueden aplicarse para relacionar cualquiera (de dos) de los parámetros A_{vo}, A_{is}, G_{ms} y Z_{mo}.

EJEMPLO 4.11 ▸ **Cálculo de la ganancia en voltaje, transconductancia o transimpedancia equivalentes** Los parámetros del amplificador de corriente de la figura 4.9(b) son: $i_s = 5$ mA, $R_s = 1.5$ kΩ, $A_{is} = 250$, $R_i = 50$ Ω, $R_o = 1$ kΩ y $R_L = 10$ Ω. Calcule, entonces, los valores de los amplificadores de voltaje, transconductancia y transimpedancia equivalentes.

SOLUCIÓN

$i_s = 5$ mA, $R_s = 1.5$ kΩ, $A_{is} = 250$, $R_i = 50$ Ω, $R_o = 1$ kΩ, y $R_L = 10$ Ω. De la ec. (4.48),

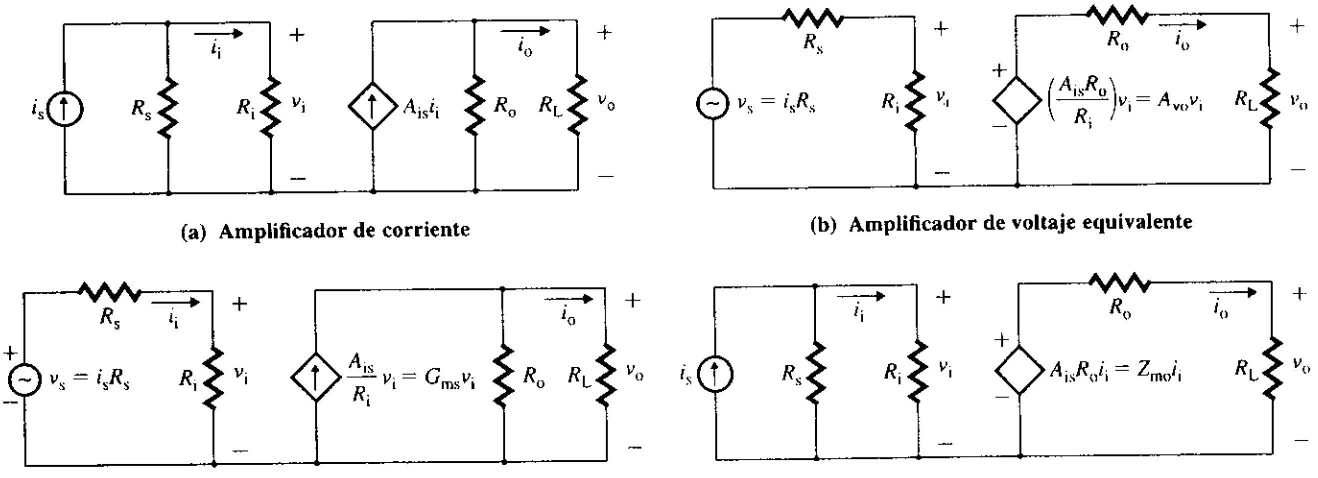
$$A_{vo} = A_{is} R_o / R_i = 250 \times 1\text{ k}/50 = 5000 \text{ A/A}$$

Entonces,

$$G_{ms} = i_o / v_i = A_{is} i_i / R_i i_i = A_{is} / R_i = 250/50 = 5 \text{ A/V}$$
$$Z_{mo} = v_o / i_i = A_{is} i_i R_o / i_i = A_{is} R_o = 250 \times 1 \text{ k} = 250 \text{ k}\Omega$$

Las resistencias de entrada, salida y carga no cambian: $R_i = 50$ Ω, $R_o = 1$ kΩ y $R_L = 10$ Ω. En la figura 4.18 se muestran las representaciones equivalentes.

FIGURA 4.18 Representaciones equivalentes de un amplificador



(a) **Amplificador de corriente**

(b) **Amplificador de voltaje equivalente**

(c) **Amplificador de transconductancia equivalente**

(d) **Amplificador de transimpedancia equivalente**

www.elsolucionario.net

4.6 *Amplificadores en cascada*

Por lo general, un amplificador por sí solo no puede cumplir con las especificaciones de ganancia, resistencia de entrada y resistencia de salida. Para satisfacerlas, con frecuencia se conectan en cascada dos o más amplificadores. Puede usarse cualquier combinación de los cuatro tipos de amplificadores. Para ejemplificar, se analizarán amplificadores de voltaje en cascada y amplificadores de corriente en cascada.

Amplificadores de voltaje en cascada

Los amplificadores de voltaje se conectan en cascada para incrementar la ganancia total en voltaje. Considérense tres amplificadores de voltaje en cascada, como se ilustra en la figura 4.19(a). La ganancia total en voltaje a circuito abierto A_{vo} de los amplificadores en cascada es

$$A_{vo} = \frac{v_o}{v_{i1}} = \frac{v_{i2}}{v_{i1}} \times \frac{v_{i3}}{v_{i2}} \times \frac{v_o}{v_{i3}} \tag{4.52}$$

Si A_{v1}, A_{v2} y A_{v3} son las ganancias en voltaje de las etapas 1, 2 y 3, respectivamente, de modo que $v_{i2} = A_{v1}v_{i1}$, $v_{i3} = A_{v2}v_{i2}$ y $v_o = A_{v3}v_{i3}$, entonces la ecuación (4.52) se convierte en

$$A_{vo} = A_{v1}A_{v2}A_{v3} \tag{4.53}$$

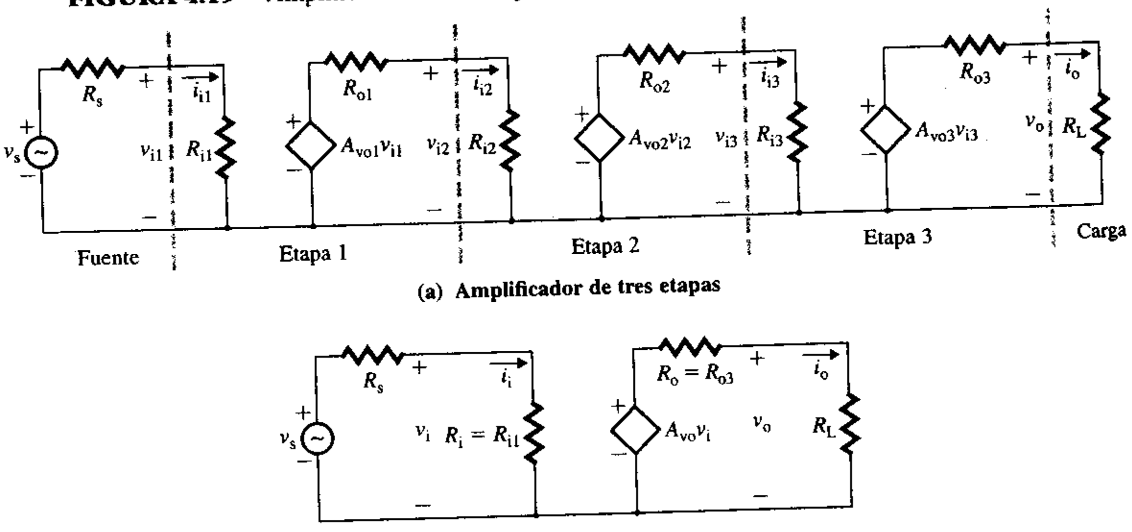
la cual indica que la ganancia total en voltaje a circuito abierto es el producto de las ganancias individuales de cada etapa. Si la resistencia de salida de cada etapa es insignificante, de modo que

$$R_{o1} = R_{o2} = R_{o3} \approx 0$$

entonces la ganancia en voltaje de cada etapa es igual a su ganancia en voltaje a circuito abierto. Es decir,

$$v_{i2} = A_{vo1}v_{i1} \qquad v_{i3} = A_{vo2}v_{i2} \qquad v_o = A_{vo3}v_{i3}$$

FIGURA 4.19 Amplificadores de voltaje conectados en cascada



(a) Amplificador de tres etapas

(b) Amplificador de voltaje equivalente

La ganancia total en voltaje a circuito abierto A_{vo} de la ecuación (4.53) está dada entonces por

$$A_{vo} = A_{vo1}A_{vo2}A_{vo3} \tag{4.54}$$

Por tanto, los tres amplificadores de voltaje pueden representarse por medio de un solo amplificador de voltaje equivalente con una ganancia en voltaje A_{vo}, $R_o = R_{o3}$ y $R_i = R_{i1}$, como se muestra en la figura 4.19(b).

www.elsolucionario.net

Amplificadores de corriente en cascada

Los amplificadores de corriente pueden conectarse en cascada para aumentar la ganancia en corriente efectiva. Considérense los tres amplificadores de corriente en cascada mostrados en la figura 4.20(a). Su ganancia total en corriente en cortocircuito A_{is} es

$$A_{is} = \frac{i_o}{i_{i1}} = \frac{i_{i2}}{i_{i1}} \times \frac{i_{i3}}{i_{i2}} \times \frac{i_o}{i_{i3}} \tag{4.55}$$

Si la resistencia de salida de cada etapa es muy alta, es decir, tiende a infinito, entonces

$$R_{o1} = R_{o2} = R_{o3} = \infty$$

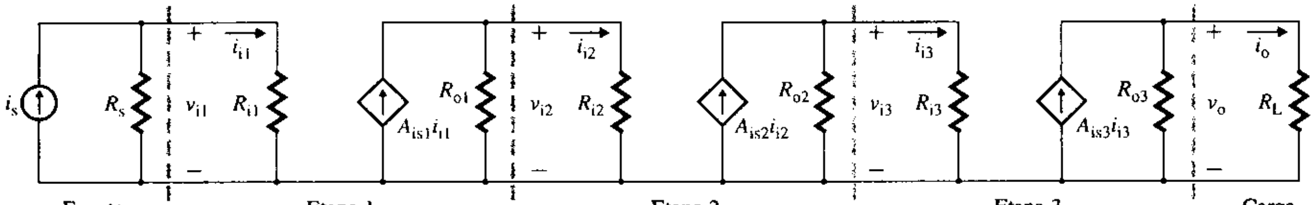
y $\quad i_{i2} = A_{is1}i_{i1} \quad i_{i3} = A_{is2}i_{i2} \quad i_o = A_{is3}i_{i3}$

Entonces la ecuación (4.55) se convierte en

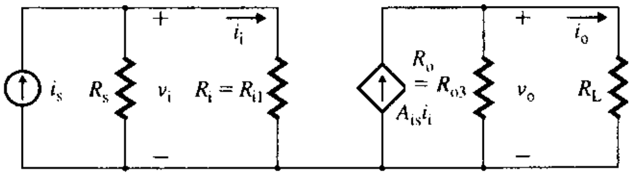
$$A_{is} = A_{is1}A_{is2}A_{is3} \tag{4.56}$$

lo cual evidencia que la ganancia total en cortocircuito es el producto de las ganancias individuales de cada etapa. Por lo tanto, los tres amplificadores de corriente pueden representarse mediante un solo amplificador de corriente equivalente con una ganancia en corriente A_{is}, como se muestra en la figura 4.20(b).0

FIGURA 4.20 Amplificadores de corriente conectados en cascada



(a) Amplificador de tres etapas



(b) Amplificador de corriente equivalente

EJEMPLO 4.12

Cálculo de parámetros de amplificadores de voltaje en cascada Los parámetros de los amplificadores de voltaje en cascada de la figura 4.19(a) son: $R_s = 2\ \text{k}\Omega$, $R_{o1} = R_{o2} = R_{o3} = 200\ \Omega$, $R_{i1} = R_{i2} = R_{i3} = R_L = 1.5\ \text{k}\Omega$ y $A_{vo1} = A_{vo2} = A_{vo3} = 80$. Calcule, entonces, **(a)** la ganancia total en voltaje a circuito abierto $A_{vo} = v_o/v_i$, **(b)** la ganancia en voltaje efectiva $A_v = v_o/v_s$, **(c)** la ganancia total en corriente $A_i = i_o/i_{i1}$ y **(d)** la ganancia en potencia $A_p = P_L/P_i$.

SOLUCIÓN

(a) Con la ecuación (4.12) se calcula la ganancia en voltaje de la etapa 1 y la etapa 2, de la siguiente manera:

$$A_{v1} = A_{v2} = A_{vo1}R_{i2}/(R_{i2} + R_{o1}) = 80 \times 1.5\ \text{k}/(1.5\ \text{k} + 200) = 70.588\ \text{V/V}$$

De acuerdo con la ecuación (4.53), la ganancia total en voltaje a circuito abierto de los amplificadores en cascada es

$$A_{vo} = v_o/v_{i1} = A_{v1}A_{v2}A_{vo3} = (70.588)^2 \times 80$$
$$= 398\ 616\ \text{V/V} \quad [\text{para } 20 \times \log(398\ 616) = 112{,}01\ \text{dB}]$$

www.elsolucionario.net

(b) Para calcular la ganancia en voltaje efectiva A_v, de la fuente a la carga, se tienen que incluir las resistencias de la fuente y la carga. Con la ecuación (4.14), se obtiene

$$A_v = \frac{A_{vo}R_iR_L}{(R_i + R_s)(R_L + R_o)} = \frac{398\,616 \times 1.5\text{ k} \times 1.5\text{ k}}{(1.5\text{ k} + 2\text{ k})(1.5\text{ k} + 200)}$$
$$= 150\,737\text{ V/V} \quad [\text{o } 103.56\text{ dB}]$$

(c) La ganancia total en corriente A_i de los amplificadores en cascada es

$$A_i = \frac{i_o}{i_{i1}} = A_v \frac{R_s + R_i}{R_L} = 150\,737\text{ V/V} \times \frac{3.5\text{ k}}{1.5\text{ k}}$$
$$= 351\,720\text{ A/A} \quad [\text{o } 20\log(351\,720) = 110.9\text{ dB}]$$

(d) La ganancia en potencia A_p es

$$Ap = P_L/P_i = A_vA_i = 5.3 \times 10^{10} \quad [\text{o } (103.56 + 110.9) = 214.46\text{ dB}]$$

ASPECTOS PRINCIPALES DE LA SECCIÓN 4.6

- Con frecuencia se conectan amplificadores en cascada para satisfacer las necesidades de ganancia, resistencia de entrada y resistencia de salida.
- La ganancia total en cortocircuito de los amplificadores en cascada es el producto de las ganancias individuales de las diversas etapas.

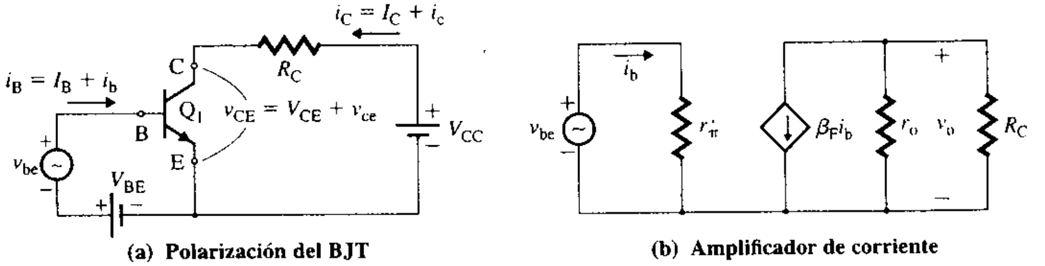
4.7 *Introducción a los amplificadores con transistores*

En las secciones anteriores se consideró a un amplificador como un dispositivo de entrada y salida. Un amplificador electrónico se compone de uno o más dispositivos de amplificación, como los transistores. La característica de un amplificador depende de los tipos de dispositivos que utiliza. Los transistores son la parte fundamental de los amplificadores. Los transistores se analizarán con más detalle en el capítulo 5; esta sección es una introducción al tema. Aunque existen varios tipos de transistores, en general se clasifican en dos tipos: transistores de unión bipolar y transistores de efecto de campo.

Transistores de unión bipolar

Un transistor de unión bipolar (BJT) es un dispositivo no lineal de tres terminales; en la figura 4.21(a) se muestra el símbolo Q_1 de un transistor tipo *npn*. Las terminales se conocen como *colector* (C), *emisor* (E) y *base* (B). Aun cuando es un dispositivo no lineal, el BJT es capaz de producir una amplificación lineal con una entrada de señal pequeña, siempre que las variaciones de señal pequeña de los voltajes y las corrientes ocurran alrededor del punto de polarización, o punto Q, el cual es establecido por los voltajes V_{BE} y V_{CC}. La corriente en el colector depende de la corriente en la base, y ésta exhibe las características de un amplificador de corriente. El comportamiento de señal pequeña de los BJT puede representarse de manera aproximada mediante el modelo de circuito de la figura 4.21(b), donde r_π y β_F son la resistencia de entrada de señal pequeña y la ganancia en corriente, respectivamente. El valor de β_F varía entre 100 y 1000; el valor típico de r_π es 1 kΩ. El dispositivo también ofrece una resistencia de salida r_o, por lo general de 100 kΩ, que con frecuencia se omite en los cálculos manuales.

FIGURA 4.21
Transistor de unión bipolar



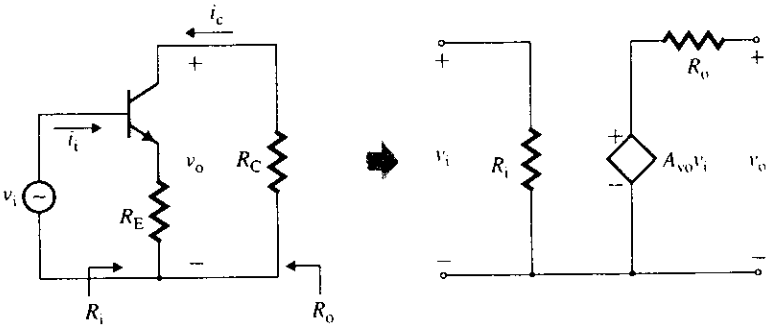
(a) Polarización del BJT (b) Amplificador de corriente

www.elsolucionario.net

EJEMPLO 4.13 ▸

Cálculo de los parámetros de un amplificador de BJT de emisor común Se conecta una resistencia R_E al circuito amplificador de BJT de la figura 4.21(a); su circuito equivalente de ca de señal pequeña se ilustra en la figura 4.22(a). La salida se toma de la terminal colector. Los parámetros del BJT son: $r_\pi = h_{fe} = 1.5\ \text{k}\Omega$, $r_o = \infty$ y $\beta_F = 100$. Determine, entonces, los parámetros A_{vo}, R_o y R_i de un amplificador de voltaje equivalente, como se muestra en la figura 4.22(b), con $R_C = 5\ \text{k}\Omega$ y $R_E = 0$ y $500\ \Omega$.

FIGURA 4.22 Amplificador de BJT con una resistencia R_E en el emisor



(a) Amplificador de BJT **(b) Amplificador de voltaje equivalente**

SOLUCIÓN

Si se remplaza el transistor con su modelo de señal pequeña de la figura 4.21(b) (suponiendo que $r_o = \infty$), se obtiene la figura 4.23(a). Al aplicar la LKV alrededor del lazo I, se obtiene

$$v_i = r_\pi i_b + R_E i_e = r_\pi i_b + R_E(1 + \beta_F)i_b$$

la cual da la resistencia de entrada R_i como

$$R_i = \frac{v_i}{i_b} = r_\pi + R_E(1 + \beta_F) \tag{4.57}$$

$$= \begin{cases} 1.5\ \text{k} + 500 \times (1 + 100) = 52\ \text{k}\Omega & \text{para } R_E = 500\ \Omega \\ 1.5\ \text{k}\Omega & \text{para } R_E = 0 \end{cases}$$

El voltaje de salida v_o a través de R_C es

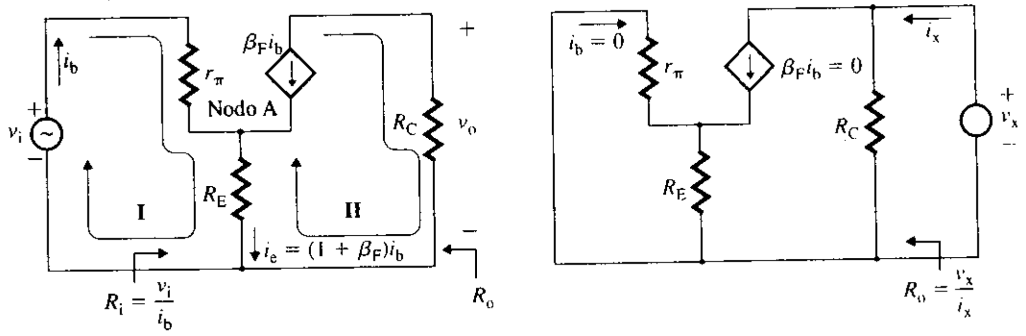
$$v_o = -R_C\beta_F i_b = -R_C\beta_F v_i/R_i$$

la cual da la ganancia en voltaje A_{vo} como

$$A_{vo} = \frac{v_o}{v_i} = -\frac{\beta_F R_C}{R_i} = -\frac{\beta_F R_C}{r_\pi + R_E(1 + \beta_F)} \tag{4.58}$$

$$= \begin{cases} -100 \times 5\ \text{k}/52\ \text{k} = -9.6\ \text{V/V} & \text{para } R_E = 500\ \Omega \\ -100 \times 5\ \text{k}/1.5\ \text{k} = -333.33\ \text{V/V} & \text{para } R_E = 0 \end{cases}$$

FIGURA 4.23 Circuito equivalente de un amplificador de BJT con una resistencia R_E en el emisor



(a) Circuito equivalente de señal pequeña **(b) Determinación de R_o**

www.elsolucionario.net

Para determinar la resistencia de salida R_o, que es la resistencia equivalente de Thévenin, necesita aplicarse un voltaje de prueba v_x en el lado de salida, como se muestra en la figura 4.23(b). La relación del voltaje de prueba v_x respecto de la corriente de prueba i_x da R_o, la que, por simple inspección es $R_C = 5\ \text{k}\Omega$.

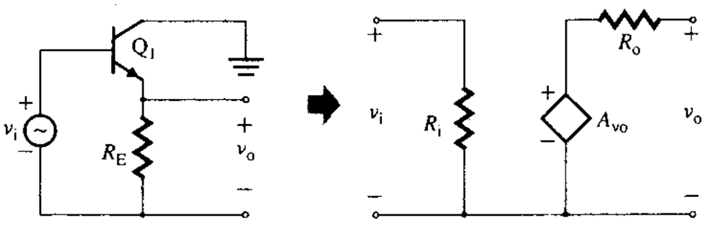
▸ **NOTAS:**

1. En la figura 4.21(a) se muestra un circuito de uso común para amplificadores de BJT. Un amplificador con esta configuración se conoce como *amplificador de emisor común* (*EC*). La resistencia R_E en el emisor de un BJT incrementa la resistencia de entrada R_i en $R_E(1 + \beta_F)$. Sin embargo, también reduce la ganancia en voltaje efectiva. Por tanto, si se desea una alta resistencia de entrada, se hace que el BJT funcione con una resistencia en el emisor. De lo contrario, R_E se mantiene en cero para una ganancia en voltaje máxima.
2. La ganancia en voltaje es directamente proporcional a los valores de R_C y β_F.
3. La ganancia en voltaje es negativa; es decir, existe un corrimiento en fase de 180°.

EJEMPLO 4.14 ▸

Cálculo de los parámetros de un seguidor de emisor Se conecta una resistencia R_E a la terminal del emisor de un BJT, en lugar de hacerlo a la terminal del colector, y la salida se toma desde la terminal del emisor. En la figura 4.24(a) se muestra el circuito equivalente de ca de señal pequeña. Los parámetros del BJT son: $r_\pi = h_{fe} = 1.5\ \text{k}\Omega$, $r_o = \infty$ y $\beta_F = 100$. Calcular los parámetros A_{vo}, R_o y R_i del amplificador de voltaje equivalente mostrado en la figura 4.24(b), con $R_E = 500\ \Omega$ y $2\ \text{k}\Omega$.

FIGURA 4.24 Seguidor de emisor de BJT



(a) Emisor del BJT **(b) Circuito equivalente**

SOLUCIÓN

Si se remplaza el transistor con su modelo de señal pequeña de la figura 4.21(b) (suponiendo que $r_o = \infty$), se obtiene la figura 4.25(a). Al aplicar la LKV alrededor del lazo I, se obtiene

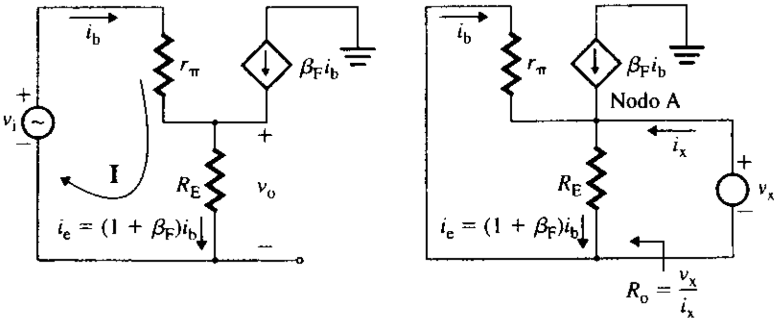
$$v_i = r_\pi i_b + R_E i_e = r_\pi i_b + R_E(1 + \beta_F)i_b$$

la cual da la resistencia de entrada R_i como

$$R_i = \frac{v_i}{i_b} = r_\pi + R_E(1 + \beta_F) \tag{4.59}$$

$$= \begin{cases} 1.5\ \text{k} + 500 \times (1 + 100) = 52\ \text{k}\Omega & \text{para } R_E = 500\ \Omega \\ 203.5\ \text{k}\Omega & \text{para } R_E = 2\ \text{k}\Omega \end{cases}$$

FIGURA 4.25 Circuito equivalente de un seguidor de emisor del BJT



(a) Circuito equivalente de señal pequeña **(b) Determinación de R_o**

www.elsolucionario.net

El voltaje de salida v_o a través de R_E es

$$v_o = R_E i_e = R_E(1+\beta_F)i_b = R_E(1+\beta_F)v_i/R_i$$

la cual da la ganancia en voltaje A_{vo} como

$$A_{vo} = \frac{v_o}{v_i} = \frac{R_E(1+\beta_F)}{R_i} = \frac{R_E(1+\beta_F)}{R_E(1+\beta_F)+r_\pi} = \frac{1}{1+r_\pi/R_E(1+\beta_F)} \tag{4.60}$$

$$= \begin{cases} \dfrac{500\times(1+100)}{500\times(1+100)+1.5\text{ k}} = 0.971 & \text{para } R_E = 500\ \Omega \\ 0.993 & \text{para } R_E = 2\text{ k}\Omega \end{cases}$$

Para determinar la resistencia de salida, que es la resistencia equivalente de Thévenin, se aplica un voltaje de prueba v_x en la salida y se pone en cortocircuito todas las fuentes de voltaje independientes, como se muestra en la figura 4.25(b). La relación del voltaje de prueba v_x respecto de la corriente de prueba i_x da la resistencia de salida R_o. Al aplicar la LKC en el nodo A, se obtiene

$$i_e = i_x + i_b + \beta_F i_b = i_x + (1+\beta_F)i_b$$

Como $v_x = R_E i_e$ y $v_x = -r_\pi i_b$, entonces

$$\frac{v_x}{R_E} = i_x - (1+\beta_F)\frac{v_x}{r_\pi}$$

la cual, después de simplificarla, da la resistencia de salida R_o como

$$R_o = \frac{v_x}{i_x} = R_E \parallel \frac{r_\pi}{1+\beta_F}$$

$$= \begin{cases} 500 \parallel (1.5\text{ k}/101) = 14.42\ \Omega & \text{para } R_E = 500\ \Omega \\ 2\text{ k} \parallel (1.5\text{ k}/101) = 14.74\ \Omega & \text{para } R_E = 2\text{ k}\Omega \end{cases}$$

▸ **NOTAS:**

1. El amplificador de la figura 4.24(a) se conoce como *seguidor de emisor*. La resistencia R_E en el emisor de un BJT incrementa la resistencia de entrada R_i en $R_E(1+\beta_F)$. Sin embargo, reduce la resistencia de salida a $r_\pi(1-\beta_F)$, aproximadamente.
2. La ganancia en voltaje es aproximadamente igual a 1, es decir, el voltaje de salida es aproximadamente igual al voltaje en el emisor (de ahí su nombre de seguidor de emisor).
3. Si la resistencia de la fuente de una señal es mucho mayor que la resistencia de la carga, entonces, al conectar la fuente en forma directa a la carga, se obtiene una atenuación significativa de la señal. El seguidor de emisor, que ofrece una resistencia de entrada mucho mayor que la resistencia de la fuente y una resistencia de salida mucho menor que la resistencia de carga, puede actuar como etapa de separación entre la carga y la fuente. Un seguidor de emisor se conoce como *amplificador de separación*.

EJEMPLO 4.15 ▸ **Cálculo de los parámetros de un amplificador de BJT de base común** Se conecta una resistencia R_E a la terminal del emisor de un BJT, y la señal de entrada v_i se conecta a la terminal del emisor y no a la terminal de la base. Este circuito se muestra en la figura 4.26(a) para voltajes de cd. El circuito equivalente de ca de señal pequeña se muestra en la figura 4.26(b). La salida se toma de la terminal del colector. Los parámetros del BJT son $r_\pi = 1.5$ kΩ y $\beta_F = 100$. Determine, entonces, los parámetros A_{vo}, R_o y R_i del amplificador de voltaje equivalente, como se ilustra en la figura 4.26(c), con $R_C = 5$ kΩ y $R_E = 500$ Ω.

SOLUCIÓN Si se remplaza el transistor de la figura 4.26(b) con el modelo de señal pequeña de la figura 4.21(b) (suponiendo que $r_o = \infty$), se obtiene la figura 4.27. Al aplicar la LKC en el nodo A, se obtiene

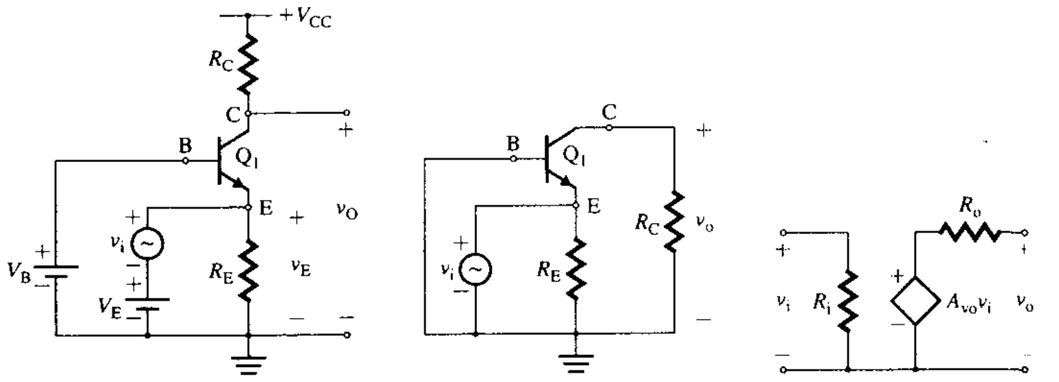
$$i_s = i - i_b - \beta_F i_b = i - (1+\beta_F)i_b$$

Sustituyendo $i_b = -v_i/r_\pi$ e $i = v_i/R_E$ en la ecuación anterior, se obtiene

$$i_s = \frac{v_i}{R_E} + \frac{(1+\beta_F)v_i}{r_\pi}$$

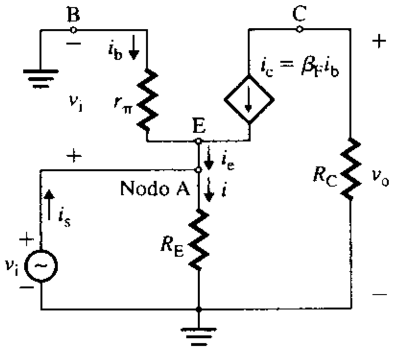
www.elsolucionario.net

FIGURA 4.26 Configuración de un amplificador de BJT de base común



(a) **Configuración de base común** (b) **Equivalente de ca** (c) **Amplificador equivalente**

FIGURA 4.27 Circuito equivalente del ejemplo 4.15



la cual da la resistencia de entrada R_i como

$$R_i = \frac{v_i}{i_s} = R_E \parallel \left(\frac{r_\pi}{1+\beta_F}\right)$$
$$= 500 \parallel [1.5\text{ k}/(1+100)] = 14.4\ \Omega$$

EL voltaje de salida v_o a través de R_C es

$$v_o = -R_C\beta_F i_b = R_C\beta_F v_i/r_\pi$$

la cual da la ganancia de voltaje A_{vo} como

$$A_{vo} = \frac{v_o}{v_i} = \frac{\beta_F R_C}{r_\pi} = g_m R_C$$
$$= 100 \times 5\text{ k}/1.5\text{ k} = 333.3\text{ V/V}$$

donde $g_m = \beta_F/r_\pi$ es la *transconductancia* del transistor de señal pequeña. Por inspección, la resistencia de salida R_o es: $R_o = R_C = 5\ \text{k}\Omega$.

▸ **NOTAS:**

1. En la figura 4.26(a) V_{CC}, V_E y V_B establecen el punto de polarización, aunque en la práctica se utiliza sólo una fuente de cd para polarizar el amplificador. En realidad, el transistor nunca se polariza con tres fuentes de alimentación. El circuito se utiliza sólo para ilustrar la ganancia en voltaje A_{vo} y la resistencia de entrada R_i del amplificador de base común (este tema se analiza en el capítulo 5).
2. El amplificador del BJT como el que se ilustra en la figura 4.26(a) se conoce como *amplificador de base común (BC)*. La resistencia R_E en la terminal del emisor reduce la resistencia de entrada

www.elsolucionario.net

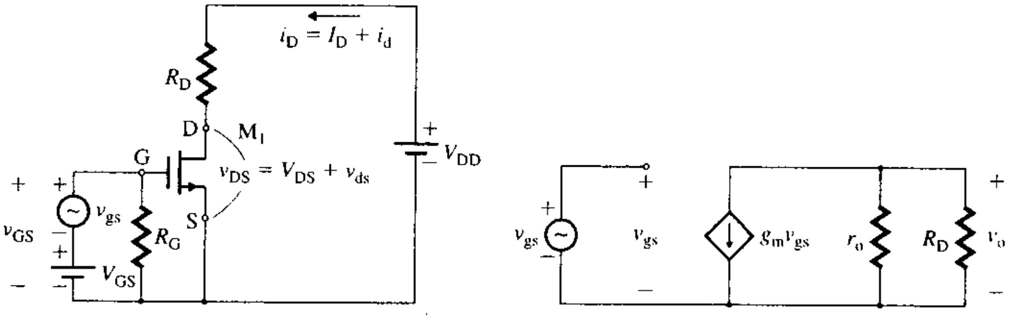
R_i. El valor de R_i depende principalmente de los valores de los parámetros del transistor [es decir, $r_\pi/(1 + \beta_F)$], y es mucho menor que el del amplificador de emisor común o el del seguidor de emisor.

3. La ganancia en voltaje es directamente proporcional a los valores de R_C y β_F, aunque no hay corrimiento de fase, es decir, no hay signo negativo.

Transistores de efecto de campo

El transistor de efecto de campo (FET, por sus siglas en inglés) es un dispositivo no lineal de tres terminales; su símbolo, M_1, se muestra en la figura 4.28(a). Las terminales se conocen como *drenaje* (D), *fuente* (S) y *compuerta* (G). Con una entrada de señal pequeña se obtiene una amplificación lineal, cuando el transistor funciona en torno del punto de polarización, o punto Q, el cual es establecido por los voltajes V_{GS} y V_{DD}. La corriente de drenaje depende del voltaje compuerta-fuente v_{GS}, y el FET exhibe las características de un amplificador de transconductancia. El comportamiento de señal pequeña de los FET puede representarse, aproximadamente, mediante el modelo de circuito de la figura 4.28(b), donde g_m es la ganancia en transconductancia de señal pequeña. La resistencia de entrada es muy grande, del orden de los MΩ, y puede suponerse infinita en la mayoría de las aplicaciones. A menudo se puede omitir la resistencia de salida r_o de un FET, que por lo general es de 100 kΩ.

FIGURA 4.28 Transistor de efecto de campo

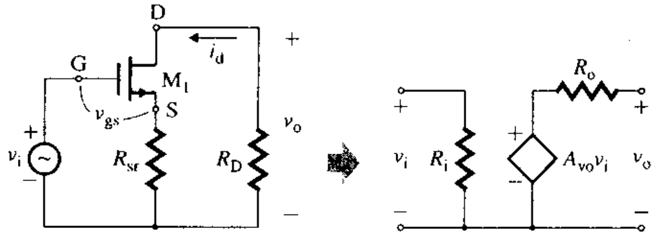


(a) Polarización del FET **(b) Circuito equivalente de señal pequeña**

EJEMPLO 4.16

Cálculo de los parámetros de un amplificador del FET de fuente común Se conecta una resistencia R_{sr} al circuito amplificador del FET representado en la figura 4.28(a); el circuito equivalente de ca de señal pequeña se ilustra en la figura 4.29(a). La salida se toma de la terminal del drenaje. Los parámetros del FET son $g_m = 20$ mA/V y $r_o = \infty$. La resistencia R_D es de 10 kΩ. Determine, entonces, los parámetros A_{vo}, R_o y R_i del amplificador de voltaje equivalente, como se muestra en la figura 4.29(b), con $R_{sr} = 0$ y 1 kΩ.

FIGURA 4.29 Amplificador del FET con una resistencia de fuente R_{sr}



(a) Amplificador del FET **(b) Amplificador de voltaje equivalente**

SOLUCIÓN

Si se remplaza el transistor con el modelo de señal pequeña de la figura 4.28(b), se obtiene la figura 4.30(a). Con la LKV aplicada alrededor del lazo I, se obtiene

$$v_i = v_{gs} + R_{sr}i_d + v_{gs} + R_{sr}g_m v_{gs} + (1 + R_{sr}g_m)v_{gs} \tag{4.61}$$

El voltaje de salida a través de R_D es

$$v_o = -R_D i_d = -R_D g_m v_{gs}$$

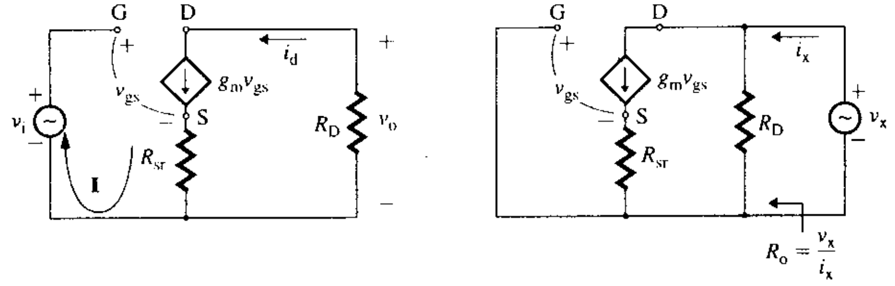
www.elsolucionario.net

Sustituyendo v_{gs} de la ecuación (4.61) y simplificando, se obtiene la ganancia en voltaje A_{vo}:

$$A_{vo} = \frac{v_o}{v_i} = -\frac{R_D g_m}{1 + R_{sr} g_m} \tag{4.62}$$

$$= \begin{cases} -\dfrac{10\text{ k} \times 20\text{ mA/V}}{1 + 1\text{ k} \times 20\text{ mA/V}} = -9.52\text{ V/V} & \text{para } R_{sr} = 1\text{ k}\Omega \\ -10\text{ k} \times 20\text{ mA/V} = -200\text{ V/V} & \text{para } R_{sr} = 0 \end{cases}$$

FIGURA 4.30 Circuito equivalente de un amplificador de FET con una resistencia de fuente R_{sr}



(a) Circuito equivalente de ca de señal pequeña **(b) Determinación de R_o**

El circuito de prueba para determinar la resistencia de salida, que es la resistencia equivalente de Thévenin R_o, se muestra en la figura 4.30(b). La relación del voltaje de prueba v_x respecto de la corriente de prueba i_x da R_o que, por inspección, es de 10 kΩ.

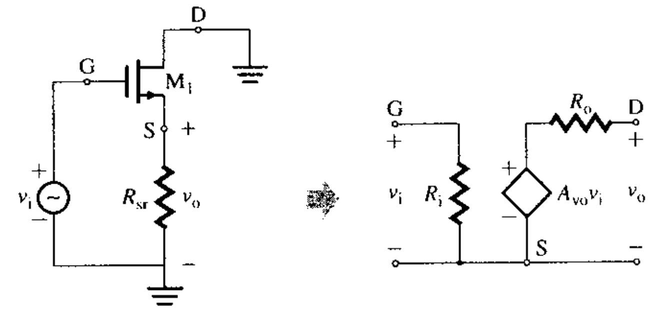
▸ **NOTAS:**

1. La figura 4.29(a) es un circuito muy común para amplificadores de FET. Un amplificador con esta configuración se conoce como *amplificador de fuente común* (*CS*, por sus siglas en inglés). La resistencia R_{sr} conectada a la fuente del FET reduce la ganancia en voltaje efectiva. R_{sr} debe ser cero para una ganancia en voltaje máxima.
2. La ganancia en voltaje es directamente proporcional a los valores de R_D y g_m.

EJEMPLO 4.17

Cálculo de los parámetros de un seguidor de fuente Se conecta una resistencia R_{sr} a la fuente de un FET, y no a la terminal del drenaje, y la salida se toma de la terminal de la fuente. El circuito equivalente de ca de señal pequeña se muestra en la figura 4.31(a). Los parámetros del FET son g_m = 20 mA/V y $r_o = \infty$. Determine, entonces, los parámetros A_{vo}, R_o y R_i del amplificador de voltaje equivalente, como se muestra en la figura 4.31(b), con R_{sr} = 500 Ω y 2 kΩ.

FIGURA 4.31 Seguidor de fuente de FET



(a) Seguidor de fuente de FET **(b) Amplificador de voltaje equivalente**

SOLUCIÓN

Si se remplaza el transistor con el modelo de señal pequeña de la figura 4.28(b), se obtiene la figura 4.32(a). Al aplicar la LKV alrededor del lazo I, se obtiene

$$v_{gs} = v_i - v_o$$

www.elsolucionario.net

El voltaje de salida v_o a través de R_{sr} es

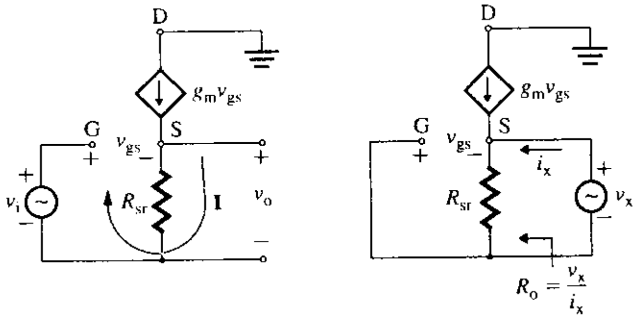
$$v_o = R_{sr}i_d = R_{sr}g_m v_{gs} = R_{sr}g_m(v_i - v_o)$$

la que, después de simplificarla, da la ganancia en voltaje A_{vo}:

$$A_{vo} = \frac{v_o}{v_i} = \frac{R_{sr}g_m}{1 + R_{sr}g_m} = \frac{1}{1 + 1/R_{sr}g_m} \tag{4.63}$$

$$= \begin{cases} \dfrac{500 \times 20 \text{ mA/V}}{1 + 500 \times 20 \text{ mA/V}} = 0.91 & \text{para } R_{sr} = 500\ \Omega \\ 0.98 & \text{para } R_{sr} = 2\text{ k}\Omega \end{cases}$$

FIGURA 4.32 Circuito equivalente de un seguidor de fuente de FET



(a) Circuito equivalente de ca de señal pequeña **(b) Determinación de R_o**

Para determinar la resistencia de salida R_o, que es la resistencia equivalente de Thévenin, se aplica un voltaje de prueba v_x en la salida y se ponen en cortocircuito todas las fuentes de voltaje independientes, como se ilustra en la figura 4.32(b). La relación del voltaje de prueba v_x respecto de la corriente de prueba i_x da R_o. Se escribe

$$v_x = -v_{gs}$$
$$v_x = R_{sr}(i_x + i_d) = R_{sr}(i_x + g_m v_{gs}) = R_{sr}(i_x - g_m v_x)$$

la que, después de simplificarla, da la resistencia de salida R_o:

$$R_o = \frac{v_x}{i_x} = \frac{R_{sr}}{1 + R_{sr}g_m} \tag{4.64}$$

$$= \begin{cases} \dfrac{500}{1 + 500 \times 20 \text{ mA/V}} = 45.45\ \Omega & \text{para } R_{sr} = 500\ \Omega \\ 48.78\ \Omega & \text{para } R_{sr} = 2\text{ k}\Omega \end{cases}$$

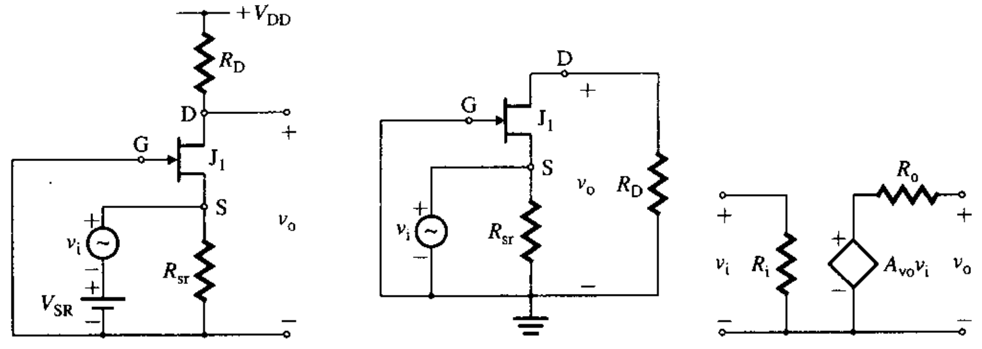
▶ **NOTAS:**

1. El amplificador de la figura 4.32(a) se conoce como *seguidor de fuente*. La resistencia R_{sr} reduce la resistencia de salida a $R_{sr}/(1 + R_{sr}g_m)$, aproximadamente.
2. La ganancia en voltaje es aproximadamente igual a 1.
3. Se utiliza un seguidor de fuente como etapa de separación entre la carga y la fuente de la señal. El seguidor de fuente también se conoce como *amplificador de separación*.

EJEMPLO 4.18 ▶ **Cálculo de los parámetros de un amplificador de compuerta común** Se conecta una resistencia R_{sr} a la terminal de la fuente de un FET, y la señal de entrada v_i se conecta a la terminal de la fuente y no a la terminal de la compuerta. Este circuito se muestra en la figura 4.33(a). La salida se toma de la terminal del drenaje. El circuito equivalente de ca de señal pequeña se ilustra en la figura 4.33(b).

www.elsolucionario.net

FIGURA 4.33 Configuración de un amplificador de FET de compuerta común



(a) Configuración de compuerta común **(b) Equivalente de ca** **(c) Amplificador equivalente**

Los parámetros del FET son $g_m = 20$ mA/V y $r_o = \infty$. La resistencia R_D es de 5 kΩ. Determine, entonces, los parámetros A_{vo}, R_o y R_i del amplificador de voltaje equivalente, como se muestra en la figura 4.33(c), con $R_{sr} = 1$ kΩ.

SOLUCIÓN

Si se remplaza el transistor con el modelo de señal pequeña de la figura 4.28(b), se obtiene la figura 4.34. Al aplicar la LKC en el nodo A, se obtiene

$$i_s = i_{sr} - g_m v_{gs}$$

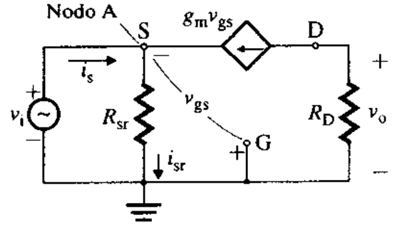
Sustituyendo $i_{sr} = -v_{gs}/R_{sr}$ y $v_{gs} = -v_i$ en la ecuación anterior, se obtiene

$$i_s = -\frac{v_{gs}}{R_{sr}} - g_m v_{gs} = \frac{v_i}{R_{sr}} + g_m v_i$$

la cual da la resistencia de entrada R_i como

$$R_i = \frac{v_i}{i_s} = R_{sr} \| \left(\frac{1}{g_m}\right)$$
$$= 1\text{ k}\Omega \,\|\, 1/20\text{ mA/V} = 47.6\ \Omega$$

FIGURA 4.34 Circuito equivalente de señal pequeña del ejemplo 4.18



El voltaje de salida v_o a través de R_D es

$$v_o = -R_D g_m v_{gs} = R_D g_m v_i$$

la cual da la ganancia en voltaje A_{vo} como

$$A_{vo} = \frac{v_o}{v_i} = g_m R_D$$
$$= 20\text{ mA/V} \times 5\text{ k}\Omega = 100\text{ V/V}$$

donde g_m se denomina la *transconductancia* del FET. Por inspección, $R_o = R_D = 5$ kΩ.

www.elsolucionario.net

▸ **NOTAS:**

1. La figura 4.33(a) muestra los voltajes de cd V_{DD} y V_{SR} que establecen el punto de polarización, aunque en la práctica se utiliza sólo una fuente de cd para polarizar el amplificador (este tema se analiza en el capítulo 5).
2. Un amplificador de FET con la configuración mostrada en la figura 4.33(a) se conoce como *amplificador de compuerta común* (*CG*, por sus siglas en inglés). La resistencia R_{sr} conectada a la terminal de la fuente reduce la resistencia de entrada R_i. El valor de R_i depende principalmente de los valores de los parámetros del transistor (es decir, $1/g_m$), y es mucho menor que el del amplificador de fuente común o el del seguidor de fuente.
3. La ganancia en voltaje es directamente proporcional a los valores de R_D y g_m, aunque no hay corrimiento en fase, es decir, no hay signo negativo.

ASPECTOS PRINCIPALES DE LA SECCIÓN 4.7

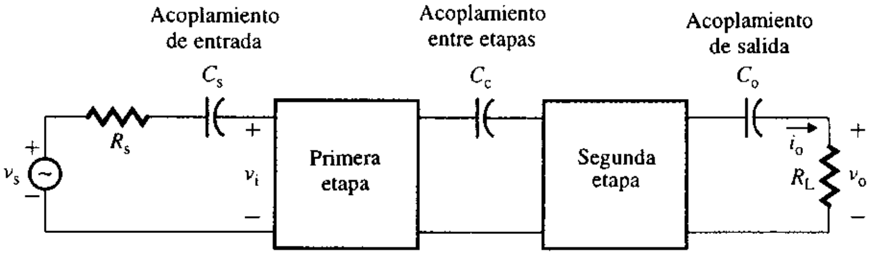
- Los transistores son la parte fundamental de los amplificadores. El BJT es un dispositivo controlado por corriente, y su corriente de salida depende de la corriente en la base (entrada). El FET es un dispositivo controlado por voltaje, y su corriente de salida depende del voltaje compuerta-fuente (entrada).
- Según la configuración del circuito, pueden emplearse transistores para obtener una alta ganancia en voltaje o en corriente, una alta resistencia de entrada o una baja resistencia de salida.
- El amplificador de transistor puede actuar como etapa de separación entre la resistencia de una fuente de alta impedancia y una carga de baja impedancia.

4.8 *Respuesta en frecuencia de los amplificadores*

Hasta aquí, se ha supuesto que no existen elementos reactivos en el amplificador, y que la ganancia del amplificador permanece constante para todas las frecuencias. Sin embargo, la ganancia de los amplificadores reales depende de la frecuencia, e incluso las impedancias de entrada y salida de los amplificadores cambian con la frecuencia. Si ω es la frecuencia de la señal de entrada en rad/s, la senoide de salida $V_o(\omega)$ puede ser de amplitud y fase diferentes de las de la senoide de entrada $V_i(\omega)$. La ganancia en voltaje $A_v(\omega) = V_o(\omega)/V_i(\omega)$ tiene magnitud y ángulo de fase. Si se aplica una señal senoidal con una frecuencia específica a la entrada de un amplificador, la salida debe ser una senoide de la misma frecuencia. La respuesta en frecuencia de un amplificador se refiere a la amplitud de la senoide de salida y a su fase con respecto a la senoide de entrada (véase el apéndice B).

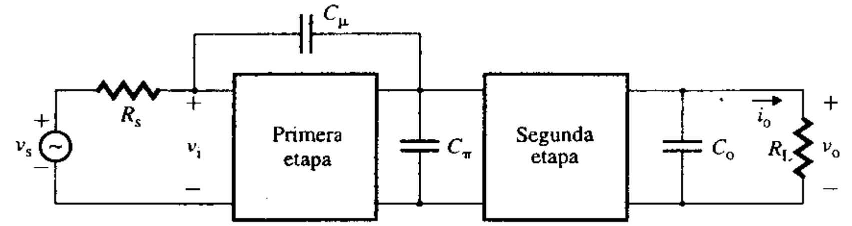
El amplificador funciona en un punto Q de cd y está sujeto a dos tipos de señales: de ca y de cd. A menudo, se conectan varios amplificadores en cascada por medio de *capacitores de acoplamiento*, como se muestra en la figura 4.35, de modo que la señal de ca proveniente de la fuente pueda ir de una etapa a la siguiente, al mismo tiempo que se bloquea la señal de cd. Por consiguiente, los voltajes de polarización de cd de los amplificadores no afectan a la fuente de la señal, a las etapas adyacentes o a la carga. Estos amplificadores en cascada se conocen como *amplificadores con acoplamiento capacitivo* (o de ca). Sin embargo, en circuitos integrados, los amplificadores se conectan directamente, como se muestra en la figura 4.36, porque los capacitores no pueden fabricarse en forma integrada; tales amplificadores se denominan *amplificadores con acoplamiento directo* (o de *cd*).

FIGURA 4.35 Amplificadores con acoplamiento capacitivo



www.elsolucionario.net

FIGURA 4.36
Amplificadores con acoplamiento directo



C_μ, C_π y C_0 son capacitancias de dispositivos, parásitas o de ambos tipos

A bajas frecuencias, los capacitores de acoplamiento, que son del orden de 10 μF, ofrecen una reactancia alta, del orden de 1 kΩ, y atenúan la fuente de la señal. A altas frecuencias, estos capacitores ofrecen una reactancia del orden de 1 Ω y, por lo tanto, funcionan como cortocircuitos. Por consiguiente, los amplificadores con acoplamiento de ca dejan pasar sólo señales de alta frecuencia.

En los amplificadores con acoplamiento de cd no hay capacitores de acoplamiento. Sin embargo, la presencia de capacitores pequeños, del orden de 1 pF, se debe a las capacitancias internas de los dispositivos de amplificación y también a la capacitancia parásita (que es la que introducen los conductores del circuito) entre los conductores portadores de la señal y la tierra. La respuesta en frecuencia de un amplificador depende del tipo de acoplamiento. Un amplificador puede exhibir una de tres características en frecuencia: pasabajas, pasaaltas y pasabanda.

Característica pasabajas

Considérese el amplificador de transductancia mostrado en la figura 4.37(a). C_2, que está conectado a través de la carga R_L, podría ser la capacitancia de salida del amplificador o la capacitancia parásita entre la terminal de salida y la tierra. C_2 forma una trayectoria paralela a la señal que fluye del amplificador a la carga R_L. El voltaje de salida en el dominio de Laplace es

$$V_o(s) = -G_{ms}V_i(s)R_L \parallel \left(\frac{1}{sC_2}\right) = -G_{ms}R_L \frac{1}{1 + sC_2R_L} V_i(s) \tag{4.65}$$

Con la regla del divisor de voltaje, se obtiene $V_i(s) = V_sR_i/(R_s + R_i)$, que, después de sustituirse en la ecuación (4.65), da la ganancia en voltaje como

$$A_v(s) = \frac{V_o(s)}{V_s(s)} = -\frac{G_{ms}R_LR_i}{(R_s + R_i)(1 + sC_2R_L)} \tag{4.66}$$

La ecuación (4.66) puede escribirse en forma general como

$$A_v(s) = \frac{A_{v(media)}}{1 + s\tau_2} = \frac{A_{v(media)}}{1 + s/\omega_H} \tag{4.67}$$

donde
$$A_{v(media)} = -\frac{G_{ms}R_LR_i}{R_s + R_i} \tag{4.68}$$

$$\tau_2 = C_2R_L \tag{4.69}$$

$$\omega_H = 1/\tau_2 = 1/C_2R_L \tag{4.70}$$

En el dominio de la frecuencia, $s = j\omega$, y la ecuación (4.67) se transforma en

$$A_v(j\omega) = \frac{A_{v(media)}}{1 + j\omega/\omega_H} \tag{4.71}$$

Por lo tanto, la magnitud $|A_v(j\omega)|$ puede obtenerse de

$$|A_v(j\omega)| = \frac{A_{v(media)}}{[1 + (\omega/\omega_H)^2]^{1/2}} \tag{4.72}$$

www.elsolucionario.net

y el ángulo de fase ϕ de $A_v(j\omega)$ está dado por

$$\phi = -\tan^{-1}(\omega/\omega_H) \tag{4.73}$$

Para $\omega << \omega_H$, supóngase que $A_{v(media)} = 1$. Es decir,

$$|A_v(j\omega)| \approx A_{v(media)} = 1$$
$$20\log_{10}|A_v(j\omega)| \approx 0$$
$$\phi = 0$$

Por consiguiente, a una frecuencia baja, la gráfica de la magnitud de $A_v(j\omega)$ es aproximadamente una línea recta horizontal en 0 dB. Para $\omega >> \omega_H$.

$$|A_v(j\omega)| \approx \omega_H/\omega$$
$$20\log_{10}|A_v(j\omega)| = 20\log_{10}(\omega_H/\omega)$$
$$\phi \approx -\pi/2$$

Para $\omega = \omega_H$,

$$|A_v(j\omega)| = 1/\sqrt{2}$$
$$20\log_{10}|A_v(j\omega)| = 20\log_{10}(1/\sqrt{2}) = -3\text{ dB}$$
$$\phi = -\pi/4$$

Considérese una frecuencia alta $\omega = \omega_l$, de modo que $\omega_l >> \omega_H$. La magnitud es $20\log_{10}(\omega_H/\omega_l)$ con $\omega = \omega_l$. Con $\omega = 10\omega_l$, la magnitud es $20\log_{10}(\omega_H/10\omega_l)$. El cambio en magnitud es

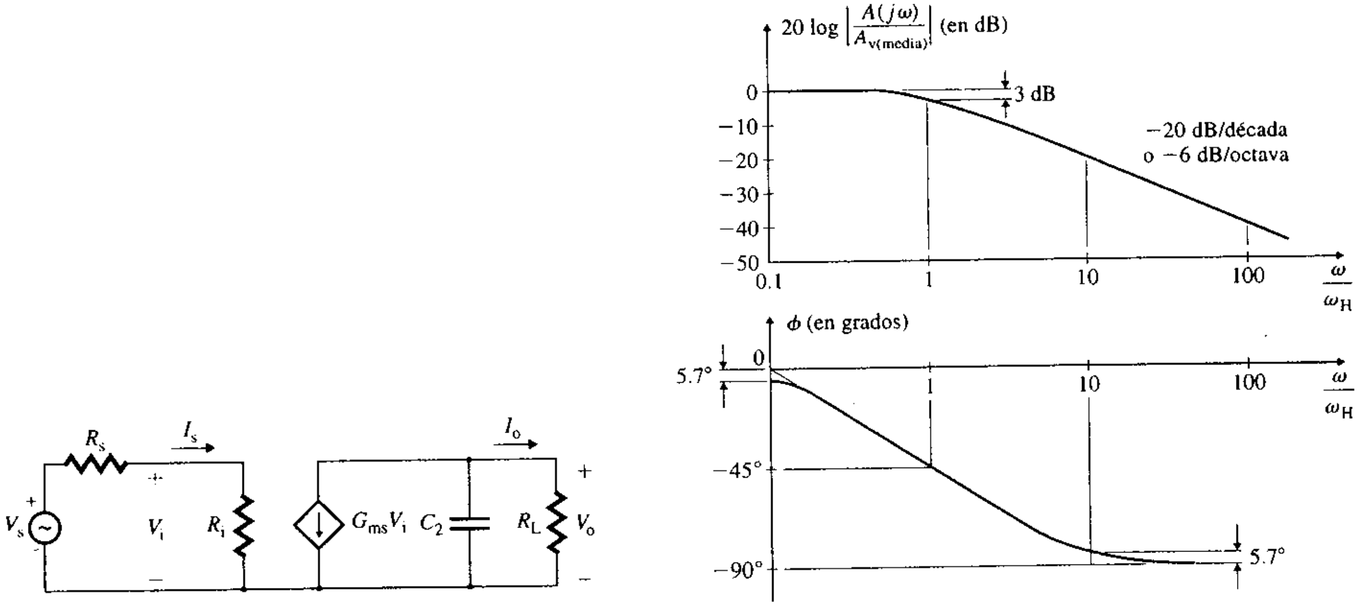
$$20\log_{10}(\omega_l/10\omega_H) - 20\log_{10}(\omega_H/\omega_l) = 20\log_{10}(1/10) = -20\text{ dB}$$

Si la frecuencia se duplica de modo que $\omega = 2\omega_l$, el cambio en magnitud se vuelve

$$20\log_{10}(\omega_H/2\omega_l) - 20\log_{10}(\omega_H/\omega_l) = 20\log_{10}(1/2) = -6\text{ dB}$$

La respuesta en frecuencia se muestra en la figura 4.37(b). Si la frecuencia se duplica, el incremento sobre el eje de la frecuencia se llama *incremento de octava*. Si la frecuencia se incrementa en un múltiplo de 10, el incremento se denomina *incremento de década*. Si la frecuencia se incrementa en una década, la magnitud cambia en –20 dB, y la gráfica de

FIGURA 4.37 Amplificador pasabajas



(a) Circuito pasabajas

(b) Respuesta a la frecuencia

www.elsolucionario.net

la magnitud es una línea recta con una pendiente de –20 dB/década (o – 6 dB/octava). Por consiguiente, la curva de la magnitud queda definida por dos asíntotas, las cuales cruzan en la frecuencia de esquina ω_H. La diferencia entre la curva real de la magnitud y la curva asintótica es más grande en la frecuencia de corte. El error se calcula sustituyendo ω en lugar de ω_H. Esto es, $|A_v(j\omega)| = 1/\sqrt{2}$ y $20\log_{10}(1/\sqrt{2} = -3$ dB. Este error es simétrico con respecto a la *frecuencia de corte* (o de *esquina*), la cual se define como la frecuencia en la que la magnitud de la ganancia se reduce a 70.7% de la ganancia constante. La frecuencia de corte también se conoce como *frecuencia de 3 dB* (o de *media potencia*). La ganancia en voltaje se reduce conforme la frecuencia aumenta más allá de ω_H. Para frecuencias $\omega << \omega_H$, la ganancia casi es independiente de la frecuencia. Un amplificador con este tipo de respuesta se conoce como *amplificador pasabajas*. $A_{v(\text{media})}$ es la ganancia en la banda de paso o de media banda. El *ancho de banda* (BW) de un amplificador se define como el intervalo de frecuencias en el que la ganancia permanece dentro de 3 dB (29.3%) de la ganancia constante $A_{v(\text{media})}$. Esto es, BW $= \omega_H$. En general, los amplificadores de señales de video se acoplan en cd, y las frecuencias varían de 0 (cd) a 4.5 MHz.

Característica pasaaltas

Considérese el amplificador de transconductancia de la figura 4.38(a). C_1 es el capacitor de aislamiento entre la fuente de la señal y el amplificador. El voltaje de salida en el dominio de Laplace es

$$V_o(s) = -G_{ms}R_L V_i(s) \tag{4.74}$$

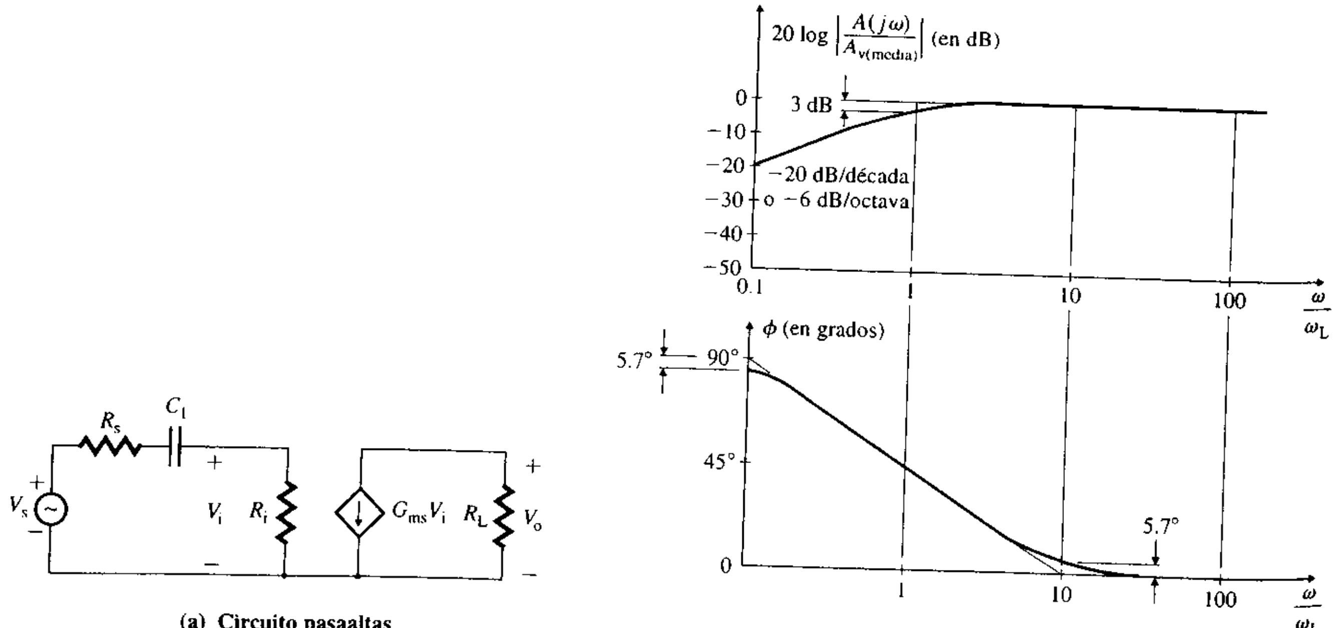
De acuerdo con la regla del divisor de voltaje, el voltaje $V_i(s)$ está relacionado con $V_s(s)$ por

$$V_i(s) = \frac{R_i}{R_s + R_i + 1/sC_1} V_s(s) = \frac{sC_1R_i}{1 + sC_1(R_s + R_i)} V_s(s) \tag{4.75}$$

Sustituyendo $V_i(s)$ de la ecuación (4.75) en la (4.74), se obtiene la ganancia en voltaje:

$$A_v(s) = \frac{V_o(s)}{V_s(s)} = \frac{-G_{ms}R_LR_i}{R_s + R_i} \times \frac{sC_1(R_s + R_i)}{1 + sC_1(R_s + R_i)} \tag{4.76}$$

FIGURA 4.38 Amplificador pasaaltas



(a) **Circuito pasaaltas**

(b) **Respuesta en frecuencia**

www.elsolucionario.net

La ecuación (4.76) se escribe de manera general como

$$A_v(s) = \frac{A_{v(media)}s\tau_1}{1 + s\tau_1} = \frac{A_{v(media)}s}{s + 1/\tau_1} = \frac{A_{v(media)}s}{s + \omega_L} \tag{4.77}$$

donde
$$A_{v(media)} = -\frac{G_{ms}R_L R_i}{R_s + R_i} \tag{4.78}$$

$$\tau_1 = C_1(R_s + R_i) \tag{4.79}$$

$$\omega_L = 1/\tau_1 = 1/[C_1(R_s + R_i)] \tag{4.80}$$

En el dominio de la frecuencia, $s = j\omega$, y la ecuación (4.77) se transforma en

$$A_v(j\omega) = \frac{A_{v(media)}j\omega}{j\omega + \omega_L} \tag{4.81}$$

De este modo, la magnitud $|A_v(j\omega)|$ está dada por

$$|A_v(j\omega)| = \frac{A_{v(media)}\omega}{[\omega^2 + \omega_L^2]^{1/2}} \tag{4.82}$$

y el ángulo de fase ϕ de $A_v(j\omega)$ es

$$\phi = 90° - \tan^{-1}(\omega/\omega_L) \tag{4.83}$$

Supóngase que $A_{v(media)} = 1$. Para $\omega << \omega_L$,

$$|A_v(j\omega)| = \omega/\omega_L$$
$$20\log_{10}|A_v(j\omega)| = 20\log_{10}(\omega/\omega_L)$$
$$\phi = \pi/2$$

Por consiguiente, cuando la frecuencia se incrementa en una década, la magnitud sufre un cambio de +20 dB. La gráfica de la magnitud de $A_v(j\omega)$ es una línea recta con una pendiente de +20 dB/década (o +6 dB/octava). Para $\omega >> \omega_L$,

$$|A_v(j\omega)| = A_{v(media)} = 1$$
$$20\log_{10}|A_v(j\omega)| = 0$$
$$\phi \approx 0$$

Por consiguiente, a una frecuencia alta, la gráfica de la magnitud es una recta horizontal que pasa por 0 dB. Con $\omega = \omega_L$,

$$|A_v(j\omega)| = 1/\sqrt{2}$$
$$20\log_{10}(1/\sqrt{2}) = -3 \text{ dB}$$
$$\phi = \pi/4$$

La respuesta en frecuencia se muestra en la figura 4.38(b). Este circuito deja pasar sólo las señales de alta frecuencia, y la amplitud es baja a bajas frecuencias. La ganancia en voltaje varía con la frecuencia cuando $\omega << \omega_L$. Cuando $\omega >> \omega_L$, la ganancia es casi independiente de la frecuencia. Este tipo de amplificador se conoce como *amplificador pasaaltas*. ω_L se conoce como *frecuencia de corte* (*de esquina, de 3 dB* o *de media potencia*), y $A_{v(media)}$ es la ganancia en la banda de paso o de media banda. Obsérvese que a frecuencias suficientemente altas, la característica pasaaltas de los amplificadores reales tiende a atenuarse debido a las capacitancias internas de los dispositivos de amplificación.

www.elsolucionario.net

Característica pasabanda

Un amplificador con acoplamiento capacitivo tiene tanto capacitores de acoplamiento como capacitores asociados con los dispositivos (o capacitores parásitos). Si se conectan C_1 y C_2, como se muestra en la figura 4.39(a), el circuito exhibe una característica pasabanda. Al sustituir $V_i(s)$ de la ecuación (4.75) en la (4.65), se obtiene la ganancia en voltaje como

$$A_v(s) = \frac{V_o(s)}{V_s(s)} = \frac{-G_{ms}R_L R_i}{R_s + R_i} \times \frac{sC_1(R_s + R_i)}{1 + sC_1(R_s + R_i)} \times \frac{1}{1 + sC_2R_L} \qquad \textbf{(4.84)}$$

la cual se escribe en forma general como

$$A_v(s) = \frac{A_{v(media)}s}{(s + \omega_L)(1 + s/\omega_H)} \qquad \textbf{(4.85)}$$

En el dominio de la frecuencia, $s = j\omega$, y la ecuación (4.85) se transforma en

$$A_v(j\omega) = \frac{A_{v(media)}\omega}{(j\omega + \omega_L)(1 + j\omega/\omega_H)} \qquad \textbf{(4.86)}$$

Por tanto, la magnitud $|A_v(j\omega)|$ se calcula de la siguiente manera

$$|A_v(j\omega)| = \frac{A_{v(media)}j\omega}{[\omega^2 + \omega_L^2]^{1/2}[1 + (\omega/\omega_H)^2]^{1/2}} \qquad \textbf{(4.87)}$$

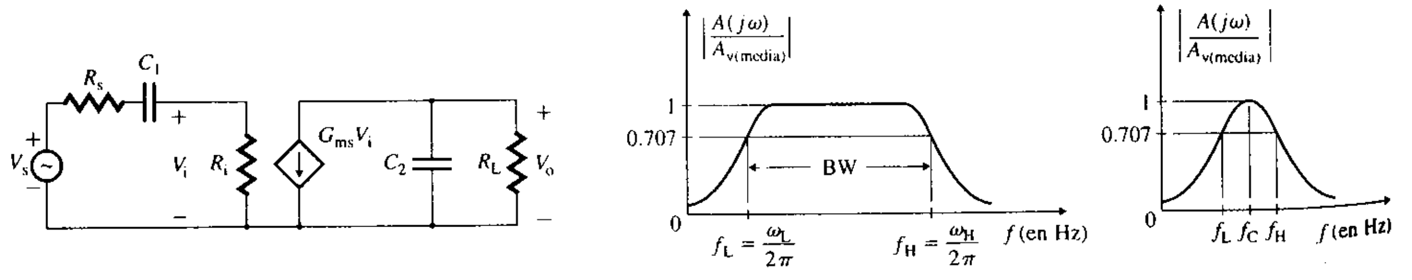
y el ángulo de fase ϕ de $A_v(j\omega)$ está dado por

$$\phi = 90° - \tan^{-1}(\omega/\omega_L) - \tan^{-1}(\omega/\omega_H) \qquad \textbf{(4.88)}$$

La ganancia en voltaje permanece casi constante siempre que $\omega_L < \omega < \omega_H$. En la figura 4.39(b) se muestra el comportamiento en frecuencia. Éste es un circuito pasabanda, y $A_{v(media)}$ es la ganancia de la frecuencia central (o de la banda de paso). El *ancho de banda* (BW), que es el intervalo de frecuencias en el que la ganancia permanece dentro de un margen de 3 dB (29.3%) respecto de la ganancia constante $A_{v(media)}$, es por tanto la diferencia entre las frecuencias de corte. Esto es, $BW = \omega_H - \omega_L$. Obsérvese que $A_{v(media)}$ no es la ganancia de cd, porque, bajo condiciones de cd, el capacitor C_1 está en circuito abierto y no hay voltaje de salida. Generalmente, los amplificadores de audio tienen acoplamiento de ca, porque el intervalo de frecuencia de las señales de audio es de 20 Hz a 15 kHz. La fuente de la señal de audio y los altavoces se aíslan por medio de capacitores de acoplamiento.

Si se acorta el ancho de banda de un amplificador pasabanda, de modo que la ganancia llegue al pico alrededor de una frecuencia en particular (llamada *frecuencia central*), y se reduzca en ambos lados de esta frecuencia, como se muestra en la figura 4.39(c), el amplificador se denomina *amplificador sintonizado*. En general, este tipo de amplificadores se utilizan en la parte frontal de los receptores de radio y televisión. La frecuencia central f_C de un amplificador sintonizado puede ajustarse para que coincida con la frecuencia de un canal determinado, de modo que se capten las señales de ese canal, y se atenúen o se supriman las de otros canales.

FIGURA 4.39 Amplificador pasabanda



(a) Circuito pasabanda **(b) Respuesta en frecuencia** **(c) Respuesta del filtro sintonizado**

www.elsolucionario.net

...lación entre la ...nancia y el ancho ... banda

Con $\omega = 2\pi f$, la ganancia en voltaje de un amplificador pasabajas se expresa como

$$A_v(j\omega) = \frac{A_{v(\text{media})}}{1 + jf/f_H} \tag{4.89}$$

donde f_H es la frecuencia de corte (o de 3 dB), en Hz.

Si $f >> f_H$, la ecuación (4.89) se reduce a

$$A_v(j\omega) = \frac{A_{v(\text{media})}}{jf/f_H} = \frac{A_{v(\text{media})} f_H}{jf} \tag{4.90}$$

La magnitud de esta ganancia se vuelve unitaria (o de 0 dB) cuando $f = f_{bw}$. Esto es,

$$f_{bw} = A_{v(\text{media})} f_H \tag{4.91}$$

donde f_{bw} se denomina *ancho de banda de ganancia unitaria*. A menudo, el ancho de banda (BW) se cita como el intervalo de frecuencia en que la ganancia en voltaje $|A_v(j\omega)|$ es unitaria. El ancho de banda de ganancia unitaria de un amplificador pasabanda es $A_{v(\text{media})}(f_H - f_L)$. Es importante notar que, de acuerdo con la ecuación (4.91), el producto ganancia-ancho de banda de un amplificador permanece constante.

EJEMPLO 4.19 D

Cálculo de los capacitores de acoplamiento para satisfacer las especificaciones de frecuencia
Un amplificador de voltaje debe tener una ganancia en voltaje de rango medio de $A_{v(\text{media})} = -200$ en el rango de frecuencia de 1 kHz a 100 kHz. La resistencia de la fuente es $R_s = 2\ \text{k}\Omega$ y la resistencia de carga es $R_L = 10\ \text{k}\Omega$.

(a) Determinar las especificaciones del amplificador y los valores del capacitor de acoplamiento C_1 y del capacitor en paralelo C_2, mostrados en la figura 4.39(a).

(b) Con PSpice/SPICE, verificar el diseño con una gráfica de la respuesta en frecuencia $|A_v(j\omega)|$ en función de la frecuencia.

SOLUCIÓN

(a) Seleccionar un amplificador de transconductancia con $R_i = 1\ \text{M}\Omega$ y $R_o = \infty$. Con la ecuación (4.78), se calcula el valor de G_{ms} que da $A_{v(\text{media})} = -200$. Esto es,

$$G_{ms} = \frac{-A_{v(\text{media})}(R_s + R_i)}{R_L R_i} = \frac{-200 \times (2\ \text{k}\Omega + 1\ \text{M}\Omega)}{10\ \text{k}\Omega \times 1\ \text{M}\Omega} = -20.04\ \text{mA/V}$$

Con $f_H = 100$ kHz, la ecuación (4.70) da el valor requerido de C_2 como

$$C_2 = 1/(R_L\omega_H) = 1/(2\pi f_H R_L) = 1/(2\pi \times 100\ \text{kHz} \times 10\ \text{k}\Omega) = 159.15\ \text{pF}$$

Con $f_L = 1$ kHz, la ecuación (4.80) da el valor requerido de C_1 como

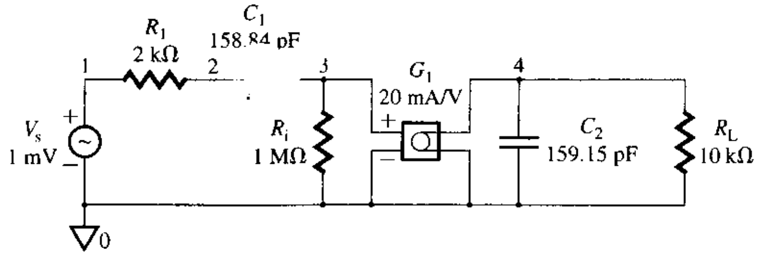
$$C_1 = 1/[(R_s + R_i)\omega_L] = 1/[2\pi f_L(R_s + R_i)] = 1/[2\pi \times 1\ \text{kHz} \times (2\ \text{k}\Omega + 1\ \text{M}\Omega)] = 158.84\ \text{pF}$$

(b) El circuito para la simulación con PSpice/SPICE se muestra en la figura 4.40. El listado del archivo del circuito es el siguiente:

```
Ejemplo 4.19 Respuesta en frecuencia de un amplificador
VS  1  0  AC  1mV                 ; Voltaje para el análisis de ca
RS  1  2  2K
C1  2  3  158.84pF
Ri  3  0  1MEG
G1  4  0  3  0 20m                ; Fuente de corriente controlada por voltaje
C2  4  0  159.15pF
RL  4  0  10K
.AC  LIN  101  100Hz  1MEGHZ      ; Barrido de frecuencia de 100 Hz a 1 MHz
.PROBE                            ; Posprocesador gráfico
.END
```

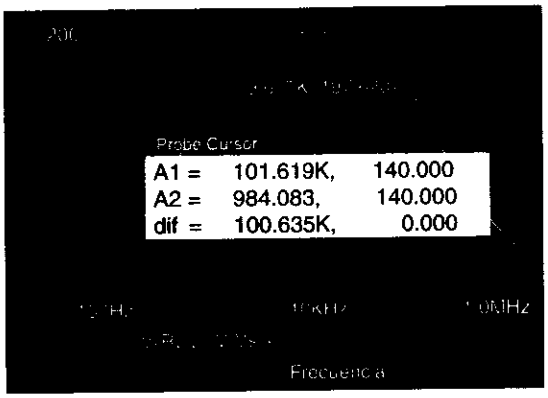
www.elsolucionario.net

FIGURA 4.40 Circ… simulación con PSpice



En la figura 4.41 se muestra la gráfica producida por PSpice para la respuesta en frecuencia, la cual da $A_{v(media)}$ = 198 (el valor esperado es de 200), f_L = 984 Hz (el valor esperado es de 1 kHz) y f_H = 102 kHz (el valor esperado es de 100 kHz).

FIGURA 4.41 Gráfica producida por PSpice para la respuesta en frecuencia del ejemplo 4.19



ASPECTOS PRINCIPALES DE LA SECCIÓN 4.8

- La ganancia de los amplificadores reales depende de la frecuencia. La respuesta en frecuencia de un amplificador se refiere a la amplitud y fase de la senoide de salida con respecto a la de entrada. La respuesta en frecuencia es una especificación importante en un amplificador.
- Los amplificadores de video operan en el rango de frecuencia de 0 (cd) a 4.5 MHz, y utilizan acoplamiento directo, esto es, no emplean capacitores de acoplamiento. Sin embargo, la presencia de capacitores pequeños se debe a las capacitancias internas de los dispositivos de amplificación y a la capacitancia parásita del circuito. Estos capacitores forman una trayectoria en paralelo con la señal de ca y, por consiguiente, pasan únicamente señales de bajas frecuencias.
- Los amplificadores de audio, los cuales funcionan en el rango de frecuencia de 20 Hz a 15 kHz, utilizan capacitores de acoplamiento, de modo que las señales de ca pueden fluir de una etapa a la siguiente, bloqueando al mismo tiempo las de cd. Estos capacitores forman una trayectoria en serie con la señal de ca y, por consiguiente, pasan únicamente señales de alta frecuencia. La frecuencia superior está limitada por el dispositivo, por las capacitancias parásitas o por ambas cosas.

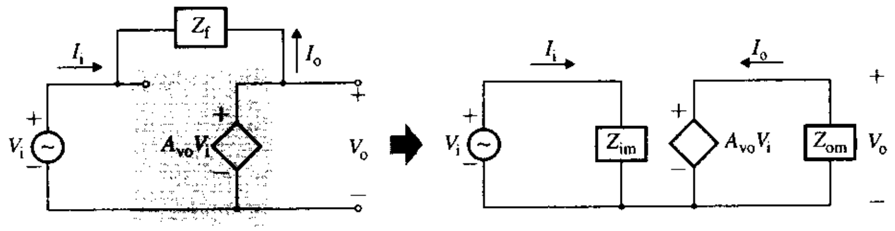
4.9 *Teorema de Miller*

En general, se conecta una impedancia conocida como *impedancia de retroalimentación*, entre las terminales de entrada y salida de un amplificador, como se ilustró en el ejemplo 4.4 para crear una resistencia negativa, y en el ejemplo 4.5 para multiplicar la capacitancia. El teorema de Miller simplifica el análisis de los amplificadores retroalimentados. El teorema establece que si se conecta una impedancia entre las terminales de entrada y salida de un amplificador de voltaje, esta impedancia puede ser remplazada por dos impedancias

www.elsolucionario.net

equivalentes: una conectada a través de la entrada y la otra a través de las terminales de salida. En la figura 4.42 se muestra la relación que existe entre el amplificador y su circuito equivalente. Con la selección de los valores apropiados de las impedancias Z_{im} y Z_{om}, el comportamiento de los circuitos de las figuras 4.42(a) y 4.42(b) puede hacerse idéntico. En el capítulo 8 se aplica el teorema de Miller para determinar la respuesta en frecuencia de los amplificadores.

FIGURA 4.42
Circuitos que ilustran el teorema de Miller



(a) Amplificador retroalimentado **(b) Equivalente de Miller**

Si A_{vo} es la ganancia en voltaje a circuito abierto del amplificador, el voltaje de salida V_o está relacionado con el voltaje de entrada V_i por

$$V_o = A_{vo} V_i \tag{4.92}$$

La corriente de entrada I_i del amplificador de la figura 4.42(a) es

$$I_i = \frac{V_i - V_o}{Z_f} \tag{4.93}$$

La sustitución de V_o de la ecuación (4.93) en la (4.92) da

$$I_i = \frac{V_i - A_{vo} V_i}{Z_f} = V_i\left(\frac{1 - A_{vo}}{Z_f}\right) \tag{4.94}$$

La impedancia de entrada Z_i del circuito de la figura 4.42(b) debe ser igual a la del circuito de la figura 4.42(a), y se calcula con la ecuación (4.94):

$$Z_{im} = \frac{V_i}{I_i} = \frac{Z_f}{1 - A_{vo}} \tag{4.95}$$

La corriente de salida I_o del circuito de la figura 4.42(a) es

$$I_o = \frac{V_o - V_i}{Z_f} \tag{4.96}$$

Sustituyendo V_i de la ecuación (4.93) en la (4.96), se obtiene

$$I_o = \frac{V_o - V_o/A_{vo}}{Z_f} = V_o\left(\frac{1 - 1/A_{vo}}{Z_f}\right) \tag{4.97}$$

La impedancia de salida Z_{om} del circuito de la figura 4.42(b) debe ser igual a la del circuito de la figura 4.42(a), y se calcula con la ecuación (4.97):

$$Z_{om} = \frac{V_o}{I_o} = \frac{Z_f}{1 - 1/A_{vo}} = \frac{Z_f A_{vo}}{A_{vo} - 1} \tag{4.98}$$

▸ **NOTAS:**

1. Las ecuaciones (4.95) y (4.98) se deducen con la suposición de que el amplificador de voltaje es ideal, y de que la ganancia en voltaje A_{vo} a circuito abierto puede determinarse sin conectar la impedancia Z_f. Es decir, la impedancia de entrada R_i del amplificador de la figura 4.42(a) es muy alta, tiende a infinito; la resistencia de salida R_o es muy pequeña y tiende a cero, por tanto no afectan el análisis. Z_{im} y Z_{om} se denominan *impedancias de Miller*.

www.elsolucionario.net

2. El teorema de Miller es aplicable siempre que el amplificador no tenga una fuente independiente. La ganancia en voltaje A_{vo} a circuito abierto del amplificador debe ser negativa, de modo que $1 - A_{vo}$ sea una cantidad positiva. De otra manera, Z_{im} tiene un valor negativo.

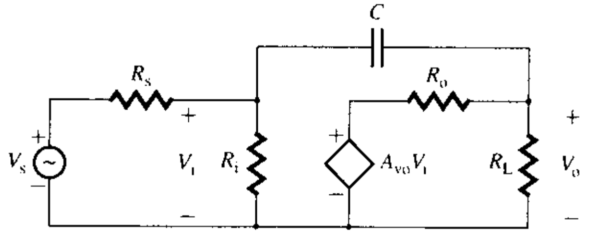
EJEMPLO 4.20

Utilización del teorema de Miller para determinar las frecuencias de corte Se conecta un capacitor de $C = 0.01\ \mu$F a través de los lados de entrada y salida de un amplificador, como se muestra en la figura 4.43. Los parámetros del amplificador son $A_{vo} = -502$, $R_o = 50\ \Omega$ y $R_i = 100$ kΩ. La resistencia de la fuente es $R_s = 2$ kΩ y la resistencia de carga es $R_L = 10$ kΩ.

(a) Usar el teorema de Miller para calcular las frecuencias de corte.

(b) Econtrar una expresión para la ganancia en función de la frecuencia $A_v(j\omega) = V_o(j\omega)/V_s(j\omega)$.

FIGURA 4.43 Amplificador retroalimentado



SOLUCIÓN

(a) Se tiene

$$A_v \approx \frac{R_L A_{vo}}{R_L + R_o} = \frac{10\ \text{k}\Omega \times -502}{10\ \text{k}\Omega + 50\ \Omega} = -500$$

Si se remplaza C con su capacitancia de Miller, se obtiene el circuito equivalente de la figura 4.44. Al sustituir $Z_f = 1/j2\pi fC$ en la ecuación (4.95), se obtiene

$$Z_{im} = \frac{1}{j2\pi fC(1 - A_v)} = \frac{1}{j2\pi fC_{im}} \tag{4.99}$$

de donde la capacitancia de Miller C_{im} a través de la entrada es

$$C_{im} = C(1 - A_v) = 0.01\ \mu\text{F} \times (1 + 500) = 0.01 \times 501 = 5.01\ \mu\text{F}$$

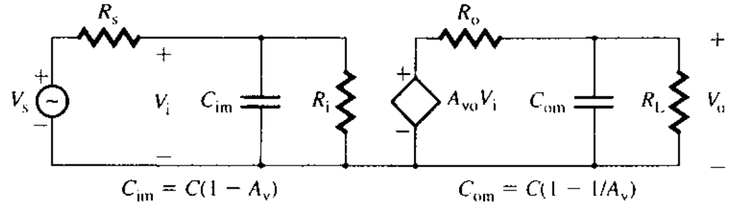
Al sustituir $Z_f = 1/j2\pi fC$ en la ecuación (4.98), se obtiene

$$Z_{om} = \frac{1}{j2\pi fC(1 - 1/A_v)} = \frac{1}{j2\pi fC_{om}} \tag{4.100}$$

de donde la capacitancia de Miller C_{om} a través de la salida es

$$C_{om} = C(1 - 1/A_v) = 0.01\ \mu\text{F} \times (1 + 1/500) \approx 0.01\ \mu\text{F}$$

FIGURA 4.44 Circuito equivalente de Miller del ejemplo 4.20



La constante de tiempo τ_1 para C_{im} se obtiene por inspección, debido a que C_{im} se descarga (si la fuente V_s se pone en cortocircuito) a través de la combinación en paralelo de R_s y R_i (véase el apéndice B). Esto es,

$$\tau_1 = C_{im}(R_s \| R_i) = 5.01\ \mu\text{F} \times (2\ \text{k} \| 100\ \text{k}) = 9.824\ \text{ms}$$

www.elsolucionario.net

La primera frecuencia de corte es $\omega_1 = 1/\tau_1 = 1/9.824$ ms = 101.8 rad/s.

La constante de tiempo τ_2 para C_{om} también se obtiene por inspección, ya que C_{om} se descarga (si la fuente V_s se pone en cortocircuito) a través de la combinación en paralelo de R_o y R_L. Esto es,

$$\tau_2 = C_{om}(R_o \parallel R_L) = 0.01\ \mu\text{F} \times (50 \parallel 10\text{ k}) = 0.498\ \mu\text{s}$$

La segunda frecuencia de corte es $\omega_2 = 1/\tau_2 = 1/0.498\ \mu s = 2.01 \times 106$ rad/s. Por consiguiente, la frecuencia de corte (o de 3 dB) es $\omega_H = \omega_1 = 101.8$ rad/s (o 16.2 Hz) y BW = ω_H = 101.8 rad/s (o 16.2 Hz).

(b) De acuerdo con la ecuación (4.14), la ganancia de media banda $A_{v(media)}$ (con los capacitores en circuito abierto) es

$$A_{v(media)} = \frac{A_{vo}R_iR_L}{(R_i + R_s)(R_L + R_o)} = \frac{-502 \times 100\text{ k} \times 10\text{ k}}{(2\text{k} + 100\text{k})(10\text{ k} + 50)} = -489.7$$

Por lo tanto, la ganancia en función de la frecuencia $A_v(j\omega)$ es

$$A_v(j\omega) = \frac{V_o(j\omega)}{V_s(j\omega)} = \frac{-489.7}{(1 + j\omega/101.8)(1 + j\omega/2.01 \times 10^6)} \quad \textbf{(4.101)}$$

▸ **NOTAS:**

1. El valor de C es de sólo 0.01 μF. Sin embargo, su efecto en la respuesta en frecuencia es C_{im} = 5.01 μF. Por tanto, si se conecta un capacitor entre las terminales de entrada y salida de un amplificador con una ganancia en voltaje negativa, este capacitor tiene un efecto dominante, y reduce la frecuencia de corte alta de una manera significativa.
2. El transistor BJT tiene una capacitancia de unión entre la base y el colector. Cuando se utiliza en una configuración de emisor común, la ganancia en voltaje se vuelve negativa. Asimismo, la capacitancia de unión queda conectada entre las terminales de entrada y salida del amplificador. Como consecuencia del efecto de Miller, esta capacitancia disminuye la frecuencia de corte alta del amplificador de una manera significativa.
3. Sin embargo, en el caso de un amplificador de base común, la ganancia es positiva, y además la capacitancia de la unión base-colector no aparece entre las terminales de entrada y salida del amplificador. Por consiguiente, no hay efecto de Miller (esto es, no hay multiplicación de la capacitancia), y la frecuencia de corte alta es mucho más alta que la de un amplificador de emisor común. Si bien el amplificador de base común tiene una baja resistencia de entrada, es común utilizarlo en aplicaciones de alta frecuencia.

4.10 *Diseño de un amplificador*

Hasta aquí se ha considerado a los amplificadores como partes de un sistema. Pueden conectarse en cascada varios amplificadores para satisfacer algunas especificaciones de diseño. Sin embargo, vistos desde los lados de entrada y salida, los amplificadores en cascada pueden representarse por medio de un solo amplificador equivalente, es decir, el amplificador puede estar formado por uno o más amplificadores. En este momento, el diseño del amplificador se hará a nivel de sistema y no a nivel de los componentes internos del amplificador mismo, que es el tema del capítulo 5. En este capítulo se han ilustrado varios ejemplos de diseño relacionados con diferentes aspectos. Dada la topología del circuito, el diseño consiste principalmente en determinar los valores de los componentes. A menudo, el diseñador tiene que seleccionar la topología del circuito, que por lo general requiere la evaluación de soluciones alternativas. Se recomienda la siguiente secuencia (o proceso) para el diseño de amplificadores a nivel de sistema.

Paso 1. Estudiar el problema de diseño.

Paso 2. Identificar las especificaciones de diseño: requerimientos de resistencia de entrada, resistencia de salida, ganancia y ancho de banda.

Paso 3. Establecer una estrategia de diseño y determinar la solución mediante un diagrama funcional de bloques. Identificar el tipo y número de amplificadores que se utilizarán. Evalúe algunos métodos alternativos para resolver el problema.

Paso 4. Hallar la solución a nivel del circuito con medios como topologías de circuito y análisis manuales, utilizando modelos ideales de amplificador. Es posible que se requiera un análisis y una síntesis para determinar los valores de los componentes.

www.elsolucionario.net

Paso 5. Evaluar el diseño mediante modelos de amplificador más reales y, de ser necesario, modificar los valores del diseño.

Paso 6. Realizar una verificación por medio de PSpice/SPICE con un modelo de circuito complejo, y obtener los resultados para el peor de los casos mediante variaciones de los parámetros y componentes (modificar el diseño, si se requiere).

Paso 7. Obtener una estimación del costo del proyecto, e idear un plan para el arreglo de los componentes de modo que el proyecto requiera el mínimo tiempo de fabricación y su costo sea el más bajo posible.

Paso 8. Construir un prototipo en el laboratorio y tomar mediciones para verificarlo. Si es necesario, modifique el diseño.

EJEMPLO 4.21

D

Ilustración de los pasos de diseño Dos señales provienen de dos transductores diferentes: v_1 = 180 a 200 mV con $R_{s1} = 2$ kΩ, y v_2 = 150 a 170 mV con $R_{s2} = 2$ kΩ. Amplifique entonces el voltaje diferencial, de modo que el voltaje de salida sea $v_o = 200(v_1 - v_2)$. La variación de la ganancia debe ser menor que ±3%. La resistencia de carga es $R_L = 5$ kΩ. Ahora, determine las especificaciones del amplificador.

SOLUCIÓN

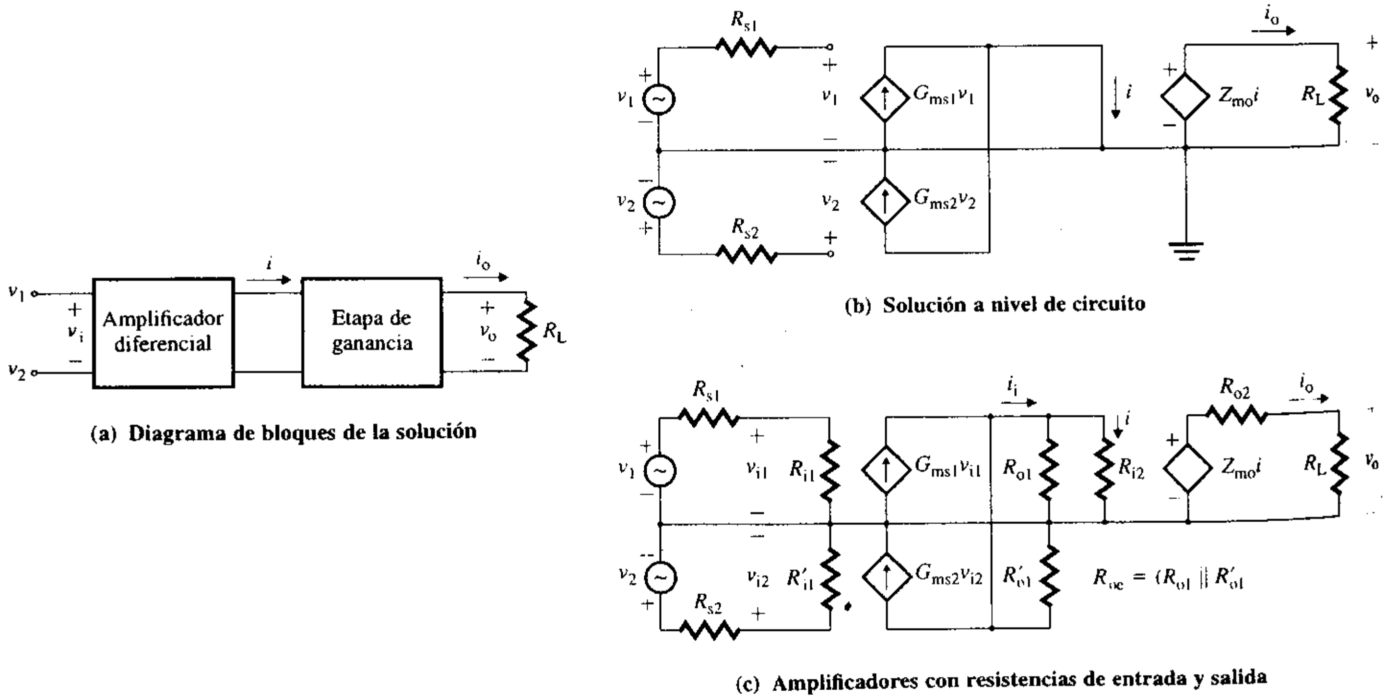
Paso 1. Estudiar el problema de diseño. v_1 = 180−200 mV con $R_{s1} = 2$ kΩ, y v_2 = 150−170 mV con $R_{s2} = 2$ kΩ.

Paso 2. Identificar las especificaciones de diseño. $A_v = 200 \pm 3\%$, $R_L = 5$ kΩ; no hay límite para el ancho de banda.

Paso 3. Establecer una estrategia de diseño y determinar la solución mediante un diagrama funcional de bloques. Como el lado de entrada va a recibir dos señales de voltaje, cuya diferencia se va a amplificar, se requiere un amplificador de voltaje diferencial en la etapa de entrada. La salida de la etapa podría ser un voltaje o una corriente, que sería amplificada por una etapa de ganancia, como se muestra en la figura 4.45(a).

Paso 4. Hallar la solución a nivel de circuito. Se utilizarán dos amplificadores de transconductancia idénticos para que produzcan una ganancia diferencial, ya que permite sumar (o restar) dos co-

FIGURA 4.45 Etapas del diseño para el amplificador del ejemplo 4.21



(a) Diagrama de bloques de la solución

(b) Solución a nivel de circuito

(c) Amplificadores con resistencias de entrada y salida

www.elsolucionario.net

rrientes en un nodo. También se utilizará un amplificador de transresistencia en el lado de la salida, para que produzca la ganancia en voltaje deseada con una resistencia de salida baja. Este circuito se muestra en la figura 4.45(b). Si se suponen amplificadores ideales con $G_{ms1} = G_{ms2} = G_{ms}$, el voltaje de salida es

$$v_o = (G_{ms1}v_1 - G_{ms2}v_2)Z_{mo} = Z_{mo}G_{ms}(v_1 - v_2)$$

de donde $A_{vo} = Z_{mo}G_{ms}$. Con $G_{ms} = 20$ mA/V, se obtiene

$$Z_{mo} = A_{vo}/G_{ms} = (200/20)\text{ mA/V} = 10\text{ kV/A}$$

Paso 5. Evaluar el diseño. Considérense amplificadores reales con resistencias de entrada y salida, como se muestra en la figura 4.45(c). Con la ecuación (4.40), se calcula la ganancia en voltaje A_v efectiva mediante ($R_{oe} = R_{o1} \| R'_{o1}$)

$$A_v = \frac{R_{i1}}{R_{i1} + R_{s1}} \times \frac{R_{oe}}{R_{oe} + R_{i2}} \times \frac{R_L}{R_L + R_{o2}} Z_{mo}G_{ms}$$

Como A_v cambia con las variaciones de R_{i1}, R'_{i1}, R_{o2}, Z_{mo} y G_{ms}, se permitirá una variación de $\pm 0.5\%$ para cada una de ellas, de modo que la variación total se limite a $\pm 2.5\%$. Considere que R_{s1}, R_{s2} y R_1 no cambian

$$\frac{R_{i1}}{R_{i1} + R_{s1}} = \frac{R_{i1}}{R_{i1} + 2\text{ k}} = 0.995$$

la cual da $R_{i1} = R'_{i1} \geq 398$ kΩ.

$$\frac{R_L}{R_L + R_{o2}} = \frac{5\text{ k}}{5\text{ k} + R_{o2}} = 0.995$$

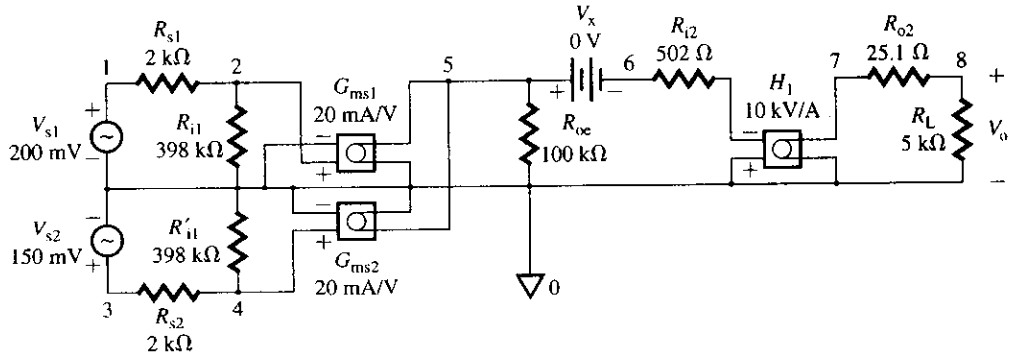
la cual da $R_{o2} \leq 25.1$ Ω.

Supóngase que $R_{o1} = R'_{o1} \geq 200$ kΩ. Como $R_{oe} = (R_{o1} \| R'_{o1}) = 100$ kΩ,

$$\frac{R'_{o1}}{R'_{o1} + R_{i2}} = \frac{100\text{ k}}{100\text{ k} + R_{i2}} = 0.995$$

de donde $R_{i2} \leq 502$ Ω.

FIGURA 4.46 Circuito para simulación con PSpice del ejemplo 4.21



Paso 6. Verificar con PSpice/SPICE. El listado del archivo de PSpice para el circuito mostrado en la figura 4.46 es el siguiente:

```
Ejemplo 4.21 Amplificador diferencial
VS1   1   0   DC   200mV              ; Voltaje vs1
RS1   1   2   2K
RI1   2   0   398K
VS2   3   0   DC   150mV              ; Voltaje vs2
RS2   3   4   2K
RI1P  4   0   398K                    ; Ganancia en transconductancia
GM1   0   5   2   0   20M
GM2   5   0   4   0   20M             ; Ganancia en transconductancia
ROE   5   0   100 K
```

www.elsolucionario.net


```
VX   5  6  DC  0V            ; Mide la corriente de entrada en la etapa 2
RI2  6  0  502
H1   7  0  VX  10K           ; Ganancia en transimpedancia
Ro2  7  8  25.1
RL   8  0  5K
.END
```

Los resultados de la simulación con PSpice son los siguientes:

NODO	VOLTAJE	NODO	VOLTAJE	NODO	VOLTAJE	NODO	VOLTAJE
(1)	.2000	(2)	.1990	(3)	.1500	(4)	.1493
(5	.4970	(6)	.4970	(7)	9.9003	(8)	9.8508

El voltaje de salida es $v_o = 9.8796$ V y $A_v = 9.8508$ V/(200 mV − 150 mV) = 197.02.

Paso 7. Estimar los costos.

Dos amplificadores de transconductancia idénticos para la etapa diferencial: $G_{ms} = 20$mA/V $\pm 0.5\%$, $R_{i1} \geq 398$ kΩ y $R_{o1} \geq 200$ kΩ. Costo estimado: 1.50 dólares.

Un amplificador de transresistencia para la etapa de ganancia: $Z_{mo} = 10$ kV/A $\pm$ 0.5%, $R_{i2} \leq 502$ Ω y $R_{o2} \leq 25.1$ Ω. Costo estimado: 1 dólar.

Dos fuentes de alimentación de cd: $V_{CC} = V_{EE} = 12$ V.

Resumen

Es común que los amplificadores se especifiquen en términos de su ganancia, resistencia de entrada y resistencia de salida. Los amplificadores se clasifican en cuatro tipos: de voltaje, de corriente, de transconductancia y de transimpedancia. Las relaciones de ganancia de los diversos amplificadores pueden relacionarse entre sí. Además de amplificar señales, los amplificadores sirven como bloques básicos en otras aplicaciones, como igualación de impedancias, simulación de resistencia negativa, simulación de inductancia y multiplicación de capacitancia. A menudo se utilizan amplificadores en cascada para aumentar la ganancia total.

Los amplificadores utilizan transistores como dispositivos de amplificación. Los transistores tienen capacitancias internas y capacitores de acoplamiento para aislar las señales de la fuente y de la carga de las señales de cd. La ganancia de los amplificadores reales varía con la frecuencia de la fuente que produce las señales, y los amplificadores se clasifican con base en su respuesta en frecuencia como pasabajas o pasabanda.

Preguntas de repaso

1. ¿Cuáles son los parámetros de un amplificador?
2. ¿Cuál es el objetivo de la polarización de cd de un amplificador?
3. ¿Cuáles son los cuatro tipos de amplificadores?
4. ¿Cuál es el modelo de circuito de un amplificador de voltaje?
5. ¿Qué es la ganancia en voltaje a circuito abierto de un amplificador de voltaje?
6. ¿Cuál es el efecto de la resistencia de la fuente en la ganancia en voltaje efectiva de un amplificador de voltaje?
7. ¿Qué es un amplificador de voltaje ideal?
8. ¿Cuál es el modelo de circuito de un amplificador de corriente?
9. ¿Qué es la ganancia en corriente en cortocircuito de un amplificador de corriente?
10. ¿Cuál es el efecto de la resistencia de la fuente sobre la ganancia en corriente efectiva de un amplificador de corriente?
11. ¿Qué es un amplificador de corriente ideal?
12. ¿Cuál es el modelo de circuito de un amplificador de transconductancia?
13. ¿Qué es la transconductancia en cortocircuito de un amplificador?
14. ¿Cuál es el efecto de la resistencia de la fuente sobre la ganancia total en voltaje de un amplificador de transconductancia?
15. ¿Qué es la transimpedancia a circuito abierto de un amplificador?
16. ¿Cuál es el efecto de la resistencia de la fuente sobre la ganancia en corriente efectiva de un amplificador de transimpedancia?

www.elsolucionario.net

17. ¿Qué es un amplificador de transimpedancia ideal?
18. ¿Cuál es el efecto sobre la ganancia total de conectar amplificadores en cascada?
19. ¿Cuál es el principio de la simulación de resistencia negativa?
20. ¿Qué es un girador?
21. ¿Qué es la respuesta en frecuencia de un amplificador?

Problemas

El símbolo **D** indica que se trata de un problema de diseño.

▸ 4.2 *Características de un amplificador*

4.1 Los valores de señal pequeña medidos del amplificador lineal ilustrado en la figura 4.3(a) son los siguientes: $v_i = 50 \times 10^{-3}$ sen $1000\pi t$, $i_i = 1 \times 10^{-6}$ sen $1000\pi t$, $v_o = 6.5$ sen $1000\pi t$ y $R_L = 5\ \text{k}\Omega$. Los valores de cd son $V_{CC} = V_{EE} = 15$ V e $I_{CC} = I_{EE} = 15$ mA. Determine **(a)** los valores de los parámetros del amplificador A_v, A_i, A_p y R_i; **(b)** la potencia proporcionada P_{cd} por las fuentes de cd y la eficiencia de potencia η, y **(c)** el valor máximo del voltaje de entrada, de modo que el amplificador funcione dentro de los límites de saturación.

4.2 Los valores medidos del amplificador no lineal de la figura 4.4(a) son: $v_o = 5.3$ V con $v_I = 21$ mV, $v_O = 5.5$ V con $v_I = 24$ mV y $v_O = 5.8$ V con $v_I = 27$ mV. El voltaje de alimentación de cd es $V_{CC} = 12$ V, y los límites de saturación son $2\ \text{V} \leq v_O \leq 11$ V.

(a) Determine la ganancia en voltaje de señal pequeña A_v.

(b) Obtenga la ganancia en voltaje de cd A_{cd}.

(c) Determine los límites del voltaje de entrada v_I.

4.3 Obtenga la ganancia en potencia A_p del amplificador con los siguientes valores.

(a) $v_O = 2$ V, $v_I = 1$ mV, $R_i = 100\ \text{k}\Omega$ y $R_L = 10\ \text{k}\Omega$

(b) $i_O = 100$ mA, $i_I = 1$ mA, $R_i = 100\ \Omega$ y $R_L = 1\ \text{k}\Omega$

▸ 4.3 *Tipos de amplificadores*

4.4 El amplificador de voltaje representado en la figura 4.5(a) tiene una ganancia en voltaje a circuito abierto $A_{vo} = 150$, una resistencia de entrada $R_i = 1.8\ \text{K}\Omega$ y una resistencia de salida $R_o = 50\ \Omega$. El amplificador excita una carga $R_L = 4.7\ \text{k}\Omega$. El voltaje de la fuente es $v_s = 100$ mV con una resistencia de la fuente $R_s = 200\ \Omega$.

(a) Calcule la ganancia en voltaje efectiva $A_v = v_o/v_s$, la ganancia en corriente $A_i = i_o/i_i$ y la ganancia en potencia $A_p = P_L/P_i$.

(b) Con PSpice/SPICE, verifique los resultados del inciso (a).

4.5 Para el amplificador del problema 4.4, ¿cuál debería ser la resistencia de carga R_L para que se transfiera la potencia máxima a la carga? Calcule la potencia (o carga) de salida máxima $P_{L(máx)}$.

4.6 Cuando se conecta una resistencia de carga $R_L = 1.5\ \text{k}\Omega$ a la salida de un amplificador de voltaje, el voltaje de salida se reduce en 15%. ¿Cuál es la resistencia de salida R_o del amplificador?

4.7 El amplificador de voltaje ilustrado en la figura 4.5(a) tiene una ganancia en voltaje a circuito abierto $A_{vo} = 200$, una resistencia de entrada $R_i = 100\ \text{k}\Omega$ y una resistencia de salida $R_o = 20\ \Omega$. El voltaje de la fuente es $v_s = 50$ mV, la resistencia de la fuente es $R_s = 1.5\ \text{k}\Omega$ y la resistencia de carga es $R_L = 22\ \Omega$. Calcule **(a)** el voltaje de salida v_o, **(b)** la potencia de salida P_L, **(c)** la ganancia en voltaje efectiva $A_v = v_o/v_s$, **(d)** la ganancia en corriente $A_i = i_o/i_s$ y **(e)** la ganancia en potencia $A_p = P_L/P_i$.

D 4.8 Se requiere un amplificador para amplificar la señal de salida de un transductor que produce una señal de voltaje $v_s = 10$ mV con una resistencia interna $R_s = 2.5\ \text{k}\Omega$. La resistencia de carga R_L es variable y cambia desde $2\ \text{k}\Omega$ hasta $10\ \text{k}\Omega$. El voltaje de salida deseado es $v_o = 5$ V. El amplificador no debe consumir más de $1\ \mu$A del transductor. La variación del voltaje de salida cuando se desconecta la carga no debe ser menor que 0.5%. Determine las especificaciones de diseño del amplificador.

D 4.9 Se requiere un amplificador para producir una ganancia en voltaje $A_v = 100 \pm 1.5\%$. La resistencia de la fuente R_s es variable, entre $500\ \Omega$ y $5\ \text{k}\Omega$, y la resistencia de carga R_L cambia entre $5\ \text{k}\Omega$ y $20\ \text{k}\Omega$. Determine las especificaciones de diseño del amplificador.

www.elsolucionario.net

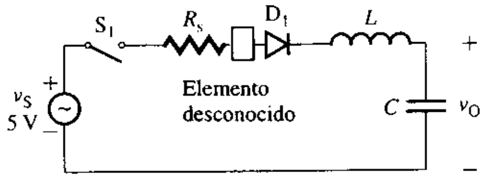
D **4.10** El circuito con diodo de la figura P4.10 se utiliza para cargar un capacitor a casi el doble del voltaje de alimentación $v_S = 5$ V, es decir, $v_O \geq 1.95v_S$. La resistencia de la fuente es $R_s = 5$ kΩ. La corriente de carga pico debe limitarse a 100 mA, y la carga debe completarse 1 ms después de que se cierra el interruptor.

(a) Diseñe un circuito que sea capaz de realizar esta tarea para encontrar el elemento desconocido.

(b) Con PSpice, verifique los resultados del inciso (a).

(Sugerencia: Use una resistencia negativa y considere un diodo ideal.)

FIGURA P4.10



D **4.11** Diseñe un circuito amplificador que simule una resistencia negativa R de -5 kΩ.

4.12 El amplificador de corriente mostrado en la figura 4.9(b) tiene una ganancia en corriente en cortocircuito $A_{is} = 200$, una resistencia de entrada $R_i = 150$ Ω, y una resistencia de salida $R_o = 2.5$ kΩ. La resistencia de carga es $R_L = 100$ Ω. La corriente de alimentación de entrada es $i_s = 4$ mA con una resistencia de fuente R_s igual a 47 kΩ.

(a) Calcule la ganancia en corriente $A_i = i_o/i_s$, la ganancia en voltaje $A_v = v_o/v_s$ y la ganancia en potencia $A_p = P_L/P_i$.

4.13 El amplificador de corriente mostrado en la figura 4.9(b) tiene una ganancia en corriente en cortocircuito $A_{is} = 100$, una resistencia de entrada $R_i = 50$ Ω, una resistencia de salida $R_o = 22$ kΩ y una resistencia de carga $R_L = 150$ Ω. La corriente de alimentación de entrada es $i_s = 50$ mA con una resistencia de fuente R_s igual a 100 kΩ. Calcule la corriente de salida i_o.

4.14 El amplificador de corriente mostrado en la figura 4.9(b) tiene una corriente de fuente $i_s = 5$ μA, una resistencia de fuente $R_s = 100$ kΩ y una resistencia de entrada $R_i = 50$ Ω. La corriente de salida en cortocircuito es $i_o = 100$ mA con $R_L = 0$, y el voltaje de salida de circuito abierto es $v_o = 12$ V con $R_L = \infty$. La resistencia de carga es $R_L = 2.7$ kΩ. Calcule **(a)** la ganancia en voltaje $A_v = v_o/v_s$, **(b)** la ganancia en corriente $A_i = i_o/i_s$ y **(c)** la ganancia en potencia $A_p = P_L/P_i$.

D **4.15** Se requiere un amplificador para amplificar la señal de salida de un transductor que produce una corriente constante $i_s = 100$ μA con una resistencia interna variable desde $R_s = 10$ kΩ hasta $R_s = 100$ kΩ. La corriente de salida deseada es $i_o = 20$ mA con una resistencia de carga variable desde $R_L = 20$ Ω hasta $R_L = 500$ Ω. La variación de la corriente de salida se debe mantener dentro de ±3%. Determine las especificaciones de diseño del amplificador.

D **4.16** Se requiere un amplificador para producir una ganancia en corriente $A_i = 50 \pm 1.5\%$. La resistencia de la fuente es $R_s = 100$ kΩ y la resistencia de carga es $R_L = 100$ Ω. Determine las especificaciones de diseño del amplificador.

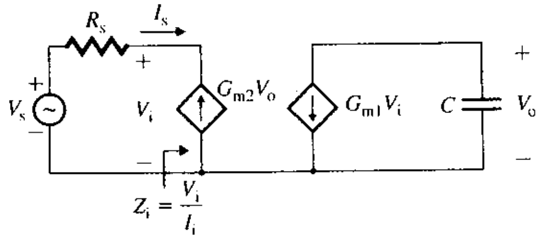
D **4.17** **(a)** Diseñe un circuito amplificador que simule una inductancia L_e igual a 50 mH.

(b) Use PSpice para verificar el diseño.

4.18 La capacitancia del circuito girador mostrado en la figura 4.12 es $C = 100$ pF. Determine el valor de la resistencia R que produce una inductancia efectiva L_e igual a 15 mH.

4.19 Dos amplificadores de transconductancia ideales se conectan uno después de otro como se muestra en la figura P4.19.

FIGURA P4.19



www.elsolucionario.net

(a) Halle la relación entre el voltaje de entrada y las corrientes de entrada, y determine la impedancia de entrada $Z_i = V_i/I_i$.

(b) Si $v_s = 1$ sen $(2000\pi t)$, $C = 0.1\ \mu F$ y $G_1 = G_2 = 3$ mA/V, use PSpice/SPICE para trazar la gráfica de la respuesta transitoria del voltaje de salida $v_o(t)$ en un intervalo de tiempo de 0 a 1.5 ms, con incrementos de 15 μs.

D **4.20** Se requiere un amplificador de transconductancia para registrar el voltaje pico del circuito de la figura 4.15. El registrador necesita 5 mA para una lectura de 1 cm, y ésta debe ser 20 cm ±2% con un voltaje pico de entrada de 170 V. La resistencia de entrada del registrador varía desde $R_L = 20\ \Omega$ hasta $R_L = 500\ \Omega$. La frecuencia del voltaje de entrada es $f_s = 60$ kHz.

(a) Determine el valor de la capacitancia C.

(b) Determine las especificaciones de diseño del amplificador de transconductancia.

D **4.21** Se requiere un amplificador para producir una ganancia en transconductancia $Z_m = 20$ mA/V ± 2%. La resistencia de la fuente es $R_s = 1$ kΩ y la resistencia de carga es $R_L = 200\ \Omega$. Determine las especificaciones de diseño del amplificador.

D **4.22** Se utiliza un amplificador para medir una señal de voltaje de cd $v_s = 0$ V a 10 V con una resistencia de fuente R_s variable, entre 2 kΩ y 5 kΩ. La salida del amplificador es un medidor que proporciona una deflexión de escala completa con una corriente $i_o = 100$ mA con una resistencia R_m entre 20 Ω y 100 Ω. Determine las especificaciones de diseño del amplificador.

4.23 El amplificador de transimpedancia ilustrado en la figura 4.16(a) tiene una transimpedancia $Z_{mo} = 0.5$ kV/A, una resistencia de entrada $R_i = 1.5$ kΩ y una resistencia de salida $R_o = 4.7$ kΩ. La corriente de la fuente de entrada es $i_s = 50$ mA con una resistencia de la fuente $R_s = 10$ kΩ. La resistencia de carga es $R_L = 4.7$ kΩ. Calcule la ganancia en corriente $A_i = i_o/i_s$ y la ganancia en voltaje $A_v = v_o/v_s$.

D **4.24** Se utiliza un amplificador de transimpedancia para registrar la corriente en cortocircuito de un transductor que tiene una resistencia interna desconocida; su salida es un registrador que requiere 10 V para una lectura de 2 cm. La lectura del registrador debe ser 20 cm ± 2% para una corriente de entrada de 100 mA. La resistencia de entrada del registrador varía desde $R_L = 2$ kΩ hasta $R_L = 10$ kΩ. Determine las especificaciones de diseño del amplificador.

D **4.25** Se utiliza un amplificador de transimpedancia para medir una señal de corriente de cd $i_s = 0$ a 500 mA con una resistencia de la fuente $R_s = 100$ kΩ. La salida del amplificador es un medidor que da una deflexión de escala completa con un voltaje de $v_o = 5 \pm 2\%$ V y cuya resistencia es $R_m = 20$ kΩ. Determine las especificaciones de diseño del amplificador.

▸ 4.5 *Relaciones de ganancia*

4.26 Los parámetros del amplificador de voltaje de la figura 4.5(a) son: $v_s = 100$ mV, $R_s = 2$ kΩ, $A_{vo} = 250$, $R_i = 50$ kΩ, $R_o = 1$ kΩ y $R_L = 10$ kΩ. Calcule los valores de los amplificadores de corriente, de transconductancia y de transimpedancia equivalentes.

4.27 Los parámetros del amplificador de transconductancia de la figura 4.14(b) son: $v_s = 100$ mV, $R_s = 2$ kΩ, $G_{ms} = 20$ mA/V, $R_i = 100$ kΩ, $R_o = 2$ kΩ y $R_L = 200\ \Omega$. Calcule los valores de los amplificadores de voltaje, de corriente y de transimpedancia equivalentes.

▸ 4.6 *Amplificadores en cascada*

4.28 Los parámetros de los amplificadores de voltaje conectados en cascada de la figura 4.19(a) son: $R_s = 200$ kΩ, $R_{o1} = R_{o2} = R_{o3} = 100\ \Omega$, $R_{i1} = R_{i2} = R_{i3} = R_L = 2.5$ kΩ y $A_{vo1} = A_{vo2} = A_{vo3} = 50$.

(a) Calcule la ganancia en voltaje a circuito abierto total $A_{vo} = v_o/v_i$, la ganancia en voltaje efectiva $A_v = v_o/v_s$, la ganancia en corriente total $A_i = i_o/i_{i1}$ y la ganancia en potencia $A_p = P_L/P_i$.

(b) Con PSpice/SPICE, verifique los resultados del inciso (a).

4.29 Los parámetros de los amplificadores de voltaje conectados en cascada de la figura 4.19(a) son: $R_s = 200$ kΩ, $R_{o1} = R_{o2} = 100\ \Omega$, $R_{o3} = 300\ \Omega$, $R_{i1} = R_{i2} = R_{i3} = 2.5$ kΩ, $R_L = 1.5$ kΩ y $A_{vo1} = A_{vo2} = A_{vo3} = 80$.

(a) Calcule la ganancia total en voltaje $A_{vo} = v_o/v_s$, la ganancia total en corriente $A_i = i_o/i_{i1}$ y la ganancia en potencia $A_p = P_L/P_i$.

(b) Con PSpice/SPICE, verifique los resultados del inciso (a).

www.elsolucionario.net

4.30 Los parámetros de los amplificadores de corriente conectados en cascada de la figura 4.20(a) son: $R_s = 20$ kΩ, $R_{o1} = R_{o2} = R_{o3} = 4.7$ kΩ, $R_{i1} = R_{i2} = R_{i3} = R_L = 100$ Ω y $A_{is1} = A_{is2} = A_{is3} = 100$.

(a) Calcule la ganancia en corriente efectiva $A_i = i_o/i_i$, la ganancia total en voltaje $A_v = v_o/v_s$, la ganancia en potencia $A_p = P_L/P_i$.

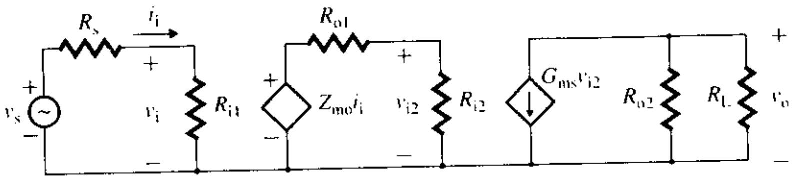
(b) Con PSpice/SPICE, verifique los resultados del inciso (a).

4.31 Un amplificador de transconductancia se conecta en cascada con un amplificador de transimpedancia, como se muestra en la figura P4.31. Los parámetros son: $R_s = 5$ kΩ, $R_{i1} = 50$ kΩ, $R_{o1} = 200$ Ω, $Z_{mo} = 10$ kV/A, $R_{i2} = 1$ MΩ, $R_{o2} = 100$ kΩ, $R_L = 1$ kΩ y $G_{ms} = 20$ mA/V.

(a) Calcule la ganancia en voltaje total a circuito abierto $A_{vo} = v_o/v_i$, la ganancia en voltaje efectiva $A_v = v_o/v_s$, la ganancia total en corriente $A_i = i_o/i_i$ y la ganancia en potencia $A_p = P_L/P_i$.

(b) Con PSpice/SPICE, verifique los resultados del inciso (a).

FIGURA P4.31



▸ 4.7 *Introducción a los amplificadores con transistores*

D **4.32** Diseñe un amplificador de BJT, como se muestra en la figura 4.21(a), para producir una ganancia en voltaje sin carga $A_{vo} \geq -20$. Considere un BJT con $r_\pi = 2$ kΩ, $r_o = \infty$ y $\beta_F = 150$.

D **4.33** Diseñe un seguidor de emisor de BJT, como se ilustra en la figura 4.24(a), para igualar una fuente de alta impedancia con una carga de baja impedancia. El amplificador debe tener una ganancia mayor que 0.9 y una resistencia de entrada $R_i \geq 50$ kΩ con una carga $R_L = 20$ kΩ. Considere un BJT con $r_\pi = 2$ kΩ, $r_o = \infty$ y $\beta_F = 150$.

D **4.34** Diseñe un amplificador de FET, como se ilustra en la figura 4.28(a), para producir una resistencia de entrada $R_i \geq 1$ MΩ y una ganancia en voltaje sin carga $A_{vo} \geq -20$. Considere un FET con $g_m = 40$ mA/V y $r_o = \infty$.

D **4.35** Diseñe un seguidor de fuente de FET, como se representa en la figura 4.31(a), para igualar una fuente de alta impedancia con una carga de baja impedancia. El amplificador debe tener una ganancia mayor que 0.9 y una resistencia de entrada $R_i \geq 500$ kΩ con una carga $R_L = 400$ Ω. Considere un FET con $g_m = 40$ mA/V y $r_o = \infty$.

▸ 4.8 *Respuesta en frecuencia de los amplificadores*

D **4.36** Se requiere que el amplificador de voltaje de la figura 4.39(a) tenga una ganancia en voltaje de rango medio $A_{v(media)} = -50$ en el intervalo de frecuencia de 10 kHz a 50 kHz. La resistencia de la fuente es $R_s = 1$ kΩ y la resistencia de carga es $R_L = 5$ kΩ.

(a) Determine las especificaciones del amplificador, así como los valores del capacitor de acoplamiento C_1 y del capacitor en paralelo C_2.

(b) Con PSpice/SPICE, verifique el diseño trazando la gráfica de la respuesta en frecuencia $|A_v(j\omega)|$ en función de la frecuencia.

4.37 La ganancia en voltaje de un amplificador es

$$A_v(j\omega) = \frac{100(10 + j\omega)}{(100 + j\omega)(10^4 + j\omega)}$$

Calcule **(a)** las frecuencias de corte f_L y f_H, **(b)** el ancho de banda $BW = f_H - f_L$ y **(c)** la ganancia en dB para la frecuencia central de la banda.

4.38 La ganancia en voltaje de un amplificador es

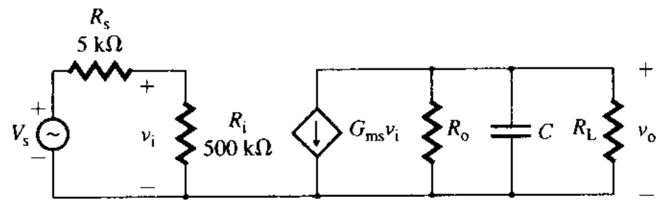
$$A_v(j\omega) = \frac{200}{1 + j\omega/100}$$

Calcule la frecuencia que define el ancho de banda BW, si **(a)** $|A_v(j\omega)| = 100$ y **(b)** $|A_v(j\omega)| = 50$.

www.elsolucionario.net

4.39 En la figura P4.39 se muestra un amplificador de transconductancia pasabajas. Los parámetros del circuito son: $C = 0.1\ \mu F$, $R_s = 5\ k\Omega$, $G_{ms} = 20\ mA/V$, $R_i = 500\ k\Omega$ y $R_o = 50\ k\Omega$. Calcule el ancho de banda de ganancia unitaria $f_{bw} = A_{v(media)} f_H$ con **(a)** $R_L = 1\ k\Omega$ y **(b)** $R_L = 10\ k\Omega$.

FIGURA P4.39



▸ 4.9 *Teorema de Miller*

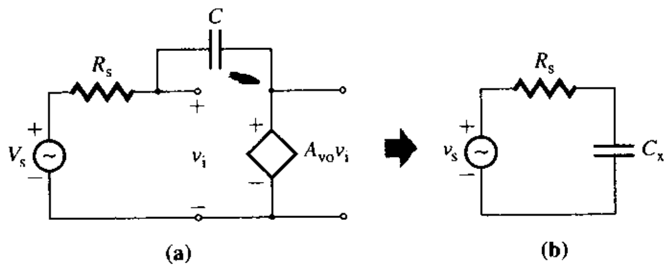
4.40 Se conecta un capacitor C de 10 nF entre los lados de entrada y salida de un amplificador, como se muestra en la figura 4.43. Los parámetros del amplificador son $A_{vo} = -1000$, $R_o = 100\ \Omega$ y $R_i = 200\ k\Omega$. La resistencia de la fuente es $R_s = 5\ k\Omega$ y la resistencia de la carga es $R_L = 5\ k\Omega$.

(a) Use el teorema de Miller para determinar las frecuencias de corte.

(b) Exprese la ganancia en función de la frecuencia $A_v(j\omega) = V_o(j\omega)/V_s(j\omega)$.

4.41 Se conecta un capacitor C de $0.1\ \mu F$ entre los lados de entrada y salida de un amplificador, como se muestra en la figura P4.41(a). Determine la capacitancia de Miller equivalente a C_x vista por la fuente, como se muestra en la figura P4.41(b), con **(a)** $A_{vo} = -200$ y **(b)** $A_{vo} = -1$.

FIGURA P4.41

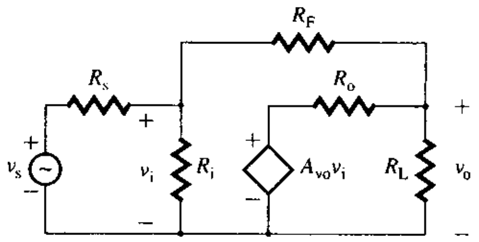


4.42 Se conecta una resistencia R_F a través de la entrada y la salida de un amplificador, como se muestra en la figura P4.42. Los parámetros del circuito son: $R_s = 1\ k\Omega$, $A_{vo} = -2 \times 10^5$, $R_i = 2\ M\Omega$, $R_o = 75\ \Omega$, $R_F = 20\ k\Omega$ y $R_L = 5\ k\Omega$.

(a) Use el teorema de Miller para determinar la ganancia en voltaje efectiva $A_v = v_o/v_s$.

(b) Con PSpice/SPICE, verifique los resultados del inciso (a).

FIGURA P4.42



www.elsolucionario.net

www.elsolucionario.net

5

Dispositivos de amplificación

Contenido del capítulo

- **5.1** Introducción
- **5.2** Transistores de unión bipolar
- **5.3** Transistores de efecto de campo
- **5.4** Comparación entre FET y BJT
- **5.5** Diseño de amplificadores

RESUMEN ▶ REFERENCIAS
PREGUNTAS DE REPASO ▶ PROBLEMAS

5.1 *Introducción*

En el capítulo 4 se estudiaron las características de un amplificador desde la perspectiva de entrada-salida, y se determinaron las especificaciones de amplificadores que satisfacen ciertos requisitos de entrada y salida. Además, se observó que los transistores pueden conectarse con otros elementos del circuito para generar una ganancia en voltaje. Las resistencias de entrada y salida dependen de la configuración: de emisor común (fuente común), de seguidor de emisor (drenaje común), o de base común (compuerta común). En su interior, los amplificadores utilizan uno o más transistores como dispositivos de amplificación, los cuales se polarizan con una sola fuente de alimentación de cd para que trabajen adecuadamente en un punto Q deseado. Por medio de transistores, pueden construirse amplificadores que den una ganancia en voltaje (o en corriente), una alta impedancia de entrada, y una alta (o baja) impedancia de salida. El comportamiento terminal de un amplificador depende de los tipos de dispositivos utilizados en su diseño.

Los transistores son dispositivos activos con características altamente no lineales. Por tanto, para analizar y diseñar circuitos transistorizados, se requieren modelos de transistores. Para crear modelos precisos es necesario tener un conocimiento detallado de la operación física de los transistores y sus parámetros, así como una poderosa técnica analítica. Un circuito puede analizarse con facilidad por medio de modelos simples, aunque en general existe un intercambio entre precisión y complejidad. No obstante, un modelo simple siempre es útil para obtener los valores aproximados de los elementos del circuito que se usarán en el diseño y en el desempeño aproximado de los elementos para la evaluación del circuito. Los detalles de funcionamiento, características, polarización y modelado de transistores están fuera del alcance de este texto [1-3]. En este capítulo se analizará el funcionamiento

www.elsolucionario.net

y las características externas de los transistores de unión bipolar y de efecto de campo que utilizan modelos lineales sencillos.

Los objetivos de aprendizaje de este capítulo son los siguientes:

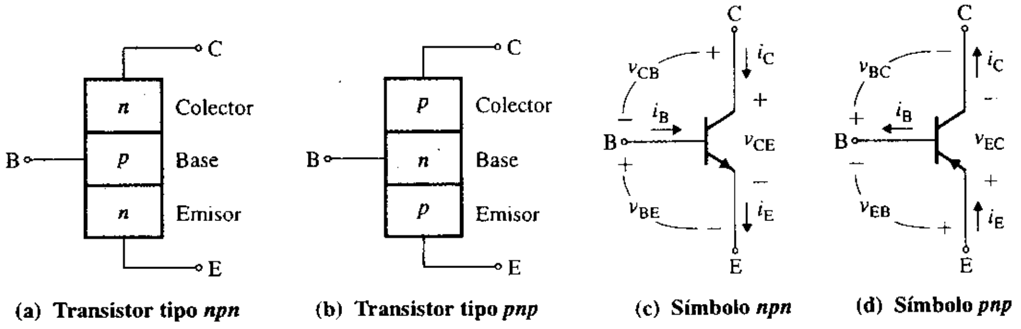
- Conocer los tipos de transistores, sus características y su funcionamiento.
- Analizar y diseñar circuitos de polarización de transistores.
- Determinar los parámetros del modelo de señal pequeña de transistores.
- Analizar y diseñar amplificadores de transistores.
- Conocer las configuraciones de los circuitos de amplificadores de transistores, y sus ventajas y desventajas relativas.

▸ **NOTA:** Todos los resultados obtenidos con PSpice que aparecen en el libro, provienen de la ejecución de la simulación con los archivos esquemáticos (.SCH). Al ejecutar la simulación con los archivos de descripción de circuito (.CIR), es posible obtener resultados diferentes, puesto que la versión para estudiantes de PSpice dispone de un número limitado de dispositivos y modelos activos.

5.2 *Transistores de unión bipolar*

El transistor de unión bipolar (BJT), desarrollado en los años sesenta, fue el primer dispositivo utilizado para amplificar señales. Consiste en un cristal de silicio (o germanio) al cual se le han agregado impurezas, de modo tal que queda intercalada una capa de silicio tipo *p* (o tipo *n*) entre dos capas de silicio tipo *n* (o tipo *p*). Por consiguiente, existen dos tipos de transistores: *npn* y *pnp*. Las estructuras básicas de los transistores *npn* y *pnp* se muestran en las figuras 5.1(a) y 5.1(b). Un BJT puede verse como dos uniones *pn* conectadas una contra otra. Se le llama *bipolar* porque la carga en el dispositivo es transportada por dos portadores de diferente polaridad (huecos y electrones). A menudo, el BJT se designa simplemente como *transistor.* Dispone de tres terminales, conocidas como *emisor* (E), *base* (B) y *colector* (C). En las figuras 5.1(c) y 5.1(d) se muestran los símbolos. La dirección de la flecha en el emisor determina si el transistor es de tipo *npn* o *pnp*, como se ilustra en las figuras 5.1(c) y 5.1(d).

FIGURA 5.1
Estructuras básicas y símbolos de los BJT



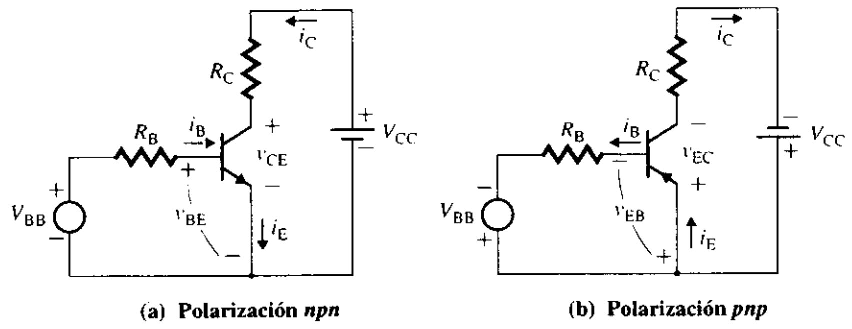
Características de entrada y de salida

El transistor debe polarizarse para iniciar apropiadamente el flujo de corriente. En la figura 5.2 se representa esta polarización mediante el uso de dos fuentes de alimentación de cd, V_{CC} y V_{BB}. Esta configuración no se utiliza en la práctica; se muestra sólo para ilustrar las características del transistor. Un circuito de polarización real emplea sólo una fuente de alimentación de cd para polarizar el transistor; esta configuración se analiza más adelante en la presente sección. R_C funciona como resistencia de carga.

Cada una de las tres terminales del transistor puede clasificarse como terminal de entrada, terminal de salida y terminal común. Existen tres configuraciones posibles: (a) de emisor común (EC), en la cual el emisor es la terminal común; (b) de colector común (CC), o seguidor de emisor, en la que el colector es la terminal común, y (c) de base común (BC), en la cual la base es la terminal común. La configuración BC no se utiliza tanto como las

www.elsolucionario.net

FIGURA 5.2
larización de transistores



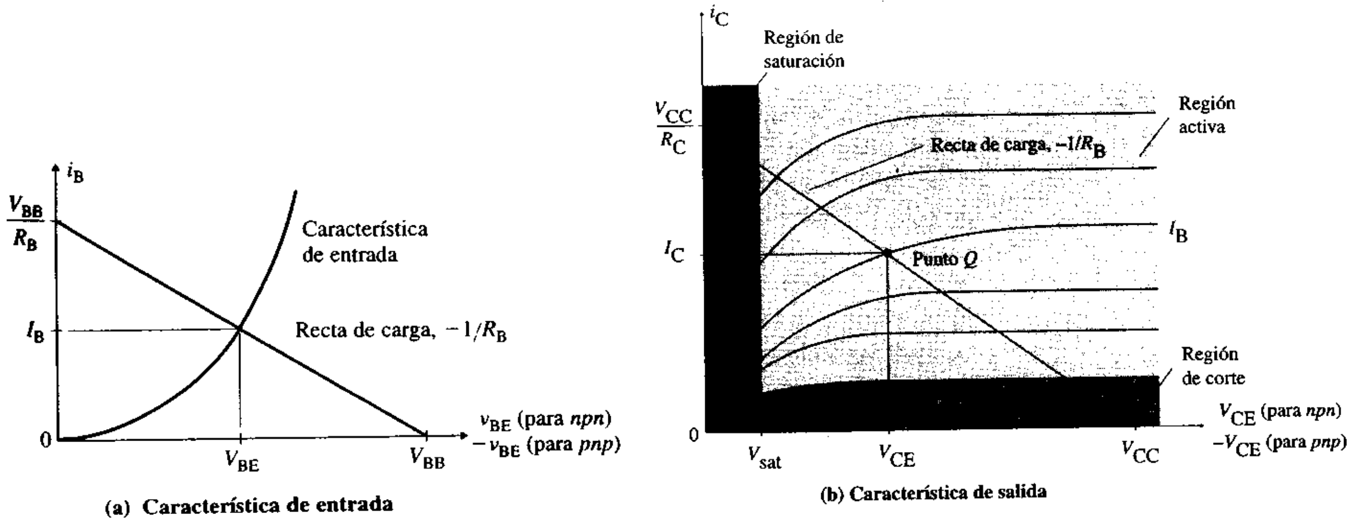
otras dos. El transistor puede describirse mediante dos características: una de entrada y una de salida. La característica de entrada es similar a la de un diodo con polarización directa si el emisor es la terminal común; en la figura 5.3(a) se representa la característica de entrada de los transistores *npn* y *pnp*.

En la figura 5.3(b) se ilustra una característica de entrada representativa de un BJT. v_{CE} e i_C son positivos en los transistores *npn*, y negativos en los transistores *pnp*. Si la corriente de la base i_B se mantiene constante, entonces la corriente del colector i_C se incrementará con el voltaje colector-emisor v_{CE} hasta que la corriente del colector se sature; esto es, hasta que alcance un nivel en el que cualquier incremento de v_{CE} no provoque un cambio significativo en la corriente del colector. La característica de salida se divide en tres regiones: una región activa, una región de saturación y una región de corte. El transistor puede usarse como interruptor en la región de saturación porque v_{CE} es bajo (por lo general, de 0.3 V). Tanto en la región activa como en la de saturación, la unión base-emisor está con polarización directa, y $v_{BE} \approx 0.7$. En la región activa, $0 < v_{BE} < v_{CE}$ y v_{CB} ($= v_{CE} - v_{BE}$) > 0; esto es, la unión base-emisor está con polarización directa, y la unión colector-base, con inversa. Todos los transistores presentan una alta impedancia (o resistencia) de salida. La operación en la región activa puede amplificar señales con un mínimo de distorsión, porque la característica de salida es aproximadamente lineal.

Un transistor es un dispositivo controlado por corriente. La corriente del colector i_C está relacionada con la corriente de la base i_B mediante un *factor de amplificación de corriente en polarización directa* β_F, el cual se define como

$$\beta_F = \left.\frac{i_C}{i_B}\right|_{v_{CE} = \text{constante}} \tag{5.1}$$

FIGURA 5.3 Características de entrada y de salida



www.elsolucionario.net

β_F también es conocido como *ganancia en corriente de cd* de un transistor, y su valor en general va de 50 a 350. La corriente del colector está relacionada con la del emisor mediante el *factor de amplificación de corriente en polarización directa en cortocircuito* α_F, definido como

$$\alpha_F = \left.\frac{i_C}{i_E}\right|_{v_{CE} = \text{constante}} \quad (5.2)$$

El valor de α_F va de 0.9 a 0.99, y se relaciona con β_F de esta manera:

$$\alpha_F = \frac{\beta_F}{1 + \beta_F} \quad (5.3)$$

Por consiguiente, i_C e i_E pueden relacionarse con i_B como sigue:

$$i_C = \beta_F i_B \quad (5.4)$$

$$i_E = i_B + i_C = i_B + \beta_F i_B = (1 + \beta_F)i_B \quad (5.5)$$

Al utilizar la ley de Kirchhoff del voltaje (LKV) alrededor del lazo formado por V_{CC}, R_C, el emisor y el colector, puede relacionarse la corriente del colector i_C con v_{CE} mediante la expresión

$$V_{CC} = v_{CE} + i_C R_C$$

con la cual se obtiene la dependencia de la corriente del colector con la resistencia de carga R_C, y que puede reordenarse para dar la siguiente relación, conocida como *ecuación de la recta de carga*:

$$i_C = \frac{V_{CC}}{R_C} - \frac{V_{CE}}{R_C} \quad (5.6)$$

La ecuación (5.6) da $v_{CE} = 0$ con $i_C = V_{CC}/R_C$ y $v_{CE} = V_{CC}$ con $i_C = 0$. La intersección de la recta de carga con la característica de salida da el punto de operación (o punto Q), el cual está definido por tres parámetros: i_B, i_C y v_{CE}. Así, para un valor dado de i_B, puede hallarse el valor de i_C y, en tal caso, la recta de carga da el valor de v_{CE}. Como la característica base-emisor es similar a la de un diodo, la relación de Shockley, dada por la ecuación (2.1), puede aplicarse para expresar las corrientes del colector y el emisor en función del voltaje base-emisor como sigue:

$$i_C \approx i_E = I_S\left[\exp\left(\frac{v_{BE}}{V_T}\right) - 1\right] \quad (5.7)$$

donde I_S es la corriente de saturación, cuyos valores van de 10^{-12} a 10^{-16} A, dependiendo del tamaño del dispositivo, y V_T es el voltaje térmico, con valor de 25.8 mV a 25 °C.

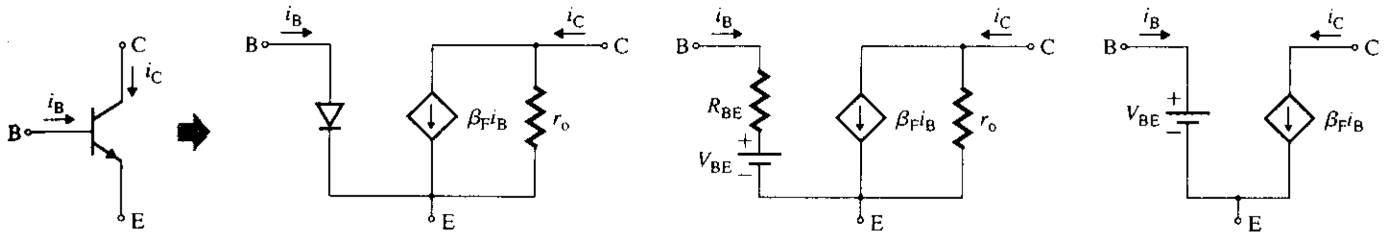
Modelos del BJT

El propósito de un amplificador es convertir una señal de entrada de amplitud pequeña en una señal de salida de amplitud diferente, minimizando al mismo tiempo cualquier distorsión introducida por el amplificador. Si la entrada es una onda senoidal, la salida también debe serlo. Si se superpone una señal pequeña de ca v_{be} al voltaje de polarización de cd V_{BE} de base del transistor, la corriente de la base I_B cambia en una pequeña cantidad i_b, lo que dará como resultado un cambio amplificado i_c ($\approx i_b$ por la ganancia en corriente) en la corriente del colector I_C. Este cambio hará que el punto de operación se mueva hacia arriba o hacia abajo a lo largo de la recta de carga, alrededor del punto Q. Sin embargo, una señal de ca demasiado grande, lleva al transistor tanto hacia la región de saturación (a la izquierda del eje v_{CE}) como hacia la región de corte (a la derecha del eje v_{CE}). Por consiguiente, el diseño y el análisis de un amplificador implica dos señales: una de cd y otra de ca. El análisis de cd localiza el punto Q definido por I_C, I_B y V_{CE}. En el análisis de ca, se requiere un *modelo de ca de señal pequeña* de un BJT alrededor del punto Q.

www.elsolucionario.net

Modelo de cd lineal Los modelos de cd lineales se utilizan para determinar el punto de operación (o punto Q) de un BJT. La unión base-emisor, que se encuentra en polarización directa en la región activa, puede representarse mediante un diodo en polarización directa, como se muestra en la figura 5.4(a). La unión colector-base, la cual se encuentra en polarización inversa, puede representarse por medio de un circuito abierto. La corriente de la base varía con el voltaje base a emisor, como se ilustra en la característica de entrada en la figura 5.3(a). La característica de entrada se remplaza con un modelo lineal por secciones con la resistencia R_{BE} en serie con una fuente de voltaje V_{BE}, cuyo valor oscila entre 0.5 V y 0.8 V, como se muestra en la figura 5.4(b). La pendiente finita de la característica de salida puede representarse agregando un resistor de salida r_o entre las terminales del colector y el emisor. En la mayor parte de las aplicaciones, este modelo puede representarse de una manera aproximada como se ve en la figura 5.4(c), suponiendo que $R_{BE} = 0$ y $r_o = \infty$.

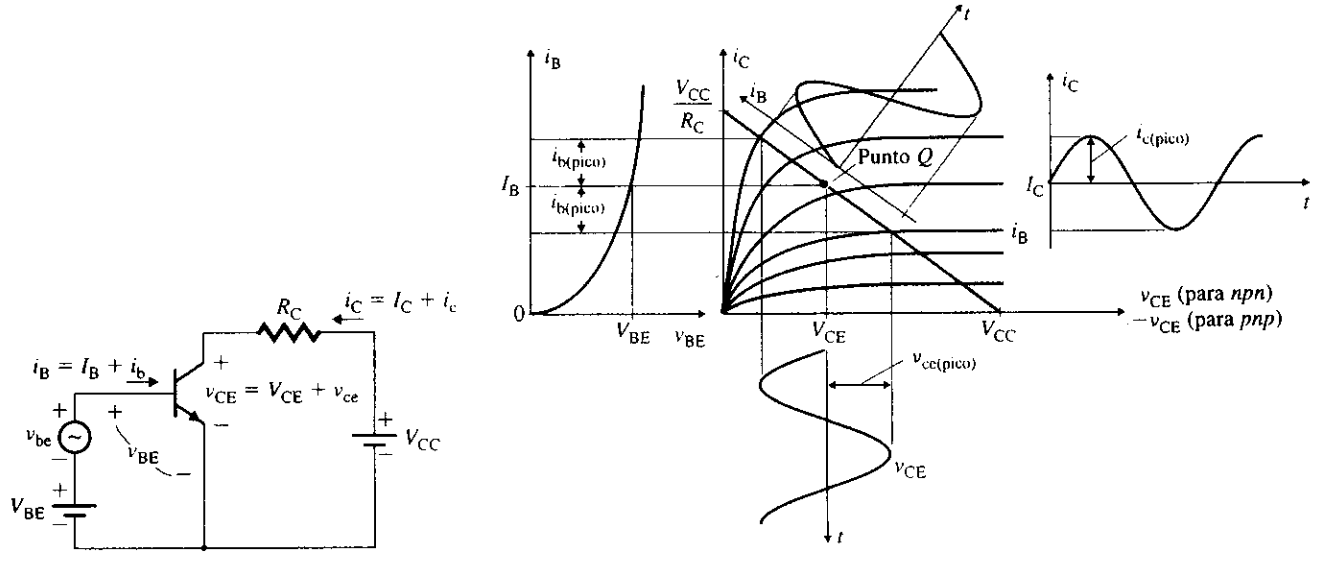
FIGURA 5.4 Modelos lineales de cd de transistores bipolares



(a) Modelo de diodo **(b) Modelo de cd** **(c) Modelo simple**

Modelo de ca de señal pequeña Los modelos de cd lineales se utilizan para determinar el punto Q; sin embargo, para determinar la ganancia en voltaje o en potencia se utiliza un modelo de ca cuando el transistor opera como amplificador en la región activa. Si se aplica un pequeño voltaje senoidal de entrada $v_{be} = V_m$ sen ωt mientras el transistor opera en la región activa, el potencial de la base será $v_{BE} = V_{BE} + v_{be}$, y la corriente de la base correspondiente será $i_B = I_B + i_b$. La respectiva corriente del colector será $i_C = I_C + i_c$, como se ilustra en la figura 5.5(a). La resistencia de ca de señal pequeña r_π, vista por v_{be}, será el

FIGURA 5.5 BJT con un voltaje de entrada de señal pequeña



(a) Modelo de señal pequeña con señal de cd **(b) Formas de onda de entrada y de salida**

www.elsolucionario.net

inverso de la pendiente de la característica $i_B - v_{BE}$ en el punto Q (I_B, V_{BE}), como se ilustra en la figura 5.5(b). Esto es, r_π se obtiene dividiendo i_C de la ecuación (5.7) entre β_F y luego derivando $i_B = i_C/\beta_F$:

$$\frac{1}{r_\pi} = \frac{i_b}{v_{be}} = \left.\frac{di_B}{dv_{BE}}\right|_{\text{al punto Q}} = \frac{I_B}{V_T} = \frac{I_B}{25.8 \text{ mV}} \tag{5.8}$$

Si la corriente de la base i_B oscila entre $I_B + i_{b(pico)}$ e $I_B - i_{b(pico)}$, la corriente del colector i_C oscilará entre $I_C + i_{c\,(pico)}$ e $I_C - i_{c\,(pico)}$. En consecuencia, el voltaje colector-emisor v_{CE} cambiará desde $V_{CE} - v_{ce(pico)}$ hasta $V_{CE} + v_{ce(pico)}$, como se ilustra también en la figura 5.5(b). La corriente del colector de señal pequeña i_c dependerá de la ganancia en corriente de ca a señal pequeña β_f, definida por

$$\beta_f = \frac{i_c}{i_b} = \left.\frac{\Delta i_C}{\Delta i_B}\right|_{\text{al punto Q}} \tag{5.9}$$

la cual puede considerarse aproximadamente igual a la ganancia en corriente de cd β_F en la mayor parte de las aplicaciones. Esto es, $\beta_F = \beta_f$.

La corriente del colector puede relacionarse con el voltaje base-emisor mediante la transconductancia g_m, definida por

$$g_m = \frac{i_c}{v_{be}} = \left.\frac{di_C}{dv_{BE}}\right|_{\text{al punto Q}} = \frac{i_C}{V_T} = \frac{I_C}{V_T} \tag{5.10}$$

$$= \frac{\beta_f I_B}{V_T} = \frac{\beta_f}{r_\pi} \tag{5.11}$$

donde la derivada se evalúa en el punto Q. La característica de salida en la región activa muestra una pendiente finita que representa una resistencia de salida definida por

$$\frac{1}{r_o} = \frac{i_c}{v_{ce}} = \left.\frac{di_C}{dv_{CE}}\right|_{\text{al punto Q}} = \frac{I_C}{V_A} \tag{5.12}$$

donde V_A es una constante conocida como *voltaje de Early*, cuyo valor oscila entre 100 V y 200 V, según el transistor [5]. El valor de r_o es grande (del orden de 50 kΩ) y puede omitirse en muchos análisis.

Cualquier incremento de V_{CE} aumenta el ancho de la capa de agotamiento del colector; en consecuencia, el ancho efectivo de la base se redujo, lo que provoca una disminución de I_B. La disminución de I_B debida al incremento de V_{CE} puede modelarse por medio de una *resistencia colector-base* r_μ. El valor de r_μ puede aproximarse por medio de $r_\mu = 10 r_o \beta_f$, el cual es muy grande comparado con r_π y r_o, y por lo común no se incluye en el modelo de transistor, sobre todo en cálculos manuales.

De este modo, el comportamiento de señal pequeña de un transistor puede modelarse por medio de una resistencia de entrada r_π, una corriente de colector dependiente de la corriente de base $i_c = \beta_f i_b$ junto con una resistencia de salida r_o y una resistencia colector-base r_μ. Este modelo, representado en la figura 5.6(a), puede aproximarse como se muestra en la figura 5.6(b). Las representaciones de transconductancia se muestran en las figuras 5.6(c) y 5.6(d). Si la fuente de corriente de Norton se transforma en una fuente de voltaje de Thévenin, la figura 5.6(c) se transforma en la figura 5.6(e), donde $\mu_g = g_m r_o$.

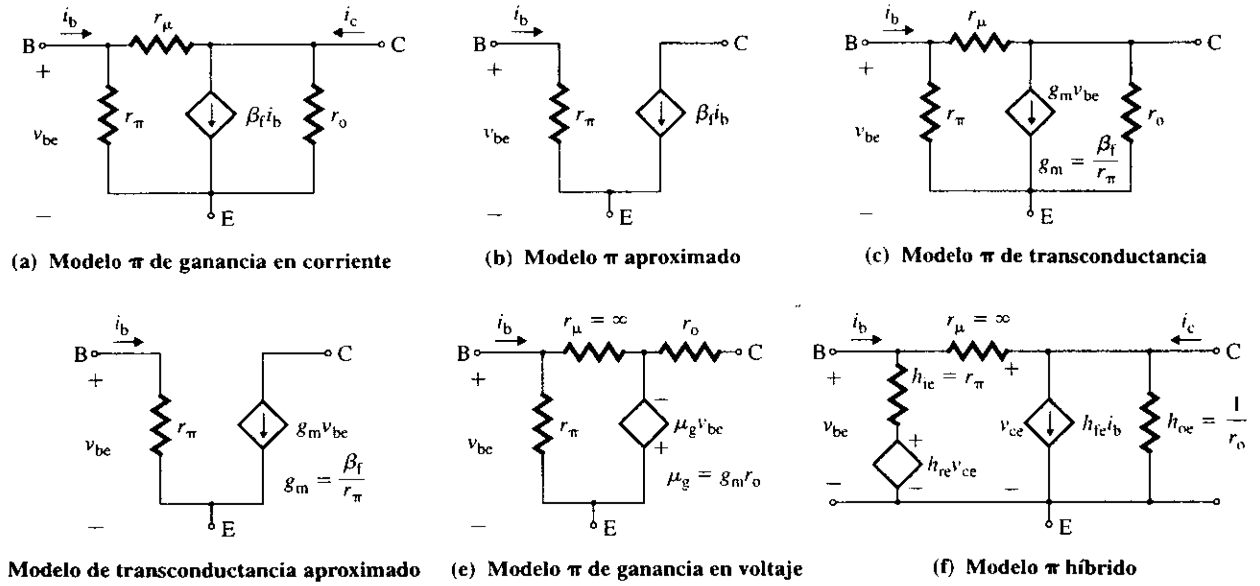
Obsérvese que las unidades de los parámetros del modelo de la figura 5.6(a) son diferentes. Los fabricantes de BJT casi siempre especifican parámetros híbridos de emisor común, los que corresponden al modelo híbrido mostrado en la figura 5.6(f). Los parámetros son los siguientes (véase también el apéndice C):

h_{ie} ($\equiv r_\pi$) es la *resistencia de entrada en cortocircuito* (o resistencia de entrada).

h_{fe} ($\equiv \beta_f$) es la *relación de corriente de transferencia directa en cortocircuito* (o ganancia de corriente de señal pequeña).

www.elsolucionario.net

FIGURA 5.6 Modelo de ca de señal pequeña de un BJT



(a) Modelo π de ganancia en corriente (b) Modelo π aproximado (c) Modelo π de transconductancia (d) Modelo de transconductancia aproximado (e) Modelo π de ganancia en voltaje (f) Modelo π híbrido

h_{re} es la *relación de voltaje inverso a circuito abierto* (o razón de retroalimentación de voltaje), la cual toma en cuenta el efecto de v_{CE} en i_B. Esta razón es muy pequeña; por lo general, su valor es de 0.5×10^{-4}. r_μ representa el efecto de h_{re}.

h_{oe} ($\equiv 1/r_o$) es la *admitancia de salida a circuito abierto* (o admitancia de salida) de la unión CE. Ésta también es muy pequeña; normalmente, su valor es de 10^{-6} S.

Con frecuencia, h_{re} y h_{oe} pueden omitirse en el modelo del circuito sin una pérdida importante de precisión, sobre todo en cálculos manuales. El subíndice e de los parámetros h indica que estos parámetros híbridos provienen de una configuración de emisor común.

Modelo PSpice/SPICE PSpice/SPICE genera un modelo BJT complejo, siempre que se den varios parámetros físicos. El símbolo de un BJT es Q, y se describe por medio del enunciado

```
Q<nombre> NC NB NE QMOD
```

donde NC, NB y NE son los nodos del colector, de la base y del emisor, respectivamente. QMOD es el nombre del modelo, que puede estar compuesto hasta por ocho caracteres. El enunciado para un transistor *npn* tiene la forma general

```
.MODEL  QMOD NPN (P1=A1 P2=A2 P3=A3 .......PN=AN)
```

El enunciado para un transistor *pnp* tiene la forma general

```
.MODEL QMOD PNP (P1=A1 P2=A2 P3=A3 ......PN=AN)
```

En estos enunciados, NPN y PNP son los símbolos que representan a los transistores *npn* y *pnp*, respectivamente. P1, P2,..., PN y A1, A2,..., AN son los parámetros y sus valores, respectivos.

A manera de ejemplo, deduzcamos dos parámetros, I_S y β_f, para el transistor Q2N2222. Al leer la información de la gráfica de v_{BE} contra i_C en la hoja de datos para Q2N2222, se obtiene $v_{BE} = 0.7$ V con $i_C = 20$ mA. Si se sustituyen estos valores en la ecuación (5.7), se obtiene

$$20 \text{ mA} = I_S\left[\exp\left(\frac{0.7}{25.8 \text{ mV}}\right) - 1\right]$$

www.elsolucionario.net

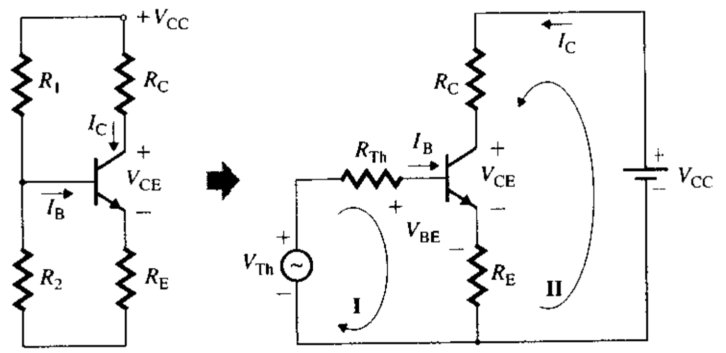
la cual da $I_S = 3.295 \times 10^{-14}$ A. La ganancia de cd β_F para $i_C = 150$ mA puede variar entre 100 y 300. Sin embargo, esta variación no está definida, y puede cambiar de manera aleatoria de un transistor a otro del mismo tipo. Como aproximación de trabajo, casi siempre se utiliza la ***media geométrica***; esto es, $\beta_F = \sqrt{100 \times 300} = 173$. Como el valor del voltaje de Early no está dado, supongamos $V_A = 200$ V. Con estos valores de I_S, β_F y V_A, el transistor Q2N2222 puede especificarse en PSpice/SPICE por medio de los siguientes enunciados:

```
Q1  NC  NB  NE  QMOD
.MODEL  Q2N2222  NPN  (IS=3.295E-14  BF=173 VA=200)
```

Polarización con cd de los BJT

Al utilizar un transistor para amplificar el voltaje (o la corriente), se tiene que polarizar el dispositivo. Las razones principales para la polarización son activar el dispositivo y, en particular, situar el punto de operación en la región característica donde el dispositivo opera con mayor linealidad, de modo que cualquier cambio en la señal de entrada provoque un cambio proporcional en la señal de salida. En la práctica, normalmente se utiliza una fuente de cd fija, y los elementos del circuito se seleccionan para polarizar las uniones colector-base y emisor-base con la magnitud y polaridad apropiadas. Existen muchos tipos de circuitos de polarización; el más utilizado se ilustra en la figura 5.7(a).

FIGURA 5.7 Circuito de polarización de cd



(a) Circuito de polarización **(b) Equivalente de Thévenin**

Puede determinarse el punto de polarización si se conocen los valores de los elementos del circuito y las β_F de los transistores. El análisis se simplifica remplazando R_1 y R_2 con el voltaje y la resistencia equivalentes de Thévenin, V_{Th} y R_{Th}, como se muestra en la figura 5.7(b). El remplazo está dado por

$$V_{Th} = \frac{R_2}{R_1 + R_2} V_{CC} \tag{5.13}$$

$$R_{Th} = \frac{R_1 R_2}{R_1 + R_2} \tag{5.14}$$

Usando la LKV alrededor del lazo I de la base, y con $I_E = (1 + \beta_F) I_B$, se obtiene

$$V_{Th} = R_{Th} I_B + V_{BE} + R_E I_E = R_{Th} I_B + V_{BE} + (1 + \beta_F) R_E I_B$$

Para un valor conocido de V_{BE} (que, por lo general, es 0.7 V), la corriente de base I_B está dada por

$$I_B = \frac{V_{Th} - V_{BE}}{R_{Th} + (1 + \beta_F) R_E} \tag{5.15}$$

www.elsolucionario.net

Entonces, la corriente de colector I_C puede obtenerse mediante

$$I_C = \beta_F I_B \tag{5.16}$$

Una vez que se conocen los valores de I_B e I_C, puede determinarse V_{CE} por medio de

$$V_{CE} = V_{CC} - R_C I_C - R_E I_E = V_{CC} - [\beta_F R_C + R_E(1 + \beta_F)]I_B \tag{5.17}$$

Al aplicar la LKV alrededor del lazo formado por el colector, el emisor y la fuente de alimentación de cd V_{CC}, se obtiene

$$V_{CC} = R_C I_C + V_{CE} + R_E I_E \tag{5.18}$$

Al sustituir $I_E = I_C/\alpha_F$ en la ecuación (5.18), se tiene que

$$V_{CC} = R_C I_C + V_{CE} + R_E I_C/\alpha_F$$

la cual lleva a

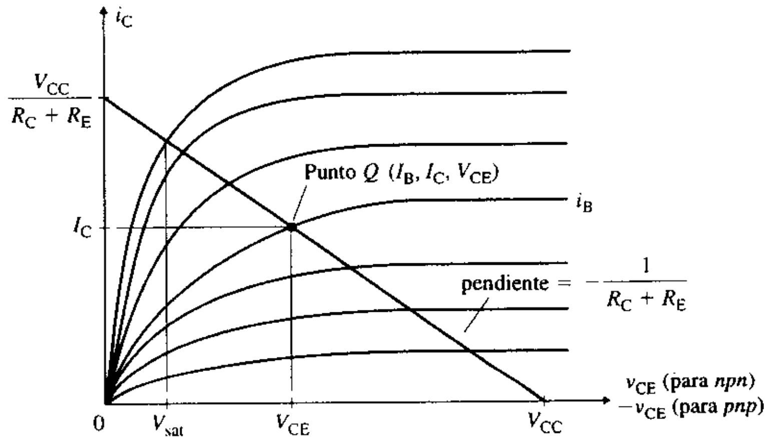
$$V_{CE} = V_{CC} - \left(R_C + \frac{R_E}{\alpha_F}\right)I_C \tag{5.19}$$

En la práctica, $\beta_F >> 1$ y $\alpha_F \approx 1$. Por tanto, la ecuación (5.19) puede aproximarse mediante

$$V_{CE} \approx V_{CC} - (R_C + R_E)I_C \tag{5.20}$$

que es la ecuación de una línea recta y representa la recta de carga, como se ilustra en la figura 5.8.

FIGURA 5.8
Recta de carga y punto Q



Diseño de circuitos de polarización

Como normalmente se superpone un voltaje de ca al voltaje de operación base a emisor V_{BE} para hacer que el transistor opere como amplificador, el punto Q está sujeto a oscilar en una u otra dirección. Por consiguiente, el punto Q debe colocarse de modo que permita un intervalo suficiente para acomodar la oscilación máxima de voltaje, y donde la sensibilidad a las variaciones de la ganancia de cd β_F sea mínima. Las siguientes relaciones se utilizan como reglas empíricas para dar un punto Q estable.

$$V_{CE} = \frac{V_{CC}}{3} \tag{5.21}$$

$$V_E = I_E R_E = \frac{V_{CC}}{3} \tag{5.22}$$

$$10R_{Th} = (1 + \beta_F)R_E \tag{5.23}$$

www.elsolucionario.net

V_{Th} está relacionado con V_E por medio de

$$V_{Th} = V_E + V_{BE} + I_B R_{Th} \approx V_E + 0.7 + I_B R_{Th} \tag{5.24}$$

Al despejar R_1 en las ecuaciones (5.13) y (5.14), se obtiene

$$R_1 = \frac{R_{Th} V_{CC}}{V_{Th}} \tag{5.25}$$

Sustituyendo R_1 de la ecuación (5.25) en la ecuación (5.14), se tiene

$$R_2 = \frac{R_{Th} V_{CC}}{V_{CC} - V_{Th}} \tag{5.26}$$

▸ **NOTA:** Los fabricantes especifican normalmente tres valores para un parámetro: mínimo, nominal y máximo. Por ejemplo, la beta (β_F) del Q2N2222 tiene tres valores: β_F mínimo = 100, β_F nominal = 173 y β_F máximo = 300. Es tarea del diseñador seleccionar el valor apropiado del parámetro o parámetros del transistor para determinar los valores de sus componentes. Por lo común, se utiliza el valor mínimo de β_F para obtener el diseño en el peor de los casos del circuito de polarización; esto es, para obtener el punto Q deseado con el peor valor de β_F.

EJEMPLO 5.1

D

Diseño de un circuito de polarización para BJT

(a) Diseñar un circuito de polarización de transistor como el que se ilustra en la figura 5.7(a). Usar un transistor Q2N2222, para el que β_F mínimo = 100, β_F nominal = 173, $I_S = 3.295 \times 10^{-14}$ A y $V_A = 100$ V. La corriente de operación del colector se tiene que ajustar a $I_C = 10$ mA. La fuente de alimentación de cd es $V_{CC} = 15$ V. Supóngase $V_{BE} = 0.7$ V.

(b) Calcular los parámetros de señal pequeña r_π, g_m y r_o del transistor.

(c) Usar PSpice/SPICE para verificar los resultados de los incisos (a) y (b).

SOLUCIÓN

$I_C = 10$ mA, $I_B = 10\text{ mA}/100 = 0.1$ mA y $V_{CC} = 15$ V. Se diseña para el valor de β_F correspondiente al peor de los casos (es decir, β_F mínimo = 100).

(a) Paso 1. Calcular los valores de α_F e I_E. De la ecuación (5.3),

$$\alpha_F = \beta_F/(1 + \beta_F) = 100/(1 + 100) = 0.99$$

De la ecuación (5.2),

$$I_E = I_C/\alpha_F = I_C/0.99 = 10\text{ mA}/0.99 = 10.1\text{ mA}$$

Paso 2. Calcular el valor de V_E. De la ecuación (5.22),

$$V_E = V_{CC}/3 = 15/3 = 5\text{ V}$$

Paso 3. Calcular el valor de R_E y su disipación de potencia.

$$R_E = V_E/I_E = 5/10.1\text{ mA} = 495\ \Omega$$

La disipación de potencia de R_E es

$$P_{RE} = I_E^2 R_E = (10.1 \times 10^{-3})^2 \times 495 = 50.49\text{ mW}$$

Paso 4. Calcular el valor de V_{CE}. De la ecuación (5.21),

$$V_{CE} = V_{CC}/3 = 15/3 = 5\text{ V}$$

Paso 5. Calcular el valor de R_C y su disipación de potencia.

$$I_C R_C = V_{CC} - V_E - V_{CE} = 15 - 5 - 5 = 5\text{ V}$$
$$R_C = 5/I_C = 5/10\text{ mA} = 500\ \Omega$$

La disipación de potencia de R_C es

$$P_{RC} = I_C^2 R_C = (10 \times 10^{-3})^2 \times 500 = 50\text{ mW}$$

www.elsolucionario.net

Paso 6. Calcular los valores de R_{Th} y V_{Th}. De la ecuación (5.23),

$$R_{Th} = (1 + \beta_F)R_E/10 = (1 + 100) \times 495/10 = 5\ k\Omega$$

De la ecuación (5.24),

$$V_{Th} = V_E + 0.7 + 5\ k \times 0.1\ mA = 5 + 0.7 + 0.5 = 6.2\ V$$

Paso 7. Calcular el valor de R_1 y su disipación de potencia. Con la ecuación (5.25),

$$R_1 = R_{Th}V_{CC}/V_{Th} = 5\ k \times 15/6.2 = 12.1\ k\Omega$$

La disipación de potencia de R_1 es

$$P_{R1} = (V_{CC} - V_{Th})^2/R_1 = (15 - 6.2)^2/12.1\ k = 6.4\ mW$$

Paso 8. Calcular el valor de R_2 y su disipación de potencia. De la ecuación (5.26),

$$R_2 = R_{Th}V_{CC}/(V_{CC} - V_{Th}) = 5\ k \times 15/(15 - 6.2) = 8.52\ k\Omega$$

La disipación de potencia de R_2 es

$$P_{R2} = V_{Th}^2/R_2 = 6.2^2/8.52\ k = 4.51\ mW$$

(**b**) Con la ecuación (5.8),

$$r_\pi = 25.8\ mV/I_B = \beta_F \times 25.8\ mV/I_C = 100 \times 25.8\ mV/10\ mA = 258\ \Omega$$

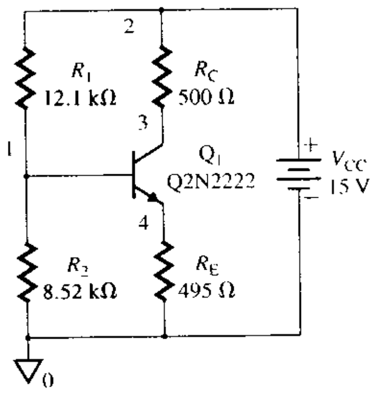
De la ecuación (5.10),

$$g_m = I_C/V_T = 10\ mA/25.8\ mV = 387.6\ mA/V$$

Con la ecuación (5.12),

$$r_o = V_A/I_C = 100/10\ mA = 10\ k\Omega$$

FIGURA 5.9 Circuito de polarización de cd para simulación con PSpice



(**c**) El circuito de polarización de cd para simulación con PSpice se ilustra en la figura 5.9. El listado del archivo del circuito es el siguiente.

```
Ejemplo 5.1 Cálculo del punto de polarización
VCC  2  0  DC  15
R1   2  1  12.1k
R2   1  0  8.52k
RC   2  3  500
RE   4  0  495
Q1   3  1  4  Q2N2222                          ; Transistor modelo Q2N2222
.MODEL Q2N2222  NPN  (BF=100  IS=3.295E  VA=100)  ; Enunciado "Model"
.OP                                            ; Imprime el punto de operación
.END
```

www.elsolucionario.net

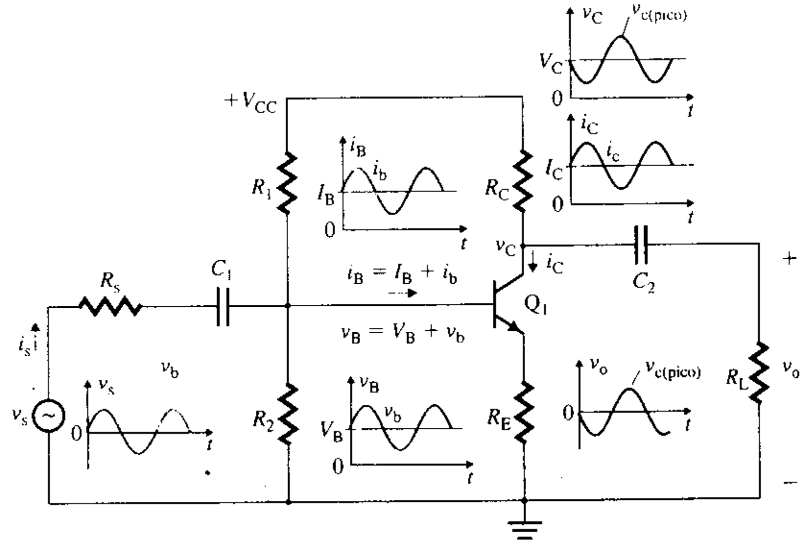
Los resultados del comando .OP se imprimen automáticamente en el archivo de salida. (Los valores obtenidos con cálculos manuales se muestran entre paréntesis.)

```
**** SMALL SIGNAL BIAS SOLUTION TEMPERATURE = 27.000 DEG C
NODO   VOLTAJE    NODO   VOLTAJE    NODO   VOLTAJE    NODO   VOLTAJE
(1)    5.7150     (2)    15.0000    (3)    9.9654     (4)    5.0321
IB=9.66E-05
IC=1.01E-02          (10 mA)
VBE=6.83E-01         (0.7 V)
VBC=-4.25E+00
VCE=4.93E+00         (5 V)
BETADC=1.04E+02      (100)
GM=3.89E-01          (0.3876 A/V)
RPI=2.68E+02         (258 Ω)
RO=1.04E+04          (10 kV)
```

Amplificadores en configuración de emisor común

Una vez que se establece el punto *Q* mediante un circuito de polarización, puede aplicarse un voltaje de entrada a través de *capacitores de acoplamiento*, como se ilustra en la figura 5.10. C_1 y C_2 aíslan las señales de cd del circuito de polarización de la señal de entrada v_s y de la resistencia de carga R_L, respectivamente. Si la señal de entrada v_s estuviera conectada directamente a la base sin C_1, la resistencia de la fuente R_s formaría un circuito paralelo con R_2, y el potencial en la base V_B cambiaría. Asimismo, el potencial en el colector V_C depende de R_L si se quita C_2.

FIGURA 5.10
Circuito amplificador de emisor común



Supóngase que los capacitores tienen valores grandes, de modo que virtualmente se comportan como cortocircuitos a la frecuencia de la señal de entrada v_s. Con un voltaje senoidal de entrada $v_s = V_m$ sen ωt, el potencial en la base será $v_B = V_B + v_b$. Si la corriente en la base i_B oscila entre $I_B + i_{b(pico)}$ e $I_B - i_{b(pico)}$, la corriente en el colector i_C lo hará entre $I_C + i_{c(pico)}$ e $I_C - i_{c(pico)}$. En consecuencia, el voltaje del colector-emisor v_{CE} varía entre $V_{CE} - v_{ce(pico)}$ y $V_{CE} + v_{ce(pico)}$, mientras que el voltaje en el colector v_C lo hará entre $V_C - R_C(I_C + i_{c(pico)})$ y $V_C - R_C(I_C - i_{c(pico)})$. Estas formas de onda se ilustran en la figura 5.10. Como C_2 bloquea cualquier señal de cd, el voltaje de salida cambia entre $-(R_C\|R_L)$ $i_{c(máx)}$ y $(R_C\|R_L)i_{c(mín)}$.

Circuito equivalente de ca Como una fuente de alimentación de cd ofrece una impedancia cero a una señal de ca, V_{CC} puede ponerse en cortocircuito. Esto es, tanto un lado de R_C como de R_1 queda conectado a tierra. El circuito equivalente de ca del amplificador ilustrado en la figura 5.10 se ilustra en la figura 5.11(a), el cual es similar a la figura 5.9, excep-

www.elsolucionario.net

to en que el suministro de cd V_{CC} y los capacitores de acoplamiento C_1 y C_2 están en cortocircuito. Al remplazar el transistor Q_1 con el modelo de la figura 5.6(d), se obtiene el circuito equivalente de ca de señal pequeña mostrado en la figura 5.11(b), el cual puede representarse con el amplificador de voltaje equivalente de la figura 5.11(d). Se considerará a R_L como un elemento externo para poder determinar el efecto de la carga. Es por esto que R_L no se incluye en la figura 5.11(b). El análisis de un amplificador incluye los pasos siguientes:

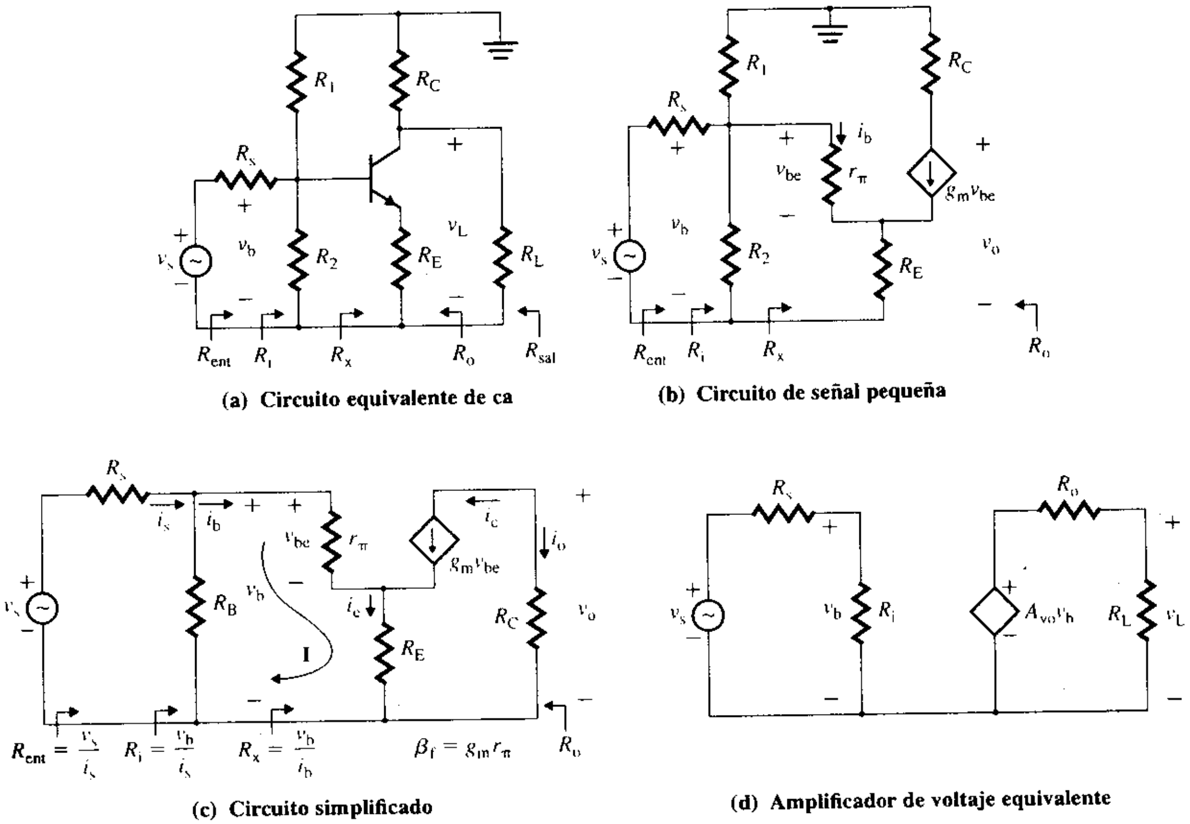
Paso 1. Realizar un análisis de polarización de cd del circuito transistorizado.

Paso 2. Determinar los parámetros de señal pequeña g_m, r_π y r_o del transistor.

Paso 3. Determinar el circuito de ca equivalente del amplificador.

Paso 4. Realizar un análisis de señal pequeña para determinar R_i, A_{vo} y R_o.

FIGURA 5.11 Circuitos equivalentes de un amplificador de emisor común



(a) Circuito equivalente de ca (b) Circuito de señal pequeña (c) Circuito simplificado (d) Amplificador de voltaje equivalente

Hasta aquí se han realizado los pasos 1 al 3. El siguiente paso es analizar el circuito equivalente de señal pequeña mostrado en la figura 5.11(c), para determinar R_i, A_{vo} y R_o. En el ejemplo 5.4, se deducirá la resistencia de entrada R_i, la resistencia de salida R_o, y la ganancia en voltaje sin carga A_{vo} de un amplificador BJT simple. Se espera obtener resultados similares en este caso, excepto porque se incluirá la resistencia de polarización R_B, la cual reducirá el valor de R_i.

Resistencia de entrada R_i Al aplicar la LKV alrededor del lazo I formado por r_π y R_E en la figura 5.11(c), se tiene

$$v_b = i_b r_\pi + R_E i_e = i_b[r_\pi + (1 + g_m r_\pi)R_E] \quad (5.27)$$

la cual da la resistencia R_x en la base del transistor como

$$R_x = \frac{v_b}{i_b} = r_\pi + (1 + g_m r_\pi)R_E = r_\pi + (1 + \beta_f)R_E \quad (5.28)$$

www.elsolucionario.net

Por tanto, la resistencia de entrada del amplificador es la combinación paralela de R_1, R_2 y R_x, esto es,

$$R_i = \frac{v_b}{i_s} = R_1 \parallel R_2 \parallel R_x = R_B \parallel R_x \tag{5.29}$$

donde $$R_B = R_1 \parallel R_2 \tag{5.30}$$

Por consiguiente, R_i depende de R_E, R_1 y R_2. Sus valores pueden escogerse de modo que den la resistencia requerida del amplificador.

Resistencia de salida R_o La resistencia de salida R_o, que es la resistencia de Thévenin, puede calcularse a partir de la figura 5.11(c) si v_s se pone en cortocircuito y se aplica un voltaje de prueba v_x a través de R_C. Como $v_s = 0$, la corriente de la fuente dependiente será cero; es decir, el circuito estará abierto. La resistencia de salida será, simplemente, R_C. Esto es,

$$R_o = R_C \tag{5.31}$$

Ganancia en voltaje a circuito abierto (o sin carga) A_{vo} El voltaje de salida a circuito abierto es

$$v_o = -R_C i_c = -R_C g_m v_{be} \tag{5.32}$$

El voltaje base-emisor v_{be}, el cual controla la corriente en el colector, puede relacionarse con r_π por medio de

$$v_{be} = r_\pi i_b \tag{5.33}$$

Al sustituir i_b de la ecuación (5.27) en la ecuación (5.33), se obtiene

$$v_{be} = \frac{r_\pi}{r_\pi + (1 + g_m r_\pi)R_E} v_b \tag{5.34}$$

y si se sustituye v_{be} de la ecuación (5.34) en la ecuación (5.32), el voltaje de salida es

$$v_o = -R_C g_m \frac{r_\pi}{r_\pi + (1 + g_m r_\pi)R_E} v_b$$

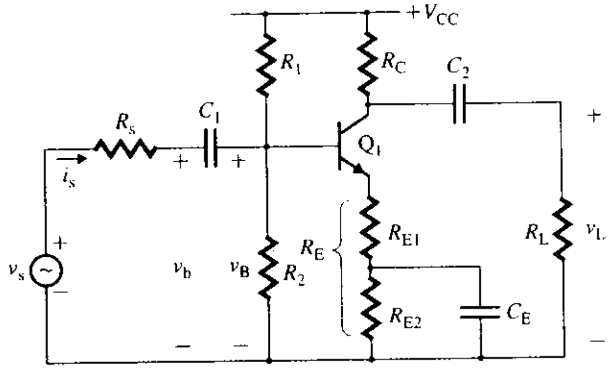
expresión que da la *ganancia en voltaje a circuito abierto* A_{vo} como

$$A_{vo} = \frac{v_o}{v_b} = \frac{-g_m r_\pi R_C}{r_\pi + (1 + g_m r_\pi)R_E} = \frac{-\beta_f R_C}{r_\pi + (1 + \beta_f)R_E} \tag{5.35}$$

Esta ecuación indica que la ganancia en voltaje A_{vo} puede ampliarse (a) con $R_E = 0$, (b) con un transistor con un valor grande de g_m (o β_f) o (c) seleccionando un valor grande de R_C. Con $R_E = 0$, la ecuación (5.35) da la ganancia en voltaje máxima a circuito abierto como

$$A_{vo(máx)} = -\frac{g_m r_\pi R_C}{r_\pi} = -g_m R_C = -\frac{\beta_f R_C}{r_\pi} \tag{5.36}$$

FIGURA 5.12
Amplificador BJT con dos resistores de emisor



www.elsolucionario.net

Con $R_E = 0$, la resistencia de entrada R_x disminuye, y el amplificador extrae más corriente de la fuente de entrada, pero el punto de polarización también depende de R_C y R_E. Estas restricciones en conflicto —un valor grande de R_E para una resistencia grande de entrada y un valor pequeño para una ganancia en voltaje pequeña— pueden satisfacerse utilizando dos resistores de emisor R_{E1} y R_{E2}, como se ilustra en la figura 5.12. R_{E1} y R_{E2} establecen el punto de polarización de cd, y R_{E1} da la resistencia de entrada o la ganancia en voltaje de ca deseadas. El análisis de este circuito es similar a los realizados anteriormente, excepto en que se utiliza R_{E1} en lugar de R_E. Sin embargo, cuando se trata de cálculos de cd, debe usarse R_E $(=R_{E1} + R_{E2})$. A menudo es necesario dar un margen de tolerancia entre las especificaciones de diseño para el punto de polarización, la resistencia de entrada y la ganancia en voltaje a circuito abierto, ya que no es posible satisfacer todas las especificaciones del diseño.

EJEMPLO 5.2 **D**

Diseño de un amplificador BJT en configuración de emisor común

(a) Diseñar un amplificador CE como el que se muestra en la figura 5.12 con una ganancia en voltaje $|A_{vo}| = v_o/v_b \geq 20$. Usar un transistor Q2N2222 con β_F mínimo = 100, β_F nominal = 173, $I_S = 3.295 \times 10^{-14}$ A y $V_A = 100$ V. La corriente de operación del colector tiene que establecerse en $I_C = 10$ mA. La fuente de alimentación de cd es $V_{CC} = 15$ V. Supóngase que $V_{BE} = 0.7$ V.

(b) Usar PSpice/SPICE para verificar los resultados del inciso (a).

SOLUCIÓN

(a) Paso 1. Diseñar el circuito de polarización. Los resultados del ejemplo 5.1 dan $R_C = 500\ \Omega$, $R_E = 495\ \Omega$, $R_1 = 12.1$ kΩ y $R_2 = 8.52$ kΩ.

Paso 2. Determinar los parámetros de señal pequeña del transistor. Los resultados del ejemplo 5.1 dan $r_\pi = 258\ \Omega$, $g_m = 387.6$ mA/V, $\beta_F = 100$ y $r_o = 20$ kΩ (los cuales pueden ignorarse en cálculos manuales).

Paso 3. Determinar los valores de C_1, C_2, C_E y R_{E1}. Supongamos que $C_1 = C_2 = C_E = 10\ \mu$F. La ganancia máxima posible para el peor de los casos que puede obtenerse con el transistor Q2N2222 operando a $I_C = 10$ mA, puede obtenerse con la ecuación (5.36):

$$|A_{vo(máx)}| = \beta_f R_C / r_\pi = 100 \times 500/258 = 193.8 \text{ V/V}$$

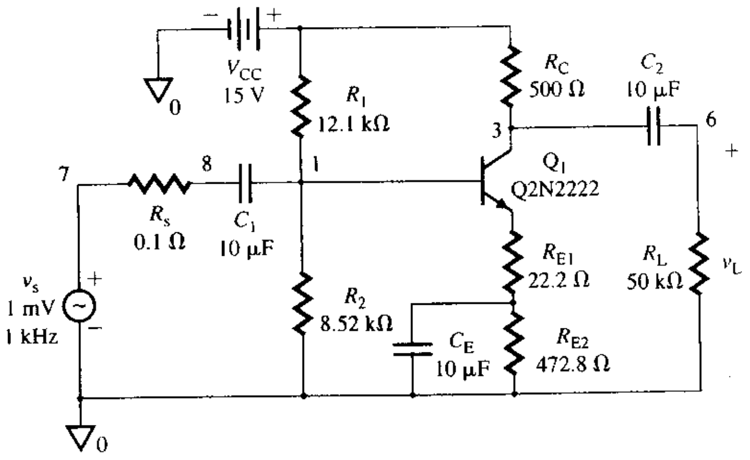
La ganancia deseada es menor que el valor máximo posible, así que puede proseguirse con el diseño. De lo contrario, se tiene que escoger otro transistor con un valor más grande de β_f. El valor de la resistencia del emisor que no es desviada por el capacitor, R_{E1} de la figura 5.12, puede hallarse con la ecuación (5.35). Esto es,

$$r_\pi + (1 + \beta_f)R_{E1} = \frac{\beta_f R_C}{|A_{vo}|} \tag{5.37}$$

la cual, con $|A_{vo}| = 20$, $\beta_f = 100$, $R_C = 500\ \Omega$ y $r_\pi = 258\ \Omega$, da $R_{E1} = 22.2\ \Omega$ y $R_{E2} = R_E - R_{E1} = 495 - 22.2 = 472.8\ \Omega$.

(b) El circuito transistorizado para simulación con PSpice se ilustra en la figura 5.13. El listado del archivo del circuito es el siguiente.

FIGURA 5.13 Circuito transistorizado para simulación con PSpice



www.elsolucionario.net

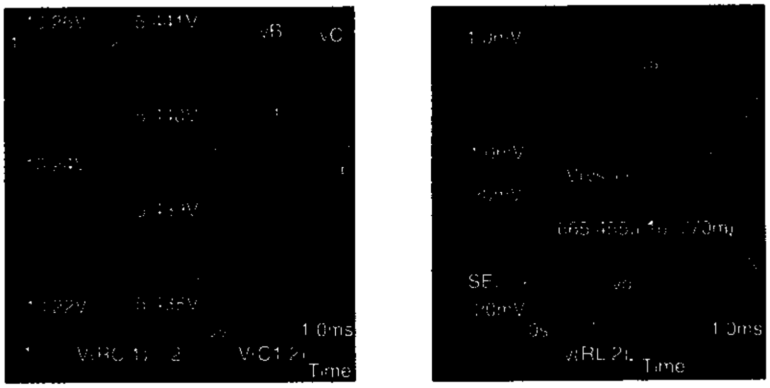

```
Ejemplo 5.2 Verificación del diseño de un amplificador en configuración de emisor común
VS   7  0  SIN  (0   1M   1K
VCC  2  0  DC  15
RS   7  8  0.1
R1   2  1  12.1k
R2   1  0  8.52k
RC   2  3  500
RE1  4  5  22.2
RE2  5  0  472.8
C1   8  1  10UF
C2   3  6  10UF
CE   5  0  10UF
RL   6  0  50K
Q1   3  1  4  Q2N2222                               ; Transistor modelo Q2N2222
.MODEL  Q2N2222  NPN  (BF=100 IS=3.295E-14  VA=100)  ; Enunciado "Model"
.TRAN/OP  2US  1MS                                  ; Calcula el análisis transitorio
                                                    ; e imprime el punto de operación
.PROBE                                              ; Analizador de forma de onda
.END
```

Los resultados del análisis .OP obtenidos del archivo de salida son los siguientes (los valores obtenidos con cálculos manuales se muestran entre paréntesis):

IB =	9.66E-05	(100 μA)
IC =	1.01E-02	(10 mA)
VBE =	6.83E-01	(0.7 V)
VBC =	-4.25E+00	
VCE =	4.93E+00	(5 V)
BETADC =	1.04E+02	(100)
GM	3.89E-01	(0.3876 A/V)
RPI =	2.68E+02	(258 Ω)
RO =	1.04E+04	(10 kΩ)

Las gráficas producidas por PSpice para el voltaje en la base v_B =V(C1:2), el voltaje en el colector v_C = V(RC:1), el voltaje de entrada v_s = V(vs:+) y el voltaje de carga v_o = V(RL:2) se muestran en la figura 5.14. Obsérvese que v_B y v_C tienen un valor de cd con una señal de ca superpuesta en ellos, de modo que $v_B = V_B + v_s$ y $v_C = V_C + v_o$. El capacitor C_1 superpone v_s en V_B, mientras que el capacitor C_2 separa el voltaje de ca amplificado (esto es, el voltaje de salida v_o) de v_C. La ganancia en voltaje v_o/v_s es 16.83, la cual es menor que el valor deseado de 20. Así, el cálculo del diseño debe repetirse hasta que se obtenga la ganancia deseada. Puede intentarse reducir el valor de R_{E1} y aumentar el de R_{E2} en la misma cantidad, de modo que el punto de polarización permanezca fijo. Aun cuando se modifique el diseño para satisfacer las especificaciones, es de esperarse que los resultados difieran de los que se obtendrían en el laboratorio, aunque no de manera significativa.

FIGURA 5.14 Gráficas de PSpice para el ejemplo 5.2



www.elsolucionario.net

Seguidores de emisor

Generalmente, el amplificador en configuración de colector común se conoce como *seguidor de emisor* porque el voltaje en el emisor sigue al voltaje en la base. El amplificador tiene una baja resistencia de salida y una alta resistencia de entrada, por lo que se utiliza como etapa intermedia entre una carga y la fuente. Esta disposición se muestra en la figura 5.15(a), en la que R_B establece la corriente de polarización en la base. El circuito equivalente para el análisis de cd se muestra en la figura 5.15(b). Al remplazar el transistor de la figura 5.6(b) con su modelo se obtiene el circuito equivalente de señal pequeña de ca que aparece en la figura 5.15(c). En primer lugar, tiene que determinarse el punto Q antes de que se puedan calcular los parámetros de señal pequeña del transistor. Al aplicar la LKV alrededor del lazo formado por V_{CC}, R_B, V_{BE} y R_E en la figura 5.15(b), se tiene que

$$V_{CC} = R_B I_B + V_{BE} + R_E I_E = R_B I_B + V_{BE} + R_E(1 + \beta_F) I_B$$

la cual da la corriente de polarización en la base I_B como

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + R_E(1 + \beta_F)} \tag{5.38}$$

a partir de la cual puede determinarse $I_C = \beta_F I_B$. Luego V_{CE} se obtiene con

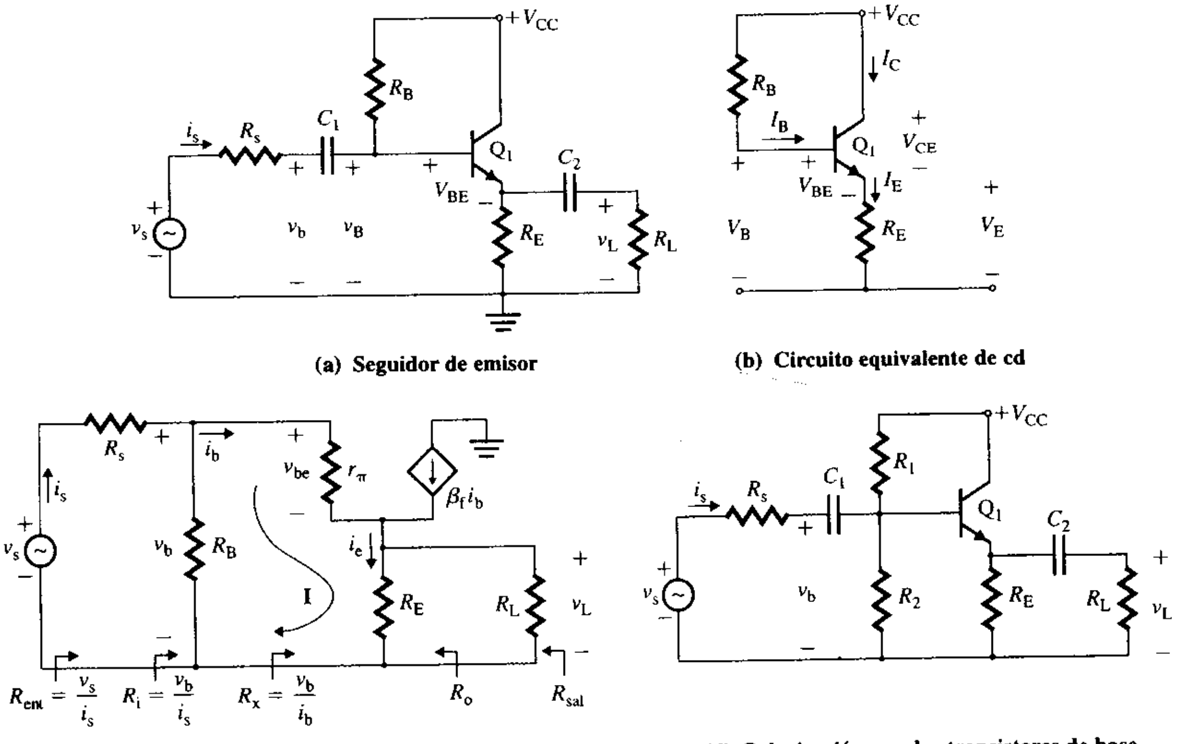
$$V_{CE} = V_{CC} - R_E I_E = V_{CC} - R_E(1 + \beta_F) I_B \tag{5.39}$$

Una vez que se conocen los valores de I_B e I_C, pueden determinarse g_m y r_π. Esto es, $g_m = I_C/V_T$ y $r_\pi = 25.8\ \text{mV}/I_B$. Puede usarse la siguiente condición para determinar el voltaje colector-emisor:

$$V_{CE} = V_E = I_E R_E = \frac{V_{CC}}{2} \tag{5.40}$$

Resistencia de entrada R_i Cuando la resistencia de carga R_L se conecta al amplificador, R_L queda en paralelo con R_E y afecta a la resistencia de entrada. A diferencia del caso de un amplificador de emisor común, en un seguidor de emisor debe incluirse R_L para deter-

FIGURA 5.15 Seguidor de emisor



(a) Seguidor de emisor

(b) Circuito equivalente de cd

(c) Circuito equivalente de ca

(d) Polarización con dos transistores de base

www.elsolucionario.net

minar la resistencia de entrada R_i. Al aplicar la LKV alrededor del lazo base-emisor I de la figura 5.15(c), se obtiene

$$v_b = i_b r_\pi + i_e(R_E \| R_L) = i_b[r_\pi + (1 + \beta_f)(R_E \| R_L)] \tag{5.41}$$

la cual da la resistencia R_x en la base del transistor como

$$R_x = \frac{v_b}{i_b} = r_\pi + (1 + \beta_f)(R_E \| R_L) \tag{5.42}$$

La resistencia de entrada R_i, que es la combinación en paralelo de R_B y R_x, es

$$R_i = \frac{v_b}{i_s} = R_B \| R_x \tag{5.43}$$

Ganancia en voltaje a circuito abierto (o sin carga) A_{vo} El voltaje de salida a circuito abierto v_o es

$$v_o = i_e R_E = (i_b + g_m v_{be})R_E \tag{5.43}$$

Puesto que $v_{be} = r_\pi i_b$, se tiene que

$$v_o = (i_b + g_m v_{be})R_E = (1 + g_m r_\pi)i_b R_E = (1 + \beta_f)i_b R_E$$

Al sustituir i_b de la ecuación (5.41), el voltaje sin carga v_o es

$$v_o = \frac{(1 + \beta_f)R_E}{r_\pi + (1 + \beta_f)R_E} v_b$$

expresión que da la ganancia en voltaje a circuito abierto A_{vo} como

$$A_{vo} = \frac{v_o}{v_b} = \frac{(1 + g_m r_\pi)R_E}{r_\pi + (1 + \beta_f)R_E} = \frac{(1 + \beta_f)R_E}{r_\pi + (1 + \beta_f)R_E} = \frac{1}{1 + r_\pi/[(1 + \beta_f)R_E]} \tag{5.44}$$

Cuando $r_\pi << (1 + \beta_f)R_E$, que es el caso más general, la ecuación (5.44) puede aproximarse por medio de $A_{vo} \approx 1$.

Resistencia de salida R_o La resistencia de salida R_o se calcula aplicando un voltaje de prueba v_x a través de las terminales de salida y poniendo en cortocircuito la fuente de entrada v_s, como se muestra en la figura 5.16. Para tomar en cuenta el efecto de r_o en R_o, en la figura 5.16 se incluye r_o. La corriente de la base i_b fluye a través de r_π, la cual está conectada en serie con la combinación en paralelo de R_s y R_B; por consiguiente:

$$i_b = \frac{-v_x}{r_\pi + (R_s \| R_B)} \tag{5.45}$$

Usando la ley de Kirchhoff de la corriente (LKC) en la unión del emisor se obtiene

$$i_x = \frac{v_x}{R_E} + \frac{v_x}{r_o} - g_m v_{be} - i_b$$

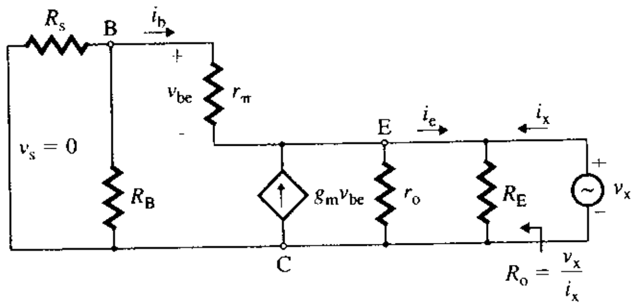


FIGURA 5.16
Circuito equivalente para determinar la resistencia de salida R_o

www.elsolucionario.net

Puesto que $v_{be} = -i_b r_\pi$, al sustituir i_b de la ecuación (5.45) en la ecuación anterior, se obtiene

$$i_x = \frac{v_x}{R_E} + \frac{v_x}{r_o} + \frac{g_m r_\pi v_x}{r_\pi + (R_s \| R_B)} + \frac{v_x}{r_\pi + (R_s \| R_B)} = v_x\left[\frac{1}{R_E} + \frac{1}{r_o} + \frac{1 + g_m r_\pi}{r_\pi + (R_s \| R_B)}\right]$$

la cual da la resistencia de salida R_o como

$$R_o = \frac{v_x}{i_x} = R_E \| r_o \| \frac{r_\pi + (R_s \| R_B)}{1 + \beta_f} \quad \textbf{(5.46)}$$

Por tanto, R_o es la combinación en paralelo de R_E, r_o y $[r_\pi + (R_s|R_B)]$ reflejada en la rama donde circula i_b hacia la rama donde circula i_e. Como $\beta_f >> 1$ y $R_s << R_B$, la resistencia de salida R_o puede aproximarse mediante $R_o \approx (r_\pi + R_s)/\beta_f$.

EJEMPLO 5.3 **D**

Diseño de un seguidor de emisor

(a) Diseñar un seguidor de emisor con la topología mostrada en la figura 5.15(a). Usar un transistor Q2N2222, con β_F mínimo = 100, β_F nominal = 173, $I_S = 3.295 \times 10^{-14}$ A y V_A = 100 V. La corriente en el colector de operación es I_C = 10 mA. La fuente de potencia de cd es V_{CC} = 15 V. Suponga que V_{BE} = 0.7 V, R_L = 5 kΩ y R_s = 250 Ω.

(b) Use PSpice/SPICE para verificar los resultados del inciso (a).

SOLUCIÓN

(a) Paso 1. Diseñar el circuito de polarización. I_C = 10 mA y V_{CC} = 15 V. Se diseñará para el valor en el peor de los casos de β_F = 100.

$$I_E = (1 + \beta_F)I_C/\beta_F = 101 \times 10\text{ mA}/100 = 10.1\text{ mA}$$
$$I_B = I_C/\beta_F = 10\text{ mA}/100 = 0.1\text{ mA}$$

Según la ecuación (5.40), $V_E = V_{CC}/2 = 15/2 = 7.5$ V, que da el valor de

$$R_E = V_E/I_E = 7.5/10.1\text{ mA} = 743\ \Omega$$

La disipación de potencia de R_E es

$$P_{RE} = I_E^2 R_E = (10.1\text{ mA})^2 \times 743 = 75.8\text{ mW}$$

El voltaje en la base V_B se convierte en

$$V_B = V_E + V_{BE} = 7.5 + 0.7 = 8.2\text{ V}$$

El valor de R_B se determina por medio de

$$R_B = \frac{V_{CC} - V_B}{I_B} = \frac{(V_{CC} - V_B)\beta_F}{I_C} \quad \textbf{(5.47)}$$
$$= (15 - 8.2) \times 100/10\text{ mA} = 68\text{ k}\Omega$$

La disipación de potencia de R_B es

$$P_{RB} = I_B^2 R_B = (0.1\text{ mA})^2 \times 68\text{ k} = 0.68\text{ mW}$$

Paso 2. Determinar los parámetros de señal pequeña del transistor. Los resultados del ejemplo 5.1 dan r_π = 258 Ω, g_m = 387.6 mA/V, β_F = 100 y r_o = 10 kΩ.

Paso 3. Calcular los valores de C_1 y C_2. Sean $C_1 = C_2 = 10\ \mu$F.

Paso 4. Determinar los valores de la resistencia de entrada R_i, la ganancia en voltaje a circuito abierto A_{vo} y la resistencia de salida R_o. De la ecuación (5.42),

$$R_x = r_\pi + (1 + \beta_f)(R_E \| R_L) = 258 + (1 + 100) \times (743 \| 5\text{ k}) = 65.59\text{ k}\Omega$$

De la ecuación (5.43),

$$R_i = R_B \| R_x = 68\text{ k} \| 65.59\text{ k} = 33.4\text{ k}\Omega$$
$$R_{ent} = v_s/i_s = R_i + R_s = 33.4\text{ k} + 250 = 33.6\text{ k}\Omega$$

www.elsolucionario.net

De la ecuación (5.44),

$$A_{vo} = (1 + \beta_f)R_E/[r_\pi + (1 + \beta_f)R_E]$$
$$= (1 + 100) \times 743/[258 + (1 + 100) \times 743] = 0.9966$$

De la ecuación (5.46),

$$R_o = R_E \| r_o \| \frac{r_\pi + (R_s \| R_B)}{1 + \beta_f} = 743 \| 10\text{ k} \| \frac{258 + 250 \| 68\text{ k}}{1 + 100} = 5\ \Omega$$

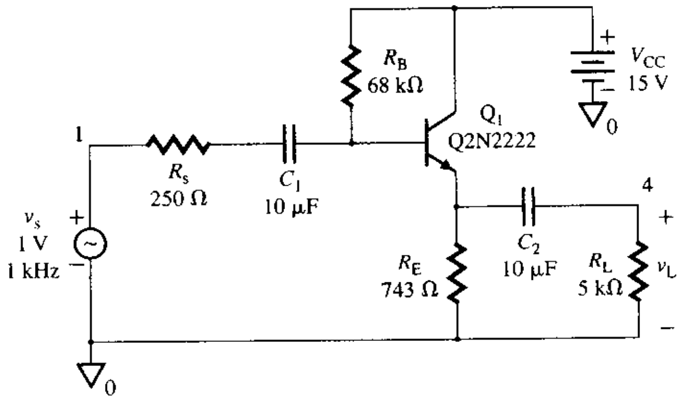
La resistencia de salida que incluye a R_L es

$$R_{sal} = R_L \| R_o = 5\text{ k} \| 5 \approx 4.99\ \Omega$$

(b) El circuito de seguidor de emisor para simulación con PSpice se muestra en la figura 5.17. El listado del archivo del circuito [según la figura 5.15(c)] es el siguiente:

```
Ejemplo 5.3 Verificación del diseño del seguidor de emisor
VS  1  0  1V        ; Señal de entrada de 1 V
RS  1  2  250
RB  2  0  68K
RPI 2  3  258
VX  3  4  DC  0V    ; Mide la corriente de base
RE  4  0  743
RL  4  0  5K
F1  0  4  VX  100   ; Fuente de corriente controlada por corriente
RO  0  4  20K
.TF  V(4)  VS       ; El análisis de la función de transferencia da Rent, Rsal y Avo
.END
```

FIGURA 5.17 Circuito de seguidor de emisor para simulación con PSpice



Las gráficas de PSpice, mostradas en la figura 5.18 para $v_s = 1$ V, dan $v_o = 987$ mV y $R_{ent} = V_{s(rms)}/I_{s(rms)} = 42.53$ kΩ (el valor esperado es 33.6 kΩ) y una ganancia en voltaje de $A_v = v_o/v_s = 0.987$ (el valor esperado es 0.9966). Si se ejecuta la simulación con un valor muy grande de R_L, que tienda a infinito (por ejemplo, $R_L = 10$ GΩ), el voltaje de salida será el máximo $v_{o(máx)}$. En tal caso, si se conecta la carga normal (por ejemplo, $R_L = 5$ kΩ) y se ejecuta la simulación, el voltaje de salida se reduce debido al flujo de corriente a través de la resistencia de salida R_o del amplificador. La simulación con PSpice da $v_o = 987$ mV y $v_{o(máx)} = 990$ mV para $R_L = 10$ GΩ. Por tanto, R_o puede obtenerse a partir de

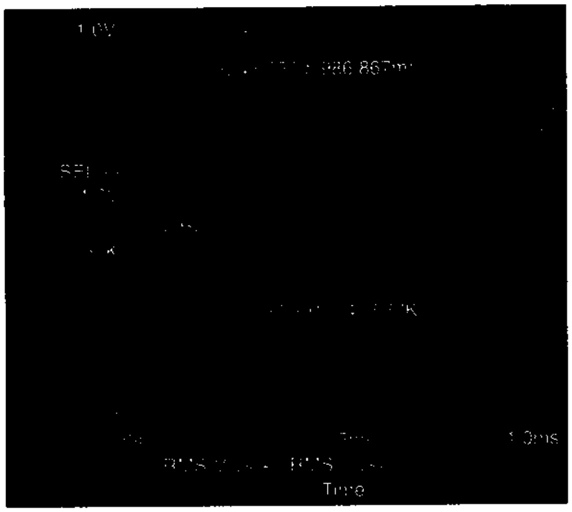
$$\Delta v_o = v_{o(máx)} - v_o = R_o i_L = R_o v_o/R_L$$

la cual da

$$R_o = R_L(v_{o(máx)} - v_o)/v_o = 5\text{ kΩ} \times (990 - 987)\text{ mV}/987\text{ mV} = 15\ \Omega$$

www.elsolucionario.net

FIGURA 5.18 Gráficas de PSpice del ejemplo 5.3



▸ **NOTA:** El ejemplo simula los pasos que se seguirían normalmente para medir en el laboratorio la resistencia de salida de un amplificador. Tal como se esperaba, los resultados simulados difieren de los valores de diseño, por lo que deben modificarse los cálculos de diseño. Incluso si se modifica el diseño para satisfacer las especificaciones, puede esperarse que los resultados sean diferentes de los que se obtendrían en el laboratorio, aunque no de manera significativa.

Si se ejecutara una simulación con PSpice del circuito lineal mostrado en la figura 5.15(c), los resultados se aproximarán a los valores esperados, aunque no tomarán en cuenta el comportamiento no lineal del transistor. Los resultados del análisis .TF son los siguientes (los valores obtenidos con cálculos manuales se muestran entre paréntesis, a la derecha):

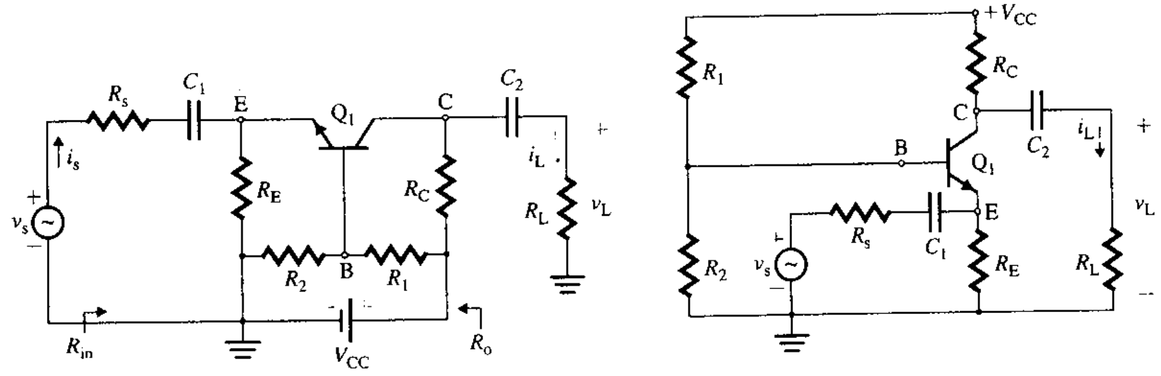
```
**** SMALL-SIGNAL CHARACTERISTICS
V(4)/VS=9.884E-01
INPUT RESISTANCE AT VS=3.310E+04
OUTPUT RESISTANCE AT V(4)=4.981E+00
```

$A_v = 0.9884\ (0.9966)$
$R_{ent} = 33.1\ \text{k}\Omega\ (33.6\ \text{k}\Omega)$
$R_{sal} = 4.981\ \Omega\ (4.99\ \Omega)$

Amplificadores en configuración de base común

En un amplificador en configuración de base común, la señal de entrada se aplica en la terminal del emisor, esto es, la base es común tanto a la terminal de entrada como a la de salida. Este amplificador tiene una baja resistencia de entrada. Sin embargo, no existe cambio de fase entre las señales de entrada y de salida; esto es, la señal de salida está en fase con la de entrada. En la figura 5.19(a) se muestra un amplificador de base común. La configuración de este circuito puede parecer diferente de la del emisor común, pero no lo es. El

FIGURA 5.19 Amplificador de base común

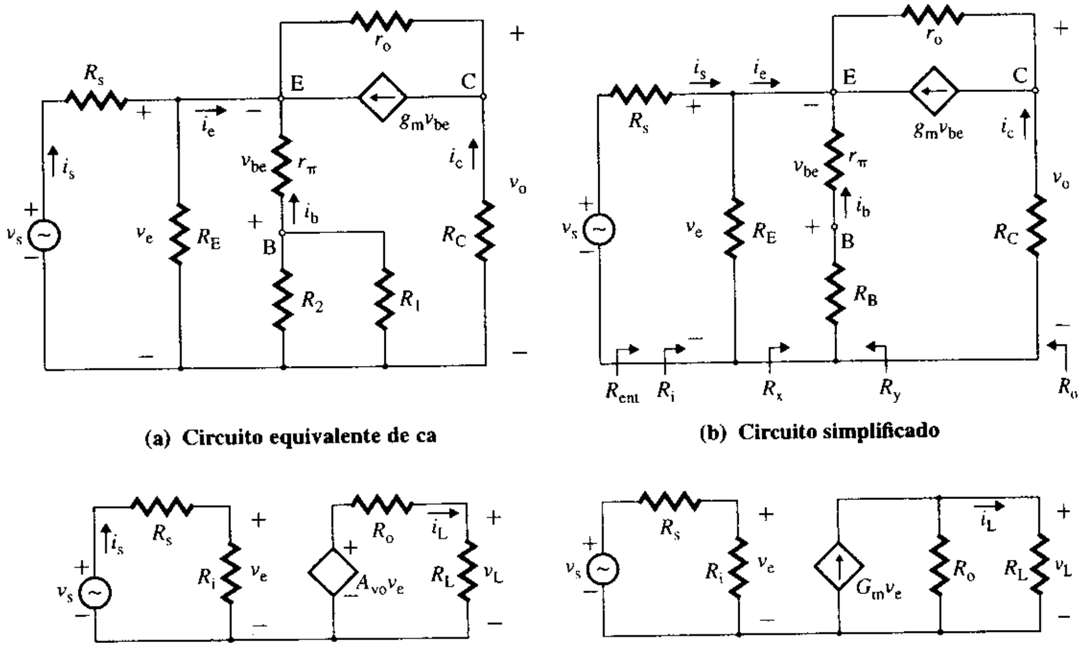


(a) Circuito amplificador **(b) Versión alternativa**

www.elsolucionario.net

circuito puede volverse a dibujar como se muestra en la figura 5.19(b), donde la señal de entrada v_s está conectada a la terminal del emisor mediante un capacitor de acoplamiento C_1. Así, la polarización de este circuito es idéntica a la del emisor común, y la técnica analizada con anterioridad puede aplicarse al diseño del circuito de polarización de cd.

Supóngase que C_1, C_2 y r_o son muy grandes y tienden a infinito. Es decir, $C_1 = C_2 = \infty$ y $r_o = \infty$. El circuito equivalente de señal pequeña de ca del amplificador de la figura 5.19(a) se ilustra en la figura 5.20(a), el cual puede simplificarse como se muestra en la figura 5.20(b). R_L se considera un elemento externo y no se incluye en la figura 5.20(a). Este amplificador puede estar representado por los amplificadores de voltaje y transconductancia equivalentes mostrados en las figuras 5.20(c) y 5.20(d), respectivamente.



(a) Circuito equivalente de ca

(b) Circuito simplificado

(c) Amplificador de voltaje equivalente

(d) Amplificador de transconductancia

FIGURA 5.20
Circuitos de ca de señal pequeña equivalentes de un amplificador de base común

Resistencia de entrada R_i Como $v_e = -i_b(r_\pi + R_B)$ en la figura 5.20(b), el voltaje v_e puede relacionarse con el voltaje de control v_{be} de la siguiente manera:

$$v_{be} = -\frac{r_\pi v_e}{r_\pi + R_B} \tag{5.48}$$

donde $R_B = R_1 \| R_2$. Al aplicar la LKC en la unión del emisor de la figura 5.20(b), y sustituyendo v_{be}, se obtiene

$$i_e \approx -i_b - g_m v_{be} = \frac{v_e}{r_\pi + R_B} - g_m v_{be} = \frac{v_e}{r_\pi + R_B} + \frac{g_m r_\pi v_e}{r_\pi + R_B} \approx \frac{1 + \beta_f}{r_\pi + R_B} v_e$$

la cual da la resistencia R_x en la terminal del emisor como

$$R_x = \frac{v_e}{i_e} = \frac{r_\pi + R_B}{1 + g_m r_\pi} = \frac{r_\pi + R_B}{1 + \beta_f}$$

La resistencia de entrada R_i, que es la combinación en paralelo de R_E y R_x, es

$$R_i = \frac{v_e}{i_s} = R_E \| R_x = R_E \| \frac{r_\pi + R_B}{1 + \beta_f} \tag{5.49}$$

Puesto que $(r_\pi + R_B)/\beta_f$ tendrá un valor pequeño, la resistencia de entrada R_i por lo general es baja. Ésta es la mayor desventaja de un amplificador de base común. Por tanto, $R_{ent} = R_i + R_s$.

www.elsolucionario.net

Ganancia en voltaje sin carga A_{vo} El voltaje de salida sin carga v_o es

$$v_o = -i_c R_C = -R_C g_m v_{be}$$

Al sustituir v_{be} de la ecuación (5.48), se obtiene

$$v_o = R_C g_m \frac{r_\pi}{r_\pi + R_B} v_e$$

la cual da la *ganancia en voltaje sin carga* A_{vo} como

$$A_{vo} = \frac{v_o}{v_e} = \frac{g_m r_\pi R_C}{r_\pi + R_B} = \frac{\beta_f R_C}{r_\pi + R_B} \tag{5.50}$$

La ganancia en voltaje sin carga A_{vo} puede incrementarse con $R_B = 0$ si se conecta un capacitor de desvío C_B entre la base y tierra, como se muestra en la figura 5.21. La ecuación (5.50) da la ganancia máxima en voltaje sin carga como

$$A_{vo(max)} = \frac{\beta_f R_C}{r_\pi} = g_m R_C \tag{5.51}$$

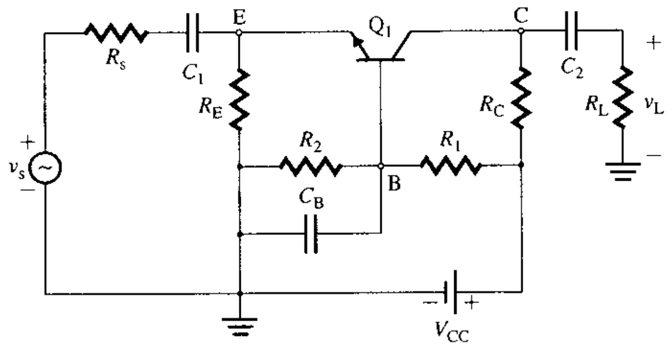


FIGURA 5.21 Configuración de base común con capacitor de desvío C_B

Resistencia de salida R_o Suponiendo que la resistencia de salida del transistor es muy grande y tiende a infinito (esto es, $r_o \approx \infty$), por inspección se ve que $R_o \approx R_C$.

EJEMPLO 5.4 ▸ **Determinación de los parámetros de un amplificador de base común** En el amplificador de base común de la figura 5.19(a), $R_1 = 13.16$ kΩ, $R_2 = 8.06$ kΩ, $R_E = 495$ Ω, $R_C = 500$ Ω, $R_L = 5$ kΩ y $R_s = 250$ Ω. Los parámetros del transistor son $r_\pi = 258$ Ω, $\beta_f = 100$ y $r_o = \infty$. Supóngase que $C_1 = C_2 = \infty$.

(a) Calcular la resistencia de entrada R_{ent} $(= v_s/i_s)$, la ganancia en voltaje sin carga A_{vo} $(= v_o/v_e)$, la resistencia de salida R_o, la ganancia en voltaje total A_v $(= v_L/v_s)$ y la ganancia en voltaje máxima permisible $A_{vo(máx)}$.

(b) Usar PSpice/SPICE para verificar los resultados del inciso (a).

SOLUCIÓN

(a) En primer lugar se determinan R_B y R_x.

$$R_B = R_1 \| R_2 = 13.16\text{ k} \| 8.06\text{ k} = 5\text{ k}\Omega$$
$$R_x = (r_\pi + R_B)/(\beta_f + 1) = (258 + 5\text{ k})/101 = 52.1\ \Omega$$

De la ecuación (5.49),

$$R_i = R_E \| R_x = 495 \| 52.1 = 47.1\ \Omega$$

www.elsolucionario.net

Por tanto,

$$R_{ent} = R_i + R_s = 47.1 + 250 = 297.1\ \Omega$$

De la ecuación (5.50),

$$A_{vo} = \beta_f R_C/(r_\pi + R_B) = 100 \times 500/(258 + 5\text{ k}) = 9.5$$

y

$$R_o = R_C = 500\ \Omega$$

En la figura 5.20(c) se ve que la ganancia en voltaje global A_v es

$$A_v = \frac{v_L}{v_s} = \frac{A_{vo}R_iR_L}{(R_i + R_s)(R_L + R_o)} = \frac{9.5 \times 47.1 \times 5\text{ k}}{(47.1 + 250)(5\text{ k} + 500)} = 1.37$$

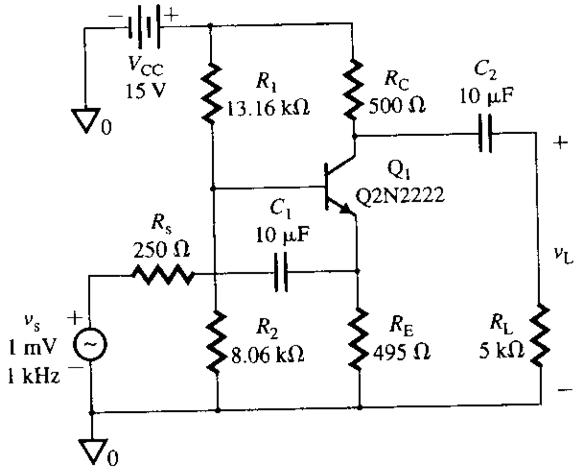
La ganancia en voltaje máxima permisible está dada por

$$A_{vo(\text{máx})} = \beta_f R_C/r_\pi = 100 \times 500/258 = 194$$

(b) El circuito de seguidor emisor para la simulación con PSpice se ilustra en la figura 5.22. El listado del archivo del circuito se presenta a continuación:

```
Ejemplo 5.4 Análisis de un amplificador en configuración de base común
VS   1  0  1V        ; Señal de entrada de 1 V
RS   1  2  250
R1   4  0  8.06K
R2   4  0  13.16k
RPI  2  3  258
VX   4  3  DC  0V    ; Mide la corriente de base
RE   2  0  495
F1   5  2  VX  100   ; Fuente de corriente controlada por corriente
RO   5  2  17.21K
RC   5  0  500
RL   5  0  5K
.TF  V(5)  VS        ; El análisis de la función de transferencia da Rent, Rsal y Avo
.END
```

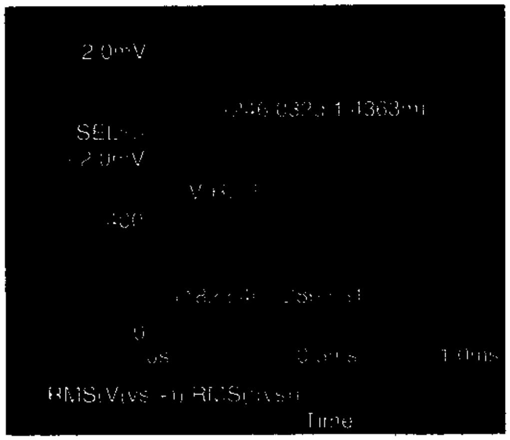
FIGURA 5.22 Circuito amplificador de base común para simulación con PSpice



Las gráficas de PSpice, que se muestran en la figura 5.23 para v_s = 1 mV, dan v_o = 1.44 mV y $R_{ent} = V_{s(rms)}/I_{s(rms)}$ = 286 Ω (el valor esperado es 297 Ω) con una ganancia en voltaje $A_v = v_o/v_s$ = 1.43 (el valor esperado es 1.37). Por tanto, los resultados se aproximan a los valores esperados.

www.elsolucionario.net

FIGURA 5.23 Gráficas de PSpice del ejemplo 5.4



▶ **NOTA:** Debido a la baja resistencia de entrada, la ganancia en voltaje total A_v se reduce considerablemente. El capacitor colector-base C_μ, de baja capacitancia, aparece entre las terminales de salida y base, no entre las terminales de salida y de entrada. Si se conecta un capacitor entre las terminales de entrada y salida de un amplificador, la capacitancia se somete al efecto de multiplicación de Miller, como se vio en la sección 4.9. En un amplificador de base común, C_μ no experimenta el efecto de multiplicación de Miller, y por eso se utilizan amplificadores de base común en aplicaciones de alta frecuencia.

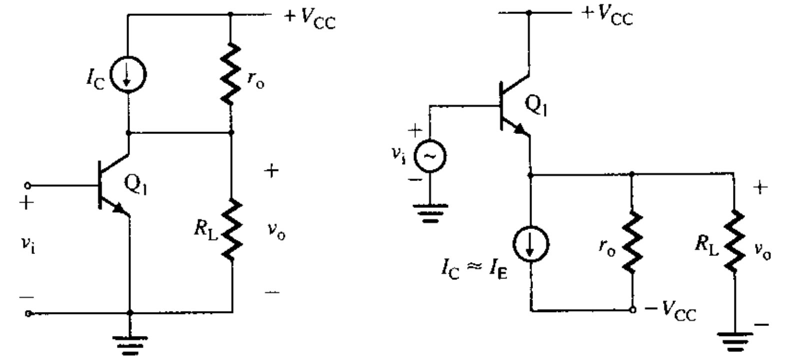
Amplificadores con cargas activas

Los amplificadores de emisor común, seguidor de emisor y de base común analizados hasta este punto, se polarizaron por medio de resistores. Por ejemplo, R_1, R_2, R_C y R_E de la figura 5.7(a) establecen el punto Q. Así, con la ecuación (5.36) se encontró que la ganancia en voltaje máxima es

$$A_{vo(\text{máx})} = -g_m R_C = -\frac{I_C R_C}{V_T} = -\frac{I_C R_C}{25.8\text{ mV}}$$

Para obtener una ganancia en voltaje grande, el producto $I_C R_C$ debe ser grande. Esto requiere tanto un voltaje de alimentación V_{CC} grande, como valores grandes de resistencia R_C. Los amplificadores también pueden polarizarse con una fuente de corriente, como se muestra en la figura 5.24(a). La fuente de corriente ideal tiene una corriente de cd constante y una resistencia de salida muy grande r_o que tiende a infinito. Si la fuente de corriente tiene una resistencia de salida grande r_o, la ganancia en voltaje también será grande. Se utilizan fuentes de corriente para polarizar transistores en circuitos integrados. Existen varios tipos de fuentes de corriente, las cuales se analizan con detalle en el capítulo 13. Para obtener una oscilación amplia en el voltaje de salida, el amplificador se conecta a dos fuentes de cd, como se muestra en la figura 5.24(b).

FIGURA 5.24 Amplificador con polarización de fuente de corriente



(a) Amplificador de emisor común **(b) Seguidor de emisor con dos fuentes de cd**

www.elsolucionario.net

Fuente bipolar de corriente La fuente de corriente para los transistores de polarización de la figura 5.24(a) puede generarse con dos transistores y un resistor, como se muestra en la figura 5.25(a). Si se requiere una característica de diodo en los circuitos integrados, por lo general se hace funcionar un transistor como diodo, con el objeto de evitar otro proceso de fabricación. La unión base-colector de un transistor se pone en cortocircuito, de modo que su unión base-emisor exhiba una característica de diodo. Se dice, entonces, que este transistor está *conectado como diodo*. El transistor Q_3 de la figura 5.25(a) está conectado como diodo, y su voltaje colector-base se ve forzado a cero. Q_3 continúa operando internamente como transistor en la región activa, aunque exhibe la característica de un diodo. Supóngase que Q_2 y Q_3 son dos transistores idénticos, cuyas corrientes de fuga son insignificantes y sus resistencias de salida son grandes. Como los dos transistores tienen los mismos voltajes base-emisor ($V_{BE2} = V_{BE3}$), las corrientes de colector y de base serán iguales. Esto es,

$$I_{C2} = I_{C3} \quad \text{e} \quad I_{B2} = I_{B3}$$

Al aplicar la LKC en el colector de Q_3, se obtiene la corriente de referencia:

$$I_{ref} = I_{C3} + I_{B2} + I_{B3} = I_{C3} + 2I_{B3}$$

Como $I_{C3} = \beta_F I_{B3}$,

$$I_{ref} = I_{C3} + 2I_{B3} = I_{C3} + 2I_{C3}/\beta_F$$

la cual da la corriente de colector I_{C3} como

$$I_{C3} = \frac{I_{ref}}{1 + 2/\beta_F} \tag{5.52}$$

Si $\beta_F >> 2$, que es el caso más común, la ecuación (5.52) se puede aproximar con

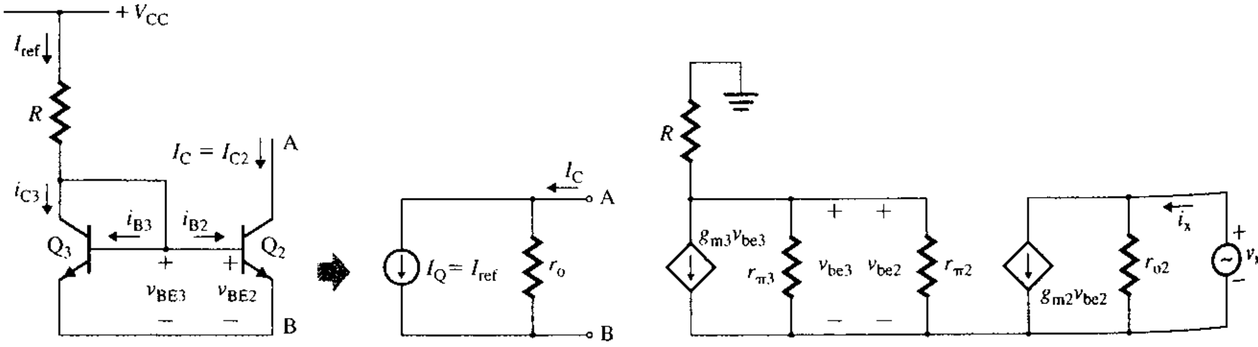
$$I_{C3} \approx I_{ref} = \frac{V_{CC} - V_{BE3}}{R} = I_{C2} \tag{5.53}$$

De este modo, con dos transistores idénticos, las corrientes de referencia y de salida son iguales. En la práctica, sin embargo, los transistores posiblemente no sean idénticos y las dos corrientes de colector tendrán una relación constante. El circuito equivalente de señal pequeña de ca se ilustra en la figura 5.25(b). El circuito equivalente para determinar R_o aparece en la figura 5.25(c), donde la resistencia de salida r_o es la misma que r_{o2}:

$$r_o = \frac{v_x}{i_x} = r_{o2} = \frac{V_A}{I_{C2}} \quad (\text{para } V_A = V_{A2} = V_{A3}) \tag{5.54}$$

Amplificador de emisor común En la figura 5.26(a) se muestra un amplificador de emisor común con una fuente de corriente. Ésta se compone de transistores *pnp*, y su resistencia de salida actúa como la carga del transistor Q_1.

FIGURA 5.25 Fuente de corriente con transistores



(a) Fuente de corriente **(b) Equivalente de señal pequeña** **(c) Equivalente para determinar R_o**

www.elsolucionario.net

Se dice que la carga es *activa* porque el elemento de carga del colector es un transistor *pnp*, en lugar de un resistor. Si se remplazan los transistores con sus modelos de señal pequeña, se obtiene el circuito equivalente de ca mostrado en la figura 5.26(b). La resistencia de salida R_o en las terminales de salida es la combinación en paralelo de las resistencias de salida de los dos transistores, por lo que

$$R_o = r_{o2} \parallel r_{o1} \tag{5.55}$$

El voltaje de salida v_o es

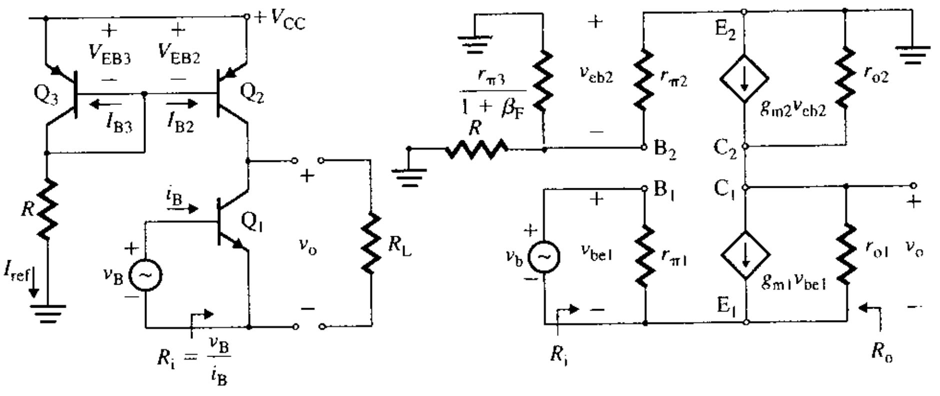
$$v_o = -g_{m1}(r_{o2} \parallel r_{o1})v_b$$

expresión que da la ganancia en voltaje sin carga A_{vo} como

$$A_{vo} = \frac{v_o}{v_b} = -g_{m1}(r_{o2} \parallel r_{o1}) \tag{5.56}$$

que es mucho mayor que la que puede obtenerse con un resistor de colector R_C.

FIGURA 5.26 Amplificador de emisor común con una fuente de corriente



(a) **Fuente de corriente** (b) **Equivalente de señal pequeña**

EJEMPLO 5.5 D

Diseño de un amplificador de emisor común con una fuente de corriente activa

(a) Diseñar un amplificador de emisor común con una fuente de corriente activa, como el que se muestra en la figura 5.26(a). Use transistores Q2N2222 y Q2N2907, con una β_F nominal = β_f = 173, $I_S = 3.295 \times 10^{-14}$ A y V_A = 100 V. La corriente de operación del colector es I_C = 10 mA. La fuente de alimentación de cd es V_{CC} = 15 V. Suponga que V_{BE} = 0.7 V.

(b) Usar PSpice/SPICE para verificar los resultados del inciso (a).

SOLUCIÓN

(a) **Paso 1.** Diseñar la fuente de corriente de polarización. I_C = 10 mA y V_{CC} = 15 V. Con la ecuación (5.53) puede encontrarse el valor de R para establecer la corriente de polarización como I_{ref} = 10 mA.

$$R = \frac{V_{CC} - V_{BE3}}{I_{ref}} = \frac{15 - 0.7}{10 \text{ mA}} = 1.43 \text{ k}\Omega$$

Paso 2. Hallar los parámetros de señal pequeña de los transistores. De la ecuación (5.8),

$$r_{\pi1} = r_{\pi2} = 25.8 \text{ mV}/I_B = \beta_F \times 25.8 \text{ mV}/I_C = 173 \times 25.8/10 \text{ mA} = 446 \ \Omega$$

De la ecuación (5.10),

$$g_{m1} = g_{m2} = I_C/V_T = 10 \text{ mA}/25.8 \text{ mV} = 387.6 \text{ mA/V}$$

De la ecuación (5.12),

$$r_{o1} = r_{o2} = V_A/I_C = 100/10 \text{ mA} = 10 \text{ k}\Omega$$

Paso 3. Calcular los valores de la resistencia de salida R_i $(=v_b/i_b)$, la ganancia en voltaje a circuito abierto A_{vo} y la resistencia de salida R_o. Se sabe que

$$R_i = r_{\pi1} = 446 \ \Omega$$

www.elsolucionario.net

De la ecuación (5.55),

$$R_o = r_{o2} \| r_{o1} = 10\text{ k} \| 10\text{ k} = 5\text{ k}\Omega$$

De la ecuación (5.56),

$$A_{vo} = -g_{m1}(r_{o2} \| r_{o1}) = -387.6\text{ mA/V} \times 5\text{ k} = -1938$$

que es muy grande comparada con el voltaje máximo a circuito abierto para las especificaciones del ejemplo 5.1, dado por

$$A_{vo(max)} = -\beta_f R_C / r_\pi = -173 \times 500/446 = -193.9$$

(**b**) Con la ecuación (5.7) puede calcularse el valor de v_{BE1} necesario para dar $I_C = 10$ mA para $I_S = 3.295 \times 10^{-14}$ A:

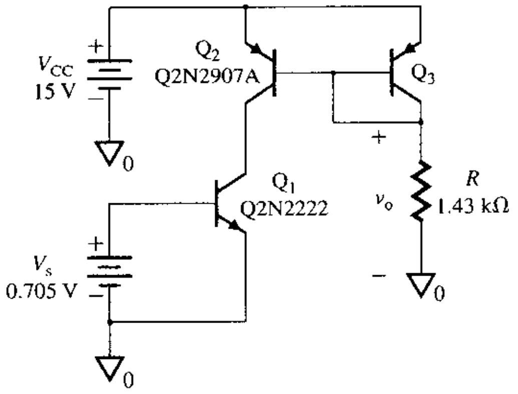
$$10\text{ mA} = 3.295 \times 10^{-14} \times \exp\left(\frac{v_{BE1}}{25.8\text{ mV}}\right)$$

la cual da $v_{BE1} = 0.682$ V.

En la figura 5.27 se muestra el amplificador de emisor común con carga activa, para la simulación con PSpice. El listado del archivo del circuito es el siguiente:

```
Ejemplo 5.5 Verificación del diseño de un amplificador de emisor común con una carga activa
VCC   4   0   DC   15V                        ; Fuente de cd
VS    1   0   DC   0.705V                     ; Voltaje de señal de entrada
R     3   0   1.43K
Q1    2   1   0   Q2N2222                     ; Transistor npn modelo Q2N2222
.MODEL  Q2N2222  NPN (BF=173  IS=3.295E-14 VA=100)  ; Enunciado "Model"
Q2    2   3   4   Q2N2907                     ; Transistor pnp modelo QN2222
Q3    3   3   4   Q2N2907                     ; Transistor pnp modelo Q2N2907
.MODEL Q2N2907 PNP  (BF=173  IS=3.295E-14 VA=100 ; Enunciado "Model"
.DC   VS   0.68   0.74   0.1MV                ; Barrido de cd
.TF   V(2)   VS                               ; El análisis de la función de transferencia da
                                              Rent, Rsal y Avo
.OP                                           ; Imprime el punto de operación
.PROBE
.END
```

FIGURA 5.27 Amplificador de emisor común con carga activa, para simulación con PSpice



La gráfica de PSpice de la función de transferencia v_o [≡V(Q1:C)] en función de v_S se ilustra en la figura 5.28. Nótese que el intervalo de operación del voltaje de entrada es muy pequeño; esto es, 8.563 mV (709.863 mV − 701.30 mV). Así, la ganancia de señal pequeña es −15 V/8.563 mV = −1752. A continuación se dan los detalles del análisis .TF. Los valores obtenidos con cálculos manuales se muestran entre paréntesis. El valor de v_S (= v_{BE1}) se ajustó a 0.705 V, en lugar de 0.682 V, para operar en el intervalo lineal del amplificador e ilustrar el beneficio del uso de una carga activa. Como la ganancia en voltaje es muy grande, cualquier cambio pequeño en v_S puede saturar al ampli-

www.elsolucionario.net

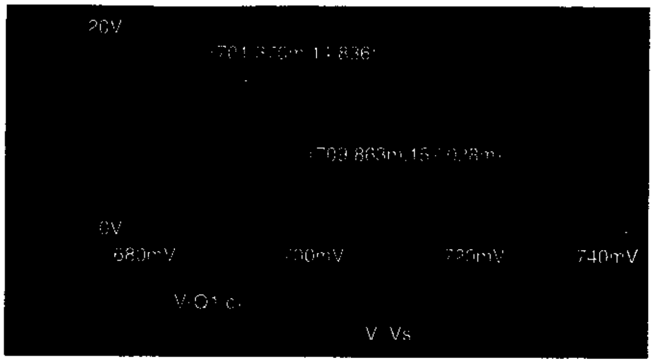
ficador. Por consiguiente, si se construye el amplificador y se prueba en el laboratorio con un valor de $v_S = 0.682$ V, es probable que no funcione; es necesario ajustar v_S. En el listado de simulación del circuito el voltaje de entrada cambia desde 681 mV hasta 685 mV.

`**** SMALL-SIGNAL CHARACTERISTICS`	
`V(Q1:C)/VS=-1.796E+03`	$A_{vo} = -1796$ (-1938)
`INPUT RESISTANCE AT VS=5.262E+02`	$R_i = 526\ \Omega$ $(446\ \Omega)$
`OUTPUT RESISTANCE AT V(Q1:C)=4.726E+03`	$R_o = 4.726\ \text{k}\Omega$ $(5\ \text{k}\Omega)$

Los resultados del comando .OP son los siguientes:

NAME	Q1	Q2	Q3	
MODEL	Q2N2222	Q2N2907A	Q2N2907A	
IB	5.39E-05	-4.38E-05	-4.38E-05	($I_B = 57.8\ \mu$A)
IC	1.03E-02	-1.03E-02	-9.85E-03	($I_C = 10$ mA)
VBE	7.05E-01	-7.86E-01	-7.86E-01	($V_{BE} = 0.705$ V)
GM	3.87E-01	3.96E-01	3.77E-01	($g_m = 0.3876$ A/V)
RPI	5.16E+02	5.96E+02	5.96E+02	($r_\pi = 446\ \Omega$)
RO	7.91E-03	1.17E+04	1.17E+04	($r_o = 10\ \text{k}\Omega$)

FIGURA 5.28 Gráfica de PSpice del ejemplo 5.5



ASPECTOS PRINCIPALES DE LA SECCIÓN 5.2

- El BJT es un dispositivo no lineal controlado por corriente. La corriente de colector depende de la corriente de base, y existe una amplificación de corriente.
- La característica de salida de un BJT se divide en tres regiones: (a) una región de corte, en la cual el transistor está apagado; (b) una región activa, en la que el transistor exhibe una alta resistencia de salida y tiene una amplificación de corriente, y (c) una región de saturación, en la cual el transistor ofrece una baja resistencia. El BJT opera como amplificador en la región activa, y como interruptor en la región de saturación.
- Es necesario polarizar apropiadamente el BJT para activar el dispositivo y también para establecer un punto de operación de cd, de modo que un pequeño cambio en la corriente de base provoque un cambio de la corriente de colector.
- El amplificador BJT puede usarse como etapa intermedia, ofreciendo una baja resistencia de salida y una alta resistencia de entrada. Para analizar un amplificador BJT, el transistor se representa por medio de sus modelos de cd y de señal pequeña de ca. Por consiguiente, se realizan dos tipos de análisis: uno de ca y otro de cd. Los parámetros de los modelos de señal pequeña dependen del punto de polarización de cd. Las expresiones para la resistencia de entrada R_i, la resistencia de salida R_o y la ganancia en voltaje sin carga A_{vo} se resumen en la tabla 5.1.
- Los BJT pueden usarse para construir una fuente de corriente, la que a su vez puede polarizar un amplificador BJT y actuar como una carga de alta resistencia, con lo que se obtiene una alta ganancia en voltaje.

www.elsolucionario.net

TABLA 5.1 Resumen de expresiones para amplificadores BJT

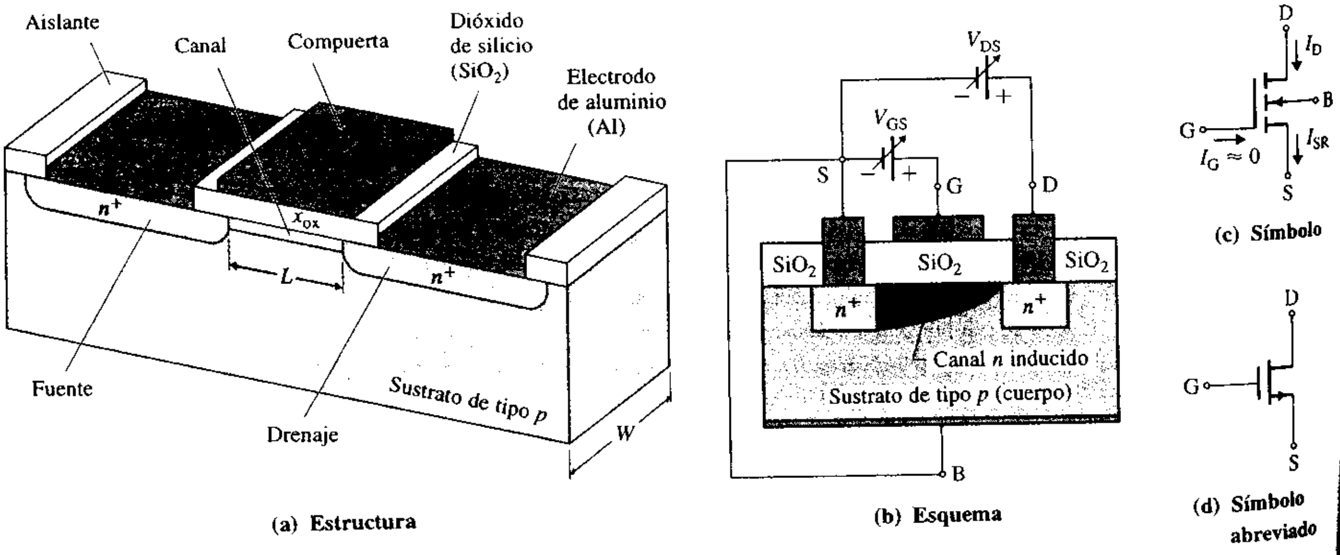
	Amplificador de emisor común [Fig. 5.12]	Seguidor de emisor [Fig. 5.15(a)]	Amplificador de base común [Fig. 5.19(a)]	Amplificador de emisor común con carga activa [Fig. 5.26(a)]
R_i (Ω)	$R_B \parallel [r_\pi + (1+\beta_f)R_{E1}]$	$R_B \parallel [r_\pi + (1+\beta_f)(R_E \parallel R_L)]$	$R_E \parallel \dfrac{r_\pi + R_B}{\beta_f}$	r_π
R_o (Ω)	R_C	$R_E \parallel r_o \parallel \dfrac{r_\pi + (R_s \parallel R_B)}{1+\beta_f}$	R_C	$r_{o2} \parallel r_{o1}$
A_{vo} (V/V)	$\dfrac{-\beta_f R_C}{r_\pi + (1+\beta_f)R_{E1}}$	$\dfrac{(1+\beta_f)R_E}{r_\pi + (1+\beta_f)R_E}$	$\dfrac{\beta_f R_C}{r_\pi + R_B}$	$-g_{m1}(r_{o2} \parallel r_{o1})$

5.3 Transistores de efecto de campo

Los transistores de efecto de campo (FET) son la siguiente generación de transistores, después de los BJT. El BJT es un dispositivo controlado por corriente, y su corriente de salida depende de la corriente de base. La resistencia de entrada de un BJT es inversamente proporcional a la corriente del colector (25.8 mV/I_C) y es baja. El flujo de corriente en los BJT depende tanto de los portadores mayoritarios como de los minoritarios. Por otra parte, el flujo de corriente en los FET depende sólo de un tipo de portador: el portador mayoritario (electrones o huecos). La corriente de salida de un FET es controlada por un campo eléctrico que depende de un voltaje controlado. El FET es un dispositivo unipolar y opera como un dispositivo controlado por voltaje. El encendido y apagado del voltaje es más fácil que el encendido o apagado de la corriente, sobre todo si existen elementos de almacenamiento, como los capacitores. Hay tres tipos de FET: transistores de efecto de campo de metal-óxido incrementales, transistores de efecto de campo de metal-óxido decrementales (ambos se conocen como MOSFET) y los transistores de efecto de campo de unión (JFET).

El concepto básico del FET se conoce desde los años treinta; sin embargo, los FET no encontraron aplicaciones prácticas hasta principios de los años sesenta. Desde finales de los años setenta, los MOSFET han llegado a ser muy populares; se utilizan cada vez más en circuitos integrados (CI). La fabricación de los MOSFET es relativamente simple, comparada con la de los transistores bipolares. El dispositivo MOSFET puede hacerse pequeño, y ocupa un área de silicio pequeña en la pastilla del circuito integrado. En la actualidad, los MOSFET se utilizan en circuitos con una escala de integración muy grande (VLSI, por sus siglas en inglés), como los microprocesadores y los integrados de memoria.

FIGURA 5.29 Estructura y símbolos de un MOSFET incremental de canal *n*



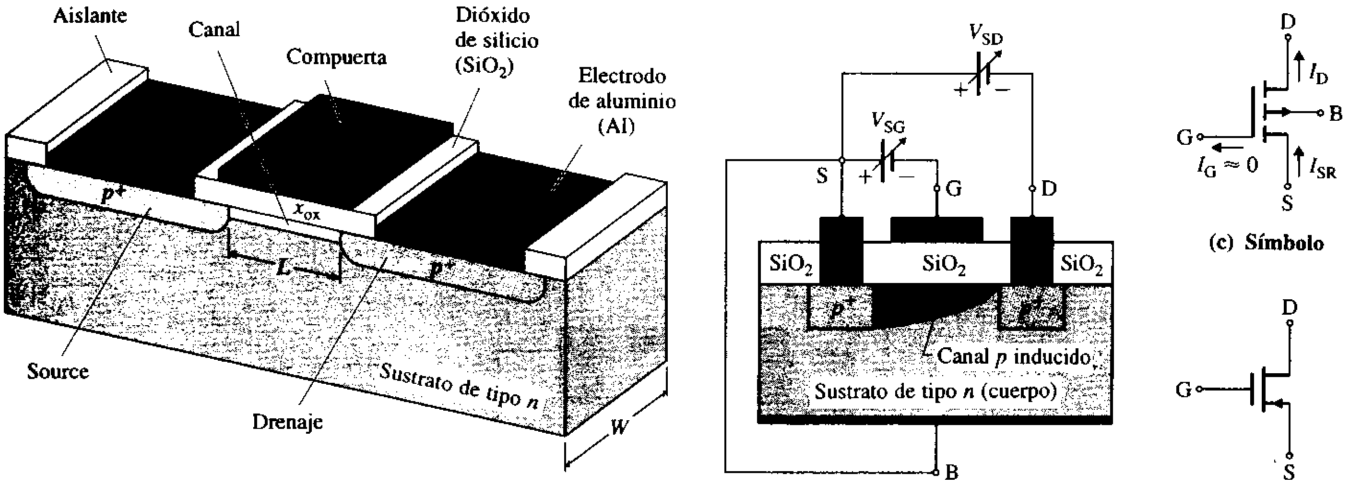
www.elsolucionario.net

OSFET crementales

Existen dos tipos de MOSFET incrementales: de canal *n* y de canal *p*. El MOSFET incremental de canal *n* se conoce como NMOS. La estructura física de un NMOS se ilustra en la figura 5.29(a); en la figura 5.29(b) aparece un esquema. Dos regiones de tipo n^+ actúan como conexiones de baja resistencia a la fuente y el drenaje. Encima del sustrato de tipo *p* se forma una capa aislante de dióxido de silicio, mediante la oxidación del silicio. En las regiones n^+ se forman contactos óhmicos para conectar el dispositivo al circuito externo, que consisten en dos ventanas en el dióxido de silicio cubiertas con una capa de aluminio. Normalmente el sustrato B se conecta a la terminal de fuente. El canal *n* se induce por la influencia de un campo eléctrico; no existe un canal *n* físico entre el drenaje y la fuente de un NMOS, como lo ilustra el sombreado oscuro de la figura 5.29(b). En el símbolo del NMOS mostrado en la figura 5.29(c), la flecha apunta de la región de tipo *p* a la región de tipo *n*. Con frecuencia, el NMOS se representa mediante el símbolo abreviado de la figura 5.29(d).

El MOSFET incremental de canal *p*, también conocido como PMOS, se forma con dos regiones tipo p^+ sobre un sustrato de tipo *n*, como se muestra en las figuras 5.30(a) y 5.30(b). Las regiones *p* ofrecen resistencias bajas. El símbolo de un PMOS es igual al de un NMOS, excepto en que la dirección de la flecha se invierte, como se ve en la figura 5.30(c). En la figura 5.30(d) aparece el símbolo abreviado.

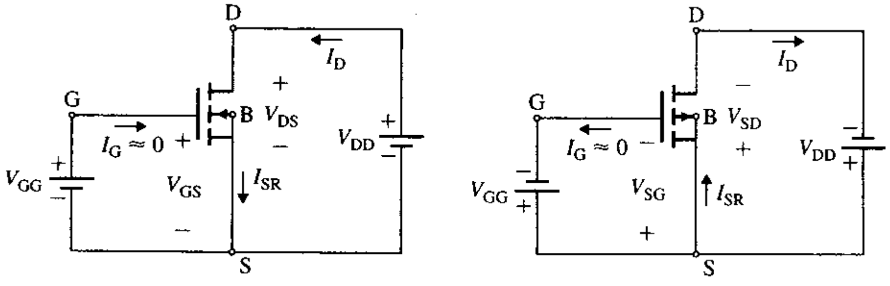
FIGURA 5.30 Estructura y símbolos de un MOSFET incremental de canal *p*



(a) Estructura **(b) Esquema** **(d) Símbolo abreviado**

Características de transferencia y de salida El NMOS se opera con voltajes de compuerta y drenaje positivos con respecto a la fuente, como se muestra en la figura 5.31(a), mientras que un PMOS lo hace con voltajes de compuerta y drenaje negativos con respecto a la fuente, como se ve en la figura 5.31(b). Sus sustratos están conectados a la terminal de la fuente.

FIGURA 5.31 Polarización de un NMOS y de un PMOS



(a) NMOS **(b) PMOS**

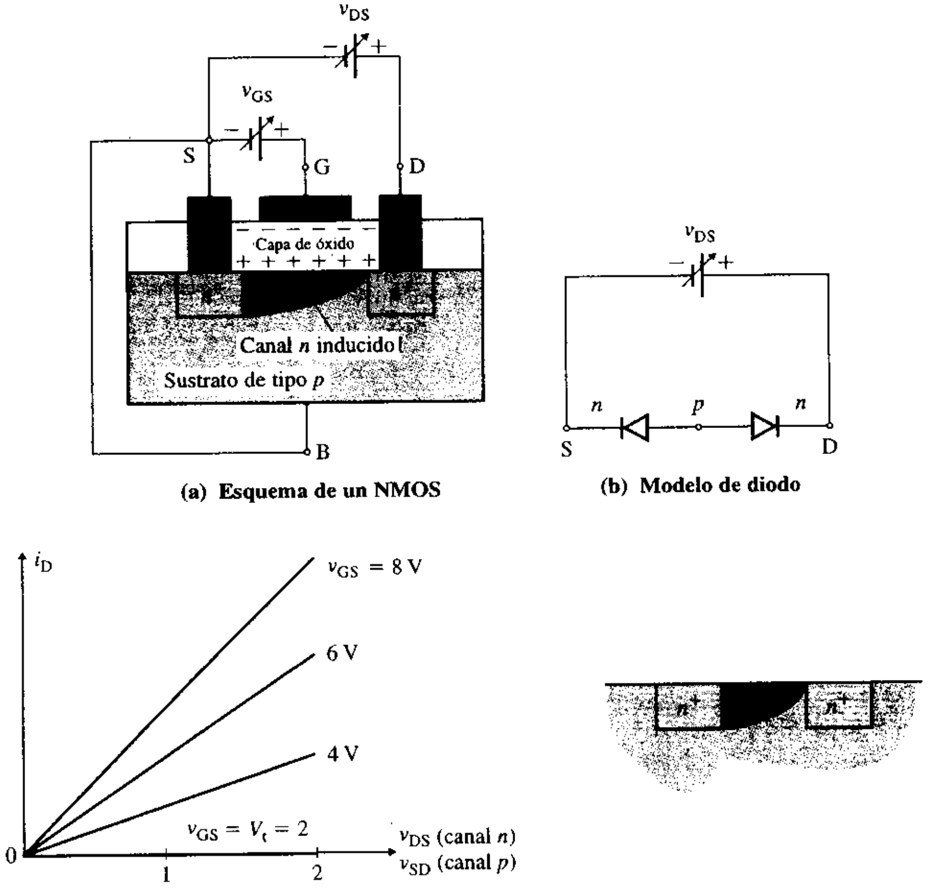
www.elsolucionario.net

NMOS puede considerarse como integrado por dos uniones de diodo que se forman entre la fuente y el sustrato, y entre el sustrato y el drenaje, como se indica en la figura 5.32(a). Los diodos están en serie y conectados uno contra otro, como se ve en la figura 5.32(b). Un valor positivo de v_{DS} invertirá la polarización del diodo del lado derecho, y la corriente de drenaje i_D será aproximadamente cero si el voltaje compuerta a fuente v_{GS} es cero. Sin embargo, un valor positivo de v_{GS} establecerá un campo eléctrico, el cual atraerá portadores negativos del sustrato y repelerá los positivos. En consecuencia, la capa del sustrato cercana al aislante de óxido se vuelve menor de tipo p y su conductividad se reduce. Conforme aumenta v_{GS}, la superficie próxima al aislante atraerá más electrones que huecos, y se comportará como un canal de tipo n. El valor mínimo de v_{GS} necesario para establecer un canal se llama *voltaje de umbral* V_t. Cuando $v_{GS} = V_t$, la corriente de drenaje es muy pequeña. Para $v_{GS} > V_t$, la corriente de drenaje i_D se incrementa casi linealmente con v_{DS}, para valores pequeños de v_{DS}, como se muestra en la figura 5.32(c). Si el voltaje drenaje a fuente es bajo (por lo general, menor que 1 V), la corriente de drenaje i_D puede calcularse con la ley de Ohm ($i_D = v_{DS}/R_{DS}$). La resistencia del canal entre la fuente y el drenaje puede obtenerse con la siguiente ecuación:

$$R_{DS} = \frac{\ell}{\sigma A}$$

donde ℓ, es la longitud del canal, desde el drenaje hasta la fuente (en m), σ es la conductividad del material de tipo n (en ℧/m), y A es el área promedio de la sección transversal del canal (en m^2).

FIGURA 5.32
Efectos de la variación de v_{GS} y v_{DS}



(a) Esquema de un NMOS

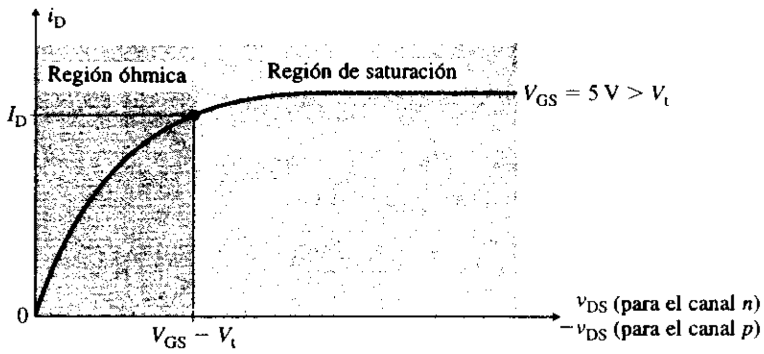
(b) Modelo de diodo

(c) Corriente de drenaje para un valor pequeño de V_{DS}

(d) Canal estrechado

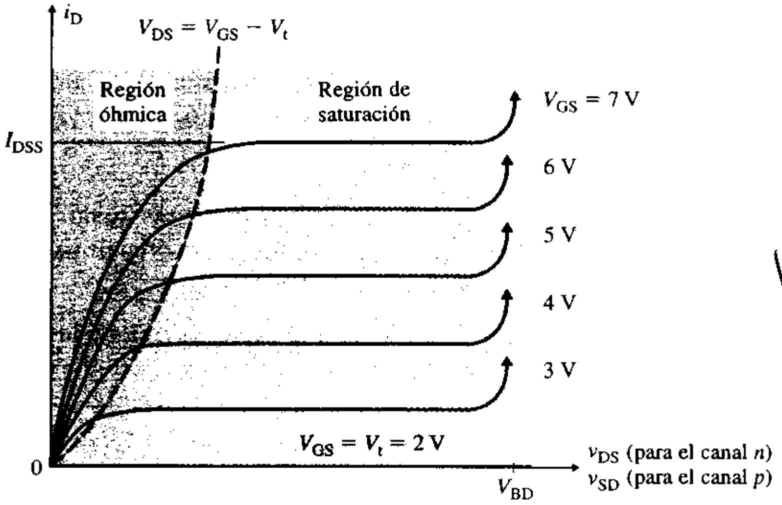
www.elsolucionario.net

FIGURA 5.33 Característica i_D-v_{DS} para $v_{GS}(>V_t)$ constante

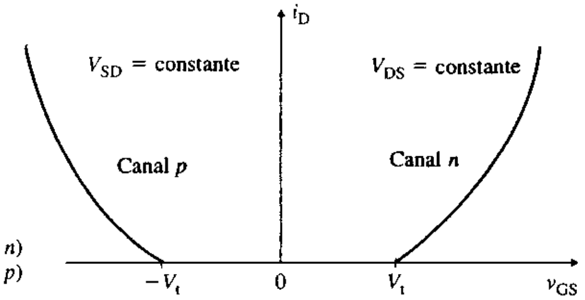


El incremento de v_{DS} no cambia la profundidad del canal del lado de la fuente. Sin embargo, esto incrementa v_{DG} o disminuye v_{GD}, con lo que el ancho del canal disminuye del lado del drenaje. Por consiguiente, el canal se estrecha del lado del drenaje tomando una forma cónica, como se ilustra en la figura 5.32(d). Cuando v_{DS} se vuelve suficientemente grande y el voltaje compuerta a drenaje es menor que V_t [esto es, cuando $v_{GD} = (v_{GS} - v_{DS}) \leq V_t$], ocurre un estrechamiento del lado del drenaje del canal. Cualquier incremento adicional de v_{DS} no provoca un incremento grande de i_D, y el transistor opera en la región de saturación. La característica i_D-v_{DS} completa para v_{GS} constante se muestra en la figura 5.33. En la práctica, la corriente de drenaje i_D sufre un incremento muy ligero conforme aumenta v_{DS}, y la pendiente de la característica i_D-v_{DS} tiene un valor finito. Las características de drenaje de un NMOS aparecen en la figura 5.34(a), y las características de transferencia en la figura 5.34(b) para un NMOS y un PMOS.

FIGURA 5.34 Características de drenaje y de transferencia de MOSFET incrementales



(a) Características de salida



(b) Características de transferencia

Incrementar v_{DS} más allá del voltaje de ruptura, denotado por V_{BD}, provoca una ruptura en avalancha en el canal, y la corriente de drenaje aumenta rápidamente. Debe evitarse este modo de operación porque la disipación excesiva de potencia puede destruir el MOSFET. Como el voltaje inverso es muy grande en la terminal de drenaje, la ruptura ocurre en dicha terminal. Por lo general, el voltaje de ruptura especificado por el fabricante oscila entre 20 y 100 V. Asimismo, un valor grande de v_{GS} provocará una ruptura dieléctrica en la capa de óxido del dispositivo.

Como en un NMOS, la compuerta se encuentra aislada del canal efectivo, la corriente de compuerta no puede fluir y, por consiguiente, la resistencia entre las terminales compuerta y fuente es, en teoría, infinita. En la práctica, la resistencia es finita, aunque muy grande, del orden de 10^8 MΩ.

www.elsolucionario.net

La característica de salida de un NMOS se divide en tres regiones: óhmica, de saturación y de corte.

Región óhmica: Para $v_{DS} \leq (v_{GS} - V_t)$, la característica de transferencia está descrita por

$$i_D = K_p[2(v_{GS} - V_t)v_{DS} - v_{DS}^2] \tag{5.57}$$

con la constante K_p dada por

$$K_p = \frac{\mu_n \epsilon_o \epsilon_{óx}}{2t_{óx}}\left(\frac{W}{L}\right) = \mu_n C_{óx}\left(\frac{W}{L}\right) \tag{5.58}$$

donde L = longitud del canal (por lo general, de 10 μm) en m
W = ancho del canal (por lo general, de 100 μm) en m
μ_n = movilidad superficial de los electrones = 600 $cm^2/V \cdot s$
$t_{óx}$ = espesor del óxido
$C_{óx}$ = capacitancia del MOSFET por unidad de área

La capacitancia del MOSFET por unidad de área es

$$C_{óx} = \frac{\epsilon_o \epsilon_{óx}}{2t_{óx}}$$

donde ϵ_o = permitividad del vacío = 8.85×10^{-14} F/cm
$\epsilon_{óx}$ = constante dieléctrica del SiO_2 = 4

Para $2t_{óx} = 0.05\ \mu$m, $C_{óx}$ es $3.54 \times 10^{-8}\ F/cm^2$.

El valor de $\mu_n C_{óx}$ es constante, y depende del proceso de fabricación utilizado para el NMOS; por regla general, es de 20 $\mu A/V^2$ en el caso de un proceso de fabricación estándar con un espesor del óxido de 0.1 μm. El valor típico de K_p es 200 $\mu A/V^2$.

Región de saturación: Para $v_{DS} \geq (v_{GS} - V_t)$, la característica de transferencia se obtiene remplazando v_{DS} en la ecuación (5.57) por $(v_{GS} - V_t)$. Esto es,

$$i_D = K_p(v_{GS} - V_t)^2 \tag{5.59}$$

Región de corte: En esta región, el voltaje compuerta-fuente es menor que el voltaje de umbral: $v_{GS} < V_t$. El MOSFET está apagado, y la corriente de drenaje es cero: $i_D = 0$.

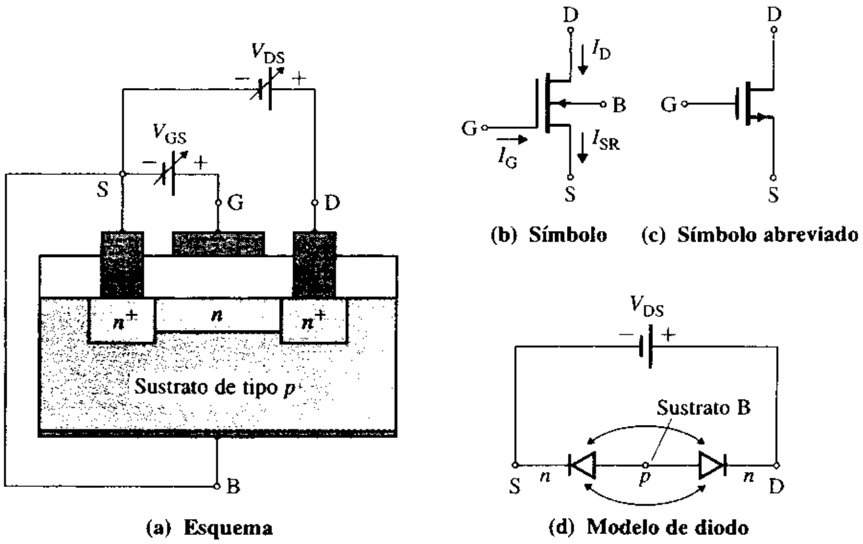
MOSFET decrementales

La construcción de un MOSFET decremental de canal *n* es muy similar a la de un NMOS. El canal real se forma agregando átomos de impurezas de tipo *n* al sustrato de tipo *p*, como se muestra en la figura 5.35(a). El símbolo de un MOSFET decremental de canal *n* aparece en la figura 5.35(b); a menudo, este símbolo se abrevia como el de la figura 5.35(c). Normalmente, el MOSFET decremental de canal *n* se opera con un voltaje positivo entre las terminales drenaje y fuente. Sin embargo, el voltaje entre las terminales compuerta y fuente puede ser positivo, cero o negativo, mientras que el de un NMOS v_{GS} es positivo.

Características de transferencia y de salida El MOSFET decremental puede considerarse como formado por dos diodos: uno entre la fuente y el sustrato, y otro entre el sustrato y el drenaje, como se muestra en la figura 5.35(d). Sin embargo, en operación real, los diodos no se comportan independientemente: lo hacen como si estuvieran conectados en serie y uno contra otro. Si $v_{DS} > 0$, el diodo del lado derecho se polariza inversamente y no fluye corriente a través del sustrato. Supóngase que el voltaje compuerta a fuente es cero: $v_{GS} = 0$ V. Si v_{DS} se incrementa desde cero hasta algún valor pequeño (≈ 1 V), la corriente de drenaje cumple con la ley de Ohm ($i_D = v_{DS}/R_{DS}$), y es directamente proporcional a v_{DS}. Cualquier aumento del valor de v_{DS} más allá de $|V_p|$, conocido como *voltaje de estrechamiento*, no incrementa la corriente de drenaje de manera significativa. La región que está después del estrechamiento se conoce como *región de saturación*. El valor de la corriente de drenaje que ocurre cuando $V_{DS} = |V_p|$ (con $v_{GS} = 0$) se denomina corriente de saturación dre-

www.elsolucionario.net

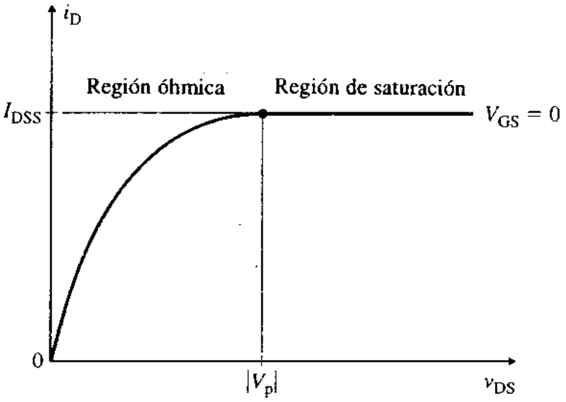
FIGURA 5.35 Esquema y símbolos de un MOSFET decremental de canal *n*



naje a fuente I_{DSS}. La característica I_D-v_{DS} completa para $v_{GS} = 0$ se ilustra en la figura 5.36. En la práctica, la corriente de drenaje i_D experimenta un ligero incremento a medida que v_{DS} aumenta más allá de $|V_p|$, y la pendiente de la característica i_D-v_{DS} tiene un valor finito. La saturación ocurre en el valor de v_{DS} que hace que el voltaje compuerta a canal en la terminal del drenaje sea igual a V_p. Esto es,

$$v_{GD} = v_{GS} - v_{DS} = V_p \qquad \text{o} \qquad v_{DS} = v_{GS} - V_p \tag{5.60}$$

FIGURA 5.36 Característica i_D-v_{DS} para $v_{GS}(>V_p)$ constante



Si v_{GS} es negativo, algunos de los electrones del área del canal *n* serán repelidos de éste, formándose una región de agotamiento debajo de la capa de óxido, como se muestra en la figura 5.37(a). Esta región de agotamiento dará por resultado un canal más angosto. Para $v_{GS} > 0$, la capa de sustrato cercana al canal de tipo *n* se vuelve de tipo *p* menor, y su conductividad aumenta, como se ve en la figura 5.37(b). Un valor positivo de v_{GS} incrementa el ancho efectivo del canal casi de la misma manera que en un NMOS. Cuando el canal efectivo se incrementa, se dice que el transistor está operando en el modo incremental. Las características i_D-v_{DS} para varios valores de v_{GS} se ilustran en la figura 5.38(a). Las características de transferencia aparecen en la figura 5.38(b) para un MOSFET de canal *n* y uno de canal *p*. Las características de salida se dividen en tres regiones: óhmica, de saturación y de corte.

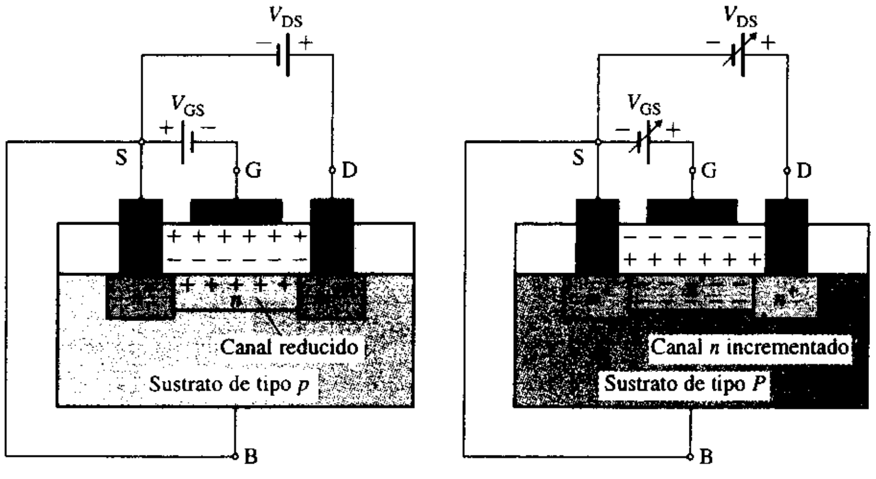
Región óhmica:

En esta región, el voltaje drenaje-fuente es bajo, y el canal no está estrechado. La corriente de drenaje i_D se puede expresar como

$$i_D = K_p[2(v_{GS} - V_p)v_{DS} - v_{DS}^2] \text{ para } 0 < v_{DS} \leq (v_{GS} - V_p) \tag{5.61}$$

www.elsolucionario.net

FIGURA 5.37
Decremento e incremento del canal



(a) Para $V_{GS} < 0$ **(b) Para $V_{GS} > 0$**

la que, para un valor pequeño de v_{DS} ($<<|V_p|$), se reduce a

$$i_D = K_p[2(v_{GS} - V_p)v_{DS}] \tag{5.62}$$

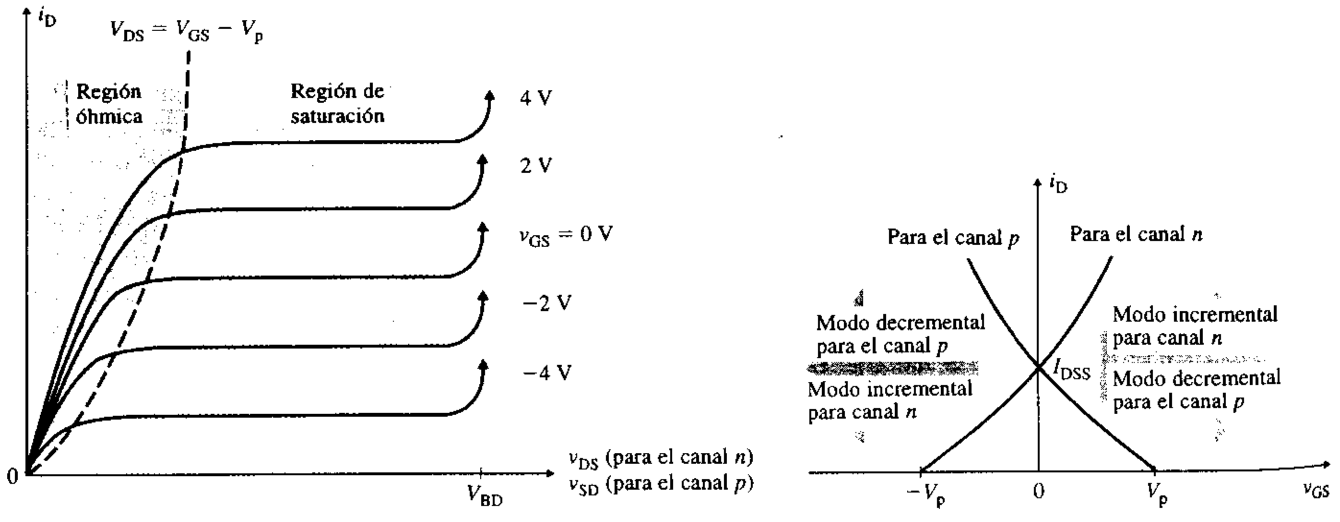
donde $K_p = I_{DSS}/V_p^2$.

Región de saturación: En esta región, $v_{DS} \geq (v_{GS} - V_p)$. El voltaje drenaje-fuente v_{DS} es mayor que el voltaje de estrechamiento, y la corriente de drenaje i_D es casi independiente de v_{DS}. Para operar en esta región, $v_{DS} \geq (v_{GS} - V_p)$. Sustituyendo la condición limitante $v_{DS} = (v_{GS} - V_p)$ en la ecuación (5.61), se obtiene la corriente de drenaje i_D como

$$\begin{aligned} i_D &= K_p[2(v_{GS} - V_p)(v_{GS} - V_p) - (v_{GS} - V_p)^2] \\ &= K_p(v_{GS} - V_p)^2 \end{aligned} \tag{5.63}$$

La ecuación anterior representa la característica de transferencia, la cual se muestra en la figura 5.38(b) para los canales n y p. Para un valor dado de i_D, la ecuación (5.63) da dos valores de v_{GS}, y sólo uno de ellos es la solución aceptable, de modo que $v_{GS} > V_p$ para el canal n y $v_{GS} < V_p$ para el canal p. El lugar geométrico del estrechamiento, que describe la

FIGURA 5.38 Características de drenaje y de transferencia de MOSFET decrementales



(a) Características de drenaje **(b) Características de transferencia**

www.elsolucionario.net

frontera entre las regiones óhmica y de saturación, se obtiene sustituyendo $v_{GS} = v_{DS} + V_p$ en la ecuación (5.63):

$$i_D = K_p(v_{DS} + V_p - V_p)^2 = K_p v_{DS}^2 \tag{5.64}$$

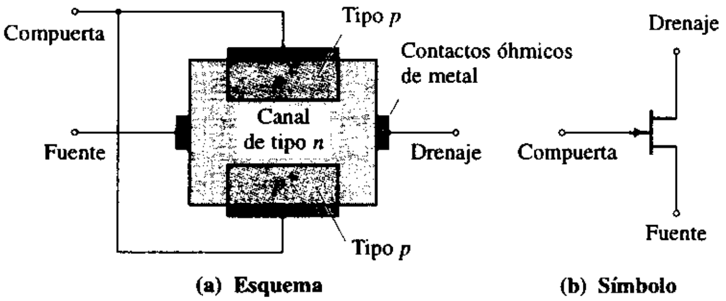
la cual define el lugar geométrico del estrechamiento y forma una parábola.

Región de corte: En esta región, el voltaje compuerta-fuente es menor que el voltaje de estrechamiento. Esto es, $v_{GS} < V_p$ para el canal n y $v_{GS} > V_p$ para el canal p, y el MOSFET está apagado. La corriente de drenaje es cero: $i_D = 0$.

Transistores de efecto de campo de unión

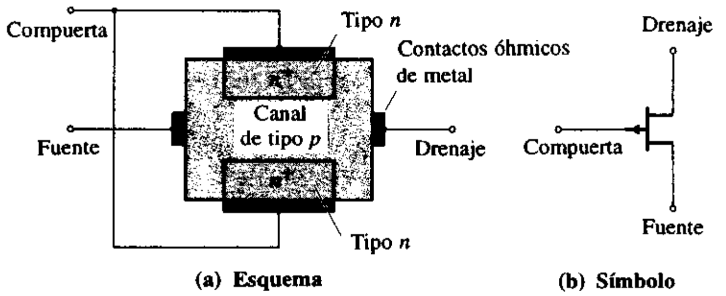
Existen dos tipos de FET de unión: de canal n y de canal p. En la figura 5.39(a) aparece el esquema de un JFET de canal n. El canal de tipo n se encuentra inserto entre dos regiones de compuerta de tipo p. El canal se forma a partir de material ligeramente impurificado (de baja conductividad) —por lo general, silicio— con contactos óhmicos de metal en los extremos del canal. Las regiones de compuerta se hacen con material tipo p^+ impurificado en exceso (de alta conductividad), y se unen eléctricamente por medio de contactos óhmicos de metal. El símbolo de un JFET de canal n se representa en la figura 5.39(b), donde la flecha apunta de la región de tipo p a la región de tipo n.

FIGURA 5.39 Esquema y símbolo de un JFET de canal n



En los JFET de canal p el canal de tipo p se forma entre dos regiones de compuerta de tipo n, como se muestra en la figura 5.40(a). El símbolo de una JFET de canal p aparece en la figura 5.40(b). Obsérvese que la dirección de la flecha en un JFET de canal p es opuesta a la dirección de la flecha en un JFET de canal n.

FIGURA 5.40 Esquema y símbolo de un JFET de canal p



En operación normal, el drenaje de un JFET de canal n se mantiene con un potencial positivo, y la compuerta, con uno negativo respecto a la fuente, como se muestra en la figura 5.41(a). Las dos uniones pn que se forman entre la compuerta y el canal se polarizan inversamente. La corriente de compuerta i_G es muy pequeña (del orden de unos cuantos nA). Obsérvese que i_G es negativa para los JFET de canal n, y positiva para los de canal p.

En un JFET de canal p, el drenaje se mantiene con un potencial negativo, y la compuerta, con uno positivo respecto a la fuente, como se muestra en la figura 5.41(b). Las dos uniones pn siguen inversamente polarizadas, y la corriente de compuerta i_G es insignificante. La corriente de drenaje de un JFET de canal p es producida por los portadadores mayoritarios (huecos), y fluye de la fuente al drenaje. La corriente de drenaje de un JFET de

www.elsolucionario.net

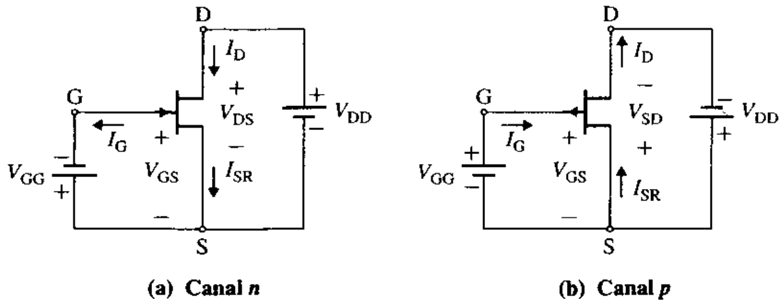
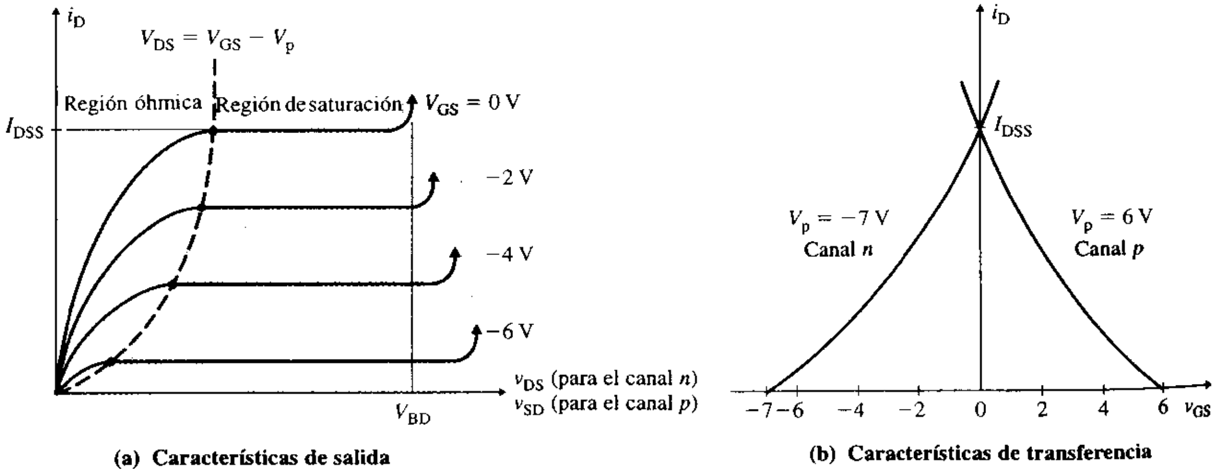


FIGURA 5.41 Polarización de los JFET

canal *n* es producida por los portadores mayoritarios (electrones), y fluye del drenaje a la fuente.

Características de transferencia y de salida Supóngase que el voltaje compuerta a fuente de un JFET de canal *n* es cero: $v_{GS} = 0$ V. Si v_{DS} aumenta desde cero hasta un valor pequeño (≈ 1 V), la corriente de drenaje cumple con la ley de Ohm ($i_D = v_{DS}/R_{DS}$), y será directamente proporcional a v_{DS}. Cualquier incremento de v_{DS} más allá de $|V_p|$, el *voltaje de estrechamiento*, hará que el JFET opere en la región de saturación y, por tanto, la corriente de drenaje no aumentará significativamente. El valor de la corriente de drenaje cuando $v_{DS} = |V_p|$ (con $v_{GS} = 0$) se denomina corriente de saturación drenaje a fuente I_{DSS}. Las características i_D-v_{DS} para varios valores de v_{GS} se muestran en la figura 5.42(a). Las características de salida se dividen en tres regiones: óhmica, de saturación y de corte. El incremento de v_{DS} más allá del voltaje de ruptura del JFET, provoca una ruptura en avalancha, y la corriente de drenaje aumenta con rapidez. El voltaje de ruptura a un voltaje de compuerta igual a cero se denota por V_{BD}. Debe evitarse este modo de operación porque la disipación excesiva de potencia puede destruir el JFET. Como el voltaje inverso es más alto en la terminal del drenaje, la ruptura ocurre en dicha terminal. El voltaje de ruptura, especificado por el fabricante, por lo general es del orden de 20 a 100 V.

FIGURA 5.42 Características de un JFET de canal *n*



Región óhmica: En esta región, el voltaje drenaje-fuente v_{DS} es bajo y el canal no está estrechado. La corriente de drenaje i_D puede expresarse como

$$i_D = K_p[2(v_{GS} - V_p)v_{DS} - v_{DS}^2] \text{ para } 0 < v_{DS} \le (v_{GS} - V_p) \tag{5.65}$$

la que, para un valor pequeño de v_{DS} ($<<|V_p|$), se reduce a

$$i_D = K_p[2(v_{GS} - V_p)v_{DS}] \tag{5.66}$$

donde $K_p = I_{DSS}/V_p^2$.

www.elsolucionario.net

Región de saturación: En esta región, $v_{DS} \geq (v_{GS} - V_p)$. El voltaje drenaje-fuente v_{DS} es mayor que el voltaje de estrechamiento, y la corriente de drenaje i_D es casi independiente de v_{DS}. Para operar en esta región, $v_{DS} \geq (v_{GS} - V_p)$. Sustituyendo la condición limitante $v_{DS} = v_{GS} - V_p$ en la ecuación (5.65), se obtiene la corriente de drenaje i_D como

$$\begin{aligned} i_D &= K_p[2(v_{GS} - V_p)(v_{GS} - V_p) - (v_{GS} - V_p)^2] \\ &= K_p(v_{GS} - V_p)^2 \quad \text{con } v_{DS} \geq (v_{GS} - V_p) \quad \text{y} \quad V_p \leq v_{GS} \leq 0 \text{ para el canal } n \end{aligned} \tag{5.67}$$

La ecuación 5.67 representa la característica de transferencia, la cual se muestra en la figura 5.42(b) para los canales n y p. Para un valor dado de i_D, la ecuación (5.67) da dos valores de v_{GS}, y sólo uno de ellos constituye una solución aceptable, de modo que $V_p \leq v_{GS} \leq 0$. El lugar geométrico del estrechamiento, que describe la frontera entre las regiones óhmica y de saturación, se obtiene sustituyendo $v_{GS} = v_{DS} + V_p$ en la ecuación (5.67):

$$i_D = K_p(v_{DS} + V_p - V_p)^2 = K_p v_{DS}^2 \tag{5.68}$$

la cual define el lugar geométrico del estrechamiento y forma una parábola.

Región de corte: En esta región, el voltaje compuerta-fuente es menor que el voltaje de estrechamiento. Esto es, $v_{GS} < V_p$ para el canal n, y $v_{GS} > V_p$ para el canal p, con lo que el JFET está apagado. La corriente de drenaje es cero: $i_D = 0$.

Modelos FET

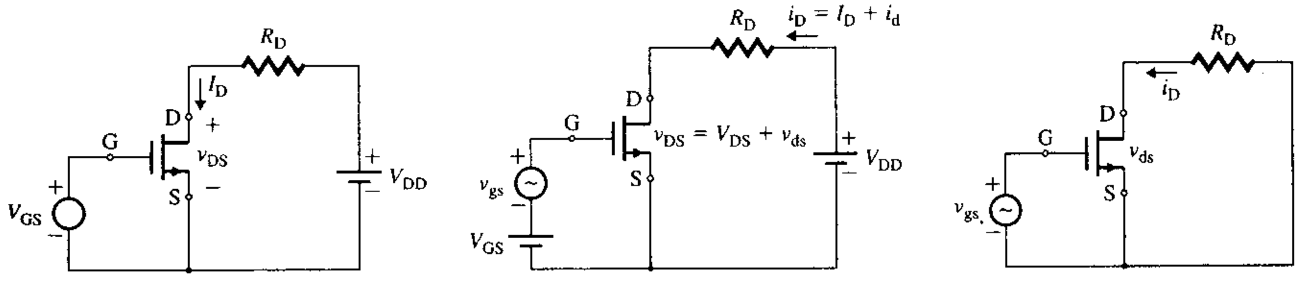
Como los JFET y los MOSFET son dispositivos controlados por voltaje y exhiben características de salida similares, se puede aplicar el mismo modelo a ambos con una precisión razonable. En la figura 5.43(a) se muestra un circuito NMOS con el transistor polarizado para operar en la región de saturación. Si se aplica la LKV alrededor del lazo drenaje-fuente, se obtiene

$$\begin{aligned} V_{DD} &= v_{DS} + R_D i_D \\ i_D &= \frac{V_{DD}}{R_D} - \frac{v_{DS}}{R_D} \end{aligned} \tag{5.69}$$

la cual describe la recta de carga. Supóngase que la corriente de drenaje, el voltaje drenaje-fuente y el voltaje compuerta-fuente tienen valores de polarización iniciales de I_D, V_{DS} y V_{GS}, respectivamente. En un amplificador FET, la señal de entrada de ca normalmente se superpone al voltaje de compuerta. Si la señal pequeña de ca v_{gs} se conecta en serie con V_{GS}, se producirá una pequeña variación del voltaje drenaje-fuente v_{DS} y de la corriente de drenaje i_D. Esto es, si el voltaje compuerta-fuente cambia en una pequeña cantidad, tal que $v_{GS} = V_{GS} + v_{gs}$, entonces ocurrirán cambios en la corriente de drenaje y en el voltaje drenaje-fuente, de modo que $v_{DS} = V_{DS} + v_{ds}$ e $i_D = I_D + i_d$. Esta situación se muestra en la figura 5.43(b). Si los valores de i_d, v_{gs} y v_{ds} son pequeños, la figura 5.43(b) puede ser representada por el circuito de señal pequeña mostrado en la figura 5.43(c). Por consiguiente, se requieren dos tipos de modelos de FET: un modelo de cd y uno de señal pequeña.

Modelos de cd Los modelos de señal grande (cd) de los FET son no lineales. Las características de drenaje de I_D en función de V_{DS} para diferentes valores de V_{GS}, describen el

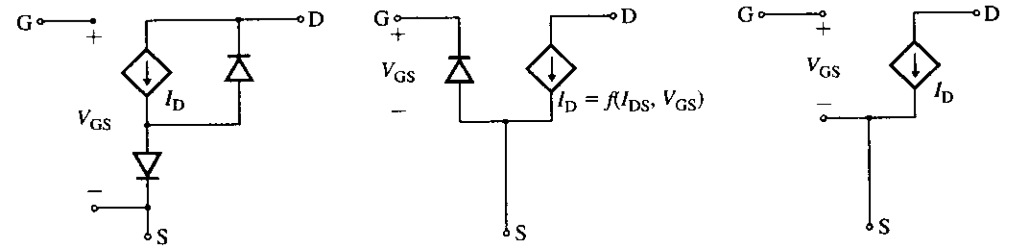
FIGURA 5.43 NMOS con un voltaje de entrada de señal pequeña v_{gs}



(a) Señal de cd (b) Señal pequeña v_{gs} superpuesta (c) Sólo voltaje de señal pequeña

www.elsolucionario.net

FIGURA 5.44
Modelos de FET de señal grande

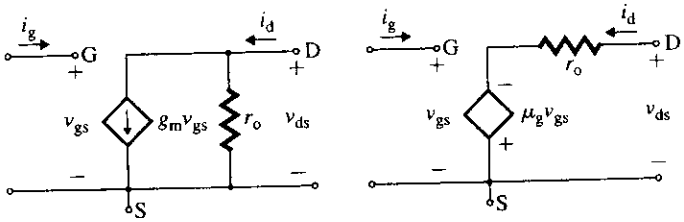


(a) Modelo de MOSFET de canal *n* **(b) Modelo de JFET de canal *n*** **(c) Modelo de FET de canal *n***

modelo de señal grande de un FET. En un MOSFET, el canal de compuerta tiene una capa de óxido, y se forman dos uniones de diodo: una entre el drenaje y el sustrato, y otra entre la fuente y el sustrato, como se muestra en la figura 5.44(a), donde I_D es una función de V_{DS} y V_{GS}. El JFET de canal n puede representarse con el circuito de la figura 5.44(b). El diodo tiene la característica de una unión compuerta-canal en polarización inversa. En un FET de canal p, se invierten las direcciones de los diodos e I_D de la figura 5.44(b). Si se supone que la resistencia del diodo inversamente polarizado es infinita y que la del diodo en polarización directa es insignificante, el JFET de canal n y el MOSFET pueden representarse con el modelo simple de cd de la figura 5.44(c).

Modelos de ca de señal pequeña El comportamiento de señal pequeña del FET mostrado en la figura 5.44(c) puede representarse con un circuito equivalente de ca de señal pequeña compuesto por una fuente de corriente controlada por voltaje $g_m v_{gs}$, en paralelo con una resistencia de salida r_o que representa la pendiente finita de la característica i_D-v_{DS}. Este circuito se muestra en la figura 5.45(a). Como la corriente de compuerta i_g de los FET es muy pequeña tiende a cero, las terminales compuerta-fuente son circuitos abiertos.

FIGURA 5.45
Modelo de FET de señal pequeña



(a) Equivalente de Norton **(b) Equivalente de Thévenin**

Al aplicar las relaciones entre los teoremas de Norton y de Thévenin, la fuente de corriente de la figura 5.45(a) puede representarse con una fuente de voltaje, como se muestra en la figura 5.45(b), donde v_{ds} se determina mediante

$$v_{ds} = i_d r_o - r_o g_m v_{gs} = i_d r_o - \mu_g v_{gs} \tag{5.70}$$

donde μ_g es la *ganancia en voltaje a circuito abierto* del FET, y está dada por

$$\mu_g = r_o g_m \tag{5.71}$$

Los circuitos de las figuras 5.45(a) y 5.45(b) se conocen como circuitos de Norton y Thévenin, respectivamente, y son equivalentes. r_o es la resistencia de salida de señal pequeña, y g_m es la ganancia, una transconductancia, del FET. Sus valores dependen del punto de operación, y están dados en un punto de operación específico (V_D, I_D).

Resistencia de salida de señal pequeña r_o:

Esta resistencia es el inverso de la pendiente de la característica i_D-v_{DS} en la región de estrechamiento o de saturación. El valor de r_o puede determinarse aproximadamente con

$$\frac{1}{r_o} \approx \frac{I_D}{|V_M|} = \lambda I_D \quad \text{para todo FET} \tag{5.72}$$

www.elsolucionario.net

donde V_M es el *voltaje de modulación del canal*, y $\lambda(=1/|V_M|)$ es la *longitud de modulación del canal*. El parámetro V_M es positivo para un dispositivo de canal p, y negativo para un dispositivo de canal n. Su magnitud típica es de 100 V. V_M es análogo al voltaje de Early V_A de los transistores bipolares.

Transconductancia g_m: La transconductancia es la pendiente de la característica de transferencia (i_D contra v_{GS}), y se define como el cambio de la corriente de drenaje correspondiente a un cambio del voltaje compuerta-fuente. Se expresa como

$$g_m = \left.\frac{\delta i_D}{\delta v_{GS}}\right|_{v_{DS}=\text{constante}}$$

Si se supone $i_D \approx I_D$, $v_{GS} \approx V_{GS}$ y $v_{DS} \approx V_{DS}$, la transconductancia de señal pequeña de un NMOS se puede obtener a partir de la ecuación (5.59):

$$g_m = \frac{\delta i_D}{\delta v_{GS}} = 2K_p(V_{GS} - V_t) \quad \text{para MOSFET incrementales} \tag{5.73}$$

$$= g_{mo}\left(1 - \frac{V_{GS}}{V_t}\right) \quad \text{para MOSFET incrementales} \tag{5.74}$$

donde
$$g_{mo} = -2K_pV_t \tag{5.75}$$

La transconductancia de señal pequeña de un JFET y de un MOSFET decrementales se obtiene de las ecuaciones (5.63) y (5.67):

$$g_m = \frac{\delta i_D}{\delta v_{GS}} = 2K_p(V_{GS} - V_p) \quad \text{para JFET y MOSFET decrementales} \tag{5.76}$$

$$= g_{mo}\left(1 - \frac{V_{GS}}{V_p}\right) \quad \text{para JFET y MOSFET decrementales} \tag{5.77}$$

donde
$$g_{mo} = -2K_pV_p = -\frac{2I_{DSS}}{V_p} \tag{5.78}$$

g_{mo} es la transconductancia correspondiente a $v_{GS} = 0$ V, y varía linealmente con v_{GS}, como se muestra en la figura 5.46. Para $v_{GS} = 0$, el dispositivo está en cortocircuito; por consiguiente, éste nunca opera con un valor igual a g_{mo}. El voltaje de estrechamiento V_p puede determinarse experimentalmente graficando g_m contra v_{GS}, y luego extrapolando al eje v_{GS}. Éste es un método muy útil para determinar V_p para un JFET (y V_t para un MOSFET).

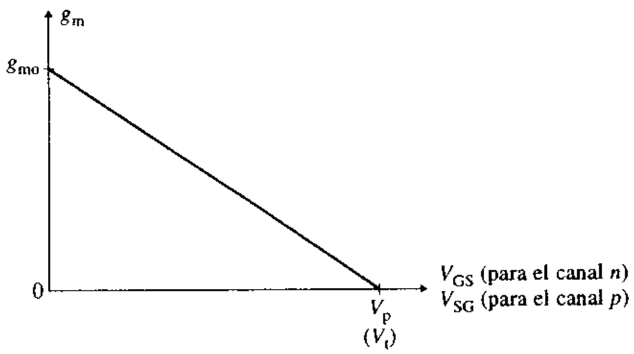


FIGURA 5.46
Variación de g_m con respecto a v_{GS}, para JFET y MOSFET

Modelos FET en PSpice/SPICE Los símbolos de un MOSFET y un JFET son M y J, respectivamente. Los enunciados tienen las siguientes formas generales:

```
M<nombre> ND NG NS NB MMOD    para los MOSFET
J<nombre> ND NG NS JMOD       para los JFET
```

www.elsolucionario.net

donde ND, NG, NS y NB son los nodos de drenaje, compuerta, fuente y masa (o sustrato), respectivamente. MMOD y JMOD son los nombres de los modelos. Los enunciados de modelo tienen las siguientes formas generales:

`.MODEL MMOD NMOS (P1=A1 P2=A2 P3=A3 ......PN=AN)`	para los MOSFET de canal n
`.MODEL MMOD PMOS (P1=A1 P2=A2 P3=A3 ......PN=AN)`	para los MOSFET de canal p
`.MODEL JMOD NJF (P1=A1 P2=A2 P3=A3 ......PN=AN)`	para los JFET de canal n
`.MODEL JMOD PJF (P1=A1 P2=A2 P3=A3 ......PN=AN)`	para los JFET de canal p

donde NMOS y PMOS son los símbolos tipo para los MOSFET de canal n y canal p, respectivamente; NJF Y PJF son los símbolos tipo de los JFET de canal n y canal p, respectivamente, y P1, P2, ..., PN y A1, A2, ..., AN son los parámetros y sus valores, respectivamente.

Como ejemplo, considérese el JFET de canal n de tipo J2N3819, cuyos parámetros son I_{DSS} = 12.65 mA, a V_{DS} = 15 V y V_{GS} = 0 V, y $V_p = -2$ a -6 V, a V_{DS} = 15 V. Como I_{DSS} puede tomar aleatoriamente cualquier valor entre 8 y 20 mA, se utiliza el valor geométrico medio. Por tanto,

$$I_{DSS} = \sqrt{8 \times 20} = 12.65 \text{ mA} \qquad \text{y} \qquad V_p = \sqrt{2 \times 6} = -3.5 \text{ V}$$

PSpice/SPICE especifica V_p como VTO y K_p como BETA, la cual se define como

$$\text{BETA} = \frac{I_{DSS}}{V_p^2} \tag{5.79}$$

$$= 12.65 \text{ mA}/(-3.5)^2 = 1.033 \text{ mA/V}^2$$

La corriente inversa de compuerta está dada por I_{GSS} = IS = -1 nA. La admitancia de salida está dada por $|Y_{os}|$ = 75 μohm a v_{DS} = 15 V y v_{GS} = 0. Como $|Y_{os}|$ está dada a v_{GS} = 0, la longitud de modulación de canal λ (LAMBDA) puede determinarse de una manera aproximada por medio de

$$\text{LAMBDA} = \frac{|Y_{os}|}{I_{DSS}} \approx \frac{75 \text{ ohm}}{12.65 \text{ mA}} = 5.929\text{E}{-3} \text{ V}^{-1}$$

Cuando tenemos los valores de I_{DSS}, I_{GSS}, λ y V_p, el JFET J2N3819 puede especificarse en PSpice/SPICE por medio de los siguientes enunciados:

```
J1  ND  NG  NS   J2N3819
.MODEL  J2N3819  NJF  (IS=1NA  BETA=1.033M  VTO=-3.5  LAMBDA=5.929E-3)
```

Considérese el NMOS tipo 2N4351, cuyos parámetros son V_t = 1 a 5 V, I_{DSS} = 10 mA a v_{DS} = 10 V y v_{GS} = 0 V, i_D = 32 mA a v_{DS} = 10 V y v_{GS} = 10 V, y g_m = 1 mA/V a i_D = 2 mA y a v_{DS} = 10 V. Si se utiliza el valor geométrico medio, se obtiene $V_t = \sqrt{1 \times 5}$ = 2.24 V, el cual se especifica en PSpice/SPICE como VTO = 2.24V. La constante K_p se determina con las ecuaciones (5.59) y (5.73):

$$i_D = K_p(v_{GS} - V_t)^2$$
$$g_m = 2K_p(v_{GS} - V_t)$$

Estas ecuaciones pueden escribirse en forma de razón como

$$\frac{g_m^2}{i_D} = \frac{4K_p^2(v_{GS} - V_t)^2}{K_p(v_{GS} - V_t)^2} = \frac{4K_p}{1}$$

la que, con g_m = 1 mA/V e i_D = 2 mA, da K_p = 125 μA/V^2. La razón W/L se obtiene con la ecuación (5.58):

$$\frac{W}{L} = \frac{K_p}{\mu_a C_{\acute{o}x}} = \frac{125 \times 10^{-6}}{600 \times 3.54 \times 10^{-8}} = 5.9$$

www.elsolucionario.net

Supóngase que $L = 10\ \mu$m; entonces, $W = 59\ \mu$m. Asimismo, supóngase que $|V_M| = 1/\lambda = 200$ V y $\lambda = 5\ \text{mV}^{-1}$. Entonces el NMOS 2N4351 puede especificarse en PSpice/SPICE por medio de los siguientes enunciados:

```
M1  ND  NG  NS  NB  M2N4351
.MODEL  M2N4351  NMOS  (KP=125U  VTO=2.24  L=10U  W=59U  LAMBDA=5M)
```

Polarización de los FET

Es necesario polarizar el FET en un punto de operación estable, de modo que éste no cambie significativamente respecto de los cambios de los parámetros del transistor. Una vez que se fija el voltaje compuerta a fuente v_{GS} en un valor dado, se procede a fijar la corriente de drenaje i_D del FET. El voltaje drenaje a fuente v_{DS} depende de i_D. En la tabla 5.2 se muestran los parámetros y las características de transferencia de varios tipos de FET.

TABLA 5.2 Condiciones para la polarización de los FET

	Canal n			Canal p		
	MOSFET incremental	MOSFET decremental	JFET	MOSFET incremental	MOSFET decremental	JFET
K_p	$\frac{\mu_n C_{óx} W}{L}$	$\frac{\mu_n C_{óx} W}{L}$	$\frac{I_{DSS}}{V_p^2}$	$\frac{\mu_n C_{óx} W}{L}$	$\frac{\mu_n C_{óx} W}{L}$	$\frac{I_{DSS}}{V_p^2}$
V_t o V_p	+	−	−	−	+	+
v_{GS}	$>V_t$	$>V_p$	$>V_p$	$<V_t$	$<V_p$	$<V_p$
v_{DS}	+	+	+	−	−	−
i_D	+	+	+	+	+	+
V_{DD}	+	+	+	−	−	−
$\lambda = 1/V_M$	+	+	+	−	−	−

En la región óhmica (o triodo), $i_D = K_p[2(v_{GS} - V_t)v_{DS} - v_{DS}^2]$, donde $v_{DS} < (v_{GS} - V_t)$ para el canal n y $v_{DS} > (v_{GS} - V_t)$ para el canal p.
En la región de saturación, $i_D = K_p[2(v_{GS} - V_t)^2$, donde $v_{DS} \geq (v_{GS} - V_t)$ para el canal n y $v_{DS} \leq (v_{GS} - V_t)$ para el canal p. Nota: $V_p \approx V_t$.

En la figura 5.47(a) se muestra un circuito. El potencial en la terminal de la fuente varía en proporción con la corriente de drenaje i_D, y el potencial de compuerta V_G se establece en un valor fijo por medio de R_1 y R_2. Como la corriente de compuerta es muy pequeña y tiende a cero ($i_G \approx 0$), el voltaje compuerta a fuente está dado por

$$v_{GS} = v_G - R_G i_G - R_{sr} i_D = v_G - R_{sr} i_D \tag{5.80}$$

donde R_{sr} es la resistencia en la terminal de la fuente del JFET. La intersección de la recta de carga de polarización descrita por la ecuación (5.80) con la característica de transferencia, da el punto de operación, como se muestra en la figura 5.47(b). Este circuito puede polarizar tanto a los MOSFET como a los JFET. Con el diseño apropiado, la recta de carga de polarización puede hacerse casi horizontal, con lo que la variación en la corriente de drenaje ocasionada por cambios en las características del transistor puede hacerse pequeña. La ecuación (5.80) puede aplicarse con sólo una fuente de cd V_{DD}. Esta disposición se muestra en la figura 5.47(c), para la cual

$$v_G = \frac{V_{DD} R_2}{R_1 + R_2} = \frac{V_{DD}}{1 + R_1/R_2} \tag{5.81}$$

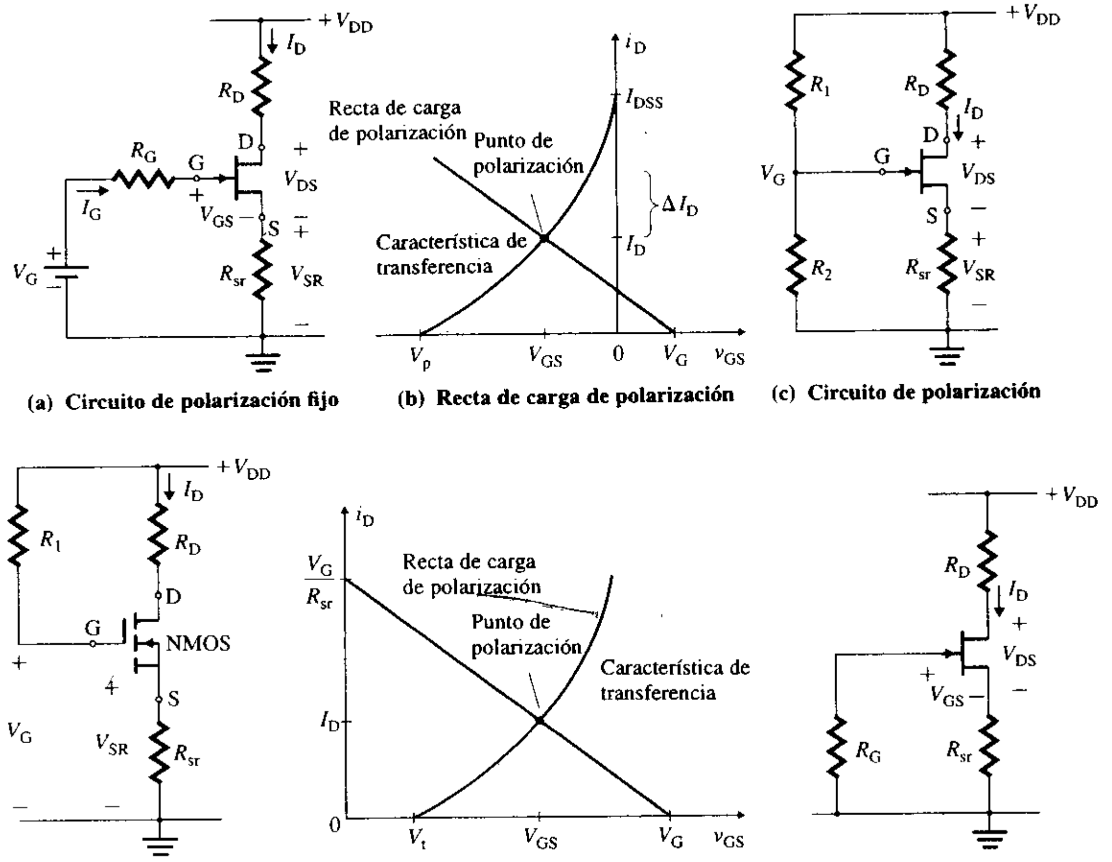
$$R_G = \frac{R_1 R_2}{R_1 + R_2} \tag{5.82}$$

Para un NMOS, tanto i_D como v_{GS} son positivos. v_{GS} de la ecuación (5.80) puede hacerse positivo si

$$v_G > i_D R_{sr}$$

www.elsolucionario.net

FIGURA 5.47 Circuitos de polarización para FET



(a) Circuito de polarización fijo **(b) Recta de carga de polarización** **(c) Circuito de polarización**

(d) Circuito de polarización para MOSFET de canal *n* **(e) Recta de carga de polarización para MOSFET de canal *n*** **(f) Circuito de polarización para JFET de canal *n***

la cual da

$$\frac{V_{DD}}{1 + R_1/R_2} > i_D R_{sr} \tag{5.83}$$

Esta desigualdad se satisface haciendo R_2 muy grande: $R_2 \to \infty$. Por tanto, R_2 puede omitirse en los NMOS, y la disposición de polarización de la figura 5.47(c) puede modificarse como se indica en la figura 5.47(d). La recta de carga de polarización en la característica de transferencia de un NMOS se muestra en la figura 5.47(e).

Para un JFET de canal *n*, i_D es positiva y v_{GS} es negativo. v_{GS} de la ecuación (5.80) puede hacerse negativo si

$$v_G < i_D R_{sr}$$

la cual da

$$\frac{V_{DD}}{1 + R_1/R_2} < i_D R_{sr} \tag{5.84}$$

Esta desigualdad se satisface haciendo R_1 muy grande: $R_1 \to \infty$. Por tanto, R_1 puede omitirse para los JFET de canal *n*, y la figura 5.47(c) se reduce a la figura 5.47(f). Por consiguiente, según los requerimientos de operación para v_{GS} e i_D de la tabla 5.2, una de las dos condiciones de las ecuaciones (5.83) y (5.84) puede satisfacerse para MOSFET decrementales de canal *n*. Con la selección apropiada de valores de resistencia y V_{DD}, las ecuaciones (5.83) y (5.84) también pueden aplicarse para polarizar FET de canal *p*.

www.elsolucionario.net

EJEMPLO 5.6 D

Diseño de un circuito de polarización para un amplificador JFET

(a) Diseñar un circuito de polarización como el que se muestra en la figura 5.47(f) para un JFET de canal n. El voltaje de alimentación de cd es $V_{DD} = 15$ V. Usar un transistor J2N3819, cuyos parámetros son $I_{DSS} = 12.65$ mA y $V_p = -3.5$ V. Supóngase que el transistor opera en la región de saturación con $i_D \approx 6$ mA.

(b) Calcular los parámetros de señal pequeña g_m y r_o del transistor.

(c) Usar PSpice/SPICE para verificar el diseño.

SOLUCIÓN

(a) Para dar cabida a la oscilación de ca máxima y las variaciones de los parámetros del JFET, se recomiendan las siguientes condiciones para establecer el punto Q (I_D, V_{DS}):

$$i_D = \frac{I_{DSS}}{2} \tag{5.85}$$

$$v_{DS} = \frac{V_{DD}}{3} \tag{5.86}$$

Esto es,

$$i_D = I_{DSS}/2 = 12.65 \text{ mA}/2 = 6.3 \text{ mA} \qquad \text{y} \qquad v_{DS} = V_{DD}/3 = 15/3 = 5 \text{ V}$$

Sustituyendo $K_p = I_{DSS}/V_p^2$ en la ecuación (5.67),

$$6.3 \text{ mA} = 12.65 \text{ mA} \times (1 + v_{GS}/3.5)^2 \qquad \text{o} \qquad 1 + v_{GS}/3.5 = \pm\, 0.706$$

la cual da $v_{GS} = -1.03$ V o -5.96 V. Como $v_{GS} > V_p$ ($= -3.5$ V), el valor operacional de v_{GS} es -1.03 V.

Con esto se tiene que

$$R_{sr} = -v_{GS}/i_D = 1.03/6.3 \text{ mA} = 163.5\ \Omega$$

y su disipación de potencia es

$$P_{Rsr} = (6.3 \times 10^{-3})^2 \times 163.5\ \Omega = 6.49 \text{ mW}$$

Como $R_D i_D = V_{DD} - R_{sr} i_D - v_{DS} = 15 - 1.03 - 5 = 8.97$ V,

$$R_D = 8.97/6.3 \text{ mA} = 1424\ \Omega$$

y su disipación de potencia es

$$P_{RD} = (6.3 \times 10^{-3})^2 \times 1424\ \Omega = 56.52 \text{ mW}$$

Como un lado de R_G está conectado a tierra y la unión compuerta-fuente funciona como un diodo polarizado a la inversa, la corriente de cd que fluye a través de R_G es muy pequeña, tiende a cero. R_G le da continuidad al circuito para el voltaje de polarización compuerta-fuente. Al seleccionar el valor de R_G es importante tomar en cuenta dos aspectos: (1) R_G debe ser igual a la resistencia de polarización inversa de la unión compuerta-fuente, y (2) R_G portará corriente cuando se aplique una señal de ca a la terminal de compuerta. Generalmente un valor de R_G entre 50 kΩ y 500 kΩ es adecuado. Sea R_G = 500 kΩ.

(b) $K_p = I_{DSS}/V_p^2 = 12.65 \text{ mA}/(3.5)^2 = 1.033 \text{ mA/V}^2$. De la ecuación (5.76),

$$g_m = 2K_p(v_{GS} - V_p) = 2 \times 1.033 \text{ m} \times (-1.03 + 3.5) = 5.10 \text{ mA/V}$$

De la ecuación (5.72),

$$r_o = 1/(\lambda i_D) = 1/(5.929 \text{ m} \times 6.3 \text{ mA}) = 26.77 \text{ k}\Omega$$

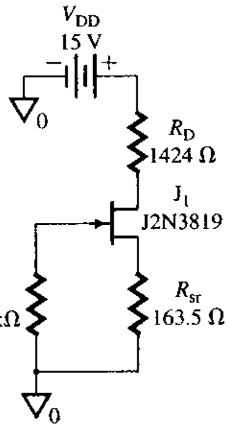
(c) El circuito de polarización para simulación con PSpice se ilustra en la figura 5.48. El listado del archivo del circuito es el siguiente:

```
Ejemplo 5.6 Circuito de polarización para JFET de canal n
VDD  4  0  DC  15V
RG  2  0  500K
RD  4  3  1424
RSR  1  0  163.5
J1  3  2  1  J2N3819     ; JFET de canal n con modelo J2N3819
```

www.elsolucionario.net


```
.MODEL  J2N3819  NJF  (IS=1NA  BETA=1.033M  VTO=-3.5  LAMBDA=5.929E-3
.OP                        ; Imprime automáticamente los detalles del punto de operación
.END
```

FIGURA 5.48 Circuito de polarización para simulación con PSpice



Los detalles de la polarización de cd obtenidos con el archivo de salida son los siguientes (los valores obtenidos con cálculo manual se muestran entre paréntesis):

NODO	VOLTAJE	NODO	VOLTAJE	NODO	VOLTAJE	NODO	VOLTAGO
(1)	115.9E-09	(2)	.9252	(3)	6.9423	(4)	15.0000

```
ID=5.66E-03            (6.3 mA)
VGS= -9.25E-01         (-1.03 A)
VDS=6.02E+00           (5 V)
GM=5.47E-03            (5.10 mA/V)
GDS=1.26E-05
VTO=-3V                (1/r_o = 1/26.77 k = 37.36 m℧)
LAMBDA=2.25E-3
BETA=1.304E-3
```

▸ **NOTA:** En el archivo de salida que PSpice utiliza VTO$=-3$V (en lugar de -3.5 V), LAMBDA=2.250000E-03 (en lugar de 5.929E-3 V^{-1}) y BETA=1.304000E-03 (en lugar de 1.033 mA/V^2), los resultados de PSpice y los cálculos realizados a mano difieren significativamente. Si se vuelven a calcular los valores de R_D y R_{sr} con los parámetros de PSpice o se cambian los del JFET en el enunciado de modelo (*model*), los resultados serán muy parecidos. Si se ejecuta la simulación haciendo esta modificación, los resultados serán más parecidos a los cálculos manuales: $I_D = 6.14$ mA y $V_{GS} = 1.11$ V.

EJEMPLO 5.7 **D**

▸ **Diseño de un circuito de polarización para un amplificador NMOS**

(a) Diseñar un circuito de polarización como el que se muestra en la figura 5.47(d) para un NMOS. El voltaje de alimentación de cd es $V_{DD} = 15$ V. Usar un NMOS tipo 2N4351, cuyos parámetros son $V_t = 2.24$ V, $K_p = 125\ \mu A/V^2$ y $|V_M| = 200$ V. Supóngase que el transistor opera en la región de saturación con $i_D = 2$ mA.

(b) Calcular los parámetros de señal pequeña g_m y r_o del NMOS.

(c) Usar PSpice para verificar el diseño.

SOLUCIÓN

(a) Supóngase que $v_{DS} = V_{DD}/3 = 15/5 = 5$ V. Sustituyendo $i_D = 2$ mA y $K_p = 125\ \mu A/V^2$ en la ecuación (5.59), $i_D = K_p(v_{GS} - V_t)^2$, se obtiene $v_{GS} = 6.24$ V o -1.76 V. Para el NMOS, v_{GS} debe

www.elsolucionario.net

ser mayor que 2.24 V. Por tanto, el valor aceptable es $v_{GS} = 6.24$ V. Aplicando la LKV alrededor del lazo compuerta-fuente, se obtiene

$$V_{DD} = v_{GS} + R_{sr}i_D$$

de donde

$$R_{sr} = (V_{DD} - v_{GS})/i_D = (15 - 6.24)/2 \text{ mA} = 4.38 \text{ k}\Omega$$

Al aplicar la LKV alrededor del lazo drenaje-fuente, se obtiene

$$V_{DD} = R_D i_D + v_{DS} + R_{sr}i_D = v_{DS} + (R_D + R_{sr})i_D$$

de donde

$$R_D = (V_{DD} - v_{DS})/i_D - R_{sr} = (15 - 5)/2 \text{ mA} - 4.38 \text{ k} = 620\ \Omega$$

Supóngase que $R_G = 1$ MΩ.

(b) De la ecuación (5.73),

$$g_m = 2K_p(v_{GS} - V_t) = 2 \times 125\ \mu \times (6.24 - 2.24) = 1.0 \text{ mA/V}$$

De la ecuación (5.72),

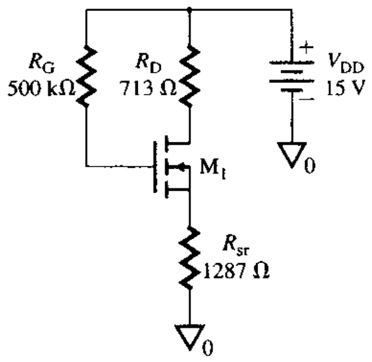
$$r_o = 1/(\lambda i_D) = |V_M|/i_D = 200/2 \text{ mA} = 100 \text{ k}\Omega$$

▸ **NOTA:** La versión de evaluación de PSpice incluye el esquema del NMOS IRF150, pero no el esquema del 2N4351. Debe ejecutarse la simulación con el listado de descripción del circuito o cambiar los parámetros del IRF150 en el archivo eval.lib.

(c) El circuito de polarización para la simulación con PSpice se muestra en la figura 5.49. El listado del archivo del circuito es el siguiente:

```
Ejemplo 5.7 Circuito de polarización para NMOS
VDD  4  0  DC  15V
RG  4  2  500K
RD  4  3  620
RSR  1  0  4.38K
M1  3  2  1  1  M2N4351        ; NMOS con modelo NMOD
.MODEL M2N4351  NMOS  (KP=125U  VTO=2.24  L=IOU  W=59U  LAMBDA=5m)
.OP                            ; Imprime automáticamente los detalles del punto de operación
.END
```

FIGURA 5.49 Circuito de polarización para simulación con PSpice



Los detalles de la polarización de cd se dan a continuación. (Los valores obtenidos con cálculos manuales se muestran entre paréntesis.)

www.elsolucionario.net

NODO	VOLTAJE	NODO	VOLTAJE	NODO	VOLTAJE	NODO	VOLTAJE
(1)	12.2608	(2)	15.0000	(3)	13.5480	(4)	15.0000

```
ID=2.34E-03            (2 mA)
VGS= 4.74E+00          (6.24 A)
VDS=3.29E+00           (5 V)
GM=1.87E-03            (1 mA/V)
GDS=1.15E-05           (1/r_o = 1/100 k = 10 μΩ)
```

EJEMPLO 5.8 D

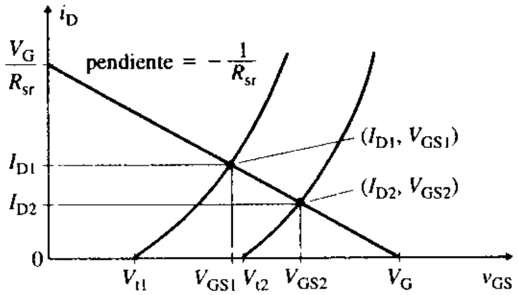
Diseño para limitar la variación de corriente de drenaje de un amplificador NMOS Diseñe un circuito de polarización como el que se muestra en la figura 5.47(c), para un NMOS en el que V_t varía desde 1 V hasta 1.5 V, y K_p cambia desde 150 μA/V^2 hasta 100 μA/V^2. Limitando la variación de la corriente de drenaje a 5 mA ± 20%, calcule los valores de R_{sr}, R_1, R_2 y R_D. Suponga que $V_{DD} = 15$ V.

SOLUCIÓN

$V_{t1} = 1$ V, $V_{t2} = 1.5$ V, $K_{p1} = 150\ \mu$A/V^2 y $K_{p2} = 100\ \mu$A/V^2. Las dos características posibles de transferencia que pueden resultar a partir de las variaciones de los parámetros se muestran en la figura 5.50. Con la ecuación (5.59) pueden describirse estas características como sigue:

$$I_{D1} = K_{p1}(v_{GS1} - V_{t1})^2 = 150 \times 10^{-6} \times (v_{GS1} - 1)^2$$
$$I_{D2} = K_{p2}(v_{GS2} - V_{t2})^2 = 100 \times 10^{-6} \times (v_{GS2} - 1.5)^2$$

FIGURA 5.50 Dos características de transferencia



Para una variación de la corriente de drenaje de $i_{D1} = 5$ mA + 20% = 5 mA × (1 + 0.2) = 6 mA, se tiene

$$6 \text{ mA} = 150\ \mu\text{A} \times (v_{GS1} - 1)^2$$

la cual da un valor de operación de $v_{GS1} = 7.32$ V.

Para una variación de la corriente de drenaje de $i_{D2} = 5$ mA − 20% = 5 mA × (1 − 0.2) = 4 mA, se tiene

$$4 \text{ mA} = 100\ \mu\text{A} \times (v_{GS2} - 1.5)^2$$

la cual da un valor de operación de $v_{GS2} = 7.825$ V.

La pendiente de la recta de carga de polarización da el valor de R_{sr}:

$$R_{sr} = \frac{v_{GS2} - v_{GS1}}{i_{D1} - i_{D2}} = \frac{7.825 - 7.32}{6 - 4} \times 10^3 = 252.5\ \Omega$$

Al aplicar la ecuación (5.80) en la característica del punto Q, con V_{GS2} e i_{D2}, se obtiene

$$v_G = v_{GS2} + i_{D2}R_{sr} = 7.825 + 4 \times 10^{-3} \times 252.5 = 8.835 \text{ V}$$

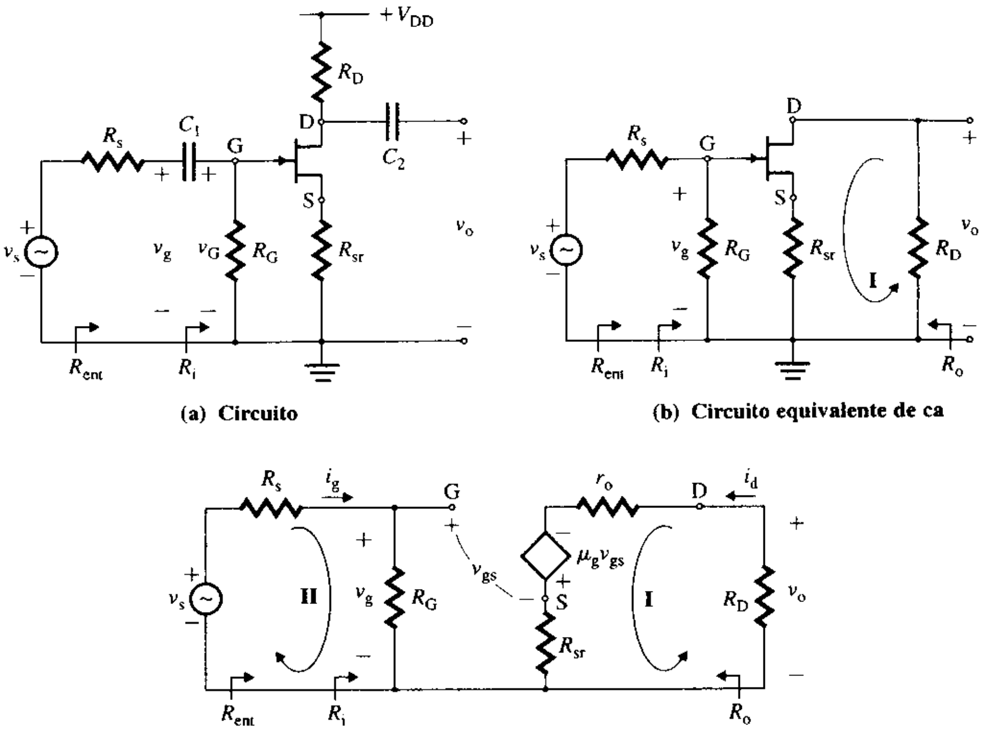
Los valores de R_1 y R_2 pueden hallarse por medio de

$$v_G = \frac{R_2 V_{DD}}{R_1 + R_2} = \frac{R_2 \times 15}{R_1 + R_2} = 8.835 \text{ V}$$

la cual da $(1 + R_1/R_2) = 1.7$. Seleccione un valor adecuado de R_2, por lo general mayor que 500 kΩ. Suponiendo que $R_2 = 500$ kΩ, $R_1 = 350$ kΩ.

www.elsolucionario.net

FIGURA 5.51
Amplificador JFET



(a) Circuito **(b) Circuito equivalente de ca**

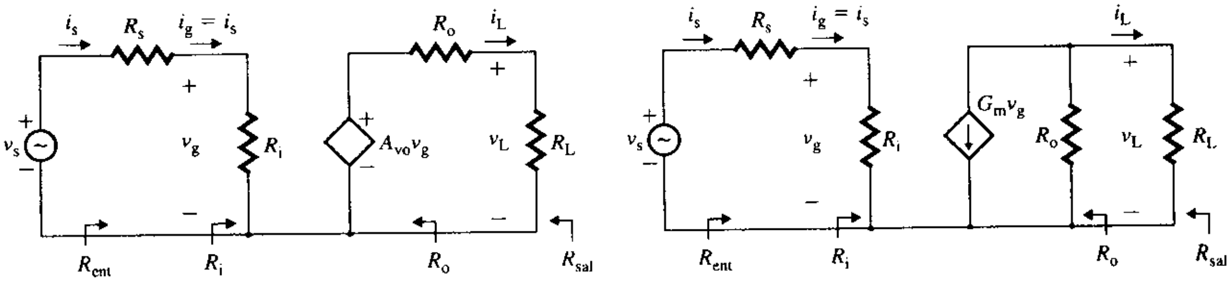
(c) Circuito equivalente de señal pequeña

EJEMPLAR PARA EVALUACION
PBX: 285 4866 Fax: 285 4169
Calle 40 No. 19 - 29 Bogotá - Colombia

Amplificadores de fuente común

En un amplificador de fuente común, la fuente es común a las terminales de entrada y de salida. Considérese el amplificador JFET de canal n mostrado en la figura 5.51(a). El dispositivo de amplificación puede ser cualquier tipo de FET. La resistencia de carga R_L se considera externa al amplificador y por eso no se incluye. Supóngase que los capacitores de acoplamiento C_1 y C_2 tienen valores grandes, de modo que se comportan como si estuvieran en cortocircuito a la frecuencia de interés. El circuito equivalente de ca del amplificador se muestra en la figura 5.51(b). Si se remplaza el JFET con su modelo de señal pequeña, mostrado en la figura 5.45(b), se obtiene el circuito amplificador de la figura 5.51(c), el cual puede representarse con un amplificador equivalente de voltaje, como se muestra en la figura 5.52(a), o por un amplificador equivalente de transconductancia, como el de la figura 5.52(b).

FIGURA 5.52 Representación con voltaje o transconductancia equivalentes



(a) Amplificador de voltaje **(b) Amplificador de transconductancia**

El análisis de cd de un amplificador FET debe realizarse antes del análisis de señal pequeña porque los parámetros de señal pequeña dependen del punto de operación de cd. Los pasos que por regla general se requieren para analizar un amplificador FET son los siguientes:

Paso 1. Dibujar el diagrama del circuito del amplificador que se analizará.

Paso 2. Indicar G, D y S en cada FET del diagrama. La localización de estos puntos es el paso inicial para trazar el circuito equivalente.

www.elsolucionario.net

Paso 3. Remplazar cada FET con su modelo de Thévenin (o de Norton).

Paso 4. Dibujar otros elementos del amplificador conservando la posición relativa original de cada elemento.

Paso 5. Remplazar cada voltaje de cd con su resistencia interna. Una fuente de voltaje de cd ideal debe ser remplazada por un cortocircuito.

Resistencia de entrada R_i ($= v_g/i_g$) La resistencia de entrada R_i del amplificador de la figura 5.51(c) se determina mediante

$$R_i = \frac{v_g}{i_g} = R_G \tag{5.87}$$

La resistencia total de entrada R_{ent} vista por la señal de entrada v_s es

$$R_{ent} = v_s/i_s = R_i + R_s$$

donde R_s es la resistencia de entrada de la fuente de señal.

Resistencia de salida R_o La resistencia de salida R_o se obtiene haciendo v_s igual a cero, y aplicando luego un voltaje de prueba v_x en el lado de salida. Esta disposición se muestra en la figura 5.53. Al aplicar la LKV alrededor de las terminales de compuerta, de entrada y de fuente (lazo II), se obtiene

$$v_{gs} = v_g - i_d R_{sr} = -i_d R_{sr}$$

Al aplicar la LKV alrededor del drenaje, la fuente y la fuente de voltaje de prueba (lazo I), se obtiene

$$v_x = i_d r_o - \mu_g v_{gs} + i_d R_{sr} = i_d r_o + \mu_g i_d R_{sr} + i_d R_{sr} = i_d r_o + (1 + \mu_g) R_{sr} i_d$$

de donde

$$i_d = \frac{v_x}{r_o + (1 + \mu_g) R_{sr}}$$

La corriente de prueba i_x está dada por

$$i_x = i_d + \frac{v_x}{R_D} = \frac{v_x}{r_o + (1 + \mu_g) R_{sr}} + \frac{v_x}{R_D}$$

la cual da la resistencia de salida R_o como

$$R_o = \frac{v_x}{i_x} = [r_o + (1 + \mu_g) R_{sr}] \parallel R_D \tag{5.88}$$

$$R_{sal} = R_o \parallel R_L \tag{5.89}$$

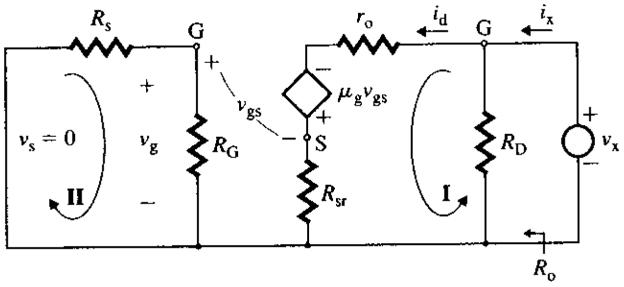


FIGURA 5.53 Circuito equivalente para determinar la resistencia de salida R_o

Ganancia en voltaje a circuito abierto (o sin carga) A_{vo} ($=v_o/v_g$) Aplicando la LKV alrededor del lazo formado por r_o, R_D y la fuente de voltaje controlada por voltaje de la figura 5.51(c), se obtiene

$$\mu_g v_{gs} = R_{sr} i_d + R_D i_d + r_o i_d \tag{5.90}$$

www.elsolucionario.net

Sustituyendo $v_{gs} = v_g - R_{sr}i_d$ en la ecuación (5.90), se obtiene la corriente de drenaje i_d como

$$i_d = \frac{\mu_g v_g}{R_D + r_o + (1 + \mu_g)R_{sr}} \tag{5.91}$$

El voltaje de salida v_o está dado por

$$v_o = -R_D i_d \tag{5.92}$$

Sustituyendo i_d de la ecuación (5.91) en la ecuación (5.92), se obtiene la ganancia en voltaje a circuito abierto A_{vo} como

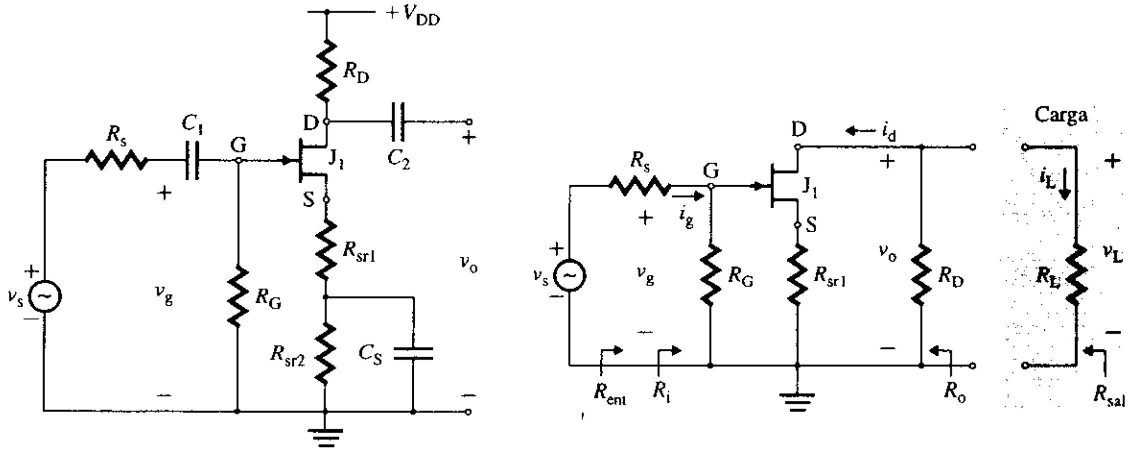
$$A_{vo} = \frac{v_o}{v_g} = \frac{-\mu_g R_D}{R_D + r_o + (1 + \mu_g)R_{sr}} \tag{5.93}$$

lo que indica que la resistencia R_{sr} de la terminal de la fuente tiene un efecto $(1 + \mu_g)R_{sr}$ y reduce la ganancia en voltaje a circuito abierto A_{vo} de manera significativa. La ganancia en voltaje A_{vo} se puede hacer grande (a) con $R_{sr} = 0$, (b) con un FET de g_m grande y (c) con un valor grande de R_D. Con $R_{sr} = 0$, la ecuación (5.93) da la ganancia máxima de voltaje a circuito abierto como

$$A_{vo(máx)} = -\frac{-\mu_g R_D}{R_D + r_o} = \frac{-g_m r_o R_D}{R_D + r_o} = \frac{-g_m R_D}{1 + R_D/r_o} \tag{5.94}$$

Con objeto de incrementar la ganancia de voltaje a circuito abierto A_{vo}, se utilizan dos resistores R_{sr1} y R_{sr2}, como se muestra en la figura 5.54(a). R_{sr2} está conectado en paralelo con una capacitancia grande C_S. Tanto R_{sr1} como R_{sr2} establecen el punto de polarización de cd, y R_{sr1} da la ganancia en voltaje deseada. En la figura 5.54(b) se muestra el circuito de ca equivalente, cuyo análisis es similar al desarrollo anterior, excepto en que se utiliza R_{sr1} en lugar de R_{sr}. Sin embargo, en todos los cálculos de polarización de cd de la sección 5.2, debe utilizarse R_{sr} $(=R_{sr1} + R_{sr2})$.

FIGURA 5.54 Amplificador JFET con R_{sr} desviada por medio de un capacitor



(a) Circuito **(b) Circuito equivalente de ca**

EJEMPLO 5.9 ▸ **D**

Diseño de un amplificador JFET para dar una ganancia en voltaje especificada

(a) Diseñar un amplificador JFET como el que se muestra en la figura 5.51(a), para producir una ganancia en voltaje $|A_{vo}| = v_o/v_g \geq 5$. Usar un transistor J2N3819, cuyos parámetros son I_{DSS} = 12.65 mA y $V_p = -3.5$ V. Supóngase que se opera en la región de saturación con $i_D \approx 6$ mA.

(b) Usar PSpice/SPICE para verificar los resultados del inciso (a).

SOLUCIÓN

(a) Paso 1. Diseñar el circuito de polarización. Los resultados del ejèmplo 5.6 dan R_D = 1424 kΩ, R_{sr} = 163.5 Ω y R_G = 500 kΩ.

www.elsolucionario.net

Paso 2. Determinar los parámetros de señal pequeña del transistor. Los resultados del ejemplo 5.6 dan g_m = 5.10 mA/V y r_o = 26.77 kΩ.

Paso 3. Determinar los valores de C_1, C_2, C_S, R_{sr1} y R_{sr2}. Sea $C_1 = C_2 = C_S = 10\ \mu F$. La ganancia en el peor de los casos posibles que puede obtenerse con el transistor J2N3819 operando con i_D = 6 mA, se calcula con la ecuación (5.94):

$$|A_{vo(máx)}| = g_m R_D/(1 + R_D/r_o) = 1424 \times 5.10\ m/(1 + 1424/26.77\ k) = 6.90\ V/V$$

La ganancia deseada es menor que el valor máximo posible, y se puede proseguir con el diseño. De lo contrario, se tendría que escoger otro transistor con un valor más alto de g_m. El valor de la resistencia del emisor no desviada R_{sr} de la figura 5.54(a), puede hallarse con la ecuación (5.93); esto es,

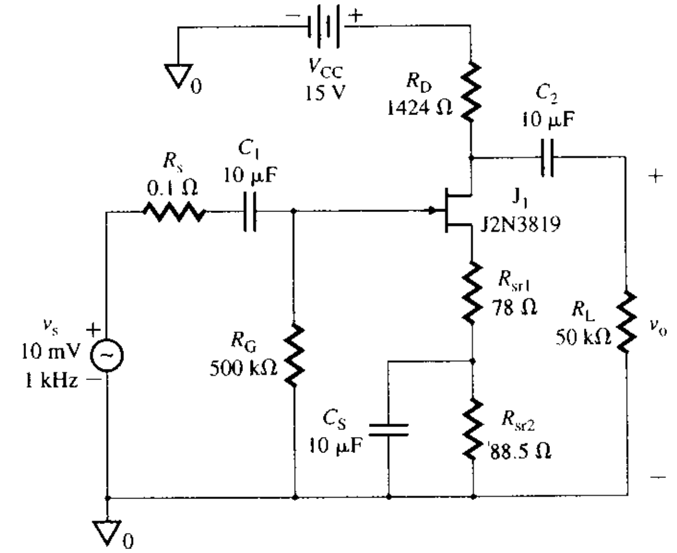
$$R_D + r_o + (1 + \mu_g)R_{sr1} = \frac{\mu_g R_D}{|A_{vo}|} \tag{5.95}$$

la cual, con $|A_{vo}| = 5$, R_D = 1424 Ω, r_o = 26.72 kΩ y $\mu_g = r_o g_m$ = 136.5 V/V, da R_{sr1} = 72 Ω y $R_{sr2} = R_{sr} + R_{sr1}$ = 163.5 − 78 = 88.5 Ω.

(b) El circuito amplificador JFET para simulación con PSpice se muestra en la figura 5.55. El listado del archivo del circuito es el siguiente:

```
Ejemplo 5.9 Verificación del diseño de un amplificador de fuente común
VS    7  0  SIN  (0  0.1  1k)
VDD   2  0  DC  15
RG    1  0  500K
RD    2  3  1424
RSR1  4  5  78
RSR2  5  0  88.5
C1   7  1  10UF
C2   3  6  10UF
CS   5  0  10UF
RL   6  0  50K
J1   3  1  4 J2N3819      ; JFET de canal n con modelo J2N3819
.MODEL  J2N3819  NJF  (IS=1NA BETA=1.033M  VTO=-3.5  LAMBDA=5.929E-3)
.TRAN/OP  2US  1MS        ; Calcula el análisis transitorio e imprime el
                          ; punto de operación
.PROBE                    ; Analizador de forma de onda
.END
```

FIGURA 5.55 Circuito amplificador JFET para simulación con PSpice

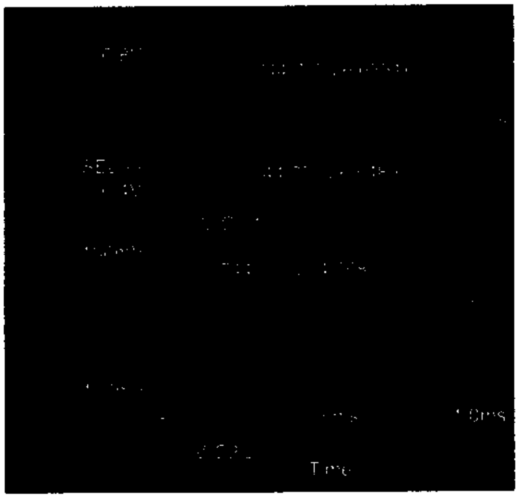


www.elsolucionario.net

Las gráficas de PSpice del voltaje de drenaje v_D = V(C2:1) y el voltaje de carga v_o = V (C2:2), se muestran en la figura 5.56 con un voltaje de entrada v_s = 10 mV (pico). Por tanto, la ganancia en voltaje v_o/v_s es 54.57 mV/10 mV = 5.44, lo cual se aproxima al valor deseado de 5. Los detalles del análisis .OP obtenidos a partir del archivo de salida se dan a continuación (los valores obtenidos con cálculo manual se muestran entre paréntesis):

ID=5.38E-03	(6.3 mA)
VGS=-9.77E-01	(-1.03 V)
VDS=6.04E+00	(5 V)
GM=5.337E-03	(5.10 mA/V
GDS=1.19E-05	($1/r_o = 1/26.77$ k = 37.36 mV)

FIGURA 5.56 Gráficas de PSpice del ejemplo 5.9



Amplificadores de drenaje común

En la figura 5.57(a) se muestra una configuración de drenaje común. Un amplificador con esta configuración tiene una resistencia de entrada muy alta y consume muy poca corriente de compuerta. Asimismo, ofrece una baja resistencia de salida y puede usarse como etapa intermedia entre una carga de baja resistencia (que requiere una corriente elevada) y una fuente de señal capaz de suministrar sólo una corriente muy pequeña. Esta configuración tiene una ganancia de voltaje que tiende a la unidad, y se conoce como *seguidor de fuente*. Supóngase que C_1 y C_2 son muy grandes, es decir, que tienden a infinito. Esto es $C_1 = C_2 \approx \infty$. El circuito equivalente de señal pequeña de ca del amplificador se muestra en la figura 5.57(b), el cual puede simplificarse como en la figura 5.57(c).

Resistencia de entrada R_i $(=v_g/i_g)$ La resistencia de entrada R_i está dada por

$$R_i = v_g/i_g = R_G$$

Ganancia en voltaje a circuito abierto (sin carga) A_o $(=v_o/v_g)$ De acuerdo con la figura 5.57(c), el voltaje compuerta-fuente v_{gs} está dado por

$$v_{gs} = v_g - v_o \tag{5.96}$$

En condiciones sin carga con $\mu_g = r_o g_m$, el voltaje de salida v_o es

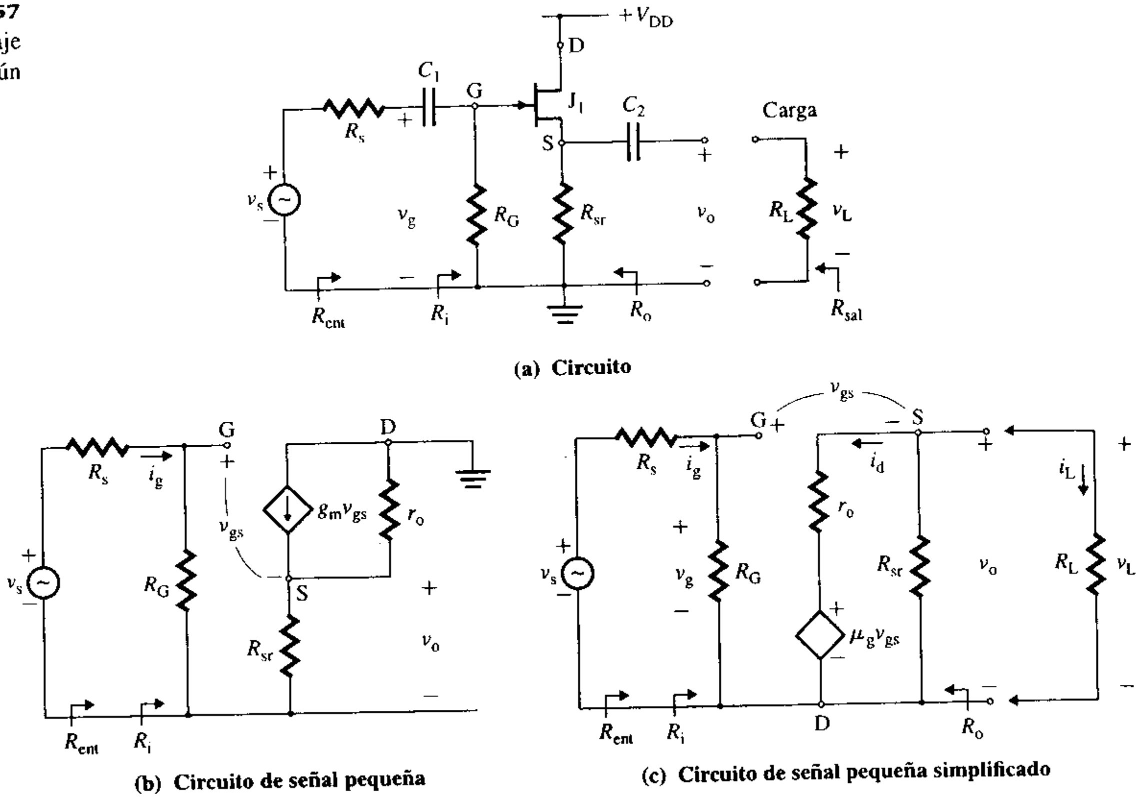
$$v_o = \frac{R_{sr}\mu_g v_{gs}}{R_{sr} + r_o} = \frac{R_{sr} r_o g_m v_{gs}}{R_{sr} + r_o} = (r_o \| R_{sr}) g_m v_{gs} \tag{5.97}$$

Sustituyendo v_{gs} de la ecuación (5.96) en la ecuación (5.97), se obtiene

$$v_o = (r_o \| R_{sr}) g_m (v_g - v_o)$$

www.elsolucionario.net

FIGURA 5.57 Amplificador de drenaje común



(a) Circuito

(b) Circuito de señal pequeña

(c) Circuito de señal pequeña simplificado

la cual, después de simplificarla, da la ganancia en voltaje a circuito abierto A_{vo} como

$$A_{vo} = \frac{v_o}{v_g} = \frac{g_m(r_o \parallel R_{sr})}{1 + g_m(r_o \parallel R_{sr})} \tag{5.98}$$

Normalmente $[g_m(r_o \| R_{sr})] >> 1$, y la ecuación (5.98) puede aproximarse como $A_{vo} \approx 1$. Sustituyendo $\mu_g = g_m r_o$ y simplificando, la ecuación (5.98) puede reescribirse como

$$A_{vo} = \frac{g_m r_o R_{sr}/(r_o + R_{sr})}{1 + g_m r_o R_{sr}/(r_o + R_{sr})} = \frac{\mu_g R_{sr}}{r_o + R_{sr} + \mu_g R_{sr}} = \frac{\mu_g R_{sr}}{r_o + (1 + \mu_g)R_{sr}} \tag{5.98}$$

Resistencia de salida R_o La resistencia de salida R_o puede obtenerse haciendo v_s igual a cero, y aplicando luego un voltaje de prueba v_x en el lado de salida. Esta disposición se muestra en la figura 5.58, donde

$$v_x = r_o i_d - \mu_g v_x$$
$$v_x(1 + \mu_g) = r_o i_d$$
$$i_d = \frac{v_x(1 + \mu_g)}{r_o}$$

Si se aplica la LKC en el nodo S, se encuentra que la corriente de prueba i_x está dada por

$$i_x = i_d + i_1 = i_d + \frac{v_x}{R_{sr}} = \frac{v_x(1 + \mu_g)}{r_o} = \frac{v_x}{R_{sr}} = v_x\left[\frac{1 + \mu_g}{r_o} + \frac{1}{R_{sr}}\right]$$

así que la resistencia R_o está dada por

$$R_o = \frac{v_x}{i_x} = \frac{r_o}{1 + \mu_g} \parallel R_{sr} \tag{5.100}$$

www.elsolucionario.net

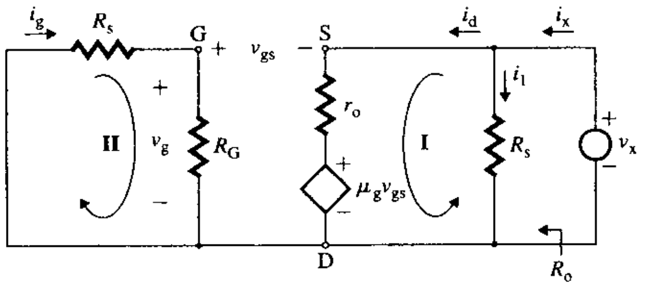


FIGURA 5.58 Circuito equivalente para determinar la resistencia de salida R_o

la cual tiene un valor pequeño porque $\mu_g >> 1$.

▸ **NOTA:** La ganancia en voltaje sin carga A_{vo} de un amplificador de drenaje común tiende a la unidad. La resistencia de entrada R_i es muy elevada. La resistencia de salida R_o es baja.

EJEMPLO 5.10 D

Diseño de un seguidor de fuente JFET Diseñar un seguidor de fuente como el que se muestra en la figura 5.57(a), para que dé $R_i \geq 500$ kΩ e $i_D = 10$ mA. Los parámetros del JFET son $V_p = -4$ V, $I_{DSS} = 20$ mA y $V_M = -200$ V. Supóngase que $V_{DD} = 20$ V.

SOLUCIÓN

El diseño de un amplificador de drenaje común (CD) es muy simple; sólo se requiere la determinación de los valores de R_{sr}. Se sabe que

$$K_p = I_{DSS}/V_p^2 = 20 \text{ mA}/(-4)^2 = 1.25 \text{ mA/V}^2$$

Paso 1. Calcular la resistencia de compuerta R_G:

$$R_G = R_i = 500 \text{ k}\Omega$$

Paso 2. Con los valores conocidos de i_D, I_{DSS} y V_p, calcular v_{GS} con la ecuación (5.67), $i_D = K_p(v_{GS} - V_p)^2$:

$$10 \text{ mA} = 1.25 \text{ mA/V}^2 \times (v_{GS} + 4)^2$$

la cual da $v_{GS} = -1.172$ V o -6.828 V. El valor aceptable es $v_{GS} = -1.172$ V.

Paso 3. Con el valor conocido de v_{GS}, calcular R_{sr}:

$$R_{sr} = -v_{GS}/i_D = -(-1.172/10 \text{ mA}) = 117.2 \ \Omega$$

Paso 4. Calcular los parámetros de señal pequeña del transistor. De la ecuación (5.76),

$$g_m = 2K_p(v_{GS} - V_p) = 2 \times 1.25 \text{ m} \times (-1.172 + 4) = 7.07 \text{ mA/V}$$

De la ecuación (5.72),

$$r_o = |V_M|/i_D = 200 \text{ V}/i_D = 200/10 \text{ mA} = 20 \text{ k}\Omega$$

Por tanto,

$$\mu_g = g_m r_o = 7.07 \times 20 = 141.1 \text{ V/V}$$

Paso 5. Determinar los valores de C_1 y C_2. Seleccionar $C_1 = C_2 = 10$ μF.

Paso 6. Calcular la resistencia de salida R_o y la ganancia en voltaje a circuito abierto A_{vo}:

$$R_o = \frac{r_o}{1 + \mu_g} \| R_{sr} = \frac{20 \text{ k}}{1 + 141.1} \| 117.2 \ 5 \ 63.95 \ \Omega$$

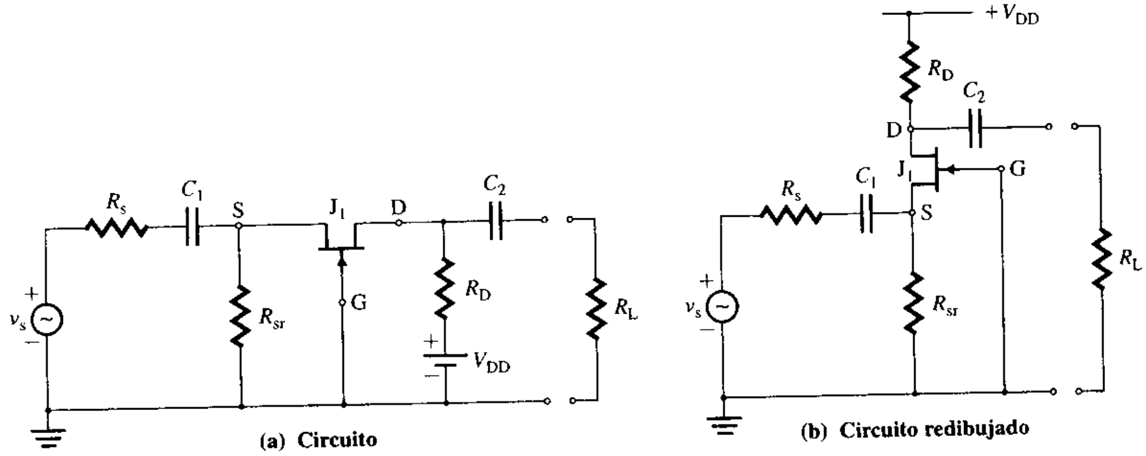
$$A_{vo} = \frac{\mu_g R_{sr}}{r_o + (1 + \mu_g)R_{sr}} = \frac{141.1 \times 117.2}{20 \text{ k} + (1 + 141.1) \times 117.2} = 0.451$$

www.elsolucionario.net

Amplificadores de compuerta común

En la figura 5.59(a) se muestra un amplificador de compuerta común. El circuito puede redibujarse como se muestra en la figura 5.59(b). La polarización de este circuito es idéntica a la del amplificador de fuente común, y el circuito de polarización de cd se diseña utilizando la misma técnica. Supóngase que los valores de C_1 y C_2 son muy grandes, es decir, que tienden a infinito. Esto es, $C_1 = C_2 \approx \infty$. El circuito equivalente de señal pequeña de ca del amplificador se muestra en la figura 5.60(a), el cual se puede simplificar como en la figura 5.60(b).

FIGURA 5.59 Amplificador de compuerta común



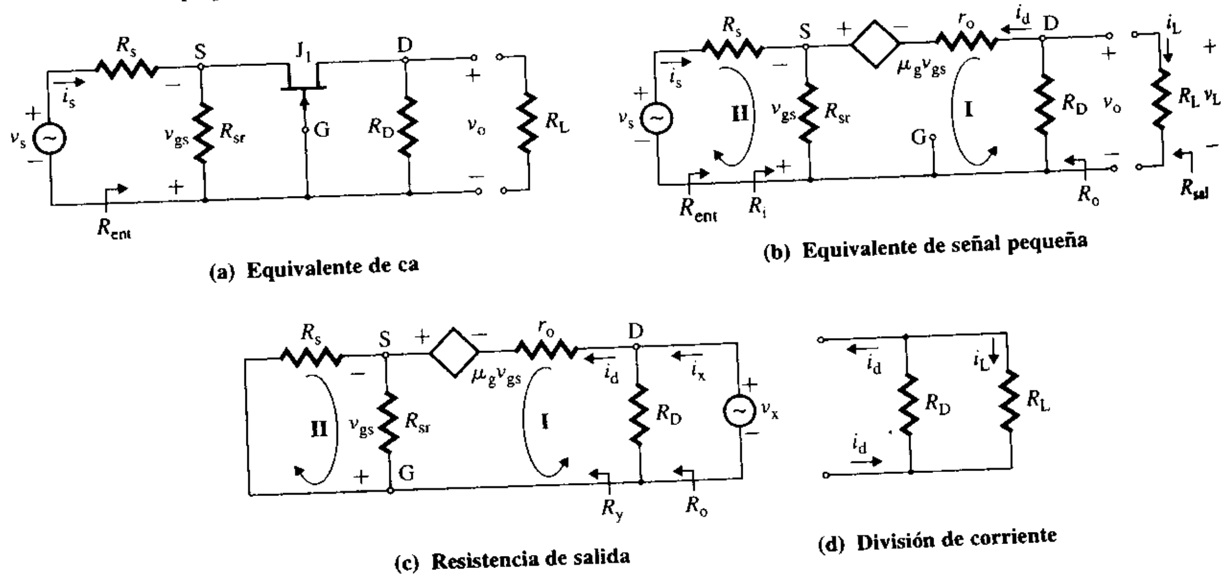
Resistencia de entrada R_i $(=-v_{gs}/i_s)$ La resistencia de entrada R_i depende de R_D, la cual se vuelve paralela a la resistencia de carga R_L, por tanto, debe incluirse R_L junto con R_D en la determinación de R_i cuando el amplificador opera con una resistencia de carga R_L. Al aplicar la LKV alrededor del lazo fuente-compuerta-drenaje de la figura 5.60(b), se obtiene una expresión para el voltaje compuerta a fuente:

$$-v_{gs} = \mu_g v_{gs} - (r_o \,\|\, R_D \,\|\, R_L) i_d$$

de donde

$$i_d = \frac{(1 + \mu_g) v_{gs}}{r_o + R_D \,\|\, R_L}$$

FIGURA 5.60 Circuitos equivalentes de ca de señal pequeña para un amplificador de compuerta común



www.elsolucionario.net

Al aplicar la LKC en el nodo de la fuente S de la figura 5.60(b), se obtiene una expresión para la corriente de entrada i_s:

$$i_s = \frac{v_{gs}}{R_{sr}} - i_d = -\frac{v_{gs}}{R_{sr}} - \frac{(1+\mu_g)v_{gs}}{r_o + R_D \| R_L}$$

la cual da la resistencia de entrada R_i del amplificador como

$$R_i = \frac{-v_{gs}}{i_s} = R_s \| \left(\frac{r_o + R_D \| R_L}{1+\mu_g}\right) \quad \textbf{(5.101)}$$

Puesto que $\mu_g > 1$, la resistencia de entrada R_i se vuelve baja. Ésta es una limitante de la configuración de compuerta común, a menos que se desee una R_i (o Z_i) baja para igualar la impedancia.

Ganancia en voltaje sin carga A_o $(= v_o/v_{gs})$ Con la aplicación de la LKV alrededor del lazo I de la figura 5.60(b), se obtiene una expresión para el voltaje compuerta-fuente v_{gs}:

$$-v_{gs} = \mu_g v_{gs} - r_o i_d - i_d R_D$$

la cual da

$$i_d = \frac{(1+\mu_g)v_{gs}}{r_o + R_D}$$

El voltaje de salida sin carga v_o es

$$v_o = -R_D i_d = -\frac{R_D(1+\mu_g)v_s}{r_o + R_D}$$

la cual da la ganancia en voltaje sin carga A_{vo} como

$$A_{vo} = \frac{v_o}{-v_{gs}} = \frac{R_D(1+\mu_g)}{r_o + R_D} \quad \textbf{(5.102)}$$

Resistencia de salida R_o Si se supone que la resistencia de salida del transistor es muy grande, es decir, que tiende a infinito (esto es, $r_o \approx \infty$), por comprobación se ve que la resistencia de salida R_o es $R_o \approx R_C$.

EJEMPLO 5.11 ▸ **Determinación de los parámetros de un amplificador de compuerta común** El amplificador de compuerta común de la figura 5.60(a) tiene $R_s = 500\ \Omega$, $R_{sr} = 1\ \text{k}\Omega$, $R_D = 5\ \text{k}\Omega$ y $R_L = 10\ \text{k}\Omega$. Los parámetros del transistor son $r_o = 100\ \text{k}\Omega$ y $\mu_g = 230$. Supóngase que C_1 y C_2 son muy grandes, esto es, que tienden a infinito. Es decir, $C_1 = C_2 \approx \infty$. Calcular **(a)** la resistencia de entrada $R_{ent} = v_s/i_s$, **(b)** la ganancia en voltaje sin carga $A_{vo} = -v_o/v_{gs}$, **(c)** la resistencia de salida R_o y **(d)** la ganancia en voltaje total $A_v = v_L/v_s$.

SOLUCIÓN

$R_s = 500\ \Omega$, $R_{sr} = 1\ \text{k}\Omega$, $R_D = 5\ \text{k}\Omega$, $R_L = 10\ \text{k}\Omega$, $r_o = 100\ \text{k}\Omega$ y $\mu_g = 230$.

(a) De la ecuación (5.101),

$$R_i = R_{sr} \| \left(\frac{r_o + R_D \| R_L}{1+\mu_g}\right) = 1\ \text{k} \| \frac{100\ \text{k} + 5\ \text{k} \| 10\ \text{k}}{1+230} = 309\ \Omega$$

$$R_{ent} = R_i + R_s = 309 + 500 = 809\ \Omega$$

(b) De la ecuación (5.102),

$$\begin{aligned} A_{vo} &= v_o/-v_{gs} = R_D(1+\mu_g)/(r_o + R_D) \\ &= 5\ \text{k} \times (1+230)/(100\ \text{k} + 5\ \text{k}) = 11 \end{aligned}$$

(c) $R_o = R_D = 5\ \text{k}\Omega$

www.elsolucionario.net

(**d**) Para la ganancia en voltaje total A_v,

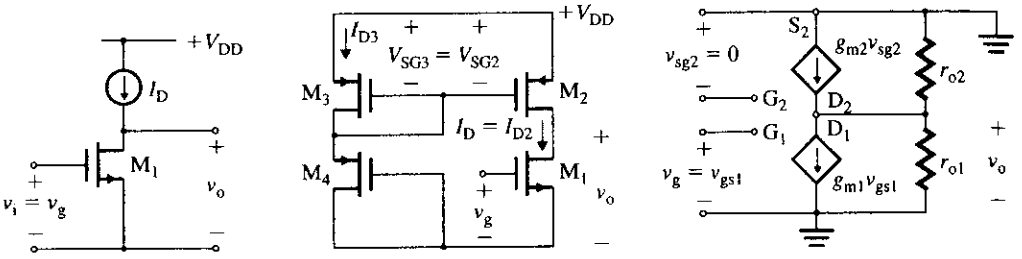
$$A_v = \frac{v_L}{v_s} = \frac{A_{vo}R_iR_L}{(R_i + R_s)(R_L + R_o)} = \frac{11 \times 309 \times 10\text{ k}}{(309 + 500) \times (10\text{ k} + 5\text{ k})} = 2.83$$

▸ **NOTA:** Al igual que el amplificador de base común, el amplificador de compuerta común se utiliza en aplicaciones de alta frecuencia.

Amplificadores FET con cargas activas

La ganancia de voltaje máxima que puede obtenerse con amplificadores FET polarizados por resistores, dada por la ecuación (5.94), es $A_{vo(máx)} = -g_mR_D$. El amplificador FET también puede polarizarse con una fuente de corriente, como se muestra en la figura 5.61(a). Debido a que la fuente de corriente tiene una elevada resistencia de salida r_o, la ganancia en voltaje será grande.

FIGURA 5.61 Amplificador en configuración de fuente común con una fuente de corriente de polarización



(a) Excitador NMOS **(b) Excitador NMOS con carga PMOS** **Equivalente de señal pequeña de ca**

Amplificador en configuración de fuente común con fuente de corriente Los amplificadores de fuente común con un excitador NMOS y una carga activa PMOS, como los que se muestran en la figura 5.61(b), se utilizan mucho en los circuitos integrados. La fuente de corriente para el excitador NMOS se genera por medio de tres PMOS idénticos: M_2, M_3 y M_4. Esto es, $V_{t2} = V_{t3} = V_{t4}$ y $K_{p2} = K_{p3} = K_{p4}$. M_3 está conectado como diodo, y se hace que su voltaje drenaje-compuerta sea cero. Como M_2 y M_3 tienen los mismos voltajes compuerta-fuente (esto es, $v_{GS2} = v_{GS3}$), sus corrientes de drenaje serán iguales (esto es, $i_{D2} = i_{D3} = i_D$). Además, $v_{GS2} = v_{GS3} = -V_{DD} - v_{GS4}$. Como M_3 y M_4 son idénticos y sus corrientes de drenaje son las mismas, se tiene que $i_{D2} = i_{D3} = i_{D4}$. Por ello,

$$i_{D2} = K_{p4}(v_{GS4} - V_{t2})^2 = K_{p3}(v_{GS3} - V_{t2})^2 = K_{p4}(-V_{DD} - v_{GS4} - V_{t2})^2$$

la cual da $v_{GS4} = -V_{DD}/2$. Por tanto, $v_{GS2} = v_{GS3} = -V_{DD}/2$, y la corriente de polarización i_D está dada por

$$i_D = i_{D2} = i_{D1} = K_{p2}(-V_{DD}/2 - V_{t2})^2 \tag{5.103}$$

cuyo valor depende de V_{DD} y V_{t2}. El circuito equivalente de ca del amplificador se muestra en la figura 5.61(c), donde la ganancia en voltaje a circuito abierto es

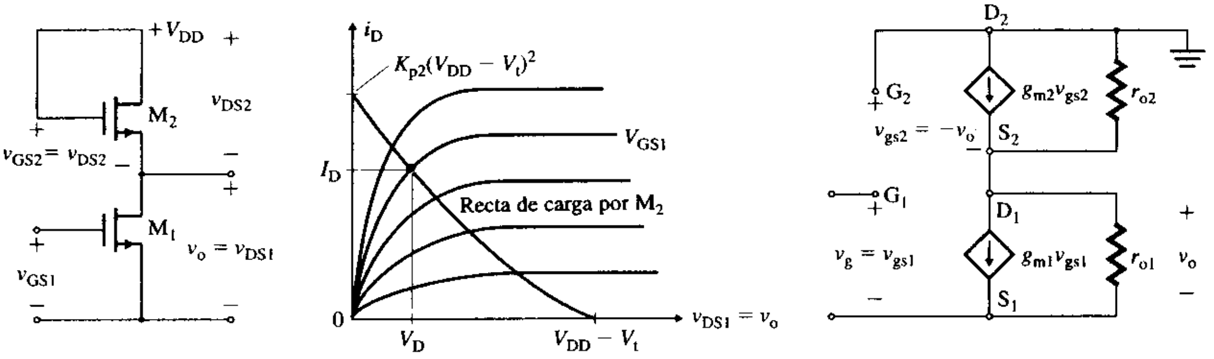
$$A_{vo} = -g_m(r_{o1} \,\|\, r_{o2}) = -g_mR_o \tag{5.104}$$

con $R_o = (r_{o1} \,\|\, r_{o2})$.

Amplificador en configuración de fuente común con carga incremental Un amplificador de fuente común con un excitador NMOS y una carga activa NMOS, como el que se muestra en la figura 5.62(a), es la manera más simple de producir un amplificador con tecnología NMOS. M_2 está conectado como diodo, y se comporta como una carga resistiva no lineal. Si el voltaje de entrada v_G es menor que el voltaje de umbral V_t, entonces M_1 se de-

www.elsolucionario.net

FIGURA 5.62 Amplificador de fuente común con carga incremental



(a) Carga incremental **(b) Recta de carga y punto *Q*** **(c) Circuito equivalente de señal pequeña**

sactiva y no fluye corriente por el circuito. Si el voltaje de entrada v_G excede el voltaje de umbral V_t, entonces M_1 se activa. M_1 y M_2 operan en la región de saturación, y el circuito amplifica la corriente. Como $v_{GS2} = v_{DS2} = V_{DD} - V_O$, la corriente de drenaje i_D puede relacionarse con el voltaje de salida v_O por medio de

$$i_D = K_{p2}(v_{GS2} - V_t)^2 = K_{p2}(V_{DD} - v_O - V_t)^2$$

la cual da $i_D = 0$ con $v_O = V_{DD} - V_t$ e $i_D = (V_{DD} - V_t)^2$ con $v_O = 0$. En la figura 5.62(b), la característica i_D contra v_O $(=v_{DS1})$ se superpone a las características de salida de M_1, y la intersección de las dos características da el punto de operación definido por I_D y V_{DS1}.

Si se remplazan los transistores de la figura 5.62(a) con su modelos de señal pequeña, se obtiene el circuito equivalente de ca mostrado en la figura 5.62(c). Al sumar las corrientes en el nodo de salida, se obtiene

$$-g_{m2}v_o - \frac{v_o}{r_{o2}} - g_{m1}v_{gs1} - \frac{v_o}{r_{o1}} = 0$$

la cual da la ganancia en voltaje a circuito abierto como

$$A_{vo} = \frac{v_o}{v_g} = \frac{v_o}{v_{gs1}} = \frac{-g_{m1}}{g_{m2} + 1/r_{o1} + 1/r_{o2}} \tag{5.105}$$

Se puede demostrar fácilmente que la resistencia equivalente de salida es

$$R_o = (r_{o1} \parallel r_{o2} \parallel 1/g_{m2}) \tag{5.106}$$

Con $g_{m2} >> 1/r_{o1}$ y $1/r_{o2}$, lo cual generalmente es cierto, la ecuación (5.105) puede escribirse de manera aproximada como

$$A_{vo} = -\frac{g_{m1}}{g_{m2}} = -\left[\frac{K_{p1}}{K_{p2}}\right]^{1/2} = -\left[\frac{W_1/L_1}{W_2/L_2}\right]^{1/2} \tag{5.107}$$

Debido a las limitaciones prácticas de la geometría de los dispositivos, la ganancia de voltaje máxima se encuentra dentro del intervalo de 10 a 20. Sin embargo, la ganancia en voltaje de señal pequeña es independiente del punto de operación de cd, y este amplificador produce una amplificación lineal a lo largo de una banda ancha. Por ejemplo, si $W_1 = 100\ \mu$m, $L_1 = 5\ \mu$m, $W_2 = 5\ \mu$m y $L_2 = 25\ \mu$m, la ecuación (5.107) da $|A_{vo}| = 10$. Debe notarse que el dispositivo de carga M_2 permanece en el modo saturado de operación siempre y cuando $v_o < (V_{DD} - V_t)$. De lo contrario, el transistor estará en la región de corte y no portará corriente.

Amplificador en configuración de fuente común con carga decremental Un MOSFET decremental puede comportarse como una fuente de corriente cuando la compuerta y la fuente se ponen en cortocircuito, y se puede fabricar en el mismo integrado como un MOSFET incremental. Este dispositivo de carga es idéntico a un JFET, y exhibe una resistencia de salida muy grande, siempre y cuando el dispositivo opere en la región de saturación. Por con-

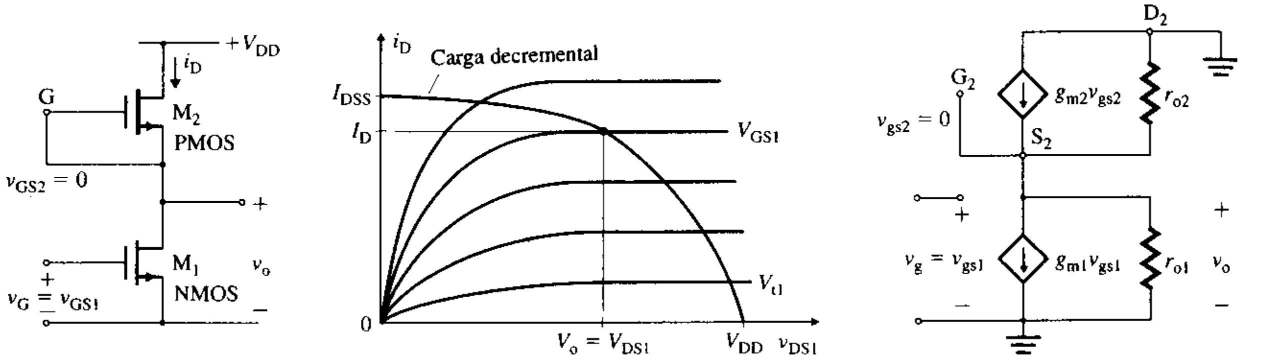
www.elsolucionario.net

siguiente, para producir la resistencia grande requerida de una carga para alcanzar una ganancia en voltaje grande, el MOSFET decremental debe operar en la región de saturación. En la figura 5.63(a) se muestra un amplificador de fuente común con un excitador NMOS y una carga activa decremental. M_2 está conectado como diodo, y se comporta con una carga resistiva no lineal. Si el voltaje de entrada v_G es menor que el voltaje de umbral V_t, entonces M_1 se desactiva y no fluye corriente por el circuito. Si el voltaje de entrada v_G excede el voltaje de umbral V_t, entonces M_1 se activa. Tanto M_1 como M_2 operan en la región de saturación, y el circuito amplifica. Como $v_{GS2} = 0$ y $v_o = V_{DD} - v_{DS2}$, la corriente de drenaje i_D puede obtenerse de

$$i_D = K_{p2}(v_{GS2} - V_t)^2 = K_{p2}(-V_t)^2 = K_{p2}V_t^2$$

En la figura 5.63(b), la característica i_D contra v_o $(= V_{DD} - v_{DS2})$ se superpone en la característica de salida de M_1, y la intersección de las dos características da el punto de operación, definido por I_D y V_{DS1}.

FIGURA 5.63 Amplificador de fuente común con carga decremental



(a) Carga decremental **(b) Recta de carga** **(c) Circuito equivalente de señal pequeña**

El circuito equivalente de ca del amplificador de la figura 5.63(a) se muestra en la figura 5.63(c), a partir del cual se halla la ganancia en voltaje a circuito abierto

$$A_{vo} = -g_{m1}(r_{o1} \| r_{o2}) = -g_{m1}R_o \qquad \textbf{(5.108)}$$

donde $R_o = (r_{o1} \| r_{o2})$.

ASPECTOS PRINCIPALES DE LA SECCIÓN 5.3

- El FET es un dispositivo no lineal controlado por voltaje. El voltaje entre la compuerta y la fuente desarrolla un campo eléctrico, que controla entonces el flujo de la corriente de drenaje. Por consiguiente, esta corriente depende del voltaje compuerta a fuente, y un FET produce una ganancia en transconductancia.
- Los FET se clasifican en tres tipos: JFET, MOSFET incrementales y MOSFET decrementales. Cada tipo puede ser de canal *n* o de canal *p*.
- La característica de salida de un FET se divide en tres regiones: la región de corte, en la que el FET se desactiva; la región de saturación, en la que el transistor exhibe una elevada resistencia de salida y tiene una transconductancia, y la región óhmica, en la que el transistor ofrece una baja resistencia. El FET opera como amplificador en la región de saturación, y como interruptor en la región óhmica.
- El FET debe polarizarse apropiadamente para activar el dispositivo, y también para establecer un punto de operación de cd, de modo que una pequeña variación en el voltaje compuerta-fuente provoque una variación en la corriente de drenaje. Al igual que un amplificador BJT, el amplificador FET puede usarse como etapa intermedia para ofrecer una baja resis-

www.elsolucionario.net

tencia de salida y una alta resistencia de entrada. Las expresiones para la resistencia de entrada R_i, la resistencia de salida R_o y la ganancia en voltaje sin carga A_{vo} se resumen en la tabla 5.3.

- En general, los FET se utilizan en la tecnología de los circuitos integrados, operados con una fuente de corriente MOS, una carga activa PMOS o una carga activa NMOS.

TABLA 5.3 Resumen de expresiones para amplificadores FET

	Amplificador de fuente común [Fig. 5.51]	Amplificador de drenaje común [Fig. 5.57(a)]	Amplificador de compuerta común [Fig. 5.59(a)]	Amplificador de fuente común con carga activa [Fig. 5.61(a)]
R_i (Ω)	R_G	R_G	$R_{sr} \parallel \left(\dfrac{r_o + R_D \parallel R_L}{1 + g_m r_o}\right)$	∞
R_o (Ω)	R_D	$\dfrac{r_o}{1 + g_m r_o} \parallel R_{sr}$	R_D	$r_{o2} \parallel r_{o1}$
A_{vo} (V/V)	$\dfrac{-g_m r_o R_D}{R_D + r_o + (1 + g_m r_o)R_{sr1}}$	$\dfrac{g_m(r_o \parallel R_{sr})}{1 + g_m(r_o \parallel R_{sr})}$	$\dfrac{R_D(1 + g_m r_o)}{r_o + R_D}$	$-g_{m1}(r_{o2} \parallel r_{o1})$

5.4 Comparación entre FET y BJT

El FET tiene las siguientes ventajas sobre un BJT:

1. Una resistencia de entrada extremadamente alta, del orden de los megaohms.
2. No tiene voltaje de offset cuando se utiliza como interruptor, mientras que un BJT requiere el voltaje base-emisor mínimo V_{BE}.
3. Es relativamente inmune a radiaciones ionizantes, mientras que el BJT es muy sensible a ellas porque, en particular, afectan el valor beta.
4. Es menos "ruidoso" que el BJT y, por tanto, más adecuado para etapas de entrada de amplificadores de bajo nivel. Se utiliza ampliamente en receptores de FM.
5. Proporciona una mejor estabilidad térmica que el BJT; esto es, los parámetros de los FET son menos sensibles a los cambios de temperatura.

Los FET tienen un ancho de banda de ganancia más pequeño que los BJT, y son más susceptibles a dañarse durante su manejo. El ancho de banda de la ganancia es la frecuencia a la cual la ganancia se vuelve unitaria.

5.5 Diseño de amplificadores

Cuando se va a analizar un amplificador, se especifican los componentes; sin embargo, cuando se va a diseñar un amplificador, el diseñador debe seleccionar los valores de los componentes del circuito. La tarea de diseño se simplifica si se utiliza un modelo simple de transistor para determinar los valores aproximados de los componentes. Después de la etapa inicial de diseño, el siguiente paso es analizar el amplificador con estos valores aproximados, y comparar los parámetros de diseño con los valores deseados. Con frecuencia, las especificaciones no se cumplen, y es necesario modificar los valores de los componentes. Normalmente el amplificador se especifica con tres parámetros: la resistencia de entrada R_i, la resistencia de salida R_o y la ganancia en voltaje A_{vo}. Estas especificaciones están definidas por medio de los siguientes valores:

Resistencia de fuente R_s
Voltaje de alimentación de cd V_{CC} para los BJT (o V_{DD} para los FET)
Resistencia de carga R_L
Ganancia en voltaje total A_v ($=v_L/v_s$) (a una R_L especificada)
Resistencia de entrada en la base del transistor R_i

www.elsolucionario.net

Después del establecimiento de las especificaciones de un amplificador, el siguiente paso consiste en decidir el tipo de transistor que se usará: BJT o FET. En el análisis siguiente se desarrollan las condiciones de diseño y los pasos necesarios para satisfacer las especificaciones de diseño.

Diseño de amplificadores con BJT

Una vez que se toma la decisión de diseñar un amplificador BJT, se selecciona un BJT adecuado y se observa su ganancia en corriente particular β_f ($=\beta_F$) y el voltaje de Early V_A (o se supone un valor típico de 200 V). Luego se escoge una corriente de colector I_C en el punto Q. Normalmente, el fabricante proporciona curvas que muestran las variaciones de la ganancia en corriente h_{fe} (β_f) contra la corriente de colector. I_C puede seleccionarse de la hoja de datos del fabricante, de modo que la ganancia en corriente β_f sea máxima. Según el tipo de transistor (*npn* o *pnp*), V_{CC} e I_C tendrán valores positivos o negativos; el valor de V_A puede especificarse como un número negativo. Sin embargo, se utilizarán sólo las *magnitudes* de V_{CC}, I_C y V_A.

Se ha observado que la técnica de análisis de cd difiere de la del análisis de ca. En el análisis de cd, la recta de carga es establecida por la resistencia de cd R_{cd}. Esto es,

$$R_{cd} = \begin{cases} R_C = R_E & \text{para el amplificador de emisor común de la figura 5.10} \\ R_E & \text{para el amplificador de colector común de la figura 5.15(a)} \end{cases} \quad \textbf{(5.109)}$$

En el análisis de ca, la recta de carga es establecida por la resistencia de ca. Esto es,

$$R_{ca} = \begin{cases} R_C \parallel R_L & \text{para el amplificador de emisor común de la figura 5.11(a)} \\ R_E \parallel R_L & \text{para el amplificador de colector común de la figura 5.15(a)} \end{cases} \quad \textbf{(5.110)}$$

Bajo la condición sin carga, la resistencia de carga R_L está desconectada; la resistencia de ca R_{ca} es igual a R_C. Así, existen dos rectas de carga que deben considerarse en el diseño de un circuito amplificador. Hasta aquí, se ha considerado la recta de carga de cd sólo en el diseño del circuito de polarización. Las rectas de carga de ca y de cd para amplificadores de emisor común se muestran en la figura 5.64. El punto Q, especificado para una señal de entrada de ca cero, queda tanto en la recta de carga de ca como en la de cd. La recta de carga de ca pasa a través del punto Q, y tiene una pendiente de $-1/R_{ca}$. La pendiente de la recta de ca es mayor en magnitud que la de la recta de cd. La recta de carga de ca puede describirse por medio de

$$i_C - I_C = \frac{-(v_{CE} - V_{CE})}{R_{ca}}$$

donde

$$i_C = -\frac{v_{CE}}{R_{ca}} + \left(\frac{V_{CE}}{R_{ca}} + I_C\right) \quad \textbf{(5.111)}$$

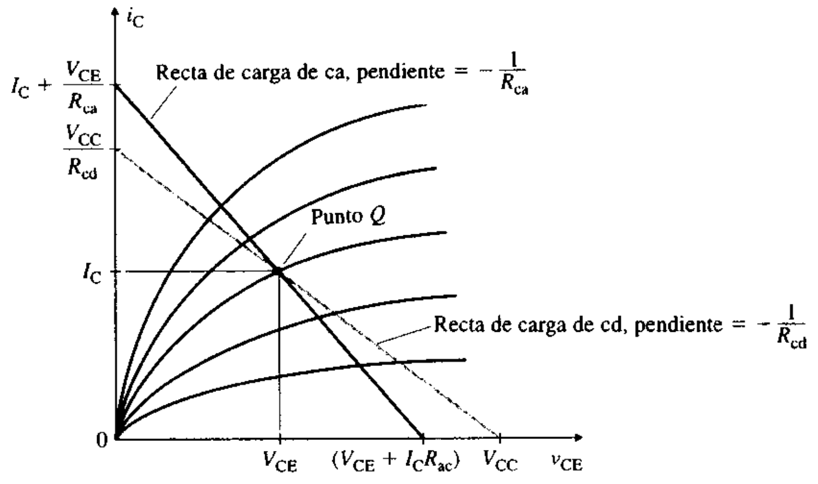


FIGURA 5.64
Rectas de carga de ca y de cd para amplificadores de emisor común

www.elsolucionario.net

La corriente de colector máxima $i_{C(máx)}$, que ocurre cuando $v_{CE} = 0$, se obtiene con la ecuación (5.111):

$$i_{C(máx)} = \frac{V_{CE}}{R_{ca}} + I_C \tag{5.112}$$

El amplificador se debe diseñar de modo que acomode la oscilación de ca máxima a lo largo de la recta de carga de ca, para la que $i_{C(máx)}$ debe ser el doble del valor de I_C, es decir,

$$i_{C(máx)} = 2I_C = \frac{V_{CE}}{R_{ca}} + I_C$$

la cual da

$$I_C = \frac{V_{CE}}{R_{ca}} \tag{5.113}$$

Si se supone que $I_C \approx I_E$, la ecuación (5.20) da la recta de carga de cd

$$V_{CC} = V_{CE} + (R_C + R_E)I_C = V_{CE} + R_{cd}I_C$$

Al sustituir V_{CE} de la ecuación (5.113) en la ecuación anterior, se obtiene

$$V_{CC} = V_{CE} + R_{cd}I_C = R_{ca}I_C + R_{cd}I_C = (R_{ca} + R_{cd})I_C$$

de donde la corriente de polarización de colector I_C es

$$I_C = \frac{V_{CC}}{R_{ca} + R_{cd}} \tag{5.114}$$

Así, el punto Q queda determinado por las resistencias de ca y de cd, las cuales dependen de R_C, R_E y R_L. Puede obtenerse una mayor ganancia en voltaje a expensas de una baja resistencia de entrada y una alta resistencia de salida. Por consiguiente, los amplificadores con BJT se diseñan normalmente para una ganancia en voltaje específica o para una resistencia de entrada específica.

Diseño para una ganancia en voltaje específica En general, cuando se especifica la ganancia en voltaje $A_v(=v_L/v_s)$ del amplificador, la resistencia de entrada R_i no interesa. Tal amplificador, mostrado en la figura 5.12, actúa como etapa intermedia en un amplificador de varias etapas, produciendo la mayor ganancia posible. Los pasos necesarios para completar los objetivos de diseño son los siguientes.

Paso 1. Calcular $V_E = |V_{CC}|/3$.

Paso 2. Calcular $R_E = V_E/I_E = V_E\beta_F/[(1 + \beta_F)|I_C|]$.

Paso 3. Calcular el voltaje V_B en la base del transistor: $V_B = V_E + V_{BE} = V_E + 0.7$.

Paso 4. Calcular $R_B = 0.1(1 + \beta_f)R_E$.

Paso 5. Calcular los valores de R_1 y R_2:

$$R_1 = \frac{R_B|V_{CC}|}{|V_B|}$$

$$R_2 = \frac{R_B}{1 - |V_B/V_{CC}|}$$

Paso 6. Calcular el valor de R_C para los valores conocidos de R_L, R_E, V_{CC} e I_C. R_{ca} es la combinación en paralelo de R_C y R_L. De las ecuaciones (5.110) y (5.114), se obtiene

$$\frac{|V_{CC}|}{|I_C|} = R_{cd} + R_{ca} = R_E + R_C + \frac{R_C R_L}{R_C + R_L}$$

www.elsolucionario.net

Paso 7. Calcular los valores de r_π y r_o.

$$r_\pi = \frac{25.8 \text{ mV}}{|I_B|} = \frac{25.8 \text{ mV}}{|I_C|}\beta_f$$

$$r_o \approx \frac{|V_A|}{|I_C|}$$

Paso 8. Como primera aproximación, sea la ganancia en voltaje sin carga $|A_{vo}|$ (con $R_L = \infty$) igual a $|A_v|$. De acuerdo con la ecuación (5.35), la ganancia en voltaje sin carga $|A_{vo}|$ está dada por

$$|A_{vo}| = \frac{g_m r_\pi R_C}{r_\pi + (1 + \beta_f)R_{E1}} = \frac{\beta_F R_C}{R_x}$$

con la cual puede determinarse la resistencia R_x en la base del transistor:

$$R_x = \frac{\beta_F R_C}{|A_{vo}|}$$

Paso 9. Calcular el valor requerido de la resistencia del emisor R_{E1} con

$$R_{E1} = \frac{R_x - r_\pi}{1 + \beta_f}$$

Si $R_{E1} < 0$, la $|A_v|$ deseada es demasiado grande.

Paso 10. Calcular el valor de la resistencia del emisor a ser desviada R_{E2}:

$$R_{E2} = R_E - R_{E1}$$

Si $R_{E2} < 0$, la $|A_v|$ es demasiado pequeña; selecciónese un transistor de ganancia en corriente β_F más baja.

Paso 11. Calcular la resistencia de salida $R_o = R_C$.

Paso 12. Calcular la ganancia en voltaje $A_v = v_L/v_s$:

$$|A_v| = \frac{A_{vo} R_i R_L}{(R_i + R_s)(R_L + R_o)}$$

Paso 13. Si el valor de $|A_v|$ en el paso 12 no es mayor o igual que el valor absoluto deseado de A_v, repítanse los pasos 8 a 12 con valores de $|A_{vo}|$ cada vez más grandes, hasta obtener el valor deseado de la ganancia en voltaje total A_v en el paso 12.

Diseño para una resistencia de entrada específica En general, cuando se especifica la resistencia de entrada R_i del amplificador, la ganancia en voltaje A_v $(=v_L/v_s)$ no interesa. Normalmente, el amplificador actúa como etapa de entrada de un amplificador de varias etapas. Los primeros siete pasos para completar los objetivos de diseño son los mismos que se describieron con anterioridad. A continuación se describen los dos pasos siguientes.

Paso 8. Si se sabe, por la ecuación (5.29) que la resistencia de entrada R_i está dada por

$$R_i = R_B \| R_x = R_B R_x/(R_B + R_x)$$

calcúlese el valor de resistencia R_x requerido en la base del transistor, por medio de

$$R_x = \frac{R_i}{1 - R_i/R_B} \quad \text{para } R_B \geq R_i$$

Si $R_x < 0$, la R_i deseada es demasiado grande; elíjase un valor más bajo de R_i o uno más alto de R_B (repitiendo los pasos 1 a 4 con un transistor de mayor ganancia en corriente β_f y una corriente de colector I_C más pequeña).

www.elsolucionario.net

Paso 9. Calcular el valor requerido de la resistencia del emisor que no será desviada R_{E1}, por medio de

$$R_x = r_\pi + R_{E1}(1 + \beta_f) \qquad \text{o} \qquad R_{E1} = \frac{R_x - r_\pi}{1 + \beta_f}$$

Si $R_{E1} < 0$, elíjase un transistor de mayor ganancia en corriente β_F y una corriente de polarización I_C más pequeña.

Los pasos 10 a 12 son los mismos que se utilizan al diseñar para una ganancia en voltaje específica.

iseño amplificadores n FET

Las ecuaciones de diseño que antes se aplicaron a amplificadores BJT, también pueden aplicarse a los FET. De acuerdo con la ecuación (5.112), la corriente de polarización del drenaje I_D puede relacionarse con las rectas de carga de ca y de cd por medio de

$$\frac{V_{DD}}{I_D} = R_{dc} + R_{ac} \tag{5.115}$$

La resistencia de entrada de los FET es grande, y puede seleccionarse independientemente de la ganancia en voltaje. Los amplificadores con FET normalmente se diseñan para que proporcionen una ganancia en voltaje específica A_v. En la figura 5.65 se muestran tres posibles configuraciones del circuito. R_{sr} $(=R_{sr1} + R_{sr2})$ proporciona el voltaje de polarización requerido, y R_{sr1} produce la ganancia en voltaje necesaria A_{vo}. Una vez que se establecen las especificaciones del amplificador, elíjase un FET adecuado y observe su voltaje de estrechamiento particular V_p (o voltaje de umbral V_t), su corriente de drenaje I_{DSS} (con $v_{GS} = 0$) (o constante de MOSFET K_p) y su voltaje de modulación de canal V_M (o suponga un valor típico de 200 V). Después, selecciónese la corriente de drenaje I_D en el punto Q. Al elegir I_D, se determina el valor máximo de $I_{D(máx)}$ de la hoja de datos para el transistor escogido. A continuación se selecciona $I_D \leq I_{D(máx)}/2$ y la topología del circuito de la figura 5.65(a), 5.65(b) o 5.65(c).

Los pasos de diseño necesarios para cumplir las especificaciones son los siguientes.

Paso 1. Con la ecuación (5.59) o la (5.67), determinar el voltaje compuerta-fuente V_{GS} para valores conocidos de I_D, I_{DSS}, V_t y V_p.

$$I_D = \begin{cases} K_p(V_{GS} - V_t)^2 & \text{para MOSFET incrementales} \\ K_p(V_{GS} - V_p)^2 & \text{para MOSFET y JFET decrementales} \end{cases}$$

Paso 2. Con el valor conocido de V_{GS}, calcular R_{sr}. Un método consiste en utilizar

$$V_{GS} - R_{sr}|I_D| \qquad \text{para JFET como el de la figura 5.65(a)}$$

Para otras configuraciones, se utiliza

$$V_{sr} = V_{DD}/3 = R_{sr}I_D$$

la cual da $R_{sr} = V_{DD}/(3I_D)$, y

$$V_{GS} = \begin{cases} \dfrac{R_2V_{DD}}{R_1 + R_2} - R_{sr}I_D & \text{para FET como el de la figura 5.65(b)} \\ V_{DD} - V_{SR} = V_{DD} - R_{sr}I_D & \text{para MOSFET como el de la figura 5.65(c)} \end{cases}$$

Paso 3. Con la ecuación (5.72), calcular la resistencia de salida r_o del FET:

$$r_o = \frac{|V_M|}{i_D}$$

Paso 4. Con la ecuación (5.74) o la (5.77), calcular la transconductancia g_m del FET:

$$g_m = \begin{cases} g_{mo}\left(1 - \dfrac{V_{GS}}{|V_p|}\right) & \text{para MOSFET y JFET decrementales} \\ g_{mo}\left(1 - \dfrac{V_{GS}}{|V_t|}\right) & \text{para MOSFET incrementales} \end{cases}$$

www.elsolucionario.net

donde

$$g_{mo} = \begin{cases} -2K_pV_p = \dfrac{2I_{DSS}}{|V_p|} & \text{para MOSFET y JFET decrementales} \\ -2K_p|V_t| & \text{para MOSFET incrementales} \end{cases}$$

Paso 5. Calcular la resistencia de compuerta R_G o las resistencias R_1 y R_2. Calcular R_G con

$$R_G = R_i \quad \text{para FET como el de la figura 5.65(a)}$$

Calcular R_1 y R_2 con las ecuaciones (5.81) y (5.82):

$$R_1 = \frac{R_iV_{DD}}{V_G} \quad \text{para MOSFET como el de la figura 5.65(b)}$$

$$R_2 = \frac{R_iV_{DD}}{V_{DD} - V_G} \quad \text{para MOSFET como el de la figura 5.65(b)}$$

donde $V_G = V_{SR} + V_{GS}$ y V_{SR} es el voltaje de cd en la terminal de la fuente.

Paso 6. Con los valores conocidos de R_L, I_D, V_{DD} y R_{sr}, calcular la resistencia de drenaje R_D. Con $R_{cd} = R_D + R_{sr}$ y $R_{ca} = R_D \| R_L$, la ecuación (5.115) da

$$\frac{V_{DD}}{I_D} = R_{cd} + R_{ca} = R_D + R_{sr} + \frac{R_DR_L}{R_D + R_L}$$

Paso 7. Si se supone una ganancia en voltaje A_{vo}, hacer que la ganancia en voltaje sin carga sea igual a A_v. Esto es, $A_{vo} = A_v$ como primera aproximación. De acuerdo con la ecuación (5.93), la ganancia en voltaje sin carga A_{vo} está dada por

$$|A_{vo}| = \frac{v_o}{v_g} = \frac{\mu_gR_D}{R_D + r_o + (1 + \mu_g)R_{sr1}}$$

con la cual puede hallarse la resistencia de fuente R_{sr1}:

$$R_{sr1} = \frac{\mu_gR_D - |A_{vo}|(R_D + r_o)}{|A_{vo}|(1 + \mu_g)}$$

donde $\mu_g = g_mr_o$.

Paso 8. Calcular el valor de la resistencia de la fuente que será desviada R_{sr2}:

$$R_{sr2} = R_{sr} - R_{sr1}$$

Si $R_{sr2} < 0$, A_{vo} es demasiado grande; selecciónese un transistor con un valor más grande de g_m.

Paso 9. Con la ecuación (5.88), calcular la resistencia de salida R_o:

$$R_o = [r_o + (1 + \mu_g)R_{sr1}] \| R_D$$

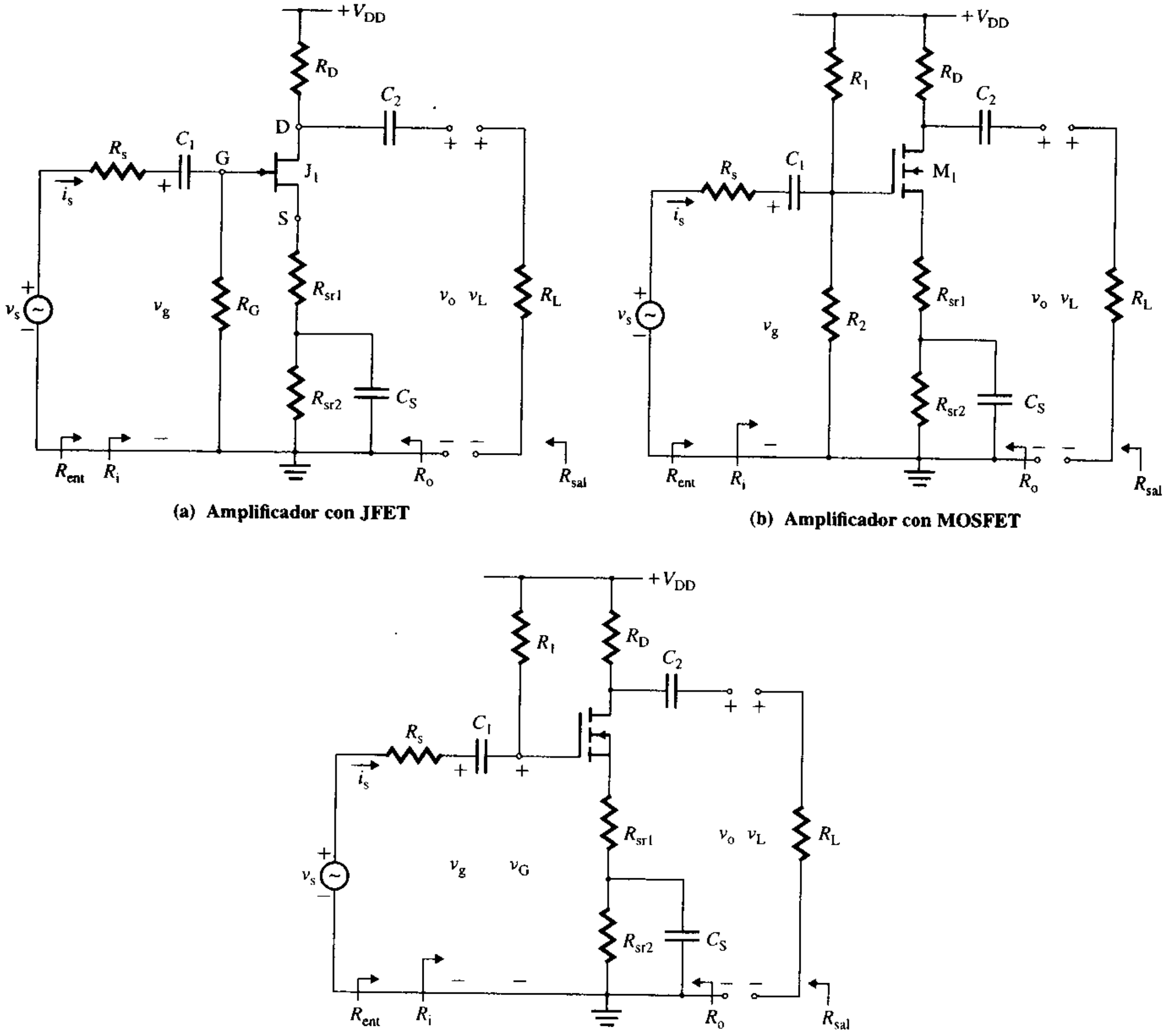
Paso 10. Calcular la ganancia en voltaje A_v:

$$A_v = \frac{v_L}{v_s} = \frac{A_{vo}R_iR_L}{(R_i + R_s)(R_L + R_o)}$$

Paso 11. Si el valor de A_v en el paso 10 no es mayor o igual que el valor deseado de A_v, repítanse los pasos 7 a 10 con valores de A_{vo} cada vez más grandes, hasta obtener el valor deseado de A_v en el paso 10. Si no se puede obtener el requerimiento de ganancia, elíjase un transistor con un valor más grande de g_m.

www.elsolucionario.net

FIGURA 5.65 Configuraciones de circuito para amplificadores con FET



(a) Amplificador con JFET

(b) Amplificador con MOSFET

(c) Amplificador con MOSFET

ASPECTOS PRINCIPALES DE LA SECCIÓN 5.5

- En general, el diseño implica toma de decisiones y un proceso iterativo. Los pasos para el diseño desarrollados en esta sección, serán útiles al calcular los valores de los componentes para cumplir con las especificaciones.
- El diseño de un amplificador requiere un conocimiento previo de las especificaciones deseadas, la selección de un FET o un BJT y la selección de un punto Q.
- Una vez que se ha elegido el tipo de transistor y el punto Q, el siguiente paso es seleccionar el circuito de polarización y determinar los valores de sus componentes.
- Los parámetros de señal pequeña, calculados con los valores del punto Q, se utilizan entonces para determinar la resistencia del emisor (o de fuente) necesaria para obtener la ganancia en voltaje o resistencia de entrada deseadas.

www.elsolucionario.net

Resumen

Los transistores de unión bipolar (BJT) son dispositivos activos de dos tipos: *npn* y *pnp*. Los BJT son dispositivos controlados por corriente; la salida depende de la corriente de entrada. El BJT puede operar en una de cualquiera de estas tres regiones: de corte, activa o de saturación. La ganancia en corriente directa β_F, un parámetro muy importante, es el cociente de la corriente de colector y la corriente de base. El circuito de polarización establece el punto de operación, de tal modo que los efectos de las variaciones de los parámetros se reduzcan al mínimo, y permite la superposición de señales de ca con una distorsión mínima. Los BJT pueden representarse por medio de modelos lineales o no lineales. Casi siempre se utilizan modelos lineales, que dan valores aproximados al diseño y análisis iniciales. Los modelos no lineales normalmente se usan en el diseño y análisis asistidos por computadora, sobre todo con PSpice/SPICE.

Para amplificar el voltaje se utiliza un amplificador de emisor común. La resistencia del emisor incrementa la resistencia de entrada, pero reduce la ganancia en voltaje. Por regla general se requiere un compromiso entre los requerimientos de alta resistencia de entrada y alta ganancia en voltaje. El amplificador de colector común, conocido como seguidor de emisor, ofrece una alta resistencia de entrada y una baja resistencia de salida, con una ganancia que tiende a la unidad. El amplificador puede tener dos rectas de carga: una de ca y otra de cd. La recta de carga de ca se ve afectada por la resistencia de carga externa. El diseño de un amplificador normalmente requiere que se especifiquen la resistencia de entrada, la resistencia de salida y la ganancia en voltaje.

Los FET, que son dispositivos controlados por voltaje, tienen muchas ventajas sobre los BJT. Son de dos tipos: FET de unión y MOSFET. Los MOSFET también son de dos tipos: incrementales y decrementales. Cada tipo puede ser de canal *p* o de canal *n*. Según el valor del voltaje drenaje-fuente; el FET puede operar en una de tres regiones: óhmica, de saturación o de corte. En la región óhmica, el FET opera como un dispositivo controlado por voltaje; en la región de saturación, como amplificador. El voltaje de estrechamiento del JFET separa las regiones óhmica y de saturación. El MOSFET incremental conduce sólo cuando el voltaje compuerta-fuente excede el voltaje de umbral. Debido a la polarización inversa de la unión *pn*, en los FET fluye una pequeña corriente de compuerta (del orden de μA). La corriente de compuerta de un MOSFET es muy pequeña (del orden de nA). El FET puede modelarse por medio de una fuente de corriente controlada por voltaje. Los FET deben polarizarse adecuadamente para establecer el voltaje compuerta-fuente con la polaridad y magnitud apropiadas. El punto *Q* ha de ser estable, y debe diseñarse un circuito de polarización para reducir al mínimo el efecto de las variaciones en los parámetros. Los MOSFET se utilizan en circuitos integrados con una escala de integración muy grande (VLSI).

Referencias

1. R. T. Howe y C. G. Sodini, *Microelectronics—An Integrated Approach*. Englewood Cliffs, NJ: Prentice Hall Inc., 1997.
2. A. R. Hambley, *Electronics—A Top-Down Approach to Computer-Aided Circuit Design*. Nueva York: Macmillan Publishing Co., 1994.
3. P. E. Allen y D. R. Holberg, *CMOS Analog Circuits*. Nueva York: Holt, Rinehart and Winston, Inc., 1987.
4. M. N. Horenstein, *Microelectronic Circuits and Devices*. Englewood Cliffs, NJ: Prentice Hall Inc., 1996.
5. D. A. Johns y K. Martin, *Analog Integrated Circuit Design*. Nueva York: John Wiley and Sons, Inc., 1997.

Preguntas de repaso

1. ¿Cuáles son los tipos de BJT?
2. ¿Qué diferencias hay entre los BJT de tipo *npn* y los de tipo *pnp*?
3. ¿Cuáles son las posibles regiones de operación de un BJT?
4. ¿Qué es un factor de amplificación en cortocircuito?
5. ¿Que es un factor de amplificación directa?
6. ¿Cuáles son las características de una región activa?
7. ¿Cuáles son las características de una región de saturación?
8. ¿Cuál es el objetivo de polarizar un BJT?
9. ¿Qué es una recta de carga?

www.elsolucionario.net

10. ¿Qué relación existe entre disipación de potencia y temperatura de unión?
11. ¿Qué son los modelos lineales de BJT?
12. ¿Qué es la corriente de saturación de un transistor?
13. ¿Qué es la ganancia en corriente de señal pequeña de un BJT?
14. ¿Qué es la resistencia de entrada de señal pequeña de un BJT?
15. ¿Qué es la resistencia de salida de señal pequeña de un BJT?
16. ¿Qué es el voltaje de Early?
17. ¿Cuál es el objetivo de un capacitor de desvío del emisor?
18. ¿Cuáles son los parámetros de desempeño de un amplificador?
19. ¿Cuáles son las características de los amplificadores de emisor común?
20. ¿Cuáles son las características de los amplificadores de colector común?
21. ¿Qué es una recta de carga de cd?
22. ¿Qué es una recta de carga de ca?
23. ¿Qué ventajas tienen los FET sobre los BJT?
24. ¿Cuáles son los tipos principales de JFET?
25. ¿Qué es el voltaje de estrechamiento de un JFET?
26. ¿Cuáles son los tipos de MOSFET?
27. ¿Qué es un NMOS?
28. ¿Qué es un PMOS?
29. ¿Qué es la región óhmica de un FET?
30. ¿Cuáles son los efectos de las características del JFET en el punto de polarización?
31. ¿Qué es la ganancia en transconductancia g_m de un FET?
32. ¿Qué es la resistencia de señal pequeña r_o de un FET?
33. ¿Qué es el voltaje de modulación de canal de un FET?
34. ¿Cuál es el objetivo del capacitor de desvío de la fuente?
35. ¿Cuáles son los parámetros de desempeño de un amplificador?
36. ¿Cuáles son las características de los amplificadores de fuente común?
37. ¿Cuáles son las características de los seguidores de fuente?

Problemas

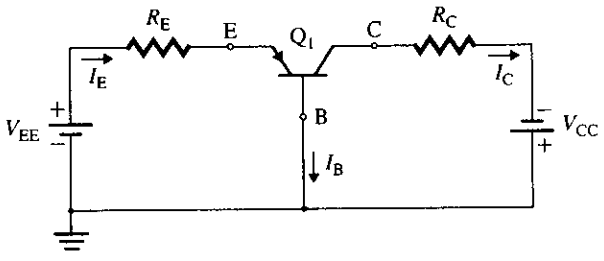
El símbolo **D** señala los problemas de diseño. El símbolo **P** indica que la solución a un problema se puede verificar por medio de PSpice/SPICE o de Electronics Workbench.

▸ 5.2 *Transistores de unión bipolar*

5.1 Los parámetros de un transistor *npn* son $\alpha_F = 0.9934$ e $I_B = 25\ \mu A$. Determine (**a**) la ganancia en corriente directa β_F, (**b**) la corriente de colector i_C y (**c**) la corriente de emisor i_E.

P 5.2 Los parámetros del circuito BJT tipo *pnp* de la figura P5.2 son $R_C = 1\ k\Omega$, $R_E = 1\ k\Omega$, $V_{CC} = 15$ V, $V_{EE} = 5$ V, $V_{EB} = 0.6$ V y $\alpha_F = 0.992$. Calcule I_B, I_C, I_E, V_{CE} y V_{CB} en el punto Q.

FIGURA P5.2



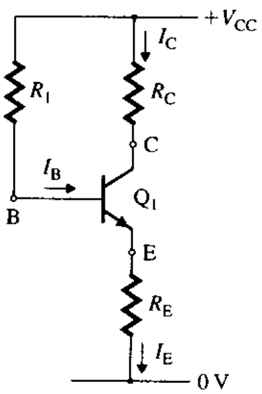
www.elsolucionario.net

P **5.3** Los parámetros del circuito transistor *npn* ilustrado en la figura P5.3 son R_1 = 100 kΩ, R_C = 1kΩ, R_E = 200 Ω, V_{BE} = 0.7 V y V_{CC} = 12 V.

(a) Calcule I_B, I_C, I_E y V_{CE} en el punto de operación, si β_F = 50 y si β_F = 250.

(b) Repita el inciso (a) con R_E = 0.

FIGURA P5.3

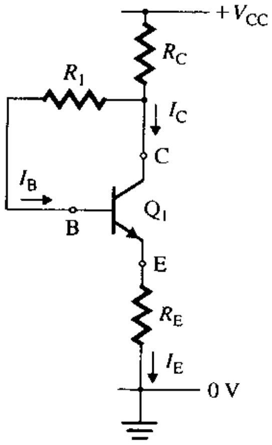


P **5.4** Los parámetros del circuito mostrado en la figura P5.4 son R_1 = 10 kΩ, R_C = 1kΩ, R_E = 200 Ω, V_{BE} = 0.7 V y V_{CC} = 12 V.

(a) Calcule I_B, I_C, I_E y V_{CE} en el punto Q, si β_F = 50 y si β_F = 250.

(b) Repita el inciso (a) con R_E = 0.

FIGURA P5.4

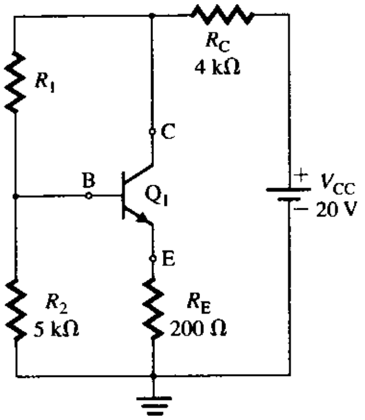


D P **5.5** Diseñe un circuito de polarización como el que se muestra en la figura 5.7(a). Calcule los valores y las disipaciones de potencia de R_E, R_C, R_1 y R_2 y la disipación de potencia total P_T del circuito. La fuente de alimentación es V_{CC} = 30 V. Los valores de polarización son I_C = 2 mA y V_{CE} = 12.6 V. El valor nominal de β_F es 50. Suponga que V_{BE} = 0.5 V y $r_\mu = \infty$.

P **5.6** El circuito con transistor *npn* de la figura P5.6 tiene V_{BE} = 0.5 V y β_F = 80. Determine el valor de R_1 que da I_C = 4 mA, y el valor correspondiente de V_{CE}.

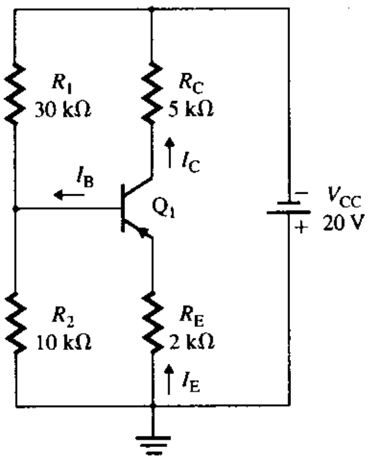
www.elsolucionario.net

FIGURA P5.6



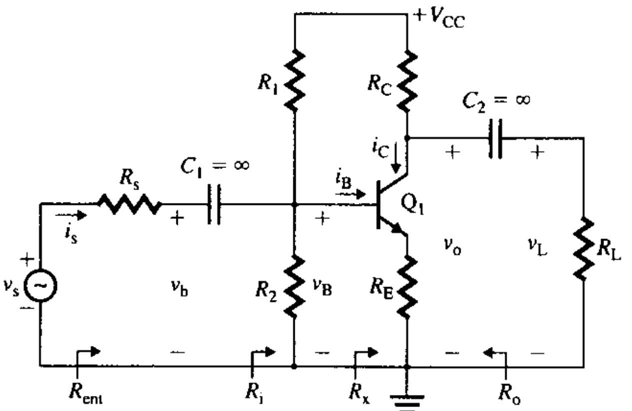
P **5.7** El circuito con transistor *pnp* de la figura P5.7 tiene $\beta_F = 100$ y $V_{EB} = 0.7$ V. Calcule I_C y V_{CE}.

FIGURA P5.7



5.8 Los parámetros del circuito amplificador de la figura P5.8 son $V_{CC} = 5$ V, $R_C = 500\ \Omega$, $R_1 = 6.5$ kΩ, $R_2 = 2.5$ kΩ, $R_E = 450\ \Omega$, $R_s = 500\ \Omega$, $R_L = 5$ kΩ y $C_1 = C_2 = \infty$. Suponga que $\beta_F = 100$ y $V_A = 200$ V, y $V_{BE} = 0.7$V

FIGURA P5.8



www.elsolucionario.net

(a) Determine el punto Q definido por I_B, I_C y V_{CE}.

(b) Calcule los parámetros de señal pequeña g_m, r_π y r_o del transistor.

(c) Calcule la resistencia de entrada $R_{ent} = v_s/i_s$, la ganancia en voltaje sin carga $A_{vo} = v_o/v_b$, la resistencia de salida R_o, la ganancia en voltaje total $A_v = v_L/v_s$, la ganancia en corriente $A_i = i_o/i_s$ y la ganancia en potencia A_p.

(d) Use PSpice/SPICE para trazar la gráfica de los valores instantáneos de v_L, v_C, v_B, i_C e i_B.

P **5.9** El amplificador con BJT de la figura 5.10 tiene $R_1 = 5.5$ kΩ, $R_2 = 1.5$ kΩ, $R_C = 1.5$ kΩ, $R_E = 150$ Ω, $R_L = 5$ kΩ, $R_s = 200$ Ω y $V_{CC} = 5$ V. Suponga que $\beta_F = 100$ y $V_A = 200$ V.

(a) Determine el punto Q definido por I_B, I_C y V_{CE}.

(b) Calcule los parámetros de señal pequeña g_m, r_π y r_o del transistor.

(c) Calcule la resistencia de entrada $R_{ent} = v_s/i_s$, la ganancia en voltaje sin carga $A_{vo} = v_o/v_b$, la resistencia de salida R_o, la ganancia en voltaje total $A_v = v_L/v_s$, la ganancia en corriente $A_i = i_o/i_s$ y la ganancia en potencia A_p.

(d) Use PSpice/SPICE para trazar la gráfica de los valores instantáneos de v_L, v_C, v_B, i_C e i_B.

P **5.10** El seguidor de emisor de la figura 5.15(a) tiene $R_B = 74$ kΩ, $R_E = 750$ Ω, $R_L = 5$ kΩ, $R_s = 200$ Ω, $V_{CC} = 18$ V y $V_{BE} = 0.7$ V. Suponga que $\beta_F = 100$ y $V_A = 200$ V.

(a) Determine el punto Q definido por I_B, I_C y V_{CE}.

(b) Calcule los parámetros de señal pequeña g_m, r_π y r_o del transistor.

(c) Calcule la resistencia de entrada $R_{ent} = v_s/i_s$, la ganancia en voltaje sin carga $A_{vo} = v_o/v_b$, la resistencia de salida R_o, la ganancia en voltaje total $A_v = v_L/v_s$, la ganancia en corriente $A_i = i_o/i_s$ y la ganancia en potencia A_p.

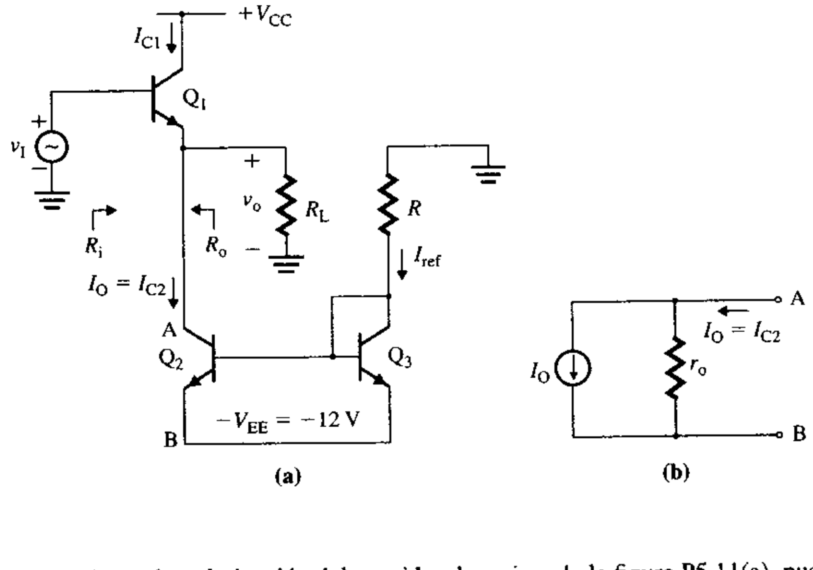
(d) Use PSpice/SPICE para trazar la gráfica de los valores instantáneos de v_L, v_B, i_E e i_B.

P **5.11** Un seguidor de emisor es polarizado con una fuente de corriente transistorizada, como se muestra en la figura P5.11(a). Suponga que todos los transistores son idénticos, con $\beta_F = 100$, $V_{BE} = 0.7$ V y $V_A = 200$ V, y que $R = 5$ kΩ y $R_L = 1$ kΩ.

(a) Halle la corriente de polarización equivalente I_O y la resistencia r_o, como se muestra en la figura P5.11(b).

(b) Calcule la resistencia de entrada de señal pequeña R_i y la resistencia de salida R_o del seguidor de emisor.

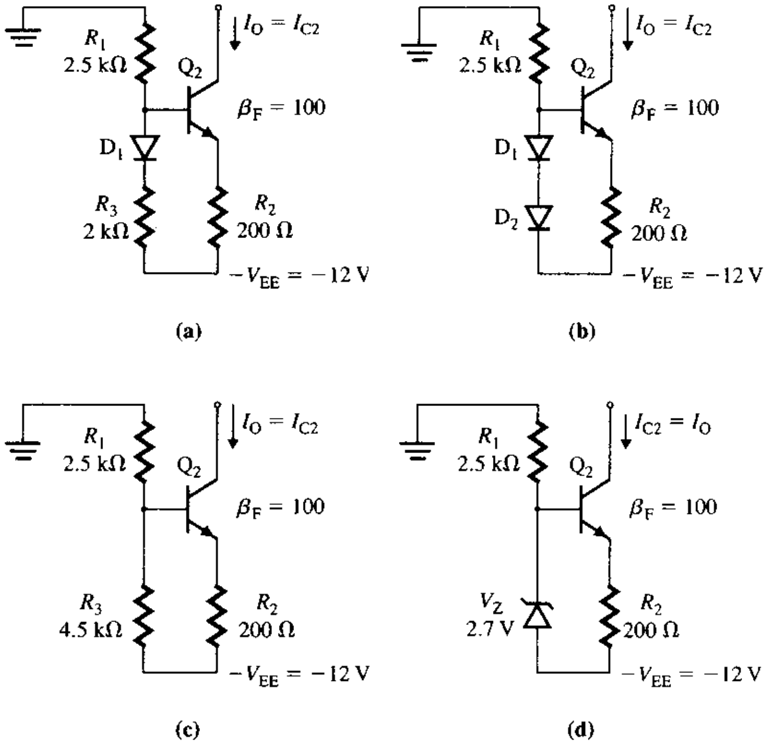
FIGURA P5.11



5.12 La corriente de polarización del seguidor de emisor de la figura P5.11(a), puede ser generada por los circuitos de la figura P5.12. Determine la corriente de polarización equivalente I_O y la resistencia r_o. Suponga un transistor con $\beta_F = 100$, $V_{BE} = 0.7$ V y $V_A = 200$ V, y una caída de diodo $V_D = 0.7$ V.

www.elsolucionario.net

FIGURA P5.12



▸ 5.3 *Transistores de efecto de campo*

5.13 El voltaje de estrechamiento de un JFET de canal n es $V_p = -5$ V, y la corriente de saturación es $I_{DSS} = 40$ mA. El valor de v_{DS} es tal, que el transistor opera en la región de saturación. La corriente de drenaje es $i_D = 15$ mA. Calcule el voltaje compuerta-fuente v_{GS}.

5.14 El voltaje de estrechamiento de un JFET de canal p es $V_p = 5$ V, y la corriente de saturación es $I_{DSS} = 40$ mA. El valor de v_{DS} es tal, que el transistor opera en la región de saturación. La corriente de drenaje es $i_D = 15$ mA. Calcule el voltaje compuerta-fuente v_{GS}.

5.15 Un MOSFET incremental de canal n tiene $V_t = 3.5$ V e $i_D = 8$ mA (con $v_{GS} = 5.8$ V). Determine **(a)** i_D cuando $v_{GS} = 5$ V, **(b)** v_{GS} cuando $i_D = 6$ mA, **(c)** el valor de v_{DS} en la frontera entre las regiones óhmica y de saturación si $i_D = 6$ mA, y **(d)** la razón W/L si $\mu_n = 600$ cm^2/V · s, $t_{6x} = 0.1$ μm y $C_{6x} = 3.5 \times 10^{-11}$ F/cm^2. Suponga que el MOSFET opera en la región de saturación.

5.16 Un MOSFET incremental de canal p tiene $V_t = -3.5$ V e $i_D = 8$ mA (con $v_{GS} = -5.8$ V). Determine **(a)** i_D cuando $v_{GS} = -5$ V, **(b)** v_{GS} cuando $i_D = 6$ mA, **(c)** el valor de v_{DS} en la frontera entre las regiones óhmica y de saturación cuando $i_D = 6$ mA, y **(d)** la razón W/L si $\mu_n = 600$ cm^2/V · s, $t_{6x} = 0.1$ μm y $C_{6x} = 3.5 \times 10^{-11}$ F/cm^2.

5.17 Un MOSFET decremental de canal n tiene $V_p = -5$ V e $i_D = 5$ mA (con $v_{GS} = -4$ V). Determine **(a)** i_D cuando $v_{GS} = -2$ V, **(b)** v_{GS} cuando $i_D = 6$ mA, **(c)** el valor de v_{DS} en la frontera entre las regiones óhmica y de saturación cuando $i_D = 6$ mA, y **(d)** la razón W/L si $\mu_n = 600$ cm^2/V · s y $C_{6x} = 3.5 \times 10^{-11}$ F/cm^2. Suponga que el MOSFET opera en la región de saturación.

P **5.18** El circuito JFET de canal n de la figura 5.47(f) tiene $R_D = 1.5$ kΩ, $R_G = 500$ kΩ, $R_{sr} = 1$ kΩ y $V_{DD} = 15$ V. Calcule I_D, V_{GS} y V_{DS} si **(a)** $I_{DSS} = 25$ mA e $i_D = 0.5$ mA (con $v_{GS} = -6.5$ V) y **(b)** $I_{DSS} = 5$ mA e $i_D = 0.5$ mA (con $v_{GS} = -1.5$ V).

P **5.19** El circuito de polarización para el JFET de canal n de la figura 5.47(c), tiene $R_1 = 350$ kΩ, $R_2 = 100$ kΩ, $V_{DD} = 15$ V, $R_D = 1.5$ kΩ y $R_{sr} = 2.3$ kΩ. Los parámetros del transistor son $I_{DSS} = 15$ mA y $V_p = -4.5$ V. Suponga que el JFET opera en la región de saturación.

www.elsolucionario.net

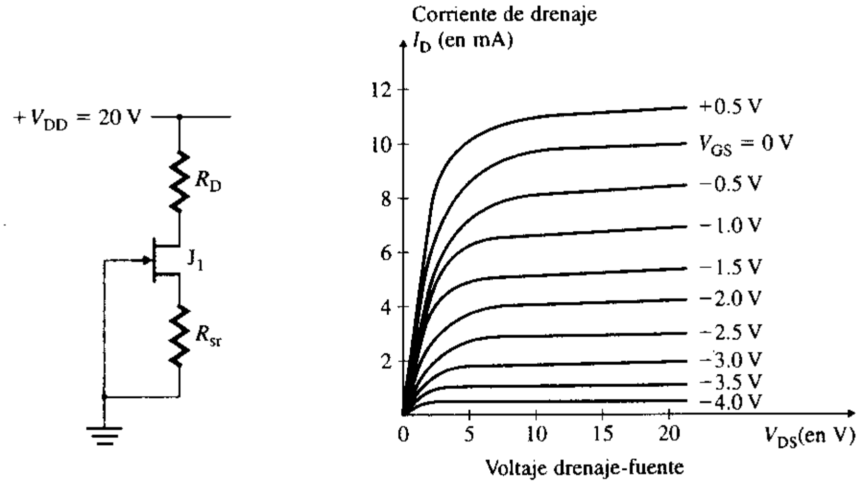
(a) Calcule los valores de I_D, V_{DS} y V_{GS} en el punto Q.

(b) Calcule el valor mínimo de R_{sr} de modo que $V_{GS} \leq 0$.

(c) Use PSpice/SPICE para verificar su diseño en el inciso (a).

5.20 En la figura P5.20(a) se muestra un amplificador con JFET de canal n. La característica de drenaje se ilustra en la figura P5.20(b). Los valores de polarización son $I_D = 4$ mA, $V_{DS} = 10$ V y $V_{GS} = -2$ V. Calcule los valores de R_D y R_{sr}.

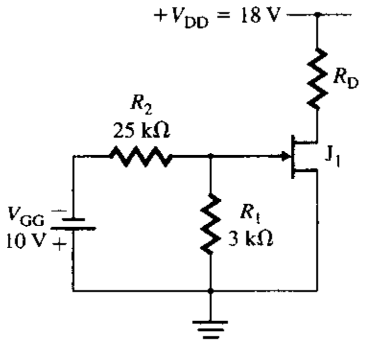
FIGURA P5.20



(a) (b)

5.21 Para el circuito JFET de canal n mostrado en la figura P5.21, $R_D = 2.5$ kΩ y $V_{DD} = 18$ V. Los parámetros del JFET son $V_p = -1.5$ V e $I_{DSS} = 5$ mA. Calcule los valores de polarización de I_D, V_{DS} y V_{GS}.

FIGURA P5.21



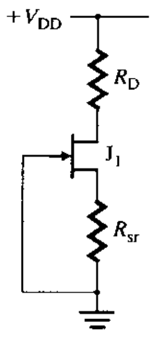
5.22 Para el circuito JFET de canal n mostrado en la figura P5.22, los valores de polarización son $I_D = 7.5$ mA y $V_{DS} = 10$ V. Los parámetros del JFET son $I_{DSS} = 10$ mA y $V_p = -5$ V. Si la característica de drenaje está descrita por

$$i_D = I_{DSS}\left[1 - \frac{v_{GS}}{V_p}\right]^2$$

calcule (a) valor de polarización de V_{GS} y (b) los valores de R_{sr} y R_D. Suponga que $V_{DD} = 20$ V.

www.elsolucionario.net

FIGURA P5.22



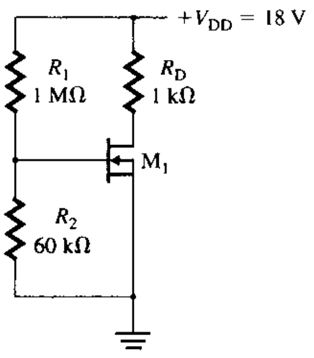
P 5.23 El circuito de polarización NMOS mostrado en la figura 5.47(d) tiene $V_{DD} = 15$ V, $R_1 = 1.5$ MΩ, $R_D = 0.5$ kΩ y $R_{sr} = 4$ kΩ. Los parámetros del NMOS son $V_t = 2.5$ V y $K_p = 1$ mA/V^2. Calcule V_{DS} y V_{GS}.

D P 5.24 Diseñe un circuito de polarización como el que se muestra en la figura 5.47(f) para un JFET de canal *n*. El punto de operación se debe mantener a $I_D = 8$ mA y $V_{DS} = 7.5$ V. El voltaje de alimentación de cd es 15 V. Los parámetros del JFET son $I_{DSS} = 15$ mA y $V_p = -5$ V. Suponga que el circuito opera en la región de saturación.

D 5.25 Para el circuito de polarización del NMOS mostrado en la figura 5.47(c), V_t varía desde 1 V hasta 2.5 V, y K_p lo hace desde 200 μA/V^2 hasta 150 μA/V^2. Si la variación de la corriente de drenaje ha de limitarse a 350 μA ± 20%, calcule los valores de R_{sr}, R_1, R_2 y R_D.

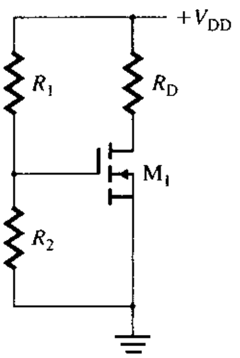
P 5.26 En la figura P5.26 se muestra un circuito para un MOSFET decremental de canal *n*. Los parámetros del transistor son $V_p = -5$ V e $I_{DSS} = 10$ mA. Calcule los valores de polarización de I_D, V_{DS} y V_{GS}. Suponga que $R_1 = 1$ MΩ, $R_2 = 60$ kΩ y $R_D = 1$ kΩ.

FIGURA P5.26



P 5.27 En la figura P5.27 se muestra un circuito para un MOSFET incremental de canal *n*. Los parámetros del NMOS son $V_t = 4$ V y $K_p = 1.2$ mA/V^2. Si los valores de polarización se han de establecer en $I_D = 10$ mA y $V_{DS} = 8$ V, calcule los valores de R_1, R_2 y R_D. Suponga que $V_{DD} = 20$ V.

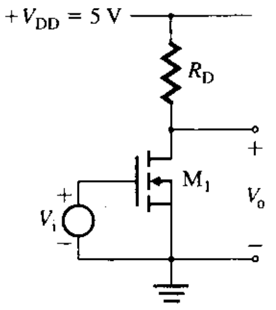
FIGURA P5.27



www.elsolucionario.net

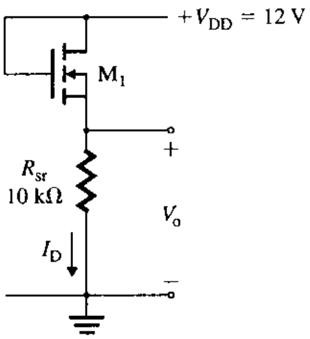
P 5.28 Trace la gráfica de la característica de transferencia aproximada del circuito CMOS de la figura P5.28, para $V_i = 0$ a 5 V. Los parámetros del circuito son $R_D = 25\ k\Omega$, $K_p = 20\ \mu A/V^2$ y $V_t = 2$ V.

FIGURA P5.28



P 5.29 Los parámetros del circuito NMOS mostrado en la figura P5.29 son $K_p = 1$ mA/V, $V_t = 2$ V y $V_{DD} =$ 12 V. Determine los valores de V_o, I_D y V_{DS}.

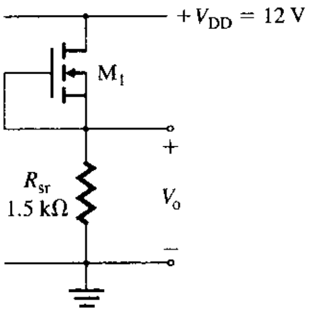
FIGURA P5.29



P 5.30 Los parámetros del circuito NMOS de la figura P5.29 son $K_p = 1$ mA/V, $V_t = 2$ V y $V_{DD} = 12$ V. Determine el valor de R_{sr} de modo que $V_o = 5$ V.

P 5.31 Los parámetros del circuito NMOS mostrado en la figura P5.31 son $K_p = 1.5\ mA/V^2$, $V_t =$ 2 V, $R_{sr} = 1.5\ k\Omega$ y $V_{DD} = 12$ V. Determine los valores de V_o, I_D y V_{DS}.

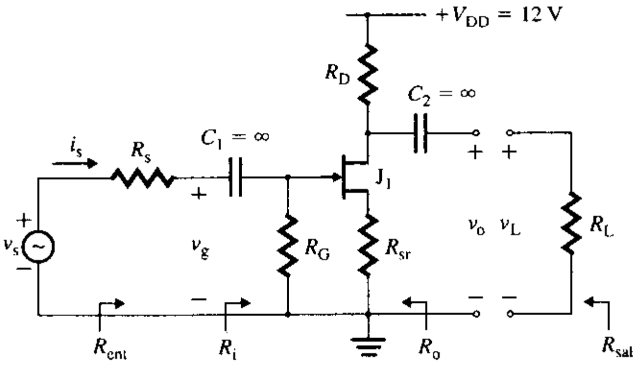
FIGURA P5.31



P 5.32 El amplificador con JFET de la figura P5.32 tiene $R_s = 500\ \Omega$, $R_L = 10\ k\Omega$, $R_{sr} = R_D = 5\ k\Omega$, $R_G = 100\ k\Omega$, $I_{DSS} = 10$ mA, $V_p = -4$ V, $|V_M| = 200$ V y $V_{DD} = 12$ V. Calcule **(a)** la resistencia de entrada $R_{ent} = v_s/i_s$, **(b)** la ganancia en voltaje sin carga $A_{vo} = v_o/v_g$, **(c)** la resistencia de salida R_o y **(d)** la ganancia en voltaje total $A_v = v_L/v_s$.

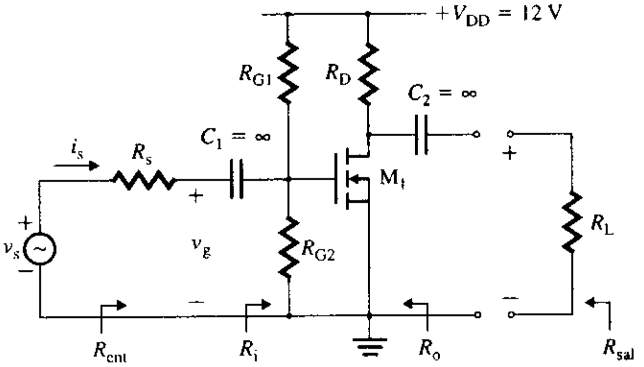
www.elsolucionario.net

FIGURA P5.32



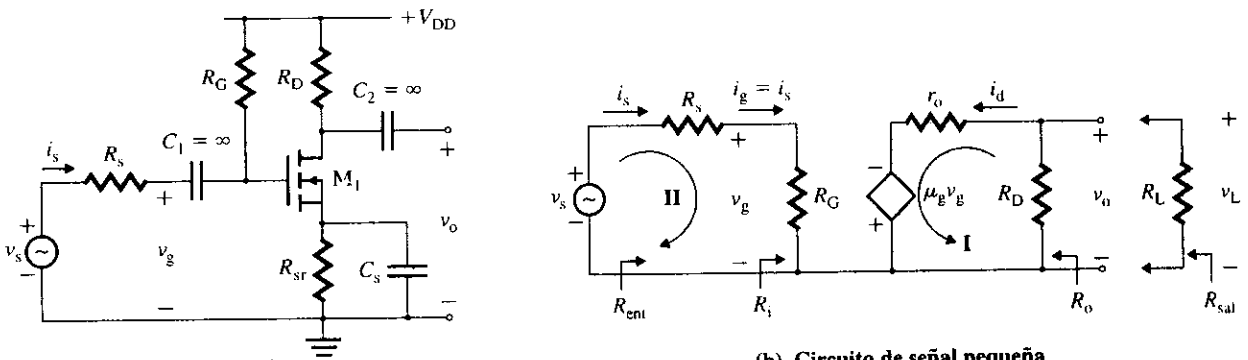
P 5.33 El amplificador con MOSFET de la figura P5.33 tiene R_s = 500 Ω, $R_D = R_L$ = 5 kΩ, R_{G1} = 7 MΩ, R_{G2} = 5 MΩ, K_p = 20 mA/V^2, V_t = 3.5 V, $|V_M|$ = 200 V y V_{DD} = 12 V. Calcule **(a)** la resistencia de entrada $R_{ent} = v_s/i_s$, **(b)** la ganancia en voltaje sin carga $A_{vo} = v_o/v_g$, **(c)** la resistencia de salida R_o y **(d)** la ganancia en voltaje total $A_v = v_L/v_s$.

FIGURA P5.33



5.34 El amplificador con NMOS de la figura P5.34 tiene V_{DD} = 15 V, R_s = 500 Ω, R_L = 10 kΩ, R_{sr} = 3 kΩ, R_D = 0.5 kΩ, R_G = 1 MΩ, V_M = −150 V, V_t = 2.4 V y K_p = 2.042 mA/V^2. Calcule **(a)** la resistencia de entrada $R_{ent} = v_s/i_s$, **(b)** la ganancia en voltaje sin carga $A_{vo} = v_o/v_g$, **(c)** la resistencia de salida R_o y **(d)** la ganancia en voltaje total $A_v = v_L/v_s$.

FIGURA P5.34



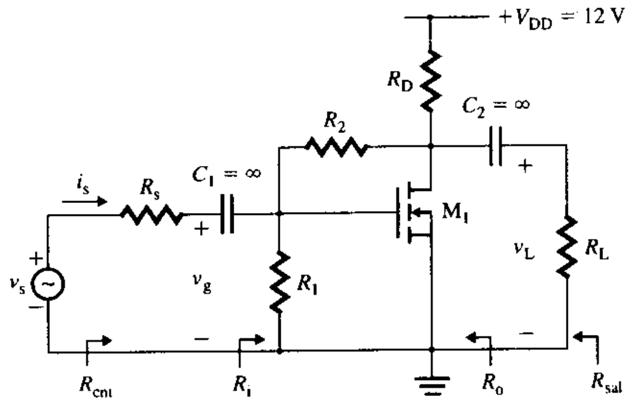
(a) Circuito **(b) Circuito de señal pequeña**

P 5.35 El amplificador con NMOS de la figura P5.34 tiene V_{DD} = 15 V, R_s = 1 kΩ, R_L = 5 kΩ, R_{sr} = 14 kΩ, R_D = 0.5 kΩ, R_G = 10 MΩ, V_M = −100 V, V_t = 2 V y K_p = 1 mA/V^2. Calcule **(a)** la resistencia de entrada $R_{ent} = v_s/i_s$, **(b)** la ganancia en voltaje sin carga $A_{vo} = v_o/v_g$, **(c)** la resistencia de salida R_o y **(d)** la ganancia en voltaje total $A_v = v_L/v_s$.

www.elsolucionario.net

5.36 El amplificador con MOSFET de la figura P5.36 tiene $R_s = 500\ \Omega$, $R_1 = 30\ k\Omega$, $R_2 = 50\ k\Omega$, $R_D = 10\ k\Omega$ y $R_L = 15\ k\Omega$. Suponga que $V_M = -200$ V, $V_t = 2$ V y $K_p = 30\ mA/V^2$. Calcule **(a)** la resistencia de entrada $R_{ent} = v_s/i_s$, **(b)** la ganancia en voltaje sin carga $A_{vo} = v_o/v_g$, **(c)** la resistencia de salida R_o y **(d)** la ganancia en voltaje total $A_v = v_L/v_s$.

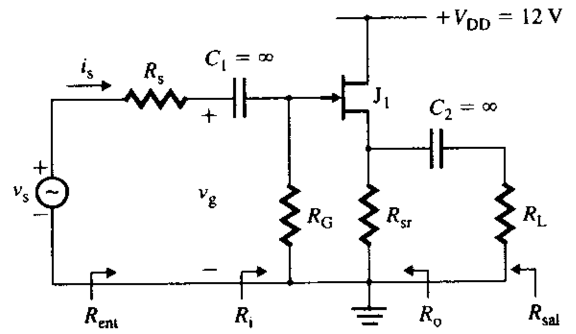
FIGURA P5.36



5.37 El seguidor de fuente de la figura 5.57(a) tiene $R_s = 1\ k\Omega$, $R_L = 1\ k\Omega$, $R_{sr} = 1\ k\Omega$, $R_G = 10\ M\Omega$, $I_{DSS} = 20$ mA, $V_p = -4$ V, $|V_M| = 200$ V y $V_{DD} = 12$ V. Calcule **(a)** la resistencia de entrada $R_{ent} = v_s/i_s$, **(b)** la ganancia en voltaje sin carga $A_{vo} = v_o/v_g$, **(c)** la resistencia de salida R_o y **(d)** la ganancia en voltaje total $A_v = v_L/v_s$.

5.38 El seguidor de fuente de la figura P5.38 tiene $R_s = 500\ \Omega$, $R_L = 10\ k\Omega$, $R_{sr} = 5\ k\Omega$ y $R_G = 10\ M\Omega$. Suponga que $V_p = -4$ V, $V_M = -100$ V y $g_{mo} = 20\ mA/V^2$. Calcule **(a)** la resistencia de entrada $R_{ent} = v_s/i_s$, **(b)** la ganancia en voltaje sin carga $A_{vo} = v_o/v_g$, **(c)** la resistencia de salida R_o y **(d)** la ganancia en voltaje total $A_v = v_L/v_s$.

FIGURA P5.38



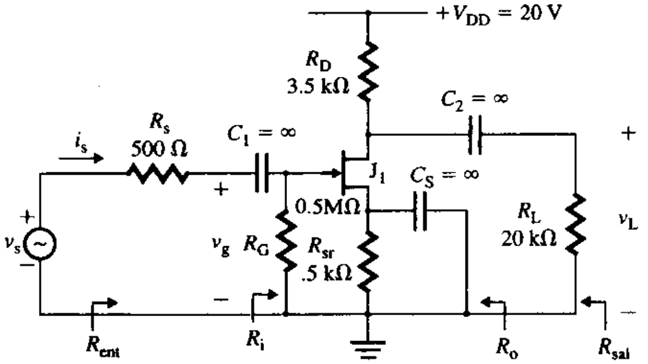
P **5.39** En la figura P5.39 se muestra un amplificador de fuente común. Los parámetros del transistor son $V_p = -5$ V, $I_{DSS} = 50$ mA y $V_M = -150$ V.

(a) Calcule los parámetros de señal pequeña del JFET.

(b) Calcule la resistencia de entrada $R_{ent} = v_s/i_s$, la resistencia de salida R_o, la ganancia en voltaje sin carga $A_{vo} = v_o/v_g$, y la ganancia en voltaje total $A_v = v_L/v_s$.

www.elsolucionario.net

FIGURA P5.39

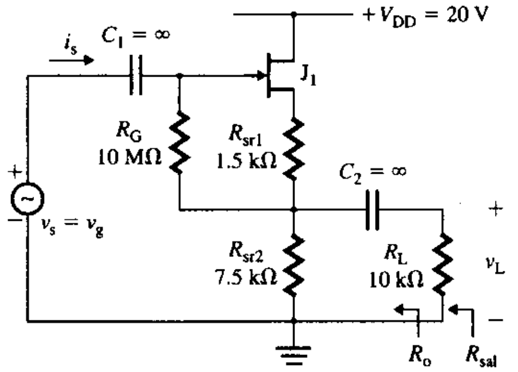


P **5.40** En la figura P5.40 se muestra un seguidor de fuente. Los parámetros del transistor son $V_p = -5$ V, $I_{DSS} = 50$ mA y $V_M = -150$ V.

(a) Calcule los parámetros de señal pequeña del JFET.

(b) Calcule la resistencia de entrada $R_{ent} = v_s/i_s$, la resistencia de salida R_o, la ganancia en voltaje sin carga $A_{vo} = v_o/v_g$, y la ganancia en voltaje total $A_v = v_L/v_s$.

FIGURA P5.40

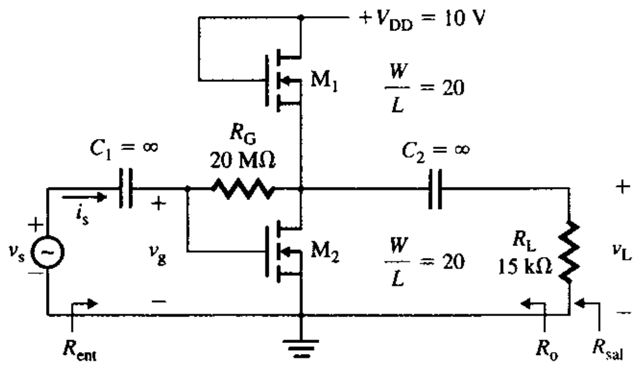


P **5.41** En la figura P5.41 se muestra un amplificador con NMOS. Los parámetros del transistor son $V_t = 4$ V, $K_p = 50$ mA/V y $V_M = -150$ V.

(a) Calcule los parámetros de señal pequeña del MOSFET.

(b) Calcule la resistencia de entrada $R_{ent} = v_s/i_s$, la resistencia de salida R_o, la ganancia en voltaje sin carga $A_{vo} = v_o/v_g$, y la ganancia en voltaje total $A_v = v_L/v_s$.

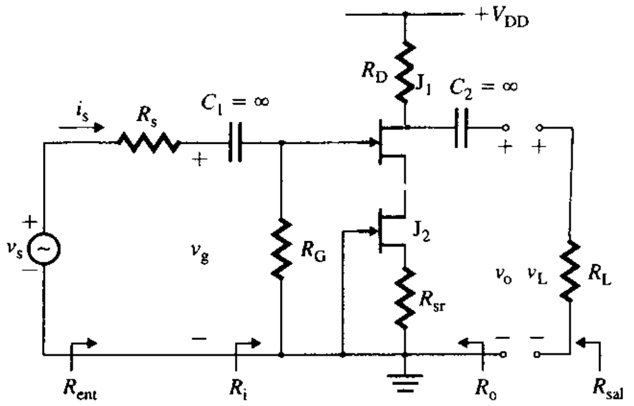
FIGURA P5.41



www.elsolucionario.net

P 5.42 En la figura P5.42 se ilustra un amplificador en configuración de cascada. Los parámetros del circuito son $v_s = 2$ mV, $V_{DD} = 20$ V, $R_G = 10$ MΩ, $R_s = 500$ Ω, $R_{sr} = 500$ Ω, $R_D = 4$ kΩ y $R_L = 10$ kΩ. Los parámetros del transistor son $V_p = -3.5$ V, $I_{DSS} = 12.5$ mA y $V_M = -150$ V. Calcule **(a)** la resistencia de entrada $R_{ent} = v_s/i_s$, **(b)** la resistencia de salida R_o, **(c)** la ganancia en voltaje sin carga $A_{vo} = v_o/v_g$ y **(d)** la ganancia en voltaje total $A_v = v_L/v_s$. Asumiendo que J_1 opera en la región de saturación y J_2 opera en la región óhmica con una señal pequeña V_{DS2}.

FIGURA P5.42



▸ **5.5** *Diseño de amplificadores*

D **P** 5.43 Diseñe un amplificador de emisor común, como el que se muestra en la figura 5.12, para producir una ganancia en voltaje $A_v = v_L/v_s = -20$. Suponga que $\beta_f = \beta_F = 100$, $V_{BE} = 0.7$ V, $V_A = 200$ V, $I_C = 10$ mA, $V_{CC} = 15$ V, $R_s = 500$ Ω y $R_L = 20$ kΩ.

D **P** 5.44 Diseñe un amplificador de emisor común, como el que se muestra en la figura 5.12, para producir una resistencia de entrada $R_i = v_b/i_s = 4$ kΩ. Suponga que $\beta_f = \beta_F = 100$, $V_{BE} = 0.7$ V, $V_A = 200$ V, $I_C = 5$ mA, $R_s = 250$ Ω, $V_{CC} = 15$ V y $R_L = 10$ kΩ.

D **P** 5.45 **(a)** Diseñe un amplificador de emisor común, como el que se muestra en la figura 5.12 para producir una ganancia en voltaje $A_v = v_L/v_s = -25$. Suponga que $\beta_f = \beta_F = 150$, $V_{BE} = 0.7$ V, $V_A = 200$ V, $I_C = 15$ mA, $V_{CC} = 18$ V, $R_s = 250$ Ω y $R_L = 5$ kΩ.

(b) Use PSpice/SPICE para generar los parámetros de señal pequeña r_π, r_o y r_μ del transistor y para verificar su diseño.

D **P** 5.46 **(a)** Diseñe un amplificador de emisor común, como el que se muestra en la figura 5.12, para producir una resistencia de entrada $R_i = v_b/i_s \geq 3.5$ kΩ. Suponga que $\beta_f = \beta_F = 150$, $V_{BE} = 0.7$ V, $V_A = 200$ V, $I_C = 15$ mA, $V_{CC} = 18$ V y $R_L = 5$ kΩ.

(b) Use PSpice/SPICE para generar los parámetros de señal pequeña r_π, r_o y r_μ del transistor y verificar su diseño.

D **P** 5.47 Diseñe un seguidor de emisor como el que se muestra en la figura 5.15(a). Suponga que $\beta_f = \beta_F = 100$, $V_{BE} = 0.7$ V, $V_A = 200$ V, $I_C = 5$ mA, $R_s = 500$ Ω, $V_{CC} = 15$ V y $R_L = 1$ kΩ y $A_v \approx 1$.

D **P** 5.48 **(a)** Diseñe un seguidor de emisor como el que se muestra en la figura 5.15(a). Suponga que $\beta_f = \beta_F = 150$, $V_{BE} = 0.7$ V, $V_A = 150$ V, $I_C = 10$ mA, $R_s = 500$ Ω, $V_{CC} = 18$ V, $R_L = 5$ kΩ y $A_v \approx 1$.

(b) Use PSpice/SPICE para generar los parámetros de señal pequeña r_π, r_o y r_μ del transistor y verificar su diseño.

D **P** 5.49 **(a)** Diseñe un seguidor de emisor como el que se muestra en la figura 5.15(d). Suponga que $\beta_f = \beta_F = 150$, $V_{BE} = 0.7$ V, $V_A = 150$ V, $I_C = 10$ mA, $R_s = 500$ Ω, $V_{CC} = 18$ V, $R_L = 5$ kΩ y $A_v \approx 1$.

(b) Use PSpice/SPICE para generar los parámetros de señal pequeña r_π, r_o y r_μ del transistor y verificar su diseño.

D **P** 5.50 **(a)** Diseñe un seguidor de emisor como el que se muestra en la figura 5.15(d) para producir una resistencia de entrada de $R_i = v_b/i_s \geq 15$ kΩ. Suponga que $\beta_f = \beta_F = 150$, $V_{BE} = 0.7$ V, $V_A = 150$ V, $I_C = 15$ mA, $R_s = 500$ Ω, $V_{CC} = 18$ V y $R_L = 5$ kΩ.

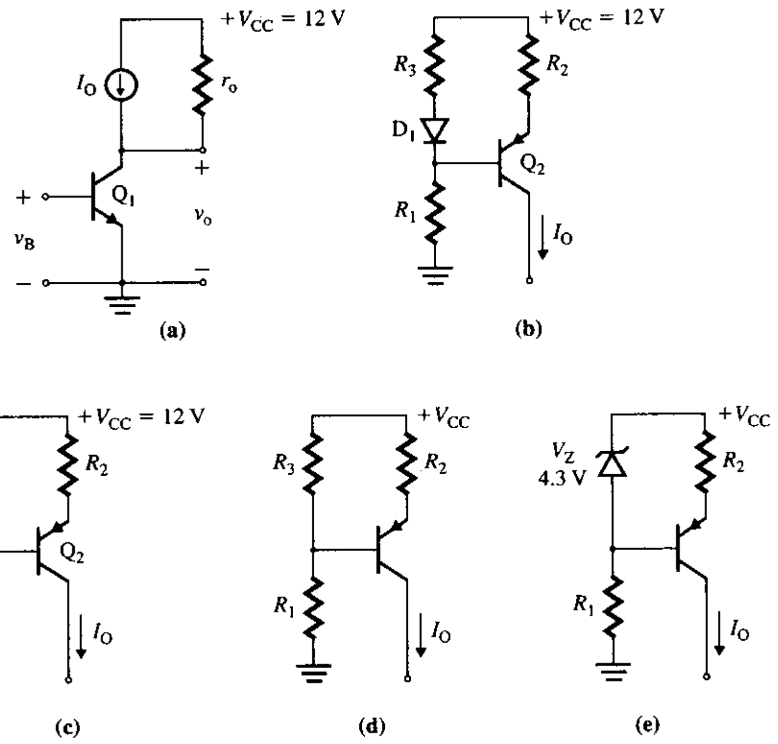
(b) Use PSpice/SPICE para generar los parámetros de señal pequeña r_π, r_o y r_μ del transistor y verificar su diseño.

www.elsolucionario.net

D P **5.51** Diseñe un amplificador de emisor común, como el que se muestra en la figura 5.26(a), con una fuente de corriente activa. Use transistores con β_F mínimo = 200, β_F nominal = 250 y V_A = 200 V. La corriente de operación del colector es I_C = 1 mA. La fuente de alimentación de cd es V_{CC} = 10 V. Suponga que V_{BE} = 0.7 V.

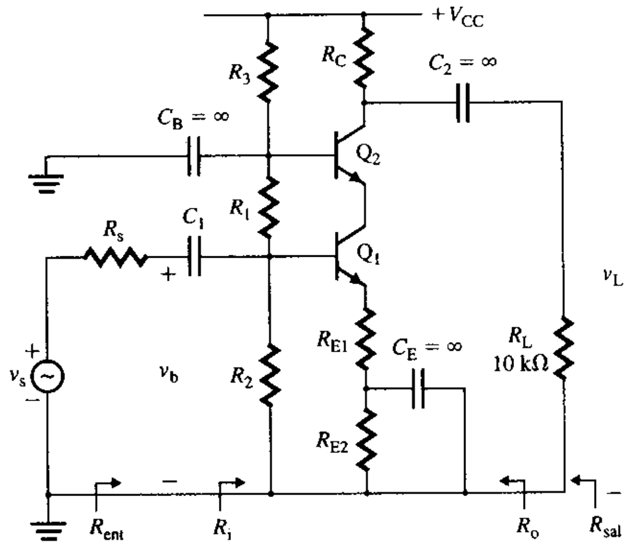
D P **5.52** El amplificador de emisor común de la figura P5.52(a) se polariza con las fuentes de corriente mostradas en la partes (b), (c), (d) y (e). Determine los parámetros de circuito de cada una de la fuentes para producir I_O = 1 mA. Suponga un transistor *pnp* con β_F = 100, V_{BE} = −0.7 V, V_A = 200 V y V_D = 0.7 V. La fuente de alimentación de cd es V_{CC} = 12 V. (*Nota:* No existe una solución única.)

FIGURA P5.52



D P **5.53** Diseñe un amplificador de emisor común-base común como el que se muestra en la figura P5.53, para producir una ganancia en voltaje $A_v = v_L/v_s = -12$. Suponga que V_{CC} = 15 V y R_s = 250 Ω. Use transistores bipolares de tipo 2N2222 o 2N3904.

FIGURA P5.53



www.elsolucionario.net

D P 5.54 Diseñe un amplificador de fuente común con JFET de canal n, como el que se muestra en la figura 5.65(a). Los requerimientos son $I_D = 10$ mA, $A_v = -5$ y $R_i = 50$ kΩ. Los parámetros del JFET son $V_p = -4$ V, $I_{DSS} = 20$ mA y $V_M = -200$ V. Suponga que $R_s = 500$ Ω, $V_{DD} = 20$ V y $R_L = 50$ kΩ.

D P 5.55 Diseñe un amplificador de fuente común con MOSFET incremental de canal n, como el que se muestra en la figura 5.65(b). Los requerimientos son $A_v = -5$, $R_i = 50$ kΩ e $I_D = 10$ mA. Los parámetros del MOSFET son $V_t = 2$ V, $K_p = 40$ mA/V^2 y $V_M = -200$ V. Suponga que $R_s = 0$ Ω, $V_{DD} = 20$ V y $R_L = 50$ kΩ.

D P 5.56 Diseñe un amplificador de fuente común con JFET de canal n, como el que se muestra en la figura 5.65(a). Los requerimientos son $I_D = 20$ mA, $A_v = -4$ y $R_i = 50$ kΩ. Los parámetros del JFET son $V_p = -5$ V, $I_{DSS} = 40$ mA y $V_M = -100$ V. Suponga que $R_s = 500$ Ω, $V_{DD} = 20$ V y $R_L = 5$ kΩ.

D P 5.57 Diseñe un amplificador de fuente común con MOSFET incremental de canal n, como el que se muestra en la figura 5.65(b). Los requerimientos son $A_v = -15$, $R_i = 10$ MΩ e $I_D = 10$ mA. Los parámetros del MOSFET son $V_t = 4$ V, $K_p = 50$ mA/V^2 y $V_M = -100$ V. Suponga que $R_s = 1$ kΩ, $V_{DD} = 20$ V y $R_L = 5$ kΩ.

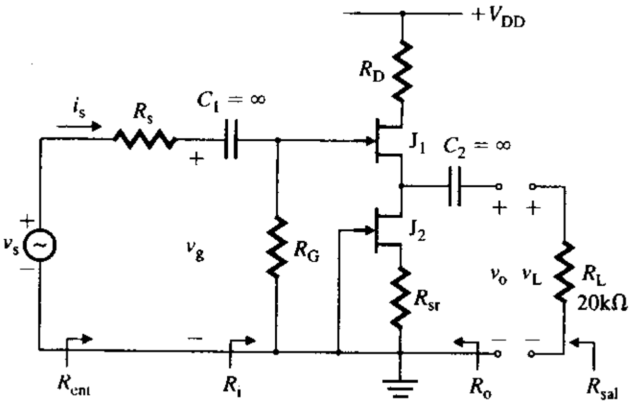
D P 5.58 Repita el problema 5.57 con la configuración mostrada en la figura 5.65(c).

D P 5.59 Diseñe un seguidor de fuente como el que se muestra en la figura 5.57(a). Los requerimientos son $R_i = 50$ kΩ e $I_D = 10$ mA. Los parámetros del JFET son $V_p = -3$ V, $I_{DSS} = 40$ mA y $V_M = -200$ V. Suponga que $R_s = 500$ Ω, $V_{DD} = 20$ V y $R_L = 10$ kΩ.

D P 5.60 Diseñe un seguidor de fuente como el que se muestra en la figura 5.57(a) para producir $R_i = 50$ kΩ e $I_D = 10$ mA. Los parámetros del JFET son $V_p = -4$ V, $I_{DSS} = 20$ mA y $V_M = -200$ V. Suponga que $R_s = 0$ Ω, $V_{DD} = 20$ V y $R_L = 10$ kΩ.

D P 5.61 Diseñe un amplificador en cascada como el que se muestra en la figura P5.61, para producir una ganancia en voltaje $A_v = v_L/v_s = -5$. Suponga que $V_{DD} = 20$ V y $R_s = 250$ Ω. Use un JFET de tipo 2N3819 $V_p = -3.5$ V y $I_{DSS} = 12.65$ mA.

FIGURA P5.61



▸ **NOTA:** Quizá necesite utilizar un capacitor para desviar una parte de R_{sr}.

www.elsolucionario.net

Introducción a los amplificadores operacionales

Contenido del capítulo

6.1 Introducción
6.2 Características de los amplificadores operacionales ideales
6.3 Modelos de PSpice/SPICE de amplificadores operacionales
6.4 Análisis de circuitos con amplificadores operacionales ideales
6.5 Aplicaciones de los amplificadores operacionales
6.6 Circuitos con amplificadores operacionales y diodos
6.7 Diseño de circuitos con amplificadores operacionales

RESUMEN ▶ REFERENCIAS
PREGUNTAS DE REPASO ▶ PROBLEMAS

6.1 *Introducción*

En el capítulo 5 se mencionó que pueden emplearse transistores para amplificar señales. El amplificador operacional (o amp-op) es un amplificador de alta ganancia, con acoplamiento directo, formado por varias etapas: una etapa de entrada, que ofrece una resistencia de entrada alta con cierta cantidad de ganancia en voltaje; una etapa intermedia, que produce una ganancia en voltaje alta, y una etapa de salida, que proporciona una resistencia de salida baja. El amplificador operacional trabaja con un voltaje diferencial entre dos terminales de entrada, y es un amplificador completo en un circuito integrado. El amplificador operacional, a menudo llamado circuito integrado (CI) lineal (o analógico), es un circuito integrado muy versátil que sirve como bloque básico en muchos circuitos electrónicos. En la mayor parte de las aplicaciones, todo lo que se requiere para diseñar circuitos con amplificadores operacionales es un conocimiento de las características entre terminales de éstos. Sin embargo, en algunas aplicaciones que requieren precisión es necesario el conocimiento del comportamiento interno de los amplificadores operacionales.

Los objetivos de aprendizaje de este capítulo son los siguientes:

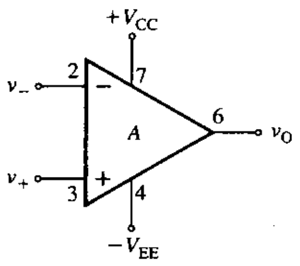
- Aprender las características externas de los amplificadores operacionales y cómo modelarlos.
- Analizar y diseñar circuitos con amplificadores operacionales
- Aprender acerca de la utilidad de los amplificadores operacionales en el acondicionamiento de señales

www.elsolucionario.net

6.2 Características de los amplificadores operacionales ideales

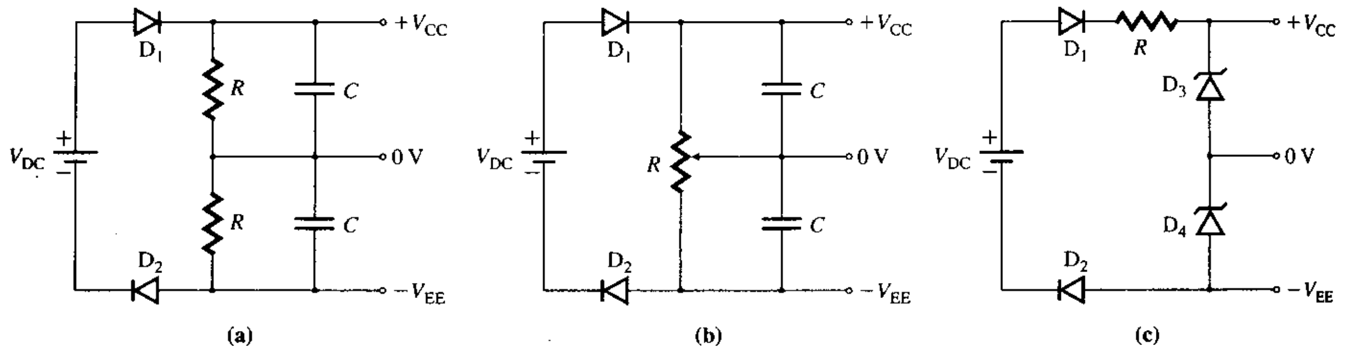
El símbolo de un amplificador operacional se muestra en la figura 6.1. Un amplificador operacional tiene al menos cinco terminales. La terminal 2 es la "entrada inversora" porque la salida que resulta de la entrada en esta terminal se invierte. La terminal 3 se denomina "entrada no inversora" porque la salida que resulta de la entrada en esta terminal tiene la misma polaridad que la entrada. La terminal 4 es para la alimentación negativa de cd V_{EE}. La terminal 6 es la terminal de salida. La terminal 7 es para la alimentación positiva de cd V_{CC}.

FIGURA 6.1 Símbolo de un amplificador operacional



En lugar de utilizar dos fuentes de alimentación de cd, puede emplearse una sola fuente V_{DC} para generar V_{CC} y V_{EE}, como se muestra en la figura 6.2(a). El valor de R debe ser suficientemente grande (por lo general, $R \geq 10$ kΩ) para que no consuma mucha corriente de la fuente de cd V_{DC}. Los capacitores se utilizan para el desacoplamiento de la fuente de alimentación de cd, y el valor de C, en general, varía de 0.01 μF a 10 μF. En vez de dos resistores, puede usarse un potenciómetro para asegurar que $V_{CC} = V_{EE}$, como se muestra en la figura 6.2(b). Los diodos D_1 y D_2 impiden cualquier flujo inverso de corriente; se utilizan a menudo para proteger los amplificadores operacionales en caso de que las terminales positiva y negativa de los voltajes de alimentación V_{DC} se inviertan por accidente. Asimismo, pueden utilizarse dos diodos zener para obtener voltajes de alimentación simétricos, como se muestra en la figura 6.2(c). El valor de R debe ser suficientemente pequeño para hacer que los diodos zener operen en el modo zener o de avalancha. Obsérvese que estos circuitos no trabajan cuando la alimentación de cd está conectada a tierra.

FIGURA 6.2 Configuraciones para voltajes de alimentación positivo y negativo



El voltaje de salida de un amplificador operacional es directamente proporcional al voltaje de entrada diferencial (o diferencia de voltaje) de señal pequeña. De este modo, el amplificador operacional puede modelarse como una fuente de voltaje controlada por voltaje; en la figura 6.3(a) se muestra el circuito equivalente. El voltaje de salida v_O es

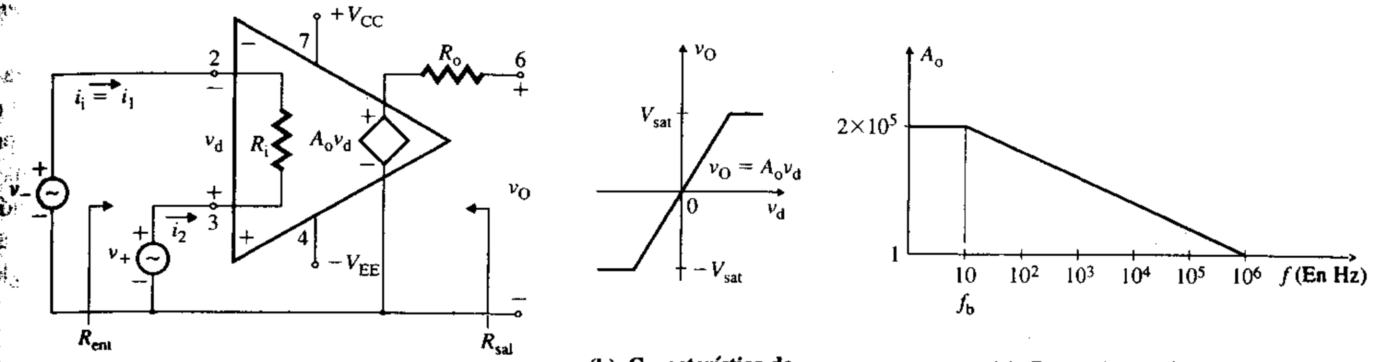
$$v_O = A_o v_d = A_o(v_+ - v_-) \tag{6.1}$$

donde
- A_o = ganancia de voltaje a circuito abierto de señal pequeña
- v_d = voltaje de entrada diferencial (o diferencia de voltaje) de señal pequeña
- v_- = voltaje de señal pequeña en la terminal inversora con respecto a tierra
- v_+ = voltaje de señal pequeña en la terminal no inversora con respecto a tierra

La resistencia de entrada R_i es la resistencia equivalente entre las terminales de entrada diferencial. La resistencia de entrada de un amplificador operacional con una etapa de entrada de BJT es muy alta, con un valor característico de 2 MΩ. Los amplificadores operacionales con una etapa de entrada de FET ofrecen resistencias de entrada mucho más altas (es decir, 10^{12} Ω). Por consiguiente, la corriente de entrada consumida por el amplificador es muy pequeña (por lo general, del orden de los nA) y tiende a cero.

www.elsolucionario.net

FIGURA 6.3 Circuito equivalente de un amplificador operacional



(a) Circuito equivalente **(b) Característica de transferencia** **(c) Ganancia común en función de la frecuencia**

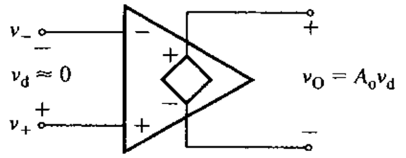
La resistencia de salida R_o es la resistencia equivalente de Thévenin. Por lo general, su valor varía de 10 a 100 Ω, con un valor característico de 75 Ω. Sin embargo, su valor efectivo se reduce cuando se hacen conexiones externas; en tal caso, R_o puede omitirse en la mayor parte de las aplicaciones.

La ganancia de voltaje diferencial a circuito abierto A_o es la ganancia de voltaje diferencial del amplificador sin componentes externos. Varía entre 10^4 y 10^6, con un valor característico de 2×10^5. Como el valor de A_o es muy grande, v_d se vuelve muy pequeño (por lo general del orden de los μV), y tiende a cero. La característica de transferencia (v_O en función de v_d) se muestra en la figura 6.3(b). En realidad, el voltaje de salida no puede ser mayor que el voltaje de saturación positivo o negativo $\pm V_{sat}$ del amplificador operacional, el cual está dado por los voltajes de alimentación V_{CC} y V_{EE}, respectivamente. En general, el voltaje de saturación es 1 V menor que el voltaje de alimentación V_{CC} o V_{EE}. En consecuencia, el voltaje de salida es directamente proporcional al voltaje de entrada diferencial v_d pero sólo hasta que se alcanza el voltaje de saturación; a partir de este valor, el voltaje de salida permanece constante. La ganancia de los amplificadores operacionales reales también depende de la frecuencia. En la figura 6.3(c) se muestra una característica de ganancia en función de la frecuencia. El valor característico de la frecuencia de corte f_b es de 10 Hz, con un ancho de banda de ganancia característico de 1 MHz. Obsérvese que en el modelo de la figura 6.3(a) no se incluye el efecto de saturación, y se supone que la ganancia A_o permanece constante para todas las frecuencias

El análisis y el diseño de circuitos que emplean amplificadores operacionales se simplifican en gran medida si se supone que los amplificadores operacionales del circuito son ideales. Tal suposición permite representar de una manera aproximada el comportamiento del circuito con la finalidad de obtener los valores aproximados de sus componentes, de modo que se satisfagan algunas especificaciones de diseño. Si bien las características de los amplificadores operacionales reales se apartan de las características ideales, en la mayoría de las aplicaciones los errores introducidos por las desviaciones de las condiciones ideales son aceptables. En aplicaciones que requieren resultados precisos, se utiliza un modelo complejo del amplificador operacional. En la figura 6.4 se muestra el modelo de circuito de un amplificador operacional; sus características son las siguientes:

- La ganancia de voltaje a circuito abierto es infinita: $A_o = \infty$.
- La resistencia de entrada es infinita: $R_i = \infty$.
- El amplificador no extrae corriente: $i_i = 0$.
- La resistencia de salida es insignificante: $R_o = 0\ \Omega$.
- La ganancia A_o permanece constante y no depende de la frecuencia.

FIGURA 6.4
odelo de un amplificador operacional ideal



www.elsolucionario.net

- El voltaje de salida no varía con los cambios de la fuente de alimentación. Esta condición casi siempre se especifica en función de la *sensibilidad a variaciones en la fuente de alimentación* (PSS, por sus siglas en inglés) : PSS = 0.
- El amplificador operacional es un amplificador diferencial, y debe amplificar la señal diferencial que aparece entre las dos terminales de entrada. Cualquier señal que sea común a las dos entradas (por ejemplo, ruido) no debe amplificarse y tampoco debe aparecer en la salida. Por tanto, la ganancia diferencial (producida por una señal diferencial) debe tender a infinito, y la ganancia en modo común (debida a una señal común) debe tender a cero. Generalmente, la condición se especifica en función de la *relación de rechazo en modo común* (CMRR, por sus siglas en inglés): CMRR = ∞. Esta relación se analiza en la sección 7.3.

EJEMPLO 6.1

Determinación del voltaje de entrada y corriente de entrada diferenciales de un amplificador operacional El amplificador operacional de la figura 6.3(a) tiene una ganancia a circuito abierto $A_o = 2 \times 10^5$. La resistencia de entrada es $R_i = 0.6\ \text{M}\Omega$. Los voltajes de alimentación de cd son $V_{CC} = 12$ V y $-V_{EE} = -12$ V, asumiendo que $V_{sat} = \pm 11$ V.

(a) ¿Cuál es el valor de v_d que saturará al amplificador?

(b) ¿Cuáles son los valores correspondientes de la corriente de entrada i_i?

SOLUCIÓN

(a) $v_d = v_O/A_o = \pm 11/(2 \times 10^5) = \pm 55\ \mu\text{V}$

(b) $i_i = -v_d/R_i = \pm 55\ \mu\text{V}/0.6\ \text{M}\Omega = \pm 0.1$ nA

EJEMPLO 6.2

Determinación del voltaje de salida máximo de un amplificador operacional Los parámetros del amplificador operacional de la figura 6.3(a) son: $A_o = 2 \times 10^5$, $R_i = 2\ \text{M}\Omega$, $R_o = 75\ \Omega$, $V_{CC} = 12$ V y $-V_{EE} = -12$ V. La máxima oscilación posible del voltaje de salida es ± 11 V. Si $v_- = -100\ \mu\text{V}$ y $v_+ = 25\ \mu\text{V}$, determinar el voltaje de salida v_O.

SOLUCIÓN

De acuerdo con la ecuación (6.1),

$$v_O = A_o(v_+ - v_-) = 2 \times 10^5 \times (25 - 100) \times 10^{-6} = -15\ \text{V}$$

Debido a la saturación, el voltaje de salida no puede exceder el límite máximo de voltaje de −11 V y, por consiguiente, $v_O = -11$ V.

ASPECTOS PRINCIPALES DE LA SECCIÓN 6.2

- El amplificador operacional es un amplificador diferencial con acoplamiento directo. Tiene una ganancia grande (por lo general, de 2×10^5), una resistencia de entrada grande (por lo general, de 1 MΩ), y una resistencia de salida pequeña (por lo común de 50 Ω).
- El amplificador operacional ideal tiene como características una ganancia infinita, una resistencia de entrada infinita y una resistencia de salida cero.
- El amplificador operacional requiere fuentes de alimentación de cd, y la oscilación máxima del voltaje de salida está limitada por los voltajes de alimentación de cd.

6.3 *Modelos de PSpice/SPICE de amplificadores operacionales*

Existen muchos tipos de amplificadores operacionales, como se verá en el capítulo 15. El amplificador operacional puede simularse con base en la configuración de su circuito interno. Sin embargo, la estructura interna de los amplificadores operacionales es muy compleja, y difiere de un modelo a otro. Por ejemplo, el amplificador operacional μA741 de propósito general está compuesto por 24 transistores. Es demasiado complejo para analizarlo con la versión de evaluación del programa de simulación de circuitos PSpice; no obstante, un macromodelo, que es una versión simplificada del amplificador operacional y que requiere sólo dos transistores, es bastante preciso en muchas aplicaciones y puede si-

www.elsolucionario.net

mularse como un subcircuito o como un archivo de biblioteca [6]. Algunos fabricantes de amplificadores operacionales proporcionan macromodelos de sus productos [5]. La versión de evaluación de PSpice cuenta con una biblioteca llamada NOM.LIB, que contiene los modelos de tres tipos comunes de amplificadores operacionales: μA741, LM324 y LF411. Los parámetros de los tres amplificadores operacionales para el modelo de circuito de la figura 6.3(a) son los siguientes:

- El amplificador operacional μA741 es un amplificador de propósito general con una etapa de entrada de BJT. Es capaz de producir voltajes de salida de ± 14 V con voltajes de alimentación de cd de ± 15 V. Sus parámetros son: $R_i = 2$ MΩ, $R_o = 75$ Ω, $A_o = 2 \times 10^5$, frecuencia de corte $f_b = 10$ Hz y ancho de banda de ganancia unitaria $f_{bw} = 1$ MHz.
- El amplificador operacional LF411 es un amplificador de propósito general con una etapa de entrada de FET. Es capaz de producir voltajes de salida de ± 13.5 V con voltajes de alimentación de cd de ± 15 V. Sus parámetros son $R_i = 10^{12}$ Ω, $R_o = 50$ Ω, $A_o = 2 \times 10^5$, frecuencia de corte $f_b = 20$ Hz y ancho de banda de ganancia unitaria $f_{bw} = 4$ MHz.
- El amplificador operacional LM324 tiene una etapa de entrada de BJT, y se utiliza con un solo voltaje de alimentación de cd. Puede producir voltajes de salida en el intervalo de unos 20 mV a 13.5 V, con un voltaje de alimentación de cd de +15 V. Sus parámetros son: $R_i = 2$ MΩ, $R_o = 50$ Ω, $A_o = 2 \times 10^5$, frecuencia de corte $f_b =$ 4 kHz y ancho de banda de ganancia unitaria $f_{bw} = 1$ MHz.

La versión profesional de PSpice incluye archivos de biblioteca para muchos dispositivos. Conviene verificar el nombre del archivo de biblioteca actual listando los archivos de los programas PSpice (con el comando DIR de DOS).

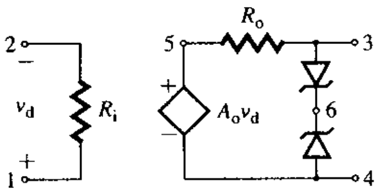
Si no está disponible el modelo de PSpice/SPICE de un amplificador operacional, es posible representar el amplificador mediante modelos sencillos que den resultados razonables, sobre todo para determinar los valores de diseño aproximados de los circuitos con amplificadores operacionales. Los modelos de PSpice/SPICE se clasifican en tres tipos: modelos lineales de cd, modelos lineales de ca y macromodelos no lineales. Con el amplificador operacional μA741 como ejemplo, se desarrollarán modelos sencillos de PSpice/SPICE de estos tres tipos.

odelo lineal de cd

El amplificador operacional puede modelarse como una fuente de voltaje controlada por voltaje, como se muestra en la figura 6.5. Se conectan dos diodos zener uno contra otro para limitar la excursión de salida a los voltajes de saturación (por ejemplo, entre –14 V y +14 V). Este modelo simple, en el cual se supone que la ganancia de voltaje es independiente de la frecuencia, es adecuado sólo para aplicaciones de cd o de baja frecuencia. El listado del subcircuito UA741_DC de PSpice/SPICE correspondiente a la figura 6.5 se da a continuación:

```
* Definición del subcircuito para el UA741_DC
.SUBCKT UA741_DC          1   2   3   4
* Nombre del subcircuito   Vi+ Vi- Vo+ Vo-
RI   1   2   2MEG             ; Resistencia de entrada
RO   5   3   75               ; Resistencia de salida
EA   5   4   1   2   2E+5     ; Fuente de voltaje controlada por voltaje
D1   3   6   DMOD             ; Diodo zener con modelo DMOD
D2   4   6   DMOD             ; Diodo zener con modelo DMOD
.MODEL DMOD D (BV=14V)        ; Modelo zener ideal con voltaje zener de 14 V
.ENDS UA741_DC                ; Fin de la definición del subcircuito
```

FIGURA 6.5
Modelo lineal de cd



www.elsolucionario.net

En PSpice/SPICE, el nombre de un subcircuito debe comenzar con X. Por ejemplo, el enunciado de llamada para el amplificador A1, que utiliza el subcircuito UA741_DC, es el siguiente:

```
XA1  5    6    7    8    UA741_DC
*    Vi+  Vi-  Vo+  Vo-  nombre del subcircuito
```

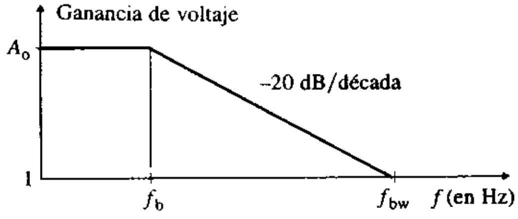
Esta definición del subcircuito UA741_DC puede insertarse en el archivo del circuito. Por otra parte, puede residir en un archivo definido por el usuario; por ejemplo USER.LIB en la unidad C, en cuyo caso el archivo del circuito debe contener el siguiente enunciado:

```
C: USER.LIB ; El nombre del archivo de biblioteca debe incluir la unidad de disco y
              el directorio donde se localiza.
```

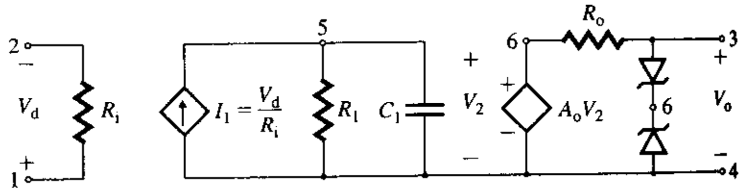
Modelo lineal de ca

La respuesta en frecuencia de los amplificadores operacionales con compensación interna puede representarse de una manera aproximada mediante una sola frecuencia de corte, como se muestra en la figura 6.6(a). Esta característica puede modelarse mediante el circuito de la figura 6.6(b), el cual es un modelo que depende de la frecuencia de un amplificador operacional. Las fuentes dependientes comparten el nodo 4. Sin este nodo común, PSpice/SPICE genera un mensaje de error debido a que no hay trayectoria de cd desde los nodos de la fuente de corriente dependiente hasta la tierra. El nodo común puede estar en la etapa de entrada o en la etapa de salida. La constante de tiempo $\tau = R_1C_1$ define la frecuencia de corte f_b. Si el amplificador operacional tiene más de una frecuencia de corte, entonces puede representarse con tantos capacitores como frecuencias de corte haya. R_i y R_o son las resistencias de entrada y salida, respectivamente. A_o es la ganancia en voltaje de cd a circuito abierto. Se conectan dos diodos zener uno contra otro para limitar la excursión de la salida a los voltajes de saturación (por ejemplo, entre –14 V y +14 V).

FIGURA 6.6 Modelo lineal de ca con una sola frecuencia de corte



(a) Frecuencia de corte



(b) Modelo lineal del circuito usando fuentes independientes

En el dominio de Laplace, el voltaje de salida se expresa como

$$V_o = A_oV_2 = \frac{A_oR_1I_1}{1 + R_1C_1s} = \frac{A_oV_d}{1 + R_1C_1s} \tag{6.2}$$

Sustituyendo $s = j\omega = j2\pi f$ en la ecuación (6.2), se obtiene

$$V_o = \frac{A_oV_d}{1 + j2\pi fR_1C_1} = \frac{A_oV_d}{1 + jf/f_b} \tag{6.3}$$

con la cual se calcula la ganancia de voltaje a circuito abierto como función de la frecuencia de un amplificador operacional con una sola frecuencia de corte, de la siguiente manera:

$$A_o(j\omega) = \frac{V_o}{V_d} = \frac{A_o}{1 + jf/f_b} \tag{6.4}$$

donde $f_b = 1/(2\pi R_1C_1)$ = frecuencia de corte, en Hz
A_o = ganancia en voltaje de señal grande (o de cd) del amplificador operacional

Para el amplificador operacional μA741, $f_b = 10$ Hz, $A_o = 2 \times 10^5$, $R_i = 2$ MΩ y $R_o = 75$ Ω. Si $R_1 = 10$ kΩ (utilizado como valor característico), $C_1 = 1/(2\pi \times 10 \times$

www.elsolucionario.net

$10 \times 10^3) = 1.5619\ \mu F$. Obsérvese que también podría seleccionarse un valor diferente de R_1. El listado del subcircuito UA741_AC de PSpice/SPICE correspondiente a la figura 6.6(b) es el siguiente:

```
* Definición del subcircuito para el UA741_AC
.SUBCKT  UA741_AC        1   2   3   4
* Nombre del subcircuito    Vi= Vi- Vo= Vo-
RI   1  2  2MEG                 ; Resistencia de entrada
RO   6  3  75                   ; Resistencia de salida
GB   4  5  1  2  0.1M           ; Fuente de corriente controlada por voltaje
R1   5  4  10K
C1   5  4  1.5619UF
EA   6  4  5  4  2E=5           ; Fuente de voltaje controlada por voltaje
D1   3  7  DMOD                 ; Diodo zener con modelo DMOD
D2   4  7  DMOD                 ; Diodo zener con modelo DMOD
.MODEL DMOD D (BV=14V)          ; Modelo zener ideal con voltaje zener de 14 V
.ENDS UA741_AC                  ; Fin de la definición del subcircuito
```

acromodelo o lineal

Las definiciones de subcircuito de los macromodelos de los amplificadores operacionales están descritos por medio de un conjunto de enunciados .MODEL. Por regla general, los macromodelos se simulan a temperatura ambiental y contienen valores nominales. No se incluyen los efectos de la temperatura. El archivo de biblioteca NOM.LIB contiene la definición del subcircuito UA741, la cual puede ser invocada incluyendo los siguientes enunciados generales en el archivo del circuito:

```
Invocación del subcircuito para el amplificador operacional UA741 (o LF411 o LM324)
Conexiones: entrada no inversora
       Entrada inversora

         Fuente de alimentación positiva
              Fuente de alimentación negativa
              |      Salida
              |      |         Nombre del subcircuito     ; La invocación del subcircuito debe comenzar con X
   1     2     4     5     6    ua741  (o LF411 O LM324   ; Invocación del UA741 para el amplificador A1
   Vi+   Vi-   Vp+   Vp-   Vout                           ; Invocación del archivo de biblioteca NOM.LIB
```

ASPECTOS PRINCIPALES DE LA SECCIÓN 6.3

- El amplificador operacional puede representarse en PSpice/SPICE mediante uno de tres modelos: (a) un modelo lineal de cd, el cual es sencillo pero adecuado sólo para bajas frecuencias (por lo general, menores que 20 Hz); (b) un modelo lineal de ca, que es sencillo y dependiente de la frecuencia; (c) un macromodelo no lineal, mucho más complejo.
- La versión de evaluación de PSpice limita la cantidad de dispositivos activos y nodos; sólo permite un macromodelo en un circuito. Por tanto, la elección de un modelo depende de la complejidad del circuito; el modelo preferido es el macromodelo, seguido por el modelo de ca y luego por el modelo de cd.

6.4 ▸ *Análisis de circuitos con amplificadores operacionales ideales*

En la ecuación (6.1) existen tres condiciones posibles para el voltaje de salida v_o: (a) si $v_- = 0$, v_O es positivo ($v_O = A_o v_+$), (b) si $v_+ = 0$, v_O es negativo ($v_O = -A_o v_-$) y (c) si están presentes v_+ y v_-, $v_O = A_o(v_+ - v_-)$. Por consiguiente, según las condiciones de los voltajes de entrada, los circuitos con amplificadores operacionales se clasifican en tres configuraciones básicas: amplificadores no inversores, amplificadores inversores y amplificadores diferenciales (o de diferencia).

www.elsolucionario.net

Amplificadores no inversores

La configuración de un amplificador no inversor se muestra en la figura 6.7(a). El voltaje de entrada v_S se conecta a la terminal no inversora. El voltaje v_x, que es proporcional al voltaje de salida, se conecta mediante R_1 y R_F a la terminal inversora. Aplicando la LKV se obtiene

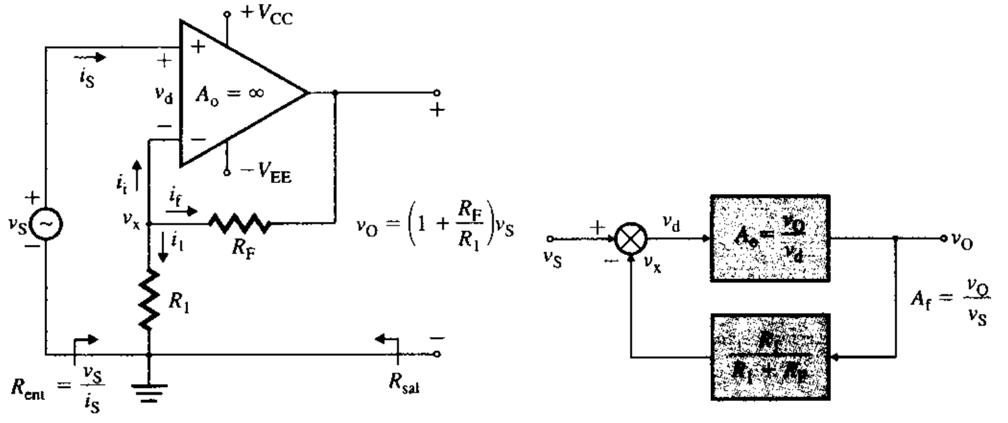
$$v_S = v_x + v_d$$

El voltaje diferencial v_d, dado por

$$v_d = v_S - v_x$$

es amplificado por el amplificador operacional, cuya salida retroalimenta a la terminal inversora. Por lo tanto, se trata de un circuito retroalimentado; el diagrama de bloques se muestra en la figura 6.7(b). En el capítulo 10 se analizan los circuitos retroalimentados.

FIGURA 6.7
Amplificador no inversor



(a) Configuración no inversora **(b) Retroalimentación de lazo cerrado**

Supóngase que el amplificador operacional es ideal, es decir, $v_d = 0$, $i_S = 0$ y $A_o \approx \infty$. El voltaje v_x en la terminal inversora es

$$v_x = v_S - v_d \approx v_S$$

Al aplicar la LKC en la terminal inversora, se obtiene

$$i_1 + i_f + i_i = 0$$

Puesto que la corriente i_i extraída por el amplificador operacional ideal es cero, $i_1 = -i_f$. Es decir,

$$\frac{v_x}{R_1} = -\frac{v_x - v_O}{R_F} \quad \text{o} \quad \frac{v_S}{R_1} = -\frac{v_S - v_O}{R_F}$$

la cual, después de simplificarla, da

$$v_O = \left(1 + \frac{R_F}{R_1}\right) v_S$$

y ésta, a su vez, da la ganancia en voltaje de lazo cerrado A_f como

$$A_f = \frac{v_O}{v_S} = 1 + \frac{R_F}{R_1} \tag{6.5}$$

Como la corriente extraída por el amplificador es cero, la resistencia efectiva de entrada del amplificador es muy alta (tiende a infinito):

$$R_{ent} = \frac{v_S}{i_S} = \infty$$

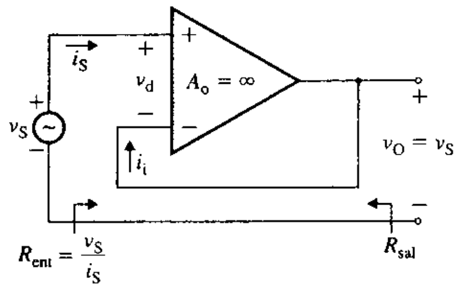
www.elsolucionario.net

La resistencia efectiva de salida es $R_{sal} = R_o \approx 0\ \Omega$. Si $R_F = 0\ \Omega$ o $R_1 = \infty$, como se muestra en la figura 6.8, la ecuación (6.5) se convierte en

$$A_f = 1 \tag{6.6}$$

es decir, el voltaje de salida es igual al voltaje de entrada: $v_O = v_S$. Comúnmente, el circuito de la figura 6.8 se conoce como *seguidor de voltaje*, puesto que su voltaje de salida sigue al voltaje de entrada. Tiene las características inherentes de una alta impedancia de entrada (o resistencia, por lo general de $10^{10}\ \Omega$) y una baja impedancia de salida (o resistencia, por lo general de 50 mΩ). Los valores exactos se calculan aplicando las técnicas de análisis de retroalimentación que se analizan en el capítulo 10. Es común que se utilice un seguidor de voltaje como *etapa intermedia* o de aislamiento entre una carga de baja impedancia y una fuente que requiere una carga de alta impedancia.

FIGURA 6.8
Seguidor de voltaje



▸ **NOTAS:**

1. La corriente i_S que fluye hacia el amplificador operacional y el voltaje diferencial v_d son muy pequeños: tienden a cero. De este modo, la terminal inversora está a un potencial de tierra con respecto a la terminal no inversora, y se dice que está en *corto virtual*.
2. A_o es la ganancia en voltaje de lazo abierto del amplificador operacional, mientras que A_f es la ganancia en voltaje de lazo cerrado del circuito con amplificador operacional (o amplificador), y depende sólo de los componentes externos.
3. Para diseñar un amplificador no inversor que produzca una ganancia específica A_f, simplemente se selecciona la relación apropiada R_F/R_1. Un pequeño valor de R_1 carga al amplificador y hace que extraiga una cantidad apreciable de corriente; un valor grande de R_F incrementa el ruido generado en el resistor. Como guía, todas las resistencias en los circuitos con amplificadores operacionales deben tener un valor entre 1 kΩ y 10 MΩ.
4. El diseño de un amplificador de voltaje no inversor es muy simple: dada la ganancia A_f, se selecciona R_1 y luego se calcula R_F.

EJEMPLO 6.3 ▸ **D**

Diseño de un circuito no inversor con un amplificador operacional Diseñar un amplificador no inversor, como el que se muestra en la figura 6.7(a), para que produzca una ganancia en voltaje de lazo cerrado $A_f = 80$. El voltaje de entrada es $v_S = 200$ mV con una resistencia de fuente $R_s = 500\ \Omega$. Calcular el valor del voltaje de salida v_O. Los voltajes de alimentación de cd son $V_{CC} = V_{EE} = 12$ V.

SOLUCIÓN

Se selecciona un valor adecuado de R_1: sea $R_1 = 5$ kΩ y se calcula el valor de R_F con la ecuación (6.5). Como $A_f = 80 = 1 + R_F/R_1$,

$$R_F/R_1 = 79$$

y

$$R_F = 79 \times 5 = 395\ \text{k}\Omega$$

Se calcula el voltaje de salida v_O con la ecuación (6.5):

$$v_O = A_f v_S = 80 \times 200 \times 10^{-3} = 16\ \text{V}$$

el cual excede el máximo voltaje de alimentación de cd $V_{CC} = 12$ V. De este modo, el voltaje de salida será $v_O = V_{CC} = 12$ V.

▸ **NOTA:** R_s está conectada en serie con la resistencia de entrada R_i del amplificador operacional, la cual es muy grande en comparación con R_s. Por consiguiente, R_s no afecta la ganancia de lazo cerrado A_f.

www.elsolucionario.net

EJEMPLO 6.4 ▸ **Determinación de la ganancia en voltaje de un circuito no inversor con un amplificador operacional** Para el amplificador no inversor de la figura 6.7(a), el voltaje de entrada es $v_S = 100$ mV con una resistencia de fuente $R_s = 500\ \Omega$. Los parámetros del circuito son $R_F = 395$ kΩ, $R_1 = 5$ kΩ y $A_o = 2 \times 10^5$. Calcular **(a)** la ganancia de lazo cerrado A_f, **(b)** el voltaje de salida v_O y **(c)** los errores en el voltaje de salida v_O y la ganancia A_f si A_o tiende a infinito.

SOLUCIÓN

Como la corriente extraída por el amplificador operacional es cero, $i_1 = -i_f$. Es decir,

$$\frac{v_x}{R_1} = -\frac{v_x - v_O}{R_F}$$

de donde

$$v_x = \frac{R_1}{R_1 + R_F} v_O \tag{6.7}$$

El voltaje de salida v_O es

$$v_O = A_o(v_S - v_x) = A_o v_d \tag{6.8}$$

El voltaje de entrada en la terminal no inversora es la suma de v_x y v_d. Por lo tanto,

$$v_S = v_x + v_d$$

la que, después de la sustitución de v_x de la ecuación (6.7) y v_d de la ecuación (6.8), se transforma en

$$v_S = \frac{R_1 v_O}{R_1 + R_F} + \frac{v_O}{A_o} = v_O\left(\frac{R_1}{R_1 + R_F} + \frac{1}{A_o}\right)$$

Por lo tanto, la ganancia en voltaje de lazo cerrado A_f es

$$A_f = \frac{v_O}{v_S} = \frac{A_o(R_1 + R_F)}{A_o R_1 + R_1 + R_F} = \frac{1 + R_F/R_1}{1 + (1 + R_F/R_1)/A_o} = \frac{1 + R_F/R_1}{1 + x} \tag{6.9}$$

donde

$$x = \frac{1}{A_o}\left(1 + \frac{R_F}{R_1}\right) \tag{6.10}$$

Con un valor pequeño de x, que es el caso general, $(1 + x)^{-1} \approx 1 - x$, y la ecuación (6.9) puede escribirse como

$$A_f = \left(1 + \frac{R_F}{R_1}\right)(1 - x) \tag{6.11}$$

Por consiguiente, el error introducido con un valor finito de la ganancia A_o es x.

(a) De la ecuación (6.10),

$$x = (1 + 395/5)/(2 \times 10^5) = 40 \times 10^{-5} = 40 \times 10^{-3}\%$$

Con la ecuación (6.9),

$$A_f = (1 + 395/5)/(1 + 40 \times 10^{-5}) = 79.968$$

(b) El voltaje de salida v_O es

$$v_O = A_f v_S = 79.9968 \times 100 \times 10^{-3} = 7.9968 \text{ V}$$

(c) De la ecuación (6.11), el error en el voltaje de salida v_O es

$$\Delta v_O = -x(1 + R_F/R_1) = -40 \times 10^{-5} \times 80 = -32 \text{ mV}, \quad \text{o } -0.04\%$$

El error en la ganancia A_f es

$$\Delta A_f = -x = -40 \times 10^{-5} = -0.04\%$$

www.elsolucionario.net

▸ **NOTA:** Para minimizar la dependencia de la ganancia de lazo cerrado A_f de la ganancia de lazo abierto A_o, el valor de x debe hacerse muy pequeño, es decir,

$$A_o >> \left(1 + \frac{R_F}{R_1}\right) \tag{6.12}$$

A menudo, esta condición se satisface con A_o por lo menos diez veces más grande que $(1 + R_F/R_1)$, por lo que

$$\left(1 + \frac{R_F}{R_1}\right) \leq 0.1A_o \tag{6.13}$$

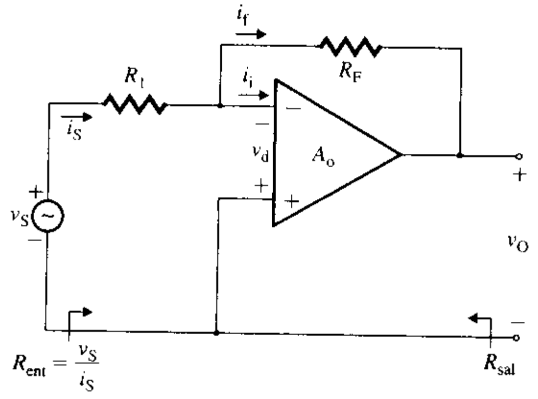
Amplificadores inversores

Otra configuración común es el amplificador inversor de voltaje, como el que se ilustra en la figura 6.9. Se utiliza R_F para retroalimentar el voltaje de salida a la terminal inversora del amplificador operacional. Aplicando la LKV, se tiene

$$v_S = R_1 i_S - v_d \tag{6.14}$$

$$-v_d = R_F i_f + v_O \tag{6.15}$$

FIGURA 6.9
Amplificador inversor



Aplicando la LKC en la terminal inversora, se obtiene

$$i_S = i_f + i_i \tag{6.16}$$

En el caso de un amplificador operacional ideal, $v_d \approx 0$ e $i_i \approx 0$. Con esto, la ecuación (6.14) se transforma en

$$v_S = R_1 i_S$$

donde

$$i_S = \frac{v_S}{R_1}$$

Asimismo, $R_F i_f + v_O = 0$, donde la corriente de retroalimentación es

$$i_f = -\frac{v_O}{R_F}$$

Para $i_i \approx 0$, la ecuación (6.16) se transforma en

$$i_S = i_f \qquad \text{o} \qquad \frac{v_S}{R_1} = -\frac{v_O}{R_F}$$

Por consiguiente, el voltaje de salida está relacionado con el voltaje de entrada por

$$v_O = -\left(\frac{R_F}{R_1}\right)v_S \tag{6.17}$$

www.elsolucionario.net

donde la ganancia en voltaje de lazo cerrado del circuito es

$$A_f = \frac{v_O}{v_S} = -\frac{R_F}{R_1} \tag{6.18}$$

Puesto que $v_d \approx 0$, la resistencia efectiva de entrada R_{ent} del amplificador es

$$R_{ent} = \frac{v_S}{i_S} = \frac{v_S}{(v_S + v_d)/R_1} \approx R_1$$

La resistencia efectiva de salida es $R_{sal} = R_o \approx 0\ \Omega$.

▸ **NOTAS:**

1. El signo negativo en la ecuación (6.17) significa que el voltaje de salida está desfasado 180° con respecto al voltaje de entrada (en el caso de una entrada de ca), o tiene una polaridad opuesta (en el caso de una entrada de cd).
2. La corriente i_i que fluye hacia el amplificador operacional es muy pequeña (tiende a cero), y el voltaje v_d en la terminal inversora también es muy pequeño (tiende a cero). Si bien la terminal inversora no es la conexión a tierra, se dice que esta terminal está en corto virtual.
3. Puede diseñarse un amplificador inversor para que produzca una ganancia específica, sólo con seleccionar la relación apropiada R_F/R_1. Un valor pequeño de R_1 carga la fuente de entrada, y un valor grande de R_F incrementa el ruido generado en el resistor. Como guía, todas las resistencias de los circuitos que contienen amplificadores operacionales deben tener valores entre 1 kΩ y 10 MΩ.
4. Si $R_1 = R_F$, la ecuación (6.18) da $A_f = -1$ y $v_O = -v_S$. El circuito se comporta entonces como un *inversor de ganancia unitaria* (o, simplemente, *inversor*).
5. El diseño de un amplificador inversor de voltaje es simple: con R_{ent} y A_f dadas, se calcula R_1, y luego, R_F.

EJEMPLO 6.5 **D**

▸ **Diseño de un circuito inversor con un amplificador operacional para limitar la corriente de entrada** Un transductor produce una señal de voltaje $v_S = 100$ mV con una resistencia interna $R_s = 2$ kΩ. Diseñar el circuito inversor con amplificador operacional de la figura 6.9, determinando los valores de R_1, R_f y R_x. El voltaje de salida debe ser $v_O = -8$ V. La corriente extraída del transductor no debe ser mayor que 10 μA. Supóngase un amplificador operacional ideal, y $V_{CC} = V_{EE} = 15$ V.

SOLUCIÓN

$R_s = 2$ kΩ, $v_S = 100$ mV y $v_O = -8$ V. La resistencia de la fuente R_s (no se muestra en la figura 6.9) está conectada en serie con R_1. Sea

$$R'_1 = R_1 + R_s$$

y

$$A_f = v_O/v_S = -8/(100 \times 10^{-3}) = -80$$

De acuerdo con la ecuación (6.18),

$$-80 = -R_F/R'_1 = -R_F/(R_1 + R_s)$$

La corriente máxima de entrada es

$$i_{S(máx)} = 10\ \mu A$$

La resistencia mínima de entrada es

$$R_{ent(mín)} = v_S/i_{S(máx)} = 100\ mV/10\ \mu A = 10\ k\Omega$$

Por lo tanto, $R_F = 80(R_1 + R_s) = 80R'_1 = 80 \times 10\ k\Omega = 800\ k\Omega$

y $R'_1 = R'_1 + R_s = R_{ent(mín)} = 10\ K\Omega$

o $R_1 = R'_1 - R_s = 10\ k - 2\ k = 8\ k\Omega$

www.elsolucionario.net

EJEMPLO 6.6

Cálculo de la ganancia en voltaje de un circuito inversor construido con un amplificador operacional Los parámetros del circuito de la figura 6.9 son $R_F = 800\ \text{k}\Omega$, $R_1 = 10\ \text{k}\Omega$ y $A_o = 2 \times 10^5$. Calcular (**a**) la ganancia de lazo cerrado $A_f = v_O/v_S$, (**b**) el voltaje de salida v_O y (**c**) los errores en el voltaje de salida v_O y la ganancia A_f si A_o tiende a infinito. Supóngase que la resistencia de la fuente es $R_s = 0$, y $v_S = 100$ mV.

SOLUCIÓN

$R_1 = 10\ \text{k}\Omega$, $R_F = 800\ \text{k}\Omega$, $R_F/R_1 = 80$, $A_o = 2 \times 10^5$ y $v_S = 100$ mV. De acuerdo con la figura 6.9, $v_O = A_o v_d$ o $v_d = v_O/A_o$. La corriente de entrada i_S a través de R_1 es:

$$i_S = \frac{v_S + v_d}{R_1} = \frac{v_S + v_O/A_o}{R_1} \tag{6.19}$$

De acuerdo con la figura 6.9, el voltaje de salida es

$$\begin{aligned} v_O &= -v_d - i_f R_F = -v_d - i_S R_F \quad (\text{ya que } i_f \approx i_S) \\ &= -\frac{v_O}{A_o} - \frac{v_S + v_O/A_o}{R_1} R_F \end{aligned}$$

la cual, después de simplificarla, da la ganancia en voltaje de lazo cerrado A_f como

$$A_f = \frac{v_O}{v_S} = -\frac{R_F/R_1}{1 + (1 + R_F/R_1)/A_o} = -\frac{R_F}{R_1(1 + x)} \tag{6.20}$$

donde

$$x = \frac{1}{A_o}\left(1 + \frac{R_F}{R_1}\right) \tag{6.21}$$

Con un valor pequeño de x, que es lo más común, $(1 + x)^{-1} \approx 1 - x$, la ecuación (6.20) puede escribirse de manera aproximada como:

$$A_f = -\frac{R_F}{R_1}(1 - x) \tag{6.22}$$

Por tanto, el error introducido con un valor finito de la ganancia A_o es x.

(**a**) De la ecuación (6.21),

$$x = (1 + 80)/(2 \times 10^5) = 40.5 \times 10^{-5} = 40.5 \times 10^{-3}\%$$

De la ecuación (6.20),

$$A_f = -80/(1 + 40.5 \times 10^{-5}) = -79.9676$$

(**b**) El voltaje de salida v_O es

$$v_O = A_f v_S = -79.9676 \times 100 \times 10^{-3} = -7.99676\ \text{V}$$

(**c**) De acuerdo con la ecuación (6.22), el error en el voltaje de salida v_O es

$$\Delta v_O = x R_F/R_1 = 40.5 \times 10^{-5} \times 80 = 32.4\ \text{mV}, \quad \text{o} \quad 0.0405\%$$

El error en la ganancia A_f es

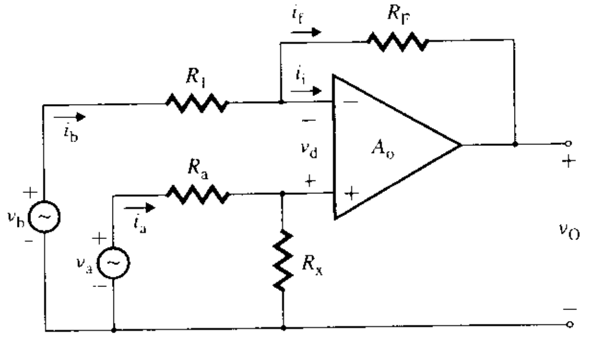
$$\Delta A_f = x = 40.5 \times 10^{-5} = 0.0405\%$$

Amplificadores diferenciales

En la configuración de la figura 6.10 se aplican dos voltajes de entrada (v_a y v_b): uno en la terminal no inversora y el otro en la terminal inversora. Las resistencias R_a y R_x se utilizan para reducir el voltaje aplicado en la terminal no inversora. Se utiliza el teorema de superposición para calcular el voltaje de salida v_O, es decir, se calculará el voltaje de salida v_{oa}, producido por el voltaje de entrada v_a únicamente, y después se obtendrá el voltaje de salida v_{ob}, producido únicamente por v_b. El voltaje de salida es la suma de v_{oa} y v_{ob}.

www.elsolucionario.net

FIGURA 6.10
Amplificador diferencial



El voltaje v_x está relacionado con el voltaje de entrada v_a por

$$v_x = \frac{R_x}{R_x + R_a} v_a \tag{6.23}$$

Con las ecuaciones (6.5) y (6.23) se obtiene el voltaje de salida v_{oa}, producido por la entrada aplicada a la terminal no inversora:

$$v_{oa} = \left(1 + \frac{R_F}{R_1}\right) v_x = \left(1 + \frac{R_F}{R_1}\right)\left(\frac{R_x}{R_x + R_a}\right) v_a \tag{6.24}$$

Aplicando la ecuación (6.17), se obtiene el voltaje de salida v_{ob}, producido por la entrada aplicada a la terminal inversora:

$$v_{ob} = -\frac{R_F}{R_1} v_b \tag{6.25}$$

Por tanto, el voltaje de salida resultante se determina con

$$v_O = v_{ob} + v_{oa} = -\frac{R_F}{R_1} v_b + \left(1 + \frac{R_F}{R_1}\right)\left(\frac{R_x}{R_x + R_a}\right) v_a \tag{6.26}$$

la que, con $R_a = R_1$ y $R_F = R_x$, se transforma en

$$v_O = (v_a - v_b)\frac{R_F}{R_1} \tag{6.27}$$

En consecuencia, el circuito de la figura 6.10 puede funcionar como amplificador diferencial de voltaje con una ganancia en voltaje de lazo cerrado igual a R_F/R_1. Por ejemplo, si $v_a = 3$ V, $v_b = 5$ V, $R_a = R_1 = 12$ kΩ y $R_F = R_x = 24$ kΩ, la ecuación (6.27) da como resultado

$$v_O = (3 - 5) \times 24\ \text{k}\Omega / 12\ \text{k}\Omega = -4\ \text{V}$$

Si todas las resistencias tienen los mismos valores (esto es, $R_a = R_1 = R_F = R_x$), la ecuación (6.27) se reduce a

$$v_o = v_a - v_b \tag{6.28}$$

en cuyo caso el circuito funciona como amplificador sustractivo. Por ejemplo, si $v_a = 3$ V, $v_b = 5$ V y $R_a = R_F = R_1 = R_x = 20$ kΩ, la ecuación (6.28) da

$$v_O = v_a - v_b = 3 - 5 = -2\ \text{V}$$

ASPECTOS PRINCIPALES DE LA SECCIÓN 6.4

- Los circuitos con amplificadores operacionales se clasifican en tres configuraciones básicas: no inversores, inversores y diferenciales.

www.elsolucionario.net

- El voltaje de salida de un circuito con amplificador operacional es casi independiente de los parámetros del amplificador y depende en gran medida de los elementos externos del circuito.
- El análisis de un circuito con amplificador operacional se simplifica suponiendo que el voltaje a través de las terminales del amplificador y la corriente que fluye hacia él son muy pequeños, es decir, casi cero. En general, el error cometido al hacer estas suposiciones es menor que 0.1%.

6.5 Aplicaciones de los amplificadores operacionales

Las aplicaciones de los amplificadores operacionales son incontables, y se han escrito muchos libros respecto a los amplificadores operacionales [1, 2, 4]. La mayoría de las aplicaciones se obtienen de las configuraciones básicas descritas en la sección 6.4. Aquí se analizan varias aplicaciones de los amplificadores operacionales.

Integradores

Si la resistencia R_F del amplificador inversor de la figura 6.9 es remplazada por una capacitancia C_F, el circuito funciona como integrador. En la figura 6.11(a) se muestra el circuito. Se incluye R_x para minimizar el efecto de las imperfecciones del amplificador operacional (es decir, de la corriente de polarización de entrada, que se analiza en el capítulo 7). El valor de R_x debe hacerse igual a R_1. La impedancia de C_F en el dominio de Laplace es $Z_F = 1/(sC_F)$. Al aplicar la ecuación (6.17), el voltaje de salida en el dominio de Laplace es

$$V_o(s) = -\left(\frac{Z_F}{Z_1}\right) V_s(s) = -\frac{1}{sR_1C_F} V_S(S) \tag{6.29}$$

a partir de la cual, el voltaje de salida en el dominio del tiempo es

$$v_O(t) = -\frac{1}{R_1C_F}\int_0^t v_S\, dt - v_C(t=0) \tag{6.30}$$

donde $v_C(t=0) = V_{co}$ representa el voltaje inicial del capacitor. Así, el voltaje de salida es la integral del voltaje de entrada v_S. La ecuación (6.30) también puede deducirse de un análisis del circuito similar al descrito en la sección 6.4. Esto es,

$$i_O = i_f = i_S = \frac{v_S + v_d}{R_1} = \frac{v_S}{R_1} \tag{6.31}$$

ya que la corriente de entrada al amplificador operacional es cero. Por consiguiente, el voltaje de salida, que es el negativo del voltaje del capacitor, está dado por

$$v_O(t) = -v_C(t) = -\frac{1}{C_F}\int_0^t i_S\, dt - v_C(t=0) \tag{6.32}$$

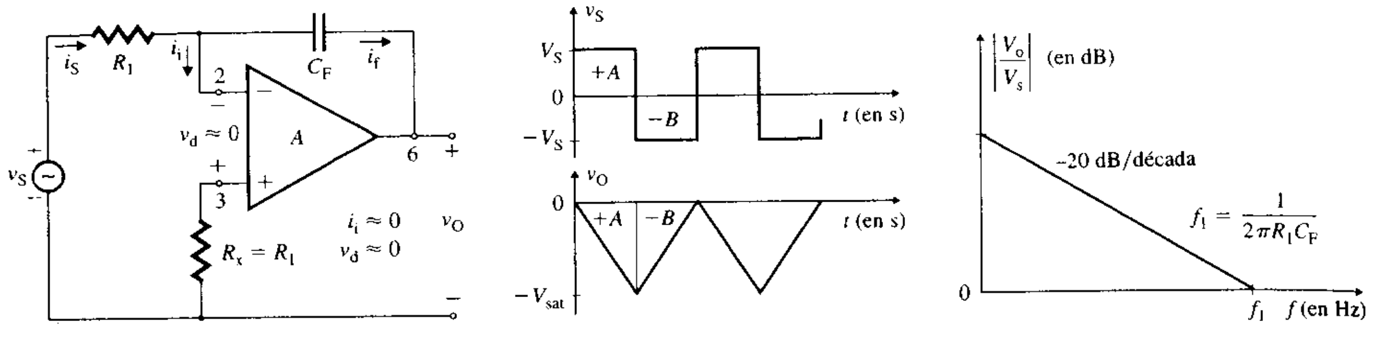
Sustituyendo $i_S = v_S/R_1$ de la ecuación (6.31) en la (6.32), se obtiene la ecuación (6.30). La constante de tiempo $\tau_i = R_1C_F$ para la figura 6.11(a) se conoce como *constante de tiempo de integración*. Si la entrada es una corriente constante $i_S = I_S$, entonces la ecuación (6.32) da

$$v_O(t) = -v_C(t) = -\frac{I_S t}{C_F} - v_C(t=0) = -\frac{Q}{C_F} - v_C(t=0) \tag{6.33}$$

es decir, el voltaje de salida es la integral de la corriente de entrada I_S, y es proporcional a la carga de entrada Q. Por tanto, el circuito de la figura 6.11(a) también puede usarse como integrador de corriente o como amplificador de carga. La gráfica del voltaje de salida correspondiente a un pulso de entrada se muestra en la figura 6.11(b).

www.elsolucionario.net

FIGURA 6.11 Circuito integrador



(a) Circuito **(b) Formas de onda** **(c) Gráfica de la magnitud**

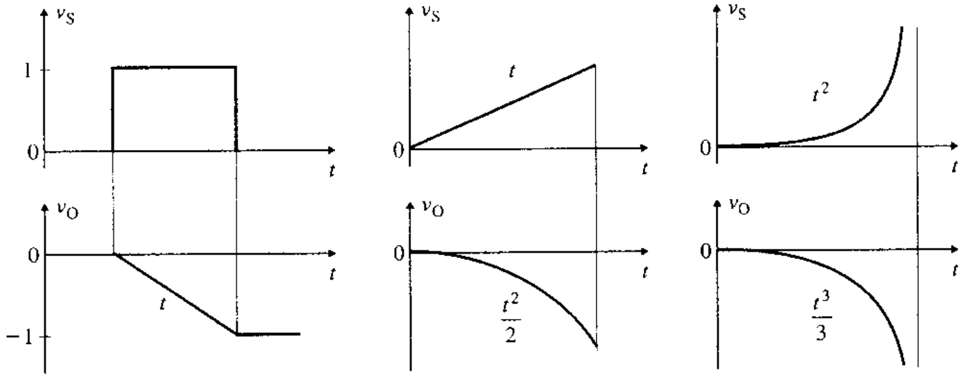
A frecuencias bajas, la impedancia Z_F de C_F aumenta, y se retroalimenta menos señal a la terminal inversora del amplificador operacional. Por consiguiente, el voltaje de salida aumenta. A frecuencias más altas, la impedancia Z_F disminuye, lo que hace que se retroalimente más señal a la terminal inversora. Por tanto, el voltaje de salida disminuye. En consecuencia, el circuito integrador se comporta como un filtro pasabajas. La gráfica de la magnitud de la ganancia en voltaje $V_o(j\omega)/V_s(j\omega)$ de la ecuación (6.29) tiene una característica pasabajas con una frecuencia de corte cero, como se muestra en la figura 6.11(c).

Para el caso en el que la señal de entrada es un voltaje de cd constante, la ecuación (6.30) se reduce a

$$v_O(t) = -\left(\frac{V_S}{R_1 C_F}\right)t - V_{co} \qquad \textbf{(6.34)}$$

En la figura 6.12 se muestran las gráficas características de algunas señales de entrada y de las señales de salida resultantes.

FIGURA 6.12
Señales de entrada y salida de un integrador



En la práctica, como consecuencia de sus imperfecciones (por ejemplo, deriva, corriente de offset de entrada), el amplificador operacional produce un voltaje de salida aun si la señal de entrada es cero ($v_S = 0$), y el capacitor se carga con la pequeña, aunque finita, corriente que circula por él. El capacitor impide la retroalimentación de cualquier señal de cd de la terminal de salida a la terminal de entrada del amplificador operacional. En consecuencia, el capacitor se carga continuamente, y el voltaje de salida aumenta hasta que el amplificador se satura. Por lo común, se conecta un resistor de valor grande R_F en paralelo con el capacitor de capacitancia C_F, como se muestra en la figura 6.13. R_F proporciona la retroalimentación de cd y resuelve el problema de saturación. La constante de tiempo τ_F ($=R_F C_F$) debe ser mayor que el periodo T ($=1/f_s$) de la señal de entrada. En general, una razón de 10 a 1 es adecuada; esto es, $\tau_F = 10T$. Para la figura 6.13, la impedancia de retroalimentación es

$$Z_F = R_F \,\|\, (1/sC_F) = R_F/(1 + sR_F C_F)$$

y la ecuación (6.17) da el voltaje de salida en el dominio de Laplace como

$$V_o(s) = -\frac{R_F/R_1}{1 + sR_F C_F} V_S(s) \qquad \textbf{(6.35)}$$

www.elsolucionario.net

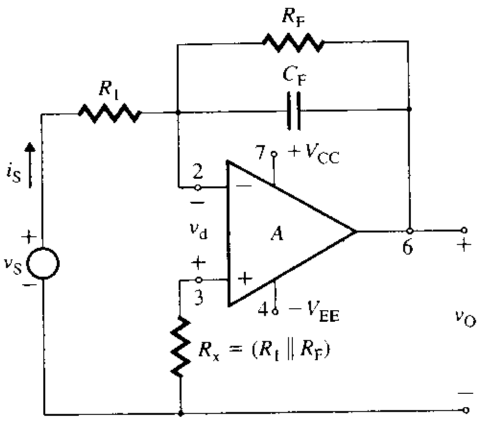


FIGURA 6.13 Integrador inversor práctico

Para un voltaje de entrada escalón $v_S = V_S$, $V_S(s) = Vs/s$, la ecuación (6.35) puede simplificarse para obtener el voltaje de salida en el dominio del tiempo como

$$v_O(t) = -V_S \frac{R_F}{R_1}(1 - e^{-t/R_F C_F}) \tag{6.36}$$

Para $t \leq 0.1 R_F C_F$, la ecuación (6.36) puede escribirse como

$$v_O(t) = -V_S \frac{R_F}{R_1}\left(\frac{t}{R_F C_F}\right) = -\left(\frac{V_S}{R_1 C_F}\right)t \tag{6.37}$$

que es la integral respecto al tiempo del voltaje de entrada. Por consiguiente, el análisis y la relación entrada-salida del integrador de la figura 6.11 pueden aplicarse al de la figura 6.13, siempre y cuando $\tau_F \gtrsim 10T$.

EJEMPLO 6.7 ▸ D

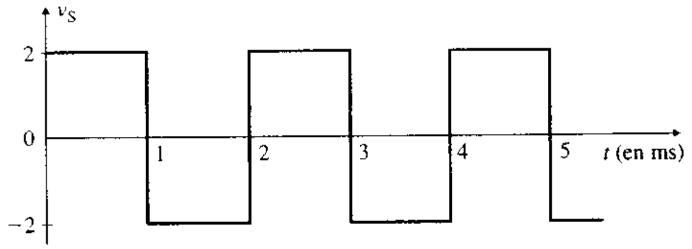
Diseño de un integrador con un amplificador operacional

(a) Diseñar un integrador como el de la figura 6.13. La frecuencia de la señal de entrada es f_s = 500 Hz. La ganancia en voltaje debe ser unitaria a una frecuencia f_1 = 1590 Hz. Es decir, el ancho de banda de ganancia unitaria es f_{bw} = 1590 Hz.

(b) El integrador del inciso (a) tiene V_{CC} = 12 V, $-V_{EE}$ = −12 V y una excursión de voltaje máxima = ±10 V. El voltaje inicial del capacitor es V_{co} = 0 V. Trazar la forma de la onda del voltaje de salida para el voltaje de entrada mostrado en la figura 6.14.

(c) Con PSpice/SPICE, trazar la gráfica del voltaje de salida correspondiente al voltaje de entrada del inciso (b).

FIGURA 6.14 Voltaje de entrada del ejemplo 6.7



SOLUCIÓN

(a) Los pasos para completar el diseño son los siguientes:

Paso 1. Elegir un valor adecuado de C_F: sea C_F = 0.1 μF.

Paso 2. Calcular la constante de tiempo requerida para satisfacer el requerimiento de frecuencia de ganancia unitaria:

$$\tau_1 = \frac{1}{2\pi f_1} = \frac{1}{2\pi \times 1590 \text{ Hz}} = 100 \ \mu\text{s}$$

www.elsolucionario.net

Paso 3. Calcular el valor de R_1 con τ_i:

$$R_1 = \tau_i / C_F = 100\ \mu s / 0.1\ \mu F = 1\ k\Omega$$

Paso 4. Seleccionar la constante de tiempo $\tau_F = 10T = 10/f_s$:

$$\tau_F = 10/500\text{ Hz} = 20\text{ ms}$$

Paso 5. Calcular el valor de R_F con τ_F:

$$R_F = \tau_F / C_F = 20\text{ ms}/0.1\ \mu F = 200\ k\Omega$$

(b) $V_{sat} = \pm 10$ V y $\tau_i = R_1 C_F = 1 \times 10^3 \times 0.1 \times 10^{-6} = 0.1$ ms. Puesto que $\tau_F >> \tau_i$, puede omitirse el efecto de τ_F.

Para $0 \leq t \leq 1$ ms: de la ecuación (6.30), el voltaje de salida es

$$v_O = 0 - \frac{1}{R_1 C_F}\int_0^t 2\, dt = -2 \times 10000t$$

donde t está en ms. En $t = 1$ ms, $v_O = -20$ V, el cual es mayor que el voltaje de saturación y, por lo tanto, no es posible. El tiempo requerido para que el voltaje de salida alcance el voltaje de saturación de -10 V es $t_1 = 10/(2 \times 10000) = 0.5$ ms. Para 0.5 ms $\leq t \leq 1$ ms, el voltaje del capacitor es $V_{co} =$ 10 V.

Para 1 ms $\leq t \leq 2$ ms: de acuerdo con la ecuación (6.30), el voltaje de salida está dado por

$$v_O = -10 + \frac{1}{R_1 C_F}\int_0^{t-1} 2\, dt = -10 + 2 \times 10000(t - 1)$$

donde t está en ms. En $t = 2$ ms, $v_O = 10$ V, y el voltaje del capacitor es $V_{co} = -10$ V.

Para 2 ms $\leq t \leq 3$ ms: de acuerdo con la ecuación (6.30), el voltaje de salida es

$$v_O = 10 - \frac{1}{R_1 C_F}\int_0^{t-2} 2\, dt = 10 - 2 \times 10000(t - 2)$$

donde t está en ms. En $t = 3$ ms, $v_O = -10$ V, y el voltaje del capacitor es $V_{co} = 10$V.

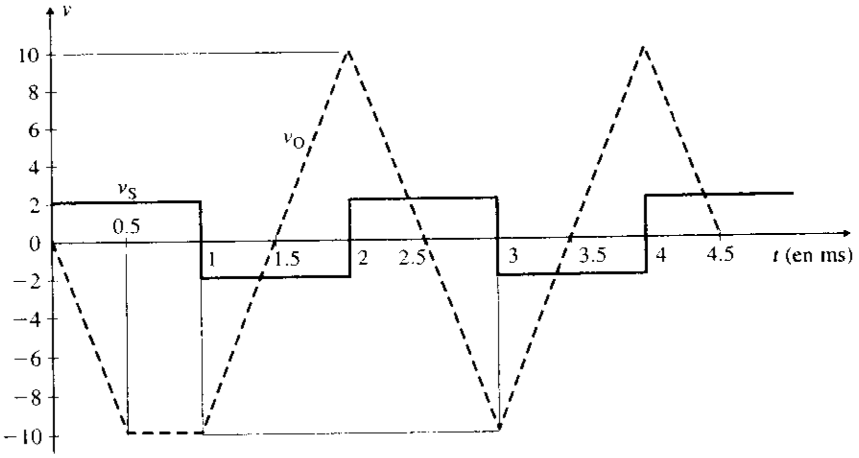
Para 3 ms $\leq t \leq 4$ ms: de acuerdo con la ecuación (6.30), el voltaje de salida es

$$v_O = -10 + \frac{1}{R_1 C_F}\int_0^{t-3} 2\, dt = -10 + 2 \times 10000(t - 3)$$

donde t está en ms. En $t = 4$ ms, $v_O = 10$ V y el voltaje del capacitor es $V_{co} = -10$ V.

Las formas de la onda de los voltajes de entrada y salida se muestran en la figura 6.15.

FIGURA 6.15 Formas de la onda del ejemplo 6.7



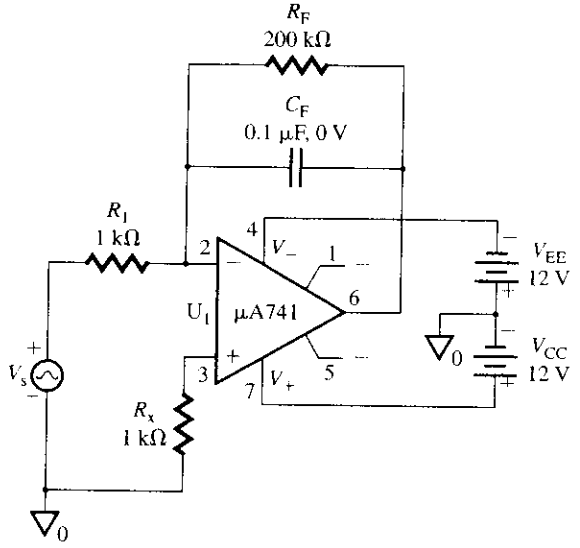
(c) El integrador para simulación con PSpice se muestra en la figura 6.16. El listado del archivo del circuito es el siguiente:

```
Ejemplo 6.7 Integrador real
VS  1  0  PULSE (2V  -2V  0  1NS  1NS  1MS  2MS)        ; Forma de onda pulso
```

www.elsolucionario.net

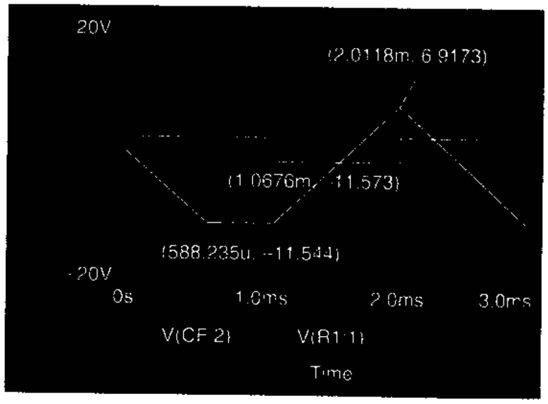

```
CF  3  4  0.1UF
R1  1  3  1K
RF  3  4  200K
RX  2  0  1K
VCC  5  0  DC  12V                    ; fuente positiva de cd
VEE  0  6  DC  12V                    ; fuente negativa de cd
.LIB  NOM.LIB                         ; Referencia al archivo de biblioteca de PSpice
                                        NOM.LIB
XA1  2  3  5  6  4  UA741             ; Para el modelo UA741 de amplificador operacional
                                      ; Llamado del subcircuito para el amplificador
                                        operacional UA741
.TRAN  10US  4MS                      ; Análisis transitorio
.PROBE                                ; Posprocesador gráfico
.END
```

FIGURA 6.16 Circuito integrador para la simulación con PSpice



La gráfica del voltaje de salida v_O = V(CF:2) se muestra en la figura 6.17. Obsérvese que los resultados difieren significativamente de los valores calculados porque PSpice utiliza las características de un amplificador operacional real en lugar del modelo ideal. Por ejemplo, t_1 = 0.588 ms (el valor esperado es 0.5 ms) y el voltaje de saturación negativo es −11.54 V. La simulación con PSpice no tiene diodos zener que limiten la salida a ±10 V. Si se conectan diodos zener en el circuito del amplificador operacional, los resultados de la simulación con PSpice concordarán con los valores calculados.

FIGURA 6.17 Gráficas del ejemplo 6.7 producidas por PSpice



www.elsolucionario.net

▸ **NOTA:** Cuando se ejecute la simulación con PSpice, debe seleccionarse Use Initial Condition en la configuración del análisis; de lo contrario, la gráfica de salida será diferente de la mostrada en la figura 6.17.

EJEMPLO 6.8 ▸ **Cálculo de la frecuencia de 3 dB de un integrador con el teorema de Miller** Los parámetros del integrador de la figura 6.11(a) son $C_F = 0.001\ \mu F$ y $R_1 = 1\ k\Omega$. La ganancia de lazo abierto del amplificador operacional es $A_o = 2 \times 10^5$. Usar el teorema de Miller (estudiado en la sección 4.9) para determinar la frecuencia de 3 dB del integrador.

SOLUCIÓN Puede aplicarse el teorema de Miller para remplazar la capacitancia de retroalimentación C_F, con una capacitancia equivalente de entrada C_X y una capacitancia de salida C_Y como se muestra en la figura 6.18. Con la ganancia de lazo abierto $A_o = A_{vo}$ y la impedancia capacitiva $Z_F = 1(j2\pi f C_F)$, se pueden aplicar las ecuaciones (4.95) y (4.98) para calcular las capacitancias de Miller:

$$C_x = C_F(1 + A_o) = 0.001\ \mu F \times (1 + 2 \times 10^5) = 200.001\ \mu F$$

$$C_y = C_F(1 + 1/A_o) \approx C_F = 0.001\ \mu F$$

El voltaje de salida en el dominio de Laplace es

$$V_o(s) = A_o V_d(s)$$

$$V_d(s) = \frac{1/(sC_x)}{R_1 + 1/(sC_x)} V_s(s) = \frac{V_s(s)}{1 + R_1 C_x s}$$

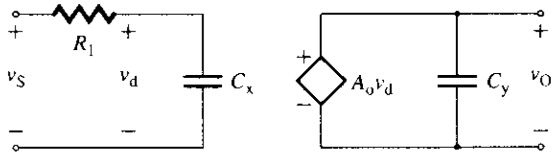
La función de transferencia entre los voltajes de entrada y salida es

$$A(s) = \frac{V_o(s)}{V_s(s)} = \frac{A_o}{1 + R_1 C_x s}$$

Por consiguiente, la frecuencia de 3 dB es

$$\omega_b = 1/(R_1 C_x) = 1/(1 \times 10^3 \times 200.001 \times 10^{-6}) = 5\ \text{rad/s} \qquad \text{o} \qquad f_b = 0.7958\ \text{Hz}$$

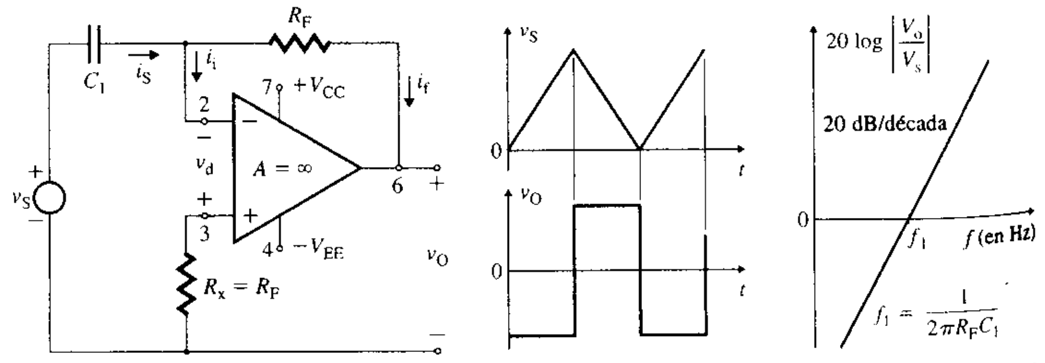
FIGURA 6.18 Circuito equivalente para el ejemplo 6.8



Diferenciadores

Si la resistencia R_1 del amplificador inversor de la figura 6.9 se remplaza con una capacitancia C_1, como se muestra en la figura 6.19(a), el circuito funciona como diferenciador. El

FIGURA 6.19 Circuito diferenciador



(a) Circuito (b) Formas de onda (c) Gráfica de la magnitud

www.elsolucionario.net

valor de R_x debe ser igual a R_F. La impedancia de C_1 en el dominio de Laplace es $Z_1 = 1/(sC_1)$. Con la ecuación (6.17), el voltaje de salida en el dominio de Laplace es

$$V_o(s) = -\left(\frac{R_F}{Z_1}\right)V_s(s) = -sR_FC_1V_s(s) \tag{6.38}$$

donde el voltaje de salida en el dominio del tiempo es

$$v_O = -R_FC_1\frac{dv_S}{dt} \tag{6.39}$$

Esta ecuación también puede deducirse a partir de un análisis del circuito similar al de la sección 6.4, esto es,

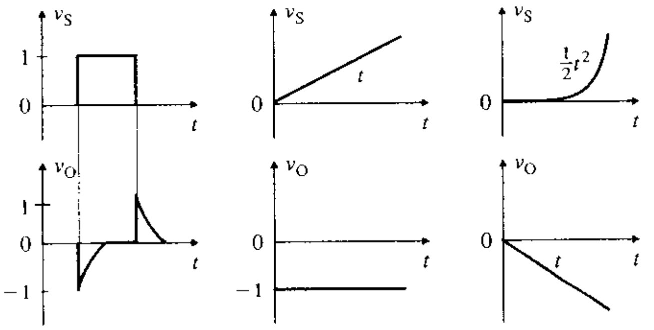
$$i_S = i_f = C_1\frac{dv_S}{dt} \tag{6.40}$$

$$v_O = -R_Fi_f = -R_Fi_S \tag{6.41}$$

Si se sustituye i_S de la ecuación (6.40) en la (6.41), se obtiene la ecuación (6.39). La constante de tiempo $\tau_d = R_FC_1$ de la figura 6.19(a) se conoce como *constante de tiempo del diferenciador*. El voltaje de salida que se obtiene como respuesta a una forma de onda triangular se muestra en la figura 6.19(b).

El circuito diferenciador sirve para producir pulsos de disparo de corta duración para excitar otros circuitos. Cuando aumenta la frecuencia, la impedancia Z_1 de C_1 disminuye, y el voltaje de salida aumenta. Por lo tanto, el circuito diferenciador se comporta como una red de pasaaltas. La gráfica de la magnitud de la ganancia en voltaje $V_o(j\omega)/V_s(j\omega)$ de la ecuación (6.38) tiene una característica pasaaltas con una frecuencia de corte infinita, como se muestra en la figura 6.19(c). En la figura 6.20 se muestran las gráficas características de algunas señales de entrada y de las señales de salida resultantes.

FIGURA 6.20
Señales de entrada y salida de un diferenciador



Si el voltaje de entrada $v_S(t)$ experimenta un cambio abrupto debido al ruido o la interferencia captada, aparecen espigas en la salida, y el circuito se comporta como un amplificador de ruido. Por tanto, este tipo de circuito diferenciador no es de uso frecuente. En la figura 6.21(a) se muestra un circuito modificado que se usa a menudo como diferenciador, en el que está conectada una pequeña resistencia R_1 ($<R_F$) en serie con C_1 para limitar la ganancia a frecuencias altas. Sin embargo, este circuito también limita el rango de frecuencia alta, como se muestra en la gráfica de magnitud de la figura 6.21(b).

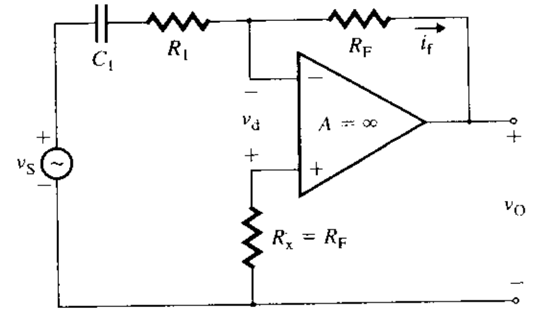
La impedancia Z_1 de R_1 y C_1 en el dominio de Laplace es

$$Z_1 = R_1 + \frac{1}{sC_1} = \frac{1 + sR_1C_1}{sC_1}$$

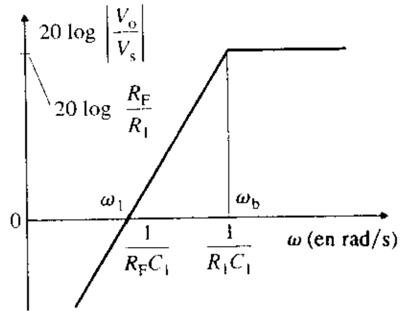
Al utilizar la ecuación (6.38), la función de transferencia del circuito de la figura 6.21(a) es

$$A_f(s) = \frac{V_o(s)}{V_s(s)} = -\frac{R_F}{Z_1} = -\frac{R_FC_1s}{1 + sR_1C_1} \tag{6.42}$$

www.elsolucionario.net



(a) Circuito



(b) Gráfica de la magnitud

FIGURA 6.21 Diferenciador inversor real

Con $s = j\omega$,

$$A_f(j\omega) = -\frac{R_F C_1 j\omega}{1 + j\omega R_1 C_1} \tag{6.43}$$

La magnitud de la ecuación (6.43) es

$$|A_f(j\omega)| = \frac{R_F C_1 \omega}{[1 + (\omega R_1 C_1)^2]^{1/2}} \tag{6.44}$$

Por consiguiente, la frecuencia de corte es $\omega_b = 1/(R_1C_1)$. A frecuencias mayores que ω_b, se tiene que $(\omega R_1 C_1)^2 >> 1$, y la ecuación (6.44) se reduce a

$$|A_f(j\omega)| = \frac{R_F}{R_1} \tag{6.45}$$

EJEMPLO 6.9 ▸ D

Diseño de un diferenciador con un amplificador operacional

(a) Diseñar un diferenciador como el de la figura 6.21(a) para satisfacer las siguientes especificaciones: frecuencia limitante de la ganancia f_b = 1kHz y ganancia máxima de lazo cerrado $A_{f(máx)} = 10$. Determinar los valores de R_1, R_F y C_1.

(b) Con PSpice/SPICE, trazar la gráfica de respuesta en frecuencia del inciso (a). Supóngase un voltaje de entrada senoidal de valor pico $v_{S(pico)} = 0.1$ V.

SOLUCIÓN

$A_{f(máx)} = 10$ y $f_b = 1$ kHz.

(a) Los pasos para realizar el diseño son los siguientes:

Paso 1. Seleccionar un valor adecuado para la capacitancia C_1: sea $C_1 = 0.1\ \mu$F.

Paso 2. Calcular el valor de R_1 a partir de la frecuencia de corte f_b:

$$f_b = 1/(2\pi R_1 C_1)$$
$$1\text{ kHz} = 1/(2\pi R_1 \times 0.1 \times 10^{-6})$$
$$R_1 = 1592\ \Omega$$

Paso 3. Calcular el valor de R_F con la ecuación (6.45):

$$A_{f(máx)} = R_F/R_1$$
$$R_F = 1592 A_{f(máx)} = 1592 \times 10 = 15.92\text{ k}\Omega$$

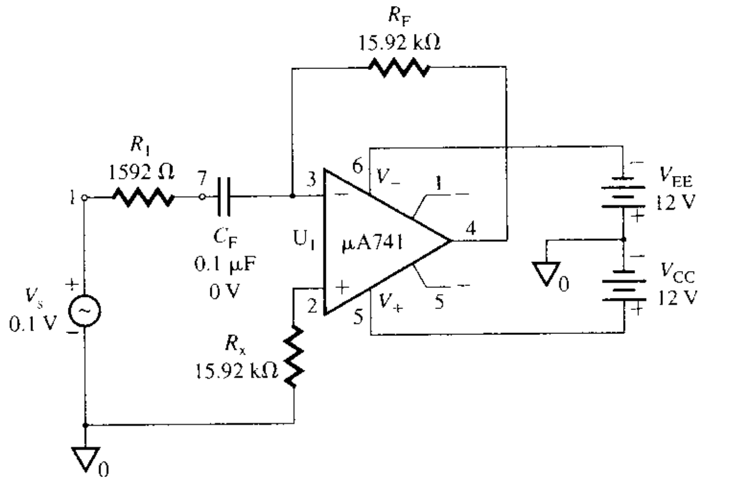
(b) El circuito diferenciador para la simulación con PSpice se muestra en la figura 6.22. El listado del archivo del circuito es el siguiente:

```
Ejemplo 6.9 Diferenciador
V1  1  0  AC  0.1V                ; Voltaje de ca de 1 V (pico)
R1  1  7  1592
```

www.elsolucionario.net

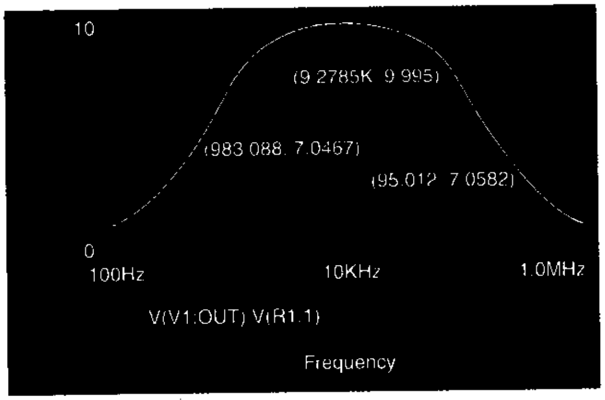

```
C1   7   3   0.1UF
RF   3   4   15.92K
RX   2   0   15.92K
VCC  5   0   DC   12V                  ; fuente positiva de cd
VEE  0   6   DC   12V                  ; fuente negativa de cd
.LIB NOM.LIB                           ; Referencia al archivo de biblioteca de PSpice NOM.LIB
                                       ; para el modelo UA741 de amplificador operacional
XA1  2   3   5   6   4   UA741         ; Llamado del subcircuito para el amplificador
                                       ; operacional UA741
*    vi+ vi-   +vcc -vee vo
.AC DEC 10 100HZ 1MEGHZ                ; Análisis de ca
.PROBE                                 ; Posprocesador gráfico
.END
```

FIGURA 6.22 Circuito diferenciador para la simulación con PSpice



En la figura 6.23 se muestra la gráfica de la respuesta en frecuencia del voltaje de salida, de donde $A_{f(máx)} = 9.995$ (el valor esperado es $100 \times 0.1 = 10$). La frecuencia de corte f_b (con $A_f = 9.995 \times 0.707 = 0.07$) es de 983 Hz (el valor esperado es 1 kHz). El límite superior de la frecuencia (es decir, 95 kHz) se debe al comportamiento interno con respecto a la frecuencia del amplificador operacional.

FIGURA 6.23 Gráfica del ejemplo 6.9 producida por PSpice.



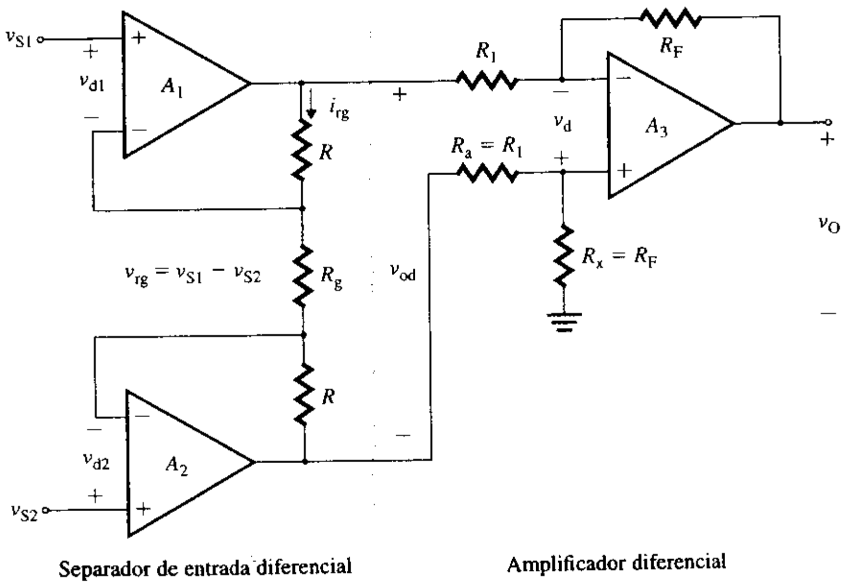
Amplificadores de instrumentación

El amplificador de instrumentación es un amplificador diferencial con una impedancia de entrada extremadamente grande. Su ganancia puede fijarse con precisión con una sola resistencia. Tiene una relación de rechazo de modo común grande (es decir, es capaz de rechazar cualquier señal común a ambas terminales y de amplificar una señal diferencial), y esta ca-

www.elsolucionario.net

racterística es muy útil para recibir señales pequeñas inmersas en voltajes de offset grandes o en ruido. Por tanto, los amplificadores de instrumentación se utilizan comúnmente como acondicionadores de señales de bajo nivel (a menudo de cd) inmersas en grandes cantidades de ruido. El diagrama de circuito de un amplificador de instrumentación se muestra en la figura 6.24. El circuito consta de dos etapas. La primera es la etapa diferencial. Cada señal de entrada (v_{S1} o v_{S2}) se aplica directamente a la terminal no inversora del amplificador operacional correspondiente para obtener una muy alta impedancia de entrada. La segunda etapa es un amplificador diferencial, con una baja impedancia de salida y que también puede ofrecer una ganancia en voltaje.

FIGURA 6.24 Amplificador de instrumentación



La caída de voltaje entre las terminales de entrada de un amplificador diferencial es muy pequeña, casi cero: $v_{d1} = v_{d2} = 0$. Por tanto, la caída de voltaje a través del resistor intermedio R_g del divisor de voltaje es

$$v_{rg} = v_{S1} - v_{S2}$$

de donde la corriente i_{rg} que pasa por R_g como

$$i_{rg} = \frac{v_{rg}}{R_g} = \frac{v_{S1} - v_{S2}}{R_g}$$

Esta corriente fluye por los tres resistores, debido a que las corrientes que fluyen hacia las terminales de entrada de los amplificadores operacionales son cero. Por consiguiente, el voltaje de salida de la etapa diferencial es

$$v_{od} = i_{rg}(R_g + 2R) = \frac{v_{S1} - v_{S2}}{R_g}(R_g + 2R) = (v_{S1} - v_{S2})\left(1 + \frac{2R}{R_g}\right)$$

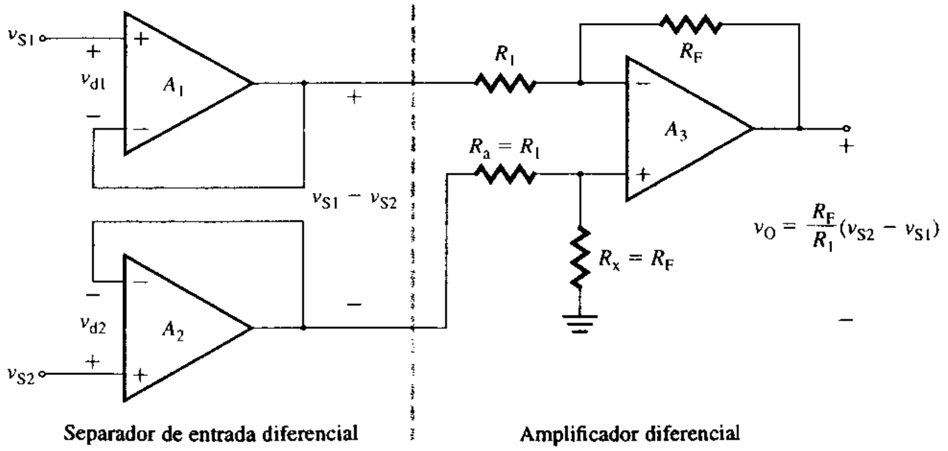
De la ecuación (6.27), el voltaje de salida v_O es

$$v_O = -v_{od}\frac{R_F}{R_1} = -(v_{S1} - v_{S2})\left(1 + \frac{2R}{R_g}\right)\left(\frac{R_F}{R_1}\right) \tag{6.46}$$

que es la salida del amplificador de instrumentación. Esta ganancia normalmente es modificada por R_g. Si el cambio de ganancia no es deseable, entonces R_g puede omitirse, y el amplificador diferencial puede construirse con dos seguidores de voltaje de ganancia unitaria. Este circuito se muestra en la figura 6.25.

www.elsolucionario.net

FIGURA 6.25
Amplificador de instrumentación con ganancia fija



Amplificadores sumadores no inversores

El amplificador no inversor básico de la figura 6.7 puede funcionar como amplificador sumador. En la figura 6.26 se muestra un amplificador sumador no inversor con tres entradas. Los amplificadores sumadores son de uso común en computadoras analógicas. De acuerdo con el teorema de superposición, el voltaje v_n en la terminal no inversora es

$$v_n = \frac{R_b \| R_c}{R_a + R_b \| R_c} v_a + \frac{R_a \| R_c}{R_b + R_a \| R_c} v_b + \frac{R_a \| R_b}{R_c + R_a \| R_b} v_c$$

$$= \frac{R_A}{R_a} v_a + \frac{R_A}{R_b} v_b + \frac{R_A}{R_c} v_c \qquad \textbf{(6.47)}$$

donde $\qquad R_A = (R_a \| R_b \| R_c) \qquad$ **(6.48)**

Si se aplican las ecuaciones (6.5) para el amplificador no inversor y la (6.47), el voltaje de salida es:

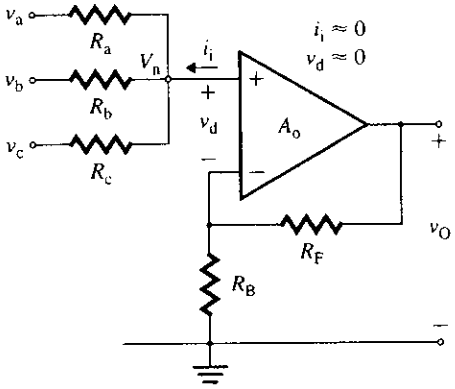
$$v_O = \left(1 + \frac{R_F}{R_B}\right) v_n = \left(1 + \frac{R_F}{R_B}\right)\left(\frac{R_A}{R_a} v_a + \frac{R_A}{R_b} v_b + \frac{R_A}{R_c} v_c\right) \qquad \textbf{(6.49)}$$

Con $R_a = R_b = R_c = R$, la ecuación (6.48) da $R_A = R/3$, y la ecuación (6.49) se transforma en

$$v_O = \left(1 + \frac{R_F}{R_B}\right)\left(\frac{v_a + v_b + v_c}{3}\right) \qquad \textbf{(6.50)}$$

Por tanto, el voltaje de salida es igual al promedio de todos los voltajes de entrada multiplicado por la ganancia de lazo cerrado $(1 + R_F/R_B)$ del circuito. Si el circuito se hace tra-

FIGURA 6.26
Amplificador sumador no inversor



www.elsolucionario.net

bajar como un seguidor de ganancia unitaria con $R_F = 0$ y $R_B = \infty$, el voltaje de salida es igual al promedio de todos los voltajes de entrada. Esto es,

$$v_O = \frac{v_a + v_b + v_c}{3} \tag{6.51}$$

Si la ganancia de lazo cerrado $(1 + R_F/R_B)$ se hace igual al número de entradas, el voltaje de salida es igual a la suma de todos los voltajes de entrada. Esto es, con tres entradas, $n = 3$, y $(1 + R_F/R_B) = n = 3$. En tal caso, la ecuación (6.50) se transforma en

$$v_O = v_a + v_b + v_c \tag{6.52}$$

Amplificadores sumadores inversores

El amplificador inversor básico de la figura 6.9 puede funcionar como amplificador sumador inversor. En la figura 6.27 se muestra un amplificador sumador inversor con tres entradas. Según sean los valores de la resistencia de retroalimentación R_F, y las resistencias de entrada R_1, R_2 y R_3, el circuito puede funcionar como *amplificador sumador, de escalamiento* o *promediador*. Puesto que el voltaje de salida se invierte, es posible que se requiera otro inversor, dependiendo de la polaridad deseada para el voltaje de salida.

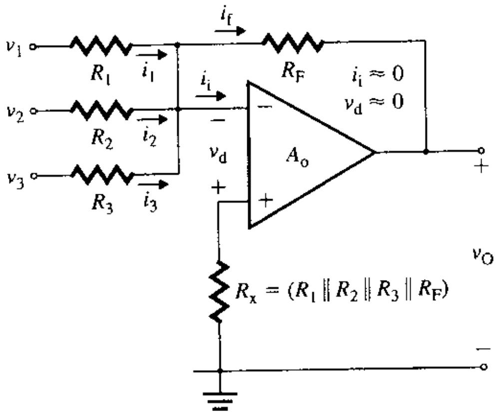


FIGURA 6.27 Amplificador sumador inversor

El valor de R_x debe ser igual a la combinación en paralelo de R_1, R_2, R_3 y R_F. Esto es,

$$R_x = (R_1 \| R_2 \| R_3 \| R_F) \tag{6.53}$$

Para un amplificador operacional ideal, $v_d \approx 0$. De acuerdo con la ley de Ohm, se obtiene

$$i_1 = \frac{v_1}{R_1}, \quad i_2 = \frac{v_2}{R_2}, \quad i_3 = \frac{v_3}{R_3}, \quad i_f = -\frac{v_O}{R_F}$$

Como la corriente que fluye hacia el amplificador operacional es cero ($i_i = 0$),

$$i_1 + i_2 + i_3 = i_f$$

o

$$\frac{v_1}{R_1} + \frac{v_2}{R_2} + \frac{v_3}{R_3} = -\frac{v_O}{R_F} \tag{6.54}$$

de donde el voltaje de salida es

$$v_O = -\left(\frac{R_F}{R_1} v_1 + \frac{R_F}{R_2} v_2 + \frac{R_F}{R_3} v_3\right) \tag{6.55}$$

Por tanto, v_O es la suma ponderada de los voltajes de entrada, y este circuito también se llama *sumador ponderado* o *sumador de escalamiento*. Si $R_1 = R_2 = R_3 = R_F = R$, la ecuación (6.55) se reduce a

$$v_O = -(v_1 + v_2 + v_3) \tag{6.56}$$

www.elsolucionario.net

y el circuito se transforma en un amplificador sumador. Si $R_1 = R_2 = R_3 = nR_F$, donde n es el número de señales de entrada, el circuito funciona como un promediador. Con tres entradas, $(n = 3)$ y la ecuación (6.55) se tiene que

$$v_O = -\frac{v_1 + v_2 + v_3}{3} \tag{6.57}$$

plificadores madores-stadores

Las funciones de los amplificadores sumadores no inversores e inversores pueden implantarse con un solo amplificador operacional, como se muestra en la figura 6.28, para producir un voltaje de salida de la forma

$$v_O = A_1v_a + A_2v_b + A_3v_c - B_1v_1 - B_2v_2 - B_3v_3$$

donde A_1, A_2, A_3, B_1, B_2 y B_3 son las constantes de ganancia. Las resistencias R_x y R_y se incluyen para que la configuración sea más general. La aplicación de las ecuaciones (6.49) y (6.55) da una ecuación para el voltaje de salida resultante:

$$v_O = \left(1 + \frac{R_F}{R_B}\right)\left(\frac{R_A}{R_a}v_a + \frac{R_A}{R_b}v_b + \frac{R_A}{R_c}v_c\right) - \left(\frac{R_F}{R_1}v_1 + \frac{R_F}{R_2}v_2 + \frac{R_F}{R_3}v_3\right) \tag{6.58}$$

donde
$$R_A = (R_a \parallel R_b \parallel R_c \parallel R_x) \tag{6.59}$$
$$R_B = (R_1 \parallel R_2 \parallel R_3 \parallel R_y) \tag{6.60}$$

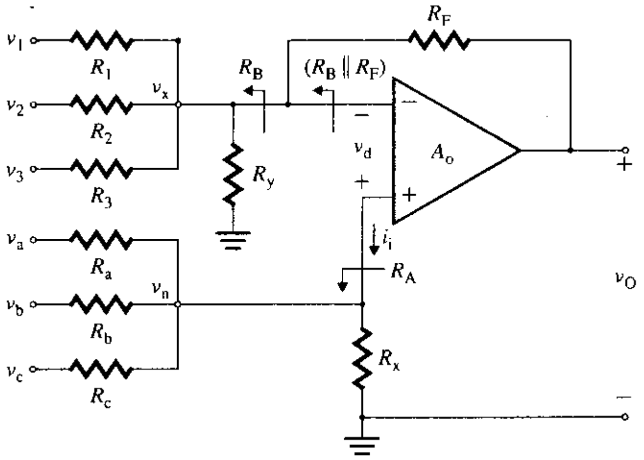


FIGURA 6.28 Amplificador sumador-restador

Para minimizar los efectos de las corrientes de polarización de offset en la salida de los amplificadores operacionales (analizados más a fondo en el capítulo 7), la resistencia equivalente de Thévenin, vista desde la terminal no inversora, por lo común iguala a la que se observa desde la terminal inversora. Esto es,

$$(R_B \parallel R_F) = R_A \tag{6.61}$$

o

$$\frac{R_BR_F}{R_B + R_F} = R_A$$

Con esta condición, puede simplificarse el término $(1 + R_F/R_B)R_A$:

$$\left(1 + \frac{R_F}{R_B}\right)R_A = \left(1 + \frac{R_F}{R_B}\right)\left(\frac{R_BR_F}{R_B + R_F}\right) = R_F$$

La sustitución de esta relación en la ecuación (6.58) da como resultado

$$v_O = \left(\frac{R_F}{R_a}v_a + \frac{R_F}{R_b}v_b + \frac{R_F}{R_c}v_c\right) - \left(\frac{R_F}{R_1}v_1 + \frac{R_F}{R_2}v_2 + \frac{R_F}{R_3}v_3\right) \tag{6.62}$$

www.elsolucionario.net

cuya forma general es

$$v_O = A_1 v_a + A_2 v_b + A_3 v_c - B_1 v_1 - B_2 v_2 - B_3 v_3$$

La ecuación (6.62) se cumple sólo si se satisface la condición de la ecuación (6.61). Los valores de resistencia pueden determinarse conociendo los valores de las constantes de ganancia A y B. Sin embargo, la dificultad surge al determinar los valores de R_x y R_y que satisfagan los criterios de la ecuación (6.61). Para ello, puede aplicarse una técnica propuesta por W. P. Vrbancis [4] para determinar los valores de R_x y R_y. Si se omiten los detalles y la demostración de esta técnica, los procedimientos de diseño pueden simplificarse en los siguientes pasos:

Paso 1. Sumar todos los coeficientes positivos: $A = A_1 + A_2 + A_3$.

Paso 2. Sumar todos los coeficientes negativos: $B = B_1 + B_2 + B_3$.

Paso 3. Definir un parámetro $C = A - B - 1$.

Paso 4. De acuerdo con el valor de C, determinar los valores de R_x y R_y:
- a. Si $C > 0$, $R_x = \infty$ y $R_y = R_F/C$.
- b. Si $C < 0$, $R_x = -R_F/C$ y $R_y = \infty$.
- c. Si $C = 0$, $R_x = \infty$ y $R_y = \infty$.

Paso 5. Seleccionar un valor adecuado de R_F y calcular los valores de los demás componentes. Normalmente, R_F se selecciona de modo que satisfaga una de las siguientes restricciones:
- a. Si la resistencia equivalente R_A debe tener un valor particular, R_F se calcula con la relación $R_F = MR_A$, donde M es el mayor valor de A, o $(B + 1)$.
- b. Si el valor mínimo de cualquiera de las resistencias está limitado a $R_{mín}$, R_F se calcula con la relación $R_F = NR_{mín}$, donde N es el mayor valor de A_1, A_2, A_3, B_1, B_2, B_3 o C.

(Si no es necesario que se cumpla cualquiera de estas condiciones, el diseño se completa escogiendo un valor adecuado de R_F.)

Paso 6. Si el valor de cualquier resistor es muy grande o muy pequeño, todas las resistencias se multiplican por una constante sin afectar el voltaje de salida o la condición de la ecuación (6.61).

EJEMPLO 6.10 D

Diseño de un amplificador operacional sumador para cierta resistencia R_A Diseñar un amplificador sumador inversor y uno no inversor con la configuración mostrada en la figura 6.28, para producir un voltaje de salida de la forma

$$v_O = 4v_a + 6v_b + 3v_c - 7v_1 - v_2 - 5v_3$$

La resistencia equivalente R_A tiene que ser de 15 kΩ.

SOLUCIÓN

Los coeficientes son: $A_1 = 4$, $A_2 = 6$, $A_3 = 3$, $B_1 = 7$, $B_2 = 1$ y $B_3 = 5$. Síganse los pasos de diseño descritos antes.

Paso 1. $A = 4 + 6 + 3 = 13$.

Paso 2. $B = 7 + 1 + 5 = 13$.

Paso 3. $C = A - B - 1 = 13 - 13 - 1 = -1$.

Paso 4. Puesto que $C < 0$, $R_x = -R_F/C = R_F$ y $R_y = \infty$.

Paso 5. El diseño se completa seleccionando un valor de R_F. Para el valor dado de $R_A = 15$ kΩ, $R_F = MR_A$. En este caso, $M = B + 1 = 13 + 1 = 14$. Por tanto, los valores son los siguientes:

$$R_F = R_y = MR_A = 14 \times 15 = 210 \text{ k}\Omega$$
$$R_a = R_F/A_1 = 210\text{ k}/4 = 52.5 \text{ k}\Omega$$
$$R_b = R_F/A_2 = 210\text{ k}/6 = 35 \text{ k}\Omega$$
$$R_c = R_F/A_3 = 210\text{ k}/3 = 70 \text{ k}\Omega$$
$$R_x = -R_F/C = 210 \text{ k}\Omega$$
$$R_1 = R_F/B_1 = 210\text{ k}/7 = 30 \text{ k}\Omega$$

www.elsolucionario.net

$$R_2 = R_F/B_2 = 210\text{ k}/1 = 210\text{ k}\Omega$$
$$R_3 = R_F/B_3 = 210\text{ k}/5 = 42\text{ k}\Omega$$
$$R_y = \infty$$

Comprobación:
De la ecuación (6.59),

$$R_A = (52.5\text{ k}\Omega \,\|\, 35\text{ k}\Omega \,\|\, 70\text{ k}\Omega \,\|\, 210\text{ k}\Omega) = 15\text{ k}\Omega$$

De la ecuación (6.60),

$$R_B = (30\text{ k}\Omega \,\|\, 210\text{ k}\Omega \,\|\, 42\text{ k}\Omega) = 16.15\text{ k}\Omega$$

De la ecuación (6.61),

$$R_B \,\|\, R_F = (16.15\text{ k}\Omega \,\|\, 210\text{ k}\Omega) = 15\text{ k}\Omega$$

Por tanto, se satisface la condición de $R_A = (R_B \| R_F)$.

EJEMPLO 6.11 ▸ D

Diseño de un amplificador operacional sumador para una resistencia mínima $R_{mín}$ Diseñar un amplificador inversor y uno no inversor con la configuración mostrada en la figura 6.28 para producir un voltaje de salida de la forma

$$v_O = 8v_a + 6v_b + 3v_c - 7v_1 - v_2 - 5v_3$$

El valor mínimo de cualquier resistencia tiene que ser $R_{mín} = 15\text{ k}\Omega$.

SOLUCIÓN

Los coeficientes son: $A_1 = 8$, $A_2 = 6$, $A_3 = 3$, $B_1 = 7$, $B_2 = 1$ y $B_3 = 5$. Síganse los pasos de diseño antes descritos.

Paso 1. $A = 8 + 6 + 3 = 17$.

Paso 2. $B = 7 + 1 + 5 = 13$.

Paso 3. $C = A - B - 1 = 17 - 13 - 1 = 3$.

Paso 4. Puesto que $C > 0$, $R_x = \infty$ y $R_y = R_F/C = R_F/3$.

Paso 5. El diseño se completa seleccionando un valor de R_F. Para el valor dado de $R_{mín} = 15\text{ k}\Omega$, $R_F = NR_{mín}$, donde N es el valor máximo de $A_1, A_2, A_3, B_1, B_2, B_3$ o C. En este caso, $N = 8$. En consecuencia, los valores son los siguientes:

$$R_F = NR_{min} = 8 \times 15\text{ k} = 120\text{ k}\Omega$$
$$R_a = R_F/A_1 = 120\text{ k}/8 = 15\text{ k}\Omega$$
$$R_b = R_F/A_2 = 120\text{ k}/6 = 20\text{ k}\Omega$$
$$R_c = R_F/A_3 = 120\text{ k}/3 = 40\text{ k}\Omega$$
$$R_x = \infty$$
$$R_1 = R_F/B_1 = 120\text{ k}/7 = 17.14\text{ k}\Omega$$
$$R_2 = R_F/B_2 = 120\text{ k}/1 = 120\text{ k}\Omega$$
$$R_3 = R_F/B_3 = 120\text{ k}/5 = 24\text{ k}\Omega$$
$$R_y = R_F/C = 120\text{ k}/3 = 40\text{ k}\Omega$$

Comprobación:
De la ecuación (6.59),

$$R_A = (15\text{ k}\Omega \,\|\, 20\text{ k}\Omega \,\|\, 40\text{ k}\Omega) = 7.06\text{ k}\Omega$$

De la ecuación (6.60),

$$R_B = (17.14\text{ k}\Omega \,\|\, 120\text{ k}\Omega \,\|\, 24\text{ k}\Omega \,\|\, 40\text{ k}\Omega) = 7.5\text{ k}\Omega$$

De la ecuación (6.61),

$$R_B \,\|\, R_F = (7.5\text{ k}\Omega \,\|\, 120\text{ k}\Omega) = 7.06\text{ k}\Omega$$

Por tanto, se satisface la condición de $R_A = (R_B \| R_F)$.

www.elsolucionario.net

Excitadores de optoacoplador

Los *optoaclopadores*, conocidos también como *aisladores ópticos*, se utilizan en general para transferir señales eléctricas de una parte de un sistema a otra, sin conexión eléctrica directa. Tienen muchas aplicaciones en instrumentación para ingeniería de sistema de potencia eléctrica, donde deben evitarse las conexiones eléctricas directas entre las líneas de transmisión de señales de bajo nivel y las líneas de transmisión de alta corriente, y en aparatos electrónicos médicos, donde deben evitarse conexiones directas entre los pacientes y los sistemas de energía eléctrica.

El optoacoplador se compone de un diodo emisor de luz (LED), el cual emite luz cuando se le da polarización directa, y un fotodiodo, que convierte la luz en una corriente eléctrica proporcional a la luz incidente. La potencia luminosa producida por un LED es directamente proporcional a la corriente que circula por el diodo. Sin embargo, la potencia de salida es una función no lineal del voltaje del diodo. Por consiguiente, el optoacoplador es alimentado con una fuente de corriente.

En la figura 6.29 se muestra un circuito excitador de optoacoplador. El circuito es una modificación del circuito de la figura 6.9. Dado que la corriente que fluye por el amplificador operacional es muy pequeña, de casi cero, $i_S = i_f$. Por consiguiente, el voltaje a través de R_2 es

$$v_O = -R_F i_f = -R_F i_S$$

La corriente de carga i_O está dada por

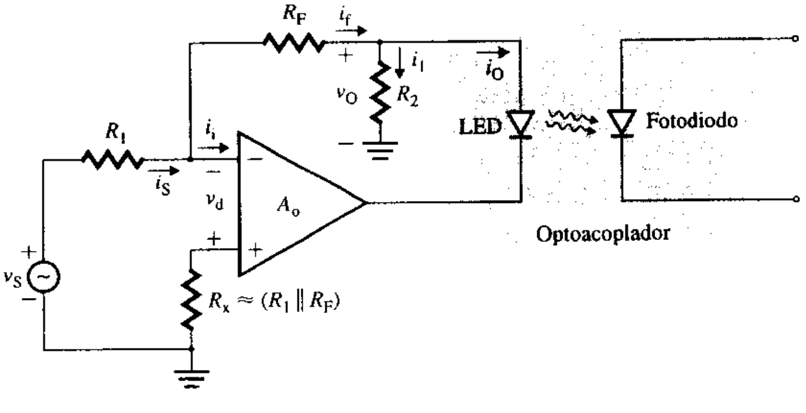
$$i_O = i_f - i_1 = i_S + \frac{R_F i_S}{R_2} = \left(1 + \frac{R_F}{R_2}\right) i_S \tag{6.63}$$

En consecuencia, el circuito funciona como un amplificador de corriente. El multiplicador R_F/R_2 es el que determina la corriente de carga i_o y no el LED, que es la carga. La sustitución de $i_S \approx v_S/R_1$ da la corriente de salida como una función del voltaje de entrada. Esto es,

$$i_O = \left(1 + \frac{R_F}{R_2}\right)\left(\frac{1}{R_1}\right) v_S \tag{6.64}$$

El circuito funciona entonces como un amplificador de transconductancia (o convertidor de voltaje-corriente).

FIGURA 6.29
Circuito excitador de optoacoplador



Fotodetectores

El fotodiodo produce una corriente que es una función lineal de la intensidad de la luz; normalmente, esta corriente se mide como una densidad de potencia óptica incidente D_P. La relación de la corriente de salida respecto a la densidad de potencia óptica incidente se llama *responsividad de corriente*. Esta corriente se mide con un circuito con amplificador operacional del tipo mostrado en la figura 6.9, que es un convertidor corriente-voltaje. El voltaje de salida depende de la corriente de entrada. De acuerdo con la ecuación (6.15), con $v_d = 0$ se obtiene

$$v_O = -R_F i_f = -R_F i_S$$

En la figura 6.30 se muestra un circuito sencillo sensible a la luz, que consta de un fotodiodo y un amplificador operacional inversor. El ánodo del diodo puede conectarse a tie-

www.elsolucionario.net

rra o a un voltaje negativo. Sin embargo, el voltaje de polarización inversa reducirá la capacitancia de la unión del diodo, la que a su vez reduce el tiempo de respuesta (o transitorio) del circuito.

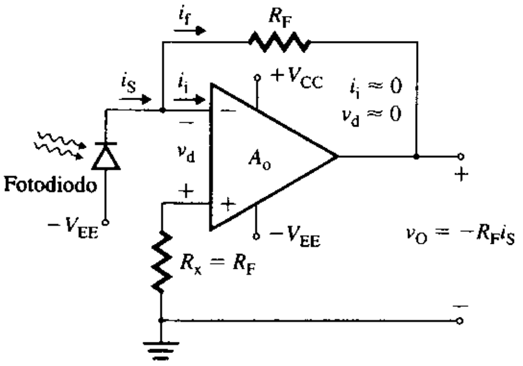


FIGURA 6.30
Circuito fotodetector

EJEMPLO 6.12 D

Diseño de un circuito fotodetector con amplificador operacional Diseñar un circuito fotodetector como el mostrado en la figura 6.30 para producir un voltaje de salida de –200 mV cuando la densidad de energía incidente es D_P = 500 nW/cm². La responsividad de corriente del fotodiodo es D_i = 1 A/W, y el área activa es a = 40 mm².

SOLUCIÓN

La potencia producida por el fotodiodo es

$$P = D_P a = (500\ \text{nW/cm}^2) \times 40\ \text{mm}^2 = 200\ \text{nW}$$

Por tanto, la corriente producida por el diodo es

$$i_S = PD_i = 1\ \text{A/W} \times 200\ \text{nW} = 200\ \text{nA}$$

El voltaje de salida es $v_O = -R_F i_S$, el que, con i_S = 200 nA y v_O = −200 mV, da

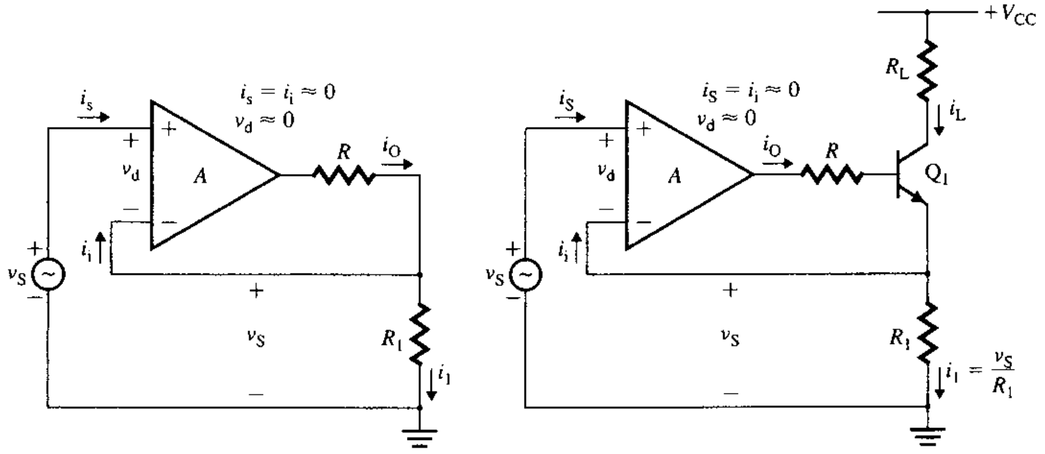
$$R_F = -v_O/i_S = 200\ \text{mV}/200\ \text{nA} = 1\ \text{M}\Omega$$

vertidores aje-corriente

Si la señal de entrada es una fuente de voltaje y éste se transmite a una carga remota, la corriente de carga depende de la resistencia en serie entre la señal de entrada y la carga. Incluso una pequeña caída a través de la resistencia en serie puede cambiar drásticamente el porcentaje de error del voltaje de carga. Cualquier cambio en la resistencia de carga producido por desgaste y rotura o por temperatura contribuyen al error. El tipo más simple de convertidor de voltaje-corriente, mostrado en la figura 6.31(a), es una modificación del amplificador no inversor básico mostrado en la figura 6.7(a). La corriente que circula por el resistor R_1 es

$$i_O = i_1 = \frac{v_S - v_d}{R_1} = \frac{v_S}{R_1} \qquad \textbf{(6.65)}$$

FIGURA 6.31
Convertidor de voltaje-corriente



(a) Fuente de corriente controlada por voltaje **(b) Drenaje de corriente constante**

www.elsolucionario.net

Por tanto, la corriente de salida i_O que circula por la resistencia de carga R depende sólo de v_S y R_1, no de R. Con un valor fijo de R_1, i_O es directamente proporcional a v_S. Obsérvese que, en la figura 6.31(a), ninguna de las terminales de la carga está conectada a tierra. Esto es, la carga está flotando. La ventaja de este circuito es que no aparece ninguna señal de modo común (por ejemplo, ruido) a través de la carga.

Los amplificadores operacionales son, sobre todo, amplificadores de voltaje: su capacidad de transporte de corriente es muy limitada. Muchas aplicaciones (tales como indicadores y actuadores) requieren una corriente variable regulada, la que sobrepasa la capacidad del amplificador operacional. El circuito mostrado en la figura 6.31(b) produce una corriente de carga i_L proporcional al voltaje de entrada v_S. La salida del amplificador operacional hace que circule una corriente por la base del transistor Q_1, lo cual produce una corriente proporcional en el colector de Q_1, la carga R_L y R_1. La corriente de carga i_L puede controlarse variando el voltaje de entrada o el valor de R_1. El valor de la resistencia de base R ha de ser suficientemente grande para proteger la unión base-emisor de Q_1, y para limitar la corriente de salida del amplificador operacional. Asimismo, el voltaje de alimentación de cd V_{CC} debe ser mayor o igual que $R_L i_L$ ($\approx v_S R_L/R_1$). Como la resistencia de carga R_L flota, el circuito no se puede usar con una carga conectada a tierra.

Vóltmetros de cd

El convertidor de voltaje-corriente mostrado en la figura 6.31(a), el cual incluye un amplificador no inversor, puede usarse como vóltmetro de cd, como se muestra en la figura 6.32. Ya que todas las señales son cantidades de cd, se utilizan símbolos en letras mayúsculas. Se conecta un medidor de cuadro móvil con una resistencia interna R_m en la trayectoria de retroalimentación. En el caso de un amplificador operacional ideal, $v_d \approx 0$; la corriente del medidor está dada por

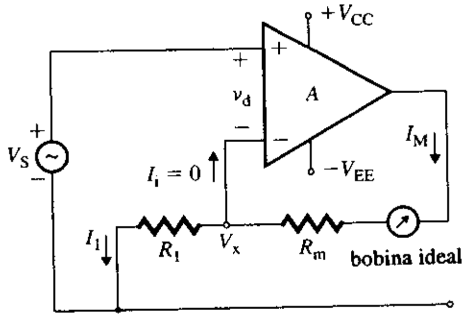
$$I_M = I_1 = \frac{V_x}{R_1} = \frac{V_S - v_d}{R_1} = \frac{V_S}{R_1} \tag{6.66}$$

de donde la relación entre el voltaje de entrada y la corriente del medidor es

$$V_S = R_1 I_M \tag{6.67}$$

Es así como se mide el voltaje de entrada V_S a partir de la deflexión del medidor, la cual es proporcional a I_M. Si la corriente correspondiente a la deflexión de escala completa del cuadro móvil es $I_{M(máx)} = 100\ \mu A$ y $R_1 = 2\ M\Omega$, la lectura de escala completa es $V_{S(máx)} = R_1 I_{M(máx)} = 2\ M\Omega \times 100\ \mu A = 200$ V.

FIGURA 6.32
Vóltmetro de cd



Milivóltmetros de cd

El amplificador inversor de la figura 6.9 puede funcionar como milivóltmetro, como se muestra en la figura 6.33. Este circuito es similar al excitador de optoacoplador de la figura 6.29, excepto en que el LED está conectado en cortocircuito y, por lo tanto, cabe esperar ecuaciones similares. Como antes, se utilizan símbolos en mayúsculas para las cantidades de cd. Para un amplificador ideal, $v_d = 0$ e $I_i = 0$. La corriente que circula por R_1, que es la misma que circula por R_F, es

$$I_S = I_F = \frac{V_S}{R_1} \tag{6.68}$$

www.elsolucionario.net

Si se aplica la LKV alrededor de la trayectoria formada por las entradas al amplificador operacional R_F y R_2, se obtiene

$$v_d = R_F I_F + R_2(I_F - I_M) \qquad \text{o} \qquad 0 = R_F I_F + R_2(I_F - I_M)$$

con las que se puede calcular la corriente del medidor I_M:

$$I_M = \frac{R_F + R_2}{R_2} I_F = \left(1 + \frac{R_F}{R_2}\right) I_F = \left(1 + \frac{R_F}{R_2}\right) \frac{V_S}{R_1} \tag{6.69}$$

Esta ecuación es igual a la ecuación (6.64) para el optoacoplador de la figura 6.29. Si $R_F >> R_2$, que es lo más común, la ecuación (6.69) puede escribirse como

$$I_M \approx \frac{R_F}{R_1}\left(\frac{1}{R_2}\right) V_S \tag{6.70}$$

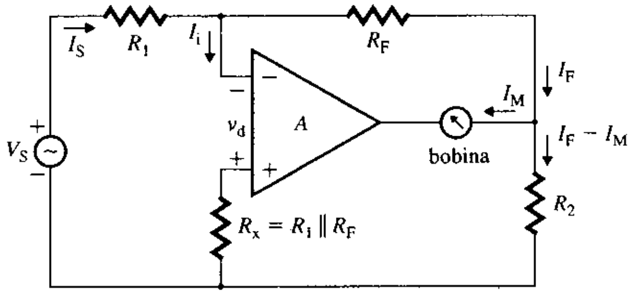
donde el voltaje de entrada V_S en función de la corriente del medidor I_M es:

$$V_S = \frac{R_1 R_2}{R_F} I_M \tag{6.71}$$

$$= R_2 I_M \quad \text{para } R_1 = R_F$$

Si $R_1 = R_F = 150\ \text{k}\Omega$, $R_2 = 1\ \text{k}\Omega$, y la corriente que produce la deflexión de escala completa del cuadro móvil es $I_{M(máx)} = 100\ \mu\text{A}$, la lectura de escala completa es $V_{S(máx)} = R_2 I_{M(máx)} = 1\ \text{k}\Omega \times 100\ \mu\text{A} = 100\ \text{mV}$.

FIGURA 6.33
Milivóltmetro de cd



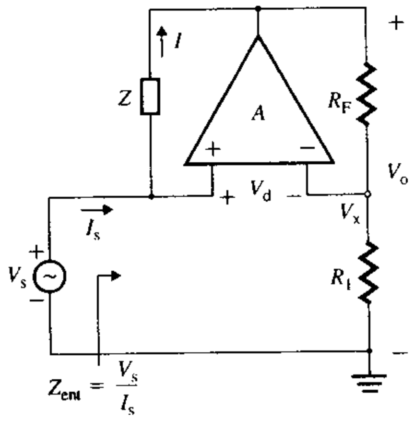
nvertidores
impedancia
gativa

Algunas aplicaciones (como los osciladores, que se estudiarán en el capítulo 11) requieren la característica de resistencia (o impedancia) negativa para compensar cualquier resistencia (o impedancia) no deseable. El circuito amplificador operacional mostrado en la figura 6.34 puede emplearse para obtener esta característica. Puesto que el circuito tiene una impedancia Z, los voltajes y las corrientes tienen magnitud y ángulo de fase. Todas las cantidades se expresan en valores rms, y se utilizan símbolos en mayúsculas.

Como $v_d \approx 0$,

$$V_s = V_x + v_d = V_x$$

FIGURA 6.34
onvertidor de impedancia negativa



www.elsolucionario.net

Aplicando la ecuación (6.5) del amplificador no inversor, se obtiene el voltaje de salida rms:

$$V_o = \left(1 + \frac{R_F}{R_1}\right) V_s$$

Como la corriente absorbida por el amplificador operacional es cero, la corriente I que circula por la impedancia Z es igual a la corriente de entrada I_s. Esto es,

$$I = I_s = \frac{V_s - V_o}{Z} = \frac{1}{Z}\left(V_s - V_s - \frac{R_F}{R_1} V_s\right) = -\frac{R_F}{ZR_1} V_s \qquad \textbf{(6.72)}$$

donde la impedancia de entrada Z_{ent} es

$$Z_{ent} = \frac{V_s}{I_s} = -Z\left(\frac{R_1}{R_F}\right) \qquad \textbf{(6.73)}$$

Si Z es remplazada por una resistencia R, entonces $Z = R$. El circuito se comporta como una resistencia negativa, y la ecuación (6.73) se transforma en

$$Z_{ent} = R_{ent} = -R\left(\frac{R_1}{R_F}\right) \qquad \textbf{(6.74)}$$

Por tanto, la relación R_1/R_F actúa como factor multiplicador de R. Si $R_1 = R_F = R$, la ecuación (6.74) es

$$R_{ent} = -R \qquad \textbf{(6.75)}$$

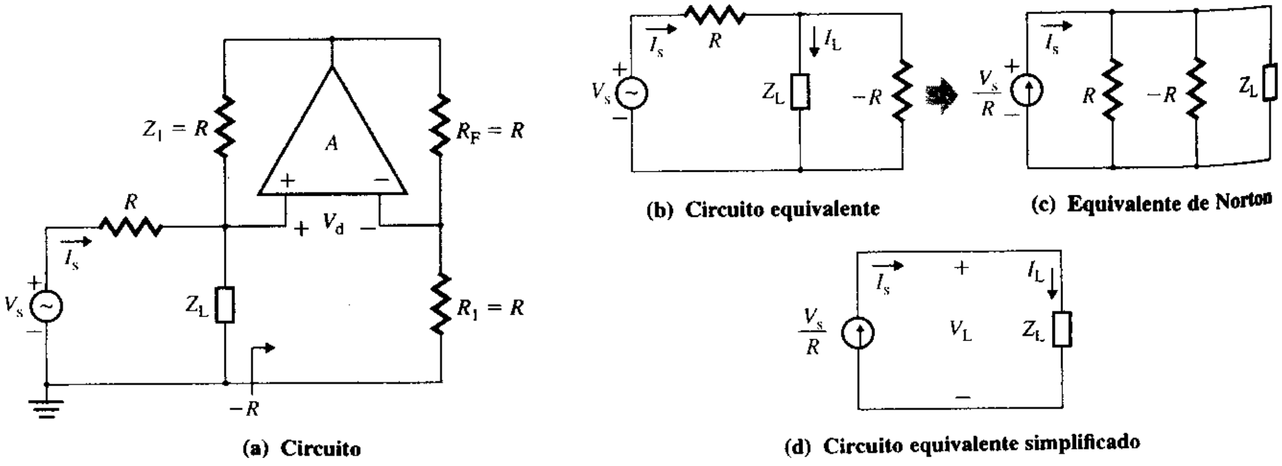
Por ejemplo, si $R_1 = R_F = R = 10\ \text{k}\Omega$, el circuito de la figura 6.34 se comportará como una resistencia $R_{ent} = -10\ \text{k}\Omega$.

Fuentes de corriente constante

A menudo es necesario generar una fuente de corriente constante a partir de una fuente de voltaje. El circuito de la figura 6.34 puede modificarse para convertir una fuente de voltaje en una fuente de corriente, como se muestra en la figura 6.35(a). Un lado de la carga Z_L se conecta a tierra. Si $R_1 = R_F$ y $Z = R$, la resistencia de entrada se transforma en $R_{ent} = -R$. El circuito encerrado en el área sombreada puede ser remplazado por $-R$; en la figura 6.35(b) se muestra el circuito equivalente. La fuente de voltaje V_s puede ser sustituida por su equivalente Norton, como se muestra en la figura 6.35(c). Como la combinación en paralelo de R y $-R$ es infinita, o un circuito abierto, la figura 6.35(c) se reduce a la figura 6.35(d). La corriente que circula hacia la impedancia de carga Z_L es, simplemente,

$$I_L = I_s = \frac{V_s}{R} \qquad \textbf{(6.76)}$$

FIGURA 6.35 Fuente de corriente constante



www.elsolucionario.net

Por tanto, la corriente de carga I_L es directamente proporcional al voltaje de entrada V_s e independiente de la impedancia de carga Z_L. Para simplificar el diseño, puede seleccionarse $R_1 = R_F = R$.

Integradores no inversores

Los integradores mostrados en las figuras 6.11(a) y 6.13(a) invierten la polaridad de la señal de entrada y, por tanto, requieren un inversor adicional de ganancia unitaria para producir una señal de la misma polaridad. El circuito de la figura 6.35(a) puede funcionar como integrador no inversor si la impedancia Z_L es remplazada por un capacitor, como se muestra en la figura 6.36(a). Así,

$$R_1 = R_F = R \quad \text{y} \quad Z_L = X_c = 1/(j\omega C)$$

Dado que $I_i \approx 0$, el voltaje en la terminal inversora es

$$V_x = \frac{R_1}{R_1 + R_F} V_o = \frac{R}{R + R} V_o = \frac{V_o}{2} \tag{6.77}$$

El voltaje a través del capacitor está dado por

$$V_c = I_L Z_L \tag{6.78}$$

para un amplificador operacional ideal, $v_d \approx 0$. Por tanto,

$$V_c = V_x + v_d = V_x$$

la que, después de sustituir V_x de la ecuación (6.77) y V_c de la ecuación (6.78), da

$$I_L Z_L = \frac{V_o}{2}$$

o

$$V_o = 2V_C = 2I_L Z_L \tag{6.79}$$

Sustituyendo I_L de la ecuación (6.76) en la (6.79), se obtiene

$$V_o = \frac{2Z_L V_s}{R} = \frac{2V_s}{j\omega CR} \tag{6.80}$$

la cual, si se convierte al dominio del tiempo, da el voltaje de salida como

$$v_O(t) = \frac{2}{CR} \int v_S(t)\, dt + 2V_{co} \tag{6.81}$$

donde V_{co} es el voltaje inicial del capacitor al principio de la integración. La carga del capacitor puede representarse por medio de un circuito equivalente, como se muestra en la figura 6.36(b). De este modo, el voltaje del capacitor v_C puede obtenerse directamente a partir de la figura 6.36(b) como:

$$v_C(t) = \frac{1}{C} \int i_S(t)\, dt + V_{co} = \frac{1}{RC} \int v_S\, dt + V_{co} \tag{6.82}$$

Por tanto, $v_O(t) = 2v_x(t) = 2v_C(t)$.

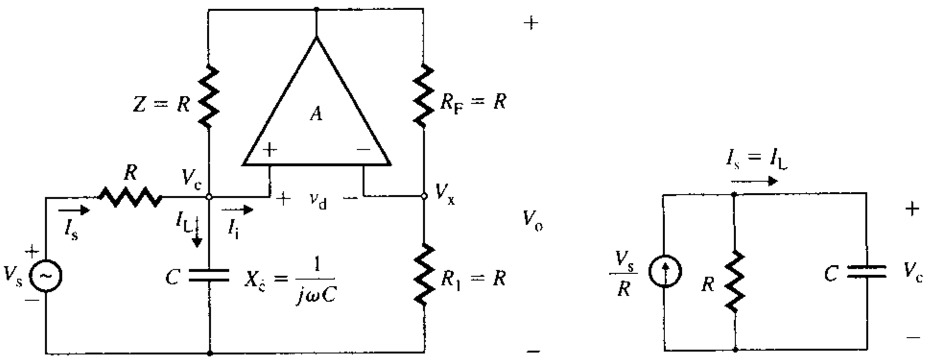


FIGURA 6.36
Integrador no inversor

(a) Circuito **(b) Circuito equivalente simplificado**

www.elsolucionario.net

▸ **NOTA:** Ya que una de las terminales del capacitor C está conectada a tierra, el capacitor se carga fácilmente a la condición inicial deseada al principio de la integración.

Simuladores de inductancia

Puede usarse un circuito con amplificador operacional para simular la característica de un inductor. En la figura 6.37(a) se muestra el circuito, que está formado por dos amplificadores operacionales. La parte del circuito encerrada en el área sombreada es idéntica al convertidor de impedancia negativa de la figura 6.34; puede aplicarse la ecuación (6.72) para remplazarlo con una impedancia equivalente, siempre que se sustituya $Z = R_3$, $R_1 = R_4$ y $R_F \equiv Z_C = 1/(j\omega C)$. Por tanto, la impedancia equivalente es

$$Z_L = \frac{V_1}{I_1} = -R_3\left(\frac{R_4}{Z_C}\right) \tag{6.83}$$

Si el circuito que está dentro del área sombreada se remplaza con Z_L, el circuito resultante también se transforma en un convertidor de impedancia negativa, como se muestra en la figura 6.37(b). Al aplicar la ecuación (6.73) la impedancia de entrada del circuito es:

$$Z_{ent} = \frac{V_s}{I_s} = -R_1\left(\frac{Z_L}{R_2}\right) \tag{6.84}$$

Sustituyendo Z_L de la ecuación (6.83) en la (6.84), se obtiene

$$Z_{ent} = \frac{V_s}{I_s} = -R_1\left(\frac{1}{R_2}\right)(-R_3)\left(\frac{R_4}{Z_C}\right)$$

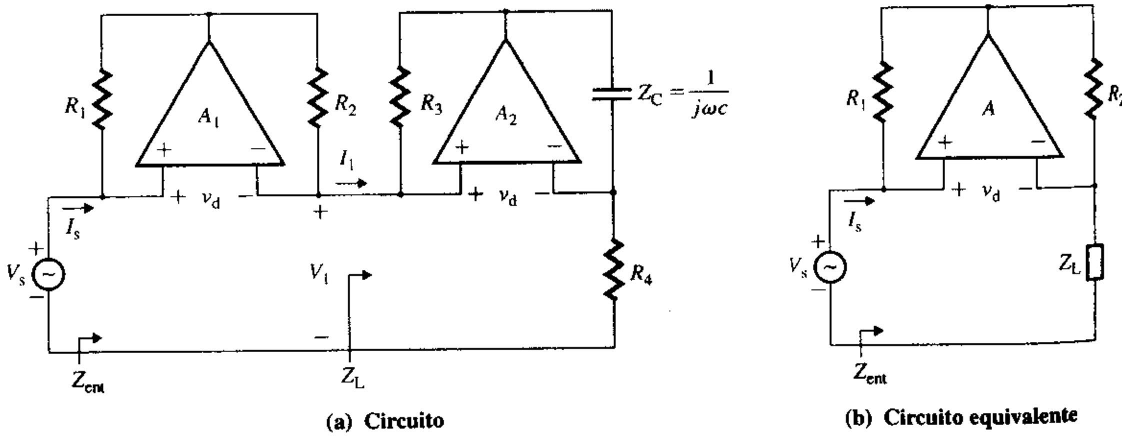
$$= j\omega C\,\frac{R_1R_3R_4}{R_2} = j\omega L_e \tag{6.85}$$

donde L_e es la inductancia efectiva dada por

$$L_e = \frac{R_1R_3R_4}{R_2}\,C \tag{6.86}$$

Por consiguiente, al seleccionar los valores de R_1, R_2, R_3, R_4 y C puede simularse el valor de inductancia deseado L_e.

FIGURA 6.37 Simulador de inductancia



▸ **NOTAS:**

1. De acuerdo con este desarrollo teórico, podría parecer que los simuladores de inductancia pueden usarse en muchas aplicaciones como sustitutos de inductores físicos voluminosos. Sin embargo, debido a las limitaciones físicas de los amplificadores operacionales, los simuladores de inductancia tienen muchos inconvenientes y se limitan sus aplicaciones prácticas.

www.elsolucionario.net

2. Las no linealidades de los amplificadores operacionales limitan el comportamiento del simulador de inductancia a frecuencias aterradoramente bajas (incluso menores que 20 Hz), y el inductor no reduce la corriente a altas frecuencias, como era de esperarse.
3. Los inductores se utilizan con frecuencia en aplicaciones de potencia eléctrica para almacenar energía magnética. No puede usarse un inductor simulado para almacenar energía en un campo magnético, así que no puede usarse en circuitos de potencia (por ejemplo, como filtro de potencia).

EJEMPLO 6.13 **D**

Diseño de un simulador de inductancia de amplificador operacional Determinar los valores requeridos para los componentes que aparecen en la figura 6.37(a), para simular un inductor con $L = 1$ mH.

SOLUCIÓN

Sean $R_3 = R_4 = 100$ kΩ y $C = 10$ pF. Con la ecuación (6.86), se obtiene

$$R_2/R_1 = R_3R_4C/L_e = 100 \times 10^3 \times 100 \times 10^3 \times 10 \times 10^{-12}/(1 \times 10^{-3}) = 100$$

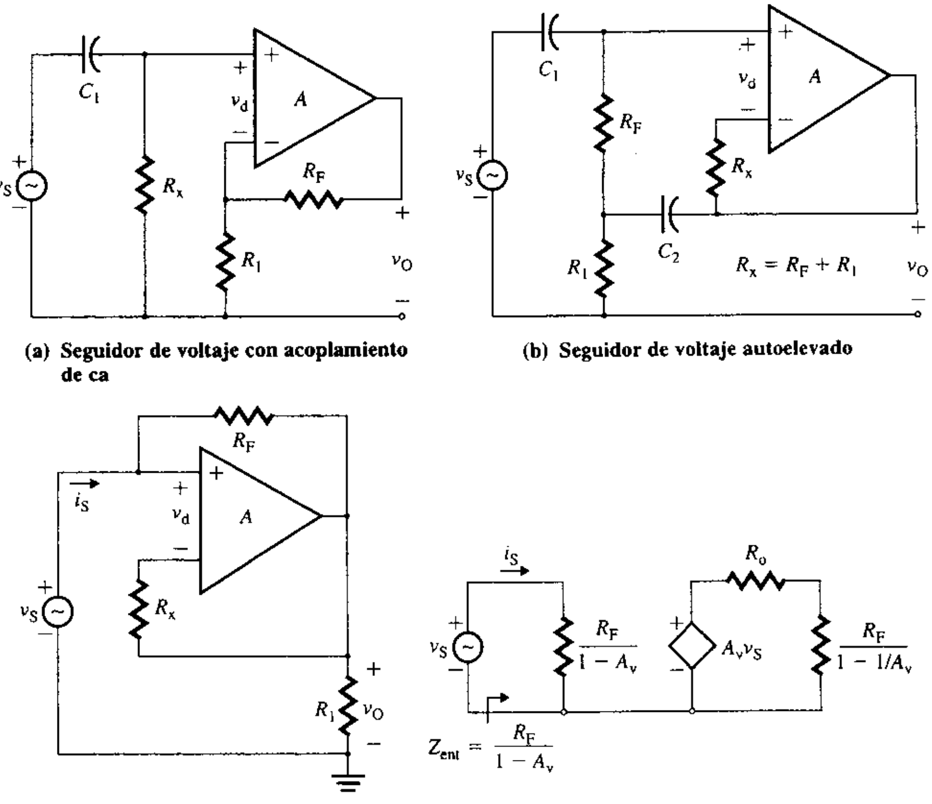
Si $R_1 = 5$ kΩ, entonces $R_2 = 100 \times 5 = 500$ kΩ.

▸ **NOTA:** Para utilizar la ecuación (6.86) el diseñador necesita conocer los valores de cinco cantidades para calcular el valor de L_e. El diseñador tiene que suponer cuatro valores, y no hay una solución única para este problema de diseño.

Seguidores autoelevados de voltaje con acoplamiento de ca

Para minimizar el efecto de la corriente de cd en la polarización de entrada y en el voltaje de salida de los amplificadores operacionales puede conectarse una resistencia R_x a la terminal no inversora, como se muestra en la figura 6.38(a). Esto reduce a R_x la impedancia efectiva de entrada del seguidor de voltaje. Sin embargo, la impedancia de entrada puede ser incrementada por el circuito, como se muestra en la figura 6.38(b); en la figura 6.38(c) se muestra un circuito equivalente de ca para frecuencias altas, para las que los capacitores

FIGURA 6.38 Seguidor de voltaje autoelevado con acoplamiento de ca



(a) Seguidor de voltaje con acoplamiento de ca

(b) Seguidor de voltaje autoelevado

(c) Circuito equivalente de alta frecuencia

(d) Circuito equivalente

www.elsolucionario.net

aparecen como cortocircuitos. El amplificador operacional funciona como seguidor de ganancia unitaria, el cual puede representarse mediante un amplificador de ganancia aproximadamente unitaria: $A_v \approx 1$. R_F parece estar conectada de la terminal de entrada a la terminal de salida del amplificador, y su efecto en la impedancia de entrada es el mismo que el de la impedancia de Miller Z_{ent}, conectada de la terminal de entrada a tierra. En la figura 6.38(d) se muestra el circuito equivalente. De acuerdo con la ecuación (4.95), Z_{ent} está dada por

$$Z_{ent} = \frac{V_s}{I_s} = \frac{R_F}{1 - A_v} \tag{6.87}$$

la que, con $A_v \approx 1$, da $Z_{ent} = \infty$. Como la ganancia del amplificador es unitaria, el voltaje de salida es igual al voltaje de entrada y no hay caída de voltaje a través de R_F. Por consiguiente, no circula corriente por R_F y la impedancia de entrada es muy alta (idealmente es infinita). Obsérvese que en la figura 6.38(c) el voltaje en el extremo de R_F se "eleva" al valor del voltaje de entrada, lo que ofrece una impedancia infinita de entrada. Debido a esta característica de "elevación", el circuito se conoce como *amplificador autoelevado.*

ASPECTO PRINCIPAL DE LA SECCIÓN 6.5

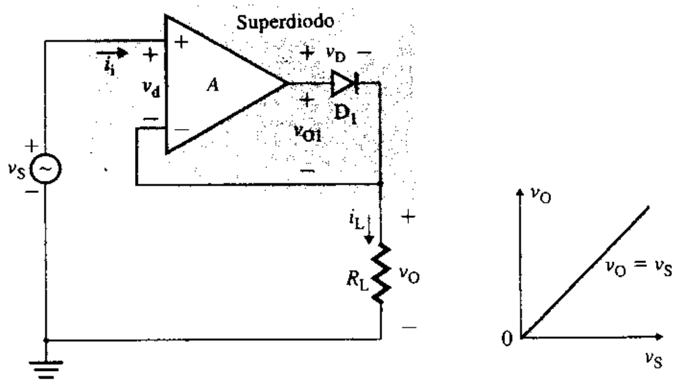
- Pueden aplicarse las tres configuraciones básicas de los amplificadores operacionales (inversor, no inversor y diferencial) para realizar varias funciones de procesamiento de señales.

6.6 ▸ *Circuitos con amplificadores operacionales y diodos*

Las aplicaciones tales como detectores de pico, rectificadores de precisión, circuitos comparadores y limitadores requieren funciones no lineales. Sin embargo, por lo general el diodo experimenta una caída de voltaje finita de 0.7 V, la cual distorsiona el voltaje de salida de un circuito con uno o más diodos únicamente, en especial cuando las señales son de bajo voltaje. Los circuitos con amplificadores operacionales y diodos reducen el efecto de la caída de voltaje del diodo y se utilizan para procesar señales con precisión.

Considérese el circuito con amplificador operacional mostrado en la figura 6.39(a), en el que el diodo permite un flujo unidireccional de corriente. Si el voltaje de entrada v_S es negativo, el voltaje de salida v_{O1} del amplificador operacional se vuelve negativo y hace que el diodo se polarice inversamente, ya que no circula corriente por la carga R_L porque la corriente i_i que fluye hacia el amplificador operacional es cero. Por tanto, el voltaje de salida es cero: $v_O = 0$ con $v_S \leq 0$. Pero el voltaje v_{O1} sí alcanza el límite negativo de saturación del amplificador operacional. Si el voltaje de entrada v_S es positivo, el voltaje de salida v_{O1} del amplificador operacional se vuelve positivo, lo cual hace que el diodo se polarice directamente y que proporcione la corriente de carga i_L. Dado que $v_d \approx 0$ e $i_i = 0$, el vol-

FIGURA 6.39
Superdiodo



(a) Superdiodo

(b) Característica de transferencia

www.elsolucionario.net

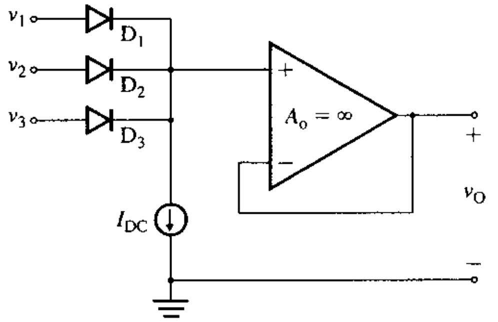
taje de salida es $v_O = v_S$ con $v_S \geq 0$. La característica de transferencia de v_O comparada con v_S se muestra en la figura 6.39(b).

Para que el diodo comience a conducir, se requiere sólo un voltaje de entrada muy pequeño: $v_{S(\text{mín})} = V_D/A_o$, donde V_D es la caída de voltaje del diodo (por lo general, de 0.7 V) y A_o es la ganancia de lazo abierto del amplificador operacional (en general, de 2×10^5). Este circuito exhibe la característica de un diodo. Sin embargo, el efecto de la caída de voltaje del diodo es insignificante. Este circuito se conoce como *superdiodo.* El inconveniente de este circuito es que, con valores negativos de v_S, el voltaje v_{O1} oscila hacia el límite negativo de saturación, lo que disminuye la velocidad de operación del amplificador operacional.

tectores de la al más positiva

El valor de la más positiva de varias señales de entrada puede ser detectado por el circuito que se muestra en la figura 6.40. Las entradas al seguidor son las señales de entrada que se detectarán. El diodo que tenga la señal positiva más grande conduce, y dicha señal aparece a la salida del circuito. La fuente de corriente I_{DC} mantiene constante la corriente del diodo, independientemente del valor de la señal de entrada, y ésta a su vez mantiene una caída de voltaje constante en el diodo. Por consiguiente, la caída de voltaje a través del diodo que conduce no cambia con las variaciones de la señal de entrada. Sin la fuente de corriente, la corriente y el voltaje del diodo que conduce cambian con el nivel del voltaje más positivo, y lo mismo sucede con el voltaje de salida. El seguidor unitario, como etapa de separación, proporciona una resistencia muy alta en los diodos y una resistencia muy baja en la salida. Si cada diodo es remplazado por el superdiodo de la figura 6.39, no habrá caída de voltaje en los diodos; no obstante, esta configuración aumenta la complejidad del circuito.

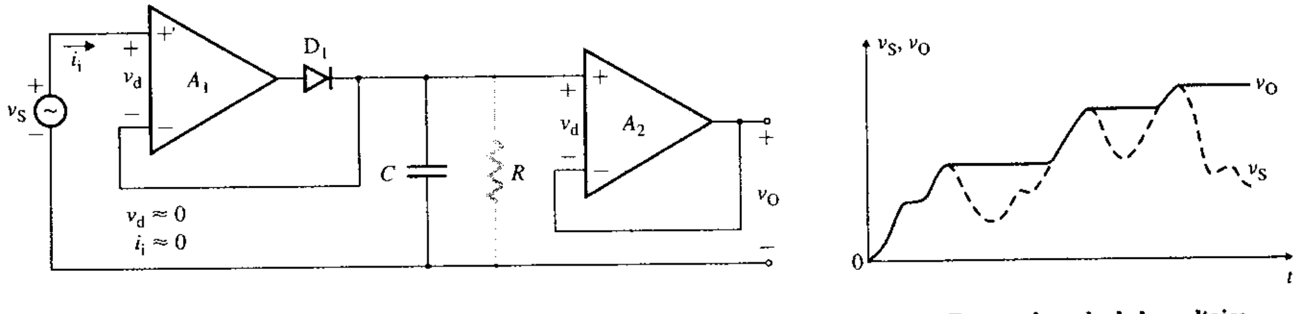
FIGURA 6.40
Detector de señal positiva



tectores de cisión de voltaje co

En muchas aplicaciones se utiliza un detector de precisión de voltaje pico; por ejemplo, para vigilar la temperatura pico de un día (o mes) o para activar un dispositivo si la señal excede un valor de referencia. El circuito de la figura 6.41 detecta el voltaje de entrada pico. El superdiodo permite que el capacitor se cargue al valor pico de la señal de entrada. El seguidor ofrece una resistencia alta al capacitor y transmite a la salida el voltaje a través del capacitor sin descargarlo. La resistencia R, cuando está conectada, permite que el capaci-

FIGURA 6.41 Detector de precisión de voltaje pico



(a) **Diagrama del circuito** (b) **Formas de onda de los voltajes**

www.elsolucionario.net

tor se descargue lentamente, de modo que el circuito pueda ajustarse a un voltaje de entrada más bajo. De lo contrario, el capacitor conserva el voltaje previo más grande y no indica el voltaje pico correcto.

Rectificadores de precisión de media onda

Para conducir, el diodo requiere un voltaje mínimo (por lo general de 0.7 V). En un rectificador monofásico de media onda, el diodo conduce. Si el voltaje de entrada es menor que 0.7 V, la salida del rectificador es cero. Por consiguiente, los rectificadores de diodo no son adecuados para rectificar voltajes bajos. Un circuito amplificador con dos diodos, como el que se ilustra en la figura 6.42(a), puede rectificar un voltaje muy pequeño, del orden de los μV. El funcionamiento del circuito se divide en dos intervalos: el intervalo 1 y el intervalo 2. Se considerará el funcionamiento del circuito con un voltaje de entrada senoidal $v_S = V_m$ sen ωt.

Durante el intervalo 1, $0 \leq \omega t \leq \pi$, el voltaje de entrada es positivo. El voltaje v_{O1} a la salida del primer amplificador operacional es negativo, y el diodo D_2 está apagado. El diodo D_1 conduce, y la corriente i_f que circula por R_3 es igual a la corriente de entrada i_S. Como la corriente que fluye hacia el amplificador operacional es cero, $i_S = i_f$, y

$$i_S = i_f = \frac{v_S}{R_1}$$

$$v_d = R_F i_f + v_{O2}$$

En el caso de un amplificador operacional ideal, $v_d = 0$, y el voltaje v_{O2} se vuelve

$$v_{O2} = -R_F i_f = -R_1 i_f = -R_1 i_S \quad (\text{para } R_F = R_1)$$
$$= -v_S$$

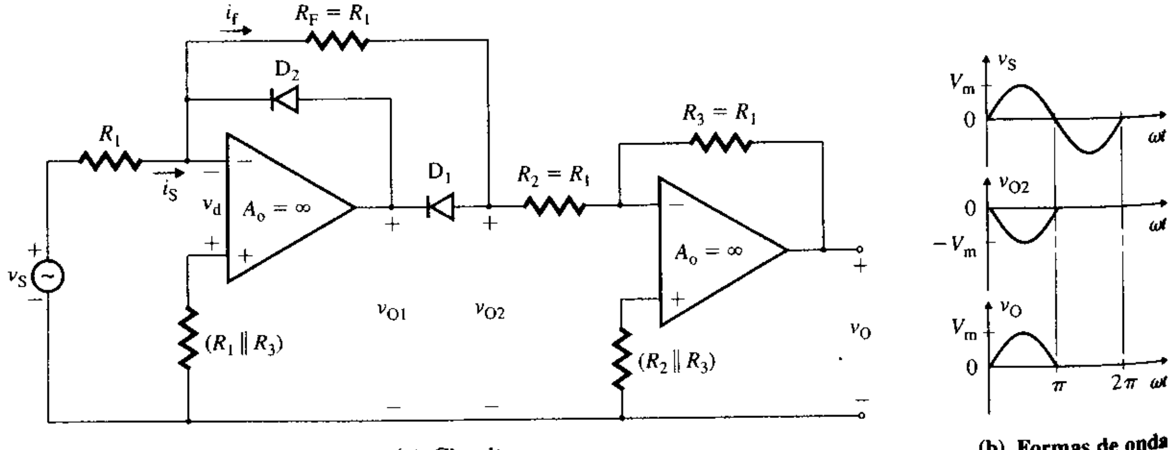
De este modo, el voltaje de salida en la salida del segundo amplificador operacional inversor es

$$v_O = -v_{O2} = v_S \quad \text{con } v_S \geq 0 \ (\text{para } R_3 = R_2 = R_1 \text{ y para } v_S \geq 0)$$

Durante el intervalo 2, $\pi \leq \omega t \leq 2\pi$, el voltaje de entrada es negativo. El voltaje v_{O1} a la salida del primer amplificador operacional es positivo, y el diodo D_2 conduce. Por consiguiente, el voltaje v_{O1} se fija aproximadamente al voltaje de un diodo. El diodo D_1 permanece apagado, no circula corriente por R_F y el voltaje v_{O2} se vuelve cero. En consecuencia, el voltaje de salida en la salida del segundo amplificador operacional es $v_O = -v_{O2} = 0$.

El voltaje de salida v_O es casi independiente de las características del diodo. Esto se debe a la inclusión del diodo D_1 en serie con el amplificador operacional. Puesto que la ganancia del amplificador operacional es muy alta y tiende a infinito, el efecto del diodo y de

FIGURA 6.42 Rectificador de precisión de media onda



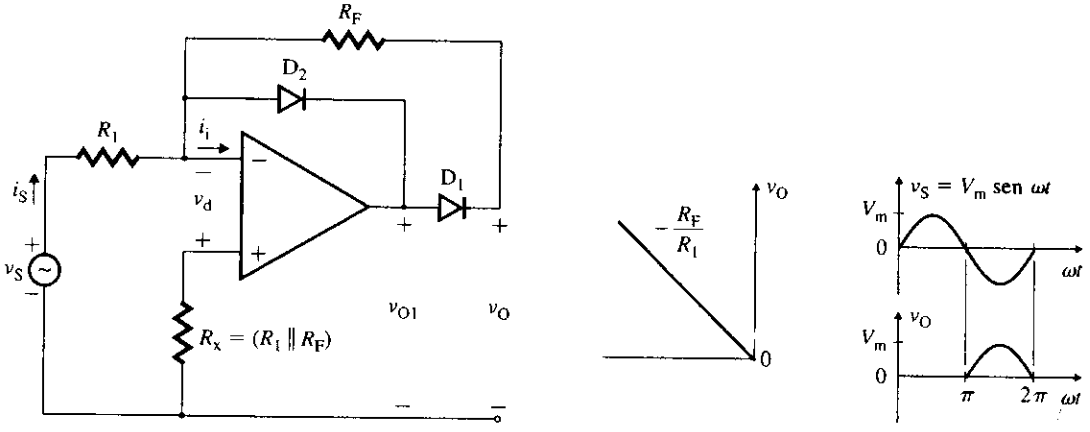
(a) Circuito **(b) Formas de onda**

www.elsolucionario.net

su caída de voltaje se vuelven insignificantes. En la figura 6.42(b) se muestran las formas de onda de salida.

Si se invierten las direcciones de los diodos, el voltaje de salida corresponderá a la parte negativa del voltaje de entrada; en este caso no se necesita el segundo amplificador operacional. Esta configuración se muestra en la figura 6.43(a). Cuando el voltaje de entrada v_S es positivo, el voltaje v_{O1} se vuelve negativo, lo que hace que el diodo D_2 conduzca y el diodo D_1 se apague. Por consiguiente, el voltaje de salida es cero. Esto es, el voltaje de salida $v_O = 0$ cuando $v_S \geq 0$. Por otra parte, cuando el voltaje de entrada v_S es negativo, el voltaje v_{O1} se vuelve positivo, y hace que el diodo D_2 se apague y el diodo D_1 conduzca. Por tanto, el voltaje de salida tiene la misma forma, pero es opuesto al voltaje de entrada. Esto es, $v_O = -v_S$ cuando $v_S < 0$. La característica de transferencia se muestra en la figura 6.43(b), y las formas de onda del voltaje aparecen en la figura 6.43(c).

FIGURA 6.43 Rectificador de precisión de media onda alterno



(a) Circuito **(b) Característica de transferencia** **(c) Formas de onda**

Rectificadores de precisión de onda completa

El rectificador de media onda de la figura 6.43(a) puede modificarse para que funcione como rectificador de precisión de onda completa si se utiliza la siguiente relación algebraica:

$$v_O = 2v_S - v_S = v_S \quad \text{en el intervalo positivo del voltaje de entrada}$$

Esta situación se muestra en la figura 6.44(a). Considérese el caso en que $R_1 = R_2 = R_F = R$ y $R_3 = R_4 = 2R$. El funcionamiento del circuito se divide en dos intervalos, el intervalo 1 y el intervalo 2, con un voltaje de entrada senoidal $v_S = V_m$ sen ωt.

En el intervalo 1, $0 \leq \omega t \leq \pi$. v_S es positivo y $v_{O2} = -v_S$. El voltaje en la salida del segundo amplificador operacional puede obtenerse de

$$v_O = -\left(\frac{R_3}{R_2} v_{O2} + \frac{R_3}{R_4} v_S\right) \tag{6.88}$$

la que, con $R_3 = R_4 = 2R$ y $R_2 = R$, se transforma en

$$v_O = -2v_{O2} - v_S = -2(-v_S) - v_S = v_S \quad \text{con } v_S \geq 0$$

Durante el intervalo 2, $\pi \leq \omega t \leq 2\pi$. v_S es negativo y $v_{O2} = 0$. El voltaje en la salida del segundo amplificador operacional se obtiene de

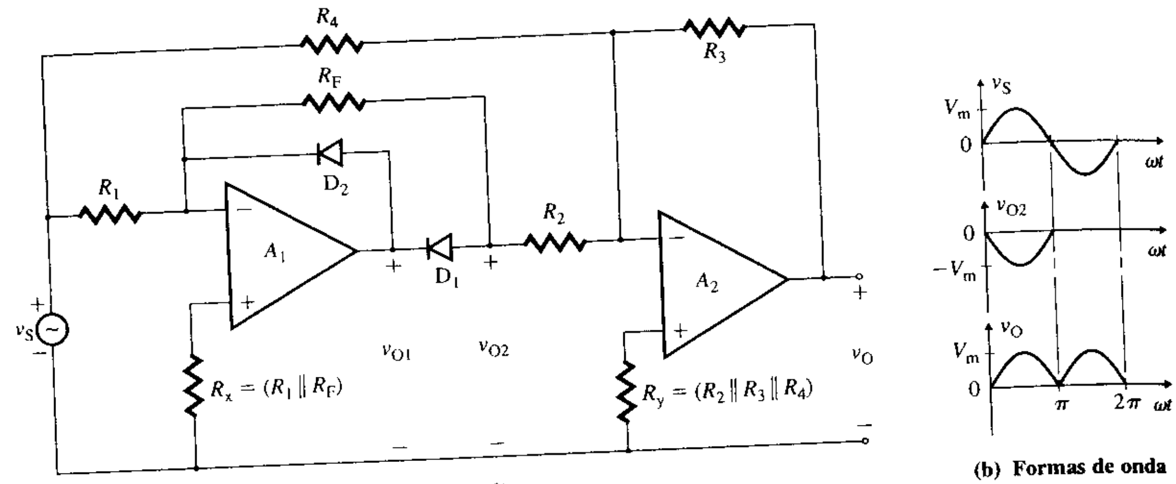
$$v_O = -\left(\frac{R_3}{R_2} v_{O2} + \frac{R_3}{R_4} v_S\right) \tag{6.89}$$

la que, con $R_3 = R_4 = 2R$ y $R_2 = R$, se transforma en

$$v_O = -2v_{O2} - v_S = -2 \times 0 - v_S = -v_S \text{ con } v_S < 0$$

www.elsolucionario.net

FIGURA 6.44 Rectificador de precisión de onda completa



(a) Circuito **(b) Formas de onda**

Por consiguiente, el voltaje de salida es la versión invertida del voltaje de entrada, como se muestra en la figura 6.44(b).

Circuitos de fijación de precisión

En ocasiones se utiliza un circuito de fijación de precisión para procesar señales con el propósito de agregar el suficiente voltaje de cd al voltaje de entrada, de modo que la suma nunca cruce el nivel cero. En la figura 6.45(a) se muestra un circuito de superdiodo con un voltaje de entrada v_S y un voltaje de referencia de cd V_{ref}. En tanto el voltaje del amplificador operacional v_d sea positivo, v_{O1} será positivo y el diodo D_1 conducirá, lo que hará que la terminal (−) se comporte como una tierra virtual. Para considerar el funcionamiento del circuito, se tomará un voltaje de entrada senoidal $v_S = V_m$ sen ωt y $V_{ref} = 0$.

Durante el intervalo $0 \leq \omega t \leq \pi$, v_S es positivo, v_d es negativo, v_{O1} es negativo y el diodo D_1 se polariza a la inversa. No circula corriente por el capacitor, y éste no se carga. Durante el intervalo $\pi < \omega t \leq 3\pi/2$, v_S es negativo, v_d es positivo, v_{O1} es positivo y el diodo D_1 conduce. La terminal (−) se comporta como una tierra virtual. Por el capacitor circula una corriente de carga, con el punto A a un potencial más alto que el punto B, por lo que el capacitor se carga hasta el voltaje negativo pico V_m. En el intervalo $\omega t > 3\pi/2$,

$$v_d = -(V_m + v_S) = -V_m(1 + \text{sen}\,\omega t)$$

y el diodo D_1 permanece apagado. Esto es, el voltaje de salida v_O es

$$v_O = -v_d = V_m(1 + \text{sen}\,\omega t)$$

En la figura 6.45(b) se muestran las formas de onda del voltaje. Con un voltaje de referencia V_{ref}, el capacitor se carga hasta $(V_m + V_{ref})$, y el voltaje de salida v_O se expresa como

$$v_O = V_m \,\text{sen}\,\omega t + V_m + V_{ref} \tag{6.90}$$

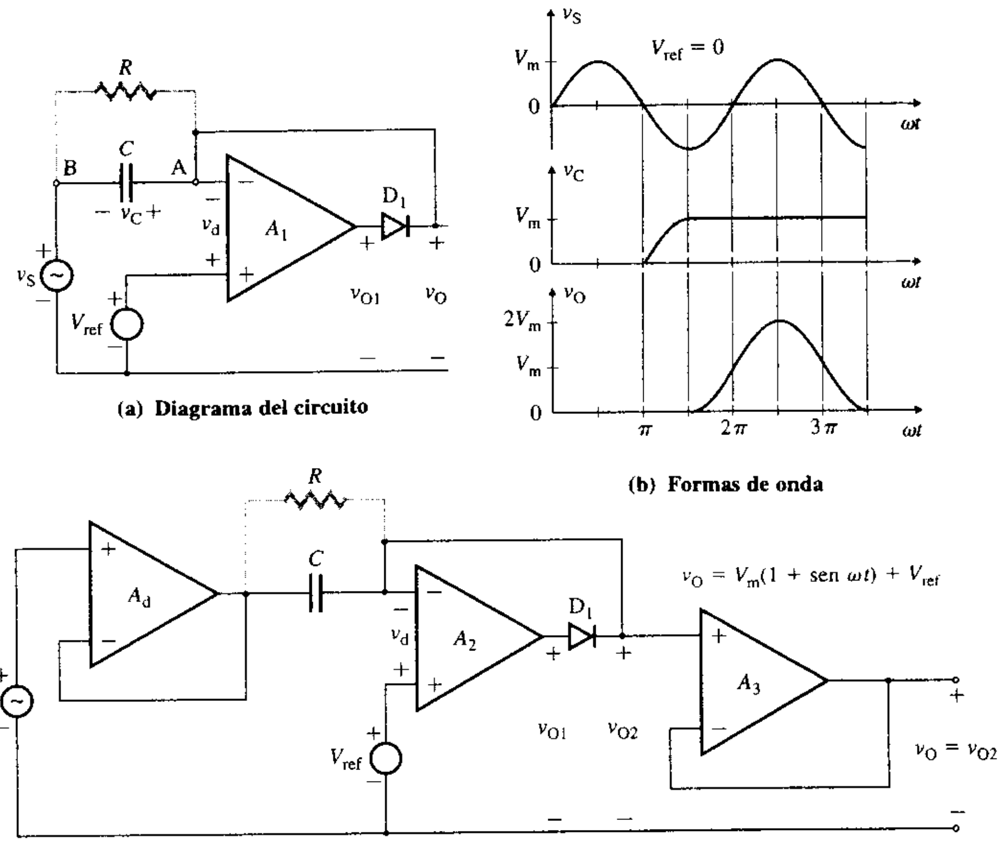
Por ejemplo, con $V_m = 10$ V y $V_{ref} = 5$ V, $v_O = 10$ sen $\omega t + 15$ V, y con $V_m = 10$ V y $V_{ref} = -5$ V, $v_O = 10$ sen $\omega t + 5$ V. Si se invierte la dirección del diodo D_1, el capacitor se carga cuando v_d se hace negativo durante el intervalo $0 \leq \omega t \leq \pi/2$. Entonces, el voltaje de salida se invierte, es decir,

$$v_O = -(V_m \,\text{sen}\,\omega t + V_m + V_{ref})$$

Se conecta un resistor, representado en la figura 6.45(a) por medio de una línea tenue, a través del capacitor para que éste se descargue lentamente y para que el circuito se ajuste a un voltaje de entrada de amplitud más baja. El resistor también proporciona una trayectoria para la corriente de polarización de cd del amplificador operacional. Tal como se

www.elsolucionario.net

FIGURA 6.45
Circuito de fijación de precisión



(a) Diagrama del circuito

(b) Formas de onda

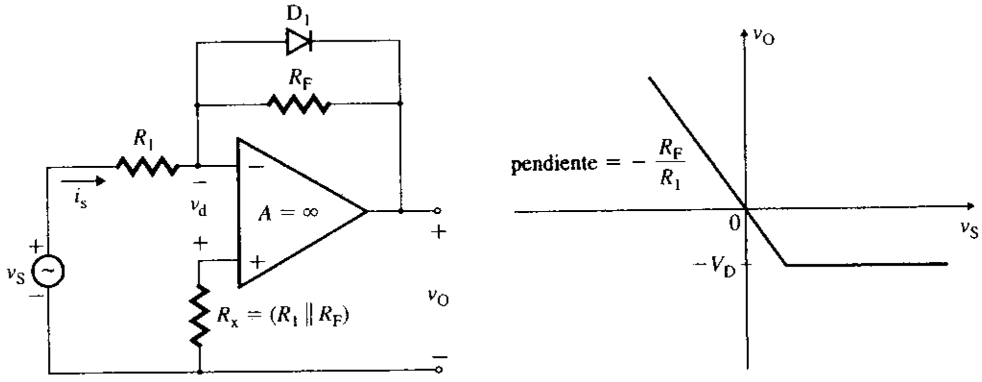
(c) Diagrama del circuito con separación

muestra en la figura 6.45(c), pueden conectarse seguidores de voltaje a las terminales de entrada y salida, de modo que el circuito fijador no extraiga corriente de la fuente de señales y pueda suministrar corriente de carga sin afectar la carga del capacitor.

mitadores voltaje fijo

El limitador restringe el voltaje de salida a un valor especificado. Un voltaje negativo de salida puede limitarse aproximadamente a cero conectando un diodo a través del resistor de retroalimentación R_F del amplificador inversor mostrado en la figura 6.9, como se observa en la figura 6.46(a). Si el voltaje de entrada v_S es positivo, el voltaje de salida v_O tiende a ser negativo, y el diodo D_1 conduce, lo cual limita la salida al valor negativo $-V_D$ de la caída de voltaje del diodo. Si el voltaje de entrada es negativo, el voltaje de salida se vuelve

FIGURA 6.46
Limitador de voltaje negativo

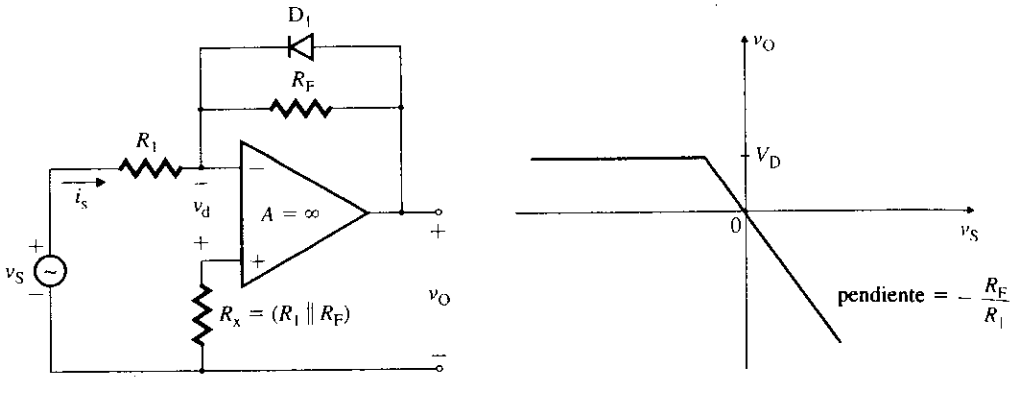


(a) Circuito

(b) Característica de transferencia

www.elsolucionario.net

FIGURA 6.47 Limitador de voltaje positivo



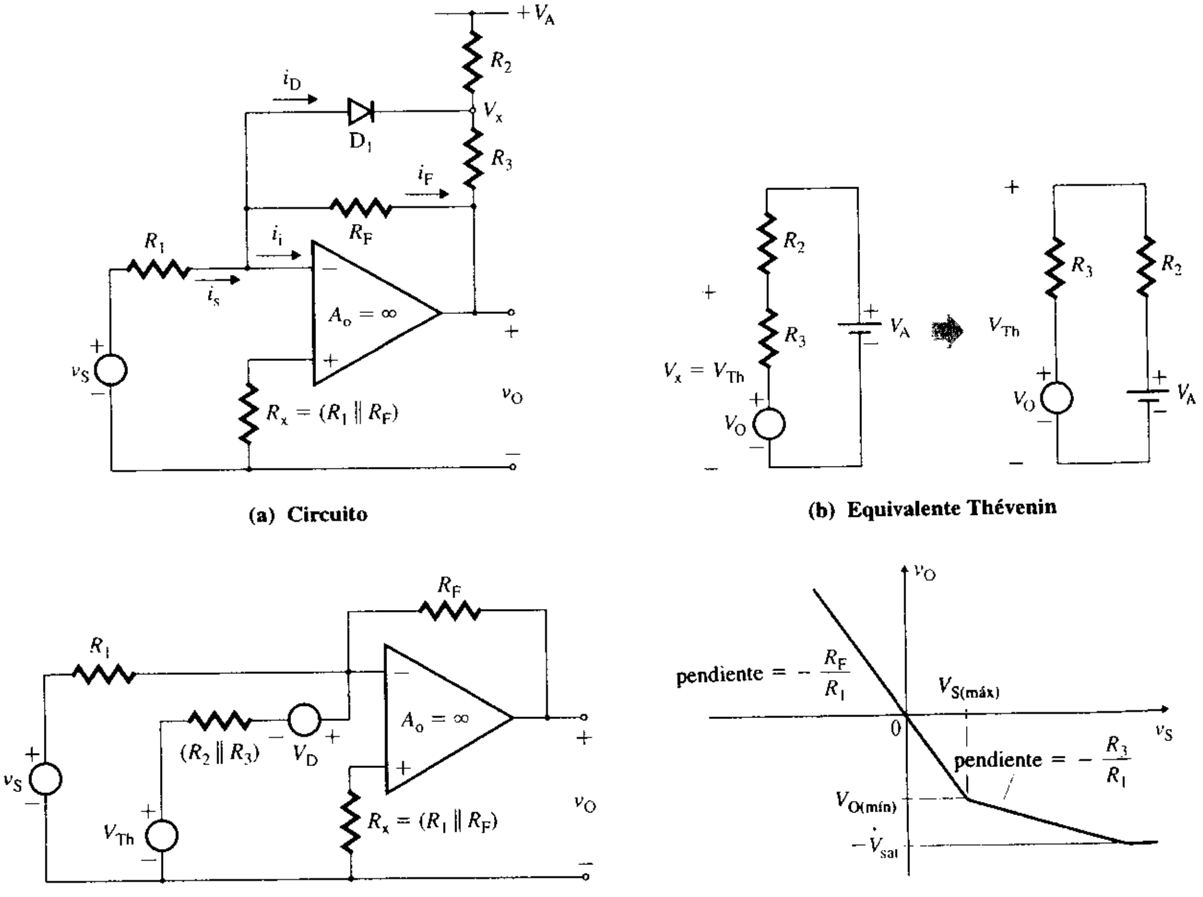
(a) Circuito **(b) Característica de transferencia**

positivo, y el diodo se polariza a la inversa. El voltaje de salida sigue al voltaje de entrada con un cambio de polaridad. En la figura 6.46(b) se muestra la característica de transferencia. Si se invierte la dirección del diodo, como se muestra en la figura 6.47(a), el voltaje positivo de salida se limita a V_D, como se muestra mediante la característica de transferencia de la figura 6.47(b).

Limitadores de voltaje ajustable

El voltaje de salida puede limitarse a un nivel ajustable mediante la selección de resistores con los valores apropiados. En la figura 6.48(a) se muestra un circuito que limita el voltaje negativo de salida. Si la salida es positiva, el diodo D_1 está polarizado inversamente, y el circuito funciona como amplificador inversor. Si el voltaje de salida es negativo, su carac-

FIGURA 6.48 Limitador ajustable de voltaje negativo



(a) Circuito **(b) Equivalente Thévenin**

(c) Circuito equivalente **(d) Característica de transferencia**

www.elsolucionario.net

terística de transferencia cambia de pendiente en $v_{O(mín)}$, y luego varía con una pendiente igual a $-R_3/R_1$. El funcionamiento del circuito se divide en dos intervalos: el intervalo 1 y el intervalo 2.

Durante el intervalo 1, el diodo D_1 se polariza a la inversa y permanece apagado. El circuito funciona como amplificador inversor, y la pendiente de la característica de transferencia es $-R_F/R_1$.

Durante el intervalo 2, el diodo D_1 conduce, y el circuito limitador se activa. Si V_D es la caída de voltaje en polarización directa en el diodo, D_1 se enciende cuando el potencial V_x se vuelve $-V_D$. El voltaje V_x se obtiene del circuito equivalente de Thévenin, como se muestra en la figura 6.48(b). De acuerdo con el teorema de superposición (considerando las fuentes v_O y V_A por separado), el voltaje equivalente de Thévenin está dado por

$$V_{Th} = \frac{R_2 v_O}{R_2 + R_3} + \frac{R_3 V_A}{R_2 + R_3}$$

El diodo D_1 se enciende cuando $V_x = -V_D$. Esto es,

$$V_x = -V_D = V_{Th} = \frac{R_2 v_O}{R_2 + R_3} + \frac{R_3 V_A}{R_2 + R_3} \tag{6.91}$$

donde el voltaje de salida negativo de fijación $V_{O(mín)}$ es

$$V_{O(mín)} = v_O = -V_D - (V_A + V_D)\frac{R_3}{R_2} = -V_D\left(1 + \frac{R_3}{R_2}\right) - V_A\frac{R_3}{R_2} \tag{6.92}$$

a partir de lo cual se puede determinar el voltaje positivo de entrada que corresponde a $V_{O(mín)}$:

$$V_{S(máx)} = -\frac{R_1}{R_F}v_{O(mín)} = \frac{R_1}{R_F}\left[\frac{R_3}{R_2}V_A + \left(1 + \frac{R_3}{R_2}\right)V_D\right] \tag{6.93}$$

$(V_{Th} + V_D)$ actúa como un voltaje de referencia V_{ref}. Entonces, v_S puede compararse con V_{ref}. $V_{S(máx)}$ es el voltaje de umbral donde ocurre el cambio de pendiente. El circuito equivalente mostrado en la figura 6.48(c) tiene dos señales de entrada, v_S y $(V_{Th} + V_D)$, y puede caracterizarse como un amplificador sumador. El voltaje de salida durante la condición de fijación se expresa como

$$v_O = -\frac{R_F v_S}{R_1} - \frac{R_F}{(R_2 \| R_3)}\left(\frac{R_2 v_O}{R_2 + R_3} + \frac{R_3 V_A}{R_2 + R_3} + V_D\right)$$

donde, después de despejar v_O,

$$v_O = -\frac{1}{1 + R_F/R_3}\left[\frac{R_F}{R_1}v_S + \frac{R_F}{R_2}V_A + \frac{R_F}{(R_2 \| R_3)}V_D\right] \tag{6.94}$$

Si $R_F/R_3 >> 1$, que es lo más común, la ecuación (6.94) se reduce a

$$v_O = -\frac{R_3}{R_1}v_S - \frac{R_3}{R_2}V_A - \left(1 + \frac{R_3}{R_2}\right)V_D \quad \text{para } v_S > V_{S(máx)} \tag{6.95}$$

la cual describe la característica de transferencia del limitador, como se muestra en la figura 6.48(d). La pendiente después del punto de corte es $-R_3/R_1$, y esta pendiente puede hacerse pequeña seleccionando $R_1 >> R_3$. Nótese que $|V_{O(mín)}|$ debe ser menor que el voltaje de saturación $|V_{sat}|$ del amplificador operacional.

El voltaje positivo puede limitarse con la adición de otro diodo D_2, como se muestra en la figura 6.49(a). V_x y V_y limitan los voltajes negativo y positivo, respectivamente. V_y puede obtenerse de la ecuación (6.91):

$$V_y = V_D = V_{Th1} = \frac{R_4 v_O}{R_4 + R_5} - \frac{R_5 V_B}{R_4 + R_5} \tag{6.96}$$

www.elsolucionario.net

De manera similar, el voltaje positivo de fijación puede obtenerse de la ecuación (6.92):

$$V_{O(máx)} = v_O = V_D + (V_B + V_D)\frac{R_5}{R_4} = V_D\left(1 + \frac{R_5}{R_4}\right) + V_B\frac{R_5}{R_4} \qquad \textbf{(6.97)}$$

El voltaje negativo de entrada que corresponde a $V_{O(máx)}$ es:

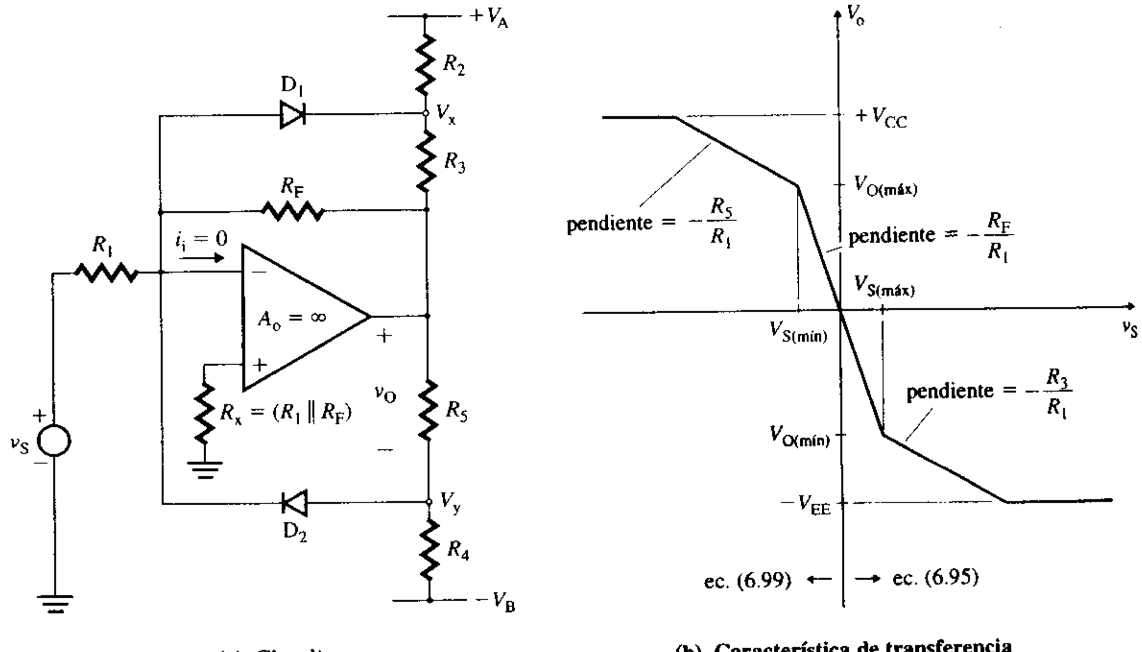
$$V_{S(mín)} = -\frac{R_1}{R_F}V_{O(máx)} = -\frac{R_1}{R_F}\left[\frac{R_5}{R_4}V_B + \left(1 + \frac{R_5}{R_4}\right)V_D\right] \qquad \textbf{(6.98)}$$

$(V_{Th1} - V_D)$ actúa como un voltaje de referencia V_{ref1}. En tal caso, v_S puede compararse con V_{ref1}. $V_{S(mín)}$ es el voltaje de umbral donde ocurre el cambio de pendiente. Al usar la ecuación (6.94), entonces el voltaje de salida durante la fijación del voltaje positivo es

$$v_O = -\frac{R_5}{R_1}v_S + \frac{R_5}{R_4}V_B + \left(1 + \frac{R_5}{R_4}\right)V_D \quad \text{para } v_S < V_{S(mín)} \qquad \textbf{(6.99)}$$

la cual describe la característica de transferencia de un limitador ajustable de voltaje positivo y negativo, como se muestra en la figura 6.49(b). Éste es un limitador práctico de uso común. También se conoce como *limitador de transición gradual*, puesto que el voltaje de salida aumenta poco si el voltaje de entrada aumenta más allá de los puntos de corte. En general, todos los voltajes de alimentación de cd del limitador son de la misma magnitud. Esto es, $V_A = V_B = V_{CC} = V_{EE}$.

FIGURA 6.49 Limitador ajustable de voltaje positivo y negativo



(a) Circuito **(b) Característica de transferencia**

EJEMPLO 6.14 D

Diseño de un circuito limitador de voltaje negativo Diseñar un limitador de voltaje negativo, como el que se muestra en la figura 6.48(a), con $V_A = 12$ V. El circuito debe limitar el voltaje negativo de salida a $V_{O(mín)} = -5$ V. La ganancia en voltaje sin limitación es $A_f = -4$. El diodo debe conducir por completo con una corriente de polarización directa $i_D = 0.1$ mA, con una caída de voltaje en polarización directa $V_D = 0.7$ V. La pendiente después del punto de corte debe limitarse a $-1/20$. Determinar los valores de R_1, R_2, R_3 y R_F.

SOLUCIÓN

La corriente del diodo en la condición de fijación se calcula con la ecuación (6.93)

$$i_D = \frac{V_{S(máx)}}{R_1} = -\frac{1}{R_F}V_{O(mín)}$$

www.elsolucionario.net

de modo que $0.1 \times 10^{-3} = -(-5)/R_F$

o $R_F = 50\ \text{k}\Omega$

Puesto que $A_f = -4 = -R_F/R_1$,

$$R_1 = R_F/4 = 50\ \text{k}/4 = 12.5\ \text{k}\Omega$$

Como la pendiente $S = -R_3/R_1 = -1/20$,

$$R_3 = R_1/20 = 12.5\ \text{k}/20 = 625\ \Omega$$

De la ecuación (6.92),

$$-5 = -0.7 - (12 + 0.7)R_3/R_2$$

$$R_3/R_2 = 0.3386$$

$$R_2 = R_3/0.3386 = 625/0.3386 = 1846\ \Omega$$

EJEMPLO 6.15

Cálculo de los voltajes de limitación de un circuito limitador amplificador operacional Los parámetros del limitador ajustable de la figura 6.49(a) son: $R_1 = 15\ \text{k}\Omega$, $R_F = 60\ \text{k}\Omega$, $R_2 = 4\ \text{k}\Omega$, $R_3 = 1\ \text{k}\Omega$, $R_4 = 5\ \text{k}\Omega$, $R_5 = 1\ \text{k}\Omega$, $V_A = 15$ V, $-V_B = -15$ V y $V_D = 0.7$ V. Determinar **(a)** el voltaje positivo de fijación $V_{O(\text{máx})}$ y el voltaje de entrada correspondiente $V_{S(\text{mín})}$, **(b)** el voltaje negativo de fijación $V_{O(\text{mín})}$ y el voltaje de entrada correspondiente $V_{S(\text{máx})}$, y **(c)** el voltaje de salida cuando el voltaje de entrada es $v_S = 5$ V.

SOLUCIÓN

$R_1 = 15\ \text{k}\Omega$, $R_F = 60\ \text{k}\Omega$, $R_2 = 4\ \text{k}\Omega$, $R_3 = 1\ \text{k}\Omega$, $R_4 = 5\ \text{k}\Omega$, $R_5 = 1\ \text{k}\Omega$, $V_A = 15$ V, $-V_B = -15$ V, $V_D = 0.7$ V y $v_S = 5$ V.

(a) De la ecuación (6.97),

$$V_{O(\text{máx})} = 0.7 + (15 + 0.7) \times 1\ \text{k}/5\ \text{k} = 3.84\ \text{V}$$

De la ecuación (6.98),

$$V_{S(\text{mín})} = -V_{O(\text{máx})}\ R_1/R_F = -3.84 \times 15\ \text{k}/60\ \text{k} = -0.96\ \text{V}$$

(b) De la ecuación (6.92),

$$V_{O(\text{mín})} = -0.7 - (15 + 0.7) \times 1\ \text{k}/4\ \text{k} = -4.625\ \text{V}$$

De la ecuación (6.93),

$$V_{S(\text{máx})} = -V_{O(\text{mín})}\ R_1/R_F = 4.625 \times 15\ \text{k}/60\ \text{k} = 1.15625\ \text{V}$$

(c) De la ecuación (6.95),

$$v_O = -5 \times 1\ \text{k}/15\ \text{k} - 15 \times 1\ \text{k}/4\ \text{k} - (1 + 1\ \text{k}/4\ \text{k}) \times 0.7 = -4.958\ \text{V}$$

EJEMPLO 6.16

D

Diseño de un circuito limitador ajustable de voltaje

(a) Diseñar un limitador ajustable como el de la figura 6.49(a) que satisfaga las siguientes especificaciones: $V_A = 12$ V, $-V_B = -12$ V, $V_{O(\text{mín})} = -5$ V, $V_{O(\text{máx})} = 6$ V, ganancia en voltaje $A_f = -4$, pendiente después del corte con una entrada positiva (con $v_S > 0$) $= S_1 = -1/20$ y pendiente después del corte con una entrada positiva ($v_S < 0$) $= S_2 = -1/25$. Suponer que los diodos están totalmente encendidos con una corriente $i_D = 0.1$ mA y un voltaje a través de él $V_D = 0.7$ V.

(b) Con PSpice/SPICE, trazar la gráfica de la característica de transferencia v_O en función de v_S = V(6). Suponer que $V_{CC} = 12$ V y $-V_{EE} = -12$ V.

SOLUCIÓN

(a) Los pasos para llevar a cabo el diseño son los siguientes:

Paso 1. La relación entre la corriente del diodo, con $V_{O(\text{mín})}$ y R_F es

$$i_D = -\frac{V_{O(\text{mín})}}{R_F} \quad \text{o} \quad 0.1\ \text{mA} = -\frac{-5}{R_F}$$

www.elsolucionario.net

donde $R_F = 50\ \text{k}\Omega$.

Paso 2. La ganancia en voltaje A_f está dada por

$$A_f = -\frac{R_F}{R_1} \quad \text{o} \quad -4 = -\frac{50\ \text{k}\Omega}{R_1}$$

donde $R_1 = 12.5\ \text{k}\Omega$.

Paso 3. La pendiente después del corte con una entrada positiva ($v_S > 0$) es

$$S_1 = -\frac{R_3}{R_1} \quad \text{o} \quad -\frac{1}{20} = -\frac{R_3}{12.5\ \text{k}\Omega}$$

donde $R_3 = 625\ \text{k}\Omega$.

Paso 4. La pendiente después del corte con una entrada negativa ($v_S < 0$) es

$$S_2 = -\frac{R_5}{R_1} \quad \text{o} \quad -\frac{1}{25} = -\frac{R_5}{12.5\ \text{k}\Omega}$$

donde $R_5 = 500\ \Omega$.

Paso 5. El valor de R_2 se calcula con la ecuación (6.92):

$$V_{O(\text{mín})} = -V_D - (V_A + V_D)\frac{R_3}{R_2} \quad \text{o} \quad -5 = -0.7 - (12 + 0.7)\frac{625}{R_2}$$

donde $R_2 = 1846\ \Omega$.

Paso 6. El valor de R_4 se obtiene con la ecuación (6.97):

$$V_{O(\text{máx})} = V_D + (V_B + V_D)\frac{R_5}{R_4} \quad \text{o} \quad 6 = 0.7 + (12 + 0.7)\frac{500}{R_4}$$

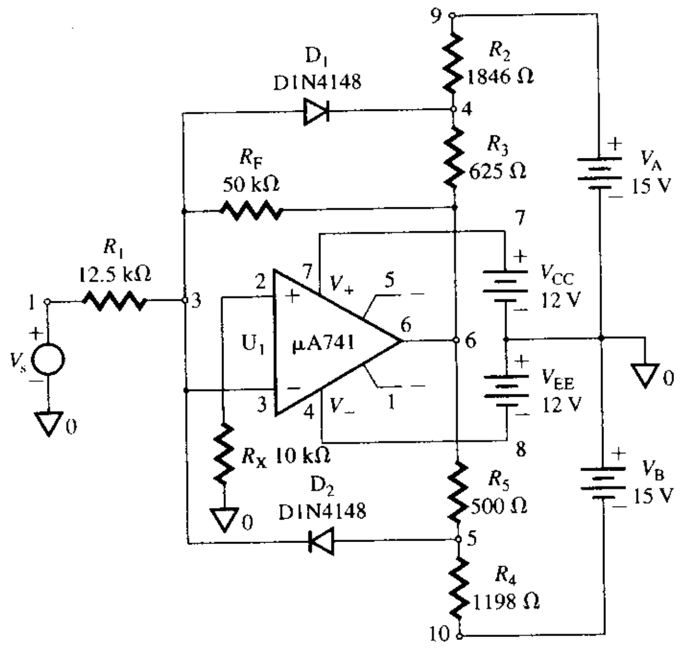
donde $R_4 = 1198\ \Omega$.

(b) El circuito limitador para la simulación con PSpice se muestra en la figura 6.50. El listado del archivo del circuito es el siguiente:

```
Ejemplo 6.16 Limitador de voltaje
Vs 1  0  DC  6V
VCC  7  0  DC  12V
VEE  0  8  DC  12V
VA  9  0  DC  12V
VB  0  10  DC  12V
RF  3  6  50K
R1  1  3  12.5K
R2  4  9  1846
R3  4  6  625
R5  5  6  500
R4  5  10  1198
RX  2  0  10K
D1  3  4  DMOD               ; Diodo con modelo DMOD
D2  5  3  DMOD
.MODEL DMOD D                ; Modelo del diodo con los parámetros preestablecidos
.LIB NOM.LIB                 ; Referencia al archivo de biblioteca PSpice NOM.LIB para
                             ; el modelo del amplificador operacional UA741
XA1 2 3 7 8 6 UA741          ; Llamado del subcircuito para el amplificador operacional
                             ; UA741
* vi+ vi- +vcc -vee vo
.DC Vs -6V 6V 0,05V          ; Barrido de cd de -6 V a 6 V
.PROBE                       ; Posprocesador gráfico
.END
```

www.elsolucionario.net

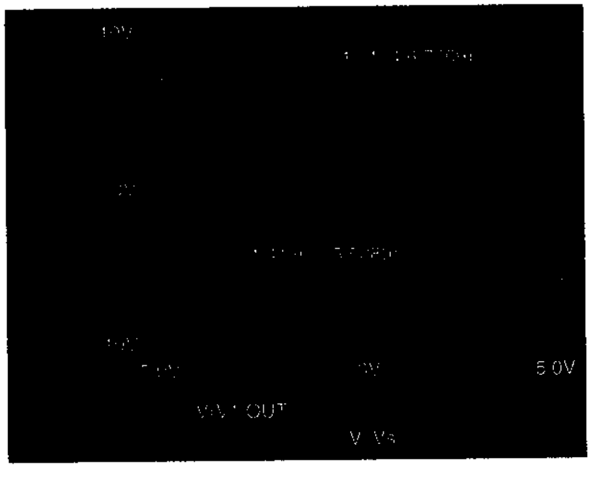
FIGURA 6.50 Circuito limitador para la simulación con PSpice



La característica de transferencia se muestra en la figura 6.51, donde $V_{S(máx)} = 1.41$ V, $V_{S(mín)} = -1.72$ V, $V_{O(máx)} = 6.7$ V (el valor esperado es 6 V) y $V_{O(mín)} = -5.5$ V (el valor esperado es -5 V). Las discrepancias entre los valores de diseño y los resultados obtenidos con PSpice pueden atribuirse al uso de un amplificador operacional ideal en lugar del macromodelo, así como al empleo de un diodo genérico en lugar de un diodo tipo D1N4148.

del ar-

FIGURA 6.51 Características de transferencia del ejemplo 6.16 generadas por PSpice



Limitadores de voltaje zener

La salida puede limitarse con la adición de dos diodos zener conectados a través de la terminal de salida de un amplificador no inversor o uno inversor. En la figura 6.52(a) se muestra un circuito amplificador no inversor. Los diodos zener limitan el voltaje de salida entre $-(V_{Z2} + V_D)$ y $(V_{Z1} + V_D)$, donde V_D es la caída de voltaje del diodo zener en la dirección

www.elsolucionario.net

de polarización directa. Sin la acción zener, el voltaje de salida puede obtenerse con la ecuación (6.5) para el caso del amplificador no inversor:

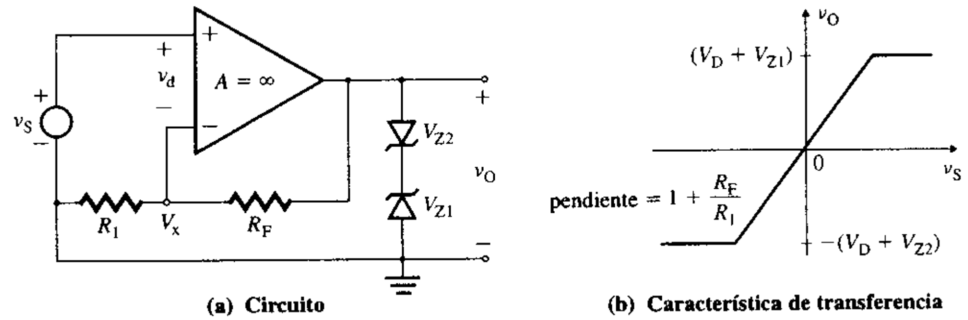
$$v_O = \left(1 + \frac{R_F}{R_1}\right) v_S$$

Si el voltaje de salida tiene que limitarse a un voltaje máximo $V_{O(máx)} = v_O = (V_{Z1} + V_D)$ y a un voltaje mínimo $V_{O(mín)} = v_O = -(V_{Z2} + V_D)$, éste puede expresarse como

$$v_O = \begin{cases} V_{Z1} + V_D = V_{O(máx)} & \text{para } v_S > V_{S(máx)} \\ -(V_{Z2} + V_D) = V_{O(mín)} & \text{para } v_S < V_{S(mín)} \\ \left(1 + \frac{R_F}{R_1}\right) v_S & \text{para } V_{S(mín)} \le v_S \le V_{S(máx)} \end{cases}$$

La característica de transferencia se muestra en la figura 6.52(b).

FIGURA 6.52
Circuito de fijación de voltaje de salida con diodos zener



(a) Circuito **(b) Característica de transferencia**

EJEMPLO 6.17 D

Diseño de un circuito de fijación de voltaje con diodos zener Diseñar un circuito de fijación de voltaje como el que se muestra en la figura 6.52(a), de modo que la pendiente normal de la característica de transferencia sea $S = v_O/v_S = 10$, $V_{O(máx)} = 5.7$ V y $V_{O(mín)} = -7.7$ V. Determinar los voltajes zener V_{Z1} y V_{Z2}. Suponga que $V_D = 0.7$ V.

SOLUCIÓN

$V_{O(máx)} = 5.7$ V y $V_{O(mín)} = -7.7$ V. Como $S = 1 + R_F/R_1 = 10$,

$$R_F/R_1 = 10 - 1 = 9$$

Si $R_1 = 5$ kΩ,

$$R_F = 9 \times 5\text{K} = 45 \text{ k}\Omega$$

Puesto que $V_{O(máx)} = (V_{Z1} + V_D)$,

$$V_{Z1} = V_{O(máx)} - V_D = 5.7 - 0.7 = 5 \text{ V}$$

Puesto que $V_{O(mín)} = -(V_{Z2} + V_D)$,

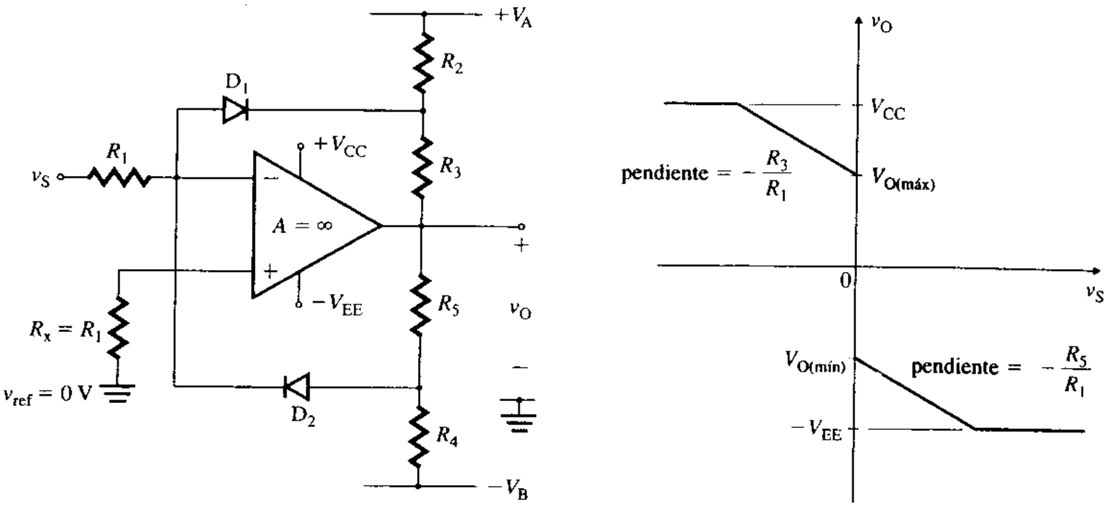
$$V_{Z2} = -(V_{O(mín)} + V_D) = -(-7.7 - 0.7) = 7 \text{ V}$$

Limitadores de transición abrupta

Puede hacerse que el limitador mostrado en la figura 6.49(a) conmute entre $V_{O(mín)}$ y $V_{O(máx)}$ si el voltaje v_S llega a ser mayor que cero o menor que cero, respectivamente. Esto se logra haciendo que la resistencia de retroalimentación R_F mostrada en la figura 6.49(a) sea muy grande; esto es, que tienda a infinito. Con $R_F = \infty$, la ganancia del circuito se vuelve muy grande, tiende a infinito y el voltaje de salida es $V_{O(mín)}$ si $v_S > 0$ y $V_{O(máx)}$ si $v_S < 0$. El circuito de la figura 6.53(a) compara la señal de entrada v_S con la señal de referencia $V_{ref} = 0$, y si la señal de entrada es mayor o menor que cero, la salida cambia su valor. Este circuito se conoce como *limitador de transición abrupta*, aunque éste exhibe pendientes finitas después de los puntos de corte.

www.elsolucionario.net

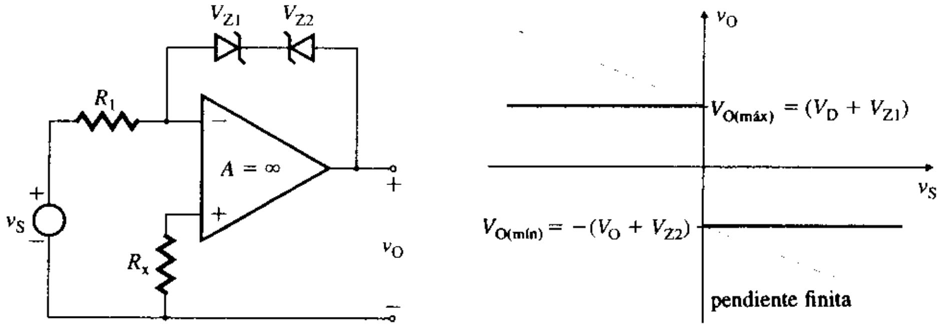
FIGURA 6.53 Limitador de transición abrupta



(a) Circuito **(b) Característica de transferencia**

Las ecuaciones dadas para limitadores ajustables de voltaje pueden aplicarse al limitador de la figura 6.53(a), excepto que $R_F = \infty$ y la ganancia $A_f = -R_F/R_1$ es muy grande y tiende a infinito. La característica de transferencia se muestra en la figura 6.53(b). La limitación del voltaje también se logra conectando dos diodos zener, como se muestra en la figura 6.54(a), con lo que $V_{O(máx)} = (V_{Z1} + V_D)$ y $V_{O(mín)} = -(V_{Z2} + V_D)$. Los circuitos prácticos exhiben pendientes finitas después de los puntos de corte debido a las resistencias finitas de los diodos zener. Estas pendientes finitas están representadas en la figura 6.54(b) por medio de líneas tenues.

FIGURA 6.54 Limitador zener de transición abrupta



(a) Circuito **(b) Característica de transferencia**

EJEMPLO 6.18 D

Diseño de un limitador de voltaje de transición abrupta

(a) Diseñar un limitador de transición abrupta como el de la figura 6.53(a). El circuito debe limitar el voltaje negativo de salida a $V_{O(mín)} = -5$ V y el voltaje positivo de salida a $V_{O(máx)} = 5$ V. La magnitud de las pendientes después de los puntos de corte debe ser menor o igual que a 1/20. La caída de voltaje en el diodo es $V_D = 0.7$ V. Las fuentes de cd son $V_A = V_B = 12$ V. Determinar los valores de R_1, R_2, R_3, R_4 y R_5.

(b) Con PSpice/SPICE, trazar la gráfica de la característica de transferencia. Considere $V_{CC} = 12$ V, $-V_{EE} = -12$ V y $v_S = -6$ a 6 V.

SOLUCIÓN

(a) Seleccione $R_1 = 10$ kΩ. Como la pendiente $|S_1| = R_3/R_1 = 1/20$,

$$R_3 = R_1/20 = 10\text{ k}\Omega/20 = 500\ \Omega$$

www.elsolucionario.net

De la ecuación (6.92),

$$-5 = -0.7 - (12 + 0.7)R_3/R_2$$
$$R_3/R_2 = 0.3386$$
$$R_2 = 1477\ \Omega$$

Dado que la pendiente $|S_2| = R_5/R_1 = 1/20$,

$$R_5 = R_1/20 = 10\ \text{k}\Omega/20 = 500\ \Omega$$

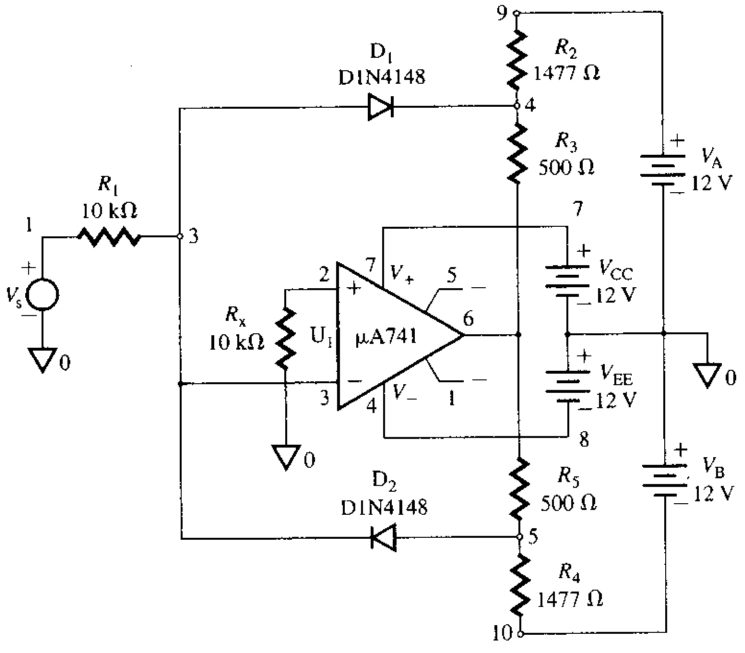
De la ecuación (6.97),

$$5 = 0.7 + (12 + 0.7)R_5/R_4$$
$$R_5/R_4 = 0.3386$$
$$R_4 = 1477\ \Omega$$

(b) El limitador de transición abrupta para la simulación PSpice se muestra en la figura 6.55. El listado del archivo del circuito es el siguiente:

```
Ejemplo 6.18 Limitador de voltaje de transición abrupta
VS   1  0  DC  6V
VCC  7  0  DC  12V
VEE  0  8  DC  12V
VA   9  0  DC  12V
VB   0  10  DC  12V
R1   1  3  12.5K
R2   4  9  1477
R3   4  6  500
R5   5  6  500
R4   5  10 1477
RX   2  0  10K
D1   3  4  DMOD              ; Diodo con modelo DMOD
D2   5  3  DMOD
.MODEL DMOD D                ; Modelo del diodo con los parámetros preestablecidos
.LIB NOM.LIB                 ; Referencia al archivo de biblioteca PSpice NOM.LIB para
                             ; el modelo de amplificador operacional UA741
XA1  2  3  7  8  6  UA741    ; Llamado del subcircuito para el amplificador operacional
                             ; UA741
```

FIGURA 6.55 Circuito comparador para la simulación con PSpice

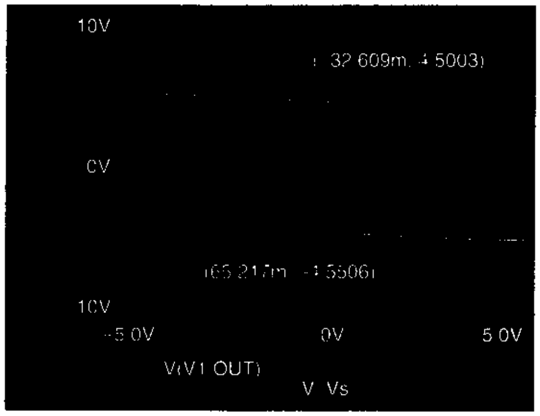


www.elsolucionario.net


```
* vi+ vi- +vcc -vee vo
.DC VI -6V 6V 0.50V         ; Barrido de cd de -6 V a 6 V
.PROBE                      ; Posprocesador gráfico
.END
```

En la figura 6.56 se muestra la característica de transferencia, donde $V_{S(\text{máx})} = 65$ mV, $V_{S(\text{mín})} = -32$ mV, $V_{O(\text{máx})} = 4.50$ V y $V_{O(\text{mín})} = -4.55$ V. Las discrepancias entre los valores de diseño y los resultados obtenidos con PSpice se deben al uso de un amplificador operacional ideal en lugar del macromodelo y al empleo de un diodo génerico en lugar de un diodo de tipo D1N4148.

FIGURA 6.56 Característica de transferencia del ejemplo 6.18 generada por PSpice



ASPECTOS PRINCIPALES DE LA SECCIÓN 6.6

- El diodo tiene una caída de voltaje (por lo general, de 0.7 V) que afecta las formas de onda del voltaje y de las corrientes en un circuito. Sin embargo, cuando se coloca un diodo en la trayectoria de retroalimentación de un circuito con amplificador operacional, la caída de voltaje efectiva se vuelve insignificante, del orden de los μV. El diodo se llama entonces superdiodo. En general, los superdiodos se utilizan para procesar señales con precisión.
- El voltaje de salida de un amplificador operacional puede fijarse en cierto nivel, conectando un diodo en paralelo con la resistencia de retroalimentación R_F. Con $R_F = \infty$, la ganancia en voltaje $A_f = \infty$ y el voltaje de salida conmuta entre V_{sat} y $-V_{sat}$ cuando el voltaje de entrada v_s cruza por cero.

6.7 Diseño de circuitos con amplificadores operacionales

Hasta aquí, se han diseñado varios circuitos con amplificadores operacionales. Una vez conocida la configuración del circuito, la tarea consiste en determinar los valores de los componentes. Dado que la salida depende principalmente de los componentes externos, es necesario seleccionar algunos componentes antes de que se pueda llegar a la solución final. En general, en un problema real de diseño no se conocen los diagramas del circuito. El diseñador tiene que decidir el tipo de configuración y todas las soluciones alternativas posibles. Además, al igual que en cualquier otro problema de diseño, el diseño de un circuito con amplificadores operacionales requiere la evaluación de soluciones alternativas y la comparación de su complejidad y costos. La secuencia de diseño puede resumirse de la siguiente manera:

Paso 1. Estudiar el problema.

Paso 2. Dibujar el diagrama de bloques de la solución.

Paso 3. Encontrar una solución a nivel de circuito, mediante un análisis manual.

Paso 4. Usar PSpice/SPICE para verificar la solución.

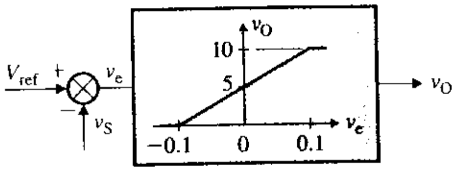
Paso 5. Construir el circuito en el laboratorio y hacer mediciones.

www.elsolucionario.net

EJEMPLO 6.19 D

Diseño de un controlador proporcional Un sistema de control requiere un controlador proporcional que produzca $v_O = 5$ V si la señal de error $v_e = 0$, $v_O = 0$ si $v_e \leq -0.1$ V y $v_O = 10$ V si $v_e \geq 0.1$ V. Estos requerimientos aparecen en la gráfica de la figura 6.57. Diseñar un circuito que realice esta estrategia de control.

FIGURA 6.57 Controlador proporcional



Problema: $v_O = 50V_{ref} - 50v_S + 5$

SOLUCIÓN

Paso 1. Estudiar el problema. El voltaje de salida está relacionado con el voltaje de error mediante

$$v_O = 50v_e + 5 = 50(V_{ref} - v_S) + 5 = 50V_{ref} - 50v_S + 5$$

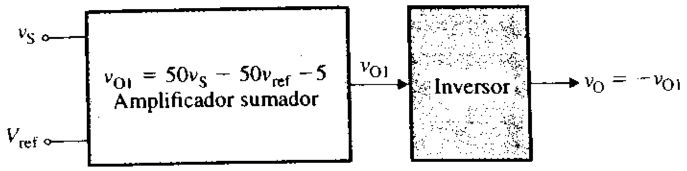
Paso 2. Dibujar el diagrama de bloques de la solución. El problema requiere un amplificador sumador, como se muestra en la figura 6.58(a). Como se espera que la señal v_S sea positiva, también se necesita un inversor.

Paso 3. Encontrar una solución a nivel de circuito mediante un análisis manual. El amplificador sumador inversor y la configuración del circuito se muestran en la figura 6.58(b). Sean $R_1 = R_2 = 10$ kΩ, $R_F = 50R_1 = 500$ kΩ y $R_3 = R_F = 500$ kΩ. Seleccionar $V_{CC} = 12$ V. Como el voltaje de salida máximo es de 11.6 V, no hay necesidad de un circuito limitador de voltaje.

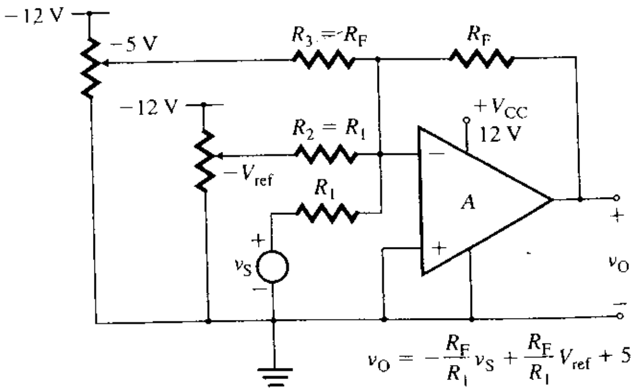
Paso 4. Usar PSpice/SPICE para verificar el diseño. Es conveniente trazar la figura de v_O contra v_S con $v_S = 4.6$ V a 5.4 V, con incrementos de 0.01. Efectúe un barrido de cd con el siguiente enunciado: V_{ref} es un conjunto de 5 V.

```
.DC VS 4.6 5.4 0.01
```

FIGURA 6.58 Solución del ejemplo 6.19



(a) Diagrama de bloques



(b) Implementación del circuito

www.elsolucionario.net

umen

El amplificador operacional es un amplificador diferencial de alta ganancia que puede usarse para realizar diferentes funciones en los circuitos electrónicos. Normalmente, los amplificadores operacionales se utilizan con un circuito de retroalimentación, y el voltaje de salida se vuelve casi independiente de los parámetros del amplificador. Las configuraciones básicas de los amplificadores operacionales pueden usarse en muchas aplicaciones, como integradores, diferenciadores, simuladores de inductancia, medidores, limitadores, detectores, comparadores y rectificadores de precisión.

El análisis de un circuito con amplificadores operacionales puede simplificarse con la suposición de características ideales. El amplificador operacional ideal tiene una ganancia en voltaje muy alta, una resistencia de entrada muy alta, una resistencia de salida muy baja y una corriente de entrada insignificante. Las caracterísiticas de los amplificadores operacionales reales difieren de las características ideales; sin embargo, los análisis basados en las condiciones ideales son válidos en muchas aplicaciones y constituyen un punto de partida para el diseño de un circuito práctico. Aun cuando puede usarse el modelo de cd de los amplificadores operacionales para analizar circuitos complejos con amplificadores operacionales, éste no toma en cuenta la dependencia con respecto a la frecuencia ni las no linealidades de los amplificadores operacionales. Si el amplificador operacional funciona a frecuencias más grandes que su frecuencia de corte, entonces es necesario evaluar la dependencia con respecto a la frecuencia.

El macromodelo del amplificador operacional permite una mayor precisión. No obstante, la versión de evaluación de PSpice permite la simulación de un circuito amplificador con dos amplificadores operacionales. Si se llega al límite, entonces se recomienda utilizar el modelo de ca. El modelo de cd debe ser la última opción, a menos que la señal de entrada sea de cd.

eferencias

1. J. R. Hufault, *Op-Amp Network Design*. Nueva York: John Wiley and Sons Inc., 1986.
2. F. W. Hughes, *Op-Amp Handbook*; Englewood Cliffs, NJ: Prentice Hall Inc., 1986.
3. C. F. Wojslow, *Operational Amplifiers*; Nueva York: John Wiley and Sons Inc., 1986.
4. W. P. Vrbancis, "The operational amplifier summer—a practical design procedure". *WESCON Conference Record,* Session 2, 1982, pp. 1-4.
5. *Linear Circuits—Operational Amplifier Macromodels.* Dallas: Texas Instruments, 1990.
6. G. Boyle, B. Cohn, D. Pederson y J. Solomon. "Macromodeling of integrated circuit operational amplifiers". *IEEE Journal of Solid-State Circuits*, vol. SC-9, núm. 6, diciembre de 1974, pp. 353-64.
7. S. Progozy, "Novel applications of SPICE in engineering education". *IEEE Trans. on Education*, vol. 32, núm. 1, febrero de 1990, pp. 35-38.

reguntas e repaso

1. ¿Cuáles son las características de un amplificador operacional ideal?
2. ¿Cuál es la cantidad mínima de terminales de un amplificador operacional?
3. ¿Cuál es la ganancia en voltaje de lazo abierto característica de un amplificador operacional?
4. ¿Cuál es la resistencia de entrada característica de un amplificador operacional?
5. ¿Cuáles son los voltajes de saturación de un amplificador operacional?
6. ¿Cuál es el objetivo de los voltajes de alimentación en un amplificador operacional?
7. ¿Qué es la PSS de un amplificador operacional?
8. ¿Qué es la CMRR de un amplificador operacional?
9. ¿Qué diferencia existe entre la ganancia de lazo cerrado y la ganancia de lazo abierto?
10. ¿Qué es la tierra virtual de un amplificador operacional?
11. ¿Qué es la constante de tiempo de integración?
12. ¿Cuál es la respuesta en frecuencia de un integrador?
13. ¿Qué es la constante de ganancia de un diferenciador?
14. ¿Cuáles son los problemas de un diferenciador?
15. ¿Cuál es la respuesta en frecuencia de un diferenciador?
16. ¿Qué es un seguidor de voltaje?
17. ¿Cuáles son las ventajas de un seguidor de voltaje?
18. ¿Cuál es la importancia de la resistencia negativa?
19. ¿Qué es un amplificador sumador ponderado?
20. ¿Qué es un limitador de voltaje?
21. ¿Qué es un limitador de voltaje de transición gradual?

www.elsolucionario.net

22. ¿Qué es un circuito de fijación?
23. ¿Qué es un comparador?
24. ¿Qué es un comparador limitador?
25. ¿Cuáles son las ventajas de los rectificadores de precisión?
26. ¿Qué es un superdiodo?

Problemas

El símbolo **D** indica que se trata de un problema de diseño. El símbolo **P** indica que la solución al problema puede verificarse con PSpice/SPICE o con Electronics Workbench.

▸ **6.2** *Características de los amplificadores operacionales ideales*

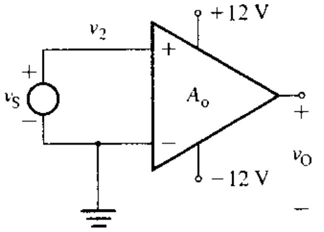
6.1 La ganancia de lazo abierto del amplificador operacional de la figura 6.1(a) es $A_o = 2 \times 10^5$. La resistencia de entrada es $R_i = 2\ \text{M}\Omega$. Los voltajes de alimentación de cd son $V_{CC} = 15$ V y $-V_{EE} = -15$ V.

(a) ¿Qué valor de v_d hará que el amplificador se sature?

(b) ¿Cuál es el valor de la corriente de entrada i_i de los amplificadores operacionales?

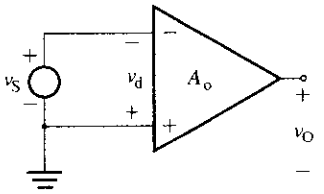
6.2 El amplificador operacional de la figura P6.2 se utiliza como amplificador no inversor. Los valores son $A_o = 10^5$, $V_{CC} = 12$ V y $-V_{EE} = -12$ V. Si $v_S = 50\ \mu$V, calcule el voltaje de salida v_O.

FIGURA P6.2



6.3 El amplificador operacional de la figura P6.3 se utiliza como amplificador inversor. Los valores son $A_o = 10^5$, $V_{CC} = 12$ V y $-V_{EE} = -12$ V. Si $v_S = 10\ \mu$V, calcule el voltaje de salida v_O.

FIGURA P6.3



6.4 Las especificaciones del amplificador operacional de la figura 6.3(a) son las siguientes: $A_o = 2 \times 10^5$, $R_i = 2\ \text{M}\Omega$, $R_o = 75\ \Omega$, $V_{CC} = 15$ V, $-V_{EE} = -15$ V, y la excursión del voltaje de salida máxima es ± 14 V. Si $v_+ = 0$ V y $v_- = 2$ sen $377t$, trace la gráfica del voltaje de salida instantáneo v_O.

6.5 Las especificaciones del amplificador operacional de la figura 6.3(a) son las siguientes: $A_o = 2 \times 10^5$, $R_i = 2\ \text{M}\Omega$, $R_o = 75\ \Omega$, $V_{CC} = 15$ V, $-V_{EE} = -15$ V, y la excursión del voltaje de salida máxima es ± 14 V. Si $v_+ = 75\ \mu$V y $v_- = -25\ \mu$V, calcule el voltaje de salida v_O.

▸ **6.3** *Modelos de PSpice/SPICE de amplificadores operacionales*

P 6.6 Desarrolle subcircuitos de PSpice/SPICE para el modelo de cd (Figura 6.5) y para el modelo de ca (Figura 6.6) del amplificador operacional LF411. Los parámetros son: $R_i = 10^{12}\ \Omega$, $R_o = 50\ \Omega$, $A_o = 2 \times 10^5$, frecuencia de corte $f_b = 20$ Hz y ancho de banda de ganancia unitaria $f_{bw} = 4$ MHz. Suponga voltajes de alimentación de cd de ± 15 V.

P 6.7 Desarrolle subcircuitos de PSpice/SPICE para el modelo de cd (Figura 6.5) y para el modelo de ca (Figura 6.6) del amplificador operacional LM324. Los parámetros son: $R_i = 2\ \text{M}\Omega$, $R_o = 50\ \Omega$, $A_o = 2 \times 10^5$, frecuencia de corte $f_b = 4$ kHz y ancho de banda de ganancia unitaria $f_{bw} = 1$ MHz. Suponga un voltaje de alimentación de cd de $+15$ V.

www.elsolucionario.net

▸ **6.4** *Análisis de circuitos con amplificadores operacionales ideales*

D P **6.8** Diseñe un amplificador no inversor como se muestra en la figura 6.7(a), con una ganancia en voltaje de lazo cerrado $A_f = 100$. El voltaje de entrada es $v_S = 100$ mV con una resistencia de fuente $R_s = 1$ kΩ. Calcule el valor del voltaje de salida v_O. Los voltajes de alimentación de cd son $V_{CC} = V_{EE} = 15$ V. Suponga un amplificador operacional ideal.

P **6.9** Con los valores de diseño del problema 6.8, calcule el voltaje de salida v_O, la resistencia de entrada $R_{ent} = v_S/i_S$ y la resistencia de salida R_{sal} bajo las siguientes condiciones:

(a) $A_o = 25 \times 10^3$, $R_i = 10^{12}\ \Omega$ y $R_o = 50\ \Omega$

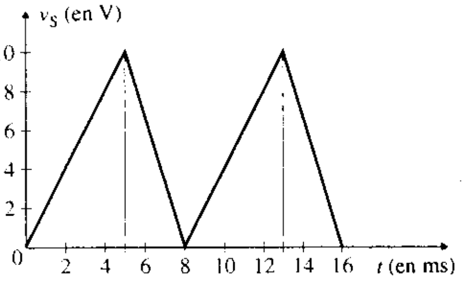
(b) $A_o = 5 \times 10^5$, $R_i = 10^{12}\ \Omega$ y $R_o = 50\ \Omega$

(c) Use PSpice/SPICE para verificar los resultados de los incisos (a) y (b).

6.10 Diseñe un amplificador no inversor como el mostrado en la figura 6.7(a), determinando los valores de R_F y R_1. La ganancia de lazo cerrado debe ser $A_f = 10$. El voltaje de entrada al amplificador es $v_S = 500$ mV con una resistencia de fuente de 200 Ω. ¿Cuál es el valor del voltaje de salida v_O?

6.11 En la figura P6.11 se muestra el voltaje de entrada al amplificador no inversor de la figura 6.7(a). La resistencia de fuente R_s es insignificante, $R_F = 20$ kΩ, $R_1 = 5$ kΩ, $V_{CC} = 15$ V y $-V_{EE} = -15$ V. Trace la gráfica del voltaje de salida v_O, si $R_F = 20$ kΩ y $R_1 = 5$ kΩ.

FIGURA P6.11

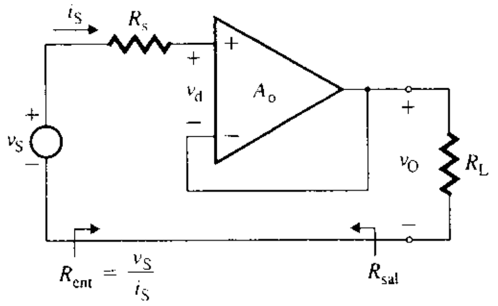


6.12 El amplificador operacional no inversor de la figura 6.7(a) tiene una ganancia de lazo abierto $A_o = 5 \times 10^3$, $R_1 = 10$ kΩ y $R_F = 30$ kΩ. Calcule **(a)** la ganancia en voltaje de lazo cerrado A_f, **(b)** el voltaje de salida v_O y **(c)** el error en el voltaje de salida, suponiendo que A_o es infinita.

6.13 El voltaje de entrada al amplificador no inversor de la figura 6.7(a) es $v_S = 10$ sen $(2000\pi t)$. La resistencia de fuente R_s es insignificante. Si $R_F = 20$ kΩ, $R_1 = 5$ kΩ, $V_{CC} = 15$ V y $-V_{EE} = -15$ V, trace la gráfica del voltaje de salida v_O.

6.14 En la figura P6.14 se muestra un seguidor de voltaje. Los parámetros del amplificador operacional son $A_o = 5 \times 10^5$, $R_o = 75\ \Omega$ y $R_i = 2$ MΩ. El voltaje de entrada v_S es $v_S = 5$ V, con $R_S = 10$ kΩ. Calcule el voltaje de salida v_O, la resistencia de entrada $R_{ent} = v_S/i_S$ y la resistencia de salida R_{sal}.

FIGURA P6.14



D **6.15** Un transductor que tiene resistencia interna $R_s = 5$ kΩ produce una señal de voltaje $v_S = 50$ mV. Diseñe el amplificador operacional inversor de la figura 6.9 determinando los valores de R_1, R_F y R_x. El voltaje de salida debe ser $v_O = -5$ V. La corriente extraída del transductor no debe ser mayor que 20 μA. Suponga que el amplificador operacional es ideal y que $V_{CC} = V_{EE} = 12$ V.

www.elsolucionario.net

P **6.16** Con los valores de diseño del problema 6.15 determine el voltaje de salida v_O, la resistencia de entrada $R_{ent} = v_S/i_S$ y la resistencia de salida R_{sal} bajo las siguientes condiciones:

(a) $A_o = 25 \times 10^3$, $R_i = 10^{12}\ \Omega$ y $R_o = 50\ \Omega$

(b) $A_o = 5 \times 10^5$, $R_i = 10^{12}\ \Omega$ y $R_o = 50\ \Omega$

(c) Use PSpice/SPICE para verificar los resultados de los incisos (a) y (b).

6.17 Los parámetros del amplificador inversor de la figura 6.9 son: $R_1 = 5$ kΩ, $R_F = \infty$, $R_x = 5$ kΩ, $V_{CC} = 15$ V, $-V_{EE} = -15$ V, y una excursión máxima de su voltaje de salida de ±14 V. Si $v_S = 200$ mV, determine el voltaje de salida v_O.

6.18 Los parámetros del amplificador inversor de la figura 6.9 son: $R_1 = 10$ kΩ, $R_F = 50$ kΩ y $R_x = 8.33$ kΩ. La ganancia en voltaje de lazo abierto del amplificador operacional es $A_o = 2 \times 10^5$. El voltaje de entrada es $v_S = 100$ mV. Calcule **(a)** la ganancia de lazo cerrado A_f, **(b)** el voltaje de salida v_O y **(c)** el error en el voltaje de salida, suponiendo que la ganancia de lazo abierto es infinita.

D **6.19** Dos transductores producen las señales de voltaje $v_b = 200$ mV y $v_a = 220$ mV. Diseñe un amplificador diferencial, como el de la figura 6.10, que produzca un voltaje de salida $|v_O| = 5$ V. Suponga que el amplificador operacional es ideal y que $V_{CC} = V_{EE} = 12$ V.

P **6.20** Con los valores de diseño del problema 6.19 determine el voltaje de salida v_O bajo las siguientes condiciones del amplificador operacional:

(a) $A_o = 25 \times 10^3$ y $R_i = 10^{12}\ \Omega$

(b) $A_o = 5 \times 10^5$ y $R_i = 10^{12}\ \Omega$

(c) Use PSpice/SPICE para verificar los resultados de los incisos (a) y (b).

D **6.21** **(a)** Diseñe un amplificador diferencial como el de la figura 6.10 que produzca una ganancia en voltaje diferencial $|A_f| = 200$. Los voltajes de entrada son $v_b = 70$ mV y $v_a = 50$ mV. Suponga que el amplificador operacional es ideal y que $V_{CC} = V_{EE} = 12$ V.

(b) Calcule el error en el voltaje de salida, si la ganancia de lazo abierto es $A_o = 5 \times 10^5$.

6.22 Los valores del amplificador diferencial de la figura 6.10 son: $A_o = 5 \times 10^5$, $R_1 = 5$ kΩ, $R_F = 50$ kΩ, $R_a = 2$ kΩ y $R_x = 20$ kΩ. Los voltajes de entrada son $v_b = 5$ mV y $v_a = -15$ mV. Calcule el voltaje de salida v_O.

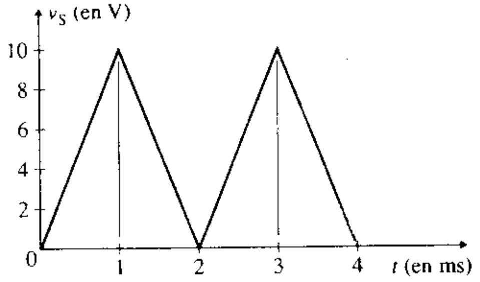
▸ 6.5 *Aplicaciones de los amplificadores operacionales*

6.23 El integrador de la figura 6.13 tiene $V_{CC} = 15$ V, $-V_{EE} = -15$ V, excursión de voltaje máxima $= \pm 14$ V, $C_F = 0.01\ \mu$F, $R_1 = 1$ kΩ y $R_F = 1$ MΩ. El voltaje inicial del capacitor es $V_{co} = 0$ V. Dibuje la forma de onda del voltaje de salida suponiendo que el voltaje de entrada está descrito por

$$v_S = \begin{cases} 1\text{ V} & \text{con } 0 \le t < 1\text{ ms} \\ -1\text{ V} & \text{con } 1 \le t < 2\text{ ms} \\ 1\text{ V} & \text{con } 2 \le t < 3\text{ ms} \\ -1\text{ V} & \text{con } 3 \le t < 4\text{ ms} \end{cases}$$

6.24 El integrador de la figura 6.13 tiene $V_{CC} = 15$ V, $-V_{EE} = -15$ V, excursión de voltaje máxima $= \pm 14$ V, $C_F = 0.1\ \mu$F, $R_1 = 10$ kΩ y $R_F = 1$ MΩ. El voltaje inicial del capacitor es $V_{co} = 0$ V. Dibuje la forma de onda del voltaje de salida que corresponde al voltaje de entrada de la figura P6.24.

FIGURA P6.24



6.25 Los valores del integrador de la figura 6.13 son $C_F = 0.01\ \mu$F, $R_1 = 10$ kΩ y $R_F = 1$ MΩ. La ganancia en voltaje de lazo abierto del amplificador operacional es $A_o = 5 \times 10^5$. Use el teorema de Miller para calcular la frecuencia de 3 dB del integrador.

www.elsolucionario.net

D P **6.26** Diseñe un integrador como el de la figura 6.13, que funcione con una señal de ca de 5 kHz y que tenga una ganancia en voltaje de 10 en $\omega = 1$ rad/s.

D P **6.27** **(a)** Diseñe un diferenciador como el de la figura 6.21(a), que satisfaga las especificaciones siguientes: ganancia en voltaje máxima $A_{f(máx)} = 20$ y frecuencia de limitación de ganancia $f_b = 10$ kHz. Determine los valores de R_1, R_F y C_1.

(b) Use PSpice/SPICE para verificar los resultados trazando la gráfica de la respuesta en frecuencia del inciso (a).

6.28 Los valores del diferenciador de la figura 6.21(a) son $R_1 = 2$ kΩ, $R_F = 10$ kΩ y $C_1 = 0.01$ μF. Determine **(a)** la constante de tiempo del diferenciador τ_d, **(b)** la frecuencia de limitación de la ganancia f_b y **(c)** la ganancia en voltaje de lazo cerrado máxima $A_{f(máx)}$.

D P **6.29** Diseñe un amplificador de instrumentación como el de la figura 6.24 con una ganancia en voltaje diferencial A_f entre 500 y 1000.

D P **6.30** Diseñe un amplificador de instrumentación como el de la figura 6.25 con una ganancia en voltaje diferencial fija $A_f = 750$.

6.31 Los valores del amplificador sumador no inversor de la figura 6.26 son: $R_a = R_b = R_c = 20$ kΩ, $R_F = 40$ kΩ, $R_B = 20$ kΩ, $v_a = 2$ V, $v_b = -3$ V, $v_c = -2$ V, $V_{CC} = 15$ V, $-V_{EE} = -15$ V y excursión de voltaje máxima = ±14 V. Determine el voltaje de salida v_O.

6.32 Los valores del amplificador sumador inversor de la figura 6.27 son: $R_1 = R_2 = R_3 = 20$ kΩ, $R_F = 40$ kΩ, $R_x = 5.71$ kΩ, $v_1 = 2$ V, $v_2 = -3$ V, $v_3 = -2$ V, $V_{CC} = 15$ V, $-V_{EE} = -15$ V y excursión de voltaje máxima = ±14 V. Determine el voltaje de salida v_O.

D **6.33** Diseñe un amplificador sumador suma-resta, como el de la figura 6.28 que produzca un voltaje de salida de la forma $v_O = 5v_a + 7v_b + 3v_c - 2v_1 - v_2 - 6v_3$. La resistencia equivalente R_A debe ser de 20 kΩ.

D **6.34** Diseñe un amplificador sumador suma-resta, como el de la figura 6.28, que produzca un voltaje de salida de la forma $v_O = 5v_a + 9v_b + 3v_c - 8v_1 - 2v_2 - 6v_3$. El valor mínimo de cualquier resistencia debe ser $R_{mín} = 20$ kΩ.

D P **6.35** Diseñe un circuito excitador de optoacoplador como el de la figura 6.29 que produzca una corriente de excitación de 500 mA a partir de una señal de voltaje de 10 mV.

D P **6.36** Diseñe un circuito fotodetector, como el de la figura 6.30, que produzca un voltaje de salida de 1 V para una densidad de potencia incidente $D_P = 1$ μW/cm^2. La responsividad del fotodiodo es $D_i = 1$ A/W y el área activa es $a = 40$ mm^2.

6.37 El circuito convertidor voltaje a corriente de la figura 6.31 (b) tiene $R_1 = R = 10$ kΩ y $v_S = 200$ mV. Determine la corriente de carga i_L.

6.38 La corriente a escala completa del cuadro móvil del vóltmetro de cd de la figura 6.32, es $I_M = 200$ μA. Determine el valor de R_1 que produce una lectura de escala completa cuando $V_S = 300$ V.

D P **6.39** Diseñe un milivóltmetro de cd como el de la figura 6.33. La corriente a escala completa de la bobina móvil es $I_M = 0.5$ μA. Determine los valores de R_1, R_F y R_2 que darán una lectura de voltaje de escala completa cuando $V_S = 200$ mV.

D P **6.40** Diseñe un convertidor de impedancia negativa como el de la figura 6.34, determinando los valores de los componentes de modo que la resistencia de entrada sea $Z_{ent} = R_{ent} = -15$ kΩ.

D P **6.41** **(a)** El integrador no inversor de la figura 6.36(a) tiene $V_{CC} = 15$ V, $-V_{EE} = -15$V, excursión de voltaje máxima = ±14 V, $C = 0.01$ μF y $R_1 = R_F = R = 1$ MΩ. El voltaje inicial del capacitor es $V_{co} = 0$ V. Dibuje la forma de onda del voltaje de salida suponiendo que la entrada es un voltaje escalón descrito por

$$v_S = 1 \text{ V} \quad \text{con } t \geq 0$$

(b) Use PSpice/SPICE para trazar la gráfica del voltaje de salida del inciso (a).

D P **6.42** Diseñe un simulador de inductancia como el de la figura 6.37, determinando los valores de los componentes. La inductancia debe ser $L_e = 2$ mH.

▸ 6.6 *Circuitos con amplificadores operacionales y diodos*

P **6.43** **(a)** El rectificador de precisión de onda completa de la figura 6.44(a) tiene $R_1 = R_2 = R_F = R = 10$ kΩ, $R_3 = 40$ kΩ y $R_4 = 40$ kΩ. El voltaje de entrada es $v_S = 2$ sen $377t$. Trace la gráfica de la característica de transferencia y dibuje la forma de onda del voltaje de salida v_O.

(b) Use PSpice/SPICE para trazar la gráfica de la característica de transferencia y el voltaje de salida.

www.elsolucionario.net

D P **6.44** **(a)** Diseñe un rectificador de precisión de onda completa como el de la figura 6.44(a), que produzca una ganancia en voltaje $A_f = v_O/v_S = 50$. El voltaje de entrada es $v_S = 0.01$ sen $(200\pi t)$.

(b) Use PSpice/SPICE para verificar el diseño trazando la gráfica del voltaje de salida.

D P **6.45** **(a)** Diseñe un limitador de voltaje negativo utilizando el circuito de la figura 6.48(a) y determinando los valores de R_1, R_2, R_3 y R_F. El voltaje de alimentación de cd es $V_A = 15$ V. El circuito debe limitar el voltaje negativo de salida a $V_{O(mín)} = -8$ V. La ganancia en voltaje sin limitación es $A_f = -5$. El diodo está totalmente encendido con una corriente de polarización directa $i_D = 0.1$ mA, y un voltaje de polarización directa $V_D = 0.7$ V. La pendiente después del punto de corte debe limitarse a $S_1 = -1/30$.

(b) Use PSpice/SPICE para trazar la gráfica de la característica de transferencia del inciso (a).

6.46 El limitador ajustable de la figura 6.49(a) tiene $R_1 = 12$ kΩ, $R_F = 70$ kΩ, $R_2 = 8$ kΩ, $R_3 = 1$ kΩ, $R_4 = 6$ kΩ, $R_5 = 1$ kΩ, $V_A = 15$ V, $-V_B = -15$ V y $V_D = 0.7$ V. Determine **(a)** el voltaje positivo de fijación $V_{O(máx)}$ y el voltaje de entrada correspondiente $V_{S(mín)}$, **(b)** el voltaje negativo de fijación $V_{O(mín)}$ y el voltaje de entrada correspondiente $V_{S(máx)}$, y **(c)** el voltaje de salida cuando el voltaje de entrada es $v_S = 5$ V.

D P **6.47** **(a)** Diseñe un limitador ajustable de voltaje como el de la figura 6.49(a) para satisfacer las siguientes especificaciones: $V_{O(mín)} = -5$ V, $V_{O(máx)} = 5$ V, ganancia en voltaje $A_f = -10$. La pendiente es $S_1 = -1/20$ después del corte para $v_S > 0$, y $S_2 = -1/20$ después del corte para $v_S < 0$. Los voltajes de alimentación de cd son $V_A = 12$ V y $-V_B = -12$ V. La corriente cuando el diodo está encendido es $i_D = 0.2$ mA con un voltaje a través del diodo $V_D = 0.7$.

(b) Use PSpice/SPICE para trazar la gráfica de la característica de transferencia. Suponga $V_{CC} = 12$ V y $-V_{EE} = -12$ V. Use el macromodelo del amplificador operacional de PSpice/SPICE.

D P **6.48** Diseñe un circuito de fijación de voltaje de salida como el de la figura 6.52(a), de modo que la pendiente de la característica de transferencia sea $S = v_O/v_S = 20$, $V_{O(máx)} = 6.7$ V y $V_{O(mín)} = -8.7$ V. Determine los voltajes zener V_{Z1} y V_{Z2}. Suponga $V_D = 0.7$ V.

D P **6.49** **(a)** Diseñe un limitador de transición abrupta como el de la figura 6.53(a), determinando los valores de R_1, R_2, R_3, R_4 y R_5. El circuito debe limitar el voltaje negativo de salida a $V_{O(mín)} = -6$ V, y el voltaje positivo a $V_{O(máx)} = 6$ V. La magnitud de las pendientes después de los puntos de corte debe ser menor o igual que 1/25. La caída de voltaje en el diodo es $V_D = 0.7$ V con $I_D = 0.1$ mA. Las fuentes de cd son $V_A = -V_B = 15$ V.

(b) Use PSpice/SPICE para trazar la gráfica de la característica de transferencia. Considere $V_{CC} = 15$ V, $-V_{EE} = -15$ V y $v_S = -5$ V a 5 V. Use el macromodelo del amplificador operacional de PSpice/SPICE.

D P **6.50** **(a)** Diseñe un limitador de transición abrupta como el de la figura 6.53(a), determinando los valores de R_1, R_2, R_3, R_4 y R_5. El circuito debe limitar el voltaje negativo de salida a $V_{O(mín)} = -5$ V, y el voltaje positivo a $V_{O(máx)} = 5$ V. La magnitud de las pendientes después de los puntos de corte debe ser menor o igual que 1/50. La caída de voltaje en el diodo es $V_D = 0.7$ V con $i_D = 0.1$ mA. Las fuentes de cd son $V_A = -V_B = 1.5$ V.

(b) Use PSpice/SPICE para trazar la gráfica de la característica de transferencia. Considere $V_{CC} = 15$ V, $-V_{EE} = -15$ V y $v_S = -5$ V a 5 V. Use el macromodelo de amplificador operacional de PSpice/SPICE.

D P **6.51** **(a)** Diseñe un limitador de transición abrupta como el de la figura 6.53(a) determinando los valores de R_1, R_2, R_3, R_4 y R_5. El circuito debe limitar el voltaje negativo de salida a $V_{O(mín)} = -7$ V, y el voltaje positivo a $V_{O(máx)} = 9$ V. La magnitud de las pendientes después de los puntos de corte debe ser menor o igual que 1/50. La caída de voltaje en el diodo es $V_D = 0.7$ V con $i_D = 0.1$ mA. Las fuentes de cd son $V_A = -V_B = 15$ V.

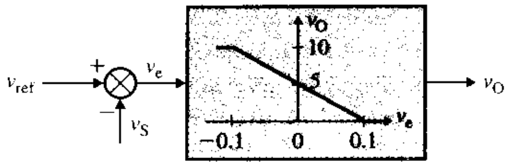
(b) Use PSpice/SPICE para trazar la gráfica de la característica de transferencia. Considere $V_{CC} = 15$ V, $-V_{EE} = -15$ V y $v_S = -5$ V a 5 V. Use el macromodelo del amplificador operacional de PSpice/SPICE.

▸ 6.7 *Diseño de circuitos con amplificadores operacionales*

D **6.52** Un sistema de control requiere un controlador proporcional que produzca $v_O = 5$ V si la señal de error es $v_e = 0$, $v_O = 10$ V si $v_e \leq -0.1$ V y $v_O = 0$ V si $v_e = 0.1$ V. Estos requerimientos se muestran en la figura P6.52. Diseñe un circuito que implante esta estrategia de control para producir v_O a partir de v_S y v_{ref}.

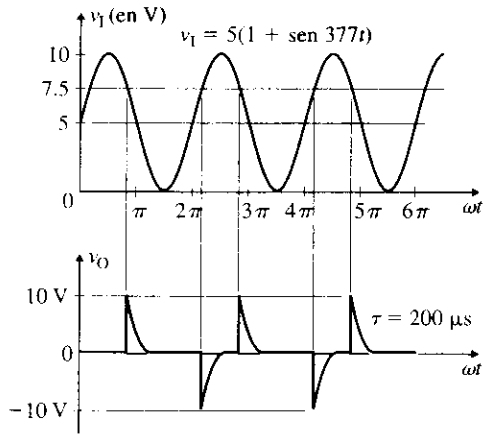
www.elsolucionario.net

FIGURA P6.52



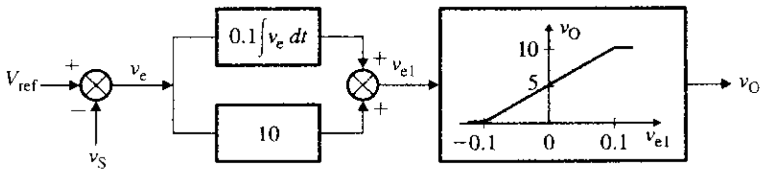
D **6.53** Un circuito de disparo requiere pulsos cortos v_O de aproximadamente 10 V de magnitud y cuyo ancho sea t_w = 200 μs, como se muestra en la figura P6.53. Diseñe un circuito que genere pulsos de disparo. (No hay una solución única.)

FIGURA P6.53



D **6.54** Un sistema de control requiere un controlador proporcional e integral que produzca v_O = 5 V si la señal v_{e1} = 0, v_O = 10 V si $v_{e1} \leq -0.1$ V y v_O = 0 V si $v_{e1} \gtrsim 0.1$ V, como se muestra en la figura P6.54. Diseñe un circuito que implante esta estrategia de control para producir v_O a partir de la señal de referencia v_S y la señal de retroalimentación v_{ref}.

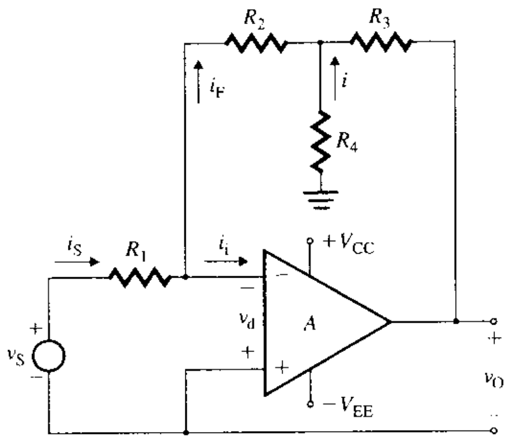
FIGURA P6.54



www.elsolucionario.net

D 6.55 El amplificador inversor de la figura P6.55 es capaz de producir una ganancia alta en voltaje, y requiere un rango limitado de valores de resistor. El voltaje de salida debe ser $v_O = 12$ V para $v_S \leq -0.05$ V y $v_O = -12$ V si $v_S \geq 0.05$ V. Diseñe un circuito que implante esta estrategia de control.

FIGURA P6.55



www.elsolucionario.net

7

Características de los amplificadores operacionales reales

Contenido del capítulo

7.1 Introducción
7.2 Estructura interna de los amplificadores operacionales
7.3 Parámetros de los amplificadores operacionales reales
7.4 Ajuste del voltaje de offset
7.5 Medición de los parámetros de offset

RESUMEN ▶ REFERENCIAS
PREGUNTAS DE REPASO ▶ PROBLEMAS

7.1 *Introducción*

En el capítulo 6, al analizar y diseñar circuitos con amplificadores operacionales se supuso que éstos poseen características ideales como una impedancia de entrada alta, una impedancia de salida baja, una ganancia en voltaje alta y un ancho de banda infinito. Sin embargo, las características de los amplificadores operacionales reales difieren de estas características ideales. El amplificador operacional real produce un voltaje de offset de salida sin ningún voltaje de entrada externo. Por lo tanto, habrá cierto grado de error cuando los voltajes de salida, obtenidos en el capítulo 6 bajo la suposición de características ideales, se apliquen a los amplificadores operacionales reales.

Los objetivos de aprendizaje de este capítulo son los siguientes:

- Comprender la estructura interna de los amplificadores operacionales
- Familiarizarse con los parámetros de los amplificadores operacionales reales y su efecto en el voltaje de salida
- Estudiar el efecto de la frecuencia en la ganancia de voltaje de un amplificador operacional
- Aprender los métodos para reducir al mínimo el efecto que tienen los parámetros de los amplificadores operacionales en el voltaje de salida

7.2 *Estructura interna de los amplificadores operacionales*

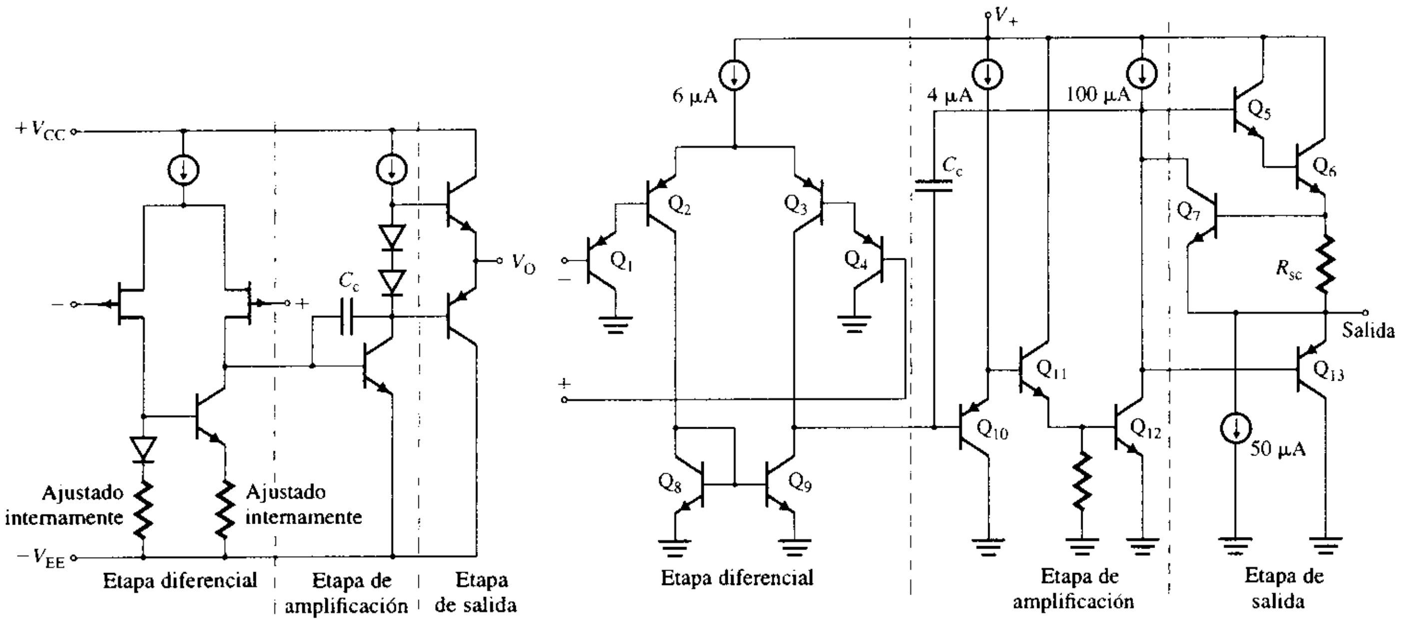
En general, el amplificador operacional se compone de: (a) una etapa de entrada diferencial, que proporciona una ganancia de voltaje y una resistencia de entrada grandes; (b) una etapa intermedia, sólo ganancia de voltaje, y (c) una etapa de salida (usualmente un seguidor de emisor), que produce una resistencia de salida baja. La figura 7.1(a) muestra el esquema simplificado del amplificador operacional LF411. La etapa diferencial se compone de dos JFET, que producen una resistencia de entrada muy alta (10^{12} Ω). La etapa intermedia es un amplificador de emisor común, que produce una ganancia de voltaje alta, mientras

www.elsolucionario.net

que el seguidor de emisor de la etapa de salida produce una resistencia de salida baja. El capacitor se utiliza para compensar la frecuencia, de modo que la ganancia de voltaje en función de la frecuencia exhibe aproximadamente una característica de primer orden. La fuente de corriente constante polariza los transistores. La combinación transistor-diodo en las terminales de la fuente de los JFET ofrece una resistencia alta y produce una relación de rechazo de modo común (CMRR, por sus siglas en inglés) grande (100 dB o 10^5).

En la figura 7.1(b) se muestra el esquema del amplificador operacional LM324. Este amplificador operacional también tiene tres etapas. La etapa diferencial está formada por dos BJT *pnp y* ofrece una resistencia de entrada alta (2 MΩ). Los transistores que están en el colector del par diferencial ofrecen una resistencia de salida alta, lo que produce una relación de rechazo de modo común también alta (85 dB 1.8×10^4).

FIGURA 7.1 Estructura interna de los amplificadores operacionales (Cortesía de National Semiconductor, Inc.)



(a) **LF411** (b) **LM324**

7.3 ▸ *Parámetros de los amplificadores operacionales reales*

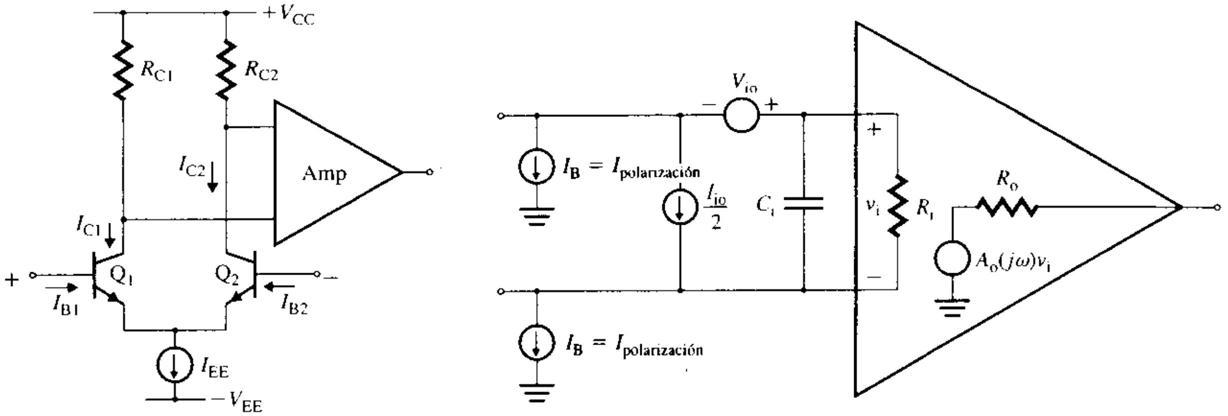
Por muchas razones, tales como corrientes de polarización, variaciones de los parámetros de los transistores, cambios de los puntos de operación provocados por los voltajes de alimentación de cd y los efectos de la temperatura, los parámetros de los amplificadores reales difieren de las características ideales. La figura 7.2(a) muestra una etapa de entrada de un amplificador operacional, en la que el par diferencial es seguido por un amplificador; el circuito equivalente, con una etapa diferencial imperfecta, se muestra en la figura 7.2(b). $I_{\text{polarización}} = I_B$ es la corriente nominal de polarización de entrada, e I_{io} es la corriente de offset de entrada generada por las diferencias en el dispositivo.

El fabricante del amplificador operacional especifica los datos para los parámetros de mayor importancia, y sus tolerancias dependen del tipo de amplificador operacional y de su costo. Los siguientes parámetros afectan el desempeño de los circuitos con amplificadores operacionales:

Resistencia de entrada	Tiempo de levantamiento
Resistencia de salida	Ganancia en voltaje a circuito abierto y ancho de banda
Capacitancia de entrada	Velocidad de respuesta
Relación de rechazo de modo común	Límites del voltaje de entrada
Ganancia en voltaje de señal grande	Límites del voltaje de salida

www.elsolucionario.net

FIGURA 7.2 Circuito equivalente de un amplificador operacional real



(a) Etapa de entrada del amplificador operacional **(b) Circuito equivalente**

Voltaje de offset de entrada
Corriente de polarización de entrada
Corriente de offset de entrada
Relación de rechazo de alimentación de potencia
Deriva térmica

Resistencia de entrada

La resistencia de entrada R_i es la resistencia medida entre las terminales inversora y no inversora del amplificador operacional. R_i es la resistencia incremental (o de señal pequeña), y no la resistencia de cd, con un voltaje diferencial aplicado entre las terminales de entrada. Esta resistencia, por lo general de 2 MΩ, determina la magnitud de corriente de entrada consumida por el amplificador operacional con un voltaje de entrada diferencial.

Resistencia de salida

La resistencia de salida R_o es la resistencia equivalente de Thévenin, medida entre la terminal de salida del amplificador operacional y la tierra, o un punto común. R_o, por lo general es de 75 Ω y reduce el voltaje de salida cuando se conecta una resistencia de carga.

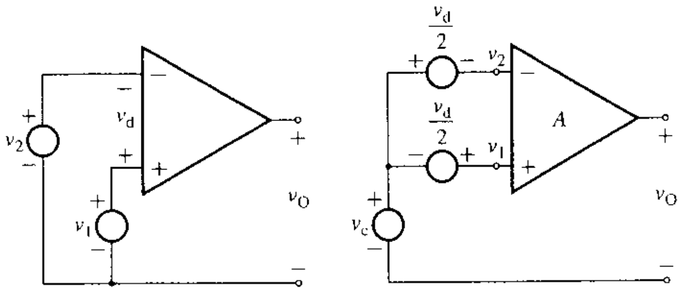
Capacitancia de entrada

La capacitancia de entrada C_i es la capacitancia equivalente, medida en una de las terminales de entrada con la otra terminal conectada a tierra o a un punto común. C_i, por lo general es de 1.4 pF y limita los tiempos de encendido y retraso de un amplificador operacional.

Relación de rechazo de modo común

Puesto que un amplificador operacional es un amplificador diferencial, debe amplificar el voltaje diferencial entre las terminales de entrada. Cualquier señal (por ejemplo, ruido) que aparezca al mismo tiempo en ambas entradas no debe ser amplificada. v_1 y v_2 son los voltajes de entrada en las terminales inversora y no inversora, respectivamente, como se indica en la figura 7.3(a). Tal como se indica en la figura 7.3(b), estos voltajes pueden dividirse en dos componentes: un voltaje diferencial v_d y un voltaje de modo común v_c.

FIGURA 7.3
Amplificador operacional con entradas diferencial y de modo común



(a) Voltajes de entrada **(b) Voltajes diferencial y de modo común**

www.elsolucionario.net

Defínase el voltaje diferencial v_d como

$$v_d = v_1 - v_2 \tag{7.1}$$

y el voltaje de modo común v_c como

$$v_c = \frac{v_1 + v_2}{2} \tag{7.2}$$

Entonces, los dos voltajes de entrada pueden expresarse como

$$v_1 = v_c + \frac{v_d}{2} \tag{7.3}$$

$$v_2 = v_c - \frac{v_d}{2} \tag{7.4}$$

Sea A_2 la ganancia en voltaje con una entrada en la terminal inversora, con la terminal no inversora conectada a tierra. Sea A_1 la ganancia en voltaje con una entrada en la terminal no inversora, con la terminal inversora conectada a tierra. El voltaje de salida del amplificador operacional puede obtenerse aplicando el teorema de superposición, es decir,

$$v_O = A_1 v_1 + A_2 v_2 \tag{7.5}$$

Al sustituir v_1 de la ecuación (7.3) y v_2 de la (7.4) en la (7.5), se obtiene

$$v_O = A_1\left(v_c + \frac{v_d}{2}\right) + A_2\left(v_c - \frac{v_d}{2}\right)$$

$$= \left(\frac{A_1 - A_2}{2}\right)v_d + (A_1 + A_2)v_c$$

$$= A_d v_d + A_c v_c \tag{7.6}$$

$$= A_d\left(v_d + \frac{A_c}{A_d}\, v_c\right) \tag{7.7}$$

donde $A_d = (A_1 - A_2)/2$ = ganancia en voltaje diferencial

$A_c = (A_1 + A_2)$ = ganancia en voltaje de modo común

De acuerdo con la ecuación (7.7) el voltaje de salida depende del voltaje de modo común v_c y del voltaje diferencial v_d. Como A_2 es negativa, $A_d > A_c$. Si A_d se hace mucho mayor que A_c, $v_O \approx A_d v_d$, y el voltaje de salida será casi independiente de la señal de modo común v_c. La habilidad de un amplificador operacional para rechazar la señal de modo común se define por medio de un criterio de desempeño denominado *relación de rechazo de modo común,* CMRR, la cual se define como la magnitud de la relación de las ganancias en voltaje, es decir,

$$\text{CMRR} = \left|\frac{A_d}{A_c}\right| \tag{7.8}$$

$$= 20 \log\left|\frac{A_d}{A_c}\right| \quad \text{(dB)} \tag{7.9}$$

Idealmente, el valor de la CMRR debe ser de ∞; 100 dB es un valor característico para el amplificador operacional LF411.

www.elsolucionario.net

Ganancia en voltaje de señal grande

El amplificador operacional amplifica el voltaje diferencial entre sus terminales de entrada y, en general, el efecto de la señal de modo común sobre el voltaje de salida es insignificante. La *ganancia en voltaje de señal grande* es la ganancia en voltaje diferencial del amplificador operacional, conocida simplemente como *ganancia en voltaje* y se define como

$$\text{Ganancia en voltaje } A_o = \frac{\text{Voltaje de salida}}{\text{Voltaje diferencial de entrada}} = \frac{v_O}{v_d} \tag{7.10}$$

A_o también se conoce como *ganancia en voltaje de lazo abierto* del amplificador operacional, y es aproximadamente igual a A_d. Para el amplificador LF411 el valor característico de A_o es 2×10^5 o 106 dB.

EJEMPLO 7.1 ▸ **Cálculo de los voltajes de salida y las ganancias de un amplificador operacional real** Los voltajes de entrada de un amplificador operacional son $v_I = 1005\ \mu\text{V}$ y $v_2 = 995\ \mu\text{V}$. Los parámetros del amplificador operacional son CMRR = 100 dB y $A_d = 2 \times 10^5$. Determinar (**a**) el voltaje diferencial v_d, (**b**) el voltaje de modo común v_c, (**c**) la magnitud de la ganancia de modo común A_c y (**d**) el voltaje de salida v_O.

SOLUCIÓN De acuerdo con la ecuación (7.9),

$$20 \log (\text{CMRR}) = 100 \text{ dB}$$

o

$$\log (\text{CMRR}) = 100/20 = 5$$

con lo que CMRR = $|A_d/A_c| = 10^5$.

(**a**) El voltaje diferencial es

$$v_d = v_1 - v_2 = 1005\ \mu\text{V} - 995\ \mu\text{V} = 10\ \mu\text{V}$$

(**b**) De acuerdo con la ecuación (7.2), el voltaje de modo común es

$$v_c = (v_1 + v_2)/2 = (1005\ \mu\text{V} + 995\ \mu\text{V})/2 = 1000\ \mu\text{V}$$

(**c**) De la ecuación (7.8),

$$|A_d/A_c| = 10^5$$

o

$$|A_c| = |A_d|/10^5 = 2 \times 10^5/10^5 = 2$$

(**d**) De la ecuación (7.6), el voltaje de salida v_O es

$$\begin{aligned} v_O &= A_d v_d + A_c v_c \\ &= 2 \times 10^5 \times 10\ \mu\text{V} \pm 2 \times 1000\ \mu\text{V} = 2 \pm 0.002 = 2.002 \text{ V o } 1.998 \text{ V} \end{aligned}$$

▸ **NOTA:** Sin la señal de modo común, $v_c = 0$ y

$$v_O = A_d v_d = 2 \times 10^5 \times 10 \times 10^6 = 2 \text{ V}$$

v_c es 100 veces v_d, si bien la CMRR introduce sólo 0.1% de error en el voltaje de salida. Por consiguiente, puede despreciarse el efecto de la señal de modo común. El amplificador operacional ideal tiene una CMRR = ∞, de modo que $v_O = A_d v_d$.

Tiempo de levantamiento

El *tiempo de levantamiento* es el tiempo requerido para que el voltaje de salida cambie de 10 a 90% del valor de estado estable. Si se supone que la ganancia en voltaje del amplificador es unitaria, el voltaje de salida generado por un voltaje de entrada escalón V_S se expresa como

$$v_O = V_S(1 - e^{-t/\tau}) \tag{7.11}$$

donde τ es la constante de tiempo. De acuerdo con la ecuación (B.40) del apéndice B, el tiempo de levantamiento está relacionado con la constante de tiempo τ por:

$$t_r = 2.2\tau \tag{7.12}$$

www.elsolucionario.net

El valor característico del tiempo de levantamiento es de 0.3 μs para el amplificador operacional μA741. Obsérvese que se supuso una operación lineal al deducir la ecuación (7.12), y se omitió el efecto de la velocidad de respuesta (que se analizará más adelante en esta sección).

Ganancia en voltaje de lazo abierto y ancho de banda

La ganancia en voltaje diferencial de un amplificador operacional alcanza su valor más grande con cd o a frecuencias bajas, por lo que la ganancia disminuye en función de la frecuencia. En la figura 7.4 se muestra una respuesta en frecuencia característica. La ganancia se reduce uniformemente con una pendiente de −20 dB/década. Los amplificadores operacionales diseñados con compensación interna son capaces de mantener esta pendiente sin necesidad de componentes externos. En general, la ganancia en voltaje de un amplificador operacional con compensación interna a la frecuencia f se expresa como

$$A_o(j\omega) = \frac{A_o}{1 + j\omega/\omega_b} = \frac{A_o}{1 + jf/f_b} \tag{7.13}$$

donde A_o = ganancia en cd; por lo general, de 2×10^5
f_b = frecuencia de corte (o de 3 dB), en Hz

Con $f >> f_b$, la ecuación (7.13) se reduce a

$$A_o(j\omega) = \frac{A_o}{jf/f_b} = \frac{A_o f_b}{jf} \tag{7.14}$$

La magnitud de esta ganancia se vuelve unitaria (o de 0 dB) cuando $f = f_{bw}$. Es decir,

$$f_{bw} = A_o f_b \tag{7.15}$$

donde f_{bw} es el *ancho de banda de ganancia unitaria*. El valor característico de f_{bw} para el LF411 es de 4 MHz. La frecuencia de 3 dB puede relacionarse con la constante de tiempo τ, o con el tiempo de levantamiento t_r de la siguiente manera:

$$f = \frac{1}{2\pi\tau} = \frac{2.2}{2\pi t_r} = \frac{0.35}{t_r} \tag{7.16}$$

Por consiguiente, la respuesta en frecuencia es inversamente proporcional al tiempo de levantamiento t_r. La frecuencia de entrada f_s debe ser menor que la frecuencia máxima del amplificador operacional; de lo contrario, el voltaje de salida se distorsiona. Por ejemplo, si el tiempo de levantamiento de una señal de entrada es t_r = 0.1 μs, su frecuencia de entrada correspondiente es f_s = 0.35/0.1 μs = 3.5 MHz, y el voltaje de salida se distorsionará en un amplificador operacional un f_{bw} = 1 MHz.

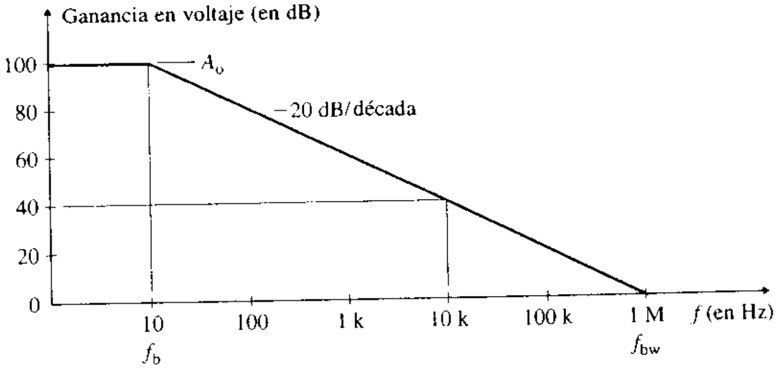


FIGURA 7.4
Ganancia en voltaje de un amplificador operacional compensado internamente

EJEMPLO 7.2 ▸ **Cálculo de los parámetros de un circuito inversor construido con un amplificador operacional real**

(a) Los parámetros de un amplificador inversor son R_1 = 10 kΩ y R_F = 800 kΩ. Los parámetros del amplificador operacional son: $A_o = 2 \times 10^5$, f_b = 10 Hz, R_o = 75 Ω y R_i = 2 MΩ. La frecuencia de

www.elsolucionario.net

la señal de entrada es $f_s = 10$ kHz. Determinar el ancho de banda de ganancia unitaria f_{bw}, la ganancia en voltaje de lazo cerrado A_f y la frecuencia de corte de lazo cerrado f_c del amplificador operacional.

(b) Con PSpice/SPICE, trazar la gráfica de la respuesta en frecuencia de lazo cerrado de la ganancia en voltaje. Considerar $v_s = 0.1$ V (ca) y usar el modelo de ca lineal.

SOLUCIÓN

(a) De la ecuación (6.20) la ganancia de voltaje del amplificador inversor es

$$A_f = \frac{-R_F/R_1}{1 + (1 + R_F/R_1)/A_o(j\omega)}$$

Sustituyendo la ganancia en función de la frecuencia $A_o(j\omega)$ de la ecuación (7.13), se obtiene

$$A_f(j\omega) = \frac{-R_F/R_1}{1 + (1 + R_F/R_1)/A_o + jf(1 + R_F/R_1)/(A_o f_b)} \tag{7.17}$$

ya que $\omega = 2\pi f$. Si se supone que $(1 + R_F/R_1) << A_o$, que es el caso general, se sustituye $f_{bw} = A_o f_b$, y la ecuación (7.17) se transforma en

$$A_f(j\omega) = \frac{-R_F/R_1}{1 + jf(1 + R_F/R_1)/f_{bw}} \tag{7.18}$$

donde la frecuencia de corte (o de 3 dB) de lazo cerrado es

$$f_c = \frac{f_{bw}}{1 + R_F/R_1} = \frac{f_{bw}R_1}{R_1 + R_F} = \beta f_{bw} = \beta A_o f_b \tag{7.19}$$

donde $\beta = R_1/(R_1 + R_F)$ es la *relación de retroalimentación* o *factor de retroalimentación* (no debe confundirse con la ganancia en corriente β_F de un transistor bipolar). Obsérvese que, de acuerdo con la ecuación (7.18), la ganancia de cd es $-R_F/R_1$ (como se esperaba), y disminuye a razón de -20 dB-/década después de una frecuencia de corte $f_c = \beta f_{bw}$.

Con $R_1 = 10$ kΩ, $R_F = 800$ kΩ, $A_o = 2 \times 10^5$, $f_b = 10$ Hz y $f = f_s = 10$ kHz,

$$R_F/R_1 = 800 \text{ k}\Omega/10 \text{ k}\Omega = 80$$
$$\beta = R_1/(R_1 + R_F) = 10 \text{ k}\Omega/(10 \text{ k}\Omega + 800 \text{ k}\Omega) = 12.346 \times 10^{-3}$$

la cual es pequeña comparada con $A_o = 2 \times 10^5$.

De la ecuación (7.15),

$$f_{bw} = A_o f_b = 2 \times 10^5 \times 10 = 2 \text{ MHz}$$

Al sustituir los valores en la ecuación (7.18), se obtiene la ganancia en voltaje en $f = f_s = 10$ kHz en la forma

$$A_f(j\omega) = \frac{-80}{1 + j2\pi f(1 + 80)/2\pi f_{bw}} = \frac{-80}{1 + j(10 \times 10^3) \times 81/(2 \times 10^6)}$$
$$= \frac{-80}{1 + j0.405} = -74.15 \angle -22°$$

Por tanto, la magnitud de la ganancia en voltaje de lazo cerrado en $f_s = 10$ kHz es -74.15. Si la entrada es una señal senoidal, el voltaje de salida experimentará un corrimiento de fase de (180 – 22) = 158. De la ecuación (7.19),

$$f_c = \beta f_{bw} = 12.346 \times 10^{-3} \times 2 \times 10^6 = 24.69 \text{ kHz}$$

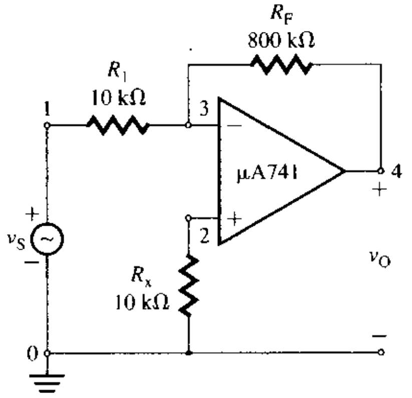
(b) En la figura 7.5(a) se muestra el amplificador inversor para la simulación con PSpice. El listado del archivo del circuito es el siguiente:

```
Ejemplo 7.2 Amplificador inversor con un amplificador operacional
RF  3  4  800K
R1  1  3  10K
VS  1  0  Ac   0.1V
RX  2  0  10K
XA1  2  3  4  0  UA741_AC
*  vi+  vi-  vo+  vo-
```

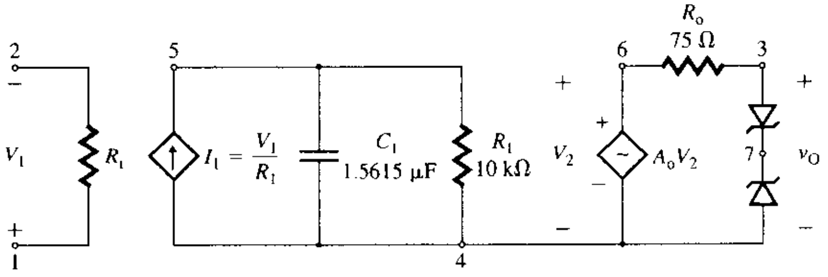
www.elsolucionario.net


```
* Definición del subcircuito para el UA741_AC
.SUBCKT UA741_AC 1 2 3 4
*  Nombre del subcircuito  Vi+  Vi- Vo+  Vo-
RI  1  2  2MEG              ; Resistencia de entrada
RO  6  3  75                ; Resistencia de salida
GB  4  5  1  2  0.1M        ; Fuente de corriente controlada por voltaje
R1  5  4  10K
C1  5  4  1.5619UF
EA  4  6  5  4  2E+5        ; Fuente de voltaje controlada por voltaje
D1  3  7  DMOD              ; Diodo zener con el modelo DMOD
D2  4  7  DMOD              ; Diodo zener con el modelo DMOD
.MODEL DMOD D (BV=14V)      ; Modelo zener ideal con voltaje zener de 14 V
.ENDS UA741_AC              ; Fin de la definición del subcircuito
.AC  DEC  10  100HZ  1MEGHZ  ; Análisis de ca
.PROBE                      ; Posprocesador gráfico
.END
```

FIGURA 7.5 Amplificador inversor para la simulación con PSpice



(a) Circuito

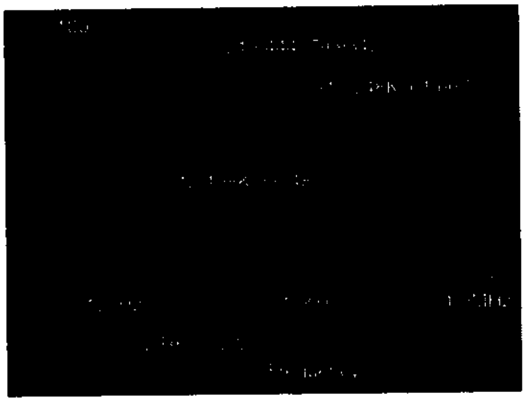


(b) Modelo del amplificador operacional

La respuesta en frecuencia que se muestra en la figura 7.6, da una ganancia de baja frecuencia $A_{f(cd)} = 79.95$ y $A_f = 61.67$ a $f_s = 10$ kHz. Con $A_f = 56.48$ (el valor estimado es $0.707 \times 79.95 = 56.53$), $f_c = 12.198$ kHz. Los valores calculados son $f_c = 24.69$ kHz y $A_f = 74.15$ (a $f_s = 10$ kHz). Sin embargo, esta simulación se realizó con el macromodelo no lineal del UA741. Si la simulación se ejecuta con el modelo lineal de amplificador operacional mostrado en la figura 7.5(b), se obtiene una ganancia a baja frecuencia $A_{f(cd)} = 79.93$ y $A_f = 74.07$ en $f_s = 10$ kHz. Con $A_f = 56.45$ (el valor estimado es $0.707 \times 79.93 = 56.51$), $f_c = 24.5$ kHz. Los valores calculados son $f_c = 24.69$ kHz y $A_f = 74.15$ (a $f_s = 10$ kHz).

www.elsolucionario.net

FIGURA 7.6 Respuesta en frecuencia del ejemplo 7.2, determinada con PSpice



EJEMPLO 7.3 ▸ **Cálculo de los parámetros de un circuito no inversor construido con un amplificador operacional real** Repetir el inciso (a) del ejemplo 7.2, para un amplificador no inversor con $R_1 = 10\ \text{k}\Omega$ y $R_F = 10\ \text{k}\Omega$.

SOLUCIÓN

De la ecuación (6.9), la ganancia de voltaje del amplificador no inversor es:

$$A_f(j\omega) = \frac{1 + R_F/R_1}{1 + (1 + R_F/R_1)/A_o(j\omega)}$$

Al sustituir la ganancia en función de la frecuencia $A(j\omega)$ de la ecuación (7.13), se obtiene

$$A_f(j\omega) = \frac{1 + R_F/R_1}{1 + (1 + R_F/R_1)/A_o + jf(1 + R_F/R_1)/(A_o f_b)} \tag{7.20}$$

ya que $\omega = 2\pi f$. Si se supone que $(1 + R_F/R_1) << A_o$, que es el caso general, y se sustituye $f_{bw} = A_o f_b$, la ecuación (7.20) se transforma en

$$A_f(j\omega) = \frac{1 + R_F/R_1}{1 + jf(1 + R_F/R_1)/f_{bw}} \tag{7.21}$$

puesto que $\omega = 2\pi f$. Por tanto, la frecuencia de corte (o de 3 dB) de lazo cerrado es la misma que la de la ecuación (7.19) para el amplificador inversor. La ganancia en cd de lazo cerrado es $(1 + R_F/R_1)$ –como se esperaba–, y esta ganancia también disminuye a razón de –20 dB/década después de una frecuencia de corte $f_c = \beta f_{bw}$.

Con $R_1 = 10\ \text{k}\Omega$, $R_F = 10\ \text{k}\Omega$, $A_o = 2 \times 10^5$, $f_b = 10$ Hz y $f = f_s = 10$ kHz,

$$R_F/R_1 = 10\ \text{k}\Omega/10\ \text{k}\Omega = 1$$
$$\beta = R_1/(R_1 + R_F) = 10\ \text{k}\Omega/(10\ \text{k}\Omega + 10\ \text{k}\Omega) = 0.5$$

la cual es pequeña comparada con $A_o = 2 \times 10^5$.

De la ecuación (7.15),

$$f_{bw} = A_o f_b = 2 \times 10^5 \times 10 = 2\ \text{MHz}$$

De la ecuación (7.21), se tiene que

$$A_f(j\omega) = \frac{1 + 1}{1 + jf(1 + 1)/(f_{bw})} = \frac{2}{1 + j(10 \times 10^3) \times 2/(2 \times 10^6)}$$
$$= \frac{2}{1 + j0.01} = 1.9999 \angle -0.57°$$

www.elsolucionario.net

Por tanto, la ganancia de lazo cerrado es 1.9999. Con una señal de entrada senoidal, el voltaje de salida experimenta un corrimiento de fase de $-0.57° \approx 0$.

De la ecuación (7.19),

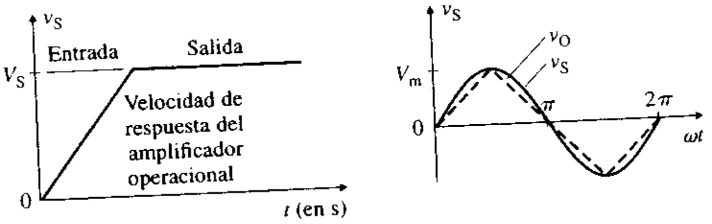
$$f_c = \beta f_{bw} = 0.5 \times 2 \times 10^6 = 1 \text{ MHz}$$

▸ **NOTA:** En los ejemplos 7.2 y 7.3 la frecuencia f_c de lazo cerrado depende de la relación $\beta = R_1/(R_1 + R_F)$. Con $\beta = 0.5$, $f_c = 1$ MHz, y con $\beta = 12.346 \times 10^{-3}$, $f_c = 24.69$ kHz. Sin embargo, el producto de la ganancia por el ancho de banda no cambia; es decir, $A_f f_c = A_o f_b$.

Velocidad de respuesta

La *velocidad de respuesta* (SR, por sus siglas en inglés) es la rapidez máxima de aumento del voltaje de salida por unidad de tiempo, y se mide en V/μs. Si se aplica un voltaje de entrada escalón a un amplificador operacional, la salida no aumenta tan rápido como la entrada porque los capacitores internos requieren tiempo para cargarse al nivel del voltaje de salida. La SR es una medida de la rapidez con la que el voltaje de salida de un amplificador operacional cambia, como consecuencia de un cambio en la frecuencia de entrada. La velocidad de respuesta depende de la ganancia en voltaje, aunque normalmente se especifica para una ganancia unitaria. La SR del amplificador operacional LF411 es 10 V/μs, mientras que para el μA741C es 0.5 V/μs. La respuesta en la salida provocada por una entrada escalón se muestra en la figura 7.7(a). La salida, que sigue la velocidad de respuesta del amplificador operacional, se distorsiona porque la salida del amplificador operacional no puede aumentar tan rápido como lo hace el voltaje de entrada.

FIGURA 7.7 Efecto de la velocidad de respuesta en un amplificador operacional



(a) **Entrada escalón** (b) **Entrada senoidal**

Con un amplificador operacional de ganancia unitaria, la velocidad con la que aumenta el voltaje de salida con una señal escalón V_S se obtiene de la ecuación (7.11):

$$\frac{dv_O}{dt} = \frac{V_S}{\tau} e^{-t/\tau} \tag{7.22}$$

la cual es máxima en $t = 0$, con lo que la velocidad de respuesta SR es

$$SR = \left.\frac{dv_O}{dt}\right|_{t=0} = \frac{V_S}{\tau}$$

Al sustituir τ de la ecuación (7.12) y t_r de la ecuación (7.16), se obtiene

$$SR = \frac{2.2V_S}{t_r} = \frac{2.2V_S f}{0.35} = 6.286 V_S f \tag{7.23}$$

Con un voltaje de entrada senoidal con una ganancia unitaria y sin la limitación impuesta por la velocidad de respuesta, el voltaje de salida es

$$v_O = V_m \text{ sen } \omega t \tag{7.24}$$

$$\frac{dv_O}{dt} = \omega V_m \cos \omega t$$

www.elsolucionario.net

el cual alcanza su valor máximo en $\omega t = 0$, con lo que SR está dada por

$$\text{SR} = \left.\frac{dv_O}{dt}\right|_{t=0} = \omega V_m = 2\pi f V_m \tag{7.25}$$

que da la frecuencia máxima $f_{s(\text{máx})}$ del voltaje de entrada senoidal como

$$f_{s(\text{máx})} = \frac{\text{SR}}{2\pi V_m} \tag{7.26}$$

La velocidad de respuesta introduce un error significativo si la velocidad con la que cambia el voltaje de entrada es mayor que la SR del amplificador operacional. Nótese que es la velocidad con la que cambia el voltaje de entrada, y no la magnitud del cambio, la que indica la rapidez con la que puede aumentar la entrada. Por ejemplo, si la velocidad con la que cambia un voltaje de entrada senoidal es muy grande comparada con la SR del amplificador, la salida resulta muy distorsionada y tenderá hacia una forma de onda triangular. Esta situación se muestra en la figura 7.7(b) para un voltaje de entrada senoidal.

EJEMPLO 7.4 ▸ **Cálculo del efecto de la velocidad de respuesta sobre la frecuencia de entrada** La velocidad de respuesta de un amplificador operacional de ganancia unitaria es SR = 0.7 V/μs. La frecuencia de la señal de entrada es $f_s = 300$ kHz. Calcular (**a**) el voltaje de entrada senoidal pico V_m que produce una salida sin distorsión, y (**b**) la frecuencia de entrada máxima $f_{s(\text{máx})}$ que evita la distorsión cuando la entrada tiene un voltaje senoidal pico $V_m = 5$ V.

SOLUCIÓN

SR = 0.7 V/μs = 0.7×10^6 V/s, $f = f_s = 300$ kHz.

(**a**) De la ecuación (7.25), el valor pico del voltaje de entrada es

$$V_m = \frac{\text{SR}}{2\pi f_s} = \frac{0.7 \times 10^6}{2\pi \times 300 \times 10^3} = 371.4 \text{ mV}$$

(**b**) De acuerdo con la ecuación (7.26), la frecuencia máxima $f_{s(\text{máx})}$ es

$$f_{s(\text{máx})} = \text{SR}/2\pi V_m = 0.7 \times 10^6/(2\pi \times 5) = 22.28 \text{ kHz}$$

Límites del voltaje de entrada

El voltaje de entrada máximo no puede sobrepasar el voltaje máximo de alimentación. El voltaje de entrada diferencial aparece en la hoja de datos. Los valores característicos del amplificador μA741C son: voltaje de entrada = ±15 V, voltaje de alimentación = ±18 V y voltaje de entrada diferencial = ±30 V. Puesto que se especifica la resistencia de entrada R_i, el límite de la corriente de entrada está dado por el límite del voltaje de entrada.

Límites del voltaje de salida

Debido a la saturación del amplificador operacional, el voltaje de salida es menor en 3 o 4 V que el voltaje de alimentación de cd. El voltaje de salida $V_{o(\text{máx})}$ depende de la corriente de carga. La corriente de carga máxima $I_{L(\text{máx})}$ es igual a la corriente de salida en cortocircuito, la cual también aparece en la hoja de datos. Para el amplificador operacional μA741C, la excursión del voltaje de salida es $V_{o(\text{máx})} = \pm 13$ V con una resistencia de carga $R_L \geq 2$ kΩ, y la corriente de salida en cortocircuito es $I_{L(\text{máx})} = 25$ mA.

Voltaje de offset de entrada

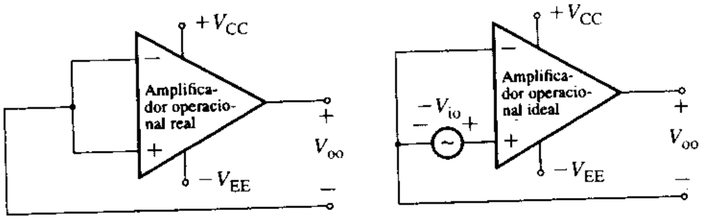
Si las terminales de entrada de un amplificador operacional se unen y se conectan a tierra, como se muestra en la figura 7.8(a), en la salida aparece un voltaje de cd. Este voltaje se llama *voltaje de offset de salida* V_{oo}. El voltaje de offset de entrada es el voltaje de entrada diferencial que existe entre dos terminales cuando no hay entradas externas. En otras palabras, puede considerarse como el voltaje de entrada que es necesario aplicar entre las ter-

www.elsolucionario.net

minales de entrada para que el voltaje de salida sea cero, como se muestra en la figura 7.8(b). Si V_{oo} se divide entre la ganancia de voltaje A_o del amplificador operacional, el resultado es el *voltaje de offset de entrada* V_{io}. Si se supone que el voltaje de salida no está saturado, entonces puede obtenerse de V_{io}

$$V_{io} = \frac{V_{oo}}{A_o} \quad \text{para } |V_{oo}| \leq |V_{sat}| \tag{7.27}$$

FIGURA 7.8 Voltaje de offset de entrada



(a) Terminales de entrada conectadas a tierra **(b) Voltaje de offset de entrada**

El voltaje de offset de entrada se da como un valor absoluto, y puede ser positivo o negativo. El valor máximo de V_{io} para el amplificador μA741C es ±6 mV. Si el voltaje de salida está saturado a V_{sat}, como ocurre generalmente, la ecuación (7.27) es válida soló si $|V_{oo}| \geq |V_{sat}|$. La polaridad de V_{io} es impredecible, al igual que la del voltaje de offset de salida V_{oo}.

El voltaje de offset de salida es generado por diferencias internas en la etapa de entrada. Un par diferencial simple, como se muestra en la figura 7.2(a), está formado por dos transistores Q_1 y Q_2. Cualquier señal diferencial que aparezca entre las terminales de entrada se amplifica y produce el voltaje de salida V_{oo}. En la práctica, las características de los dos transistores no son exactamente iguales; por consiguiente, las corrientes de polarización de colector I_{C1} e I_{C2} son diferentes. Por tanto, incluso sin voltajes de entrada, puede haber un voltaje de salida diferencial, el cual es amplificado en etapas subsecuentes y, tal vez, empeorado por otras configuraciones desiguales.

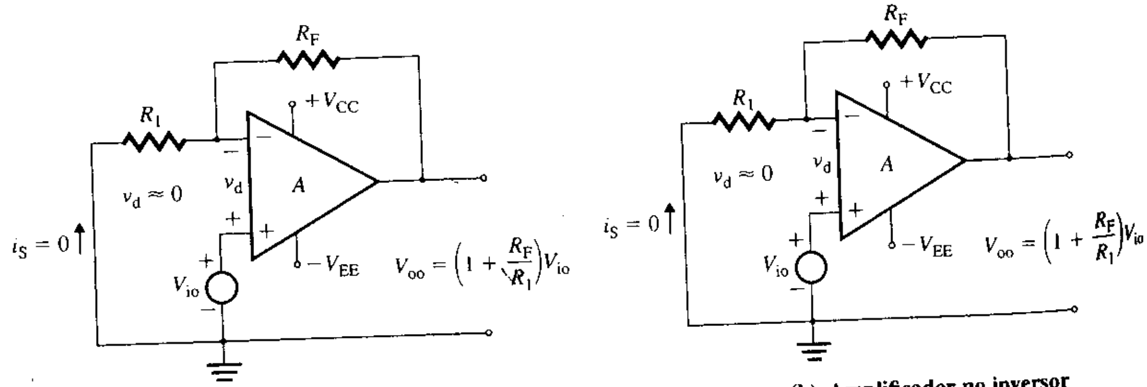
Puede determinarse el efecto del voltaje de offset de entrada para los amplificadores inversor y no inversor de la figura 7.9 si en ambas configuraciones V_{io} puede considerarse como la entrada a la terminal no inversora, puesto que no existe otra señal de entrada. Si se aplica la ecuación (6.5), se obtiene el voltaje de offset de entrada:

$$V_{oo} = \left(1 + \frac{R_F}{R_1}\right)V_{io} \tag{7.28}$$

Por ejemplo, si $R_1 = 10\ \text{k}\Omega$, $R_F = 100\ \text{k}\Omega$ y $V_{io} = \pm 6$ mV, entonces

$$V_{oo} = \pm(1 + 100\ \text{k}\Omega/10\ \text{k}\Omega) \times 6\ \text{mV} = \pm 66\ \text{mV}$$

FIGURA 7.9 Amplificadores inversor y no inversor con voltaje de offset de entrada



(a) Amplificador inversor **(b) Amplificador no inversor**

www.elsolucionario.net

Esto es, el voltaje de salida V_{oo} puede ser de ±66 mV (cd) sin ninguna señal de entrada externa v_S.

[Co]rriente [de] polarización de [en]trada

Los transistores de la figura 7.2(a) consumen corrientes de polarización de base I_{B1} e I_{B2}. Estas corrientes deben fluir hacia las terminales de entrada del amplificador operacional, como se indica en la figura 7.10. La *corriente de polarización de entrada* I_B se define como el promedio de las corrientes de polarización de base I_{B1} e I_{B2}. Esto es,

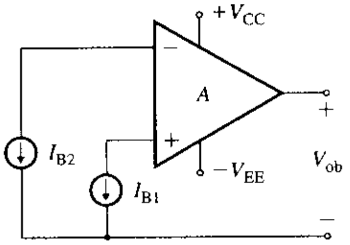
$$I_B = \frac{I_{B1} + I_{B2}}{2} \tag{7.29}$$

donde I_{B1} = corriente de cd que fluye hacia la terminal no inversora

I_{B2} = corriente de cd que fluye hacia la terminal inversora

I_B puede ser positiva o negativa, según el diseño y tipo de la etapa de entrada. El valor característico de I_B es del orden de algunos cientos de nanoamperes, y su valor máximo es de 500 nA para el amplificador μA741C.

FIGURA 7.10
[Co]rriente de polarización de entrada en un [a]mplificador operacional



Puede calcularse el efecto de la corriente de polarización I_B para el amplificador inversor o no inversor como se ilustra en la figura 7.11. Si $I_{B1} = I_{B2} = I_B$, entonces $v_d = 0$, doble reacción de V_{ob} y, no habrá flujo de corriente por R_1, es decir, $i_S = 0$, y la corriente de polarización I_B fluirá por R_F. Por tanto,

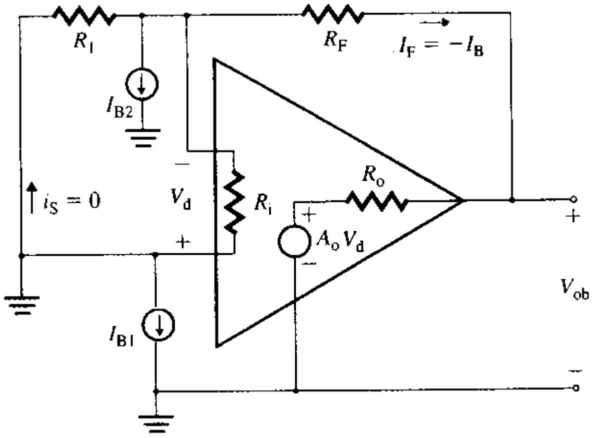
$$v_d = 0 = -I_B R_F + V_{ob}$$

de donde el voltaje de salida generado por la corriente de polarización I_B es

$$V_{ob} = R_F I_B \tag{7.30}$$

En consecuencia, el voltaje de offset de salida producido por la corriente de polarización de entrada I_B depende directamente de la resistencia de retroalimentación R_F. Para minimizar el efecto de I_B, el valor de R_F debe ser pequeño. Sin embargo, la relación R_F/R_1 deter-

FIGURA 7.11
Amplificador inversor o [n]o inversor con corriente [d]e polarización de entrada



www.elsolucionario.net

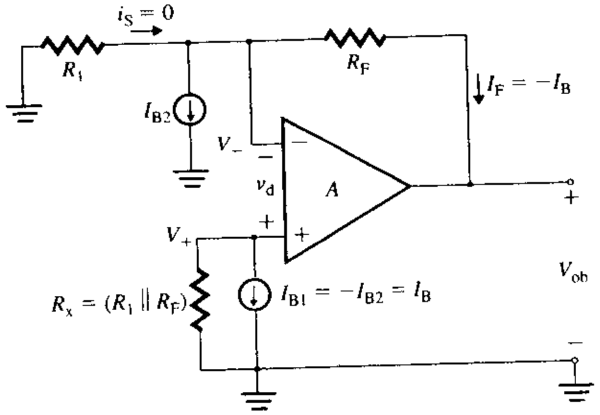


FIGURA 7.12 Efecto de la resistencia de minimización de offset R_x

mina la ganancia en voltaje v_O/v_S. El voltaje de salida generado por I_B no depende de la conexión de una fuente de voltaje de entrada v_S por consiguiente, la ecuación (7.30) es válida tanto para amplificadores inversores como para no inversores.

El efecto de I_B en el voltaje de salida puede eliminarse o reducirse al mínimo haciendo que la resistencia equivalente de Thévenin en la terminal (−) sea igual a la de la terminal (+). Lo anterior se logra conectando una resistencia R_x a la terminal no inversora, como se muestra en la figura 7.12, de modo que

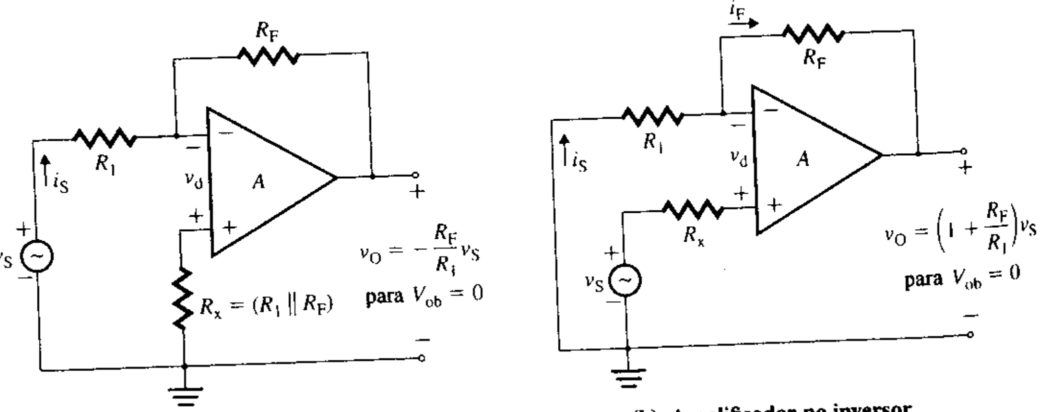
$$V_+ = V_- \quad \text{o} \quad R_{Th+} = R_{Th-}$$

donde la *resistencia de minimización de offset* R_x es

$$R_x = \frac{R_1 R_F}{R_1 + R_F} = R_1 \| R_F \tag{7.31}$$

Por ejemplo, si $R_F = 100\ \text{k}\Omega$ e $I_B = 500$ nA, entonces $V_{ob} = 100\ \text{k}\Omega \times 500 \times 10^{-9} = 50$ mV sin R_x y $V_{ob} = 0$ si $R_x = (10\ \text{k}\Omega \| 100\ \text{k}\Omega) = 9.091\ \text{k}\Omega$. Por consiguiente, si se conecta la resistencia R_x, que es igual a la combinación en paralelo de R_1 y R_F, se minimiza el voltaje de salida generado por la corriente de polarización de entrada. Como I_{B1} e I_{B2} no son exactamente iguales, V_{ob} es minimizada, pero no se elimina por completo. Las conexiones del voltaje de entrada v_S y las relaciones de entrada/salida se muestran en la figura 7.13 para amplificadores inversores y no inversores.

R_x se incluyó en los amplificadores operacionales del capítulo 6, aunque es innecesaria para un amplificador operacional ideal. Sin embargo, la conexión de R_x debe hacerse durante la construcción de un circuito con amplificador operacional. En amplificadores operacionales con una etapa de entrada FET (por ejemplo, LF411), la corriente de polarización de entrada es muy baja (50 pA) y la ausencia de la resistencia de minimización de offset R_x no produce errores de importancia.



(a) Amplificador inversor

(b) Amplificador no inversor

FIGURA 7.13 Amplificadores con resistencia de minimización de offset R_x

www.elsolucionario.net

Corriente de offset de entrada

El valor de la resistencia de minimización R_x de la ecuación (7.31) se dedujo suponiendo corrientes de polarización de entrada iguales: $I_{B1} = I_{B2} = I_B$. En la práctica, estas corrientes no son iguales debido a las diferencias internas presentes dentro del amplificador operacional. La corriente de offset de entrada I_{io} es una medida del grado de diferencia y se define como

$$I_{io} = I_{B1} - I_{B2} \tag{7.32}$$

Para el amplificador operacional µA741C, I_{io} tiene un valor máximo absoluto de 200 nA y un valor característico de 30 nA; puede ser positivo o negativo. En la figura 7.14 se muestra un amplificador con una resistencia de minimización de offset R_x. El voltaje de entrada efectivo en la terminal no inversora es

$$V_+ = -R_x I_{B1}$$

Puesto que el voltaje diferencial entre las terminales de entrada es $v_d \approx 0$, entonces $V_- = V_+$. Si se supone que el amplificador operacional consume una cantidad insignificante de corriente, y si se aplica la LKC en la terminal inversora, se obtiene

$$\frac{V_+}{R_1} - I_{B2} + \frac{V_+ - V_o}{R_F} = 0 \tag{7.33}$$

$$\frac{V_{oi}}{R_F} = \frac{V_+}{R_1 \| R_F} + I_{B2} \tag{7.33}$$

Al sustituir $V_+ = -R_x I_{B1}$, el voltaje de offset de salida es

$$V_{oi} = R_F\left(-\frac{R_x}{R_1 \| R_F} I_{B1} + I_{B2}\right) \tag{7.34}$$

Después de sustituir R_x $(=R_1 \| R_F)$ de la ecuación (7.31) en la (7.34), el voltaje de salida es

$$V_{oi} = R_F(I_{B2} - I_{B1}) - R_F I_{io} \tag{7.35}$$

Por ejemplo, si $R_F = 100\ \text{k}\Omega$ e $I_{io} = \pm 200$ nA, entonces

$$V_{oi} = \pm 100 \times 10^3 \times 200 \times 10^{-9} = \pm 20\ \text{mV (dc)}$$

Para minimizar el efecto de I_{io}, el valor de R_F debe ser pequeño.

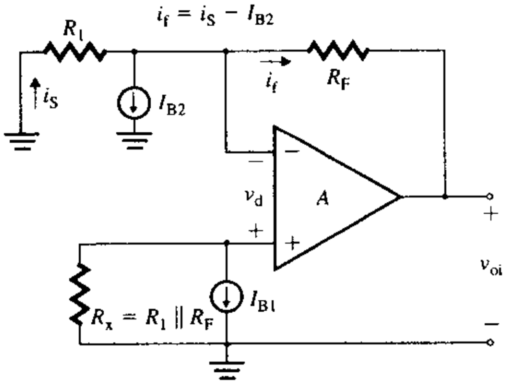


FIGURA 7.14 Amplificador inversor o no inversor con corriente de offset de entrada

▸ **NOTA:** Si R_x es cero o está ausente, tiene que usarse la ecuación (7.33). Si $R_x = R_1 \| R_F$, debe utilizarse la ecuación (7.35).

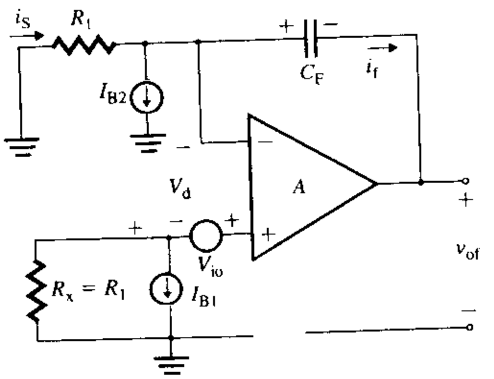
EJEMPLO 7.5 ▸ **Cálculo de los efectos del offset en la salida de un circuito integrador con amplificador operacional** Los parámetros del integrador de la figura 7.15 son: $R_1 = 1\ \text{k}\Omega$, $R_x = 1\ \text{k}\Omega$, $C_F = 0.1\ \mu\text{F}$, $V_{CC} = 15$ V, $-V_{EE} = -15$ V y el voltaje de saturación máximo es ±14 V. Los parámetros del amplificador operacional son: $V_{io} = 6$ mV, $I_B = 500$ nA e $I_{io} = 200$ nA a 25 °C.

(**a**) Determinar el voltaje de offset de salida total v_{of}.

(**b**) Repita el inciso (a) con $R_x = 0\ \text{k}\Omega$.

www.elsolucionario.net

FIGURA 7.15 Circuito del ejemplo 7.5



SOLUCIÓN

$R_1 = 1\ \text{k}\Omega$, $R_x = 1\ \text{k}\Omega$, $V_{io} = 6$ mV, $I_B = 500$ nA e $I_{io} = 200$ nA. El circuito equivalente del integrador con voltaje de offset de entrada y corrientes de polarización de entrada también se muestra en la figura 7.15.

(a) $R_x = R_1$. El voltaje de salida se debe a V_{io} e I_{io}. Con $V_{io} = 0$, se obtiene

$$v_+ = -R_x I_{B1} = -R_1 I_{B1}$$
$$v_- = v_+ = -R_1 I_{B1}$$
$$i_S = -v_-/R_1$$

y
$$i_f = i_S - I_{B2} = I_{B1} - I_{B2}$$

Con $I_{B1} = I_{B2} = 0$, se tiene que

$$i_f = -V_{io}/R_1$$

Si se aplica el teorema de superposición, la corriente que fluye por el capacitor C_F es

$$i_f = i_S + (I_{B1} - I_{B2}) = \frac{V_{io}}{-R_1} + I_{io} \tag{7.36}$$

donde $I_{io} = (I_{B1} - I_{B2})$ es la corriente de offset de entrada. El voltaje de offset de salida total ocasionado por la corriente del capacitor i_f puede calcularse a partir de la siguiente expresión:

$$-v_{of} = \frac{1}{C_F}\int i_f\, dt + (-V_{io} + R_x I_{B1}) + v_C(t = 0) \tag{7.37}$$

donde $v_C(t = 0)$ es el voltaje inicial del capacitor. Al sustituir i_f de la ecuación (7.36) en la (7.37) se obtiene el voltaje de salida total en la forma

$$-v_{of} = \frac{1}{C_F}\int\left(-\frac{V_{io}}{R_1} + I_{io}\right)dt + (-V_{io} + R_x I_{B1}) + v_C(t = 0)$$

$$v_{of} = \frac{V_{io}}{C_F R_1}t - \frac{I_{io}}{C_F}t + V_{io} - R_x I_{B1} - v_C(t = 0) \tag{7.38}$$

Esta ecuación indica que el voltaje de offset de salida aumenta linealmente hasta que la salida alcanza el voltaje de saturación del amplificador, que es de ± 14 V en este ejemplo. Si las fuentes de alimentación se encienden y se permite que transcurra el tiempo suficiente, la salida alcanza el voltaje de saturación, incluso sin que se aplique alguna señal externa al integrador. Por esta razón, éste no es un circuito práctico (como se mencionó en la Secc. 6.5); necesita un resistor de retroalimentación de cd R_F, como se muestra en la figura 6.13. Una vez que se enciende la fuente de alimentación, el tiempo requerido para que el voltaje de offset de salida total alcance el nivel de saturación $v_{of} = 14$ V se calcula con la ecuación (7.38), con $v_C(t = 0) = 0$.

$$14 = \left(\frac{6 \times 10^{-3}}{0.1 \times 10^{-6} \times 1 \times 10^{3}} - \frac{200 \times 10^{-9}}{0.1 \times 10^{-6}}\right)t + 6 \times 10^{-3} - 1\ \text{k}\Omega \times 600 \times 10^{-9} - 0$$

www.elsolucionario.net

la cual da $t = 241.3$ ms.

(b) Si $R_x = 0\ \Omega$, el voltaje de offset de salida total es producido por el voltaje de offset de entrada, la corriente de polarización de entrada y la corriente offset de entrada, y se obtiene con la ecuación (7.38) remplazando I_B con $-I_{B2} = I_B + I_{io}/2$. Es decir,

$$v_{Of} = \left(\frac{V_{io}}{C_F R_1} + \frac{I_B - I_{io}/2}{C_F}\right) t + V_{io} - v_C(t=0) \qquad \textbf{(7.39)}$$

El tiempo necesario para que el voltaje de salida alcance el nivel de saturación $v_{of} = -14$ V, se calcula con la ecuación (7.39), con $v_C(t=0) = 0$:

$$14 = \left(\frac{6 \times 10^{-3}}{0.1 \times 10^{-6} \times 1 \times 10^{3}} - \frac{400 \times 10^{-9}}{0.1 \times 10^{-6}}\right) t + 6 \times 10^{-3} \qquad \textbf{(7.39)}$$

la cual da $t = 218.7$ ms.

Relación de rechazo con variaciones en la fuente de alimentación

Hasta aquí se ha supuesto que los voltajes de alimentación de cd V_{CC} y V_{EE} no tienen efecto sobre el voltaje de salida. En la práctica, los voltajes de alimentación cambian, lo cual provoca que las corrientes de polarización de cd de los transistores internos cambien. Por consiguiente, el voltaje de offset de entrada también cambia. La *relación de rechazo con variaciones en la fuente de alimentación* (PSRR, por sus siglas en inglés) se define como el cambio en el voltaje de offset de entrada por unidad de cambio en el voltaje de alimentación de cd. Si ΔV_{io} es el cambio en el voltaje de offset de entrada provocado por un cambio ΔV_{CD} en el voltaje de alimentación de cd, la PSRR se expresa como

$$\text{PSRR} = \frac{\Delta V_{io}}{\Delta V_{CD}} \qquad \textbf{(7.40)}$$

$$= 20 \log \left| \frac{\Delta V_{io}}{\Delta V_{CD}} \right| \qquad \textbf{(7.41)}$$

Esta relación también se conoce como *relación de rechazo con variaciones en el voltaje de alimentación* (SVRR) o *sensibilidad a variaciones de la fuente de alimentación* (PSS). El valor máximo de la PSRR para el amplificador operacional μA741C es de 150 μV/V. Por ejemplo, si los voltajes de alimentación de cd cambian de $V_{CD} = \pm 15$ V a ± 12 V y PSRR = 150 μV/V, entonces

$$\Delta V_{CD} = 2 \times 15 - 2 \times 12 = 6\ \text{V}$$

y

$$\Delta V_{io} = \text{PSRR}\ \Delta V_{CD} = 150\ \mu\text{V} \times 6 = 900\ \mu\text{V}$$

Deriva térmica

En las secciones anteriores se supuso que el voltaje de offset de entrada V_{io}, la corriente de polarización de entrada I_B y la corriente de offset de entrada I_{io} permanecen constantes. Un amplificador operacional real se compone de dispositivos como diodos y transistores, cuyos parámetros cambian en función de la temperatura. La *deriva térmica* mide el cambio de un parámetro de offset por unidad de cambio de temperatura. La *deriva térmica del voltaje* se define como la rapidez de cambio del voltaje de offset de entrada V_{io} por unidad de cambio de temperatura, y se expresa como

$$D_v = \frac{\Delta V_{io}}{\Delta T} \quad (\text{V}/^\circ\text{C}) \qquad \textbf{(7.42)}$$

La *deriva térmica de la corriente de polarización* se define como la velocidad del cambio de la corriente de polarización de entrada I_B por unidad de cambio de temperatura, y se expresa como

$$D_b = \frac{\Delta I_B}{\Delta T} \quad (\text{A}/^\circ\text{C}) \qquad \textbf{(7.43)}$$

La *deriva térmica de la corriente de offset de entrada* se define como la rapidez de cambio de la corriente de offset de entrada I_{io} por unidad de cambio de temperatura, y se expresa como

$$D_i = \frac{\Delta I_{io}}{\Delta T} \quad (\text{A}/^\circ\text{C}) \qquad \textbf{(7.44)}$$

www.elsolucionario.net

Por tanto, el voltaje de salida generado por los offset es

$$V_{od} = \left(1 + \frac{R_F}{R_1}\right)\Delta V_{io} + R_F\,\Delta I_{io} = \left(1 + \frac{R_F}{R_1}\right)D_v\,\Delta T + R_F D_i\,\Delta T \qquad (7.45)$$

$$= \left(1 + \frac{R_F}{R_1}\right)D_v\,\Delta T + R_F D_b\,\Delta T \quad \text{para } R_x = 0 \qquad (7.46)$$

EJEMPLO 7.6 ▸ **Cálculo de los efectos de la deriva térmica en la salida de un circuito inversor con amplificador operacional** Los parámetros del amplificador inversor de la figura 7.13(a) son: $R_1 = 10\ \text{k}\Omega$, $R_F = 100\ \text{k}\Omega$, y $R_x = R_F \parallel R_1 = 9.091\ \text{k}\Omega$. Los parámetros del amplificador operacional son: $V_{io} = \pm 6$ mV, $I_B = 500$ nA, $I_{io} = \pm 200$ nA y PSRR = 150 μV/V. Las derivas térmicas son: $D_v = 15\ \mu\text{V}/°\text{C}$, $D_i = 0.5$ nA/°C y $D_b = 0.5$ nA/°C a 25 °C. La temperatura es de 55 °C. Los voltajes de alimentación de cd cambian de $V_{CC} = 15$ V a 12 V, y $-V_{EE} = -15$ V a -12 V. El voltaje de entrada es $v_S = 100$ mV (cd). Determinar el voltaje de salida v_O si (**a**) $R_x = R_F \parallel R_1 = 9.091\ \text{k}\Omega$ y (**b**) $R_x = 0$.

SOLUCIÓN $R_1 = 10\ \text{k}\Omega$, $R_F = 100\ \text{k}\Omega$, $V_{io} = \pm 6$ mV, $I_B = 500$ nA, $I_{io} = \pm 200$ nA, $D_v = 15\ \mu\text{V}/°\text{C}$, $D_i = 0.5$ nA/°C, $D_b = 0.5$ nA/°C y $v_S = 100$ mV. Entonces

$$\Delta T = 55 - 25 = 30°\text{C}$$
$$\Delta V_{DC} = (15 + 15) - (12 + 12) = 6\ \text{V}$$
$$\Delta V_{io} = D_v\,\Delta T + \text{PSRR}\,\Delta V_{DC} = 15 \times 10^{-6} \times 30 + 150 \times 10^{-6} \times 6 = 1.35\ \text{mV}$$
$$\Delta I_{io} = D_i\,\Delta T = 0.5 \times 10^{-9} \times 30 = 15\ \text{nA}$$
$$\Delta I_B = D_b\,\Delta T = 0.5 \times 10^{-9} \times 30 = 15\ \text{nA}$$

(**a**) Con la resistencia de minimización de offset R_x, el voltaje total de salida del amplificador inversor es

$$v_O = -\frac{R_F}{R_1}v_S \pm \left(1 + \frac{R_F}{R_1}\right)(V_{io} + \Delta V_{io}) \pm R_F(I_{io} + \Delta I_{io}) \qquad (7.47)$$
$$= -(100\ \text{k}\Omega/10\ \text{k}\Omega) \times 100 \times 10^{-3} \pm (1 + 100\ \text{k}\Omega/10\ \text{k}\Omega) \times (6 + 1.35) \times 10^{-3} \pm 100 \times 10^3 \times (200 + 15) \times 10^{-9}$$
$$= -1000\ \text{mV} \pm 80.85\ \text{mV} \pm 21.5\ \text{mV}$$
$$= -1102.35\ \text{mV (mín) o } -897.65\ \text{mV (máx)}$$

(**b**) Con $R_x = 0$, el voltaje de salida total del amplificador inversor es

$$v_O = -\frac{R_F}{R_1}v_S \pm \left(1 + \frac{R_F}{R_1}\right)(V_{io} + \Delta V_{io}) + R_F(I_B + \Delta I_B) \qquad (7.47)$$
$$= -(100\ \text{k}\Omega/10\ \text{k}\Omega) \times 100 \times 10^{-3} \pm (1 + 100\ \text{k}\Omega/10\ \text{k}\Omega) \times (6 + 1.35) \times 10^{-3} + 100 \times 10^3 \times (500 + 15) \times 10^{-9}$$
$$= -1000\ \text{mV} \pm 80.85\ \text{mV} + 51.5\ \text{mV}$$
$$= -1029.4\ \text{mV (mín) o } -867.65\ \text{mV (máx)}$$

ASPECTOS PRINCIPALES DE LA SECCIÓN 7.3

- La CMRR de un amplificador operacional es muy grande (por lo general, de 10^5), y el voltaje de salida generado por una señal de modo común es insignificante.
- La ganancia en voltaje de un amplificador operacional disminuye en función de la frecuencia; sin embargo, el producto ganancia-ancho de banda permanece constante. Esto es, si la ganancia disminuye, el ancho de banda aumenta.

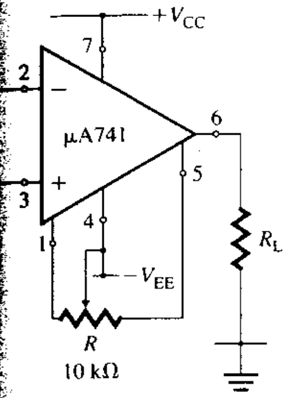
www.elsolucionario.net

- La velocidad de respuesta SR de un amplificador operacional limita la frecuencia de entrada máxima a la que el amplificador puede ampliar una señal sin distorsión significativa. Para una distorsión mínima, la SR de la señal de entrada debe ser menor que la del amplificador operacional.
- Un amplificador operacional imperfecto produce un voltaje de offset de salida generado por parámetros como V_{io}, I_{io}, I_B, PSRR y la deriva térmica. Por lo general, se conecta un resistor en la terminal (+) para reducir al mínimo el offset debido a las corrientes de polarización de cd.

7.4 Ajuste del voltaje de offset

En las secciones anteriores se mencionó que un amplificador operacional puede tener un voltaje de salida V_{oo} sin alguna señal de entrada externa. En general, los amplificadores operacionales están compensados internamente, pues tienen terminales de ajuste de offset, como se muestra en la figura 7.16. El voltaje de salida puede ajustarse a cero mediante un potenciómetro de cancelación de offset. Normalmente, el valor recomendado del potenciómetro se proporciona en la hoja de datos técnicos; es de 10 kΩ para el amplificador μA741. Al variar el potenciómetro, el voltaje de offset de salida puede ajustarse a cero dentro de cierto intervalo de ajuste del voltaje de offset de entrada (±15 mV para el amplificador μA741).

FIGURA 7.16 Amplificador operacional con terminales de compensación



Es posible compensar el voltaje de offset inyectando un pequeño voltaje en la terminal (+) o en la terminal (−) del amplificador operacional. En la figura 7.17(a) se muestra una red de compensación de offset. El valor de la resistencia R del potenciómetro se hace variar para producir un voltaje de offset de entrada V_{io}, el cual debe ser el adecuado para anular el voltaje de offset de la salida. En la figura 7.17(b) se muestra el circuito equivalente de Thévenin de la red; la resistencia equivalente de la red de compensación es $R_{nt} \approx 0$, y se muestra en la figura 7.17(c), mientras que el voltaje equivalente es $V_{nt} \approx V_{CC} = V_{EE}$, y aparece en la figura 7.17(d). De acuerdo con la regla del divisor de voltaje, el voltaje V_x, que debe ser igual a V_{io}, es

$$V_x \approx V_{io} = \frac{R_c V_{nt}}{R_{nt} + R_b + R_c} \tag{7.49}$$

Los valores de la red deben ser tales que no alteren el funcionamiento normal del amplificador. Esto es, $R_b > R_{nt,}$ de modo que R_b no afecte a V_{nt} de manera significativa; $R_b >> R_{c,}$ para que la corriente de polarización del amplificador operacional fluya principalmente por R_c (por lo general, ≤100 Ω). Se recomienda usar las siguientes relaciones:

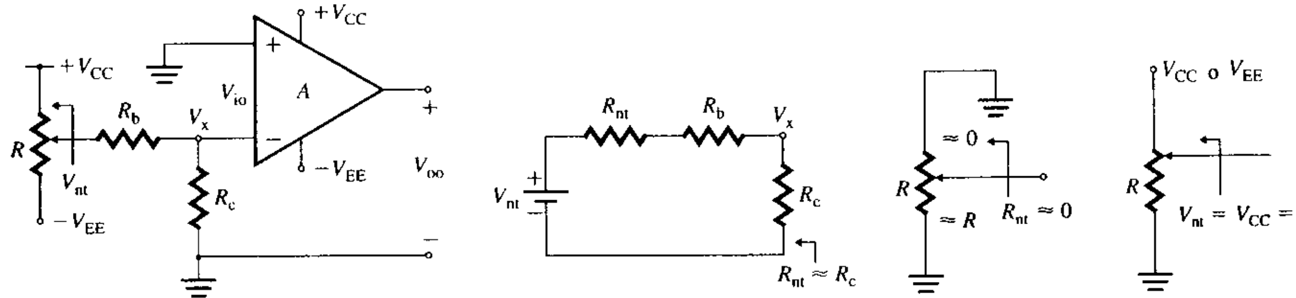
$$R_b \geq 10R_{nt}, \text{ donde } R_{nt(máx)} = \frac{R}{2} \parallel \frac{R}{2} = \frac{R}{2}$$

$$R_b \geq 1000R_c$$

Con $R_b > R_{nt} > R_c$, la ecuación (7.49) se escribe de manera aproximada como

$$V_{io} \approx \frac{R_c V_{nt}}{R_b} = \frac{R_c V_{CC}(=V_{EE})}{R_b} \tag{7.50}$$

FIGURA 7.17 Red de compensación de offset (externo)

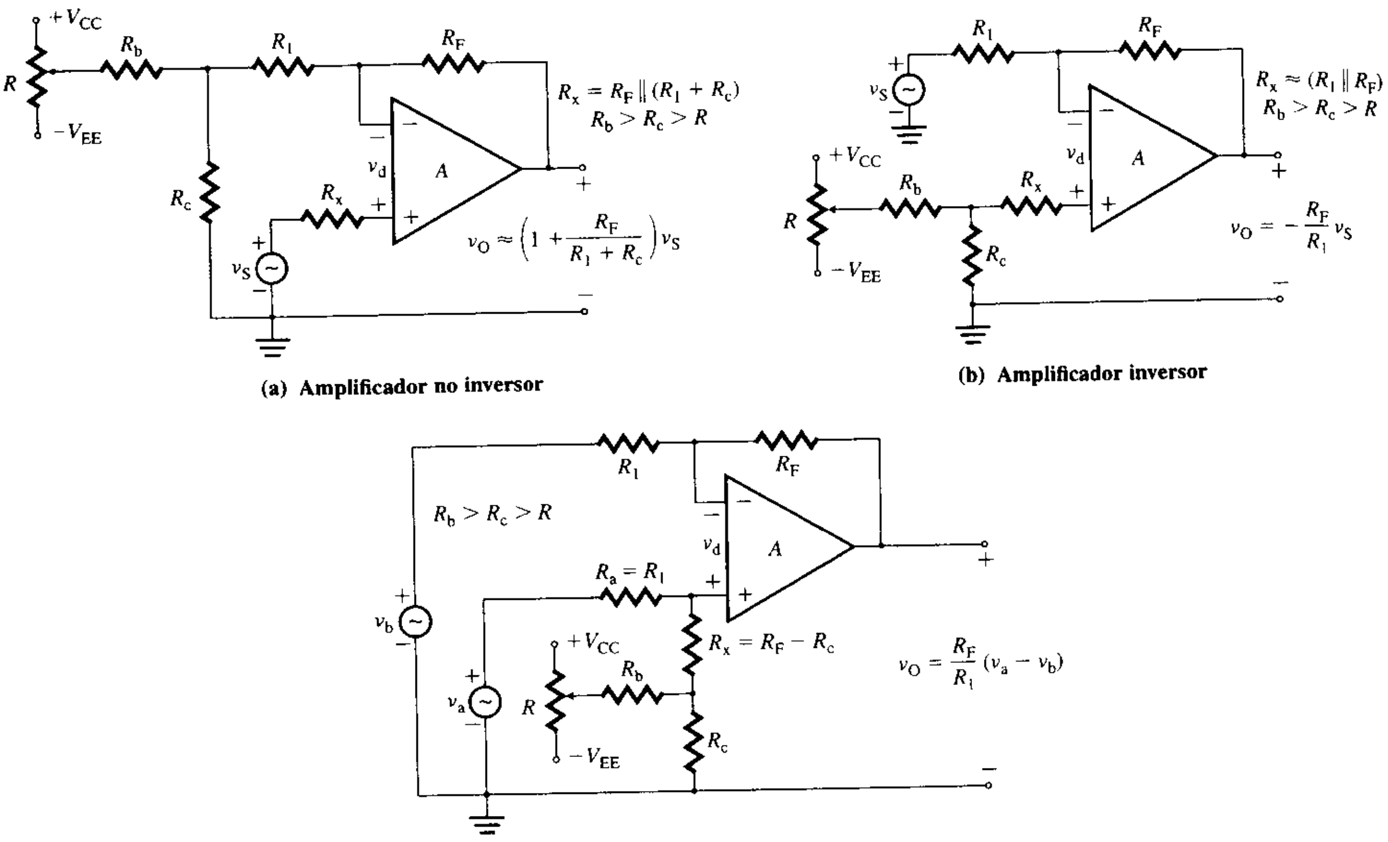


(a) Red **(b) Equivalente de Thévenin** **(c) R_{nt}** **(d) V_{nt}**

www.elsolucionario.net

La red de compensación puede emplearse en amplificadores inversores, no inversores y diferenciales como se muestra en la figura 7.18. Para un seguidor de voltaje se modifica la figura 7.18(a) haciendo $R_1 = 0$ y $R_F = \infty$, y conectando en seguida un lado de R_c a la salida, en lugar de conectarlo a tierra.

FIGURA 7.18 Amplificadores operacionales con red de compensación de offset



(a) Amplificador no inversor

(b) Amplificador inversor

(c) Amplificador diferencial

EJEMPLO 7.7 ▸ **D**

Diseño de una red de compensación de offset Los parámetros del amplificador no inversor de la figura 7.18(a) son: $R_1 = 10\ \text{k}\Omega$, $R_F = 100\ \text{k}\Omega$ y $R_x = R_F \| R_1 = 9.091\ \text{k}\Omega$. Diseñar una red de compensación de offset. Los parámetros del amplificador operacional son: $V_{io} = 6$ mV, $I_B = 500$ nA, $I_{io} = 200$ nA y PSRR $= 150\ \mu\text{V/V}$. Los voltajes de alimentación de cd son $V_{CC} = 15$ V y $-V_{EE} = -15$ V.

SOLUCIÓN

Como R_x minimiza el offset provocado por la corriente de polarización I_B, V_{io} es el que contribuye más al voltaje de offset de la salida. Con $V_{io} = 6$ mV y $V_{nt} = V_{CC} = 15$ V, la ecuación (7.50) da $6\text{ mV} = 15\ R_c/R_b$.

Con $R_c = 10\ \Omega$, se obtiene

$$R_b = 15R_c/(6\text{ mV}) = 25\ \text{k}\Omega$$

Con $R_b = 10R_{nt(\text{máx})} = 10(R/4)$, se obtiene

$$R = 4R_b/10 = 4 \times 25/10 = 10\ \text{k}\Omega \text{ (potenciómetro)}$$

La red cambia la ganancia de voltaje desde

$$1 + R_F/R_1 = 1 + 100\text{k}/10\text{k} = 11$$

hasta

$$1 + R_F/(R_1 + R_c) = 1 + (100\text{k}/10010) = 10.99$$

con un error de 0.09%.

www.elsolucionario.net

ASPECTO PRINCIPAL DE LA SECCIÓN 7.4

- Puede conectarse una red de compensación (interna o externa) para anular el voltaje de offset.

7.5 *Medición de los parámetros de offset*

Los parámetros V_{io}, I_{B1}, I_{B2} e I_{io} se especifican en la hoja de datos de un amplificador operacional; sin embargo, estos parámetros pueden medirse experimentalmente. Los pasos son los siguientes:

Paso 1. Conectar el circuito como se muestra en la figura 7.19. Los valores sugeridos son: $V_{CC} = V_{EE} = 12$ V, $C = 0.01$ µF, $R_1 = R_F = R$ y 100 kΩ ≤ R ≤ 1 MΩ.

Paso 2. Cerrar los interruptores S_1 y S_2. Medir el voltaje de salida v_O. El circuito se convierte en un seguidor de voltaje. Esto es, $V_{io} = v_O$.

Paso 3. Abrir el interruptor S_1 y cerrar el S_2. Medir el voltaje de salida v_O. Usar el valor de V_{io} obtenido en el paso 2 para hallar la corriente de polarización I_{B2}

$$-I_{B2} = \frac{v_O - v_{io}}{R_F}$$

Paso 4. Cerrar el interruptor S_1 y abrir el S_2. Medir el voltaje de salida v_O. El voltaje en la terminal (+) es $v_O - V_{io}$. Usar el valor de V_{io} obtenido en el paso 2 para calcular la corriente de polarización I_{B1}

$$-I_{B1} = \frac{v_O - v_{io}}{R_1}$$

Paso 5. Abrir los dos interruptores S_1 y S_2. Medir el voltaje de salida v_O. Usar el valor de V_{io} obtenido en el paso 2 para calcular la corriente de offset de entrada I_{io}

$$-I_{io} = \frac{v_O - v_{io}}{R_1\ (=R_F)} \qquad \text{o} \qquad I_{io} = I_{B1} - I_{B2}$$

▸ **NOTA:** Podría parecer que este algoritmo es sensible a los transitorios de conmutación debido a los capacitores presentes en el circuito. Sin embargo, los valores de los resistores son suficientemente altos para amortiguar las oscilaciones.

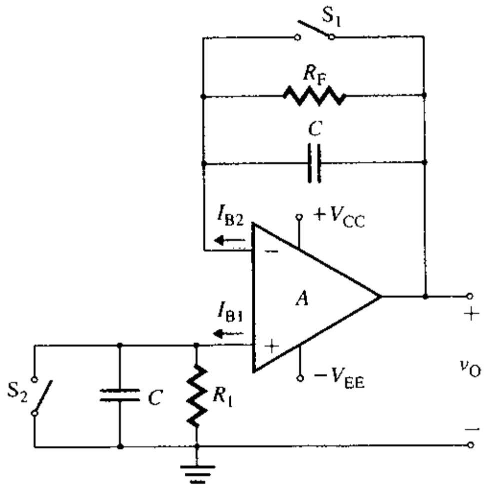


FIGURA 7.19
Circuito para medir los parámetros de offset

www.elsolucionario.net

Resumen

La ganancia en voltaje a circuito abierto de un amplificador operacional no permanece constante, sino que disminuye en función de la frecuencia. La respuesta en frecuencia de un amplificador operacional compensado internamente posee la característica de una red con una constante de tiempo. La velocidad de variación de la señal de entrada debe ser menor que la velocidad de respuesta del amplificador operacional para evitar la distorsión del voltaje de salida. La relación de rechazo de modo común mide la habilidad de un amplificador operacional para rechazar señales de modo común; la relación debe ser tan alta como sea posible.

Las características de los amplificadores operacionales reales difieren de las de los ideales. La salida de un amplificador operacional se ve afectada por parámetros como el voltaje de offset de entrada, la corriente de offset de entrada, la corriente de polarización de entrada, deriva térmica, la relación de rechazo con variaciones en la fuente de alimentación y la frecuencia de entrada. El efecto de las corrientes de polarización de entrada se reduce al mínimo con la adición de un resistor de minimización de offset.

Referencias

1. R. A. Gayakwad, *Op-Amps and Linear Integrated Circuits*. Englewood Cliffs, NJ: Prentice Hall Inc., 1993.
2. E. J. Kennedy, *Operational Amplifier Circuits*, Nueva York: Holt, Rinehart and Winston, Inc., 1988.
3. J. M. McMenamin, *Linear Integrated Circuits*, Englewood Cliffs, NJ: Prentice Hall Inc., 1985.

Preguntas de repaso

1. ¿Cuál es el valor característico de la resistencia de entrada de un amplificador operacional?
2. ¿Cuál es el valor característico de la resistencia de salida de un amplificador operacional?
3. ¿Qué es la CMRR de un amplificador operacional?
4. Idealmente, ¿cuál debe ser la ganancia en voltaje diferencial de un amplificador operacional?
5. En forma ideal, ¿cuál debe ser la ganancia en voltaje de modo común de un amplificador operacional?
6. ¿Qué es el ancho de banda de ganancia unitaria de un amplificador operacional?
7. ¿Cuál es el efecto del tiempo de levantamiento en la respuesta de frecuencia de un amplificador operacional?
8. ¿Qué es la velocidad de respuesta?
9. ¿Cuál es la velocidad de variación de un voltaje de entrada escalón?
10. ¿Cuál es la velocidad de variación de un voltaje de entrada senoidal?
11. ¿Qué es el factor de retroalimentación?
12. ¿Cuál es la frecuencia de corte característica de un amplificador operacional?
13. ¿Cuál es el efecto del voltaje de offset de entrada en la salida de los amplificadores inversores y no inversores?
14. ¿Cuál es el efecto de las corrientes de polarización de entrada en la salida de los amplificadores inversores y no inversores?
15. ¿Cuál es el efecto de la corriente de offset de entrada en la salida de los amplificadores inversores y no inversores?
16. ¿Cuál es el método más común para minimizar el efecto de las corrientes de polarización de entrada?
17. ¿A qué se debe la deriva térmica?
18. ¿Cuál es el efecto de la deriva térmica?
19. ¿Cuál es el efecto del voltaje de salida de offset en un integrador?
20. ¿Qué es la PSRR?

www.elsolucionario.net

oblemas

El símbolo **D** indica que se trata de un problema de diseño. El símbolo **P** indica que la solución del problema puede verificarse con PSpice/SPICE o con Electronics Workbench.

▸ 7.3 *Parámetros de los amplificadores operacionales reales*

7.1 Los voltajes de entrada de un amplificador operacional son $v_1 = 100\ \mu$V y $v_2 = 60\ \mu$V. Los parámetros del amplificador operacional son: CMRR = 90 db y $A_d = A_o = 2 \times 10^5$. Determinar (**a**) el voltaje diferencial v_d, (**b**) el voltaje de modo común v_c,(**c**) la magnitud de la ganancia de modo común A_c y (**d**) el voltaje de salida v_O.

7.2 El tiempo de levantamiento de un amplificador operacional es $t_r = 0.3\ \mu$s. ¿Cuál es el límite de frecuencia máximo del amplificador operacional?

P **7.3** (**a**) Los parámetros de un amplificador inversor son $R_1 = 15$ kΩ y $R_F = 50$ kΩ. Los parámetros del amplificador operacional son: $A_o = 2 \times 10^5, f_b = 10$ Hz, $R_o = 75\ \Omega$ y $R_i = 2$ MΩ. La frecuencia de la señal de entrada es $f_s = 100$ kHz. Determine el ancho de banda de ganancia unitaria f_{bw}, la ganancia en voltaje de lazo cerrado A_f y la frecuencia de corte de lazo cerrado f_c del amplificador operacional.

(**b**) Con PSpice/SPICE, trace la gráfica de la respuesta en frecuencia de lazo cerrado de la ganancia en voltaje. Considere $v_s = 0.1$ V (ca) y utilice el modelo lineal de ca.

7.4 Repita el problema 7.3 con $R_1 = R_F = 15$ kΩ.

P **7.5** (**a**) Los parámetros de un amplificador no inversor son $R_1 = 15$ kΩ y $R_F = 50$ kΩ. Los parámetros del amplificador operacional son: $A_o = 2 \times 10^5, f_b = 10$ Hz, $R_o = 75\ \Omega$ y $R_i = 2$ MΩ. La frecuencia de la señal de entrada es $f_s = 100$ kHz. Determinar el ancho de banda de ganancia unitaria f_{bw}, la ganancia en voltaje de lazo cerrado A_f y la frecuencia de corte de lazo cerrado f_c del amplificador operacional.

(**b**) Con PSpice/SPICE, trace la gráfica de la respuesta en frecuencia de lazo cerrado de la ganancia en voltaje. Considere $v_s = 0.1$ V (ca) y use el modelo lineal de ca.

7.6 Repita el problema 7.5 con $R_1 = R_F = 15$ kΩ.

7.7 La velocidad de respuesta de un amplificador operacional de ganancia unitaria es SR = 0.5 V/μs, y el tiempo de levantamiento es 0.3 μs. ¿Cuál es el valor máximo $V_{S(máx)}$ que puede tener un voltaje de entrada escalón?

7.8 La velocidad de respuesta de un amplificador operacional de ganancia unitaria es SR = 0.5 V/μs. La frecuencia de entrada es $f_s = 100$ kHz. Calcule el voltaje máximo $V_{s(máx)}$ que puede tener un voltaje de entrada senoidal.

7.9 La velocidad de respuesta de un amplificador operacional de ganancia unitaria es SR = 0.5 V/μs. La entrada es un voltaje pico senoidal con un valor $V_m = 10$ V. Determine la frecuencia de entrada máxima $f_{s(máx)}$ en la que no hay distorsión.

7.10 Los parámetros del amplificador inversor de la figura 7.9(a) son $R_1 = 15$ kΩ y $R_F = 50$ kΩ. El voltaje de offset de entrada es $V_{io} = \pm 6$ mV a 25 °C. Determine el voltaje de offset de salida V_{oo}.

7.11 La corriente de polarización de entrada I_B del amplificador de la figura 7.11 es $I_B = 500$ nA (cd) a 25 °C. Si $R_1 = 15$ kΩ y $R_F = 50$ kΩ, determine (**a**) el voltaje de offset de salida generado por la corriente de polarización de entrada I_B y (**b**) la resistencia de minimización de offset R_x.

7.12 La corriente de offset de entrada máxima del amplificador de la figura 7.12 es $I_{io} = \pm 200$ nA a 25 °C. Si $R_1 = 15$ kΩ y $R_F = 50$ kΩ, determine el voltaje de offset de salida generado por la corriente de offset de entrada.

7.13 Los parámetros del amplificador inversor de la figura 7.13(a) son $R_1 = 15$ kΩ y $R_F = 50$ kΩ. Los del amplificador operacional son: $V_{io} = \pm 6$ mV, $I_B = 500$ nA e $I_{io} = \pm 300$ nA a 25 °C. Determine el voltaje de offset de salida total v_{of} si (**a**) $R_x\ (= R_F \| R_1) = 11.54$ kΩ y (**b**) $R_x = 0\ \Omega$. Considere $v_S = 0$.

7.14 Los parámetros del amplificador no inversor de la figura 7.13(b) son $R_1 = 15$ kΩ y $R_F = 150$ kΩ. Los del amplificador operacional son: $V_{io} = \pm 6$ mV, $I_B = 500$ nA e $I_{io} = \pm 300$ nA a 25 °C. Determine (**a**) el voltaje de offset de salida total si $R_x = R_F \| R_1 = 11.54$ kΩ y (**b**) el voltaje de salida v_{of} si $R_x = 0\ \Omega$. Considere $v_S = 0$.

7.15 Los parámetros del integrador de la figura 7.15 son: $R_1 = 10$ kΩ, $R_x = 10$ kΩ, $C_1 = 0.1\ \mu$F, $V_{CC} = 15$ V, $-V_{EE} = -15$ V y voltaje de saturación máximo $= \pm 11$ V. Los parámetros del amplificador operacional son: voltaje de salida $V_{io} = 6$ mV, corriente de polarización de entrada $I_B = 500$ nA y corriente de offset de entrada $I_{io} = 300$ nA a 25 °C.

www.elsolucionario.net

(a) Determine el tiempo requerido para que el voltaje de offset de salida del amplificador operacional alcance el límite de saturación ± 14 V.

(b) Repita el inciso (a) con $R_x = 0$.

7.16 Los parámetros del amplificador inversor de la figura 7.13(a) son: $R_1 = 15$ kΩ, $R_F = 50$ kΩ y $R_x = R_F \| R_1 = 11.54$ kΩ. Los parámetros del amplificador operacional son: $V_{io} = 6$ mV, $I_B = 500$ nA e $I_{io} = \pm 300$ nA. Las derivas térmicas son: $D_v = 15$ μV/°C, $D_i = 0.5$ nA/°C y $D_b = 0.5$ nA/°C a 25 °C. La temperatura es de 55 °C. Determine (a) el voltaje de offset de salida V_{od} generado por las derivas y (b) el voltaje de salida total v_O si el voltaje de entrada es $v_S = 150$ mV (cd).

7.17 Los parámetros del amplificador no inversor de la figura 7.13(b) son: $R_1 = 15$ kΩ, $R_F = 50$ kΩ y $R_x = R_F \| R_1 = 11.54$ kΩ. Los parámetros del amplificador operacional son: $V_{io} = 6$ mV, $I_B = 500$ nA e $I_{io} = \pm 300$ nA. Las derivas térmicas son: $D_v = 15$ μV/°C, $D_i = 0.5$ nA/°C y $D_b = 0.5$ nA/°C a 25 °C. La temperatura es de 55 °C. Determine (a) el voltaje de offset de salida V_{od} generado por las derivas y (b) el voltaje de salida total v_O si el voltaje de entrada es $v_S = 150$ mV (cd).

7.18 Los parámetros del amplificador inversor de la figura 7.13(a) son $R_1 = 15$ kΩ y $R_F = 150$ kΩ. Los voltajes de alimentación cambian de ± 12 V a ± 10 V, y PSRR = 150 μV/V a 25 °C. Determine (a) el voltaje de offset de entrada V_{io} ocasionado por los cambios de los voltajes de alimentación y (b) el voltaje de offset de salida correspondiente V_{oo}.

7.19 Los parámetros del amplificador no inversor de la figura 7.13(b) son $R_1 = 15$ kΩ y $R_F = 50$ kΩ. Los voltajes de alimentación cambian de ± 12 V a ± 10 V, y PSRR = 150 μV/V a 25 °C. Determine (a) el voltaje de offset de entrada V_{io} ocasionado por los cambios de los voltajes de alimentación y (b) el voltaje de offset de salida correspondiente V_{oo}.

7.20 Los parámetros del amplificador no inversor de la figura 7.13(a) son: $R_1 = 10$ kΩ y $R_F = 100$ kΩ y $R_x = R_F \| R_1 = 9.091$ kΩ. Los parámetros del amplificador operacional son: $V_{io} = 0.8$ mV, $I_B = 200$ nA, $I_{io} = 100$ nA y PSRR = 150 μV/V. Las derivas son: $D_v = 15$ μV/°C, $D_i = 0.5$ nA/°C y $D_b = 0.5$ nA/°C a 25 °C. La temperatura es de 55 °C. Los voltajes de alimentación cambian de $V_{CC} = 12$ V a 10 V, y $-V_{EE} = -12$ V a -10 V. El voltaje de entrada es $v_S = 100$ mV (cd). Determine el voltaje de salida v_O si (a) $R_x = R_F \| R_1 = 9.091$ kΩ y (b) $R_x = 0$.

▸ 7.4 *Ajuste del voltaje de offset*

D 7.21 El amplificador no inversor de la figura 7.18(a) tiene: $R_1 = 10$ kΩ, $R_F = 150$ kΩ y $R_x = R_F \| R_1 = 9.091$ kΩ. Diseñe la red de compensación de offset. Los parámetros del amplificador operacional son: $V_{io} = 0.8$ mV, $I_B = 200$ nA, $I_{io} = 100$ nA y PSRR = 150 μV/V. Los voltajes de alimentación de cd son $V_{CC} = 12$ V y $-V_{EE} = -12$ V.

D 7.22 El amplificador inversor de la figura 7.18(b) tiene: $R_1 = 10$ kΩ, $R_F = 50$ kΩ y $R_x = R_F \| R_1 = 8.33$ kΩ. Diseñe la red de compensación de offset. Los parámetros del amplificador operacional son: $V_{io} = 0.8$ mV, $I_B = 200$ nA, $I_{io} = 100$ nA y PSRR = 150 μV/V. Los voltajes de alimentación de cd son $V_{CC} = 12$ V y $-V_{EE} = -12$ V.

D 7.23 El amplificador diferencial de la figura 7.18(c) tiene: $R_a = R_1 = 12$ kΩ y $R_F = R_x = 24$ kΩ. Diseñe la red de compensación de offset. Los parámetros del amplificador operacional son: $V_{io} = 6$ mV, $I_B = 500$ nA, $I_{io} = 200$ nA y PSRR = 150 μV/V. Los voltajes de alimentación de cd son $V_{CC} = 12$ V y $-V_{EE} = -12$ V.

Respuesta en frecuencia de los amplificadores

Contenido del capítulo

8.1 Introducción
8.2 Modelo y respuesta en frecuencia de los BJT
8.3 Modelo y respuesta en frecuencia de los FET
8.4 Gráficas de Bode
8.5 Respuesta en frecuencia de un amplificador
8.6 Métodos del cortocircuito y del valor cero para determinar las frecuencias de corte
8.7 Respuesta en frecuencia de amplificadores con BJT de emisor común
8.8 Respuesta en frecuencia de amplificadores con BJT de colector común
8.9 Respuesta en frecuencia de amplificadores con BJT de base común
8.10 Respuesta en frecuencia de amplificadores con FET
8.11 Amplificadores de varias etapas
8.12 Respuesta en frecuencia de circuitos con amplificadores operacionales
8.13 Diseño de la respuesta en frecuencia

RESUMEN ▶ REFERENCIAS
PREGUNTAS DE REPASO ▶ PROBLEMAS

8.1 *Introducción*

En la determinación de la ganancia en voltaje de los amplificadores con transistores (Cap. 5), se supuso que la ganancia era independiente de la frecuencia de entrada. Sin embargo, los BJT y los FET tienen capacitancias internas pequeñas, lo que da como resultado que la ganancia en corriente de los BJT y la transconductancia de los FET dependan de la frecuencia y disminuyan con la frecuencia de la señal de entrada. Las capacitancias internas establecen el límite superior de frecuencia en los amplificadores de transistores. En el capítulo 7 se mencionó que la ganancia en voltaje de un amplificador operacional también disminuye con la frecuencia de la señal y que tiene un límite superior de frecuencia.

Los amplificadores reales a menudo se conectan a la fuente de señal de entrada y al resistor de carga mediante capacitores de acoplamiento que bloquean con eficacia las señales de baja frecuencia. Los capacitadores también se emplean para desviar eficazmente los resistores, con el propósito de aumentar la ganancia en voltaje de señal pequeña. Por consiguiente, el desempeño de los amplificadores depende de la frecuencia de la señal de entrada y, en general, las especificaciones de diseño dan la ganancia en voltaje para un intervalo de frecuencia específico, conocido como *ancho de banda*. Normalmente, los amplificadores exhiben la característica de pasabajas o de pasabanda estudiadas en la sección 4.9.

A bajas frecuencias, usualmente menores que $f_L = 1.5$ kHz, los capacitores internos, que tienen un valor entre 1 a 10 pF, tienen una reactancia del orden de 10 MΩ y, en esencia, son circuitos abiertos. Es así como el comportamiento del circuito queda determinado por los capacitores de desvío y de acoplamiento en la región de baja frecuencia. A altas frecuencias (mayores que $f_H > 15$ kHz), los capacitores de desvío y de acoplamiento, que tie-

www.elsolucionario.net

nen valores del orden de 10 μF, tienen una reactancia del orden de 1 Ω y, en esencia, son cortocircuitos. Por consiguiente, el comportamiento del circuito está determinado solamente por los capacitores internos de los transistores o los amplificadores operacionales.

Para cualquier frecuencia entre 1.5 kHz y 15 kHz, los capacitores internos de acoplamiento y de desvío afectan la respuesta en frecuencia y la ganancia a frecuencia medias. Así, el grado de error introducido por la omisión de los efectos de estos capacitores en el cálculo de la ganancia a frecuencias medias depende de las magnitudes relativas de las reactancias capacitivas comparadas con otras reactancias presentes en el circuito. El error llega a ser excesivo cuando el intervalo de frecuencia entre los límites superior e inferior es demasiado estrecho.

Los objetivos de aprendizaje de este capítulo son los siguientes:

- Desarrollar modelos de alta frecuencia de BJT y FET y determinar sus características de respuesta en frecuencia
- Aprender técnicas para calcular (o establecer) las frecuencias de corte bajas y altas de amplificadores con BJT, FET u operacionales
- Aprender cuáles son los capacitores que influyen en la frecuencia de corte alta o baja de amplificadores de BJT, FET u operacionales
- Determinar el comportamiento en frecuencia completa de los amplificadores

8.2 Modelo y respuesta en frecuencia de los BJT

En la obtención del modelo BJT de señal pequeña de la figura 5.6(a) se supuso que las uniones base-emisor y colector-emisor tienen capacitancias. Un modelo que incluya tales capacitancias representará la característica en frecuencia de los BJT. En esta sección se desarrollan los modelos en frecuencia y de PSpice/SPICE, y a continuación se obtiene la característica en frecuencia de los BJT.

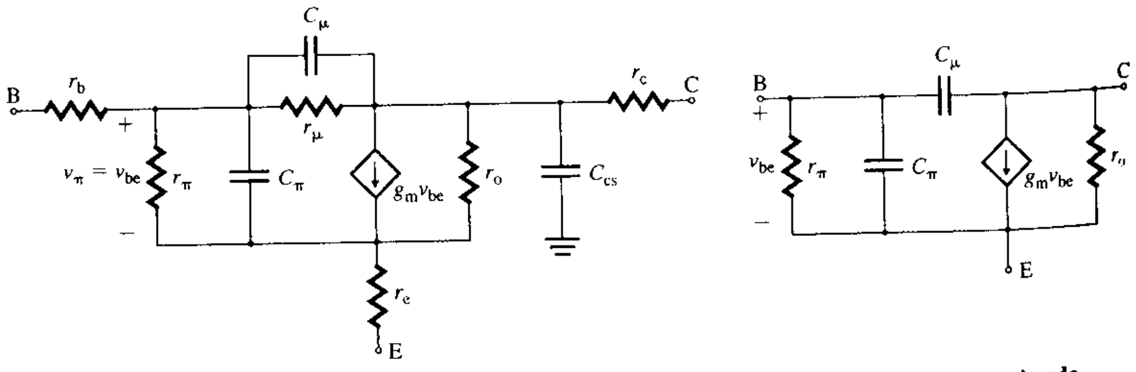
Modelo de alta frecuencia

En la figura 8.1(a) se muestra un modelo π de alta frecuencia de señal pequeña que incluye capacitancias y resistencias parásitas. Las resistencias r_b, r_c y r_e son las resistencias parásitas conectadas en serie con la base, el colector y el emisor, respectivamente. Los valores característicos de estas resistencias son r_b = 50 a 500 Ω, r_c = 20 a 500 Ω y r_e = 1 a 3 Ω. El valor de $r_\mu \approx 10 b_f r_o$ es muy grande (por lo general, de 10 MΩ).

Un cambio en el voltaje de entrada v_{be} modifica la carga total de los portadores minoritarios q_e en la base. Debido a los requisitos de neutralidad de carga, habrá una cantidad de cambio igual en la carga total de los portadores mayoritarios q_h en la base y por el cambio en la carga, habrá una capacitancia implicada. Esta capacitancia, conocida como *capacitancia de carga de la base*, está definida por

$$C_b = \frac{q_h}{v_{be}} \tag{8.1}$$

FIGURA 8.1 Modelo π de frecuencia alta de señal pequeña de un BJT



(a) Modelo complejo **(b) Modelo π aproximado**

www.elsolucionario.net

(que se refiere a la capacitancia de difusión C_d del diodo, ya que la unión base-emisor es similar a la unión del diodo.) Se requiere cierto intervalo de tiempo, conocido como *tiempo de tránsito de la base*, para que un portador minoritario cruce la base. Si q_e es la carga en tránsito e I_C es la corriente del colector, el *tiempo de tránsito directo de la base* τ_F se define como

$$\tau_F = \frac{q_e}{I_C}$$

Por tanto, τ_F es el tiempo promedio que cada portador requiere para cruzar la base. El cambio en la carga minoritaria para un cambio en la corriente del colector es

$$\Delta q_e = \tau_F \, \Delta I_C \tag{8.2}$$

El cambio en la carga minoritaria debe ser igual al cambio en la carga mayoritaria q_h; esto es, $\Delta q_e = \Delta q_h$. Por consiguiente,

$$\Delta q_h = \Delta q_e = \tau_F \, \Delta I_C$$

En términos de cantidades de señal pequeña, puede escribirse

$$q_h = q_e = \tau_F i_c \tag{8.3}$$

Después de sustituir q_h de la ecuación (8.3) en la (8.1), se obtiene

$$C_b = \frac{q_h}{v_{be}} = \frac{\tau_F i_c}{v_{be}} \tag{8.4}$$

Si se sustituye $i_c = g_m v_{be}$ de la ecuación (5.10) en la (8.4), se tiene que

$$C_b = \tau_F g_m$$
$$= \tau_F \frac{I_C}{V_T} \tag{8.5}$$

Por tanto, C_b es proporcional a la corriente de polarización del colector I_C.

Además de la capacitancia de carga de la base, habrá una *capacitancia de agotamiento base-emisor* C_{je}, la cual se define como [2]

$$C_{je} = \frac{C_{je0}}{[1 - V_{BE}/V_{je}]^{1/3}} \tag{8.6}$$

donde C_{je0} es el valor de C_{je} para $V_{BE} = 0$ V y, por lo general, tiene un valor entre 0.2 y 1 pF.

Puede demostrarse que V_{je}, el *potencial interno* a través de la unión cuando el voltaje aplicado es cero, es [1]

$$V_{je} = V_T \ln\left(\frac{N_A N_D}{n_i^2}\right) \tag{8.7}$$

donde N_A es la densidad de impurificación del material tipo p en átomos/cm^3, N_D es la densidad de impurificación del material tipo n en átomos/cm^3, y n_i es la concentración de portadores intrínsecos del semiconductor en una muestra pura. A 25°C (o 300°K), $n_i \approx 1.5 \times 10^{10}$ para el silicio. Con $N_A = 10^{15}$, $N_D = 10^{16}$ y $V_T = 25.8$ mV, el potencial interno es

$$V_{je} = 25.8 \times 10^{-3} \times \ln[10^{15} \times 10^{16}/(1.5^2 \times 10^{20})] = 632.6 \text{ mV a } 25°\text{C}$$

C_{je} depende del voltaje base-emisor V_{BE} ($\leq V_{je}$) y de la temperatura debido a V_T. Cualquier incremento de V_{BE} hará que C_{je} aumente. Es por esto que una unión base-emisor en polarización inversa tiene un valor de C_{je} bajo.

La *capacitancia de entrada base-emisor* C_π es la suma de C_b y C_{je}. Esto es,

$$C_\pi = C_b + C_{je}$$

www.elsolucionario.net

La *capacitancia en la unión emisor-base* puede calcularse aproximadamente con la expresión:

$$C_\mu = \frac{C_{\mu 0}}{[1 + V_{CB}/V_{jc}]^{1/3}} \tag{8.8}$$

donde $V_{jc} = V_{je}$, y $C_{\mu O}$ es el valor de C_μ para $V_{CB} = 0$ V, y en general tiene un valor entre 0.2 y 1 pF. Un valor más alto de V_{CB} hará que C_μ disminuya, por tanto, el BJT que funciona como interruptor posee un valor bajo de V_{CB} (en general, menor que 0.7 V), y un valor más alto de C_μ que un BJT que funciona como dispositivo de amplificación con $V_{CB} >$ 0.7 V.

También existe una capacitancia del colector al sustrato (cuerpo) del transistor, que normalmente se conecta a tierra. La capacitancia colector-sustrato puede calcularse de manera aproximada con la siguiente expresión:

$$C_{cs} = \frac{C_{cs0}}{[1 + V_{CS}/V_{js}]^{1/3}} \tag{8.9}$$

donde $V_{js} = V_{je}$, y C_{cs0} es el valor de C_{cs} para $V_{CS} = 0$ V y, en general, tiene un valor entre 1 y 3 pF.

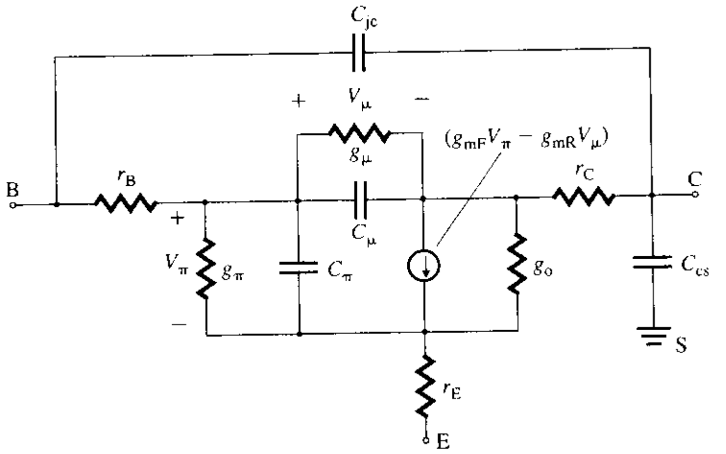
Dado que r_μ es muy grande y la capacitancia colector-sustrato C_{cs} es muy pequeña, sus efectos pueden omitirse. Aunque la capacitancia colector-base C_μ es pequeña, ejerce una marcada influencia sobre la respuesta en frecuencia debido al *efecto Miller*. En la figura 8.1(b) se muestra el circuito equivalente simplificado, el cual ignora r_μ, C_{cs}, r_b, r_c y r_e.

▸ **NOTA:** Los fabricantes especifican los parámetros híbridos (h) de emisor común del BJT, en lugar de los parámetros del modelo π. Sin embargo, los parámetros h pueden convertirse en parámetros de dicho modelo (véase el apéndice D).

Modelo de PSpice/SPICE de señal pequeña

Cuando se simulan circuitos electrónicos, PSpice/SPICE primero calcula el punto de polarización de cd y genera los parámetros de señal pequeña para los análisis de ca y transitorio. El circuito equivalente de ca generado por PSpice se muestra en la figura 8.2 [2].

FIGURA 8.2
Modelo de señal pequeña de un BJT utilizado por PSpice



Respuesta en frecuencia de los BJT

Puesto que el modelo del BJT contiene capacitancias, la ganancia en corriente β_f depende de la frecuencia. Normalmente, esta dependencia se proporciona en la hoja de datos técnicos; el valor de C_π en general no se especifica, aunque puede obtenerse a partir de la expresión para β_f en función de la frecuencia. Para ello, se aplica una corriente de prueba i_b en la base del BJT y se conecta en cortocircuito la terminal del colector para señales de ca.

www.elsolucionario.net

Esta configuración se muestra en la figura 8.3(a), y el circuito equivalente de ca de alta frecuencia aparece en la figura 8.3(b). El voltaje en la terminal de la base está dado por

$$V_{be}(s) = \left[r_\pi \parallel \frac{1}{(C_\pi + C_\mu)s} \right] I_b(s) = \frac{r_\pi}{1 + r_\pi(C_\pi + C_\mu)s} I_b(s) \tag{8.10}$$

Sobre el lado colector

$$I_c(s) = g_m V_{be}(s) \tag{8.11}$$

Si se sustituye $V_{be}(s)$ de la ecuación (8.10), se obtiene

$$I_c(s) = \frac{g_m r_\pi}{1 + r_\pi(C_\pi + C_\mu)s} I_b(s)$$

Entonces la ganancia en corriente $\beta_f(j\omega)$ en el dominio de la frecuencia (con $s = j\omega$) es

$$\beta_f(j\omega) = \frac{I_c(j\omega)}{I_b(j\omega)} = \frac{r_\pi g_m}{1 + r_\pi(C_\pi + C_\mu)j\omega} = \frac{\beta_f}{1 + \beta_f \dfrac{C_\pi + C_\mu}{g_m} j\omega} \tag{8.12}$$

la cual indica que la ganancia en corriente disminuye a medida que la frecuencia aumenta, con una pendiente de –20 dB/década. Esta relación se muestra en la figura 8.3(c), con una frecuencia de 3 dB dada por

$$\omega_\beta = \frac{g_m}{\beta_f(C_\pi + C_\mu)} \tag{8.13}$$

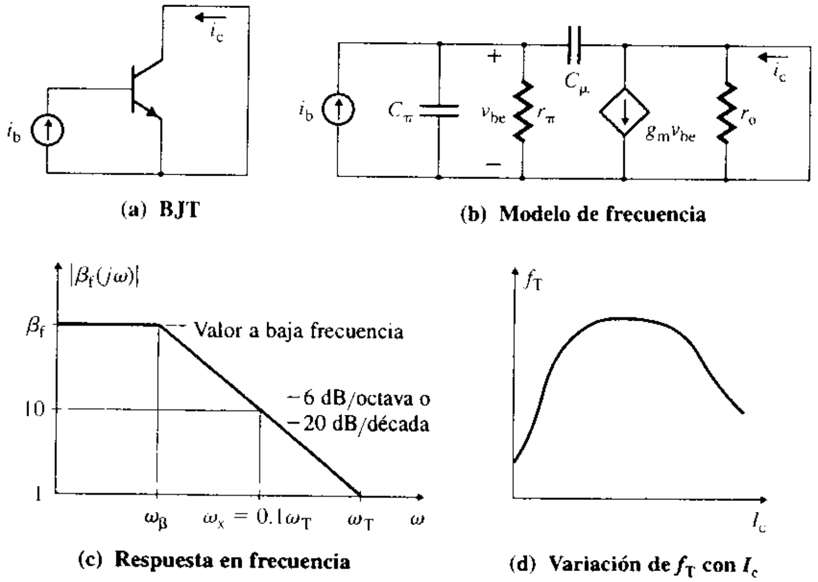
La ganancia en corriente es unitaria, $\|b_f(j\omega)\| = 1$, cuando

$$\omega = \omega_T = \frac{g_m}{C_\pi + C_\mu} \quad \text{(en rad/s)} \tag{8.14}$$

o

$$f_T = \frac{g_m}{2\pi(C_\pi + C_\mu)} \quad \text{(en Hz)} \tag{8.15}$$

FIGURA 8.3
Respuesta en frecuencia de un BJT



www.elsolucionario.net

donde ω_T o f_T es la *frecuencia de transición*, y constituye una medida de la frecuencia útil del transistor cuando se utiliza como amplificador. ω_T también es el *ancho de banda de ganancia unitaria* del transistor, ya que, de las ecuaciones (8.13) y (8.14), se tiene

$$\omega_T = \omega_\beta \beta_f \tag{8.16}$$

Por lo general, el ancho de banda de ganancia unitaria es especificado por el fabricante, con valores característicos que oscilan entre 100 MHz y unos cuantos GHz. Normalmente, ω_T se determina midiendo la frecuencia ω_x cuando $|\beta_f(j\omega_x)| = 10$ o 5. Esto es, $\omega_T = \omega_x\,|\beta_f(j\omega)_x|$. El periodo de transición τ_T que corresponde a ω_T es

$$\tau_T = \frac{1}{\omega_T} = \frac{C_\pi + C_\mu}{g_m} = \frac{C_b + C_{je} + C_\mu}{g_m} = \frac{C_b}{g_m} + \frac{C_{je}}{g_m} + \frac{C_\mu}{g_m}$$

$$= \tau_F + \frac{C_{je}}{g_m} + \frac{C_\mu}{g_m} \tag{8.17}$$

el cual depende de g_m, la que a su vez depende de la corriente del colector I_C por g_m $(=I_C/V_T)$. Conforme I_C disminuye, los términos que involucran a C_{je} y C_μ dominan, lo que ocasiona que τ_T aumente y f_T disminuya, como se muestra en la figura 8.3(d). Sin embargo, con valores grandes de I_C, τ_T tiende al valor del tiempo de transición τ_F, el cual aumenta con la corriente y hace que la frecuencia disminuya.

EJEMPLO 8.1

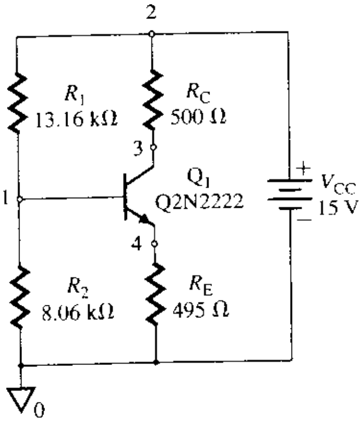
Determinación de los parámetros del modelo de alta frecuencia de un BJT Usar los valores de polarización de cd del circuito de la figura 5.7(a): $I_C = 10$ mA, $V_{CE} = 5$ V, $V_{BE} = 0.7$ V y $V_{CS} = V_C = 10$ V. Este circuito se muestra en la figura 8.4. Los parámetros del transistor son los siguientes: $C_{je0} = 29.6$ pF, $V_{je} = 0.8$ V para determinar C_{je}, $C_{\mu 0} = 19.4$ pF, $V_{jc} = 0.8$ V para determinar C_μ, $C_{cs0} = 1.26$ pF, $V_{js} = 0.8$ V para determinar C_{cs}, y $\beta_f = 100$. Suponer que $V_T = 25.8$ mV y que el sustrato se conecta a tierra. La frecuencia de transición es $f_T = 300$ MHz con $V_{CE} = 20$ V e $I_C = 20$ mA.

(a) Encontrar el tiempo de transición τ_F.

(b) Calcular las capacitancias de señal pequeña del modelo de alta frecuencia mostrado en la figura 8.1(a).

(c) Usar PSpice/SPICE para generar los parámetros del modelo.

FIGURA 8.4 Circuito de polarización de cd para un BJT



SOLUCIÓN

(a) El periodo de transición es $\tau_T = 1/2\pi f_T = 1/(2\pi \times 300\text{ MHz}) = 530.5$ ps. La frecuencia de transición $f_T = 300$ MHz está dada por $I_C = 20$ mA. La transconductancia g_m (con $I_C = 20$ mA) es

$$gm = I_C/V_T = 20\text{ mA}/25.8\text{ mV} = 775.2\text{ mA/V}$$

www.elsolucionario.net

Se sabe que

$$V_{CB} = V_{CE} - V_{BE} = 20 - 0.7 = 19.3 \text{ V}$$

La ecuación (8.8) da

$$C_{\mu} = 19.4 \text{ pF}/[1 + 19.3/0.8]^{1/3} = 6.62 \text{ pF}$$

De la ecuación (8.17) el tiempo de tránsito τ_F es:

$$530.5 \text{ ps} = \tau_F + \frac{25 \text{ pF}}{0.7752} + \frac{6.62 \text{ pF}}{0.7752}$$

donde τ_F = TF = 489.7 ps.

(b) Se sabe que

$$V_{CB} = V_{CE} + V_{EB} = V_{CE} - V_{BE} = 5 - 0.7 = 4.3 \text{ V}$$

De la ecuación (8.6),

$$C_{je} = C_{je0}/[1 - V_{BE}/V_{je}]^{1/3} = 29.6 \text{ pF}/[1 - 0.7/0.8]^{1/3} = 59.2 \text{ pF}$$

De la ecuación (8.8),

$$C_{\mu} = C_{\mu 0}/[1 + V_{CB}/V_{jc}]^{1/3} = 19.4 \text{ pF}/[1 + 4.3/0.8]^{1/3} = 10.46 \text{ pF}$$

De la ecuación (8.9),

$$C_{cs} = C_{cs0}/[1 + V_{CS}/V_{js}]^{1/3} = 3 \text{ pF}/[1 + 10/0.8]^{1/3} = 0.53 \text{ pF}$$

De la ecuación (8.5),

$$C_b = \tau_F I_C/V_T = 489.7 \times 10^{-12} \times 10 \text{ mA}/25.8 \text{ mV} = 189.8 \text{ pF}$$

entonces,

$$C_{\pi} = C_b + C_{je} = 189.8 \text{ pF} + 59.2 \text{ pF} = 249 \text{ pF}$$

(c) Como las capacitancias del BJT dependen de los voltajes de unión, los parámetros de PSpice/SPICE para los BJT están especificados en condiciones de polarización cero. En primer lugar, PSpice/SPICE calcula los voltajes de polarización determinando el punto Q, y luego ajusta los valores de las capacitancias de unión de acuerdo con estos valores. Se agregan los parámetros de PSpice de polarización cero que afectan a las capacitancias, esto es, CJE = C_{je0} = 29.6 pF, CJC = $C_{\mu o}$ = 19.4 pF, CJS = C_{cs0} = 1.26 pF, VJE = V_{je} = 0.8 V, VJC = V_{jc} = 0.8 V, VJS = V_{js} = 0.8 V, TF = τ_F = 489.7 ps. El enunciado del modelo para el transitor Q2N2222 del ejemplo 5.2 es el siguiente para V_{cs}

```
.MODEL Q2N2222 NPN (BF=100 IS=3.295E-14 VA=200 CJE=29.6PF
+  CJC=19.4PF CJS=1.26PF VJE=0.8 VJC=0.8 VJS=0.8 TF=489.7PS)
```

El listado del archivo del circuito es el siguiente:

```
Ejemplo 8.1 Modelo de frecuencia de BJT
VCC   2   0   DC   15
R1   2   1   13.16K
R2   1   0   8.06K
RC   2   3   500
RE   4   0   495
Q1   3   1   4   Q2N2222                 ; Modelo del transistor
.MODEL Q2N2222 NPN (BF=100 IS=3.295E-14 VA=200 CJE=29.6pF
+  CJC=19.4pF CJS=1.26pF VJE=0.8 VJC=0.8 VJS=0.8 TF=489.7ps)
.OP                                      ; Punto de operación
.END
```

Los resultados del análisis .OP, obtenidos del archivo de salida, son los siguientes. (Los valores obtenidos con cálculos manuales se muestran entre paréntesis; los resultados obtenidos con el modelo de PSpice aparecen en la columna del lado derecho.)

www.elsolucionario.net

GM	3.54E-01	$g_m = 0.354$ A/V (0.3876 A/V)	3.57E-01
RPI	2.90E+02	$r\pi = 290$ V (258 V)	5.40E+02
RO	2.24E+04	$r_o = 22.4$ kV (20 kV)	8.28E+03
CBE	2.19E-10	$C\pi = 219$ pF (243.6 pF)	1.85E-10
CBC	1.00E-11	$C\mu = 10$ pF (10.47 pF)	3.69E-12
CJS	1.26E-12	$C_{cs} = 1.26$ pF (1.26 pF)	0.00E+00
FT	2.46E+08	$f_T = 246$ MHz (308.49 MHz)	3.01E+08

▶ **NOTA:** Existen muchos factores que afectan los parámetros de los BJT. Es de esperarse que los cálculos manuales den sólo valores aproximados. Incluso los valores generados por PSpice son diferentes de los resultados obtenidos con mediciones efectuadas en BJT reales.

ASPECTOS PRINCIPALES DE LA SECCIÓN 8.2

- La frecuencia útil máxima de un BJT se llama frecuencia de transición, y está limitada por las capacitancias internas C_π y C_μ del BJT. La capacitancia colector-base C_μ es pequeña; sin embargo, ejerce una marcada influencia sobre la respuesta en frecuencia como resultado del efecto Miller.
- El tiempo de tránsito de la base es el tiempo promedio que cada portador mayoritario requiere para atravesar la base.

8.3 ▶ *Modelo y respuesta en frecuencia de los FET*

Tal como se hizo con los BJT, se necesitan agregar capacitancias a los modelos de ca de señal pequeña de los FET. Las capacitancias de los FET son diferentes de las de los MOSFET, y se consideran por separado.

Modelo y respuesta en frecuencia de los JFET

El modelo de señal pequeña de un JFET contiene capacitancias en la capa de agotamiento de la compuerta a la fuente, de la compuerta al drenaje y de la compuerta al sustrato. En la figura 8.5(b) se muestra el modelo del JFET de la figura 8.5(a). La resistencia parásita r_d es la resistencia drenaje-contacto, cuyo valor característico es de 50 a 100 Ω. La capacitancia compuerta-fuente C_{gs} y la capacitancia compuerta-drenaje C_{gd} se calculan aproximadamente de la siguiente manera [2]:

$$C_{gs} = \frac{C_{gs0}}{[1 + |V_{GS}|/V_{bi}]^{1/3}} \tag{8.18}$$

y

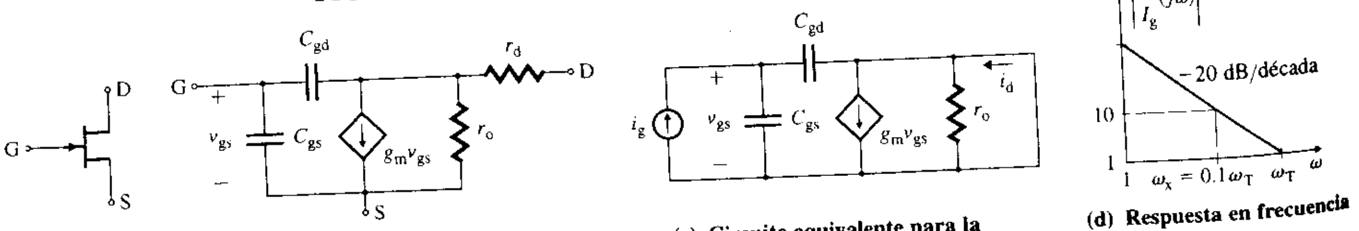
$$C_{gd} = \frac{C_{gd0}}{[1 + |V_{GD}|/V_{bi}]^{1/3}} \tag{8.19}$$

donde V_{bi} es el potencial interno con un voltaje cero aplicado, C_{gs0} es el valor de C_{gs} cuando $V_{GS} = 0$, que, por lo general, oscila entre 1 y 4 pF, y C_{gd0} es el valor de C_{gd} cuando $V_{GD} = 0$, con un valor entre 0.3 y 1 pF.

Aplíquese una corriente de prueba i_g a la compuerta de un JFET y póngase en cortocircuito la terminal del drenaje para señales de ca. En la figura 8.5(c) se muestra el circuito equivalente de ca de alta frecuencia en la región de saturación. El voltaje en la terminal de la compuerta es

$$V_{gs}(s) = \frac{1}{(C_{gs} + C_{gd})s} I_g(s) \tag{8.20}$$

FIGURA 8.5 Modelo y respuesta de frecuencia alta de un JFET



(a) **JFET** (b) **Modelo en frecuencia de señal pequeña** (c) **Circuito equivalente para la respuesta en frecuencia** (d) **Respuesta en frecuencia**

www.elsolucionario.net

Sobre el lado del drenaje

$$I_d(s) = g_m V_{gs}(s) \tag{8.21}$$

Al sustituir $V_{gs}(s)$ de la ecuación (8.20), se obtiene

$$I_d(s) = \frac{g_m}{(C_{gs} + C_{gd})s} I_g(s)$$

Obtenemos la ganancia en corriente $\beta_f(j\omega)$ en el dominio de la frecuencia y es

$$\beta_f(j\omega) = \frac{I_d(j\omega)}{I_g(j\omega)} = \frac{g_m}{(C_{gs} + C_{gd})j\omega} \tag{8.22}$$

la que indica que la ganancia en corriente disminuye conforme aumenta la frecuencia, con una pendiente de –20 dB/década. Esta relación se muestra en la figura 8.5(d). La ganancia en corriente es unitaria, $|\beta_f(j\omega)| = 1$, cuando

$$\omega = \omega_T = \frac{g_m}{C_{gs} + C_{gd}} \quad \text{(en rad/s)} \tag{8.23}$$

o

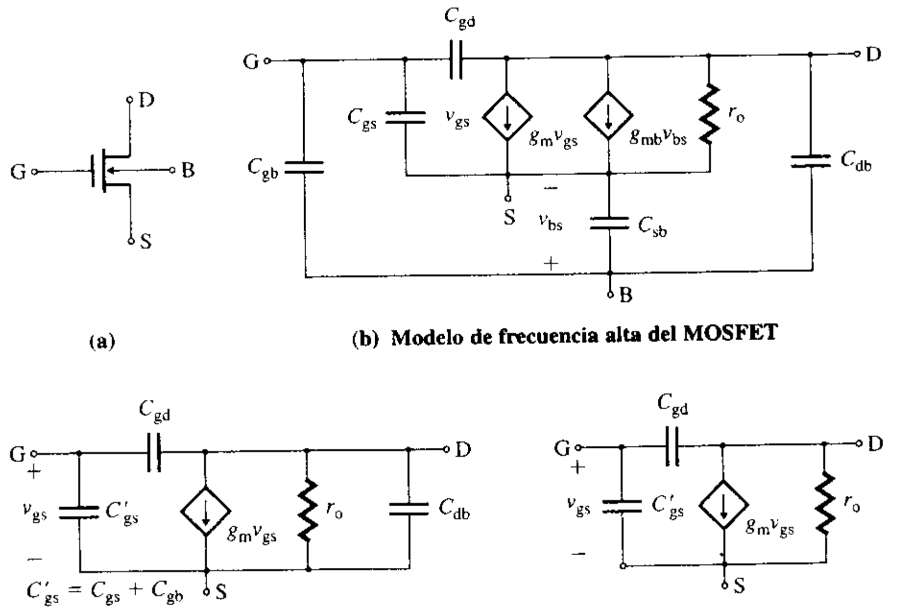
$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd})} \quad \text{(en Hz)} \tag{8.24}$$

donde ω_T o f_T es el ancho de banda de ganancia unitaria del JFET, y es similar al de un BJT. Para los JFET, el valor de la frecuencia f_T se encuentra entre 20 MHz y 100 MHz. Con la misma corriente de polarización, el valor característico de g_m es casi 40 veces mayor para un BJT que para un JFET comparable. Por eso, el BJT tiene una frecuencia f_T más alta.

odelo y respuesta frecuencia de los OSFET

En la figura 8.6(b) se muestra el modelo de alta frecuencia de señal pequeña de los MOSFET de la figura 8.6(a) en la región de saturación. C_{sb} y C_{bd} son las capacitancias de la capa de agotamiento de la fuente al sustrato y de éste al drenaje, respectivamente. (Nótese que entre las terminales del sustrato y la fuente de un FET, el sustrato se abrevia con

FIGURA 8.6 Modelo y respuesta de frecuencia alta de un MOSFET



(a) **(b) Modelo de frecuencia alta del MOSFET**

(c) Fuente y sustrato (cuerpo) conectados entre sí **(d) Circuito equivalente simplificado**

www.elsolucionario.net

un subíndice b.) Estas capacitancias se calculan aproximadamente de la siguiente manera:

$$C_{sb} = \frac{C_{sb0}}{[1 + |V_{SB}|/V_{bi}]^{1/2}} \tag{8.25}$$

y

$$C_{bd} = \frac{C_{bd0}}{[1 + |V_{DB}|/V_{bi}]^{1/2}} \tag{8.26}$$

donde V_{bi} es el potencial interno (o de barrera), que por lo general es de 0.6 V, y donde C_{sb0} y C_{bd0} son las capacitancias de polarización cero, con un valor común de 0.1 pF. Los valores de C_{sb} y C_{bd} se encuentran entre 0.01 pF y 0.05 pF. Para reducir los valores de C_{sb} y C_{bd}, el sustrato del MOSFET se conecta al voltaje de alimentación de cd negativo, de modo que $|V_{SB}|$ y $|V_{DB}|$ tengan valores más altos.

C_{gb} es la capacitancia parásita del óxido entre el material de contacto de la compuerta y el sustrato, y su valor depende del espesor del óxido. Ésta tiene un valor entre 0.004 y 0.15 pF por micra cuadrada, aunque generalmente es de 0.1 pF.

C_{gd} es la capacitancia parásita del óxido entre la compuerta y el drenaje (también se conoce como *capacitancia transversal* porque el drenaje se extiende un poco por debajo del electrodo de la compuerta). Su valor característico oscila entre 1 y 10 pF.

C_{gs} se compone de dos capacitancias: C_{gsq} y C_{gs0}. C_{gs0} es la capacitancia parásita constante producida por el traslapamiento de la región de la fuente, debido a que la fuente se extiende un poco por debajo del electrodo de la compuerta. Su valor característico es de 10 fF. C_{gsq} es la capacitancia compuerta-canal. El canal es de forma cónica con un estrangulamiento en el drenaje, de modo que C_{gsq} puede expresarse como

$$C_{gsq} = \frac{2}{3} WLC_{óx} \tag{8.27}$$

donde W es el ancho del canal, L es su longitud y $C_{óx}$ es la capacitancia por unidad de área, la cual es 3.54×10^{-8} F/cm^2 para un espesor del óxido de $t_{óx} = 0.1\ \mu$m [1, 2]. Por ejemplo, si $W = 30\ \mu$m, $L = 10\ \mu$m y $t_{óx} = 0.1\ \mu$m, entonces $C_{gsq} = 0.07$ pF $= 71$ fF. En la tabla 8.1 se muestran las capacitancias y las resistencias de salida para los JFET y los MOSFET.

TABLA 8.1
Capacitancias parásitas y resistencias de salida

	JFET	MOSFET
C_{ds}	0.1 – 1 pF	0.1 – 1 pF
C_{gs}	1 – 10 pF	1 – 10 pF
C_{gd}	1 – 10 pF	1 – 10 pF
r_o	0.1 – 10 MΩ	1 – 50 kΩ
g_m	0.1 – 10 mA/V	0.1 – 20 mA/V

En algunas aplicaciones el sustrato se conecta a la fuente y el modelo en frecuencia se reduce al de la figura 8.6(c). A menudo se puede despreciar la capacitancia C_{bd}, sobre todo para cálculos manuales, con lo que el modelo se simplifica al de la figura 8.6(d). De acuerdo con la ecuación (8.23), el ancho de banda de ganancia unitaria ω_T es

$$\omega = \omega_T = \frac{g_m}{C_{gs} + C_{gd} + C_{gb}} \quad \text{(en rad/s)} \tag{8.28}$$

o

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd} + C_{gb})} \quad \text{(en Hz)} \tag{8.29}$$

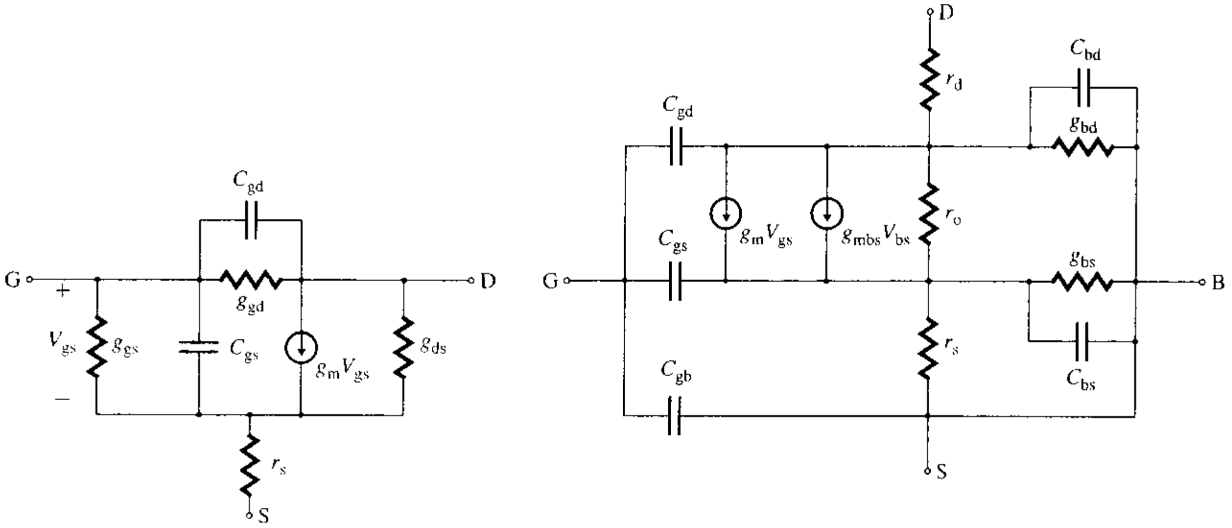
Para los MOSFET, el valor de la frecuencia f_T oscila entre 100 MHz y 2 GHz.

www.elsolucionario.net

Modelo de Spice/SPICE señal pequeña

Los parámetros de señal pequeña de los FET pueden obtenerse a partir de la hoja de datos del fabricante o con mediciones prácticas [3]. Como alternativa, PSpice/SPICE puede calcular el punto de polarización de cd y después generar los parámetros de señal pequeña. Los circuitos equivalentes de ca de señal pequeña generados por PSpice para los JFET y los MOSFET se muestran en la figura 8.7, donde r_d y r_s son la resistencias parásitas de las terminales del drenaje y la fuente, respectivamente.

FIGURA 8.7 Modelo de señal pequeña de los FET utilizado por PSpice



(a) Modelo del JFET **(b) Modelo del MOSFET**

EJEMPLO 8.2

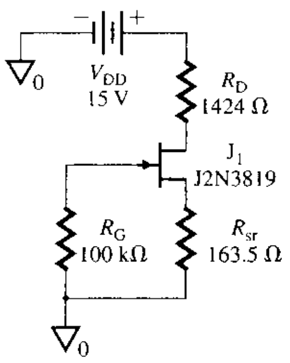
Cálculo de los parámetros del modelo de alta frecuencia de un JFET Usar los valores de polarización de cd del circuito de JFET mostrado en la figura 5.47(f): $I_D = 6.3$ mA, $V_{DS} = 5$ V y $V_{GS} = -1.03$ V. Este circuito se muestra en la figura 8.8. Los parámetros del JFET son: $C_{gs0} = 2.4$ pF, $V_{bi} = 0.8$ V para C_{gs0}, $C_{gd0} = 1.6$ pF, $V_{bi} = 0.8$ V para C_{gd0}, $g_m = 4.98$ mA/V y $r_o = 26.77$ kΩ.

(a) Calcular las capacitancias del modelo del JFET de la figura 8.7(a).

(b) Determinar el ancho de banda de ganancia unitaria f_T.

(c) Usar PSpice/SPICE para generar los parámetros del modelo.

FIGURA 8.8 Circuito de polarización de cd para un JFET



SOLUCIÓN

(a) De acuerdo con la ecuación (8.18), $C_{gs} = 2.4\text{ pF}/[1 + 1.03/0.8]^{1/3} = 1.8$ pF.

$$V_{GS} = V_{GS} + V_{SD} = V_{GS} - V_{DS} = -1.03 - 5 = -6.03 \text{ V}$$

www.elsolucionario.net

De acuerdo con la ecuación (8.19), $C_{gd} = 1.6\ \text{pF}/[1 + 6.03/0.8]^{1/3} = 0.78$ pF.

(b) De la ecuación (8.24), el ancho de banda de ganancia unitaria f_T es

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd})} = \frac{4.98\ \text{mA/V}}{2\pi \times (1.8\ \text{pF} + 0.78\ \text{pF})} = 307.2\ \text{MHz}$$

(c) Los parámetros generados por PSpice que afectan las capacitancias son los siguientes: CGS = C_{gs0} = 2.4 pF, CGD = C_{gd0} = 1.6 pF y PB = V_{bi} = 0.8 V. El enunciado del modelo para el JFET J2N3819 del ejemplo 5.6 es el siguiente:

```
.MODEL J2N3819 NJF (IS=1NA BETA=1.033M VTO=-3.5 LAMBDA=5.929E-3
+    CGS=2.4pF CGD=1.6 pF PB=0.8V)
```

El listado del archivo del circuito es el siguiente:

```
Ejemplo 8.2 Circuito de polarización para un JFET de canal n
VDD 4 0 DC 15V
RG 2 0 100K
RD 4 3 1424
RSR 1 0 163.5
J1 3 2 1 J2N3819        ; Modelo de JFET de canal n J2N3819
.MODEL J2N3819 NJF (IS=1NA BETA=1.33M VTO=-3.5 LAMBDA=5.929E-3
+  CGS=2.4pF CGD=1.6pF PB=0.8V)
.OP                     ; Imprimir automáticamente los detalles del punto de operación
.END
```

Los resultados del análisis .OP, obtenidos del archivo de salida, son los siguientes. (Los valores obtenidos con cálculos manuales se muestran entre paréntesis; los resultados obtenidos con el modelo de PSpice aparecen en la columna del lado derecho.)

GM	5.22E-03	g_m = 5.22 mA/V (4.98 mA/V)	5.47E-03
GDS	3.39E-05	r_o = 1/3.39-05 = 29.5 kΩ (28.11 kΩ)	1.26E-05
CGS	1.58E-12	C_{gs} = 1.58 pF (1.8 pF)	1.90E-12
CGD	5.53E-13	C_{gd} = 0.55 pF (0.78 pF)	7.56E-13

ASPECTOS PRINCIPALES DE LA SECCIÓN 8.3

- El JFET tiene capacitancias en la capa de agotamiento de la compuerta a la fuente, de la compuerta al drenaje y de la compuerta al sustrato.
- El MOSFET tiene capacitancias de óxido parásitas de la compuerta a la fuente, de la compuerta al drenaje, de la compuerta al sustrato y del drenaje al sustrato. La capacitancia compuerta-canal depende del espesor del óxido, de la longitud del canal y del ancho del canal.
- La frecuencia de transición está limitada por las capacitancias internas.

8.4 *Gráficas de Bode*

La ganancia en voltaje de un amplificador normalmente se expresa como la función de transferencia de la frecuencia compleja s. En este análisis, en el dominio s, la resistencia R es remplazada por R; la capacitancia C, por la impedancia $1/sC$ (o la admitancia sC), y la inductancia L por la impedancia sL (o la admitancia $1/sL$). Esta sustitución en el dominio s simplifica el análisis del circuito. A continuación, con técnicas de análisis de circuitos, se obtiene la función de transferencia de la ganancia en voltaje en la forma general:

$$A(s) = \frac{V_o(s)}{V_s(s)} = \frac{a_m s^m + a_{m-1}s^{m-1} + \cdots + a_o}{s^n + b_{n-1}s^{n-1} + \cdots + b_o} \tag{8.30}$$

$$= a_m \frac{(s - z_1)(s - z_2)\cdots(s - z_m)}{(s - p_1)(s - p_2)\cdots(s - p_n)} \tag{8.31}$$

www.elsolucionario.net

donde los coeficientes a y b son números reales y el orden n del denominador es mayor o igual que el orden m del numerador. $z_1, z_2, \ldots, z_m$ son los *ceros de la función de transferencia,* debido a que $A(s)$ es cero cuando $s = z_m$, y $p_1, p_2, \ldots, p_n$ son los *polos de la función de transferencia,* ya que $A(s)$ es infinita cuando $s = p_n$.

$A(s)$ puede convertirse al dominio de la frecuencia ω mediante la sustitución $s = j\omega$; la magnitud de $A(j\omega)$ es $|A(j\omega)|$ y su ángulo de fase es $\phi = \angle A(j\omega)$. La *gráfica de Bode* (nombrada en honor de H. Bode) es una gráfica de la magnitud y la fase en función de la frecuencia. Ésta proporciona un método para determinar la característica en frecuencia y la estabilidad de los amplificadores. La magnitud se grafica en decibeles, y la frecuencia en una escala logarítmica. Según sea la respuesta en frecuencia, el amplificador se clasifica en una de tres categorías: pasabajas, pasaaltas o pasabanda.

Amplificadores pasabajas

Un amplificador pasabajas tiene la característica de una red de primer orden. La función de transferencia tiene la forma general

$$A(s) = \frac{a_o}{s + \omega_H} = \frac{A_{baja}}{1 + s/\omega_H} \tag{8.32}$$

donde $A_{baja} = a_o/\omega_H$ es la ganancia de cd y ω_H es la frecuencia alta de 3 dB. $A(s)$ tiende a cero en $s = \infty$. La magnitud y los ángulos de fase están dados por

$$|A(j\omega)| = \frac{A_{baja}}{[1 + (\omega/\omega_H)^2]^{1/2}} \tag{8.33}$$

y $$\phi = \angle A(j\omega) = -\tan^{-1}(\omega/\omega_H)$$

La gráfica de Bode de un amplificador pasabajas se muestra en la figura 8.9. Primero se traza una línea horizontal (1) a 20 log A_{baja}. En seguida se traza una asíntota (2) con una

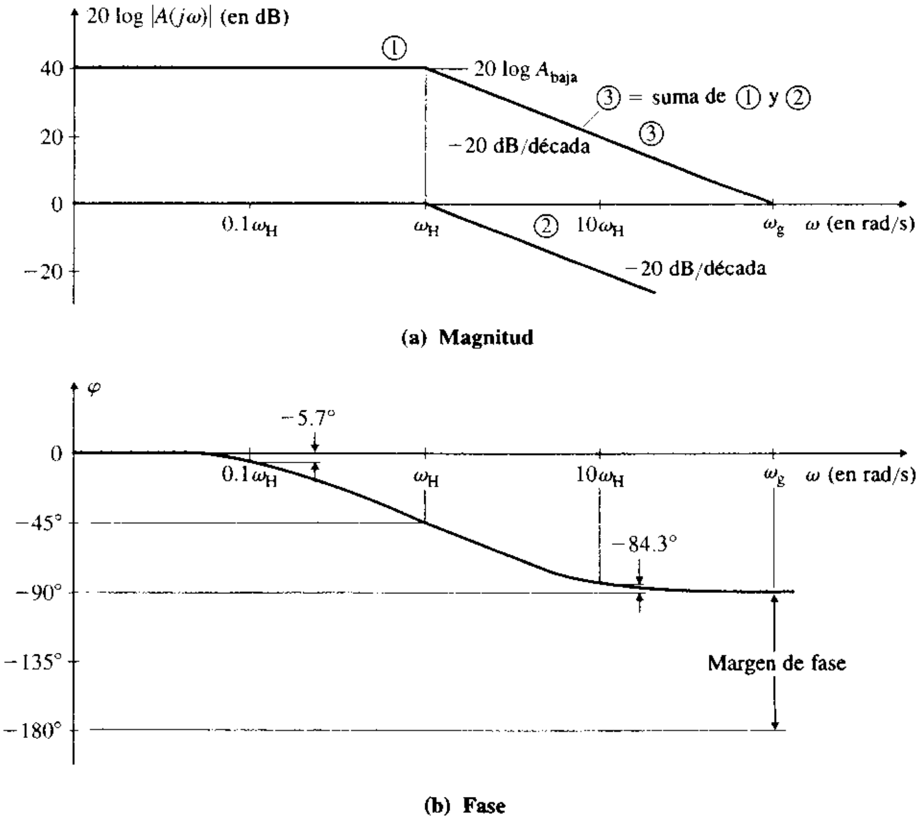


FIGURA 8.9
Gráfica de Bode de un amplificador pasabajas con $A_{baja} = 100$

www.elsolucionario.net

pendiente de –20 dB/década (o – 6 dB/octava), a partir de $\omega = \omega_H$. La gráfica final de la magnitud (3) es la suma de la gráfica (1) y la gráfica (2), como se muestra en la figura 8.9(a). El ángulo de fase es $\phi = \angle A(j\omega) = -45°$ cuando $\omega = \omega_H$, $\phi = -5.7°$ cuando $\omega = 0.1\omega_H$ y $\phi = -84.3°$ cuando $\omega = 10\omega_H$. La gráfica de fase se muestra en la figura 8.9(b).

Amplificadores pasaaltas

El amplificador pasaaltas tiene una ganancia de cd cero. La función de transferencia tiene la forma general

$$A(s) = \frac{sa_o}{s + \omega_L} = \frac{A_{alta}s/\omega_L}{1 + s/\omega_L} \tag{8.34}$$

donde $A_{alta} = a_o$ es la ganancia a alta frecuencia y ω_L es la frecuencia baja de 3 dB. La magnitud y los ángulos de fase son

$$|A(j\omega)| = \frac{A_{alta}\omega/\omega_L}{[1 + (\omega/\omega_L)^2]^{1/2}} \tag{8.35}$$

y

$$\phi = \angle A(j\omega) = 90° - \tan^{-1}(\omega/\omega_L)$$

En la figura 8.10 se muestra la gráfica de Bode de un amplificador pasaaltas. Primero se traza una línea horizontal (1) a $+20 \log A_{alta}$. En seguida se traza una línea recta (2) que pasa por $\omega = \omega_L$ con una pendiente de +20 dB/década (o +6 dB/octava). A continuación se traza una asíntota (3) por –20 dB/década (o –6 dB/octava), con origen en $\omega = \omega_L$. La gráfica final de la magnitud (4) es la suma de las gráficas (1), (2) y (3), como se muestra en la figura 8.10(a). El ángulo de fase es $\phi = \angle A(j\omega) = 45°$ cuando $\omega = \omega_L$, $\phi = 84.3°$ cuando $\omega = 0.1\omega_L$ y $\phi = 5.7°$ cuando $\omega = 10\omega_L$. La gráfica de fase se muestra en la figura 8.10(b).

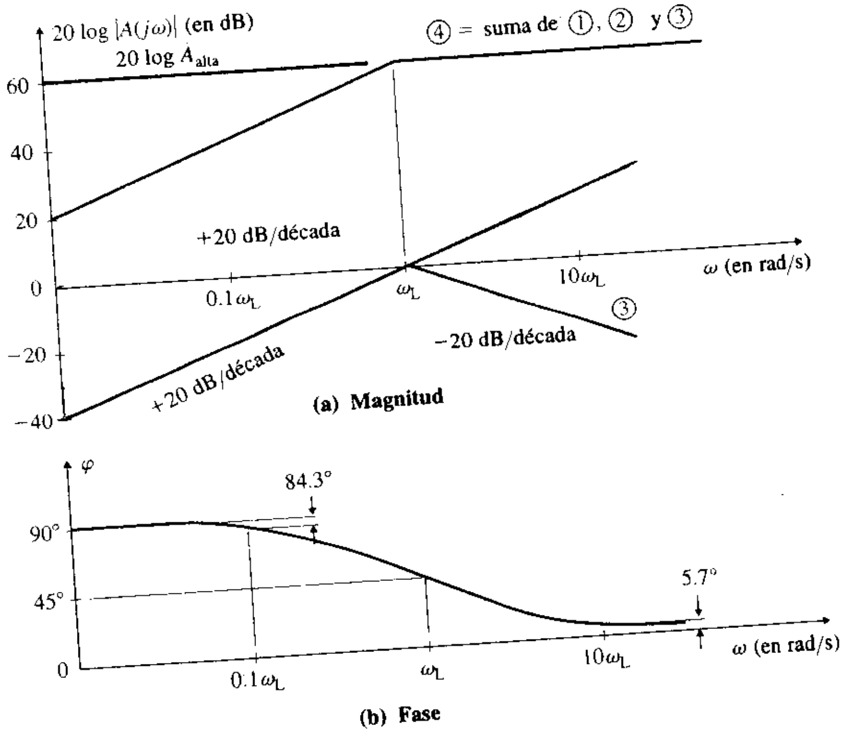


FIGURA 8.10
Gráfica de Bode de un amplificador pasaaltas con $A_{alta} = 10^3$

Si el ángulo de fase de un amplificador llega a ser $\phi = \pm 180°$, y la ganancia de 0 dB, entonces el amplificador se vuelve inestable. El *margen de fase* es la diferencia entre 180° y el ángulo de fase absoluto de la ganancia unitaria. El *margen de ganancia* es la ganancia negativa dB cuando el ángulo de fase es de ±180°. El margen de ganancia y el margen de fase son medidas de la estabilidad. La gráfica de Bode es un método conveniente para

www.elsolucionario.net

determinar el margen de fase y el margen de ganancia de los amplificadores retroalimentados, los cuales se estudian en el capítulo 10. Para un circuito con polo simple, el margen de fase es de 90° y la fase nunca cruza por ±180°; por lo que el margen de ganancia es infinito y el sistema siempre es estable.

Amplificadores pasabanda

La función de transferencia de un amplificador pasabanda tiene la forma general

$$A(s) = \frac{sa_o}{(s+\omega_L)(s+\omega_H)} = \frac{A_{media}s/\omega_L}{(1+s/\omega_L)(1+s/\omega_H)} \tag{8.36}$$

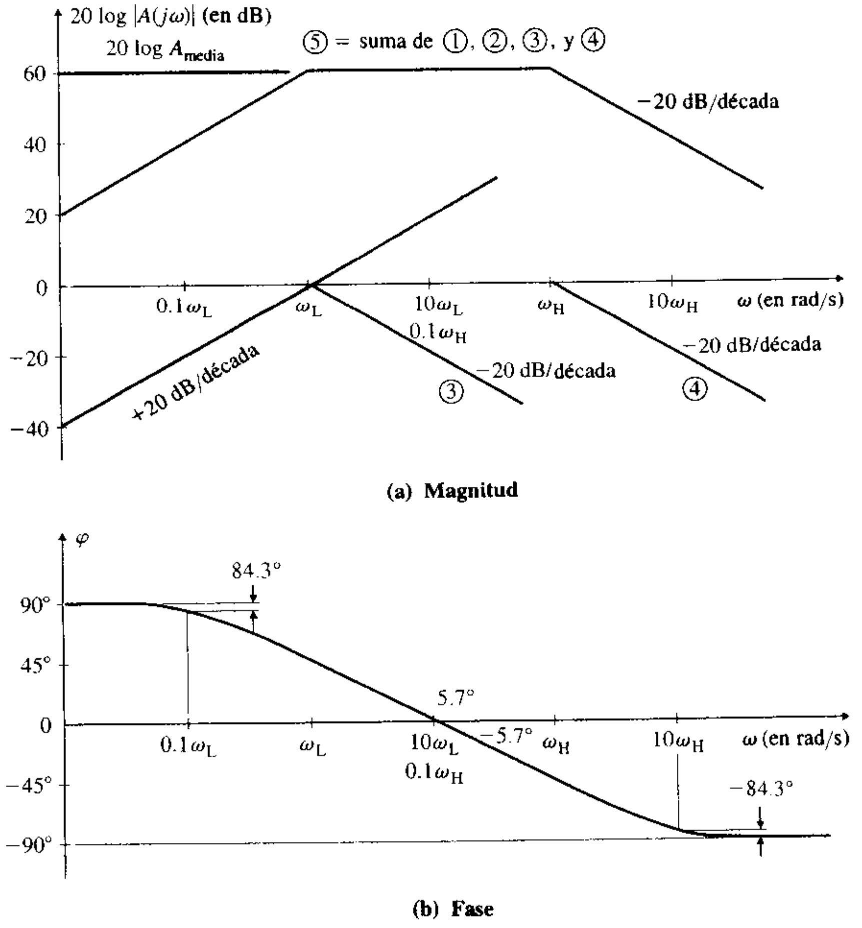
donde $A_{media} = a_o/\omega_H$ es la ganancia en la frecuencia central de la banda y $\omega_H > \omega_L$. La magnitud y el ángulo de fase están dados por

$$|A(j\omega)| = \frac{A_{media}\omega/\omega_L}{[1+(\omega/\omega_L)^2]^{1/2}[1+(\omega/\omega_H)^2]^{1/2}} \tag{8.37}$$

y $$\phi = \angle A(j\omega) = 90° - \tan^{-1}(\omega/\omega_L) - \tan^{-1}(\omega/\omega_H)$$

En la figura 8.11 se muestra la gráfica de Bode. Primero se traza una línea horizontal (1) a $+20 \log A_{media}$. A continuación se traza una línea recta (2) que pase por $\omega = \omega_L$ con una pendiente de +20 dB/década (o +6 dB/octava). Después se traza una asíntota (3) de −20 dB/década (o −6 dB/octava), con origen en $\omega = \omega_L$. Luego se traza otra asíntota (4) de −20 dB/década (o −6 dB/octava), con origen en $\omega = \omega_H$. La gráfica final de la magnitud (5) es la suma de las gráficas (1), (2), (3) y (4), como se muestra en la figura 8.11(a). El ángulo de fase es $\phi = \angle A(j\omega) = 45°$ cuando $\omega = \omega_L$, $\phi = 84.3°$ en $\omega = 0.1\omega_L$, $\phi = 5.7°$ cuando $\omega = 10\omega_L$, $\phi = -45°$ en $\omega = \omega_H$, $\phi = -5.7°$ con $\omega = 0.1\omega_H$ y $\phi = -84.3°$ cuando $\omega = 10\omega_H$. La gráfica de fase se muestra en la figura 8.11(b).

FIGURA 8.11
Gráfica de Bode de un amplificador pasabanda con $A_{media} = 10^3$



www.elsolucionario.net

ASPECTOS PRINCIPALES DE LA SECCIÓN 8.4

- La gráfica de Bode, la cual es una gráfica de la magnitud y el ángulo de fase en función de la frecuencia, describe la característica en frecuencia y la estabilidad de un amplificador.
- De acuerdo con la respuesta en frecuencia, el amplificador se clasifica en una de tres categorías: pasabajas, pasaaltas o pasabanda.

8.5 ▸ *Respuesta en frecuencia de un amplificador*

En las secciones anteriores se mencionó que el BJT (o el FET) tiene capacitancias internas y exhibe características pasabajas. Estas capacitancias limitan la frecuencia útil máxima del transistor. Además de las capacitancias internas, el amplificador normalmente se conecta a una señal de entrada y a una carga mediante capacitores de acoplamiento. Este tipo de circuito se muestra en la figura 8.12(a). Los capacitores de acoplamiento C_1 y C_2, cuyos valores son mucho más grandes (por lo general, del orden de 10 μF) que los de las capacitancias internas, se conectan en serie con el flujo de la señal y establecen el límite de baja frecuencia del amplificador. Supóngase que el amplificador puede modelarse mediante un circuito equivalente compuesto de R_i, R_o, C_i, C_o y g_m. Este circuito equivalente se muestra en la figura 8.12(b). La figura 8.12(c) es una gráfica de frecuencia característica (magnitud en función de la frecuencia), donde f_L es la frecuencia de corte dominante baja, f_H es la frecuencia de corte dominante alta y A_{media} es la ganancia en voltaje de media banda. Los pasos para determinar la respuesta en frecuencia completa de este amplificador son los siguientes:

Paso 1. Establecer el punto Q de polarización del transistor.

Paso 2. Determinar el modelo de frecuencia del transistor (figura 8.1) o del amplificador.

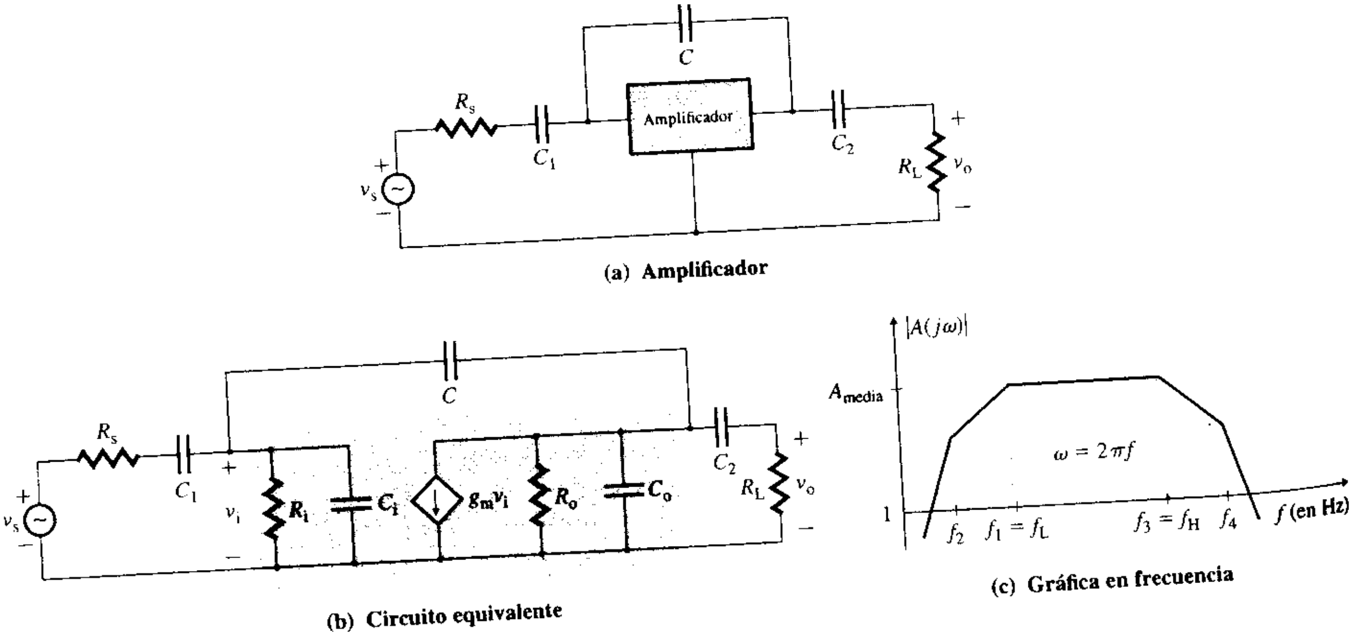
Paso 3. Determinar el circuito equivalente de ca de señal pequeña del amplificador [figura 8.12(b)].

Paso 4. Determinar la frecuencia o frecuencias bajas de corte generadas por los capacitores de acoplamiento.

Paso 5. Determinar la frecuencia o frecuencias altas de corte debidas a los capacitores internos.

Paso 6. Determinar la ganancia de media banda del amplificador.

FIGURA 8.12 Amplificador con acoplamiento de ca



(a) **Amplificador**

(b) **Circuito equivalente**

(c) **Gráfica en frecuencia**

www.elsolucionario.net

Como existen cinco capacitores, el denominador de la función de transferencia $A(s)$ es un polinomio de quinto grado en s. La determinación de las frecuencias de corte exactas requiere el cálculo de las cinco raíces del polinomio. Como la deducción de la función de transferencia de voltaje $A(s)$ [similar a la ecuación (8.30)] para el circuito de la figura 8.12(b) es una tarea ardua, el análisis normalmente se lleva a cabo con una computadora. Sin embargo, el análisis puede simplificarse suponiendo que f_L y f_H están separadas cuando menos por una década, de modo que f_L no afecte a f_H. Por esta razón, las frecuencias de corte bajas y altas pueden determinarse por separado.

Frecuencias de corte bajas

Se supondrá que las capacitancias internas son pequeñas, de modo que los capacitores sean efectivamente circuitos abiertos. En la figura 8.13 se muestra el circuito equivalente para determinar las frecuencias de corte bajas. Con la regla del divisor de voltaje, la relación entre $V_i(s)$ y $V_s(s)$ es:

$$V_i(s) = \frac{R_i V_s(s)}{R_s + R_i + 1/sC_1} = \frac{R_i}{R_s + R_i} \times \frac{s}{s + 1/[C_1(R_s + R_i)]} V_s(s) \tag{8.38}$$

El voltaje de salida es

$$V_o(s) = R_L I_o(s) = -R_L \frac{R_o g_m V_i(s)}{R_o + R_L + 1/sC_2}$$

$$= -\frac{R_L R_o g_m}{R_o + R_L} \times \frac{s}{s + 1/[C_2(R_o + R_L)]} V_i(s) \tag{8.39}$$

Sustituyendo $V_s(s)$ de la ecuación (8.38) en la (8.39) y simplificando, se obtiene la función de transferencia de voltaje a frecuencias bajas, es decir,

$$A(s) = \frac{V_o(s)}{V_s(s)}$$

$$= -\frac{R_i R_L R_o g_m}{(R_s + R_i)(R_o + R_L)} \times \frac{s}{s + 1/[C_1(R_s + R_i)]} \times \frac{s}{s + 1/[C_2(R_o + R_L)]}$$

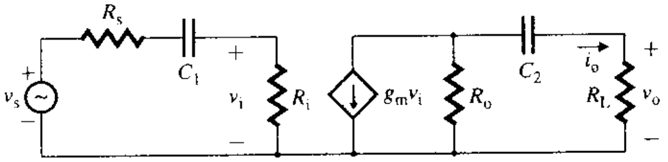
donde las frecuencias de corte bajas y la ganancia pasaaltas son

$$f_{C1} = \frac{1}{2\pi C_1(R_s + R_i)} \tag{8.40}$$

$$f_{C2} = \frac{1}{2\pi C_2(R_o + R_L)} \tag{8.41}$$

$$A_{\text{alta}} = -\frac{R_i R_L R_o g_m}{(R_s + R_i)(R_o + R_L)} \tag{8.42}$$

FIGURA 8.13
Circuito equivalente de corte bajo



Por ello, f_{C1} o f_{C2} es la frecuencia de corte baja (o de 3 dB) dominante f_L. Para un amplificador de voltaje, la resistencia de entrada R_i normalmente es mucho más grande que la resistencia de salida R_o, así que $f_{C2} > f_{C1}$ y $f_{C2} = f_L$. Los pasos para establecer la frecuencia de corte baja (o de 3 dB) son los siguientes:

Paso 1. Fijar la frecuencia baja de 3 dB f_L con el capacitor que tenga la resistencia más baja.

Paso 2. Mantener las demás frecuencias más bajas que f_L, de modo que las interacciones sean mínimas. En general, es adecuado separar la primera frecuencia de corte, f_{L1}, de la se-

www.elsolucionario.net

gunda, f_{L2}, por una década, siempre y cuando las demás frecuencias se mantengan más bajas que f_{L2} por medio de las siguientes relaciones:

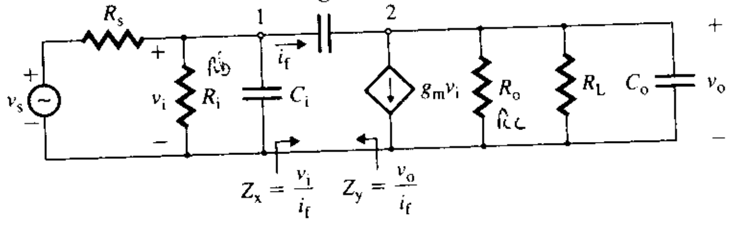
$$f_{L1} = f_L$$
$$f_{L2} = f_L/10$$
$$f_{L3} = f_L/20$$
$$f_{L4} = f_L/20$$

Esto es, $f_{L1} = f_L$ para la resistencia equivalente de Thévenin R_{L1}, $f_{L2} = f_L/10$ para la resistencia equivalente de Thévenin R_{L2} y $f_{L3} = f_L/20$ para la resistencia equivalente de Thévenin R_{L3}, donde $R_{L1} < R_{L2} < R_{L3}$. Como el único interés es mantener las demás frecuencias lejos de la frecuencia de corte f_L, y como una separación más amplia requiere un valor de capacitor más grande, es innecesario mantener una separación de una década entre las frecuencias subsecuentes.

Frecuencias de corte altas

Supóngase que las capacitancias de acoplamiento son grandes, de modo que los capacitores pueden considerarse efectivamente como cortocircuitos. El circuito equivalente para determinar las frecuencias de corte altas se muestra en la figura 8.14. La capacitancia C, entre las terminales de entrada y salida del amplificador, puede ser remplazada por capacitancias equivalentes de Miller. Por consiguiente, la respuesta en frecuencia puede obtenerse mediante el análisis en el dominio s o con el método del capacitor de Miller.

FIGURA 8.14
Circuito equivalente de corte alto



Análisis en el dominio s Como ya se hizo con las frecuencias de corte bajas, se deduce la función de transferencia para frecuencias de corte altas. Aplicando la LKC en los nodos 1 y 2 se obtienen las siguientes ecuaciones en el dominio de Laplace:

$$\frac{V_s - V_i}{R_s} = \frac{V_i}{R_i} + V_i C_i s + (V_i - V_o)Cs \quad \textbf{(8.43)}$$

$$g_m V_i + \frac{V_o}{R_o} + \frac{V_o}{R_L} + V_o C_o s + (V_o - V_i)Cs = 0 \quad \textbf{(8.44)}$$

La solución de las ecuaciones (8.43) y (8.44) da la función de transferencia en voltaje

$$\frac{V_o}{V_s} = \frac{-(g_m - Cs)R_1 R_2 / R_s}{1 + s[R_1(C_i + C) + R_2(C_o + C) + g_m C R_1 R_2] + s^2 R_1 R_2 (C_i C_o + C_i C + C_o C)} \quad \textbf{(8.45)}$$

donde $R_1 = (R_s \| R_i)$ y $R_2 = (R_o \| R_L)$. El denominador de la ecuación (8.45) tiene dos polos. Si p_1 y p_2 son dichos polos, el denominador se escribe como

$$D(s) = \left(1 + \frac{s}{p_1}\right)\left(1 + \frac{s}{p_2}\right) = 1 + s\left(\frac{1}{p_1} + \frac{1}{p_2}\right) + \frac{s^2}{p_1 p_2} \quad \textbf{(8.46)}$$

www.elsolucionario.net

Si los polos están muy separados, que es el caso general, y se supone que p_1 es el polo dominante, entonces la ecuación (8.46) es, en forma aproximada

$$D(s) = 1 + \frac{s}{p_1} + \frac{s^2}{p_1 p_2} \tag{8.47}$$

Al igualar los coeficientes de s de la ecuación (8.45) con los de la ecuación (8.47) se obtiene

$$p_1 = \frac{1}{R_1(C_i + C) + R_2(C_o + C) + g_m C R_1 R_2} \tag{8.48}$$

Al igualar los coeficientes de s^2 de la ecuación (8.45) con los de la ecuación (8.47) se obtiene

$$p_2 = \frac{R_1(C_i + C) + R_2(C_o + C) + g_m C R_1 R_2}{R_1 R_2(C_i C_o + C_i C + C_o C)} \tag{8.49}$$

En realidad, el valor de C es mayor que el de C_i y C_o, y las ecuaciones (8.48) y (8.49) se simplifican de la siguiente manera:

$$p_1 \approx \frac{1}{g_m C R_1 R_2} \tag{8.50}$$

$$p_2 = \frac{g_m C}{C_i C_o + C_i C + C_o C} \tag{8.51}$$

▸ **NOTAS:**

1. El polo dominante p_1 disminuye conforme C aumenta, mientras que p_2 aumenta conforme C aumenta. Por consiguiente, el aumento de C hace que los polos se separen, posiblemente haciendo de p_1 el polo dominante.
2. Si $C >> C_i$ y $C >> C_o$, la ecuación (8.51) se convierte en

$$p_2 \approx \frac{g_m C}{C(C_i + C_o)} = \frac{g_m}{C_i + C_o} \tag{8.52}$$

3. Si no hay capacitancia de retroalimentación ($C = 0$), la ecuación (8.45) da los polos siguientes:

$$p_1 = \frac{1}{C_i R_1} \tag{8.53}$$

$$p_2 = \frac{1}{C_o R_2} \tag{8.54}$$

Método del capacitor de Miller Si se supone que la corriente que circula por el capacitor C de la figura 8.14 es muy pequeña, comparada con la de la fuente de corriente, el voltaje de salida en el dominio de Laplace es

$$V_o(s) = -g_m V_i(s)(R_o \| R_L)$$

La corriente $I_{f(s)}$ que circula por C (del lado izquierdo al lado derecho) es

$$\begin{aligned} I_f(s) &= sC[V_i(s) - V_o(s)] = sC[V_i(s) + g_m V_i(s)(R_o \| R_L)] \\ &= sC[1 + g_m(R_o \| R_L)]V_i(s) = sC_m V_i(s) \end{aligned} \tag{8.55}$$

donde $C_m = C[1 + g_m(R_o \| R_L)]$

La corriente $-I_{f(s)}$ que circula por C (del lado derecho al lado izquierdo) es

$$\begin{aligned} -I_f(s) &= sC[V_o(s) - V_i(s)] = sC[V_o(s) + V_o(s)/g_m(R_o \| R_L)] \\ &= sC(1 + 1/g_m(R_o \| R_L)]V_o(s) = sC_n V_o(s) \end{aligned} \tag{8.40}$$

donde $C_n = C[1 + 1/g_m(R_o \| R_L)]$

www.elsolucionario.net

Por tanto, el capacitor C, que está conectado entre las terminales de entrada y salida de un amplificador de alta ganancia con una inversión de fase de 180°, puede ser remplazado por un capacitor en paralelo C_m en el lado de entrada y un capacitor C_n en el lado de salida. Este circuito se muestra en la figura 8.15. El valor de C en el lado de entrada es visto como un factor multiplicador casi igual a la ganancia en voltaje $g_m(R_o \| R_L)$. Este efecto, conocido como *efecto Miller*, es dominante en amplificadores con una alta ganancia en voltaje y con inversión de fase, como los amplificadores de emisor común o de fuente común. Por tanto, los polos de alta frecuencia se obtienen con las siguientes expresiones:

$$f_{H1} = \frac{1}{2\pi(C_i + C_m)(R_s \| R_i)} \tag{8.57}$$

$$f_{H2} = \frac{1}{2\pi(C_o + C_n)(R_o \| R_L)} \tag{8.58}$$

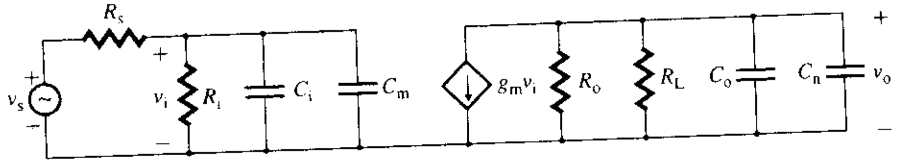


FIGURA 8.15 Circuito equivalente de Miller de corte alto

EJEMPLO 8.3

Dálculo de los capacitores de acoplamiento para establecer la frecuencia de corte baja
(a) Los parámetros del amplificador de la figura 8.12(a) son: $g_m = 50$ mA/V, $R_s = 2$ kΩ, $R_i = 8$ kΩ, $R_o = 15$ kΩ, $R_L = 10$ kΩ, $C_i = 5$ pF y $C_o = 1$ pF. Calcular las capacitancias de acoplamiento C_1 y C_2 para establecer la frecuencia baja de 3 dB en $f_L = 1.5$ kHz, la ganancia de banda media A_{media} y la capacitancia de retroalimentación C, de modo que la frecuencia del polo dominante sea $f_H = 100$ kHz.
(b) Usar el método de Miller para determinar las frecuencias de corte altas.
(c) Usar PSpice/SPICE para trazar la gráfica de la ganancia en voltaje en función de la frecuencia.

SOLUCIÓN

Se tiene

$$R_s + R_i = 2\text{ k} + 8\text{ k} = 10\text{ k}\Omega$$
$$R_o + R_L = 15\text{ k} + 10\text{ k} = 25\text{ k}\Omega$$
$$R_1 = R_s \| R_i = 2\text{ k} \| 8\text{ k} = 1.6\text{ k}\Omega$$

y

$$R_2 = R_o \| R_L = 15\text{ k} \| 10\text{ k} = 6\text{ k}\Omega$$

(a) $f_L = 1.5$ kHz y $f_H = 100$ kHz. Puesto que

$$(R_s + R_i) = 10\text{ k}\Omega < (R_o \;\; R_L) = 25\text{ k}\Omega$$

se hace f_{C1} igual a la frecuencia baja de 3 dB. Esto es, $f_{C1} = f_L = 1.5$ kHz. La capacitancia se determina con la ecuación (8.40):

$$C_1 = \frac{1}{2\pi f_L(R_s + R_i)} = \frac{1}{2\pi \times 1.5\text{ k} \times (2\text{ k} + 8\text{ k})} = 0.01\ \mu\text{F}$$

Sea $f_{C2} = f_{C1}/10 = 1.5\text{ k}/10 = 150$ Hz. Con la ecuación (8.41) se obtiene C_2:

$$C_2 = \frac{1}{2\pi f_{C2}(R_o + R_L)} = \frac{1}{2\pi \times 150 \times (15\text{ k} + 10\text{ k})} = 0.04\ \mu\text{F}$$

La ganancia de media banda es

$$A_{media} = -\frac{R_i R_L R_o g_m}{(R_s + R_i)(R_o + R_L)} = -\frac{8\text{ k} \times 10\text{ k} \times 15\text{ k} \times 50\text{ mA/V}}{(2\text{ k} + 8\text{ k})(15\text{ k} + 10\text{ k})} = -240$$

De la ecuación (8.50) se obtiene la capacitancia C del polo dominante:

$$C \approx \frac{1}{2\pi f_H g_m R_1 R_2} = \frac{1}{2\pi \times 100\text{ k} \times 50\text{ mA/V} \times 1.6\text{ k} \times 6\text{ k}} = 3.32\text{ pF}$$

www.elsolucionario.net

De la ecuación (8.48) se obtiene

$$f_{H1} = \frac{10^{12}}{2\pi[1.6\text{ k} \times (5 + 3.32) + 6\text{ k} \times (1 + 3.32) + 50\text{ mA/V} \times 3.32 \times 1.6\text{ k} \times 6\text{ k}]}$$

$$= 97.47\text{ kHz}$$

y de la ecuación (8.49),

$$f_{H2} = \frac{[1.6\text{ k} \times (5 + 3.32) + 6\text{ k} \times (1 + 3.32) + 50\text{ mA/V} \times 3.32 \times 1.6\text{ k} \times 6\text{ k}] \times 10^{12}}{2\pi[1.6\text{ k} \times 6\text{ k} \times (5 \times 1 + 5 \times 3.32 + 1 \times 3.32)]}$$

$$= 1.09\text{ GHz}$$

(b) De la ecuación (8.55),

$$C_m = C[1 + g_m(R_o \| R_L)] = (3.32\text{ pF})(1 + 50\text{ mA/V} \times 6\text{ k}) = 999.3\text{ pF}$$

De la ecuación (8.56),

$$C_n = C[1 + 1/g_m(R_o \| R_L)] = (3.32\text{ pF})(1 + 1/300) = 3.33\text{ pF}$$

y de las ecuaciones (8.57) y (8.58) se obtiene

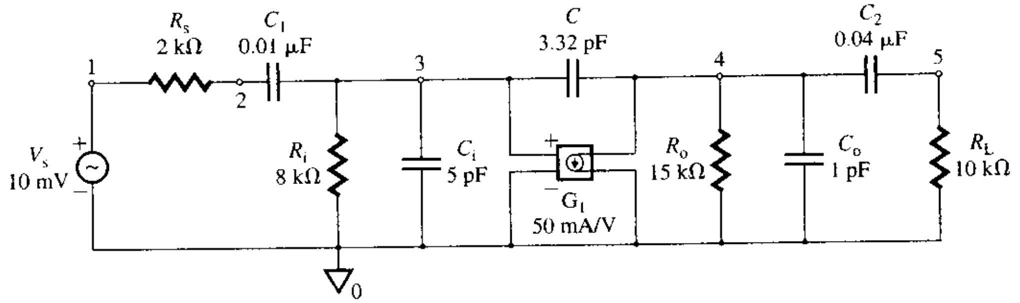
$$f_{H1} = \frac{1}{2\pi(C_i + C_m)(R_s \| R_i)} = \frac{1}{2\pi \times (5\text{ pF} + 999.3\text{ pF}) \times 1.6\text{ k}} = 99.05\text{ pF}$$

$$f_{H2} = \frac{1}{2\pi(C_o + C_n)(R_o \| R_L)} = \frac{1}{2\pi \times (1\text{ pF} + 3.33\text{ pF}) \times 6\text{ k}} = 6.13\text{ MHz}$$

Por tanto, el método del capacitor de Miller da como resultado $f_{H1} = 99.34$ kHz, en comparación con 97.47 kHz calculado mediante el análisis en el dominio s. Sin embargo, $f_{H2} = 6.13$ MHz, en comparación con 1.09 GHz. El error se debe al hecho de que el método de Miller no toma en cuenta el efecto de separación de los polos.

(c) El circuito para la simulación con PSpice se muestra en la figura 8.16. Supóngase un voltaje de entrada $v_s = 10$ mV. El listado del archivo del circuito es el siguiente:

FIGURA 8.16 Circuito para la simulación con PSpice

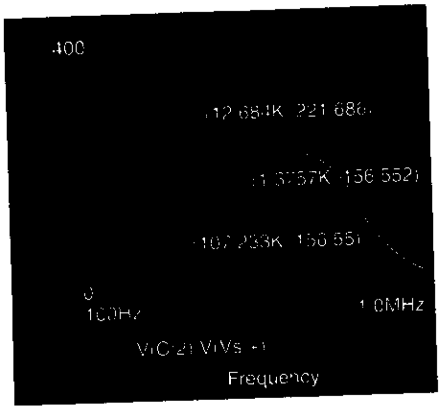



```
Ejemplo 8.3 Respuesta en frecuencia
VS   1    0    AC       10MV
RS   1    2    2K
C1   2    3    0.01UF
Ri   3    0    8K
Ci   3    0    5PF
C    3    4    3.32PF
Ro   4    0    15K
Co   4    0    1PF
C2   4    5    0.04UF
RL   5    0    10K
GA   4    0    3        0   50MMHO
.AC  DEC  100  10       100KHZ
.PROBE
.END
```

www.elsolucionario.net

Los resultados de la simulación se muestran en la figura 8.17, la cual da $A_{\text{media}} = 221.7$ (el valor esperado es de 240), $f_L = 1.376$ kHz (el valor esperado es de 1.5 kHz) con $|A(j\omega)| = 0.707 \times 221.7 = 156.7$, y $f_H = 107.23$ kHz (el valor esperado es de 100 kHz) con $|A(j\omega)| = 0.707 \times 221.7 = 156.7$.

FIGURA 8.17 Respuesta en frecuencia obtenida con Pspice para el ejemplo 8.3



ASPECTOS PRINCIPALES DE LA SECCIÓN 8.5

- Normalmente, las capacitancias de acoplamiento de un amplificador determinan las frecuencias de corte bajas, mientras que las capacitancias internas determinan las frecuencias de corte altas.
- El método del análisis en el dominio s se utiliza para determinar la función de transferencia y las características de frecuencia de un amplificador. No obstante, el análisis puede ser laborioso, sobre todo en el caso de un circuito con más de tres capacitores.
- El método de la capacitancia de Miller es un método rápido, aunque aproximado, para determinar la frecuencia de corte alta.

8.6 ▸ *Métodos del cortocircuito y del valor cero para determinar las frecuencias de corte*

Si puede determinarse la función de transferencia en voltaje $A(s)$, entonces pueden determinarse la ganancia de banda media y las frecuencias de corte bajas y altas. En muchos casos, sin embargo, la determinación de $A(s)$ no es tan simple. En esos casos pueden obtenerse valores aproximados para las frecuencias de corte bajas con el *método del cortocircuito*, y para las frecuencias de corte altas con el *método del valor cero*. En esta sección se utilizan estos métodos para determinar las frecuencias de corte de amplificadores de una y de varias etapas, y de circuitos con amplificadores operacionales. Los pasos para determinar la respuesta en frecuencia son los siguientes:

Paso 1. Dibujar el circuito equivalente de ca de señal pequeña del amplificador.

Paso 2. Determinar las frecuencias de corte bajas con el método del cortocircuito.

Paso 3. Calcular las frecuencias de corte altas con el método del valor cero.

Paso 4. Determinar la ganancia de media banda poniendo en cortocircuito los capacitores de acoplamiento, y en circuito abierto los capacitores de frecuencia de banda alta.

Método del cortocircuito

Supóngase que la ganancia en voltaje de un amplificador consta de dos frecuencias de corte bajas. En este caso, si se aplica la ecuación (8.34) para la característica pasaaltas, con dos frecuencias de corte, se obtiene

$$A(j\omega) = \frac{A_{\text{alta}}}{(1 + \omega_{L1}/s)(1 + \omega_{L2}/s)} \tag{8.59}$$

www.elsolucionario.net

donde A_{alta} es la ganancia a frecuencia alta, y ω_{L1} y ω_{L2} son las dos frecuencias de corte. En la frecuencia baja de 3 dB, el denominador de la ecuación (8.59) debe ser

$$|(1 + \omega_{L1}/j\omega)(1 + \omega_{L2}/j\omega)| = \sqrt{2}$$

o

$$\left|1 - j\,\frac{\omega_{L1} + \omega_{L2}}{\omega} - \frac{\omega_{L1}\omega_{L2}}{\omega^2}\right| = \sqrt{2}$$

Si $\omega > \sqrt{\omega_{L1}\omega_{L2}}$, entonces puede omitirse el término del producto. El término imaginario se vuelve unitario cuando

$$\omega_L = \omega = \omega_{L1} + \omega_{L2} = \frac{1}{\tau_{C1}} + \frac{1}{\tau_{C2}} \tag{8.60}$$

donde ω_L es la frecuencia baja de 3 dB efectiva, y es la suma de los recíprocos de las constantes de tiempo τ_{C1} y τ_{C2}. Para un circuito con varios capacitores, la constante de tiempo τ_{Ck} para el k-ésimo capacitor se obtiene considerando un capacitor a la vez, mientras que los demás se hacen infinitos (o poniéndolos en cortocircuito). Este método supone que sólo un capacitor contribuye a la ganancia en voltaje, por tanto, la frecuencia baja de 3 dB se calcula con la constante de tiempo efectiva de todos los capacitores. Esto es,

$$f_L = \frac{1}{2\pi}\sum_{k=1}^{n}\frac{1}{\tau_{Ck}} = \frac{1}{2\pi}\sum_{k=1}^{n}\frac{1}{C_k R_{Ck}} \tag{8.61}$$

donde τ_{Ck} es la constante de tiempo generada sólo por el k-ésimo capacitor, y R_{Ck} es la resistencia equivalente de Thévenin vista por C_k. Una frecuencia de corte empuja a la siguiente frecuencia más alta hacia la derecha, lo cual influye en la frecuencia de corte efectiva del amplificador. Si una de las frecuencias de corte es mayor que las demás frecuencias por un factor de 5 a 10, f_L puede ser aproximada por la frecuencia más alta; por ejemplo, f_{C1}. Si $f_L \approx f_{C1}$, el error introducido casi siempre resulta menor que 10%. De lo contrario, el error podría ser hasta de 20%.

Para aplicar este método al circuito de la figura 8.12(b), se considera únicamente el efecto de C_1; C_2 se pone en cortocircuito, como se muestra en la figura 8.18(a). La resistencia equivalente de Thévenin vista por C_1 es

$$R_{C1} = R_s + R_i$$

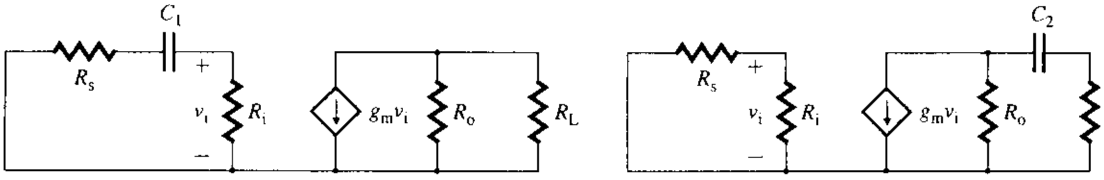
Por tanto, la frecuencia de corte debida únicamente a C_1 es

$$f_{C1} = \frac{1}{2\pi R_{C1} C_1} = \frac{1}{2\pi(R_s + R_i)C_1} \tag{8.62}$$

El circuito equivalente con C_1 considerada como un cortocircuito, se muestra en la figura 8.18(b). La resistencia equivalente de Thévenin vista por C_2 es

$$R_{C2} = R_o + R_L$$

FIGURA 8.18 Circuitos equivalentes para el método del cortocircuito



(a) C_2 sustituido por un cortocircuito (b) C_1 sustituido por un cortocircuito

www.elsolucionario.net

La frecuencia de corte debida solamente a C_2 es

$$f_{C2} = \frac{1}{2\pi R_{C2}C_2} = \frac{1}{2\pi(R_o + R_L)C_2} \tag{8.63}$$

Por consiguiente, la frecuencia de 3 dB efectiva se obtiene de la siguiente manera:

$$f_L = f_{C1} + f_{C2} \tag{8.64}$$

En general, una de las frecuencias de corte bajas se fija a la frecuencia de 3 dB deseada, f_L, y las demás se fijan mucho más bajas, normalmente separadas por una década. Esto es, si $f_L \approx f_{C1}$, entonces $f_{C2} = f_L/10$. Los pasos para fijar la frecuencia baja de 3 dB son los siguientes:

Paso 1. Dibujar el circuito equivalente con todos los capacitores puestos en cortocircuito, excepto uno.

Paso 2. Determinar la resistencia equivalente de Thévenin vista por cada capacitor.

Paso 3. Fijar la frecuencia baja de 3 dB f_L con el capacitor que tenga la menor resistencia. Esto da el valor más pequeño del capacitor.

Paso 4. Mantener las demás frecuencias más bajas que f_L, de modo que las interacciones sean mínimas. Esto es, si $f_{L1} = f_L$ para la resistencia equivalente de Thévenin R_{L1}, $f_{L2} = f_L/10$ para la resistencia equivalente de Thévenin R_{L2}, y $f_{L3} = f_L/20$ para la resistencia equivalente de Thévenin R_{L3}, donde $R_{L1} < R_{L2} < R_{L3}$.

Método del valor cero

Supóngase que la ganancia en voltaje de un amplificador tiene dos frecuencias de corte altas. Entonces, si se aplica la ecuación (8.32) con $s = j\omega$ para la característica pasabajas con dos frecuencias de corte, se obtiene

$$A(j\omega) = \frac{A_{\text{baja}}}{(1 + j\omega/\omega_{H1})(1 + j\omega/\omega_{H2})} \tag{8.65}$$

donde A_{baja} es la ganancia a baja frecuencia, y ω_{H1} y ω_{H2} son las dos frecuencias de corte altas. En la frecuencia alta de 3 dB, el denominador de la ecuación (8.65) debe ser

$$|(1 + j\omega/\omega_{H1})(1 + j\omega/\omega_{H2})| = \sqrt{2}$$

o

$$\left|1 - \left(\frac{\omega}{\omega_{H1}}\right)\left(\frac{\omega}{\omega_{H2}}\right) + j\omega\left(\frac{1}{\omega_{H1}} + \frac{1}{\omega_{H2}}\right)\right| = \sqrt{2}$$

Si $\omega < \sqrt{\omega_{H1}\omega_{H2}}$, puede omitirse el término del producto. El término imaginario será unitario cuando

$$\frac{1}{\omega_H} = \frac{1}{\omega} = \frac{1}{\omega_{H1}} + \frac{1}{\omega_{H2}} = \tau_{C1} + \tau_{C2} \tag{8.66}$$

donde ω_H es la frecuencia alta de 3 dB efectiva, y es la suma de las constantes de tiempo τ_{C1} y τ_{C2}. Para un circuito con varios capacitores, la constante de tiempo τ_{Cj} correspondiente al j-ésimo capacitor se obtiene considerando un capacitor a la vez, mientras que los demás tienden a cero (o poniéndolos efectivamente en circuito abierto). Por tanto, la frecuencia alta de 3 dB se obtiene a partir de la constante de tiempo efectiva de todos los capacitores, es decir,

$$f_H = \frac{1}{2\pi \sum_{j=1}^{n} \tau_{Cj}} = \frac{1}{2\pi \sum_{j=1}^{n} C_j R_{Cj}} \tag{8.67}$$

donde τ_{Cj} es la constante de tiempo debida únicamente al j-ésimo capacitor y R_{Cj} es la resistencia equivalente de Thévenin vista por C_j.

www.elsolucionario.net

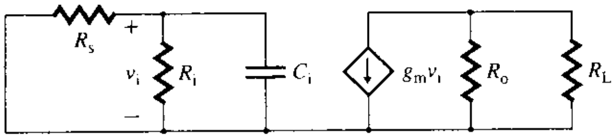
Si se aplica este método al circuito de la figura 8.14, el circuito equivalente con C y C_O en circuito abierto es el que se muestra en la figura 8.19(a). La resistencia vista por C_i es

$$R_{Ci} = (R_s \| R_i)$$

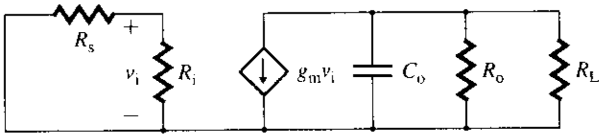
El circuito equivalente con C y C_i en circuito abierto se muestra en la figura 8.19(b). La resistencia vista por C_o es

$$R_{Co} = (R_o \| R_L)$$

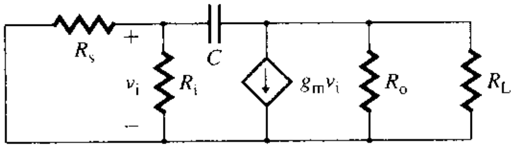
FIGURA 8.19 Circuitos equivalentes para el método del valor cero



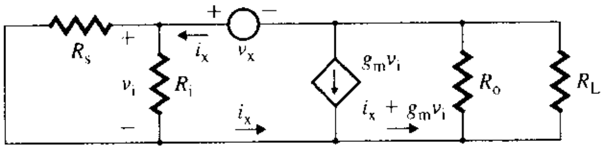
(a) Valor cero de C_o y C



(b) Valor cero de C_i y C



(c) Valor cero de C_i y C_o



(d) Circuito de prueba

El circuito equivalente, con C_i y C_o en circuito abierto, se muestra en la figura 8.19(c). Si se remplaza C con una fuente de voltaje v_x, como se muestra en la figura 8.19(d), y luego se aplica la LKV, se obtiene

$$\begin{aligned} v_x &= v_i + (R_o \| R_L)(i_x + g_m v_i) = (R_s \| R_i)i_x + (R_o \| R_L)[i_x + g_m i_x (R_s \| R_i)] \\ &= (R_o \| R_L) + (R_s \| R_i)[1 + g_m (R_o \| R_L)]i_x \end{aligned}$$

donde la resistencia equivalente de Thévenin vista por C es

$$\begin{aligned} R_{Cc} &= \frac{v_x}{i_x} = (R_o \| R_L) + (R_s \| R_i)[1 + g_m (R_o \| R_L)] \\ &= R_{L(ef)} + R_{i(ef)}(1 + g_m R_{L(ef)}) \end{aligned} \quad \textbf{(8.68)}$$

donde $R_{i(ef)} = (R_s \| R_i)$ y $R_{L(ef)} = (R_o \| R_L)$. Por tanto, la frecuencia alta de 3 dB f_H está dada por

$$f_H = \frac{1}{2\pi(R_{Ci}C_i + R_{Co}C_o + R_{Cc}C)} \quad \textbf{(8.69)}$$

Los pasos para aplicar el método del valor cero son los siguientes:

Paso 1. Determinar la resistencia de Thévenin vista por cada capacitor actuando solo, mientras que los demás están en circuito abierto.

Paso 2. Calcular la constante de tiempo debida a cada capacitor.

Paso 3. Sumar todas las constantes de tiempo para calcular la constante de tiempo efectiva:

$$\tau_H = \tau_{H1} + \tau_{H2} + \cdots + \tau_{Hi}$$

Paso 4. Determinar la frecuencia alta de 3 dB con la ecuación (8.67).

Paso 5. Para fijar la frecuencia alta de 3 dB al valor deseado, añada un capacitor C_x en paralelo con C, de modo que la capacitancia efectiva en paralelo sea $C_{ef} = C_x + C$.

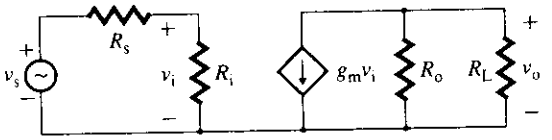
www.elsolucionario.net

Ganancia en voltaje de media banda

Si la frecuencia es suficientemente alta, de modo que los capacitores de acoplamiento ofrezcan impedancias bajas y se comporten como si estuvieran en cortocircuito, pero lo suficientemente baja para que los capacitores de alta frecuencia del transistor tengan impedancias muy altas, la ganancia en voltaje es la *ganancia de media banda*. El circuito equivalente para la ganancia en voltaje de media banda, con capacitores de acoplamiento y de desvío en cortocircuito, y capacitores de alta frecuencia en circuito abierto, se muestra en la figura 8.20. La ganancia en voltaje de media banda es la siguiente:

$$A_{\text{media}} = \frac{v_o}{v_s} = -g_m(R_o \parallel R_L)\,\frac{R_i}{R_s + R_i} \tag{8.70}$$

FIGURA 8.20
Circuito equivalente para determinar la ganancia de media banda



ASPECTOS PRINCIPALES DE LA SECCIÓN 8.6

- El método del cortocircuito da las frecuencias de corte bajas, y el método del valor cero da las frecuencias de corte altas. Éstos son métodos muy simples, pero efectivos, para determinar las frecuencias de corte de los amplificadores.
- En el método del cortocircuito la constante de tiempo τ_{Ck} para el k-ésimo capacitor se obtiene considerando un capacitor a la vez, mientras que los demás se hacen infinitos (poniéndolos efectivamente en cortocircuito). La frecuencia baja de 3 dB es la suma de los recíprocos de cada una de las constantes de tiempo.
- En el método del valor cero, la constante de tiempo τ_{Cj} para el j-ésimo capacitor se obtiene considerando un capacitor a la vez, mientras que los demás tienden a cero (poniéndolos en circuito abierto). La frecuencia alta de 3 dB efectiva es el recíproco de la suma de cada una de las constantes de tiempo.

de

8.7 *Respuesta en frecuencia de amplificadores con BJT de emisor común*

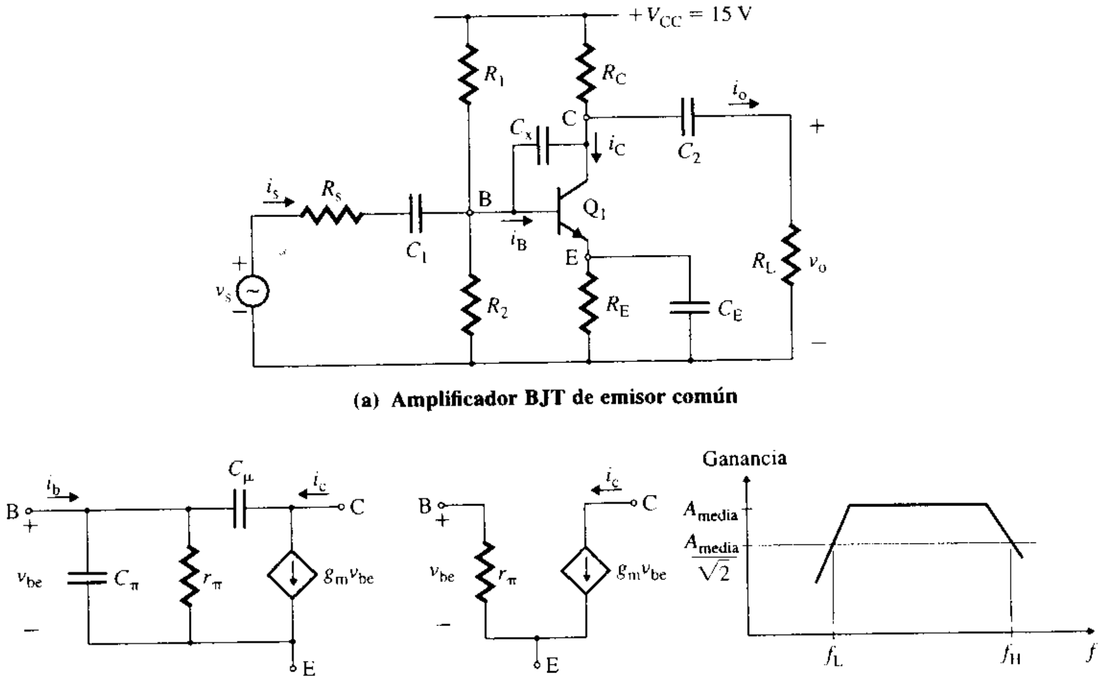
La sección anterior se ocupó de los métodos del cortocircuito y del valor cero para determinar las frecuencias de corte de los amplificadores. En esta sección se utilizan estos métodos para determinar la respuesta en frecuencia de los amplificadores con BJT. En la figura 8.21(a) se muestra un amplificador con BJT de emisor común. El transistor puede ser remplazado por su modelo simple π de alta frecuencia, mostrado en la figura 8.21(b). Los valores de C_π y C_μ son bajos (del orden de 10 pF), y estos capacitores pueden considerarse como circuitos abiertos a frecuencias bajas. Por tanto, a frecuencias bajas, la figura 8.21(b) se reduce a la figura 8.21(c). Si el transistor es remplazado por su modelo de ca de señal pequeña, la respuesta en frecuencia depende de las constantes de tiempo de los capacitores del modelo. En general, los valores de C_1, C_2 y C_E son mucho mayores que los de C_π y C_μ. Con esto, el amplificador exhibe una característica de media banda. En la figura 8.21(d) se muestra el perfil común de la respuesta en frecuencia, donde f_L es la frecuencia baja de 3 dB, f_H es la frecuencia alta de 3 dB y A_{media} es la ganancia de media banda. Las frecuencias de corte bajas dependen principalmente de C_1, C_2 y C_E; las frecuencias de corte altas dependen de C_π y C_μ. Para generar la frecuencia de corte alta deseada se conecta una capacitancia adicional C_x entre el colector y la base.

Frecuencias de corte bajas

Se espera que el amplificador de emisor común mostrado en la figura 8.21(a) funcione a frecuencias bajas, de modo que C_π y C_μ tengan valores pequeños y se comporten como

www.elsolucionario.net

FIGURA 8.21 Amplificador BJT de emisor común

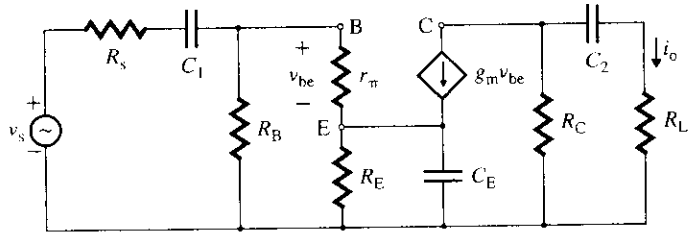


(a) Amplificador BJT de emisor común

(b) Modelo de frecuencia alta **(c) Modelo de frecuencia baja** **(d) Respuesta en frecuencia**

si fueran circuitos abiertos. El circuito equivalente de baja frecuencia de la figura 8.22 tiene tres capacitores: dos de acoplamiento, C_1 y C_2, y uno de desvío, C_E.

FIGURA 8.22 Circuito equivalente de ca de baja frecuencia, de un amplificador de emisor común



Considere únicamente los efectos de C_1; C_2 y C_E están en cortocircuito. Esta situación se muestra en la figura 8.23(a). La resistencia equivalente de Thévenin vista por C_1 es

$$R_{C1} = R_s + R_B \| r_\pi \tag{8.71}$$

donde $R_B = (R_1 \| R_2)$. Por tanto, la frecuencia de corte debida únicamente a C_1 es

$$f_{C1} = \frac{1}{2\pi R_{C1} C_1} \tag{8.72}$$

El circuito equivalente, con C_1 y C_E en cortocircuito, se muestra en la figura 8.23(b). La resistencia equivalente de Thévenin está dada por

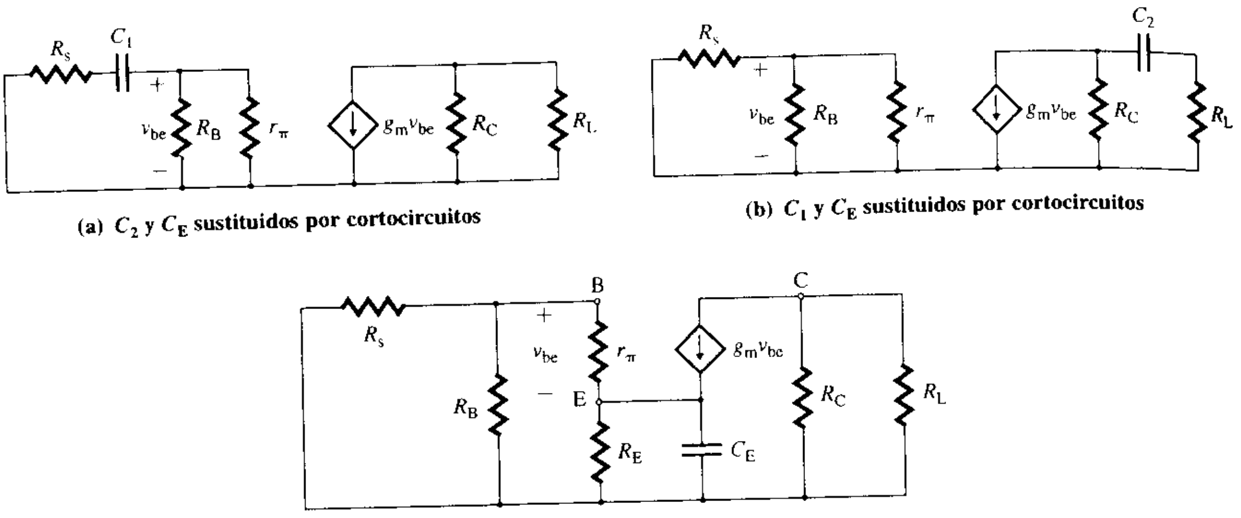
$$R_{C2} = R_C + R_L \tag{8.73}$$

y la frecuencia de corte debida únicamente a C_2 es

$$f_{C2} = \frac{1}{2\pi R_{C2} C_2} \tag{8.74}$$

www.elsolucionario.net

FIGURA 8.23 Circuitos equivalentes de un amplificador de emisor común para el método del cortocircuito



(a) C_2 y C_E sustituidos por cortocircuitos

(b) C_1 y C_E sustituidos por cortocircuitos

(c) C_1 y C_2 sustituidos por cortocircuitos

El circuito equivalente, con C_1 y C_2 en cortocircuito, se muestra en la figura 8.23(c). Si se divide la resistencia del circuito de la base entre $(1 + \beta_F)$ $(=1 + g_m r_\pi)$, se obtiene la resistencia equivalente del emisor. Por tanto, la resistencia equivalente de Thévenin puede obtenerse poniendo R_E en paralelo con la resistencia equivalente base-emisor. Es decir,

$$R_{CE} = R_E \parallel \frac{r_\pi + (R_s \parallel R_B)}{1 + \beta_f} \tag{8.75}$$

Si $R_s < R_B$ y r_π, $R_E > 1\ \text{k}\Omega$ y $\beta_f >> 1$, la ecuación (8.75) puede aproximarse de la siguiente manera:

$$R_{CE} \approx \frac{r_\pi}{\beta_f} = \frac{1}{g_m} \tag{8.76}$$

La frecuencia de corte debida sólo a C_E es

$$f_{CE} = \frac{1}{2\pi R_{CE} C_E} \tag{8.77}$$

La frecuencia baja de 3 dB f_L es la frecuencia más grande de f_{C1}, f_{C2} y f_{CE}. En general, el valor de C_E es mucho mayor que el de C_1 o C_2 y el valor de R_{CE} es el más pequeño. Por tanto, f_{CE} es, en general, la frecuencia baja de 3 dB: $f_L = f_{CE}$.

Frecuencias de corte altas

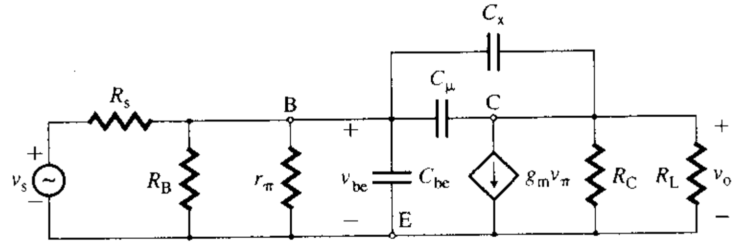
A frecuencias altas, los capacitores de acoplamiento y de desvío tienen impedancias muy bajas debido a que sus valores son grandes, y puede suponerse que están en cortocircuito. Sin embargo, las impedancias debidas a los capacitores del transistor son comparables con las de los demás elementos del circuito y, por tanto, afectan la ganancia en voltaje.

Si el transistor del amplificador de emisor común de la figura 8.21(a) es remplazado por el modelo de frecuencia alta de la figura 8.21(b), el resultado es el circuito equivalente de frecuencia alta mostrado en la figura 8.24. C_x es la capacitancia adicional conectada entre el colector y la base del transistor. El circuito equivalente, con C_μ y C_x en circuito abierto, se muestra en la figura 8.25(a). La resistencia vista por C_π es

$$R_{C\pi} = r_\pi \parallel (R_s \parallel R_B) \tag{8.78}$$

www.elsolucionario.net

FIGURA 8.24 Circuito de frecuencia alta de un amplificador de emisor común



El circuito equivalente, con C_π en circuito abierto, se muestra en la figura 8.25(b). Si se remplaza C_μ con una fuente de voltaje v_x, como se muestra en la figura 8.25(c), y se aplica la LKV, se obtiene

$$v_x = v_{be} + (R_L \| R_C)(i_x + g_m v_{be}) = R_i' i_x + (R_L \| R_C)(i_x + g_m i_x R_i)$$
$$= [(R_L \| R_C) + R_i - (1 + g_m R_L \| R_C)] i_x$$

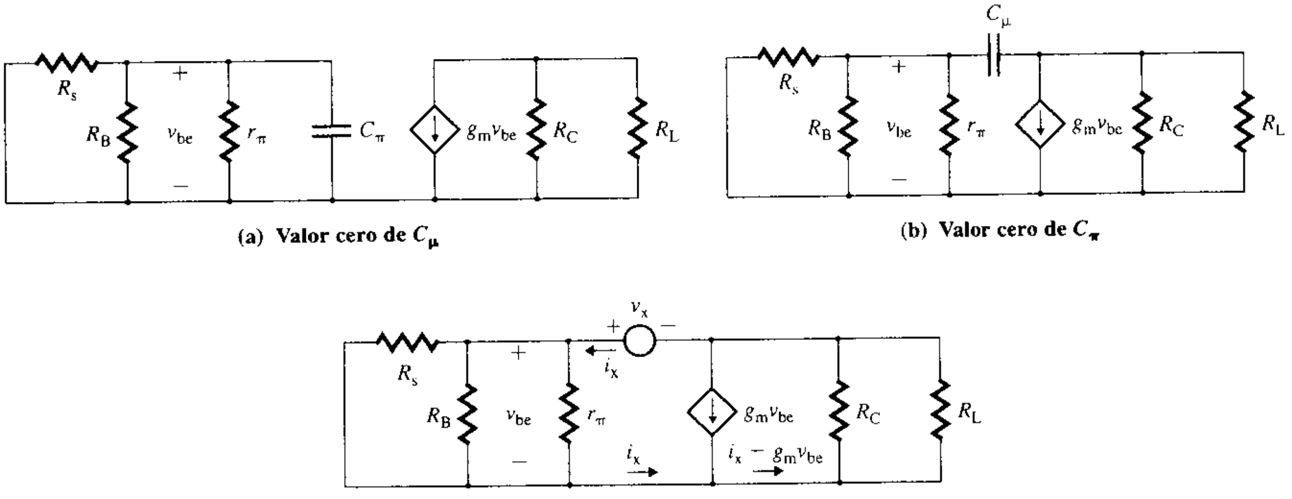
donde la resistencia equivalente de Thévenin vista por C_μ es

$$R_{C\mu} = \frac{v_x}{i_x} = R_L \| R_C + R_i'[1 + g_m (R_L \| R_C)]$$

donde $R_i' = (r_\pi \| R_B \| R_s)$. Por tanto, la frecuencia alta de 3 dB f_H está dada por

$$f_H = \frac{1}{2\pi(R_{C\pi}C_\pi + R_{C\mu}C_\mu)} \tag{8.80}$$

FIGURA 8.25 Circuitos equivalentes de frecuencia alta para el método del valor cero



(a) Valor cero de C_μ **(b) Valor cero de C_π**

(c) Circuito de prueba

EJEMPLO 8.4 D

Diseño de un amplificador de emisor común para una respuesta en frecuencia dada

(a) Diseñar un amplificador de emisor común como el de la figura 8.21(a), con una frecuencia baja de 3 dB f_L = 150 Hz y una frecuencia alta de 3 dB f_H = 250 kHz. Los parámetros del circuito son: $\beta_f = 80$, g_m = 57.14 mA/V, r_π = 1.4 kΩ, C_π = 15 pF, C_μ = 1 pF, R_s = 200 Ω, R_1 = 7 kΩ, R_2 = 4.3 kΩ, R_E = 330 Ω, R_C = 5 kΩ y R_L = 5 kΩ.

(b) Determinar la ganancia de media banda A_{media}.

(c) Usar el método del capacitor de Miller para verificar el diseño de alta frecuencia.

(d) Usar PSpice/SPICE para trazar la gráfica de la respuesta en frecuencia de 100 Hz a 1 MHz, con incrementos de una década y con 100 puntos por década.

www.elsolucionario.net

SOLUCIÓN

Sea $R_B = R_1 \| R_2 = 7\ k\Omega \| 4.3\ k\Omega = 2.66\ k\Omega$. Entonces,

$$R_i' = r_\pi \| R_B \| R_s = R_{C\pi} = 164\ \Omega$$

(a) El diseño consta de dos partes: una en la que se fija la frecuencia baja de 3 dB en $f_L = 150$ Hz y otra en la que se fija la frecuencia alta de 3 dB en $f_H = 250$ kHz.

Los pasos para fijar $f_L = 150$ Hz son los siguientes:

Paso 1. Calcular las resistencias equivalentes R_{C1}, R_{C2} y R_{CE}. De acuerdo con la ecuación (8.71),

$$R_{C1} = R_s + R_B \| r_\pi = 200 + 2.66\ k\Omega \| 1.4\ k\Omega = 1.12\ k\Omega$$

De la ecuación (8.73),

$$R_{C2} = R_C + R_L = 5\ k\Omega + 5\ k\Omega = 10\ k\Omega$$

De la ecuación (8.75),

$$R_{CE} = 330 \| [(1.4\ k\Omega + 200 \| 2.66\ k\Omega)/(1 + 80)] = 18.48\ \Omega$$

Paso 2. Suponer que la frecuencia correspondiente a la resistencia más baja es la frecuencia de corte dominante f_L. La frecuencia baja de 3 dB puede asignarse a cualquier resistencia. Sin embargo, si se asigna la frecuencia baja de 3 dB a la resistencia más baja, se reducirán los valores de los capacitores de acoplamiento. Como R_{CE} es la de valor más bajo, sea $f_{CE} = f_L$. Esto es, $f_{CE} = f_{L1} = f_L = 150$ Hz.

Paso 3. Calcular el valor requerido de C_E con la ecuación (8.77):

$$f_{CE} = \frac{1}{2\pi R_{CE} C_E} = \frac{1}{2\pi \times 18.48 \times C_E} = 150\ \text{Hz} \qquad \text{o} \qquad C_E = 57.4\ \mu F$$

Paso 4. Fijar la frecuencia correspondiente a la siguiente resistencia más alta. Sea $f_{L2} = f_{C1} = f_L/10 = 150/10 = 15$ Hz. De la ecuación (8.72),

$$f_{C1} = \frac{1}{2\pi R_{C1} C_1} = \frac{1}{2\pi \times 1.12\ k\Omega \times C_1} = 15\ \text{Hz} \qquad \text{o} \qquad C_1 = 9.5\ \mu F$$

Paso 5. Fijar la frecuencia correspondiente a la resistencia más alta. Sea $f_{L3} = f_{C2} = f_L/20 = 150/20 = 7.5$ Hz. De la ecuación (8.74),

$$f_{C2} = \frac{1}{2\pi R_{C2} C_2} = \frac{1}{2\pi \times 10\ k\Omega \times C_2} = 7.5\ \text{Hz} \qquad \text{o} \qquad C_2 = 2.1\ \mu F$$

Los pasos para fijar $f_H = 250$ kHz son los siguientes:

Paso 1. De la ecuación (8.78),

$$R_{C\pi} = r_\pi \| (R_s \| R_B) = 1.4\ k\Omega \| (200 \| 2.66\ k\Omega) = 164\ \Omega$$

De la ecuación (8.79),

$$R_{C\mu} = (5\ k\Omega \| 5\ k\Omega) + 164 \times [1 + 57.14\ \text{mmho} \times (5\ k\Omega \| 5\ k\Omega)] = 26.1\ k\Omega$$

Paso 2. De la ecuación (8.80), la frecuencia alta de 3 dB f_H es

$$f_H = \frac{1}{2\pi[164 \times 15\ \text{pF} + (26.1\ k\Omega)(C_\mu + C_x)]} = 250\ \text{kHz} \qquad \text{o} \qquad C_\mu + C_x = C_{eff} = 24.3\ \text{pF}$$

donde $C_x = 24.3 - 1 = 23.3$ pF. Éste es el valor del capacitor adicional C_x que se tiene que conectar entre las terminales del colector y la base del transistor.

(b) De acuerdo con la ecuación (8.70), la ganancia de media banda es

$$A_{media} = (-57.14 \times 10^{-3})(5\ k\Omega \| 5\ k\Omega) \times \frac{2.66\ k\Omega \| 1.4\ k\Omega}{200 + 2.66\ k\Omega \| 1.4\ k\Omega} = -117.3\ \text{V/V}$$

(c) Si se aplica la ecuación (8.55), la capacitancia efectiva entre las terminales de la base y el emisor es

$$C_{eq} = (C_\mu + C_x)[1 + g_m(R_L \| R_C)] + C_\pi$$
$$= 24.3\ \text{pF} \times [1 + 57.14\ \text{mmho} \times (5\ k\Omega \| 5\ k\Omega)] + 15\ \text{pF} = 3.51\ \text{nF}$$

www.elsolucionario.net

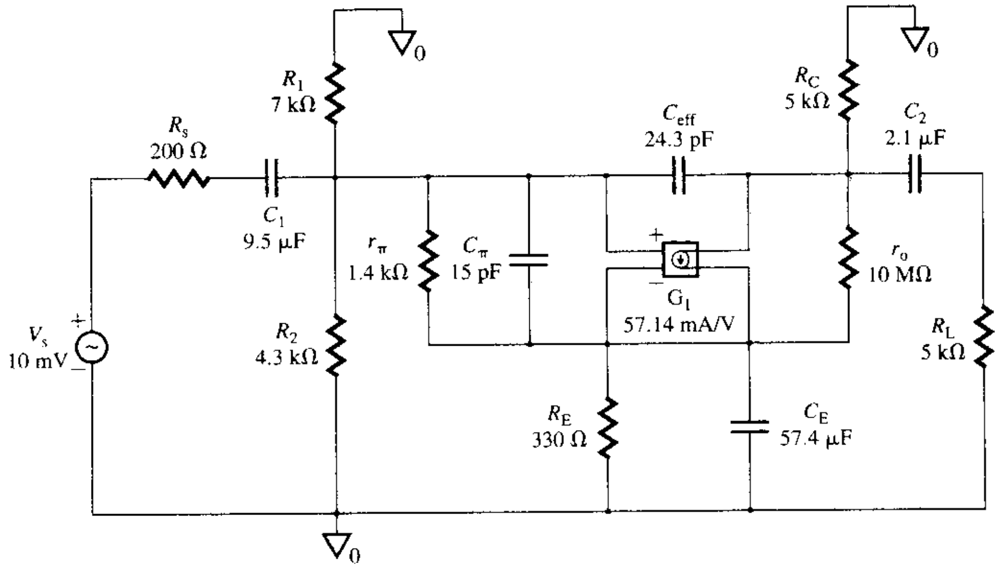
La resistencia equivalente vista por C_{eq} es $R_{eq} = R_i' = r_\pi \parallel R_B \parallel R_s = 164\ \Omega$, de modo que

$$f_H = \frac{1}{2\pi C_{eq} R_{eq}} = \frac{1}{2\pi \times 3.51\ \text{nF} \times 164} = 276.5\ \text{kHz}$$

El método del capacitor de Miller da una frecuencia más alta que la obtenida con el método del valor cero. La frecuencia real es más alta que la que se obtiene con el método del valor cero, pero más baja que la proporcionada por el método del capacitor de Miller. Por tanto, el diseño con el método del valor cero da un valor más conservador, aunque los resultados de Pspice se correlacionan con la pedición del valor cero.

(d) El circuito equivalente de ca para la simulación con PSpice se muestra en la figura 8.26, donde se agrega r_o para incluir la resistencia de salida del transistor y para que el circuito sea más general. El listado del archivo del circuito se muestra en seguida.

FIGURA 8.26 Circuito equivalente de señal pequeña para la simulación con PSpice



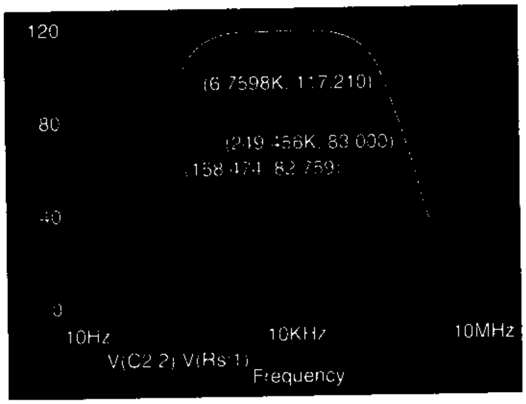

```
Ejemplo 8.4 Respuesta en frecuencia del amplificador
VS   1   0    AC     10mV      ; voltaje de entrada de ca de 10 mV
RS   1   2    200
R1   3   0    7K
R2   3   0    4.3K
CPI  3   4    15PF
RPI  3   4    1.4k
C1   2   3    9.5UF
RE   4   0    330
CE   4   0    57.4UF
CMU  3   5    24.3PF
C2   5   6    2.1UF
RL   6   0    5K
RC   5   0    5K
G1   5   4    3     4     57.14M
     * análisis de ca con incremento de década y 100 puntos por década
.AC  DEC  100  10    1MEGHz
.PRINT  AC  VM(6)            ; Imprime el voltaje pico del nodo 6 en el archivo de salida
.PROBE                       ; Analizador gráfico de formas de onda
.END                         ; Final del archivo del circuito
```

La gráfica de PSpice de la respuesta en frecuencia se muestra en la figura 8.27, la cual da la ganancia de media banda como $|A_{media}| = 117.2$ (el valor esperado es de 117.3). La frecuencia baja de

www.elsolucionario.net

3 dB es aproximadamente f_L = 158.5 Hz (el valor esperado es de 150 Hz) y la frecuencia alta de 3 dB es aproximadamente f_H = 249.5 kHz (el valor esperado es de 250 kHz). El valor de diseño de f_H es de 250 kHz, y el de f_L, de 150 Hz. Por tanto, los resultados son muy parecidos.

FIGURA 8.27 Respuesta en frecuencia del ejemplo 8.4



▸ **NOTA:** El objetivo principal de esta simulación con PSpice es verificar los métodos de diseño utilizados para fijar las frecuencias de corte bajas y altas. Por tanto, se utilizó el modelo de señal pequeña en lugar del modelo de transistor de PSpice en la simulación. Si se diseñara un amplificador con el modelo de señal pequeña y luego se ejecutara la simulación con un transistor de PSpice, se obtendría un error.

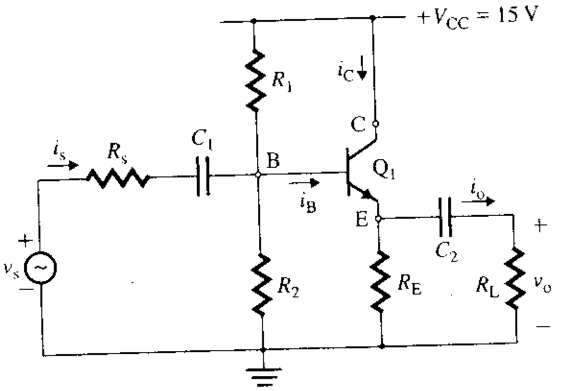
ASPECTO PRINCIPAL DE LA SECCIÓN 8.7

- Por lo general, el capacitor de desvío C_E fija la frecuencia baja de 3 dB. Debido al efecto de Miller, el capacitor C_μ influye en la frecuencia alta de 3 dB.

8.8 *Respuesta en frecuencia de amplificadores con BJT de colector común*

Las técnicas para determinar la respuesta en frecuencia de un amplificador de colector común son idénticas a las que se utilizan con un amplificador de emisor común. En la figura 8.28 se muestra un amplificador de colector común. Dado el modelo de ca de señal pequeña del transistor o transistores, se deducirán las ecuaciones para las frecuencias de corte bajas y altas.

FIGURA 8.28 Amplificador de colector común



www.elsolucionario.net

Frecuencias de corte bajas

El circuito equivalente de frecuencia baja obtenido al remplazar el transistor de la figura 8.28 con su modelo de frecuencia baja de señal pequeña se muestra en la figura 8.29(a). Existen dos frecuencias de corte bajas correspondientes a las capacitancias de acoplamiento C_1 y C_2. Con C_2 en cortocircuito, como se muestra en la figura 8.29(b), R_E queda en paralelo con R_L. Si se refleja la resistencia efectiva del emisor ($R_E \| R_L$) en la terminal de la base y se utiliza la ecuación (5.43), se obtiene la resistencia de entrada equivalente:

$$R_i = R_B \| [r_\pi + (1 + \beta_f)(R_E \| R_L)] \quad \textbf{(8.81)}$$

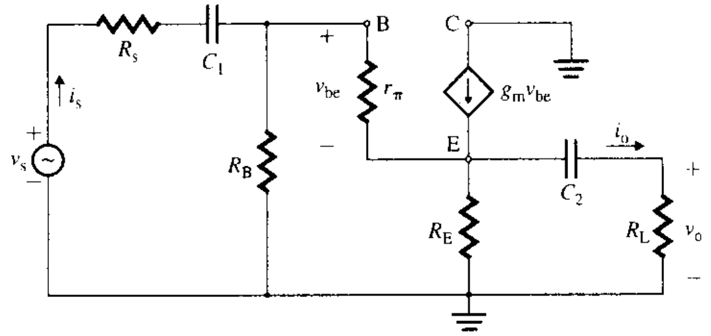
donde $R_B = R_1 \| R_2$. La resistencia equivalente de Thévenin vista por C_1 es

$$R_{C1} = R_s + R_i$$

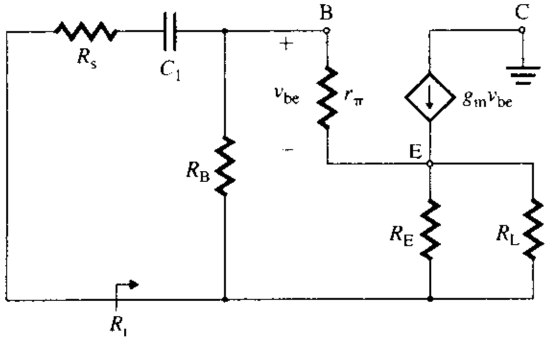
de modo que la frecuencia de 3 dB debida únicamente a C_1 es

$$f_{C1} = \frac{1}{2\pi R_{C1} C_1} \quad \textbf{(8.82)}$$

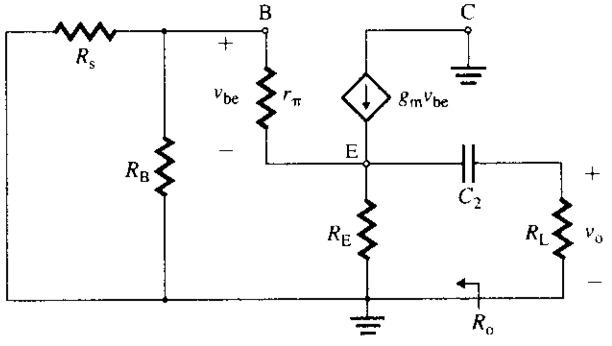
FIGURA 8.29 Circuitos equivalentes de un amplificador de colector común para el método del cortocircuito



(a) Circuito equivalente de frecuencia baja



(b) C_2 sustituido por un cortocircuito



(c) C_1 sustituido por un cortocircuito

El circuito equivalente, con C_1 en cortocircuito, se muestra en la figura 8.29(c). Al reflejar la resistencia efectiva de la base $[r_\pi + (R_s \| R_B)]$ en la terminal del emisor, y utilizando la ecuación (5.46), se obtiene la resistencia de salida equivalente:

$$R_o = R_E \| \frac{r_\pi + (R_s \| R_B)}{1 + \beta_f} \quad \textbf{(8.83)}$$

Si $R_s << R_B$ y r_π, y $R_E >> 1\ \text{k}\Omega$, la ecuación (8.83) se puede escribir de manera aproximada como

$$R_o \approx \frac{r_\pi}{\beta_f} = \frac{1}{g_m} \quad \text{para } \beta_f >> 1 \quad \textbf{(8.84)}$$

www.elsolucionario.net

La resistencia equivalente de Thévenin vista por C_2 es

$$R_{C2} = R_L + R_o$$

La frecuencia de 3 dB debida únicamente a C_2 es

$$f_{C2} = \frac{1}{2\pi R_{C2} C_2} \tag{8.85}$$

En un amplificador de colector común, R_{C2} es generalmente mucho menor que R_{C1}. Con los mismos valores de C_1 y C_2, f_{C2} se convierte en la frecuencia baja de 3 dB. Esto es, $f_L = f_{C2}$.

Frecuencias de corte altas

Si el transistor de la figura 8.28 se remplaza con su modelo de frecuencia alta, se obtiene el circuito equivalente de frecuencia alta mostrado en la figura 8.30. Como no hay inversión de fase entre los voltajes de entrada y salida, no puede aplicarse el método de Miller.

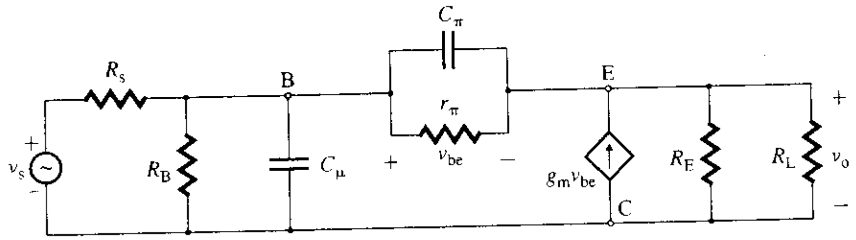


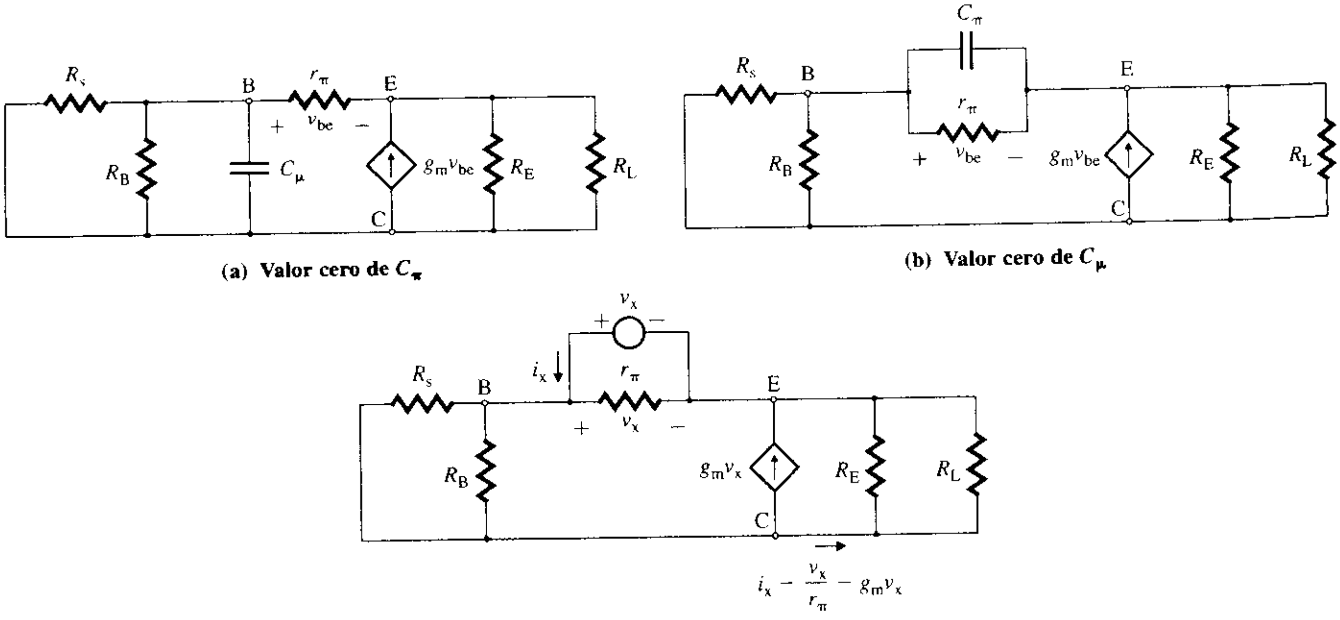
FIGURA 8.30 Circuito de frecuencia alta de un amplificador de colector común

Si se supone que C_π está en circuito abierto y $v_s = 0$, se obtiene el circuito equivalente de la figura 8.31(a). La resistencia que está a la izquierda de C_μ es $(R_B \| R_s)$, y a su derecha es $[r_\pi + (1 + \beta_f)(R_E \| R_L)]$. Por tanto, la resistencia equivalente de Thévenin vista por C_μ es

$$R_{C\mu} = (R_B \| R_s) \| [r_\pi + (1 + \beta_f)(R_E \| R_L)] \tag{8.86}$$

Si se supone que C_μ está en circuito abierto, se obtiene el circuito equivalente de la figura 8.31(b). Para determinar $R_{C\pi}$, se quita C_π y en su lugar se aplica un voltaje de prueba v_x, como se muestra en la figura 8.31(c).

FIGURA 8.31 Circuitos equivalentes de frecuencia alta



(a) Valor cero de C_π

(b) Valor cero de C_μ

(c) Circuito de prueba

www.elsolucionario.net

Si se aplica la LKV alrededor del lazo formado por R_B en paralelo con R_s, y R_L en paralelo con R_E, se obtiene

$$v_x = (R_B \| R_s)\left(i_x - \frac{v_x}{r_\pi}\right) + (R_L \| R_E)\left(i_x - \frac{v_x}{r_\pi} - g_m v_x\right)$$

la cual se simplifica a

$$i_x(R_B \| R_s + R_L \| R_E) = v_x\left[1 + \frac{R_B \| R_s}{r_\pi} + \frac{R_L \| R_E}{r_\pi} + g_m(R_L \| R_E)\right]$$

o

$$\frac{i_x}{v_x} = \frac{1}{r_\pi} + \frac{1 + g_m(R_L \| R_E)}{R_B \| R_s + R_L \| R_E}$$

De este modo, la resistencia equivalente de Thévenin vista por C_π es

$$R_{C\pi} = \frac{v_x}{i_x} = r_\pi \| \frac{R_B \| R_s + R_L \| R_E}{1 + g_m(R_L \| R_E)} \tag{8.87}$$

y la frecuencia alta de 3 dB es

$$f_H = \frac{1}{2\pi(R_{C\pi}C_\pi + R_{C\mu}C_\mu)} \tag{8.88}$$

EJEMPLO 8.5 **D**

Diseño de un amplificador de colector común para obtener una respuesta en frecuencia dada

(a) Diseñar un amplificador con BJT de emisor común como el de la figura 8.28, de modo que su frecuencia baja de 3 dB sea $f_L = 150$ Hz. Calcular los valores de C_1 y C_2. Los parámetros del circuito del amplificador con BJT de colector común son: $C_\pi = 15$ pF, $C_\mu = 1$ pF, $g_m = 57.14$ mmho, $\beta_f = 80$, $R_s = 200\ \Omega$, $r_\pi = 1.4$ kΩ, $R_E = 330\ \Omega$, $R_1 = 7$ kΩ, $R_2 = 4.3$ kΩ y $R_L = 5$ kΩ.

(b) Calcular la frecuencia de corte alta de 3 dB f_H.

SOLUCIÓN

$R_B = R_1 \| R_2 = 7\text{ k}\Omega \| 4.3\text{ k}\Omega = 2.66\text{ k}\Omega$.

(a) Los pasos de diseño para la frecuencia baja de 3 dB son los siguientes:

Paso 1. Calcular las resistencias equivalentes R_{C1} y R_{C2}. De acuerdo con la ecuación (8.81),

$$R_i = R_B \| [r_\pi + (1 + \beta_f)(R_E \| R_L)]$$
$$= 2.66\text{ k}\Omega \| [1.4\text{ k}\Omega + (1 + 80)(330 \| 5\text{ k}\Omega)] = 2.42\text{ k}\Omega$$

y

$$R_{C1} = R_s + R_i = 200 + 2.42\text{ k}\Omega = 2.62\text{ k}\Omega$$

De la ecuación (8.83),

$$R_o = 330 \| [(1.4\text{ k}\Omega + 200 \| 2.66\text{ k}\Omega)/(1 + 80)] = 18.48\ \Omega$$

y

$$R_{C2} = R_L + R_o = 5\text{ k}\Omega + 18.48 = 5.018\text{ k}\Omega$$

Paso 2. Suponer que la frecuencia que corresponde a la resistencia más baja es la frecuencia de corte dominante. Por tanto, $f_{C1} = f_L = 150$ Hz.

Paso 3. Calcular el valor requerido de C_1 con la ecuación (8.82):

$$f_{C1} = \frac{1}{2\pi R_{C1}C_1} = \frac{1}{2\pi \times 2.62\text{ k}\Omega \times C_1} = 150\text{ Hz} \quad \text{o} \quad C_1 = 0.405\ \mu\text{F}$$

Paso 4. Suponer $f_{C2} = f_L/10 = 150/10 = 15$ Hz.

Paso 5. Calcular el valor requerido de C_2 con la ecuación (8.85):

$$f_{C2} = \frac{1}{2\pi R_{C2}C_2} = \frac{1}{2\pi \times 5.018\text{ k}\Omega \times C_2} = 15\text{ Hz} \quad \text{o} \quad C_2 = 2.11\ \mu\text{F}$$

www.elsolucionario.net

(b) De las ecuaciones (8.86) y (8.87),

$$R_{C\mu} = (2.66\text{ k}\Omega \parallel 200) \parallel [1.4\text{ k} + (1 + 80)(330 \parallel 5\text{ k}\Omega)] = 184.7\ \Omega$$

$$R_{C\pi} = 1.4\text{ k}\Omega \parallel \frac{(2.66\text{ k}\Omega \parallel 200) + (5\text{ k}\Omega \parallel 330)}{1 + 57.14\text{ mmho} \times (5\text{ k}\Omega \parallel 330)} = 26.03\ \Omega$$

De acuerdo con la ecuación (8.88), la frecuencia alta de 3 dB es

$$f_H = \frac{1}{2\pi(R_{C\pi}C_\pi + R_{C\mu}C_\mu)} = \frac{1}{2\pi(26.03 \times 15\text{ pF} + 184.7 \times 1\text{ pF})} = 276.7\text{ MHz}$$

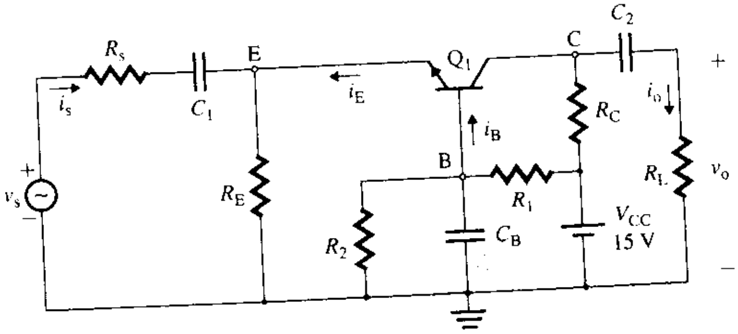
ASPECTO PRINCIPAL DE LA SECCIÓN 8.8

- Con una entrada de señal pequeña, el capacitor C_μ aparece entre la base y la tierra, y no hay efecto de Miller. Por consiguiente, el amplificador de colector común puede funcionar a una frecuencia mucho más alta que el amplificador de emisor común. No obstante, la ganancia en voltaje del amplificador de colector común es aproximadamente unitaria.

8.9 ▸ *Respuesta en frecuencia de amplificadores con BJT de base común*

El amplificador de base común tiene una frecuencia de 3 dB mayor que la de un amplificador de emisor común o de uno de colector común. En la figura 8.32 se muestra un amplificador de base común. Se deducirán ecuaciones para las frecuencias de corte bajas y altas.

FIGURA 8.32 Amplificador de base común



Frecuencias de corte bajas

El circuito equivalente de frecuencia baja del amplificador de base común de la figura 8.32 se muestra en la figura 8.33(a). Hay dos capacitores de acoplamiento, C_1 y C_2, y un capacitor de desvío, C_B. Si se supone que C_2 y C_B están en cortocircuito, el circuito equivalente se muestra en la figura 8.33(b). La resistencia R_t, que representa la fuente de corriente, es

$$R_t = \frac{v_{be}}{g_m v_{be}} = \frac{1}{g_m} = \frac{r_\pi}{\beta_f}$$

Por tanto, la resistencia de entrada R_i en la terminal del emisor es

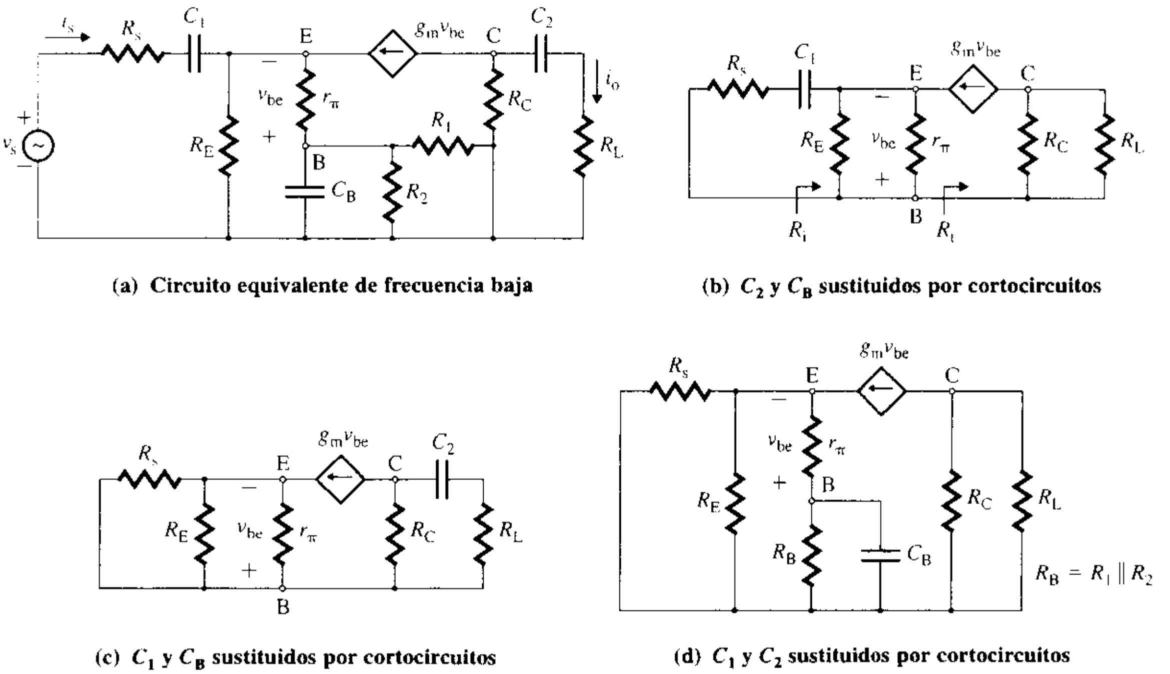
$$R_i = R_E \parallel r_\pi \parallel R_t = R_E \parallel r_\pi \parallel \frac{r_\pi}{\beta_f} = R_E \parallel \frac{r_\pi}{1 + \beta_f} \tag{8.89}$$

y la resistencia de Thévenin vista por C_1 es

$$R_{C1} = R_s + R_i$$

www.elsolucionario.net

FIGURA 8.33 Circuitos equivalentes de un amplificador de base común para el método del cortocircuito



(a) Circuito equivalente de frecuencia baja

(b) C_2 y C_B sustituidos por cortocircuitos

(c) C_1 y C_B sustituidos por cortocircuitos

(d) C_1 y C_2 sustituidos por cortocircuitos

Por tanto, la frecuencia de corte debida únicamente a C_1 es

$$f_{C1} = \frac{1}{2\pi R_{C1} C_1} \tag{8.90}$$

Si se considera que C_1 y C_B están en cortocircuito, el circuito equivalente es el que se muestra en la figura 8.33(c). La resistencia de Thévenin vista por C_2 es

$$R_{C2} = R_C + R_L \tag{8.91}$$

y la frecuencia de corte debida únicamente a C_2 es

$$f_{C2} = \frac{1}{2\pi R_{C2} C_2} \tag{8.92}$$

El circuito equivalente, con C_1 y C_2 en cortocircuito, se muestra en la figura 8.33(d). $R_s \| R_E$, el cual está en el circuito del emisor, se tiene que convertir en un valor equivalente en el circuito de la base. Para encontrar la resistencia vista por C_B, se multiplica $(R_s \| R_E)$ por $(1 + \beta_f)$, y se combina el resultado en serie con r_π; la combinación forma un circuito en paralelo con R_B $(=R_1 \| R_2)$. Esto es, la resistencia de Thévenin es

$$R_{CB} = R_B \| [r_\pi + (1 + \beta_f)(R_s \| R_E)] \tag{8.93}$$

La frecuencia de corte debida únicamente a C_B es

$$f_{CB} = \frac{1}{2\pi R_{CB} C_B} \tag{8.94}$$

La frecuencia baja de 3 dB es la más grande de f_{C1}, f_{C2} y f_{CE}. En general, el valor de R_{C1} es del orden de unos cuantos cientos de ohms, mientras que R_{C2} y R_{CB} son del orden de kΩ. Para limitar los valores de los capacitores de acoplamiento normalmente se selecciona f_{C1} como la frecuencia baja de 3 dB. Esto es, $f_{C1} = f_L$.

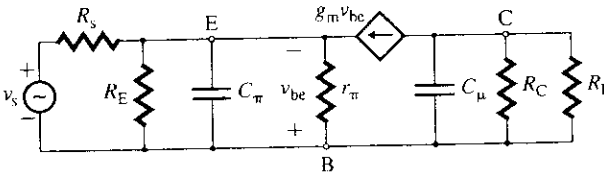
www.elsolucionario.net

Frecuencias de corte altas

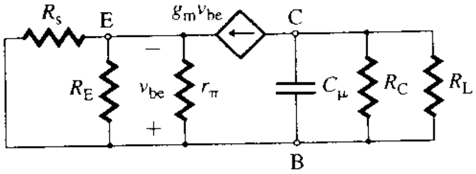
El circuito equivalente de frecuencia alta para el amplificador con BJT de base común de la figura 8.32 se muestra en la figura 8.34(a). Si se supone que C_π es un circuito abierto, el circuito equivalente se muestra en la figura 8.34(b). La fuente de corriente que está a la izquierda de C_μ aísla las resistencias ubicadas a su izquierda. La resistencia equivalente de Thévenin vista por C_μ es

$$R_{C\mu} = R_C \| R_L \tag{8.95}$$

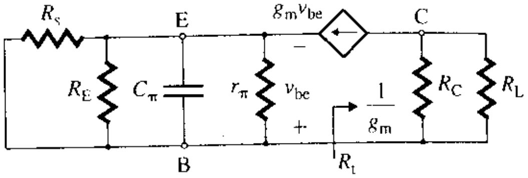
FIGURA 8.34 Circuitos equivalentes de frecuencia alta de un amplificador de base común



(a) Circuito equivalente de frecuencia alta



(b) Valor cero de C_π



(c) Valor cero de C_μ

Si se supone que C_μ es un circuito abierto, el circuito equivalente se muestra en la figura 8.34(c). La resistencia equivalente de la parte del circuito que contiene la fuente de corriente R_O y R_C es $1/g_m$, la cual forma un circuito paralelo con R_E, R_s y r_π. La resistencia equivalente de Thévenin vista por C_π es

$$R_{C\pi} = (R_s \| R_E) \| r_\pi \| \frac{1}{g_m} \tag{8.96}$$

En consecuencia, la frecuencia alta de 3 dB es

$$f_H = \frac{1}{2\pi(R_{C\pi}C_\pi + R_{C\mu}C_\mu)} \tag{8.97}$$

En general, $1/g_m$ tiene un valor pequeño y es mucho menor que R_s, R_E o r_π. Esto es, $R_{C\pi} \approx 1/g_\mu$. Con $R_{C\mu} >> R_{C\pi}$, que es el caso normal, la ecuación (8.97) puede escribirse como

$$f_H \approx \frac{1}{2\pi R_{C\mu} C_\mu} \tag{8.98}$$

▸ **NOTA:** f_H es independiente de la ganancia g_m del transistor, y no hay efecto de multiplicación debido a la capacitancia de Miller. Los amplificadores de base común se emplean en aplicaciones de alta frecuencia.

EJEMPLO 8.6 **D**

Diseño de un amplificador de base común con una respuesta en frecuencia dada

(a) Diseñar un amplificador con BJT de base común como el de la figura 8.32, con una frecuencia baja de 3 dB f_L = 150 Hz. Calcular los valores de C_1, C_2 y C_B. Los parámetros del circuito son: C_π = 15 pF, C_μ = 1 pF, g_m = 57.14 mmho, β_f = 80, R_s = 200 Ω, r_π = 1.4 kΩ, R_E = 330 Ω, R_C = 5 kΩ, R_1 = 7 kΩ, R_2 = 4.3 kΩ y R_L = 5 kΩ.

(b) Calcular la frecuencia de corte alta de 3 dB f_H.

SOLUCIÓN

$$R_B = R_1 \| R_2 = 7\ \text{k}\Omega \| 4.3\ \text{k}\Omega = 2.66\ \text{k}\Omega.$$

www.elsolucionario.net

(a) Los pasos de diseño son los siguientes:

Paso 1. Calcular las resistencias equivalentes R_{C1}, R_{C2} y R_{CB}. De acuerdo con la ecuación (8.89),

$$R_i = 330 \parallel [1.4\ \text{k}\Omega/(1+80)] = 16.4\ \Omega$$

y

$$R_{C1} = R_s + R_i = 200 + 16.4 = 216.4\ \Omega$$

De la ecuación (8.91),

$$R_{C2} = R_C + R_L = 5\ \text{k}\Omega + 5\ \text{k}\Omega = 10\ \text{k}\Omega$$

De la ecuación (8.93),

$$R_{CB} = 2.66\ \text{k}\Omega \parallel [(1.4\ \text{k}\Omega + (1+80)(200 \parallel 330)] = 2.16\ \text{k}\Omega$$

Paso 2. Para la resistencia más baja, la frecuencia de corte dominante es $f_{C1} = f_L = 150$ Hz.

Paso 3. Calcular el valor requerido de C_1 con la ecuación (8.90):

$$f_{C1} = \frac{1}{2\pi R_{C1} C_1} = \frac{1}{2\pi \times 216.4 \times C_1} = 150\ \text{Hz} \qquad \text{o} \qquad C_1 = 4.9\ \mu\text{F}$$

Paso 4. Con la siguiente resistencia más alta $R_{CB} = 2.16\ \text{k}\Omega$, $f_{CB} = f_L/10 = 150/10 = 15$ Hz.

Paso 5. Calcular el valor requerido de C_B con la ecuación (8.94):

$$f_{CB} = \frac{1}{2\pi R_{CB} C_B} = \frac{1}{2\pi \times 2.16\ \text{k}\Omega \times C_B} = 15\ \text{Hz} \qquad \text{o} \qquad C_B = 4.91\ \mu\text{F}$$

Paso 6. Con la resistencia más alta $R_{C2} = 10\ \text{k}\Omega$, $f_{C3} = f_L/20 = 150/20 = 7.5$ Hz.

Paso 7. Calcular el valor requerido de C_2 con la ecuación (8.92):

$$f_{C2} = \frac{1}{2\pi R_{C2} C_2} = \frac{1}{2\pi \times 10\ \text{k}\Omega \times C_2} = 7.5\ \text{Hz} \qquad \text{o} \qquad C_2 = 2.12\ \mu\text{F}$$

(b) De la ecuación (8.95),

$$R_{C\mu} = R_C \parallel R_L = 5\ \text{k}\Omega \parallel 5\ \text{k}\Omega = 2.5\ \text{k}\Omega$$

De la ecuación (8.96),

$$R_{C\pi} = (200 \parallel 330) \parallel 1.4\ \text{k}\Omega \parallel \frac{1}{57.14\ \text{mmho}} = 15.2\ \Omega$$

De la ecuación (8.97), la frecuencia alta de 3 dB es

$$f_H = \frac{1}{2\pi(R_{C\pi}C_\pi + R_{C\mu}C_\mu)} = \frac{1}{2\pi(15.2 \times 15\ \text{pF} + 2.5\ \text{k}\Omega \times 1\ \text{pF})} = 58.34\ \text{MHz}$$

ASPECTO PRINCIPAL DE LA SECCIÓN 8.9

- En un amplificador de base común no hay efecto de Miller, y el límite de la frecuencia alta de 3 dB es más alto que el de un amplificador de emisor común, pero la ganancia en voltaje es más baja que la de un amplificador de emisor común.

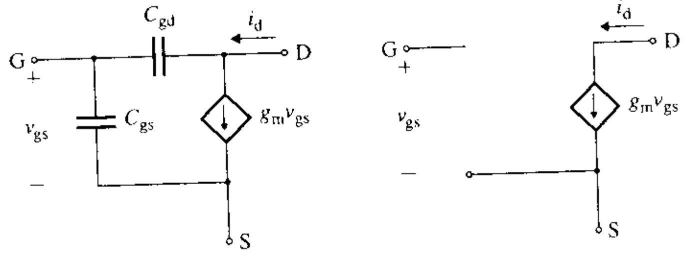
8.10 *Respuesta en frecuencia de amplificadores con FET*

A menudo se prefiere un amplificador con FET en lugar de un amplificador con BJT en el intervalo de frecuencia de 100 MHz a 10 GHz porque el FET genera menos ruido y tiene un excelente desempeño de frecuencia alta. Sin embargo, no produce una ganancia en voltaje de media banda tan grande como un BJT. Los amplificadores con FET también se utilizan cuando se requieren impedancias de entrada grandes. Una vez que se obtiene el punto de polarización de cd de un amplificador con FET, es posible determinar los paráme-

www.elsolucionario.net

tros de señal pequeña, como se vio en la sección 8.3. Para frecuencias bajas, el modelo de frecuencia alta de un FET mostrado en la figura 8.35(a) se simplifica al de la figura 8.35(b) y se aplican los métodos del cortocircuito y del valor cero para determinar las frecuencias de corte de los amplificadores de fuente común, de drenaje común y de compuerta común.

FIGURA 8.35 Modelos de frecuencias alta y baja de señal pequeña de un FET



(a) Modelo de frecuencia alta **(b) Modelo de frecuencia baja**

Amplificadores de fuente común

En la figura 8.36(a) se muestra un amplificador de JFET de fuente común.

Frecuencias de corte bajas Si el JFET de la figura 8.36(a) se remplaza con su modelo de señal pequeña, se obtiene el circuito equivalente de frecuencia baja mostrado en la figura 8.36(b). Éste incluye tres capacitores: dos de acoplamiento, C_1 y C_2, y uno de desvío, C_s. Si se supone que C_2 y C_s están en cortocircuito, como se muestra en la figura 8.37(a), la resistencia equivalente de Thévenin vista por C_1 es

$$R_{C1} = R_s + R_G \tag{8.99}$$

donde $R_G = R_1 \| R_2$.

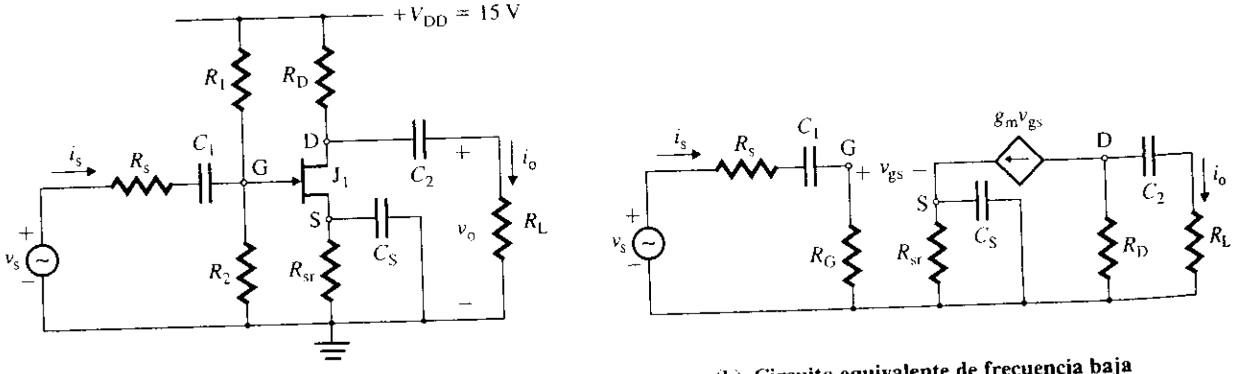
El circuito equivalente, con C_1 y C_s en cortocircuito, se muestra en la figura 8.37(b). La resistencia equivalente de Thévenin vista por C_2 es

$$R_{C2} = R_D + R_L \tag{8.100}$$

El circuito equivalente, con C_1 y C_s en cortocircuito se muestra en la figura 8.37(c). No hay voltaje a través de R_s o R_G, de modo que $v_{sr} = -v_{gs}$. Por consiguiente, la resistencia equivalente de la parte del circuito que contiene a la fuente de corriente, R_o y R_c es

$$R_t = \frac{v_{sr}}{-g_m v_{gs}} = \frac{-v_{gs}}{-g_m v_{gs}} = \frac{1}{g_m}$$

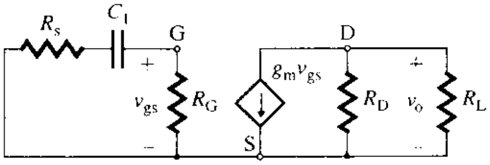
FIGURA 8.36 Amplificador de JFET de fuente común



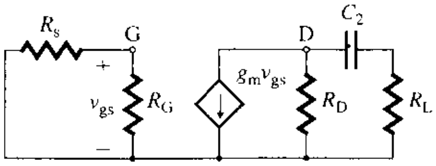
(a) Amplificador de JFET de fuente común **(b) Circuito equivalente de frecuencia baja**

www.elsolucionario.net

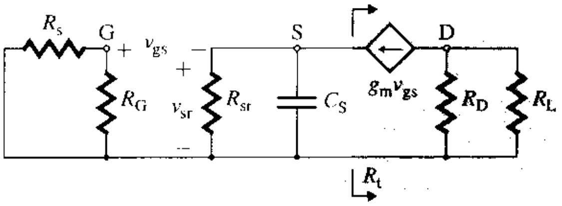
FIGURA 8.37 Circuitos equivalentes de un FET de fuente común para el método del cortocircuito



(a) C_s y C_2 sustituidos por cortocircuitos



(b) C_1 y C_s sustituidos por cortocircuitos



(c) C_1 y C_2 sustituidos por cortocircuitos

La resistencia de entrada en la terminal de la fuente es

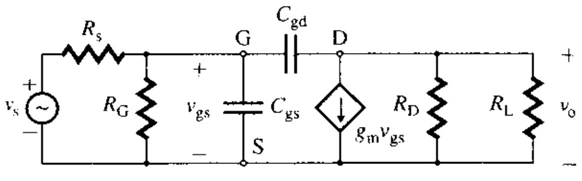
$$R_{CS} = R_{sr} \parallel R_t = R_{sr} \parallel \frac{1}{g_m} \tag{8.101}$$

En general, $R_{CS} < R_{C2} < R_{C1}$, y R_{CS} controla la frecuencia baja de 3 dB. Por consiguiente, $f_L = f_{CS}$.

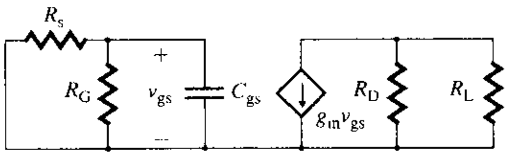
Frecuencias de corte altas Si el JFET del amplificador de fuente común de la figura 8.36(a) se remplaza con su modelo π de frecuencia alta se obtiene el circuito equivalente de frecuencia alta mostrado en la figura 8.38(a). Puesto que C_{gd} está conectada entre las terminales de entrada y salida, y el voltaje de salida está desfasado, puede aplicarse el método del valor cero o el método de Miller. Aquí se aplica el primero de los métodos. Si se supone que C_{gd} es un circuito abierto y $v_s = 0$, el circuito equivalente se muestra en la figura 8.38(b). La resistencia equivalente de Thévenin vista por C_{gs} es

$$R_{Cgs} = R_s \parallel R_G \tag{8.102}$$

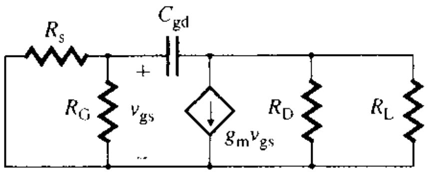
FIGURA 8.38 Circuitos equivalentes de frecuencia alta de un amplificador de FET de fuente común



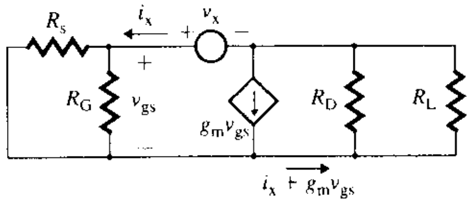
(a) Circuito equivalente de frecuencia alta



(b) Valor cero de C_{gd}



(c) Valor cero de C_{gs}



(d) Circuito de prueba

www.elsolucionario.net

El circuito equivalente, con C_{gs} remplazada por un circuito abierto se muestra en la figura 8.38(c). Para determinar la resistencia vista por C_{gd} se remplaza C_{gd} con un voltaje de prueba v_x, como se muestra en la figura 8.38(d). Si se aplica la LKV alrededor del lazo formado por R_s en paralelo con R_G y R_L en paralelo con R_D, se obtiene

$$\begin{aligned} v_x &= i_x(R_s \| R_G) + (g_m v_{gs} + i_x)(R_L \| R_D) \\ &= i_x(R_s \| R_G) + [g_m i_x(R_s \| R_G) + i_x](R_L \| R_D) \end{aligned}$$

donde la resistencia vista por C_{gd} es

$$\begin{aligned} R_{Cgd} &= \frac{v_x}{i_x} = R_s \| R_G + [1 + g_m(R_s \| R_G)](R_L \| R_D) \\ &= (R_L \| R_D) + (R_s \| R_G)[1 + g_m(R_L \| R_D)] \end{aligned} \quad \textbf{(8.103)}$$

En consecuencia, la frecuencia alta de 3 dB es

$$f_H = \frac{1}{2\pi(R_{Cgs}C_{gs} + R_{Cgd}C_{gd})} \quad \textbf{(8.104)}$$

EJEMPLO 8.7 ▸ D

Diseño de un amplificador de fuente común con una respuesta en frecuencia dada

(a) Diseñar un amplificador de JFET de fuente común como el de la figura 8.36(a) con una frecuencia baja de 3 dB f_L = 150 Hz y una frecuencia alta de 3 dB f_H = 2 MHz. Los parámetros del circuito son: C_{gd} = 2 pF, C_{gs} = 5 pF, R_s = 200 Ω, $g_m = 10 \times 10^{-3}$ ℧, R_{sr} = 2 kΩ, $R_D = R_L$ = 5 kΩ, R_1 = 200 kΩ y R_2 = 200 kΩ.

(b) Usar el método de Miller para verificar el diseño de frecuencia alta.

SOLUCIÓN

$R_G = R_1 \| R_2$ = 200 kΩ || 200 kΩ = 100 kΩ.

(a) El diseño consta de dos partes: una en la que se fija la frecuencia baja de 3 dB f_L = 150 Hz, y otra en la que se fija la frecuencia alta de 3 dB f_H = 2 MHz.

Los pasos para fijar f_L = 150 Hz son los siguientes:

Paso 1. Calcular las resistencias equivalentes R_{C1}, R_{C2} y R_{CS}. De acuerdo con la ecuación (8.99),

$$R_{C1} = R_s + R_G = 200 + 100\ \text{k}\Omega = 100.2\ \text{k}\Omega$$

De la ecuación (8.100),

$$R_{C2} = R_D + R_L = 5\ \text{k}\Omega + 5\ \text{k}\Omega = 10\ \text{k}\Omega$$

De la ecuación (8.101),

$$R_{CS} = 2\ \text{kV} \,\|\, [1/(10 \times 10^{-3})] = 95.2\ \Omega$$

Paso 2. Suponer que f_{CS} es la frecuencia de corte dominante. Entonces, $f_{CS} = f_L$ = 150 Hz.

Paso 3. Calcular el valor requerido de C_S:

$$f_{CS} = \frac{1}{2\pi R_{CS}C_S} = \frac{1}{2\pi \times 95.2 \times C_S} = 150\ \text{Hz} \qquad \text{o} \qquad C_S = 11.1\ \mu\text{F}$$

Paso 4. Suponer $f_{C2} = f_L/10$ = 150/10 = 15 Hz.

Paso 5. Calcular el valor requerido de C_2:

$$f_{C2} = \frac{1}{2\pi R_{C2}C_2} = \frac{1}{2\pi \times 10\ \text{k}\Omega \times C_2} = 15\ \text{Hz} \qquad \text{o} \qquad C_2 = 1.06\ \mu\text{F}$$

Paso 6. Suponer $f_{C1} = f_2/20$ = 150/20 = 7.5 Hz.

Paso 7. Calcular el valor requerido de C_1:

$$f_{C1} = \frac{1}{2\pi R_{C1}C_1} = \frac{1}{2\pi \times 100.2\ \text{k}\Omega \times C_1} = 7.5\ \text{Hz} \qquad \text{o} \qquad C_1 = 0.21\ \mu\text{F}$$

Amplif
de dren

Circu
de un amp
de dre
el método

www.elsolucionario.net

Los pasos para fijar f_H son los siguientes:

Paso 1. De la ecuación (8.102),

$$R_{Cgs} = R_s \| R_G = 200 \| 100\text{ k}\Omega = 199.6\ \Omega$$

De la ecuación (8.103),

$$R_{Cgd} = (5\text{ k}\Omega \| 5\text{ k}\Omega) + (200\ \Omega \| 100\text{ k}\Omega) \times [1 + 10\text{ m℧} \times (5\text{ k}\Omega \| 5\text{ k}\Omega)] = 7.69\text{ k}\Omega$$

Paso 2. De la ecuación (8.104),

$$f_H = \frac{1}{2\pi[199.6 \times 5\text{ pF} + 7.69\text{ k}\Omega \times (C_{gd} + C_x)]} = 2\text{ MHz} \qquad \text{o} \qquad C_{gd} + C_x = 10.2\text{ pF}$$

donde $C_x = 10.2 - 2 = 8.2$ pF. Éste es el valor del capacitor adicional C_x que se tiene que conectar entre las terminales de la compuerta y el drenaje.

(b) De la ecuación (8.55) se obtiene la capacitancia de Miller efectiva entre la compuerta y la fuente

$$\begin{aligned} C_{eq} &= (C_{gd} + C_x)[1 + g_m(R_L \| R_D)] + C_{gs} \\ &= 10.2\text{ pF} \times [1 + 10\text{ m℧} \times (5\text{ k}\Omega \| 5\text{ k}\Omega)] + 5\text{ pF} = 270.2\text{ pF} \end{aligned} \tag{8.105}$$

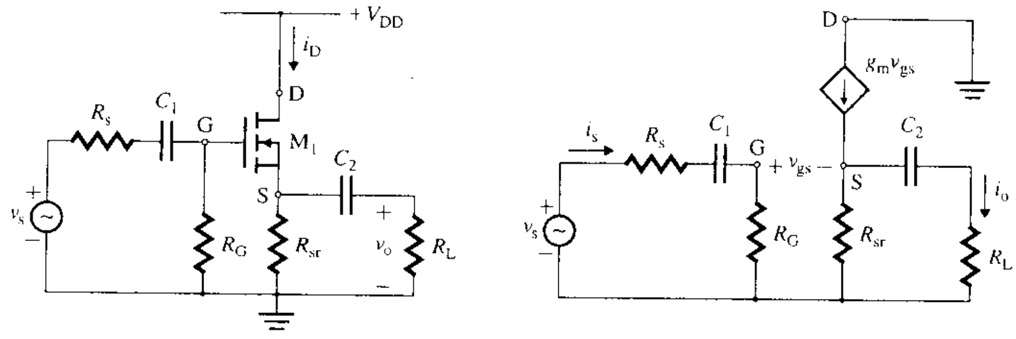
La resistencia equivalente vista por C_{eq} es $R_{eq} = R_{Cgs} = R_s \| R_G = 199.6\ \Omega$. Por tanto, la frecuencia alta de 3 dB es

$$f_H = \frac{1}{2\pi C_{eq} R_{eq}} = \frac{1}{2\pi \times 270.2\text{ pF} \times 199.6} = 2.95\text{ MHz}$$

Amplificadores de drenaje común

En la figura 8.39(a) se muestra un amplificador MOSFET de drenaje común.

FIGURA 8.39 Amplificador con FET de drenaje común

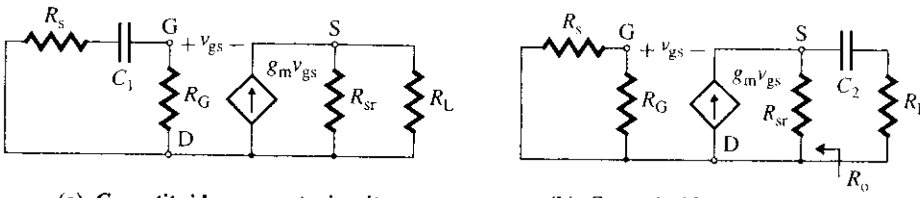


(a) Amplificador con MOSFET de drenaje común **(b) Circuito equivalente de frecuencia baja**

Frecuencias de corte bajas Si se remplaza el FET de la figura 8.39(a) con su modelo de señal pequeña, se obtiene el circuito equivalente de frecuencia baja mostrado en la figura 8.39(b), el cual incluye dos capacitores de acoplamiento C_1 y C_2. Si se supone que C_2 está en cortocircuito, como se muestra en la figura 8.40(a), la resistencia equivalente de Théve-nin provista por C_1 es

$$R_{C1} = R_s + R_G \tag{8.106}$$

FIGURA 8.40 Circuitos equivalentes de un amplificador de FET de drenaje común para el método del cortocircuito



(a) C_2 sustituido por cortocircuito **(b) C_1 sustituido por cortocircuito**

www.elsolucionario.net

Si C_1 está en cortocircuito, el circuito equivalente se muestra en la figura 8.40(b). De acuerdo con la ecuación (8.101), la resistencia de salida es

$$R_o = R_{sr} \parallel \frac{1}{g_m} \tag{8.107}$$

La resistencia equivalente de Thévenin vista por C_2 es

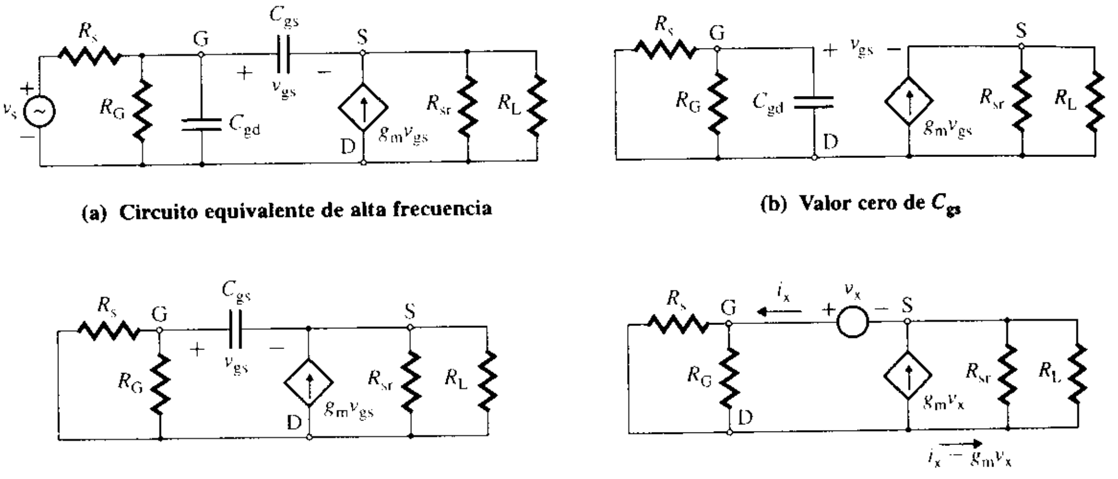
$$R_{C2} = R_L + R_o \tag{8.108}$$

R_{C2}, que normalmente es menor que R_{C1}, controla la frecuencia de corte baja.

Frecuencias de corte altas Si el FET de la figura 8.39(a) se remplaza con su modelo de alta frecuencia se obtiene el circuito equivalente de frecuencia alta mostrado en la figura 8.41(a). Si se supone que C_{gs} es un circuito abierto y $v_s = 0$, el circuito equivalente se muestra en la figura 8.41(b). La resistencia equivalente de Thévenin provista por C_{gd} es

$$R_{Cgd} = R_s \parallel R_G \tag{8.109}$$

FIGURA 8.41 Circuitos equivalentes de frecuencia alta de un amplificador de FET de drenaje común



(a) Circuito equivalente de alta frecuencia **(b) Valor cero de C_{gs}**

(c) Valor cero de C_{gd} **(d) Circuito de prueba**

Si se supone que C_{gd} es un circuito abierto, el circuito equivalente se muestra en la figura 8.41(c). Para determinar R_{Cgs}, se quita C_{gs} y se aplica un voltaje de prueba v_x, como se muestra en la figura 8.41(d). Si se aplica la LKV alrededor del lazo formado por R_s en paralelo con R_G y por R_L en paralelo con R_{sr}, se obtiene

$$v_x = (R_s \parallel R_G)i_x + (R_L \parallel R_{sr})(i_x - g_m v_x)$$

la cual se simplifica a

$$i_x(R_s \parallel R_G + R_L \parallel R_{sr}) = v_x[1 + g_m(R_L \parallel R_{sr})]$$

o

$$\frac{i_x}{v_x} = \frac{1 + g_m(R_L \parallel R_{sr})}{R_s \parallel R_G + R_L \parallel R_{sr}}$$

En consecuencia, la resistencia equivalente de Thévenin provista por C_{gs} es

$$R_{Cgs} = \frac{v_x}{i_x} = \frac{R_s \parallel R_G + R_L \parallel R_{sr}}{1 + g_m(R_L \parallel R_{sr})} \tag{8.110}$$

y la frecuencia alta de 3 dB es

$$f_H = \frac{1}{2\pi(R_{Cgd}C_{gd} + R_{Cgs}C_{gs})} \tag{8.111}$$

www.elsolucionario.net

EJEMPLO 8.8 ▸ **Determinación de la frecuencia de corte alta de un amplificador MOSFET de drenaje común**

Los parámetros del circuito del amplificador MOSFET de la figura 8.39(a) son: $C_{gd} = 2$ pF, $C_{gs} = 5$ pF, $R_s = 200\ \Omega$, $g_m = 10 \times 10^{-3}$ mho, $R_{sr} = 2$ kΩ, $R_L = 5$ kΩ, $R_1 = 200$ kΩ y $R_2 = 200$ kΩ. Calcular la frecuencia alta de 3 dB f_H.

SOLUCIÓN

$R_G = R_1 \| R_2 = 200\ \text{k}\Omega \| 200\ \text{k}\Omega = 100\ \text{k}\Omega$ de acuerdo con la ecuación (8.109),

$$R_{Cgd} = 200 \| 100\ \text{k}\Omega = 199.6\ \Omega$$

De la ecuación (8.110),

$$R_{Cgs} = \frac{200\ \Omega \| 100\ \text{k}\Omega + 5\ \text{k}\Omega \| 2\ \text{k}\Omega}{1 + 10\ \text{m℧} \times (5\ \text{k}\Omega \| 2\ \text{k}\Omega)} = 106.5\ \Omega$$

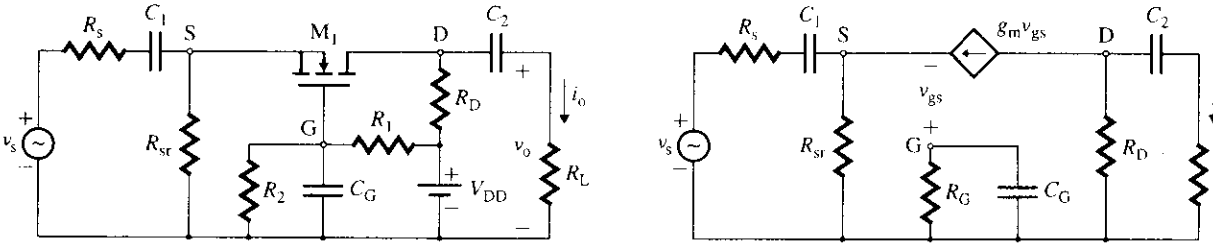
De la ecuación (8.111), la frecuencia alta de 3 dB es

$$f_H = \frac{1}{2\pi(R_{Cgd}C_{gd} + R_{Cgs}C_{gs})} = \frac{1}{2\pi \times (199.6 \times 2\ \text{pF} + 106.5 \times 5\ \text{pF})} = 170.8\ \text{MHz}$$

Amplificadores de compuerta común

En la figura 8.42(a) se muestra un amplificador de compuerta común.

FIGURA 8.42 Amplificador de FET de compuerta común



(a) Amplificador de MOSFET de compuerta común **(b) Circuito equivalente de frecuencia baja**

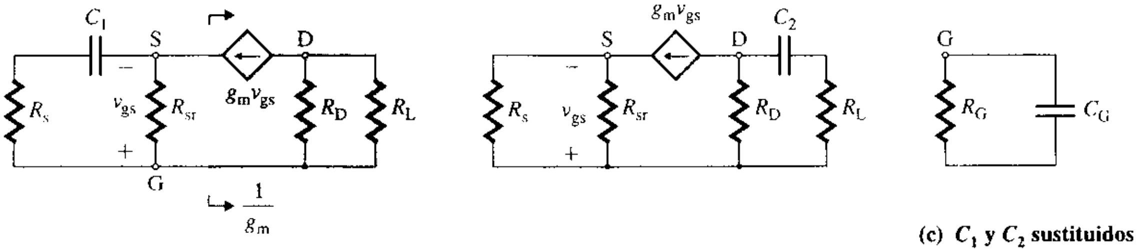
Frecuencias de corte bajas Si se remplaza el FET de la figura 8.42(a) con su modelo de baja frecuencia se obtiene el circuito equivalente de frecuencia baja mostrado en la figura 8.42(b), el cual contiene dos capacitores de acoplamiento, C_1 y C_2. Si se supone que C_2 y C_G son cortocircuitos, se obtiene el circuito equivalente de la figura 8.43(a). La resistencia equivalente de la parte del circuito que contiene la fuente de corriente, R_D y R_L es $1/g_m$, y la resistencia equivalente de Thévenin provista por C_1 es

$$R_{C1} = R_s + \left(R_{sr} \| \frac{1}{g_m}\right) \tag{8.112}$$

Si C_1 y C_G están en cortocircuito, como se indica en la figura 8.43(b), la resistencia equivalente de Thévenin provista por C_2 es

$$R_{C2} = R_D + R_L \tag{8.113}$$

FIGURA 8.43 Circuitos equivalentes de un amplificador de compuerta común para el método del cortocircuito



(a) C_2 y C_G sustituidos por cortocircuitos **(b) C_1 y C_G sustituidos por cortocircuitos** **(c) C_1 y C_2 sustituidos por cortocircuitos**

www.elsolucionario.net

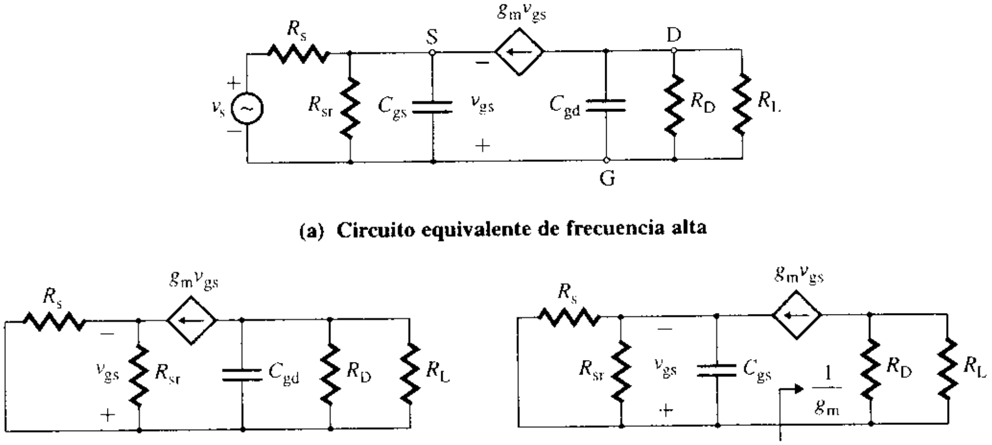
Si C_1 y C_2 están en cortocircuito, como se muestra en la figura 8.43(c), la resistencia equivalente de Thévenin se transforma en

$$R_{CS} = R_G = R_1 \| R_2 \tag{8.114}$$

En general, $R_{CG} > R_{C2} > R_{C1}$, y R_{C1} controla la frecuencia de corte baja.

Frecuencias de corte altas En la figura 8.44(a) se muestra el circuito equivalente de frecuencia alta del amplificador de compuerta común de la figura 8.42(a). El circuito equivalente, con C_{gs} como un circuito abierto, aparece en la figura 8.44(b). La resistencia equivalente de Thévenin provista por C_{gd} es

$$R_{Cgd} = R_L \| R_D \tag{8.115}$$



(a) Circuito equivalente de frecuencia alta

(b) Valor de cero C_{gs}

(c) Valor de cero C_{gd}

FIGURA 8.44 Circuitos equivalentes de frecuencia alta de un amplificador de compuerta común

Si se considera que C_{gd} es un circuito abierto, se tiene entonces el circuito equivalente de la figura 8.44(c). La resistencia equivalente de la parte del circuito que contiene la fuente de corriente, R_D y R_L es $1/g_m$, la cual forma un circuito en paralelo con R_s y R_{sr}. La resistencia equivalente de Thévenin provista por C_{gs} es

$$R_{Cgs} = R_s \| R_{sr} \| \frac{1}{g_m} \tag{8.116}$$

Por tanto, la frecuencia alta de 3 dB es

$$f_H = \frac{1}{2\pi(R_{Cgd}C_{gd} + R_{Cgs}C_{gs})} \tag{8.117}$$

▸ **NOTA:** f_H es casi independiente de la ganancia g_m del transistor, puesto que $R_{Cgs} << R_{Cgd}$ y no hay efecto de multiplicación por la capacitancia de Miller. Los amplificadores de compuerta común se utilizan en aplicaciones de alta frecuencia.

EJEMPLO 8.9 ▸ **Determinación de la frecuencia de corte alta de un amplificador MOSFET de compuerta común**

Los parámetros del circuito del amplificador MOSFET de la figura 8.42(a), son: C_{gd} = 2 pF, C_{gs} = 5 pF, R_s = 200 Ω, $g_m = 10 \times 10^{-3}$ mho, R_{sr} = 2 kΩ, $R_D = R_L$ = 5 kΩ, R_1 = 200 kΩ y R_2 = 200 kΩ. Calcular la frecuencia alta de 3 dB f_H.

SOLUCIÓN

$R_G = R_1 \| R_2$ = 200 kΩ ‖ 200 kΩ = 100 kΩ. De la ec. (8.115),

$$R_{Cgd} = 5\text{ k}\Omega \| 5\text{ k}\Omega = 2.5\text{ k}\Omega$$

www.elsolucionario.net

De la ecuación (8.116),

$$R_{Cgs} = R_s \| R_{sr} \| \frac{1}{g_m} = 200 \| 2\text{ k}\Omega \| \frac{1}{10\text{ m℧}} = 64.5\ \Omega$$

De acuerdo con la ecuación (8.117), la frecuencia alta de 3 dB es

$$f_H = \frac{1}{2\pi(R_{Cgd}C_{gd} + R_{Cgs}C_{gs})} = \frac{1}{2\pi(2.5\text{ k}\Omega \times 2\text{ pF} + 64.5 \times 5\text{ pF})} = 29.9\text{ MHz}$$

ASPECTO PRINCIPAL DE LA SECCIÓN 8.10

- En general, el amplificador con FET puede funcionar a una frecuencia más alta que un amplificador con BJT.

8.11 ▸ *Amplificadores de varias etapas*

A menudo se utilizan amplificadores de varias etapas para satisfacer los requerimientos de ganancia en voltaje, rango de frecuencia, impedancia de entrada e impedancia de salida, o todos ellos. En esta sección se aplican los métodos del cortocircuito y del valor cero para determinar las frecuencias de corte de los amplificadores de varias etapas. Algunas ecuaciones son similares a las que se utilizaron en las secciones precedentes porque los circuitos equivalentes de los amplificadores también son semejantes a los utilizados entonces.

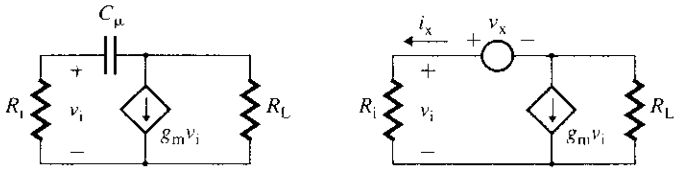
Cuando se conecta un capacitor C_μ entre la base (o la compuerta) y el colector (o el drenaje) de un transistor, el capacitor influye mucho en la frecuencia alta de 3 dB. A veces es necesario determinar la constante de tiempo para C_μ, para lo cual se deducirá una ecuación generalizada. Considérese el circuito de la figura 8.45(a). Si el capacitor C_μ se remplaza con una fuente de voltaje v_x, se obtiene el circuito equivalente de la figura 8.45(b). Al aplicar la LKV, se obtiene

$$v_x = R_i i_x + R_L(i_x + g_m v_i) = R_i i_x + R_L(i_x + g_m R_i i_x)$$
$$= [R_L + R_i(1 + g_m R_L)]i_x$$

donde la resistencia equivalente de Thévenin provista por C_μ es

$$R_{eq} = \frac{v_x}{i_x} = R_L + R_i(1 + g_m R_L) \tag{8.118}$$

FIGURA 8.45
Capacitor con una fuente de corriente controlada por voltaje



(a) Circuito **(b) Circuito de prueba**

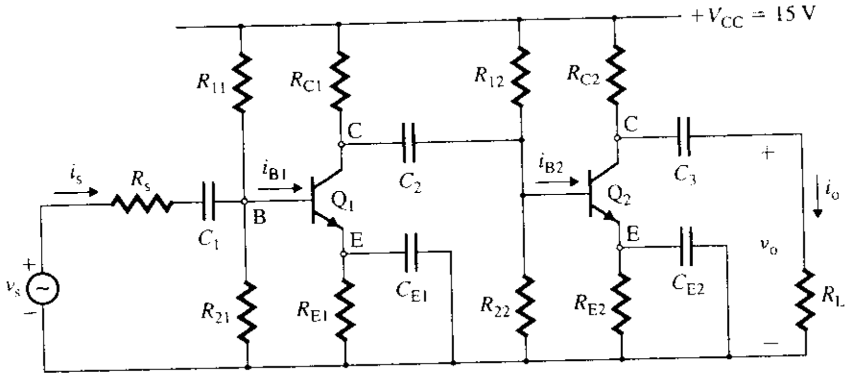
EJEMPLO 8.10 ▸ **Determinación de la respuesta en frecuencia de un amplificador con BJT de dos etapas emisor común-emisor común** En la figura 8.46 se muestra un amplificador con BJT de dos etapas emisor común-emisor común. Los parámetros del circuito son: $C_{\pi1} = C_{\pi2} = 15$ pF, $C_{\mu1} = C_{\mu2} = 1$ pF, $g_{m1} = g_{m2} = 57.14$ mmho, $R_s = 200\ \Omega$, $R_{11} = 22$ kΩ, $R_{21} = 47$ kΩ, $R_{C1} = 8$ kΩ, $R_{E1} = 5$ kΩ, $R_{12} = 22$ kΩ, $R_{22} = 47$ kΩ, $R_{C2} = 8$ kΩ, $R_{E2} = 5$ kΩ, $R_L = 5$ kΩ, $r_{\pi1} = r_{\pi2} = 1.4$ kΩ, $\beta_{f1} = 80$, $\beta_{f2} = 80$, $C_1 = 10$ μF, $C_2 = 5$ μF, $C_3 = 10$ μF, $C_{E1} = 50$ μF y $C_{E2} = 50$ μF.

(a) Calcular la frecuencia baja de 3 dB f_L.

(b) Calcular la frecuencia alta de 3 dB f_H.

www.elsolucionario.net

FIGURA 8.46 Amplificador con BJT de dos etapas emisor común-emisor común



SOLUCIÓN

Se tiene que

$$R_{B1} = R_{11} \| R_{21} = 22\ \text{k}\Omega \| 47\ \text{k}\Omega = 15\ \text{k}\Omega$$

y

$$R_{B2} = R_{12} \| R_{22} = 22\ \text{k}\Omega \| 47\ \text{k}\Omega = 15\ \text{k}\Omega$$

(a) El circuito contiene cinco capacitores externos: tres de acoplamiento y dos de desvío emisor. El circuito equivalente de ca de frecuencia baja se muestra en la figura 8.47(a).

La constante de tiempo τ_1 debida únicamente a C_1 es

$$\tau_1 = [R_s + (R_{B1} \| r_{\pi 1})]C_1$$
$$= [200\ \Omega + (15\ \text{k}\Omega \| 1.4\ \text{k}\Omega)] \times 10\ \mu\text{F} = 14.8\ \text{ms}$$

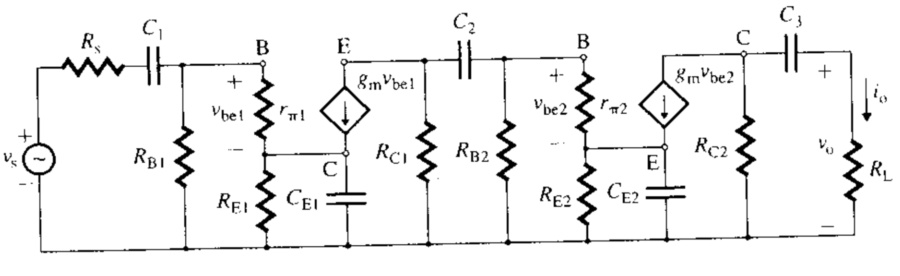
La constante de tiempo τ_2 debida únicamente a C_2 es

$$\tau_2 = [R_{C1} + (R_{B2} \| r_{\pi 2})]C_2$$
$$= [8\ \text{k}\Omega + (15\ \text{k}\Omega \| 1.4\ \text{k}\Omega)] \times 5\ \mu\text{F} = 46.4\ \text{ms}$$

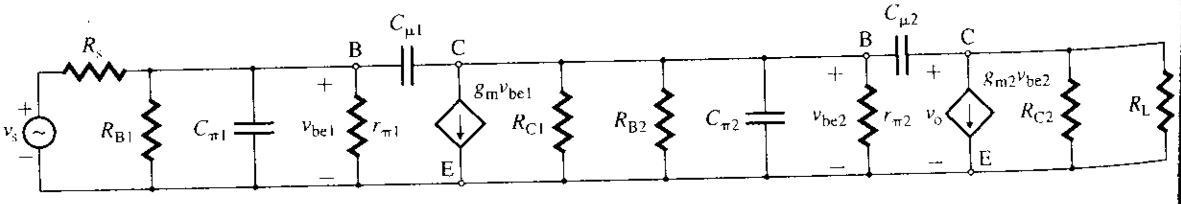
La constante de tiempo τ_3 debida únicamente a C_3 es

$$\tau_3 = [R_{C2} + R_L]C_3$$
$$= [8\ \text{k}\Omega + 5\ \text{k}\Omega] \times 10\ \mu\text{F} = 130\ \text{ms}$$

FIGURA 8.47 Circuitos equivalentes de la figura 8.46



(a) Circuito equivalente de frecuencia baja



(b) Circuito equivalente de frecuencia alta

www.elsolucionario.net

La constante de tiempo τ_4 debida únicamente a C_{E1} es

$$\tau_4 = \left[R_{E1} \parallel \frac{r_{\pi 1} + (R_s \parallel R_{B1})}{1 + \beta_{f1}}\right] C_{E1}$$
$$= \left[5\ \text{k}\Omega \parallel \frac{1.4\ \text{k}\Omega + (200 \parallel 15\ \text{k}\Omega)}{1 + 80}\right] \times 50\ \mu\text{F} = 0.98\ \text{ms}$$

La constante de tiempo τ_5 debida únicamente a C_{E2} es

$$\tau_5 = \left[R_{E2} \parallel \frac{r_{\pi 2} + (R_{C1} \parallel R_{B2})}{1 + \beta_{f2}}\right] C_{E2}$$
$$= \left[5\ \text{k}\Omega \parallel \frac{1.4\ \text{k}\Omega + (8\ \text{k}\Omega \parallel 15\ \text{k}\Omega)}{1 + 80}\right] \times 50\ \mu\text{F} = 4.02\ \text{ms}$$

De la ecuación (8.61), la frecuencia baja de 3 dB f_L es

$$f_L = \frac{1}{2\pi}\left[\frac{1}{14.8\ \text{ms}} + \frac{1}{46.4\ \text{ms}} + \frac{1}{130\ \text{ms}} + \frac{1}{0.98\ \text{ms}} + \frac{1}{4.02\ \text{ms}}\right] = 217.4\ \text{Hz}$$

Si se considera sólo la constante de tiempo más pequeña $\tau_4 = 0.79$ ms, se tiene

$$f_L = 1/(2\pi\tau_4) = 1/(2\pi \times 0.98\ \text{ms}) = 162.4\ \text{Hz}$$

(b) Si se remplazan los transistores con su modelo de frecuencia alta se obtiene el circuito equivalente de frecuencia alta de la figura 8.47(b). Si se supone que $R_{\pi 1}$ es la resistencia equivalente de Thévenin provista por $C_{\pi 1}$, con $C_{\mu 1}$, $C_{\mu 2}$ y $C_{\pi 2}$ como circuitos abiertos, la constante de tiempo $\tau_{\pi 1}$ puede obtenerse de:

$$\tau_{\pi 1} = R_{\pi 1}C_{\pi 1} = [r_{\pi 1} \parallel (R_s \parallel R_{B1})]C_{\pi 1} \tag{8.119}$$
$$= [1.4\ \text{k}\Omega \parallel (200\ \Omega \parallel 15\ \text{k}\Omega)] \times 15\ \text{pF} = 2.6\ \text{ns}$$

Si $R_{\pi 2}$ es la resistencia equivalente de Thévenin provista por $C_{\pi 2}$, con $C_{\mu 1}$, $C_{\mu 2}$ y $C_{\pi 1}$ como circuitos abiertos, la constante de tiempo $\tau_{\pi 2}$ puede obtenerse de:

$$\tau_{\pi 2} = R_{\pi 2}C_{\pi 2} = (r_{\pi 2} \parallel R_{B2} \parallel R_{C1})C_{\pi 2} \tag{8.120}$$
$$= [1.4\ \text{k}\Omega \parallel 15\ \text{k}\Omega \parallel 8\ \text{k}\Omega] \times 15\ \text{pF} = 16.6\ \text{ns}$$

Con $C_{\mu 2}$, $C_{\pi 1}$ y $C_{\pi 2}$ como circuitos abiertos, la resistencia efectiva de carga de $C_{\mu 1}$ es

$$R_{L1(ef)} = r_{\pi 2} \| R_{B2} \| R_{C1} \tag{8.121}$$
$$= 1.4\ \text{k}\Omega \parallel 15\ \text{k}\Omega \parallel 8\ \text{k}\Omega = 1.1\ \text{k}\Omega$$

y su resistencia efectiva de entrada es

$$R_{\pi 1(ef)} = r_{\pi 1} \| R_s \| R_{B1} \tag{8.122}$$
$$= 1.4\ \text{k}\Omega \parallel 200\ \Omega \parallel 15\ \text{k}\Omega = 173\ \Omega$$

De acuerdo con la ecuación (8.118), la constante de tiempo correspondiente a $C_{\mu 1}$ es

$$\tau_{\pi 1} = [R_{L1(ef)} + R_{\pi 1(ef)}(1 + g_{m1}R_{L1(ef)})]C_{\pi 1} \tag{8.123}$$
$$= [1.1\ \text{k}\Omega + 173 \times (1 + 57.14\ \text{m} \times 1.1\ \text{k})] \times 1\ \text{pF} = 12.2\ \text{ns}$$

Con $C_{\mu 1}$, $C_{\pi 1}$ y $C_{\pi 2}$ como circuitos abiertos, la resistencia efectiva de carga de $C_{\mu 2}$ es

$$R_{L2(ef)} = R_L \| R_{C2} \tag{8.124}$$
$$= 5\ \text{k}\Omega \parallel 8\ \text{k}\Omega = 3.08\ \text{k}\Omega$$

y su resistencia efectiva de entrada es

$$R_{\pi 2(ef)} = r_{\pi 2} \| R_{B2} \| R_{C1} = R_{L1(ef)} \tag{8.125}$$
$$= 1.4\ \text{k}\Omega \parallel 15\ \text{k}\Omega \parallel 8\ \text{k}\Omega = 1.1\ \text{k}\Omega$$

De acuerdo con la ecuación (8.118), la constante de tiempo correspondiente a $C_{\mu 2}$ es

$$\tau_{\pi 2} = [R_{L2(ef)} + R_{\pi 2(ef)}(1 + g_{m2}R_{L2(ef)})]C_{\pi 2} \tag{8.123}$$
$$= [3.08\ \text{k}\Omega + 1.1\ \text{k}\Omega \times (1 + 57.14\ \text{m} \times 3.08\ \text{k}\Omega)] \times 1\ \text{pF} = 197.8\ \text{ns}$$

www.elsolucionario.net

De acuerdo con la ecuación (8.67), la frecuencia alta de 3 dB f_H es

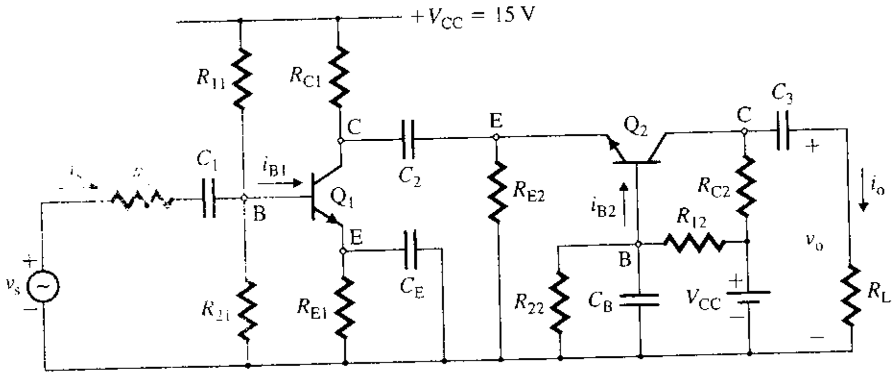
$$f_H = \frac{1}{2\pi}\left[\frac{1}{\tau_{\pi 1} + \tau_{\pi 2} + \tau_{\mu 1} + \tau_{\mu 2}}\right] = \frac{1}{2\pi}\left[\frac{10^9}{2.6 + 16.6 + 12.2 + 197.8}\right] = 694.4 \text{ kHz}$$

EJEMPLO 8.11 ▸ **Determinación de la respuesta en frecuencia de un amplificador con BJT de dos etapas emisor común-base común** En la figura 8.48 se muestra un amplificador de dos etapas emisor común-base común. Los parámetros del circuito son: $C_{\pi 1} = C_{\pi 2} = 15$ pF, $C_{\mu 1} = C_{\mu 2} = 1$ pF, $R_s = 200\ \Omega$, $R_{11} = 22$ kΩ, $R_{21} = 47$ kΩ, $R_{C1} = 15$ kΩ, $R_{E1} = 9$ kΩ, $R_{12} = 22$ kΩ, $R_{22} = 47$ kΩ, $R_{C2} = 15$ kΩ, $R_{E2} = 9$ kΩ, $R_L = 10$ kΩ, $r_{\pi 1} = r_{\pi 2} = 1.4$ kΩ, $\beta_{f1} = 100$, $\beta_{f2} = 150$, $g_{m1} = 71.4$ mmho, $g_{m2} = 107.1$ mmho, $C_1 = 1\ \mu$F, $C_2 = 10\ \mu$F, $C_3 = 1\ \mu$F, $C_E = 10\ \mu$F y $C_B = 10\ \mu$F.

(a) Calcular la frecuencia baja de 3 dB f_L.

(b) Calcular la frecuencia alta de 3 dB f_H.

FIGURA 8.48 Amplificador de BJT de dos etapas emisor común-base común

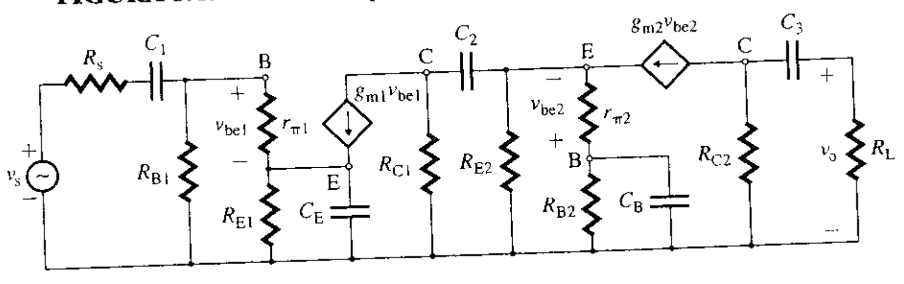


SOLUCIÓN Se tiene que

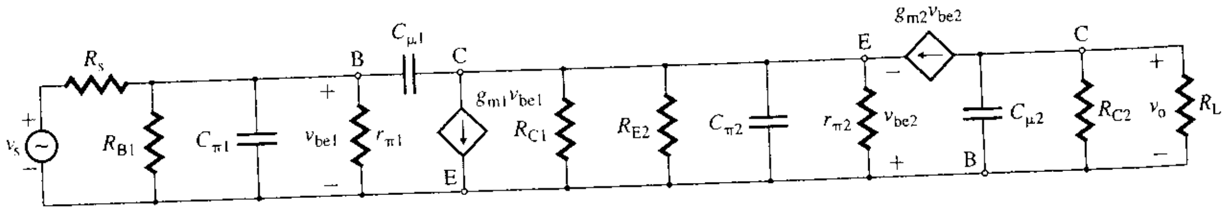
$$R_{B1} = R_{11} \| R_{21} = 22\text{ k}\Omega \| 47\text{ k}\Omega = 15\text{ k}\Omega$$
$$R_{B2} = R_{12} \| R_{22} = 22\text{ k}\Omega \| 47\text{ k}\Omega = 15\text{ k}\Omega$$

(a) El circuito equivalente de frecuencia baja se muestra en la figura 8.49(a).

FIGURA 8.49 Circuitos equivalentes de la figura 8.48



(a) Circuito equivalente de frecuencia baja



(b) Circuito equivalente de frecuencia alta

www.elsolucionario.net

La constante de tiempo τ_1 debida únicamente a C_1 es

$$\tau_1 = [R_s + (R_{B1} \| r_{\pi 1})]C_1$$
$$= [200\ \Omega + (15\ \text{k}\Omega \| 1.4\ \text{k}\Omega)] \times 1\ \mu\text{F} = 1.48\ \text{ms}$$

La constante de tiempo τ_2 debida únicamente a C_2 es

$$\tau_2 = \left[R_{C1} + (R_{E2} \| r_{\pi 2}) \| \frac{1}{g_{m2}}\right]C_2$$
$$= \left[15\ \text{k}\Omega + (9\ \text{k}\Omega \| 1.4\ \text{k}\Omega) \| \frac{1000}{107.1}\right] \times 10\ \mu\text{F} = 150.1\ \text{ms}$$

La constante de tiempo τ_3 debida únicamente a C_3 es

$$\tau_3 = [R_{C2} + R_L]C_3$$
$$= [15\ \text{k}\Omega + 10\ \text{k}\Omega] \times 1\ \mu\text{F} = 25\ \text{ms}$$

La constante de tiempo τ_4 debida únicamente a C_{E1} es

$$\tau_4 = \left[R_{E1} \| \frac{r_{\pi 1} + (R_s \| R_{B1})}{1 + \beta_{f1}}\right]C_E$$
$$= \left[9\ \text{k}\Omega \| \frac{1.4\ \text{k}\Omega + (200\ \Omega \| 15\ \text{k}\Omega)}{1 + 100}\right] \times 10\ \mu\text{F} = 0.16\ \text{ms}$$

La constante de tiempo τ_5 debida únicamente a C_B es

$$\tau_5 = [R_{B2} \| [r_{\pi 2} + (1 + \beta_{f2})(R_{C1} \| R_{E2})]C_B$$
$$= [15\ \text{k}\Omega \| [1.4\ \text{k}\Omega + (1 + 150)(15\ \text{k}\Omega \| 9\ \text{k}\Omega)] \times 10\ \mu\text{F} = 147.2\ \text{ms}$$

De la ecuación (8.61), la frecuencia baja de 3 dB f_L es

$$f_L = \frac{1}{2\pi}\left[\frac{1}{1.48\ \text{ms}} + \frac{1}{150.1\ \text{ms}} + \frac{1}{25\ \text{ms}} + \frac{1}{0.16\ \text{ms}} + \frac{1}{147.2\ \text{ms}}\right] = 1111\ \text{Hz}$$

Si se considera sólo la constante de tiempo más pequeña $\tau_4 = 0.16$ ms, se tiene

$$f_L = 1/(2\pi\tau_4) = 1/(2\pi \times 0.16\ \text{ms}) = 995\ \text{Hz}$$

(b) Si se remplazan los transistores con sus modelos de frecuencia alta, se obtiene el circuito equivalente de frecuencia alta mostrado en la figura 8.49(b). Si $R_{\pi 1}$ es la resistencia equivalente de Thévenin provista por $C_{\pi 1}$, con $C_{\mu 1}$, $C_{\mu 2}$ y $C_{\pi 2}$ como circuitos abiertos, la constante de tiempo $\tau_{\pi 1}$ es

$$\tau_{\pi 1} = R_{\pi 1}C_{\pi 1} = (r_{\pi 1} \| R_s \| R_{B1})C_{\pi 1} \tag{8.127}$$
$$= (1.4\ \text{k}\Omega \| 200 \| 15\ \text{k}\Omega) \times 15\ \text{pF} = 2.6\ \text{ns}$$

Si $R_{\pi 2}$ es la resistencia equivalente de Thevenin provista por $C_{\pi 2}$, con $C_{\mu 1}$, $C_{\mu 2}$ y $C_{\pi 1}$ como circuitos abiertos, la constante de tiempo $\tau_{\pi 2}$ puede obtenerse como:

$$\tau_{\pi 2} = R_{\pi 2}C_{\pi 2} = \left[r_{\pi 2} \| R_{E2} \| R_{C1} \| \frac{1}{g_{m2}}\right]C_{\pi 2} \tag{8.128}$$
$$= \left[1.4\ \text{k}\Omega \| 9\ \text{k}\Omega \| 15\ \text{k}\Omega \| \frac{1000}{107.1}\right] \times 15\ \text{pF} = 0.14\ \text{ns}$$

Con $C_{\mu 2}$, $C_{\pi 1}$ y $C_{\pi 2}$ como circuitos abiertos, la resistencia efectiva de carga de $C_{\mu 1}$ es

$$R_{L1(ef)} = r_{\pi 2} \| R_{E2} \| R_{C1} \| \frac{1}{g_{m2}} \tag{8.129}$$
$$= 1.4\ \text{k}\Omega \| 9\ \text{k}\Omega \| 15\ \text{k}\Omega \| (1000/107.1) = 9.3\ \Omega$$

y su resistencia efectiva de entrada es

$$R_{\pi 1(ef)} = r_{\pi 1} \| R_s \| R_{B1} \tag{8.130}$$
$$= 1.4\ \text{k}\Omega \| 200 \| 15\ \text{k}\Omega = 173\ \Omega$$

www.elsolucionario.net

De acuerdo con la ecuación (8.118), la constante de tiempo correspondiente a $C_{\mu 1}$ es

$$\tau_{\mu 1} = [R_{L1(ef)} + R_{\pi 1(ef)}(1 + g_{m1}R_{L1(ef)}]C_{\mu 1} \tag{8.131}$$
$$= [9.3\ \Omega + 173 \times (1 + 71.4\ \text{m} \times 9.3)] \times 1\ \text{pF} = 0.3\ \text{ns}$$

Con $C_{\mu 1}$, $C_{\pi 1}$ y $C_{\pi 2}$ como circuitos abiertos, la constante de tiempo correspondiente a $C_{\mu 2}$ es

$$\tau_{\mu 2} = (R_L \| R_{C2})C_{\mu 2} \tag{8.132}$$
$$= (10\ \text{k}\Omega \| 15\ \text{k}\Omega) \times 1\ \text{pF} = 6.0\ \text{ns}$$

De acuerdo con la ecuación (8.67), la frecuencia de corte alta es

$$f_H = \frac{1}{2\pi}\left[\frac{1}{\tau_{\pi 1} + \tau_{\pi 2} + \tau_{\mu 1} + \tau_{\mu 2}}\right] = \frac{1}{2\pi}\left[\frac{10^9}{2.6 + 0.14 + 0.3 + 6.0}\right] = 17.6\ \text{MHz}$$

que es mucho mayor que $f_H = 694.4$ kHz para el amplificador de BJT de emisor común-emisor común del ejemplo 8.10.

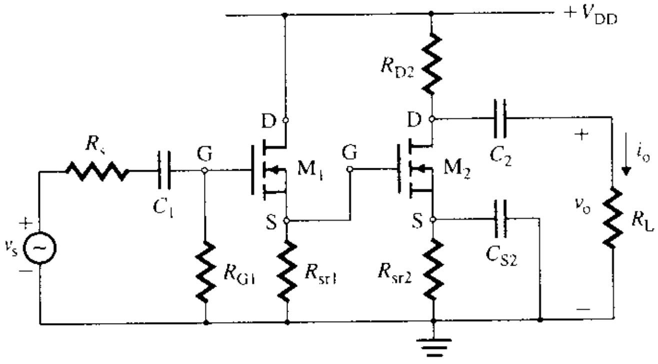
EJEMPLO 8.12

Determinación de la respuesta en frecuencia de un amplificador MOSFET de dos etapas drenaje común-fuente común En la figura 8.50 se muestra un amplificador MOSFET de dos etapas. Los parámetros del circuito son: $C_{gd1} = C_{gd2} = 2$ pF, $C_{gs1} = C_{gs2} = 5$ pF, $R_s = 200\ \Omega$, $g_{m1} = g_{m2} = 10 \times 10^{-3}$ mhos, $R_s = 200\ \Omega$, $R_{G1} = 50$ kΩ, $R_{sr1} = 250\ \Omega$, $R_{D2} = 5$ kΩ, $R_{sr2} = 150\ \Omega$, $R_L = 10$ KΩ, $C_1 = 1\ \mu$F, $C_2 = 10\ \mu$F y $C_{S2} = 5.3\ \mu$F.

(a) Calcular la frecuencia baja de 3 dB f_L.

(b) Calcular la frecuencia alta de 3 dB f_H.

FIGURA 8.50 Amplificador de MOSFET de dos etapas



SOLUCIÓN

(a) En la figura 8.51(a) se muestra el circuito equivalente de frecuencia baja. Contiene dos capacitores de acoplamiento, C_1 y C_2, y un capacitor de desvío de fuente, C_{S2}, y $R_{G1} = 50$ kΩ.

La constante de tiempo τ_1 debida a C_1 es

$$\tau_1 = (R_s + R_{G1})C_1 \tag{8.133}$$
$$= (200\ \Omega + 50\ \text{k}\Omega) \times 1\ \mu\text{F} = 50.2\ \text{ms}$$

La constante de tiempo τ_2 debida a C_2 es

$$\tau_2 = (R_{D2} + R_L)C_2 \tag{8.134}$$
$$= (5\ \text{k}\Omega + 10\ \text{k}\Omega) \times 10\ \mu\text{F} = 150\ \text{ms}$$

La constante de tiempo τ_3 debida a C_{S2} es

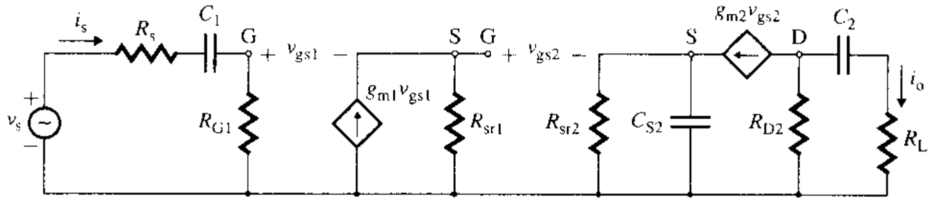
$$\tau_3 = \left(R_{sr2} \| \frac{1}{g_{m2}}\right)C_{S2} \tag{8.135}$$
$$= [150\ \Omega \| (1000/10)] \times 5.3\ \mu\text{F} = 0.32\ \text{ms}$$

De acuerdo con la ecuación (8.61), la frecuencia baja de 3 dB es

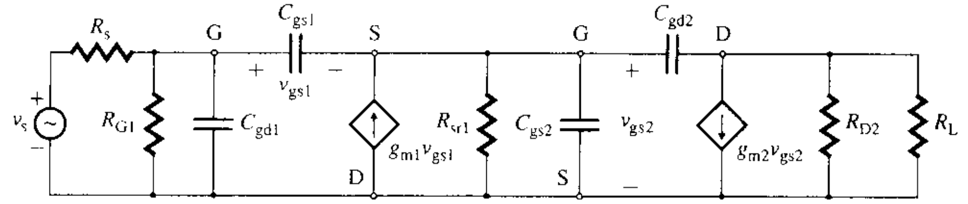
$$f_L = \frac{1}{2\pi}\left[\frac{1}{50.2\ \text{ms}} + \frac{1}{150\ \text{ms}} + \frac{1}{0.32\ \text{ms}}\right] = 502\ \text{Hz}$$

www.elsolucionario.net

FIGURA 8.51 Circuitos equivalentes de la figura 8.50



(a) Circuito equivalente de frecuencia baja



(b) Circuito equivalente de frecuencia alta

(b) El circuito equivalente de frecuencia alta se muestra en la figura 8.51(b). Si se aplica la ecuación (8.110), se obtiene la resistencia equivalente de Thévenin provista por C_{gs1} como

$$R_{gs1} = \frac{R_s \| R_{G1} + R_{sr1}}{1 + g_{m1}R_{sr1}} \tag{8.136}$$

$$= \frac{200 \| 50\ \text{k}\Omega + 250}{1 + 10 \times 10^{-3} \times 250} = 128.3\ \Omega$$

y la constante de tiempo τ_{gs1} es

$$\tau_{gs1} = R_{gs1}C_{gs1} \tag{8.137}$$

$$= 128.3 \times 5\ \text{pF} = 0.642\ \text{ns}$$

Si R_{gs2} es la resistencia equivalente de Thévenin soportada por C_{gs2}, con C_{gs1}, C_{gd1} y C_{gd2} como circuitos abiertos, entonces R_{gs2} será la combinación en paralelo de R_{sr1} y la resistencia de salida del transistor M_1. Esto es,

$$R_{gs2} = R_{sr1} \| \frac{1}{g_{m1}} \tag{8.138}$$

$$= 250\ \Omega \| \frac{1000}{10} = 71.4\ \Omega$$

y la constante de tiempo τ_{gs2} es

$$\tau_{gs2} = R_{gs2}C_{gs2} \tag{8.139}$$

$$= 71.4 \times 5\ \text{pF} = 0.36\ \text{ns}$$

Si R_{gd1} es la resistencia equivalente de Thévenin provista por C_{gd1}, con C_{gs1}, C_{gs2} y C_{gd2} como circuitos abiertos, la constante de tiempo τ_{gd1} es

$$\tau_{gd1} = (R_s \| R_{G1})C_{gd1} \tag{8.140}$$

$$= (200\ \Omega \| 50\ \text{k}\Omega) \times 2\ \text{pF} = 0.398\ \text{ns}$$

Con C_{gs1}, C_{gs2} y C_{gd1} como circuitos abiertos, la resistencia equivalente de Thévenin provista por C_{gd2} se obtiene con la ecuación (8.118):

$$R_{gd2} = (R_{D2} \| R_L) + R_{gs2}[1 + g_{m2}(R_{D2} \| R_L)] \tag{8.141}$$

$$= (5\ \text{k}\Omega \| 10\ \text{k}\Omega) + 71.4 \times [1 + 10 \times 10^{-3} \times (5\ \text{k}\Omega \| 10\ \text{k}\Omega)] = 5.78\ \text{k}\Omega$$

y la constante de tiempo τ_{gd2} es

$$\tau_{gd2} = R_{gd2}C_{gd2} \tag{8.142}$$

$$= 5.78\ \text{k}\Omega \times 2\ \text{pF} = 11.57\ \text{ns}$$

www.elsolucionario.net

En consecuencia, la frecuencia alta de 3 dB es

$$f_H = \frac{1}{2\pi \times (0.642\text{ n} + 0.36\text{ n} + 0.398\text{ n} + 11.57\text{ n})} = 12.27\text{ MHz}$$

8.12 ▸ *Respuesta en frecuencia de circuitos con amplificadores operacionales*

En el capítulo 7 se estudiaron métodos para determinar las ganancias de media banda o de cd de circuitos con amplificadores operacionales. Los métodos del valor cero y del cortocircuito se pueden aplicar a circuitos con amplificadores operacionales para determinar su respuesta en frecuencia. Como ejemplos, se considerarán los integradores y diferenciadores.

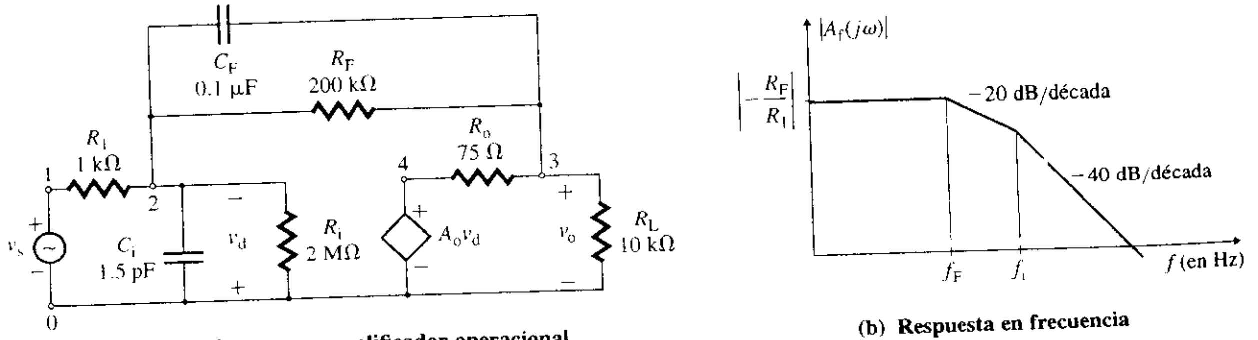
Respuesta en frecuencia de circuitos integradores construidos con amplificadores operacionales

Si se remplaza el amplificador operacional con su circuito equivalente se obtiene el integrador mostrado en la figura 8.52(a). El capacitor C_i es el capacitor de entrada del amplificador operacional e influye en la frecuencia de corte alta. No habrá frecuencia de corte baja, y el circuito se comportará como un circuito pasabajas. Habrá dos frecuencias de corte altas: ω_i correspondiente a C_i y ω_F correspondiente a C_F. La ganancia a frecuencia baja será $-R_F/R_1$. Por tanto, la función de transferencia se expresa como

$$A_f(s) = \frac{-R_F/R_1}{(1 + s/\omega_i)(1 + s/\omega_F)} \tag{8.143}$$

Como C_F está conectado entre la entrada y la salida del amplificador operacional y la ganancia en voltaje es muy alta, C_F dominará la frecuencia de corte alta f_H. Esto es, $\omega_i >> \omega_F$. La respuesta en frecuencia característica se muestra en la figura 8.52(b).

FIGURA 8.52 Circuito integrador con un amplificador operacional



(a) Integrador con un amplificador operacional **(b) Respuesta en frecuencia**

EJEMPLO 8.13 ▸

Determinación de la respuesta en frecuencia de un integrador Los parámetros del integrador de la figura 8.52(a) son: R_1 = 1 kΩ, R_F = 200 kΩ, C_F = 0.1 μF, C_i = 1.5 pF, R_i = 2 MΩ, R_o = 75 Ω y ganancia en voltaje a circuito abierto $A_o = 2 \times 10^5$.

(a) Calcular la ganancia en voltaje a frecuencia baja (o de cd) $A_{baja} = v_o/v_s$.

(b) Usar el método del valor cero para calcular la frecuencia alta de 3 dB f_H.

(c) Usar PSpice/SPICE para trazar la gráfica de la respuesta en frecuencia.

SOLUCIÓN

(a) Si se supone que todos los capacitores son circuitos abiertos, la ganancia en voltaje a frecuencia baja se obtiene de la siguiente manera:

$$A_{baja} \approx -R_F/R_1 = -200\text{ k}\Omega/1\text{ k}\Omega = -200$$

www.elsolucionario.net

(b) Los circuitos equivalentes de frecuencia alta del integrador se muestran en la figura 8.53. Si C_F se sustituye por un circuito abierto, y si la fuente de voltaje controlada por voltaje se convierte en una fuente de corriente controlada por voltaje, entonces se obtiene el circuito de la figura 8.53(a). La transconductancia g_m está dada por

$$g_m = \frac{A_o}{R_o} \tag{8.144}$$
$$= 2 \times 10^5/75 = 2.67 \text{ kA/V}$$

Si se aplica un voltaje de prueba v_x y la LKV, se obtiene

$$v_x = R_F i_x + (R_o \| R_L)(i_x - g_m v_x)$$

de donde la resistencia R_x es

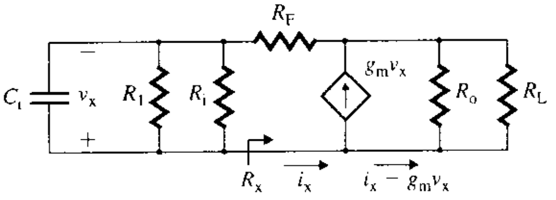
$$R_x = \frac{v_x}{i_x} = \frac{R_F + R_o \| R_L}{1 + g_m(R_o \| R_L)} \tag{8.145}$$
$$= \frac{200 \text{ k}\Omega + 75\ \Omega \| 10 \text{ k}\Omega}{1 + 2.67 \times 10^3 \times (75\ \Omega \| 10 \text{ k}\Omega)} = 1\ \Omega$$

La resistencia equivalente de Thévenin provista por C_i es

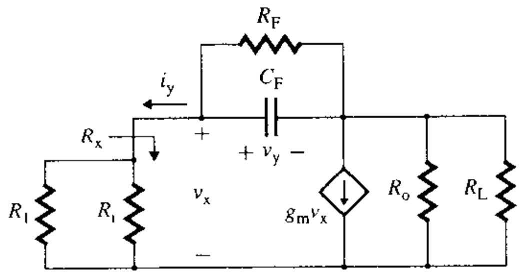
$$R_{Ci} = R_1 \| R_i \| R_x = 1 \text{ k}\Omega \| 2 \text{ M}\Omega \| 1\ \Omega \approx 1\ \Omega$$

y $$f_{Ci} = \omega_i/2\pi = 1/[2\pi(C_i R_{Ci})] = 1/[2\pi \times (1.5 \text{ pF} \times 1)] = 106.1 \times 10^9 \text{ Hz}$$

FIGURA 8.53 Circuitos equivalentes de frecuencia alta de un integrador



(a) C_F sustituido por un circuito abierto



(b) C_i sustituido por un circuito abierto

Si se supone que C_i es un circuito abierto, se obtiene el circuito equivalente de la figura 8.53(b). Al aplicar un voltaje de prueba v_y y utilizando la ecuación (8.118), se obtiene la resistencia equivalente $R_y = v_y/i_y$. Esto es,

$$R_y = \frac{v_y}{i_y} = R_o \| R_L + (R_1 \| R_i)[1 + g_m(R_o \| R_L)] \tag{8.146}$$
$$= 75 \| 10 \text{ k}\Omega + (1 \text{ k}\Omega \| 2 \text{ M}\Omega)[1 + 2.667 \times 10^3 \times (75 \| 10 \text{ k}\Omega)] = 198.4 \text{ M}\Omega$$

La resistencia equivalente de Thévenin provista por C_F es

$$R_{CF} = R_F \| R_y = 200 \text{ k}\Omega \| 198.4 \text{ M}\Omega = 199.8 \text{ k}\Omega$$

www.elsolucionario.net

Por tanto, la frecuencia alta de 3 dB f_H es

$$f_H = \frac{1}{2\pi(R_{Ci}C_i + R_{CF}C_F)} = \frac{1}{2\pi(1 \times 1.5\text{ pF} + 199.8\text{ k}\Omega \times 0.1\mu\text{F})} = 7.97\text{ Hz}$$

la cual, como se esperaba, es dominada por C_F, y se puede obtener de manera aproximada de la siguiente manera:

$$\omega_F/2\pi = 1/[2\pi(C_F R_{CF})] = 1/[2\pi \times (0.1\ \mu\text{F} \times 199.8\text{ k}\Omega)] = 7.97\text{ Hz}$$

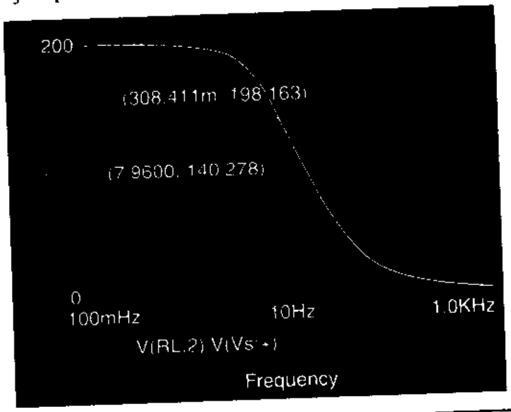
En realidad, no hay necesidad de determinar el valor de R_y, ya que es muy grande en el caso de un circuito de amplificador operacional, y $R_{CF} \approx R_F$.

(c) Para la simulación con PSpice/SPICE se asignan números de nodo al circuito equivalente de ca de la figura 8.52(a). El listado del archivo del circuito es el siguiente:

```
Ejemplo 8.13 Respuesta en frecuencia de un integrador
VIN  1  0  AC  10MV          ; voltaje de entrada de ca de 10 mV
R1   1  2  1K
RI   2  0  2MEG
CI   2  0  1.5PF
RO   4  3  75
RL   3  0  10K
RF   2  3  200K
CF   2  3  0.1UF
E1   4  0  0  2  2E+5        ; Fuente de voltaje controlada por voltaje
* análisis de ca con un incremento de década y 100 puntos por década
.AC  DEC  100  0.1  100HZ
.PRINT  AC  VM(3)            ; Imprimir el voltaje pico del nodo 3 en el archivo de salida
.PROBE                       ; Analizador gráfico de formas de onda
.END                         ; Fin del archivo del circuito
```

La gráfica de PSpice/SPICE de la respuesta en frecuencia se muestra en la figura 8.54, la cual da la ganancia a frecuencia media como $|A_{baja}| = 198.16$. La frecuencia alta de 3 dB es, aproximadamente, $f_H = 7.96$ Hz. Los valores esperados son $f_H = 7.97$ Hz y $A_{baja} = -200$.

FIGURA 8.54 Respuesta en frecuencia del ejemplo 8.13



EJ

Respuesta en frecuencia de circuitos diferenciadores construidos con amplificadores operacionales

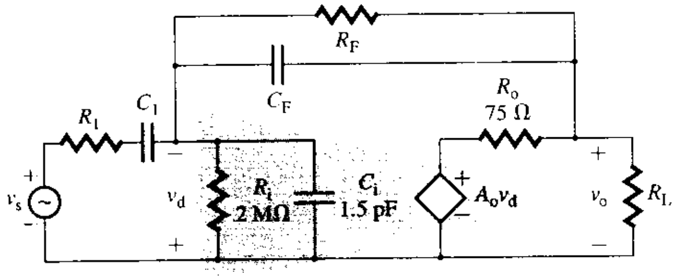
Si se remplaza el amplificador operacional con su circuito equivalente se obtiene el diferenciador mostrado en la figura 8.55(a). La adición de un capacitor C_1 al integrador de la figura 8.52(a), establece una frecuencia de corte baja ω_L. Por tanto, la función de transferencia se expresa como

$$A_f(s) = \frac{-R_F/R_1 s}{(s + \omega_L)(1 + s/\omega_i)(1 + s/\omega_F)} \tag{8.147}$$

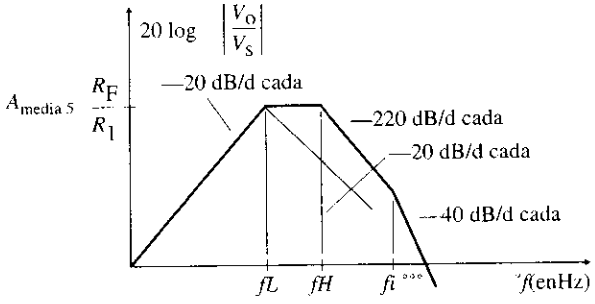
www.elsolucionario.net

C_f dominará la frecuencia de corte alta f_H. Esto es, $\omega_L < \omega_H << \omega_i$. En la figura 8.55(b) se muestra la respuesta en frecuencia característica. La salida aumenta con la frecuencia hasta que $f = f_L$, y luego permanece constante entre f_L y f_H. Se puede hacer que el circuito funcione con eficacia sólo hasta f_L, después de la cual se puede permitir que la ganancia disminuya haciendo $f_L = f_H$, como se muestra en la figura 8.55(b) mediante la línea tenue.

FIGURA 8.55 Circuito diferenciador



(a) Diferenciador



EJEMPLO 8.14 D

Diseño de un diferenciador con una respuesta en frecuencia dada Diseñar un diferenciador como el que se muestra en la figura 8.55(a), de modo que **(a)** $f_L = 1$ kHz y $f_H = 5$ kHz, y **(b)** $f_L = f_H = 5$ kHz. La ganancia de media banda es $A_{media} = -20$. Los parámetros del amplificador operacional son: $C_i = 1.5$ pF, $R_i = 2$ MΩ, $R_o = 75$ Ω y una ganancia en voltaje a circuito abierto $A_o = 2 \times 10^5$.

SOLUCIÓN

Si se supone que C_1 es un cortocircuito y los demás capacitores son circuitos abiertos, la ganancia en voltaje de media banda es $A_{media} \approx -R_F/R_i$. Si $R_1 = 5$ kΩ,

$$R_F = |A_{media}|R_1 = 20 \times 5\text{ k} = 100\text{ K}\Omega$$

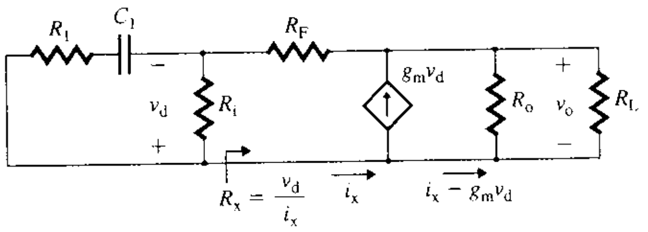
(a) Primero se considera $f_L = 1$ kHz y $f_H = 5$ kHz. El circuito equivalente de baja frecuencia se muestra en la figura 8.56. De acuerdo con la ecuación (8.145), se puede ver que la resistencia efectiva R_x debida a R_F es muy pequeña, porque la ganancia en voltaje A_o [esto es, g_m $(=A_o/R_o)$] es muy alta y el voltaje de entrada v_d del amplificador operacional es muy pequeño. Por tanto, la resistencia equivalente de Thévenin provista por C_1 es

$$R_{C1} = R_1 + (R_i \| R_x) \approx R_1$$

mientras que la resistencia equivalente de Thévenin provista por C_F es

$$R_{CF} = R_F \| R_y \approx R_F$$

FIGURA 8.56 Circuitos equivalentes de frecuencia baja de un diferenciador



C_F y C_i sustituidos por circuito abiertos

La frecuencia baja de 3 dB está dada por

$$f_L = \frac{1}{2\pi R_{C1}C_1} \tag{8.148}$$

www.elsolucionario.net

donde

$$C_1 = \frac{1}{2\pi R_1 f_L} = \frac{1}{2\pi \times 5\text{ k} \times 1\text{ kHz}} = 31.83\text{ nF}$$

La frecuencia alta de 3 dB es

$$f_H = \frac{1}{2\pi R_F C_F} \tag{8.149}$$

donde

$$C_F = \frac{1}{2\pi R_F f_H} = \frac{1}{2\pi \times 100\text{ k} \times 5\text{ k}} = 318.3\text{ pF}$$

(b) Con $f_L = f_H = 5$ kHz, $C_F = 318.3$ pF y la ecuación (8.148),

$$C_1 = \frac{1}{2\pi R_1 f_L} = \frac{1}{2\pi \times 5\text{ k} \times 5\text{ k}} = 6.37\text{ nF}$$

8.13 ▸ *Diseño de la respuesta en frecuencia*

El diseño de la respuesta en frecuencia implica el establecimiento de la ganancia de media banda y las frecuencias de corte baja y alta. Los pasos a seguir pueden resumirse de la siguiente manera:

Paso 1. Diseñar el circuito de polarización de los transistores.

Paso 2. Determinar el modelo de frecuencia de señal pequeña del transistor o transistores.

Paso 3. Diseñar para satisfacer la ganancia en voltaje de media banda.

Paso 4. Diseñar para fijar la frecuencia baja de 3 dB.

Paso 5. Diseñar para fijar la frecuencia alta de 3 dB.

Paso 6. Verificar el diseño mediante una simulación por computadora (es decir, simulación con PSpice/SPICE).

Las capacitancias parásitas de los transistores influyen en la respuesta de frecuencia de los amplificadores. Por consiguiente, se requiere un modelo complejo de los transistores para predecir con precisión el comportamiento en frecuencia del amplificador. La frecuencia de corte baja se puede fijar con mayor precisión que la alta. Cuando se realizan cálculos manuales para obtener las frecuencias de corte deseadas se obtienen sólo valores aproximados para los componentes. La simulación asistida por computadora da una mejor predicción y permite hacer modificaciones al diseño. Sin embargo, las simulaciones por computadora no pueden sustituir las mediciones y pruebas prácticas.

Resumen

Debido a que utiliza capacitores de acoplamiento, de desvío y de transistores, un amplificador opera dentro de un intervalo de frecuencia llamado ancho de banda. Existen tres tipos de características en frecuencia: pasabajas, pasaaltas y pasabanda. Normalmente, el amplificador construido con transistores exhibe la característica pasabanda. El análisis o el diseño de un amplificador requiere métodos asistidos por computadora, por la complejidad de los circuitos, y porque los parámetros que dependen de la frecuencia involucran números complejos.

En general, un capacitor que forma un circuito en serie con la señal de entrada [por ejemplo, R_s de la Fig. 8.12(b)] limita la frecuencia de corte baja, mientras que un capacitor que forma un circuito en paralelo [por ejemplo, R_i en la Fig. 8.12(b)] limita la frecuencia de corte alta. Los capacitores de desvío y de acoplamiento controlan la frecuencia baja de 3 dB; los capacitores de los modelos de señal pequeña de los transistores controlan la frecuencia alta de 3 dB. El análisis de las frecuencias de corte bajas se simplifica mediante el método del cortocircuito, en el que se calcula la constante de tiempo debida a un capacitor, suponiendo que los demás capacitores están efectivamente en cortocircuito. Este método puede extenderse al análisis de amplificadores de varias etapas. La frecuencia baja de corte (o de 3 dB) dominante se puede fijar como una de las frecuencias de corte bajas. En ese caso, si una de las frecuencias de corte es menor que las demás frecuencias por un factor de 5 a 10, el error introducido por este método, en general, es menor que 10%. De otra manera, el error podría ser hasta de 20%

www.elsolucionario.net

A frecuencias altas, cualquier capacitor que se conecte entre las terminales de entrada y salida domina la respuesta en frecuencia, como consecuencia del efecto de multiplicación de Miller. El método del capacitor de Miller, que puede aplicarse para obtener el valor aproximado de la frecuencia de corte alta, da un valor más grande que el real. El método del valor cero, que supone que sólo un capacitor contribuye a la respuesta del circuito y que los demás tienen un valor de cero, calcula la frecuencia de corte alta de 3 dB a partir de la constante de tiempo efectiva de todos los capacitores, y da una estimación conservadora de la frecuencia.

Referencias

1. P. E. Gray y C. L. Searle, *Electronic Principles*, Nueva York: John Wiley and Sons, 1969.
2. P. R. Gray y R. G. Meyer, *Analysis and Design of Analog Integrated Circuits*, Nueva York: John Wiley and Sons, 1992.
3. M. H. Rashid, *SPICE for Circuits and Electronics Using PSpice*. Englewood Cliffs, NJ: Prentice Hall, Inc., 1995, capítulos 8 y 9.
4. W. H. Hyat, Jr. y G. W. Neudeck, *Electronic Circuit Analysis and Design*. Boston: Houghton Mifflin Company, 1983.

Preguntas de repaso

1. ¿Qué es la frecuencia de transición de un transistor?
2. ¿Qué es el tiempo de tránsito de un BJT?
3. ¿Qué es un amplificador pasabajas?
4. ¿Qué es un amplificador pasaaltas?
5. ¿Qué es un amplificador pasabanda?
6. ¿Qué capacitores contribuyen a la frecuencia de corte baja de los amplificadores?
7. ¿En qué consiste el método del cortocircuito?
8. ¿Cuáles son las ventajas y las desventajas del método del cortocircuito?
9. ¿Qué capacitores contribuyen a la frecuencia de corte alta de los amplificadores?
10. ¿En qué consiste el método del capacitor de Miller?
11. ¿Cuáles son las ventajas y las desventajas del método del capacitor de Miller?
12. ¿En qué consiste el método del valor cero?
13. ¿Cuáles son las ventajas y las desventajas del método del valor cero?
14. ¿Cuáles son los pasos por seguir en la aplicación del método del valor cero?

Problemas

El símbolo **D** indica que se trata de un problema de diseño. El símbolo **P** indica que la solución al problema se puede verificar con PSpice/SPICE o con Electronics Workbench.

▸ 8.2 *Modelo y respuesta en frecuencia de los BJT*

P **8.1** Un transistor *npn* tipo 2N3904 se polariza con $I_C = 20$ mA, $V_{CE} = 5$ V, $V_{BE} = 0.7$ V y $V_{CS} = V_C = 7$ V. Los parámetros del transistor son los siguientes: $C_{je0} = 8$ pF, $C_{\mu 0} = 4$ pF, $C_{cs0} = 4$ pF y $\beta_f = 100$. La frecuencia de transición es $f_T = 300$ mHz con $V_{CE} = 20$ V, $I_C = 10$ mA. Suponga que $V_T = 25.8$ mV y $V_{je} = V_{jc} = V_{js} = 0.8$ V. El sustrato se conecta a tierra.

(a) Determine el tiempo de transición τ_F.

(b) Calcule las capacitancias de señal pequeña del modelo de frecuencia alta de la figura 8.1(a).

(c) Calcule la f_T del transistor en el punto de operación.

P **8.2** Repita el problema 8.1 con $I_C = 2$ mA, $V_{CE} = 4$ V, $V_{BE} = 0.7$ V y $V_{CS} = V_C = 3$ V.

www.elsolucionario.net

P 8.3 Un transistor *pnp* de tipo 2N3905 se polariza con $I_C = 50$ mA, $V_{CE} = -6$ V, $V_{BE} = -0.7$ V y $V_{CS} = V_C = -10$ V. Los parámetros del transistor son los siguientes: $C_{je0} = 10$ pF, $C_{\mu 0} = 4.5$ pF, $C_{cs0} = 4$ pF y $\beta_f = 50$. La frecuencia de transición es $f_T = 200$ MHz con $V_{CE} = -20$ V, $I_C = -10$ mA. Suponga que $V_T = 25.8$ mV y $V_{je} = V_{jc} = V_{js} = 0.8$ V. El sustrato se conecta a tierra.

(a) Determine el tiempo de transición τ_F.

(b) Calcule las capacitancias de señal pequeña del modelo de frecuencia alta de la figura 8.1(a).

(c) Calcule la f_T del transistor en el punto de operación.

P 8.4 Repita el problema 8.3 con $I_C = 5$ mA, $V_{CE} = -5$ V, $V_{BE} = -0.7$ V y $V_{CS} = V_C = -6$ V.

▸ 8.3 *Modelo y respuesta en frecuencia de los FET*

P 8.5 Un JFET de canal *n* tipo 2N5460 se polariza con $I_D = 4$ mA, $V_{DS} = 4$ V y $V_{GS} = -2$ V. Los parámetros del JFET son: $C_{gs0} = 3.49$ pF, $C_{gd0} = 5.85$ pF, $g_m = 4.98$ mA/V, $r_o = 47$ kΩ y $V_{bi} = 0.8$ V.

(a) Calcule las capacitancias del modelo de JFET de la figura 8.5(b).

(b) Determine el ancho de banda de ganancia unitaria ω_T.

(c) Use PSpice/SPICE para generar los parámetros del modelo y para trazar la gráfica de la característica en frecuencia (β_f en función de la frecuencia).

P 8.6 Repita el problema 8.5 con $I_D = 2$ mA, $V_{DS} = 4$ V, $V_{GS} = -2.5$ V.

P 8.7 Un transistor NMOS tipo 2N4351 se polariza con $I_D = 6$ mA, $V_{DS} = 5$ V, $V_{GS} = 8.6$ V, $V_{SB} = -1$ V y $V_{DB} = 4$ V. Los parámetros del NMOS son: $K_p = 125$ mA/V^2, $g_m = 4.98$ mA/V, $C_{gd} = 1.5$ pF, $C_{sb0} = 0.5$ pF, $C_{gs0} = 3.7$ pF y $V_{bi} = 0.6$ V. Asumir que $W = 118$ μm y $L = 20$ μm.

(a) Calcule las capacitancias del modelo de FET de la figura 8.6(c).

(b) Determine el ancho de banda de ganancia unitaria ω_T.

▸ 8.4 *Gráficas de Bode*

8.8 Un amplificador tiene la siguiente función de transferencia en voltaje:

$$A(s) = \frac{100s}{(1 + s/10^2)(1 + s/10^3)}$$

(a) Trace las gráficas de Bode de la magnitud y de la fase en función de la frecuencia.

(b) Determine el margen de ganancia (GM) el margen de fase (PM) y la frecuencia de cruce de ganancia f_g cuando la magnitud se vuelve unitaria.

8.9 Un amplificador tiene la siguiente función de transferencia en voltaje:

$$A(s) = \frac{1000}{[1 + s/(2\pi \times 10^2)][1 + s/(4\pi \times 10^2)][1 + s/(2\pi \times 10^6)]}$$

(a) Trace las gráficas de Bode de la magnitud y de la fase en función de la frecuencia.

(b) Determine el margen de ganancia (GM), el margen de fase (PM) y la frecuencia de cruce de ganancia f_g cuando la magnitud se vuelve unitaria.

8.10 Un amplificador tiene la siguiente función de transferencia en voltaje:

$$A(s) = \frac{100}{s(s + 10)(s + 100)}$$

(a) Trace las gráficas de Bode de la magnitud y de la fase en función de la frecuencia.

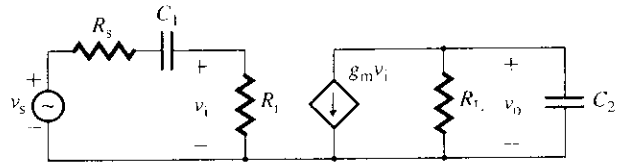
(b) Determine el margen de ganancia (GM), margen de fase (PM) y la frecuencia de cruce de ganancia f_g cuando la magnitud se vuelve unitaria.

www.elsolucionario.net

▸ **8.5** *Respuesta en frecuencia de un amplificador*

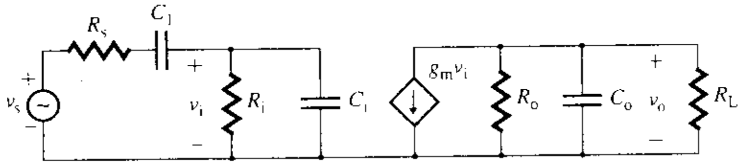
P 8.11 Los parámetros del circuito de la figura P8.11 son: R_s = 500 Ω, C_1 = 20 μF, R_i = 1 kΩ, R_L = 10 kΩ, C_2 = 10 pF y g_m = 15 mA/V. Use el análisis en el dominio de s para calcular la frecuencia baja de 3 dB f_L, la frecuencia alta de 3 dB f_H y la ganancia de media banda A_{media}.

FIGURA P8.11



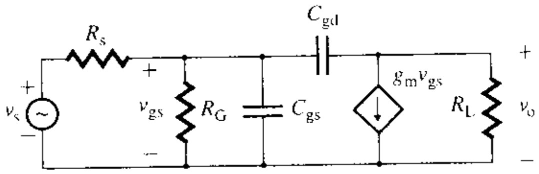
P 8.12 Los parámetros del circuito de la figura P8.12 son: R_s = 1 kΩ, C_1 = 10 μF, C_i = 20 pF, R_i = 25 kΩ, R_L = 10 kΩ, R_o = 10 kΩ, C_o = 10 pF y g_m = 15 mA/V. Use el análisis en el dominio de s para calcular la frecuencia baja de 3 dB f_L, la frecuencia alta de 3 dB f_H y la ganancia de media banda A_{media}.

FIGURA P8.12



P 8.13 Los parámetros del circuito de la figura P8.13 son: R_s = 4 kΩ, R_G = 20 kΩ, R_L = 10 kΩ, C_{gs} = 10 pF, C_{gd} = 20 pF y g_m = 10 mA/V. Use el análisis en el dominio de s para obtener la frecuencia alta de 3 dB f_H y la ganancia pasabajas A_{baja}.

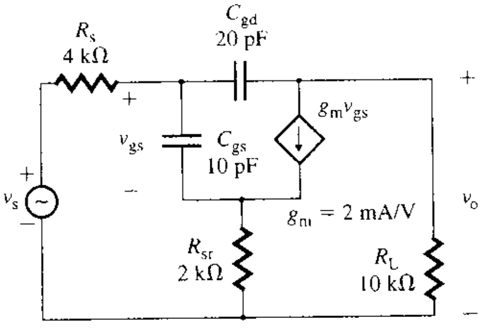
FIGURA P8.13



▸ **8.6** *Métodos del cortocircuito y del valor cero para determinar las frecuencias de corte*

P 8.14 En la figura P8.14 se muestra un circuito amplificador. Use el método del valor cero para determinar la frecuencia alta de 3 dB f_H y la ganancia pasabajas A_{baja}.

FIGURA P8.14

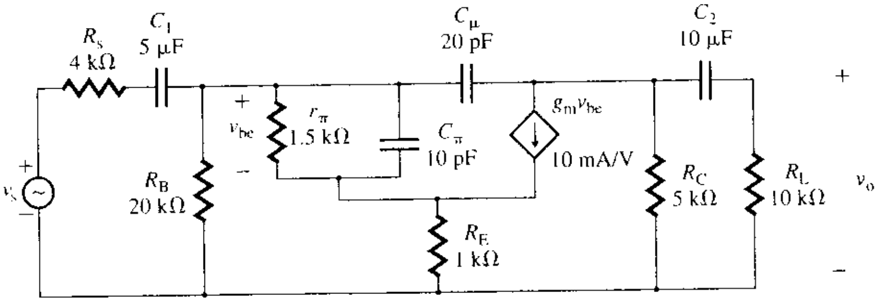


www.elsolucionario.net

8.15 Repita el problema 8.14 con $R_{sr} = 0$.

P 8.16 En la figura P8.16 se muestra un circuito amplificador. Use los métodos del cortocircuito y del valor cero para determinar la frecuencia baja de 3 dB f_L, la frecuencia alta de 3 dB f_H y la ganancia de media banda A_{media}.

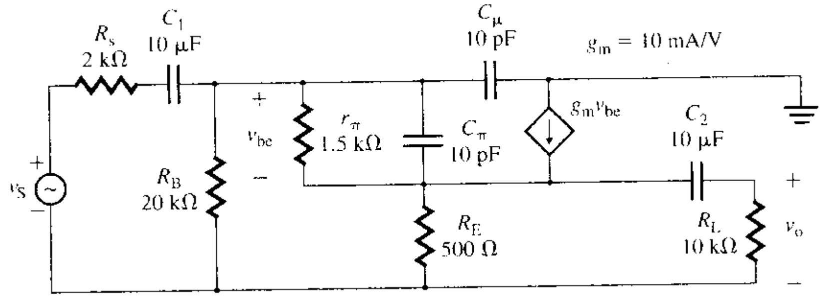
FIGURA P8.16



8.17 Repita el problema 8.16 con $R_E = 0$.

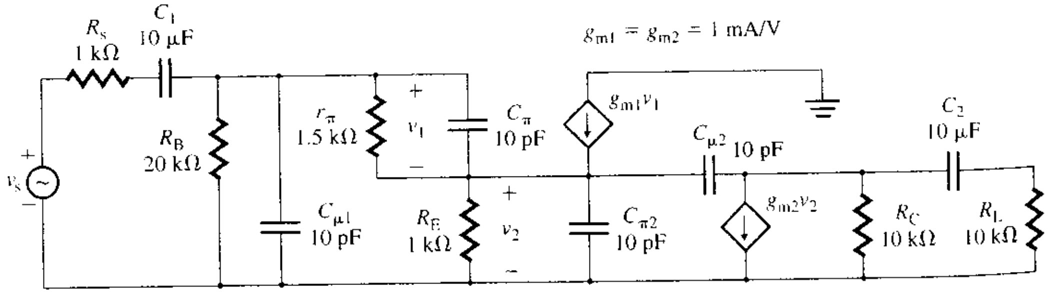
P 8.18 En la figura P8.18 se muestra un circuito amplificador. Use los métodos del cortocircuito y del valor cero para determinar la frecuencia baja de 3 dB f_L, la frecuencia alta de 3 dB f_H y la ganancia de media banda A_{media}.

FIGURA P8.18



P 8.19 En la figura P8.19 se muestra un circuito amplificador. Use los métodos del cortocircuito y del valor cero para determinar la frecuencia baja de 3 dB f_L, la frecuencia alta de 3 dB f_H y la ganancia de media banda A_{media}.

FIGURA P8.19



▸ **8.7–8.9** *Respuesta en frecuencia de amplificadores con BJT*

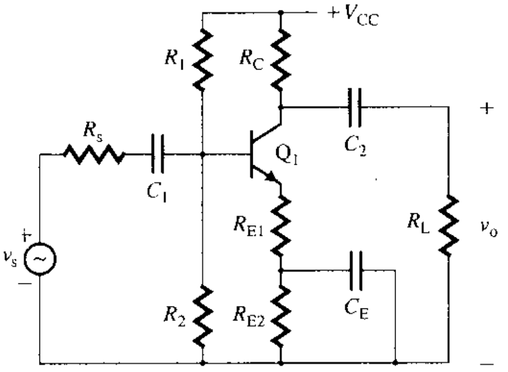
En los problemas 8.20-8.25, que involucran amplificadores con BJT, use transistores cuyos parám tros son: $\beta_f = 100$, $C_{je} = 8$ pF con $V_{BE} = 0.5$ V, $C_\mu = 4$ pF con $V_{CB} = 5$ V, $C_{cs} = 4$ pF con V_{CS} 8 V, $\beta_f = 100$, $V_{je} = V_{jc} = V_{js} = 0.8$ V y $h_{oe} = 1/r_o = 5\mu$ ℧ con $V_{CE} = 10$ V. La frecuencia de tr sición es $f_T = 300$ MHz con $V_{CE} = 20$ V, $I_C = 10$ mA. El sustrato se conecta a tierra. Suponga

www.elsolucionario.net

I_C = 5 mA (a menos que se especifique otra cosa), V_{CC} = 15 V, V_{BE} = 0.7 V, R_s = 1 kΩ y R_L = 10 kΩ. Use PSpice/SPICE para verificar el diseño trazando la gráfica de la respuesta en frecuencia, y estime el costo aproximado.

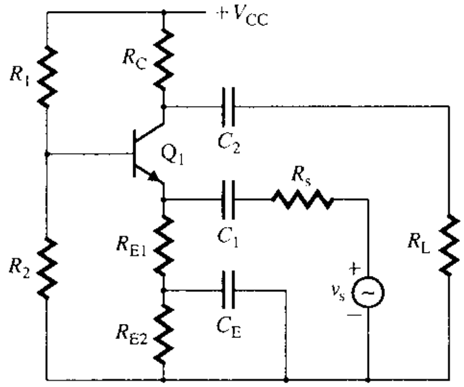
8.20 Diseñe un amplificador de emisor común, como el que se muestra en la figura P8.20, para proporcionar una ganancia de media banda de $40 \leq |A_{media}| \leq 50$, una frecuencia baja de 3 dB $f_L \leq 1$ kHz y una frecuencia alta de 3 dB f_H = 50 kHz.

FIGURA P8.20



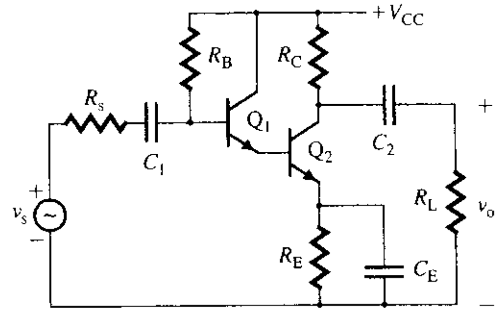
8.21 Diseñe un amplificador de base común, como el que se muestra en la figura P8.21, con una ganancia de media banda de $20 \leq |A_{media}| \leq 30$, una frecuencia baja de 3 dB $f_L \leq 1$ kHz y una frecuencia alta de 3 dB f_H = 100 kHz, asuma que R_s = 15 Ω y R_L = 10 kΩ.

FIGURA P8.21



8.22 Diseñe un amplificador de emisor común, como el que se muestra en la figura P8.22, con una ganancia de media banda de $50 \leq |A_{media}| \leq 60$, una frecuencia baja de 3 dB $f_L \leq 1$ kHz y una frecuencia alta de 3 dB f_H = 50 kHz.

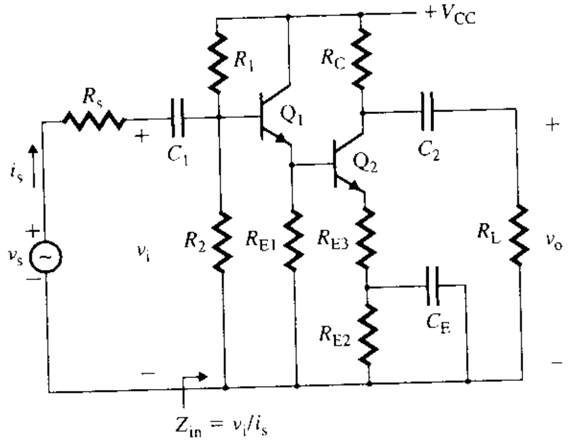
FIGURA P8.22



www.elsolucionario.net

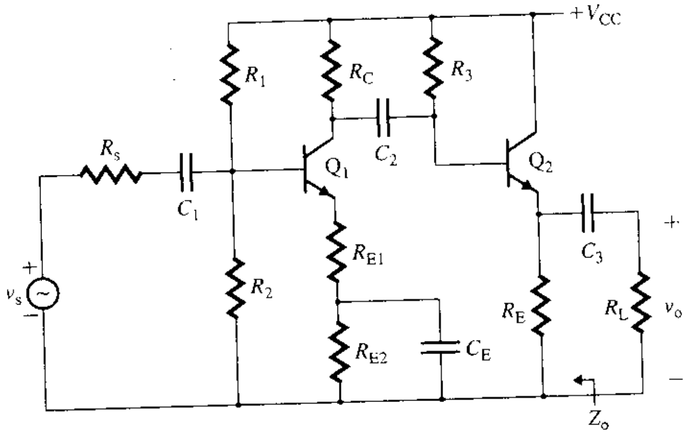
8.23 Diseñe un amplificador de colector común-emisor común, como el que se muestra en la figura P8.23, con una ganancia de media banda de $25 \leq |A_{\text{media}}| \leq 35$, $Z_{\text{ent(media)}} \geq 50$ kΩ, una frecuencia baja de 3 dB $f_L \leq 5$ kHz y una frecuencia alta de 3 dB $f_H = 50$ kHz.

FIGURA P8.23



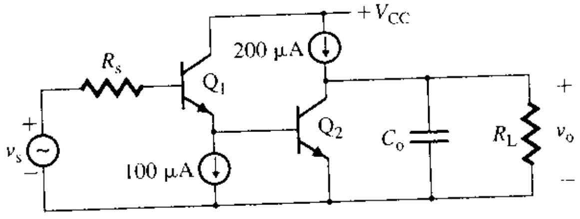
8.24 Diseñe un amplificador de emisor común-colector común, como el que se muestra en la figura P8.24, con una ganancia de media banda de $20 \leq |A_{\text{media}}| \leq 30$, $Z_{\text{o(media)}} \leq 100$ Ω, una frecuencia baja de 3 dB $f_L \leq 1$ kHz y una frecuencia alta de 3 dB $f_H = 100$ kHz.

FIGURA P8.24



8.25 Para el amplificador de colector común-emisor común de la figura P8.25, determine la ganancia de media banda $|A_{\text{media}}|$, $Z_{\text{ent(media)}}$, la frecuencia baja de 3 dB f_L y la frecuencia alta de 3 dB f_H, suponga que $C_o = 1$ μF.

FIGURA P8.25



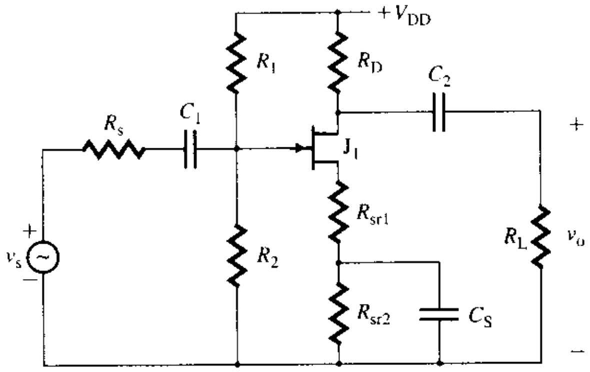
▸ 8.10 *Respuesta en frecuencia de amplificadores con FET*

En los problemas 8.26-8.30, que involucran amplificadores de FET, use el JFET ($I_{DSS} = 12.5$ mA, $V_p = -3.5$ V) del problema 8.5 o el NMOS del problema 8.7. Suponga que $I_D = 1$ mA, $V_{DD} = 20$ V, $R_s = 5$ kΩ, $R_G >> R_s$ y $R_L = 20$ kΩ. Use PSpice/SPICE para verificar el diseño trazando la gráfica de la respuesta en frecuencia y calcule el costo aproximado.

www.elsolucionario.net

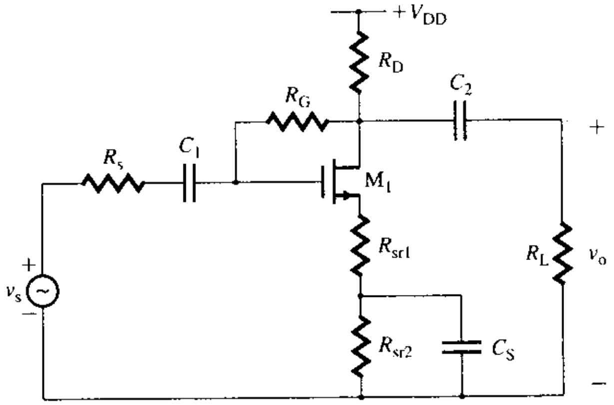
D P 8.26 Diseñe un amplificador de JFET de fuente común, como el que se muestra en la figura P8.26, con una ganancia de media banda de $20 \leq |A_{media}| \leq 25$, $Z_{ent(media)} \geq 50$ kΩ, una frecuencia baja de 3 dB $f_L \leq 10$ kHz y una frecuencia alta de 3 dB $f_H = 100$ kHz.

FIGURA P8.26



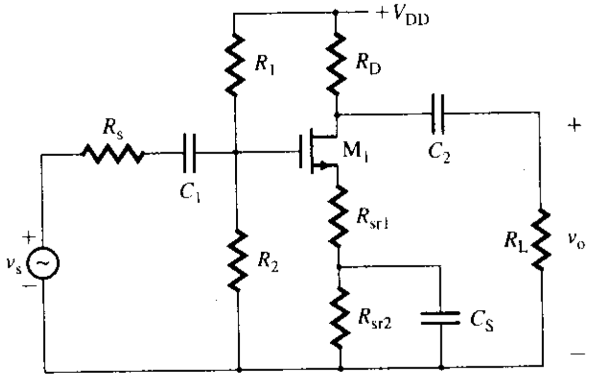
D P 8.27 Diseñe un amplificador de NMOS de fuente común, como el que se muestra en la figura P8.27, con una ganancia de media banda de $20 \leq |A_{media}| \leq 30$, $Z_{ent(media)} \geq 100$ Ω, una frecuencia baja de 3 dB $f_L \leq 10$ kHz y una frecuencia alta de 3 dB $f_H = 200$ kHz.

FIGURA P8.27



D P 8.28 Diseñe un amplificador con NMOS de fuente común, como el que se muestra en la figura P8.28, con una ganancia de media banda de $30 \leq |A_{media}| \leq 35$, $Z_{ent(media)} \geq 100$ Ω, una frecuencia baja de 3 dB $f_L \leq 20$ kHz y una frecuencia alta de 3 dB $f_H = 100$ kHz.

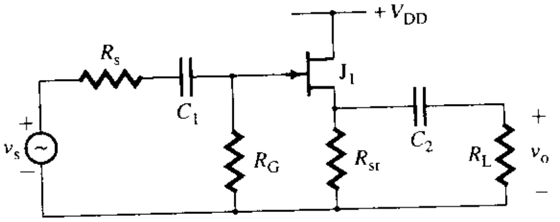
FIGURA P8.28



www.elsolucionario.net

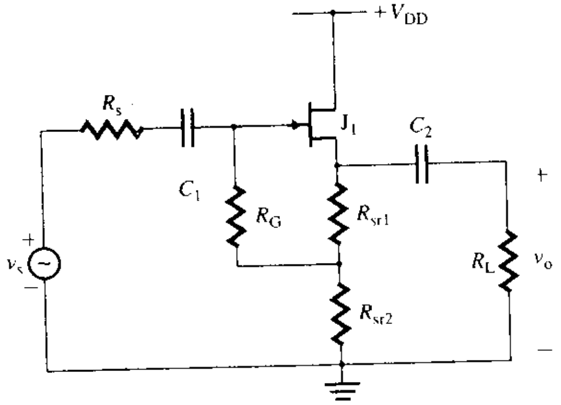
D P **8.29** Diseñe un amplificador de drenaje común, como el que se muestra en la figura P8.29, con $Z_{ent(media)} \geq 1\ M\Omega$, una frecuencia baja de 3 dB $f_L \leq 1$ kHz y una frecuencia alta de 3 dB $f_H = 50$ kHz.

FIGURA P8.29



D P **8.30** Diseñe un amplificador de drenaje común, como el que se muestra en la figura P8.30, con una $Z_{ent(media)} \geq 100\ M\Omega$, una frecuencia baja de 3 dB $f_L \leq 1$ kHz y una frecuencia alta de 3 dB $f_H = 50$ kHz.

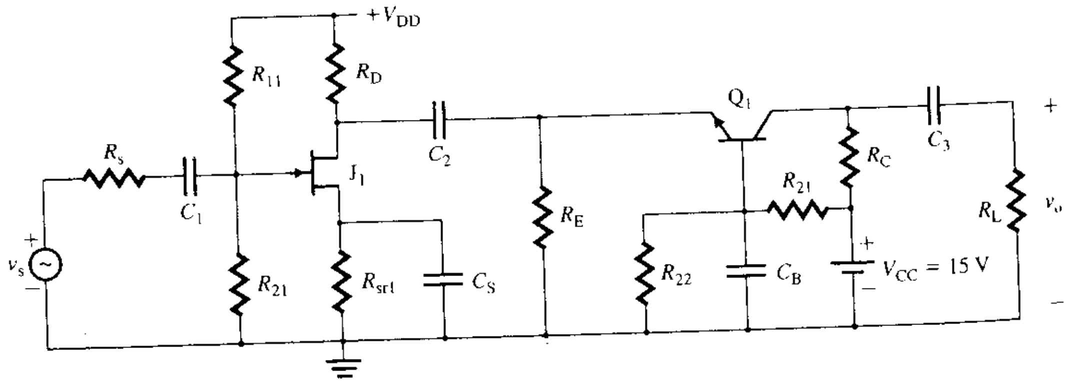
FIGURA P8.30



▸ **8.11** *Amplificadores de varias etapas*

P **8.31** En la figura P8.31 se muestra un amplificador de dos etapas. Los parámetros del circuito son: $R_s = 500\ \Omega$, $R_{11} = 1.5\ M\Omega$, $R_{21} = 47\ k\Omega$, $R_D = 3\ k\Omega$, $R_{sr} = 1\ k\Omega$, $R_{12} = 22\ k\Omega$, $R_{22} = 47\ k\Omega$, $R_C = 10\ k\Omega$, $R_E = 5\ k\Omega$, $R_L = 10\ k\Omega$, $r_{\pi 2} = 1.4\ k\Omega$, $\beta_{f2} = 100$, $g_{m1} = 20$ mmho, $g_{m2} = 71.4$ mmho, $C_1 = 10\ \mu F$, $C_2 = 10\ \mu F$, $C_3 = 10\ \mu F$, $C_S = 50\ \mu F$, $C_B = 50\ \mu F$, $C_{\pi 2} = 15$ pF, $C_{\mu 2} = 1$ pF, $C_{gd1} = 2$ pF y $C_{gs1} = 5$ pF. Calcule la frecuencia baja de 3 dB f_L y la frecuencia de corte alta f_H.

FIGURA P8.31



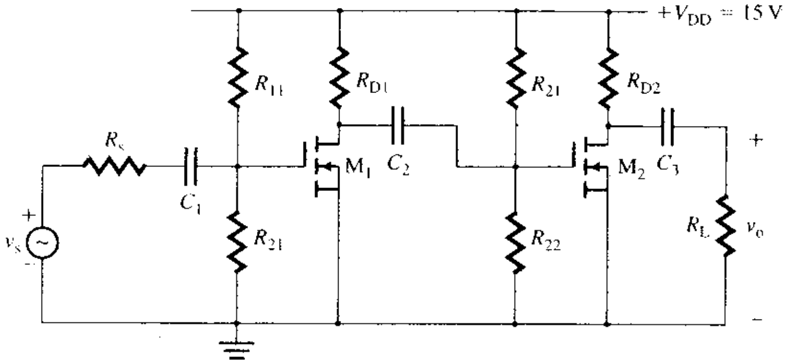
8.32 Repita el problema 8.31 con R_E puesta en paralelo con una capacitancia grande $C_E = \infty$, de modo que R_E quede en cortocircuito para responder a señales pequeñas.

P **8.33** En la figura P8.33 se muestra un amplificador de dos etapas. Los parámetros son: $R_s = 1\ k\Omega$, $R_{11} = 500\ k\Omega$, $R_{21} = 500\ k\Omega$, $R_{D1} = 10\ k\Omega$, $R_{12} = 500\ k\Omega$, $R_{22} = 500\ k\Omega$, $R_{D2} = 15\ k\Omega$, $R_L = 10\ k\Omega$,

www.elsolucionario.net

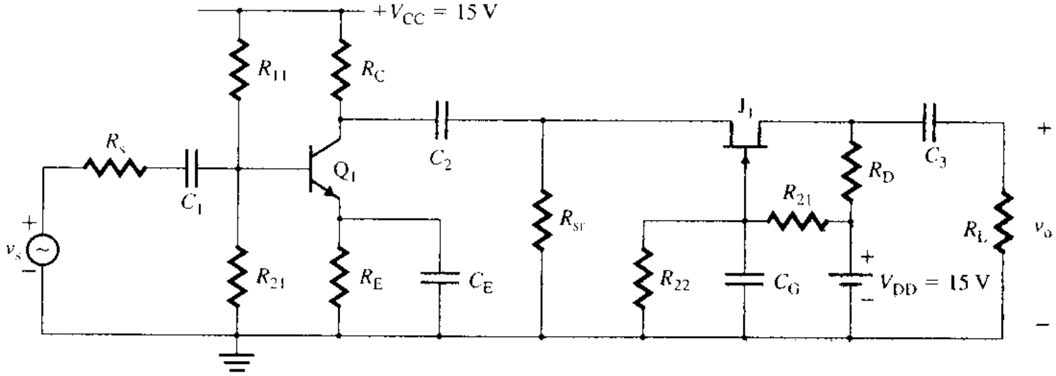
g_{m1} = 20 mmho, g_{m2} = 50 mmho, C_1 = 1 μF, C_2 = 1 μF, C_3 = 10 μF, $C_{gd1} = C_{gd2}$ = 2 pF y $C_{gs1} = C_{gs2}$ = 5 pF. Calcule la frecuencia baja de 3 dB f_L y la frecuencia de corte alta f_H.

FIGURA P8.33



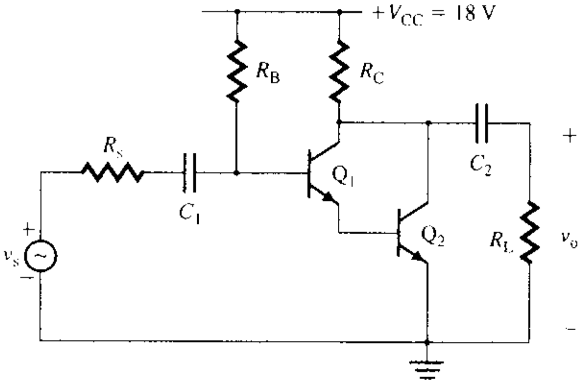
P 8.34 En la figura P8.34 se muestra un amplificador de dos etapas. Los parámetros del circuito son: R_s = 5 kΩ, R_{11} = 70 kΩ, R_{21} = 45 kΩ, R_C = 5 kΩ, R_E = 1 kΩ, R_{sr} = 2 kΩ, R_{12} = 1 MΩ, R_{22} = 2 MΩ, R_D = 10 kΩ, R_L = 10 kΩ, $r_{\pi 1}$ = 1.4 kΩ, β_{f1} = 50, g_{m1} = 35.7 mmho, g_{m2} = 107.1 mmho, C_1 = 2 μF, C_2 = 5 μF, C_3 = 1 μF, C_G = 1 μF, C_E = 10 μF, C_π = 15 pF, C_μ = 1 pF, C_{gd} = 2 pF y C_{gs} = 5 pF. Calcule la frecuencia baja de 3 dB f_L y la frecuencia de corte alta f_H.

FIGURA P8.34



P 8.35 En la figura P8.35 se muestra un amplificador de dos etapas. Los parámetros del circuito son: R_s = 500 Ω, R_B = 47 kΩ, R_C = 10 kΩ, R_L = 10kΩ, $r_{\pi 1} = r_{\pi 2}$ = 1.4 kΩ, $\beta_{f1} = \beta_{f2}$ = 150, C_1 = 10 μF, C_2 = 10 μF, $C_{\pi 1} = C_{\pi 2}$ = 15 pF y $C_{\mu 1} = C_{\mu 2}$ = 15 pF. Calcule la frecuencia baja de 3 dB f_L y la frecuencia de corte alta f_H.

FIGURA P8.35



www.elsolucionario.net

▸ 8.12 *Respuesta en frecuencia de circuitos con amplificadores operacionales*

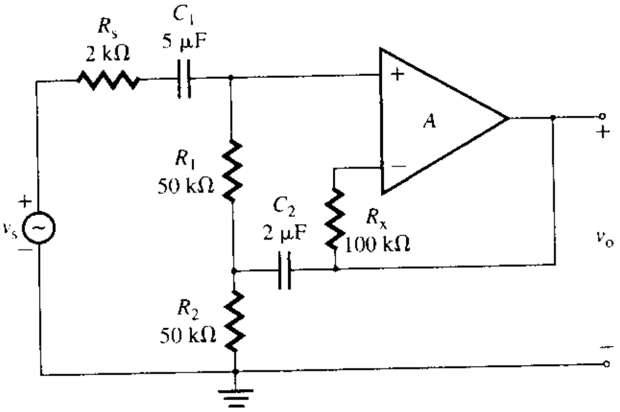
En los problemas 8.36-8.39, los parámetros del amplificador operacional son: $C_i = 1.5$ pF, $R_i = 2$ MΩ, $R_o = 75$ Ω y ganancia a circuito abierto $A_o = 2 \times 10^5$. Use PSpice/SPICE para verificar el diseño trazando la gráfica de la respuesta en frecuencia.

D P 8.36 Diseñe un integrador como el de la figura 8.52(a) que tenga una ganancia en voltaje de cd $|A_{baja}| = 20$ y una frecuencia alta de 3 dB $f_H = 1$ kHz. Considere $R_i = 1$ kΩ y $R_L = 20$ kΩ.

D P 8.37 Diseñe un diferenciador, como el que se muestra en la figura 8.55(a), con $f_L = 5$ kHz y $f_H = 10$ kHz. La ganancia de media banda es $|A_{media}| = 20$.

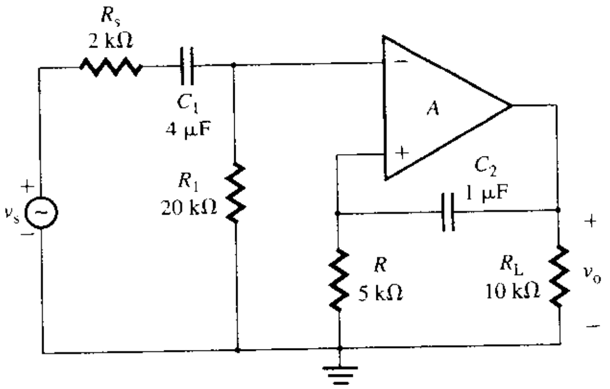
P 8.38 En la figura P8.38 se muestra el circuito de un amplificador. Use los métodos del cortocircuito y del valor cero para determinar la frecuencia baja de 3 dB f_L, la frecuencia alta de 3 dB f_H y la ganancia de media banda A_{media}.

FIGURA P8.38



P 8.38 En la figura P8.39 se muestra el circuito de un amplificador. Use los métodos del cortocircuito y del valor cero para determinar la frecuencia baja de 3 dB f_L, la frecuencia alta de 3 dB f_H y la ganancia de media banda A_{media}.

FIGURA P8.39



www.elsolucionario.net

9

Filtros activos

Contenido del capítulo

9.1 Introducción
9.2 Filtros activos comparados con los filtros pasivos
9.3 Tipos de filtros activos
9.4 La función bicuadrática
9.5 Filtros Butterworth
9.6 Filtros pasabajas
9.7 Filtros pasaaltas
9.8 Filtros pasabanda
9.9 Filtros de rechazo de banda
9.10 Filtros pasatodas
9.11 Filtros de capacitor conmutado
9.12 Recomendaciones para el diseño de filtros

RESUMEN ▶ REFERENCIAS
PREGUNTAS DE REPASO ▶ PROBLEMAS

9.1 Introducción

En ingeniería eléctrica, un filtro es un circuito selectivo de frecuencia que pasa una banda específica de frecuencias, y que bloquea o atenúa señales con frecuencias fuera de esta banda. En general, estas señales son voltajes. Los filtros que emplean sólo elementos pasivos, tales como capacitores, inductores y resistores, se llaman *filtros pasivos*. Los filtros que utilizan las propiedades de los amplificadores operacionales, además de resistores y capacitores, se llaman *filtros activos* o, más a menudo, *filtros analógicos*, en contraste con los *filtros digitales*. Tanto los filtros analógicos como los digitales se pueden incluir en el mismo circuito integrado. En este capítulo se presentan los filtros activos, y se analizan y se diseñan las topologías de circuitos simples. Por su importancia práctica, los filtros analógicos a menudo se estudian en un solo curso [3, 4].

Los objetivos de aprendizaje de este capítulo son los siguientes:

- Comprender las diferencias entre los filtros pasivos y los activos
- Examinar las características y tipos de los filtros activos
- Analizar filtros activos
- Diseñar filtros activos que satisfagan las especificaciones en frecuencia deseadas

9.2 Filtros activos comparados con los filtros pasivos

En los circuitos electrónicos se utilizan tanto filtros activos como pasivos. Sin embargo, los filtros activos ofrecen las siguientes ventajas sobre los filtros pasivos:

- *Flexibilidad en el ajuste de ganancia y frecuencia*: Dado que los amplificadores operacionales proporcionan una ganancia en voltaje, la señal de entrada en los filtros ac-

www.elsolucionario.net

tivos no se ve atenuada, como en los filtros pasivos. Los filtros activos son fáciles de ajustar o sintonizar.

- *Efecto de no carga*: Debido a la alta resistencia de entrada y a la baja resistencia de salida de los amplificadores operacionales, los filtros activos no provocan efecto de carga en la fuente de entrada o en la carga.
- *Costo y tamaño*: Los filtros activos son menos costosos que los pasivos por la disponibilidad de los amplificadores de bajo costo y la ausencia de inductores.
- *Efectos parásitos*: Los efectos parásitos se reducen en los filtros activos por el menor tamaño de éstos.
- *Integración digital*: Los filtros analógicos y los circuitos digitales se pueden incluir en el mismo circuito integrado.
- *Funciones de filtrado*: Los filtros activos son capaces de realizar más funciones de filtrado que los filtros pasivos.
- *Ganancia*: Un filtro activo puede proporcionar una ganancia, mientras que el filtro pasivo a menudo exhibe una pérdida significativa.

Los filtros activos también tienen algunas desventajas:

- *Ancho de banda*: Los componentes activos tienen un ancho de banda finito, que limita las aplicaciones de los filtros activos al rango de frecuencia de audio. Los filtros pasivos no adolecen de tal limitación en frecuencia y pueden usarse hasta frecuencias aproximadamente de 500 MHz.
- *Derivas*: Los filtros activos son sensibles a las derivas de los componentes, ocasionados por las tolerancias de fabricación o cambios ambientales; en contraste, los filtros pasivos se ven menos afectados por tales factores.
- *Fuentes de alimentación*: Los filtros activos requieren fuentes de alimentación; los pasivos, no.
- *Distorsión*: Los filtros activos sólo puede manejar un rango limitado de magnitud de la señal; más allá de este rango, introducen distorsiones inaceptables.
- *Ruido*: Los filtros activos utilizan resistores y elementos activos, los cuales producen ruido eléctrico.

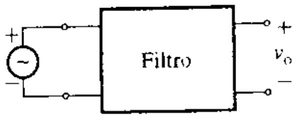
En general, las ventajas de los filtros activos sobrepasan sus desventajas en aplicaciones de comunicación de voz y transmisión de datos. Los filtros activos se utilizan en casi todos los sistemas electrónicos complejos en aplicaciones de comunicación y procesamiento de señales, tales como televisión, teléfono, radar, satélites espaciales y equipo biomédico. Sin embargo, los filtros pasivos todavía son muy utilizados.

9.3 *Tipos de filtros activos*

Sea $V_i \angle 0$ el voltaje de entrada al circuito de filtrado que se muestra en la figura 9.1. El voltaje de salida V_o y su corrimiento en fase θ dependen de la frecuencia ω. Si se convierten dos voltajes al dominio de s de Laplace, la relación del voltaje de salida $V_o(s)$ entre el voltaje de entrada $V_i(s)$ se conoce como *función de transferencia de voltaje* $H(s)$:

$$H(s) = \frac{V_o(s)}{V_i(s)}$$

FIGURA 9.1
Circuito de filtrado



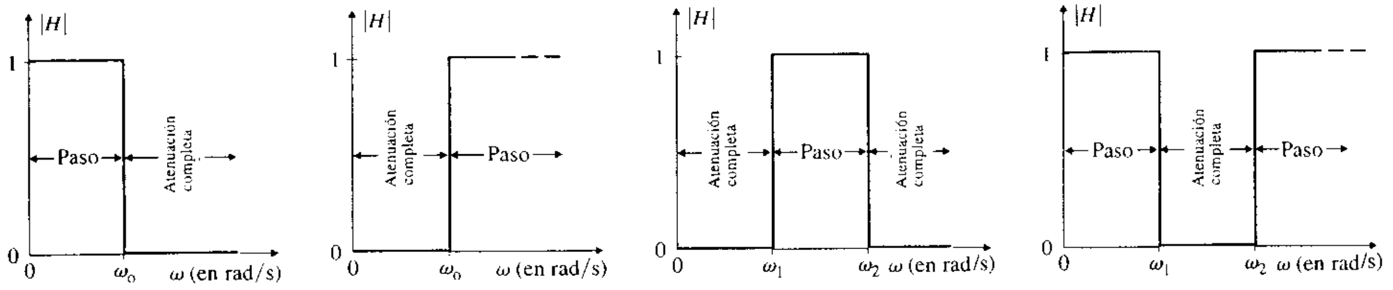
La forma general de la función de transferencia $H(s)$ es

$$H(s) = \frac{a_m s^m + \cdots + a_2 s^2 + a_1 s + a_o}{s^n + \cdots + b_2 s^2 + b_1 s + b_o} \quad \text{para } n \geq m \tag{9.1}$$

cuyos coeficientes se determinan de manera que satisfagan las especificaciones de filtrado deseadas. La sustitución de $s = j\omega$ da $H(j\omega)$, la cual tiene una magnitud y un retraso de fase. Según la especificación deseada de magnitud o de retraso de fase, los filtros activos se clasifican como filtros pasabajas, filtros de pasaaltas, filtros pasabanda, filtros de rechazo de banda o filtros pasatodas. En la figura 9.2 se muestran las características ideales de estos filtros. El filtro *pasabajas* deja pasar frecuencias de cd hasta una frecuencia desead

www.elsolucionario.net

FIGURA 9.2 Características ideales de los filtros



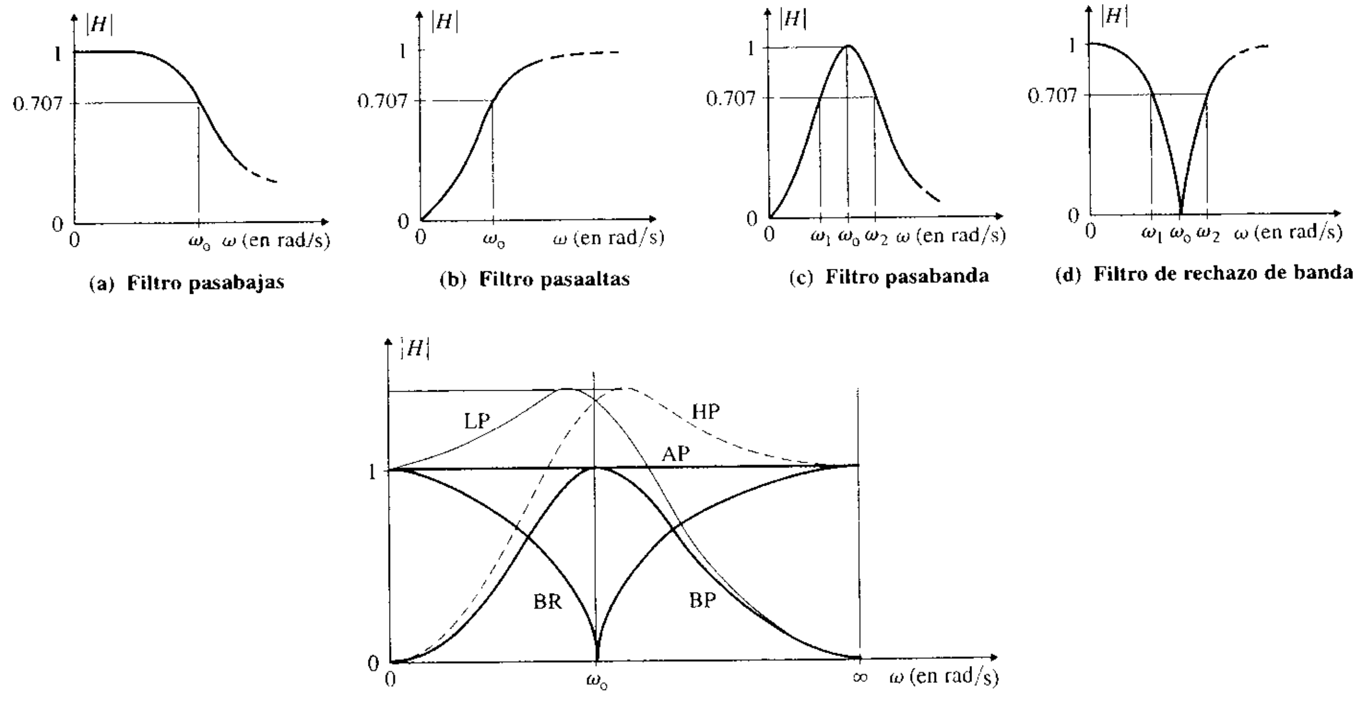
(a) **Filtro pasabajas ideal** (b) **Filtro pasaaltas ideal** (c) **Filtro pasabanda ideal** (d) **Filtro de rechazo de banda ideal**

f_0 ($= \omega_0/2\pi$) y atenúa las frecuencias altas. f_0 se conoce como *frecuencia de corte*. El rango de frecuencia baja de 0 a f_0 se conoce como *banda de paso* o *ancho de banda*, y el rango de frecuencia alta de f_0 a infinito se conoce como *banda de atenuación completa*. El filtro *pasaaltas* es el complemento del filtro pasabajas, el rango de frecuencia de 0 a f_0 es la banda de atenuación completa y el rango de f_0 a infinito es la banda de paso.

El filtro *pasabanda* deja pasar frecuencias de f_L a f_H y atenúa completamente todas las demás frecuencias. El filtro de rechazo de banda es el complemento del filtro pasabanda; se atenúan completamente las frecuencias de f_L a f_H, y se dejan pasar todas las demás frecuencias. En ocasiones, los filtros de rechazo de banda se conocen como *filtros supresores de banda*. El filtro *pasatodas*, o sin atenuación deja pasar todas las frecuencias de 0 a infinito, aunque produce un retraso de fase.

Es imposible crear filtros con las características ideales mostradas en la figura 9.2. En lugar de los cambios abruptos en el comportamiento de paso a atenuación completa y de atenuación completa a paso, los filtros reales exhiben una transición gradual de la banda de atenuación completa a la banda de paso. En los incisos (a), (b), (c) y (d) de la figura 9.3, se muestran las características de un filtro real. En el inciso (e) se combinan todas las características. La frecuencia de corte corresponde a la frecuencia a la cual la ganancia alcanza el 70.7% de su valor máximo. La fora de la transición o la rapidez con la que cambia la característica se conoce como *velocidad de reducción* o *rapidez de atenuación pro-*

FIGURA 9.3 Características de un filtro real



(a) **Filtro pasabajas** (b) **Filtro pasaaltas** (c) **Filtro pasabanda** (d) **Filtro de rechazo de banda**

(e) **Características combinadas**

www.elsolucionario.net

gresiva. Si se traza la gráfica de la frecuencia con una escala logarítmica, la gráfica se conoce como *gráfica de Bode*, y la rapidez de atenuación gradual, o pendiente asintótica, se mide en múltiplos de ±6 dB por octava o ±20 dB por década.

ASPECTOS PRINCIPALES DE LA SECCIÓN 9.3

- De acuerdo con sus características en frecuencia, los filtros se clasifican como pasabajas, pasaaltas, pasabanda, rechazo de banda o pasatodas.
- No es posible crear filtros con las características ideales de cambios abruptos en el comportamiento de la banda de paso a la de atenuación completa, y viceversa. Los filtros reales exhiben una transición gradual de la banda de atenuación completa a la banda de paso.

9.4 La función bicuadrática

Para un filtro activo con $n > 2$, la ecuación (9.1) se vuelve compleja. Por tanto, por lo general se utiliza una función de transferencia de segundo orden (es decir, una función con $n = 2$). La *función bicuadrática*, que sirve como bloque básico para una amplia variedad de filtros activos, tiene la forma general

$$H(s) = K\frac{k_2 s^2 + k_1(\omega_o/Q)s + k_0\omega_o^2}{s^2 + (\omega_o/Q)s + \omega_o^2} \quad \textbf{(9.2)}$$

donde ω_o es la *frecuencia natural no amortiguada* (o de *resonancia*), Q es el *factor de calidad* o *cifra de mérito* y K es la *ganancia en cd*. Las constantes k_2, k_1 y k_0 son ± 1 o 0. En la tabla 9.1 se muestran los valores posibles para cada tipo de filtro. Si se sustituye $s = j\omega$ en la ecuación (9.2), se obtiene en el dominio de la frecuencia la $H(j\omega)$, la cual tiene una magnitud y un retraso de fase:

$$H(j\omega) = \frac{-k_2\omega^2 + jk_1(\omega_o/Q)\omega + k_0\omega_o^2}{-\omega^2 + j(\omega_o/Q)\omega + \omega_o^2} = \frac{(k_0\omega_o^2 - k_2\omega^2) + jk_1(\omega_o/Q)\omega}{(\omega_o^2 - \omega^2) + j(\omega_o/Q)\omega} \quad \textbf{(9.3)}$$

donde $\omega = 2\pi f$, en rad/s
f = frecuencia de la entrada, en Hz

Se puede demostrar (apéndice B) que Q está relacionado con el ancho de banda, BW, y con ω_o por medio de

$$Q = \frac{\omega_o}{\mathrm{BW}} = \frac{\omega_o}{\omega_H - \omega_L} \quad \textbf{(9.4)}$$

donde ω_H = frecuencia de corte alta, en rad/s
ω_L = frecuencia de corte baja, en rad/s

TABLA 9.1
Funciones bicuadráticas de los filtros

Filtro	k_2	k_1	k_0	Función de transferencia
Pasabajas	0	0	1	$H_{LP} = \dfrac{K\omega_o^2}{s^2 + (\omega_o/Q)s + \omega_o^2}$
Pasaaltas	1	0	0	$H_{HP} = \dfrac{Ks^2}{s^2 + (\omega_o/Q)s + \omega_o^2}$
Pasabanda	0	1	0	$H_{BP} = \dfrac{K(\omega_o/Q)s}{s^2 + (\omega_o/Q)s + \omega_o^2}$
De rechazo de banda	1	0	1	$H_{BR} = \dfrac{K(s^2 + \omega_o^2)}{s^2 + (\omega_o/Q)s + \omega_o^2}$
Pasatodas	1	−1	1	$H_{AP} = K\dfrac{s^2 - (\omega_o/Q)s + \omega_o^2}{s^2 + (\omega_o/Q)s + \omega_o^2}$

Resp

www.elsolucionario.net

ASPECTOS PRINCIPALES DE LA SECCIÓN 9.4

- El factor de calidad Q es una medida del ancho de banda de un filtro. Cuanto más alto sea el valor de Q, más selectivo será el filtro.
- El denominador de todas las funciones cuadráticas de filtro es el mismo; el numerador depende del tipo de filtro.

9.5 Filtros Butterworth

El denominador de la función de transferencia de un filtro determina los polos y la rapidez de atenuación de la respuesta en frecuencia. Obsérvese en la tabla 9.1 que el denominador de la función bicuadrática tiene la misma forma para todos los tipos de filtros. Los filtros Butterworth [2] se obtienen del cuadrado de la magnitud.

$$|H_n(j\omega)|^2 = \frac{1}{1 + (\omega/\omega_0)^{2n}} \tag{9.5}$$

la cual da la magnitud de la función de transferencia como

$$|H_n(j\omega)| = \frac{1}{[1 + (\omega/\omega_0)^{2n}]^{1/2}} \tag{9.6}$$

En la figura 9.4 se muestran gráficas de esta respuesta, conocida como *respuesta Butterworth*, para $n = 1, 2, 4, 6, 8$ y 10. Este tipo de respuesta tiene las siguientes propiedades:

1. $|H_n(j0)| = 1$ para todos los valores de n (ganancia en voltaje a frecuencia cero; esto es, la ganancia en voltaje de cd cuando $\omega = 0$)
2. $|H_n(j\omega_0)| = 1/\sqrt{2} \approx 0.707$ para todos los valores de n (ganancia en voltaje a la frecuencia $\omega = \omega_0$)
3. $|H_n(j\omega_0)|$ exhibe una reducción gradual n-polos cuando $\omega > \omega_0$.
4. Se puede demostrar que todas las derivadas de $|H_n(j\omega)|$ excepto una, son iguales a cero en la vecindad de $\omega = 0$. Es decir, la *respuesta es máximamente plana* cuando $\omega = 0$.
5. Cuando $n > 10$, la respuesta se aproxima a la característica ideal del cambio abrupto de la banda de paso a la banda de atenuación completa.

Si se sustituye $\omega = s/j$ en la ecuación (9.5), la función de transferencia para los filtros Butterworth en el dominio s es

$$|H_n(s)|^2 = \left|\frac{1}{1 + (-1)^n(s/\omega_0)^{2n}}\right| \tag{9.7}$$

$$= \left|\frac{1}{D_n(s)D_n(-s)}\right| \tag{9.8}$$

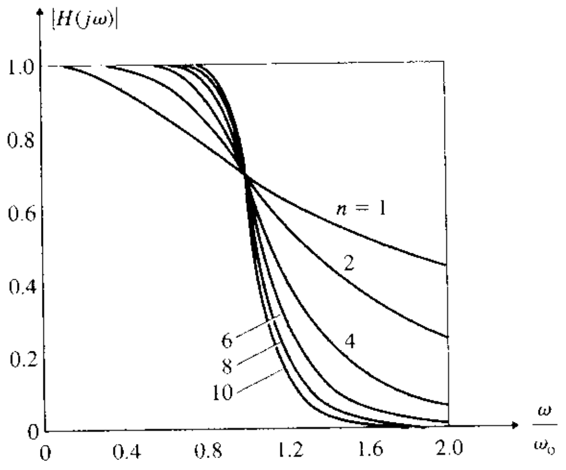


FIGURA 9.4
Respuesta Butterworth

www.elsolucionario.net

donde $D_n(s)$ es un polinomio en s, cuyas raíces tienen partes reales negativas y $|D_n(s)| = |D_n(-s)|$.

Función de Butterworth para n = 2

Si $\omega_o = 1$, para $n = 2$, la ecuación (9.7) toma la siguiente forma

$$|H_2(s)|^2 = \left|\frac{1}{1+s^4}\right| = \left|\frac{1}{D_2(s)D_2(-s)}\right| \tag{9.9}$$

La factorización de $1 + s^4$ da $D_2(s)D_2(-s)$ como

$$D_2(s)D_2(-s) = s^4 + 1 = \left(s - \frac{-1-j}{\sqrt{2}}\right)\left(s - \frac{-1+j}{\sqrt{2}}\right)\left(s - \frac{1-j}{\sqrt{2}}\right)\left(s - \frac{1+j}{\sqrt{2}}\right)$$

de donde

$$D_2(s) = \left(s - \frac{-1-j}{\sqrt{2}}\right)\left(s - \frac{-1+j}{\sqrt{2}}\right) = s^2 + \sqrt{2}s + 1$$

y

$$D_2(-s) = \left(s - \frac{1-j}{\sqrt{2}}\right)\left(s - \frac{1+j}{\sqrt{2}}\right) = s^2 - \sqrt{2}s + 1$$

Como $|D_2(s)| = |D_2(-s)|$, la ecuación (9.7) da la función de Butterworth con partes reales negativas. Esto es, para $D_2(s)$ únicamente, se obtiene la forma general

$$H_2(s) = \frac{1}{(s/\omega_o)^2 + \sqrt{2}(s/\omega_o) + 1} = \frac{\omega_o^2}{s^2 + \sqrt{2}\omega_o s + \omega_o^2} \tag{9.10}$$

cuyo factor de calidad es $Q = 1/\sqrt{2} = 0.707$. Por tanto, con $n = 2$, un filtro Butterworth tiene la característica en frecuencia de un sistema de segundo orden (apéndice B), y la respuesta en frecuencia disminuye a razón de –40 dB/década o –12 dB/octava.

Función de Butterworth para n = 3

Si $\omega_o = 1$, para $n = 3$ la ecuación (9.7) se vuelve

$$|H_3(s)|^2 = \left|\frac{1}{1-s^6}\right| = \left|\frac{1}{D_3(s)D_3(-s)}\right| \tag{9.11}$$

Al factorizar $1 - s^6$, se obtiene

$$D_3(s)D_3(-s) = 1 - s^6 = (s^2 + s + 1)(s^2 - s + 1)(s + 1)(-s + 1)$$

la cual da $D_3(s)$, cuyas raíces poseen partes reales negativas, como

$$D_3(s) = (s^2 + s + 1)(s + 1) = s^3 + 2s^2 + 2s + 1$$

La función de transferencia para $n = 3$ está dada por

$$H_3(s) = \frac{1}{(s/\omega_o)^3 + 2(s/\omega_o)^2 + 2(s/\omega_o) + 1} \tag{9.12}$$

$$= \frac{\omega_o^3}{s^3 + 2\omega_o s^2 + 2\omega_o^2 s + \omega_o^3} \tag{9.13}$$

En consecuencia, para $n = 3$, el filtro Butterworth tiene la característica en frecuencia de un sistema de tercer orden, y la respuesta en frecuencia disminuye a razón de –60 dB/década o –18 dB/octava.

ASPECTOS PRINCIPALES DE LA SECCIÓN 9.5

- Los filtros Butterworth producen respuestas máximamente planas.

www.elsolucionario.net

- Con $n > 10$, la respuesta se aproxima a la característica ideal de cambio abrupto de la banda de paso a la banda de atenuación completa. Sin embargo, un filtro con $n = 2$ es bastante satisfactorio en la mayor parte de las aplicaciones.

9.6 Filtros pasabajas

Según el orden del polinomio bicuadrático de la ecuación 9.2, los filtros pasabajas se clasifican en dos tipos: de primero y segundo orden.

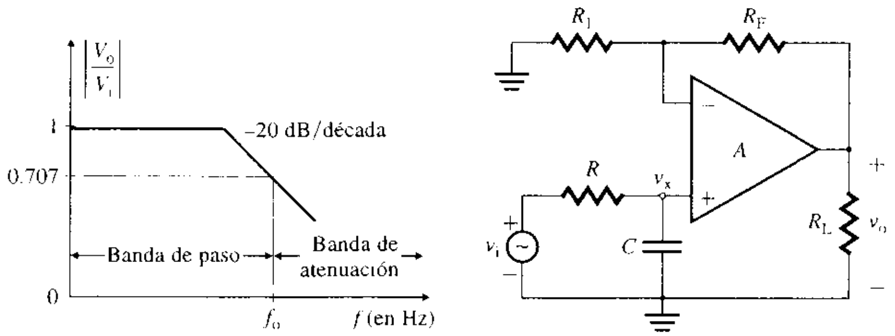
Filtros pasabajas de primer orden

La función de transferencia de un filtro pasabajas de primer orden tiene la forma general

$$H(s) = \frac{K\omega_0}{s + \omega_0} \tag{9.14}$$

En la figura 9.5(a) se muestra la característica en frecuencia típica. En la figura 9.5(b) se muestra un filtro de primer orden que utiliza una red *RC* de filtrado. El amplificador operacional funciona como amplificador no inversor, el cual tiene como características una impedancia de entrada muy alta y una impedancia de salida muy baja.

FIGURA 9.5 Filtro pasabajas de primer orden con $K = 1$



(a) Característica pasabajas **(b) Filtro**

El voltaje (V_x en el dominios de Laplace) en la terminal no inversora del amplificador operacional puede obtenerse con la regla del divisor de voltaje:

$$V_x(s) = \frac{1/sC}{R + 1/sC}\,V_i(s) = \frac{1}{1 + sRC}\,V_i(s)$$

El voltaje de salida del amplificador no inversor es

$$V_o(s) = \left(1 + \frac{R_F}{R_1}\right)V_x(s) = \left(1 + \frac{R_F}{R_1}\right)\frac{1}{1 + sRC}\,V_i(s)$$

la cual da la función de transferencia en voltaje $H(s)$ como

$$H(s) = \frac{V_o(s)}{V_i(s)} = \frac{K}{1 + sRC} \tag{9.15}$$

donde la ganancia en cd es

$$K = 1 + \frac{R_F}{R_1} \tag{9.16}$$

Con la sustitución de $s = j\omega$ en la ecuación (9.15), se obtiene

$$H(j\omega) = \frac{V_o(j\omega)}{V_i(j\omega)} = \frac{K}{1 + j\omega RC} \tag{9.17}$$

www.elsolucionario.net

de donde la frecuencia de corte f_0, cuando la ganancia es 3 dB, es

$$f_0 = \frac{1}{2\pi RC} \tag{9.18}$$

La magnitud y el ángulo de fase de la ganancia del filtro se obtienen de la siguiente manera:

$$|H(j\omega)| = \frac{K}{[1 + (\omega/\omega_0)^2]^{1/2}} = \frac{K}{[1 + (f/f_0)^2]^{1/2}} \tag{9.19}$$

y $$\phi = -\tan^{-1}(f/f_0) \tag{9.20}$$

donde f = frecuencia de la señal de entrada, en Hz.

EJEMPLO 9.1 **D**

Diseño de un filtro pasabajas de primer orden

(a) Diseñar un filtro pasabajas de primer orden con una frecuencia de corte alta $f_0 = 1$ kHz, y una ganancia en la banda de paso de 4. Si la frecuencia deseada se cambia a $f_n = 1.5$ kHz, calcular el nuevo valor de R_n.

(b) Usar PSpice/SPICE para trazar la gráfica de la respuesta de frecuencia del filtro diseñado en el inciso (a), de 10 Hz a 10 kHz.

SOLUCIÓN

(a) La frecuencia de corte alta es $f_0 = 1$ kHz. Elegir un valor de C menor o igual que 1 μF; sea $C = 0.01$ μF. El valor de R se calcula con la ecuación (9.18):

$$R = \frac{1}{2\pi f_0 C} = \frac{1}{2\pi \times 1\text{ kHz} \times 0.01\ \mu\text{F}} = 15\,916\ \Omega \quad \text{(usar un potenciómetro de 20 k}\Omega)$$

Escoger valores de R_1 y R_F que satisfagan la ganancia K en la banda de paso. De acuerdo con la ecuación (9.16), $K = 1 + R_F/R_1$. Como $K = 4$,

$$R_F/R_1 = 4 - 1 = 3$$

Si $R_1 = 10$ kΩ, $R_F = 30$ kΩ.

Calcular el factor de escalamiento en frecuencia, FSF $= f_0/f_n$:

$$\text{FSF} = f_0/f_n = 1\text{ kHz}/1.5\text{ kHz} = 0.67$$

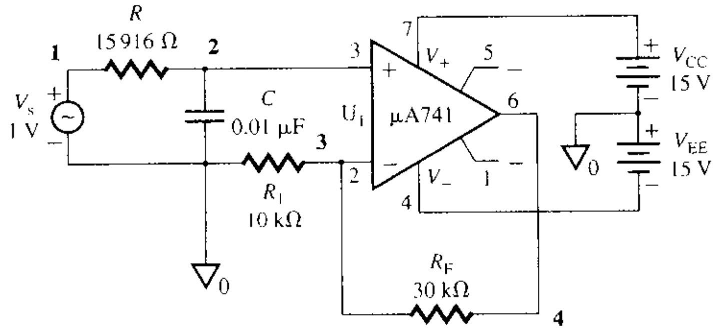
Calcular el nuevo valor de R_n = FSF × R:

$$R_n = \text{FSF} \times R = 0.67 \times 15\,916 = 10\,664\ \Omega \quad \text{(usar un potenciómetro de 15 k}\Omega)$$

(b) En la figura 9.6 se muestra un filtro pasabajas con los valores calculados de los parámetros del circuito y el amplificador operacional LF411. El archivo del circuito para la simulación con PSpice es el siguiente:

```
Ejemplo 9.1 Filtro pasabajas de primer orden
VIN  1  0  AC  1V
R    1  2  15916
```

FIGURA 9.6 Filtro pasabajas para la simulación con PSpice



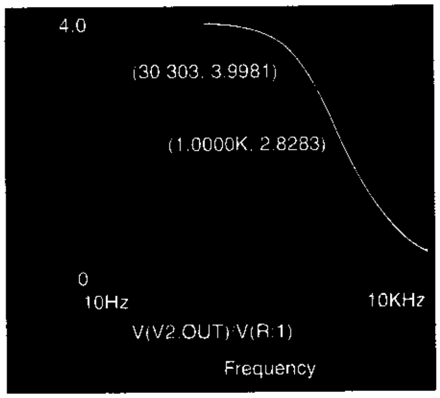
Filtros de segu

www.elsolucionario.net


```
C    2  0  0.01UF
RIN  3  2  2MEG
                                  ; modelo lineal del amplificador operacional
RCUT  5 4  75OHMS
EA  5  0  2  3  2E+5
R1  3  0  10K
RF  3  4  30K
RL  4  0  20K
.AC  DEC  100 10HZ  10KHZ
.PRINT AC VM(4)
.PROBE
.END
```

De la gráfica de la ganancia en voltaje (figura 9.7), se obtiene $K = 4.0$ (el valor esperado es 4) y $f_o \approx 998$ Hz (el valor esperado es 1 kHz) cuando $|H(j\omega)| = 0.707 \times 4 = 2.828$. Por tanto, los resultados se aproximan a los valores esperados.

FIGURA 9.7 Gráfica de la respuesta en frecuencia del ejemplo 9.1 obtenida con PSpice



Filtros pasabajas de segundo orden

La rapidez de atenuación gradual de un filtro de primer orden es de sólo –20 dB/década en la banda de atenuación. Un filtro de segundo orden tiene una reducción en la banda de atenuación de –40 dB/década y, por tanto, se le prefiere en lugar de un filtro de primer orden. Además, el filtro de segundo orden se puede convertir en el bloque básico para construir filtros de mayor orden ($n = 4, 6, \ldots$). Si se sustituyen $k_2 = k_1 = 0$ y $k_0 = 1$ en la ecuación (9.2), se obtiene la forma general

$$H(s) = \frac{K\omega_o^2}{s^2 + (\omega_o/Q)s + \omega_o^2} \tag{9.21}$$

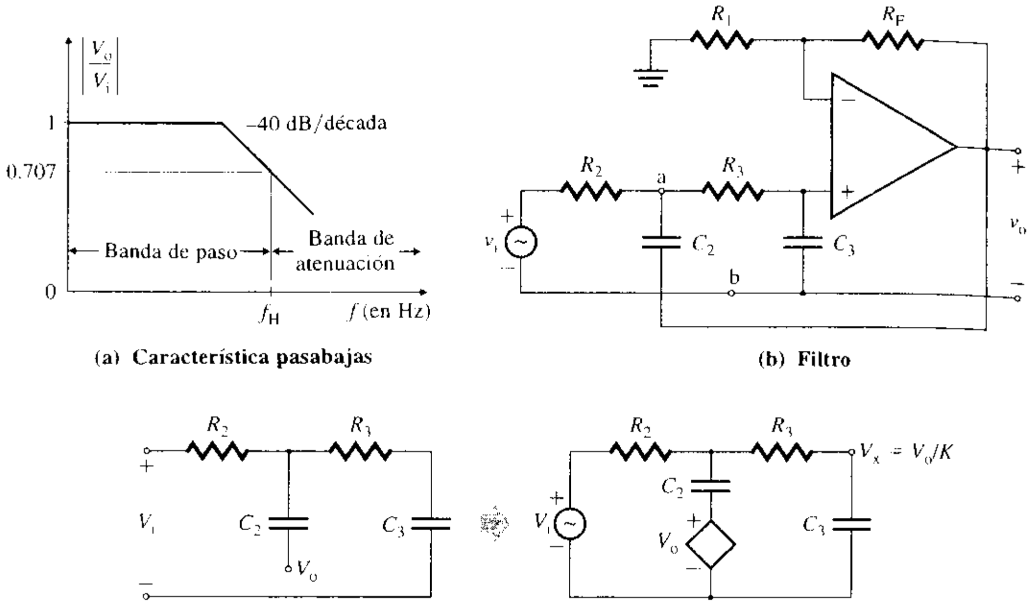
donde K es la ganancia en cd. En la figura 9.8(a) se muestra una característica de frecuencia típica; para valores grandes de Q, se presentan sobrepasos en la frecuencia de resonancia f_o. Para frecuencias mayores que f_o, la ganancia se reduce gradualmente a razón de –40 dB/década. El filtro de primer orden se puede convertir en uno de segundo orden agregando una red RC adicional, conocida como circuito de *Sallen-Key*, como se muestra en la figura 9.8(b). La red RC de entrada se muestra en la figura 9.8(c); el circuito equivalente aparece en la figura 9.8(d). La función de transferencia de la red de filtrado es

$$H(s) = \frac{V_o(s)}{V_i(s)} = \frac{K/R_2R_3C_2C_3}{s^2 + s\,\dfrac{R_3C_3 + R_2C_3 + R_2C_2 - KR_2C_2}{R_2R_3C_2C_3} + \dfrac{1}{R_2R_3C_2C_3}} \tag{9.22}$$

donde $K = (1 + R_F/R_1)$ es la ganancia en cd. (Véase el problema 9.2 para la deducción.)

www.elsolucionario.net

FIGURA 9.8
Filtro pasabajas de segundo orden con $K = 1$



(a) Característica pasabajas
(b) Filtro
(c) Red de retroalimentación de entrada
(d) Circuito equivalente

La ecuación (9.22) es similar en cuanto a la forma a la ecuación (9.21). Haciendo el denominador igual a cero, se obtiene la ecuación característica

$$s^2 + s\,\frac{R_3C_3 + R_2C_3 + R_2C_2 - KR_2C_2}{R_2R_3C_2C_3} + \frac{1}{R_2R_3C_2C_3} = 0 \tag{9.23}$$

la cual tiene dos partes reales y dos raíces iguales. Haciendo $s = j\omega$ en la ecuación (9.23) e igualando las partes reales a cero, se obtiene

$$-\omega^2 + \frac{1}{R_2R_3C_2C_3} = 0$$

de donde la frecuencia de corte es

$$f_o = \frac{\omega_o}{2\pi} = \frac{1}{2\pi\sqrt{R_2R_3C_2C_3}} \tag{9.24}$$

Para simplificar el diseño de filtros de segundo orden, normalmente se utilizan resistencias y capacitancias iguales; esto es, $R_1 = R_2 = R_3 = R$, $C_2 = C_3 = C$. En tal caso, la ecuación (9.22) se reduce a

$$H(s) = \frac{K\omega_o^2}{s^2 + (3 - K)\omega_o s + \omega_o^2} \tag{9.25}$$

Si se compara el denominador de la ecuación (9.25) con el de la (9.21), se ve que Q puede ser relacionada con K por medio de

$$Q = \frac{1}{3 - K} \tag{9.26}$$

o

$$K = 3 - \frac{1}{Q} \tag{9.27}$$

La respuesta en frecuencia de un sistema de segundo orden en el punto correspondiente a 3 dB depende del factor de amortiguamiento ζ, de modo que $Q = 1/2\zeta$. Un valor de Q de $1\sqrt{2}(=0.707)$, el cual representa un compromiso entre la magnitud pico y el ancho de

www.elsolucionario.net

banda, hace que el filtro exhiba las características de una banda de paso plana así como una banda atenuada, y que produzca una ganancia en cd fija $K = 1.586$:

$$K = 1 + \frac{R_F}{R_1} = 3 - \sqrt{2} = 1.586 \tag{9.28}$$

Sin embargo, se puede obtener más ganancia con la adición de una red divisora de voltaje, como se muestra en la figura 9.9, de modo que sólo una fracción x del voltaje de salida se retroalimente de nuevo al capacitor C_2. Esto es,

$$x = \frac{R_4}{R_4 + R_5} \tag{9.29}$$

la cual modifica la función de transferencia de la ecuación (9.25) a

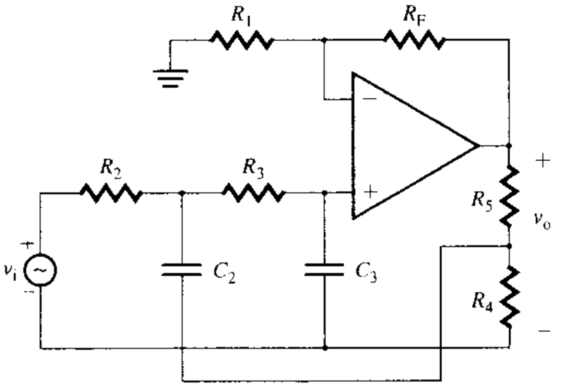
$$H(s) = \frac{K\omega_o^2}{s^2 + (3 - xK)\omega_o s + \omega_o^2} \tag{9.30}$$

y al factor de calidad Q de la ecuación (9.26) a

$$Q = \frac{1}{3 - xK} \tag{9.31}$$

Por tanto, con $Q = 0.707$, $xK = 1.586$, permite al diseñador obtener más ganancia K en cd al elegir un valor más bajo de x, donde $x < 1$.

FIGURA 9.9
Circuito Sallen-Key modificado



EJEMPLO 9.2 ▸ **D**

Diseño de un filtro pasabajas de segundo orden

(a) Diseñar un filtro pasabajas de segundo orden como el de la figura 9.9, con una frecuencia de corte alta $f_L = f_o = 1$ kHz, una ganancia en la banda de paso $K = 4$ y $Q = 0.707$, 1, 2 e ∞.

(b) Usar PSpice/SPICE para trazar la gráfica de la respuesta en frecuencia del voltaje de salida del filtro diseñado en el inciso (a), de 10 Hz a 10 kHz.

SOLUCIÓN

(a) Para simplificar los cálculos de diseño, sean $R_1 = R_2 = R_3 = R_4 = R$ y sea $C_2 = C_3 = C$. Elegir un valor de C menor o igual que 1 μF; sea $C = 0.01$ μF. Con $R_2 = R_3 = R$ y $C_2 = C_3 = C$, la ecuación (9.24) se reduce a

$$f_o = \frac{1}{2\pi RC}$$

de donde el valor de R es

$$R = \frac{1}{2\pi f_o C} = \frac{1}{2\pi \times 1\text{ kHz} \times 0.01\ \mu\text{F}} = 15\,916\ \Omega \quad \text{(usar un potenciómetro de 20 k}\Omega\text{)}$$

www.elsolucionario.net

Luego,

Con $Q = 0.707$ y $K = 4$, la ecuación (9.31) da $x = 1.586/K = 1.586/4 = 0.396$. De la ecuación (9.29), se obtiene

$$\frac{R_5}{R_4} = \frac{1}{x} - 1 = \frac{1-x}{x} \tag{9.32}$$

la que, con $x = 0.396$ y $R_4 = R = 15\,916\ \Omega$ da

$$R_5 = 1.525 \times 15\,916 = 24\,275\ \Omega \qquad \text{(usar un potenciómetro de 30 k}\Omega\text{)}$$

Para $Q = 1$ y $K = 4$, la ecuación (9.31) da $3 - xK = 1$ o $x = 2/K = 0.5$, y

$$R_5 = R = 15\,916\ \Omega$$

Para $Q = 2$ y $K = 4$, la ecuación (9.31) da $3 - xK = 1/2$ o $x = 2.5/K = 0.625$, y

$$R_5 = 0.6R = 9550\ \Omega$$

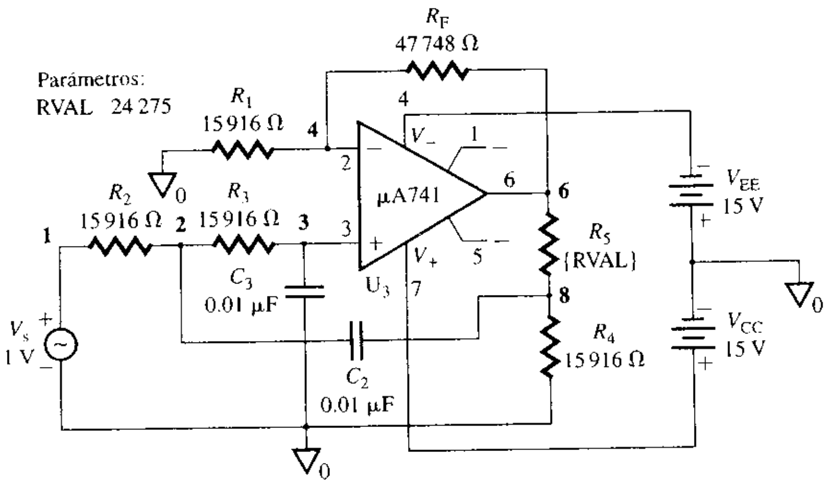
Para $Q = \infty$ y $K = 4$, la ecuación (9.31) da $3 - xK = 1/Q = 0$ o $x = 3/K = 0.75$, y

$$R_5 = 0.333R = 5305\ \Omega$$

(b) El filtro pasabajas, con los valores diseñados de los parámetros del circuito y un modelo simple de cd del amplificador operacional, se muestra en la figura 9.10. El listado del archivo del circuito para la simulación con PSpice es el siguiente:

```
Ejemplo 9.2 Filtro pasabajas de segundo orden
VIN  1  0  AC  1V
.PARAM  VAL = 15K                      ; Define un parámetro VAL
R1  4  0  15916
RF  4  6  47748
R2  1  2  15916
C2  2  8  0.01UF
R3  2  3  15916
C3  3  0  0.01UF
R4  8  0  15916
R5  6  8  {VAL}                        ; R5 depende del parámetro VAL
.STEP PARAM VAL LIST 9550 15916 24275  ; Asigna valores al parametro
                                       ; VAL
RIN  4  3  2MEG                        ; modelo lineal del amplificador operacional
ROUT  5  6  75OHMS
EA  5  0  3  4  2E+5
```

FIGURA 9.10 Filtro pasabajas de segundo orden para la simulación con PSpice

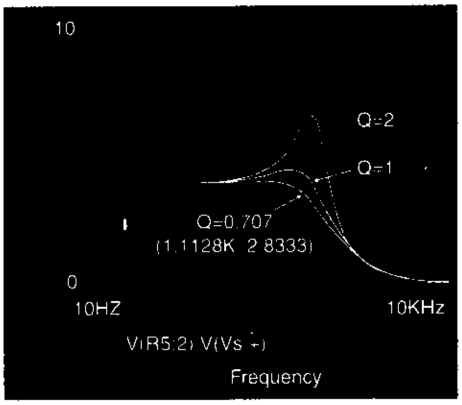


www.elsolucionario.net


```
*RL  6  0  200K
.AC  DEC  100  10HZ  10KHZ
.PROBE
.END
```

La gráfica generada por PSpice para la ganancia en voltaje A_v [=V(R5:2)/V(Vs: +)] se muestra en la figura 9.11. Para $Q = 0.707$, se obtiene $f_o = 758$ Hz (el valor esperado es 1 kHz), con una ganancia de 2.833 (el valor estimado es $4 \times 0.707 = 2.828$). El error en la frecuencia se debe a que la ganancia del amplificador operacional es finita y depende de la frecuencia. Si se utiliza un amplificador operacional ideal, en la simulación se aproxima mucho al valor esperado. El valor pico de la ganancia aumenta conforme lo hace el valor de Q; no obstante, el ancho de banda también aumenta un poco ($f_o = 1113$ Hz con $Q = 2$).

FIGURA 9.11 Respuesta en frecuencia del ejemplo 9.2 obtenida con PSpice



Filtros Butterworth pasabajas

La respuesta Butterworth requiere que $|H(j0)| = 1$ (o 0 dB); la función de transferencia de la ecuación (9.25) para el circuito Sallen-Key da $|H(j0)| = K$ para lograr una respuesta Butterworth con la topología de conmutador Sallen-Key. Por consiguiente, se debe reducir la ganancia en $1/K$. Considérese la parte del circuito que está a la izquierda de las terminales a y b en la figura 9.8(b). La resistencia R_2 está en serie con el voltaje de entrada V_i, como se muestra en la figura 9.12(a). La reducción de la ganancia se logra añadiendo una red divisora de voltaje formada por R_a y R_b, como se muestra en la figura 9.12(b). El circuito Sallen-Key para la respuesta Butterworth aparece en la figura 9.12(c). Los valores de R_a y R_b deben ser tales que $R_{ent} = R_2$, y el voltaje a través de R_b sea V_i/K. Esto es,

$$\frac{R_a R_b}{R_a + R_b} = R_2 \tag{9.33}$$

$$\frac{R_b}{R_a + R_b} = \frac{1}{K} \tag{9.34}$$

Al despejar R_a y R_b, se obtiene

$$R_a = KR_2 \qquad \text{para } |H(j0)| = 1 \text{ (o 0 dB)} \tag{9.35}$$

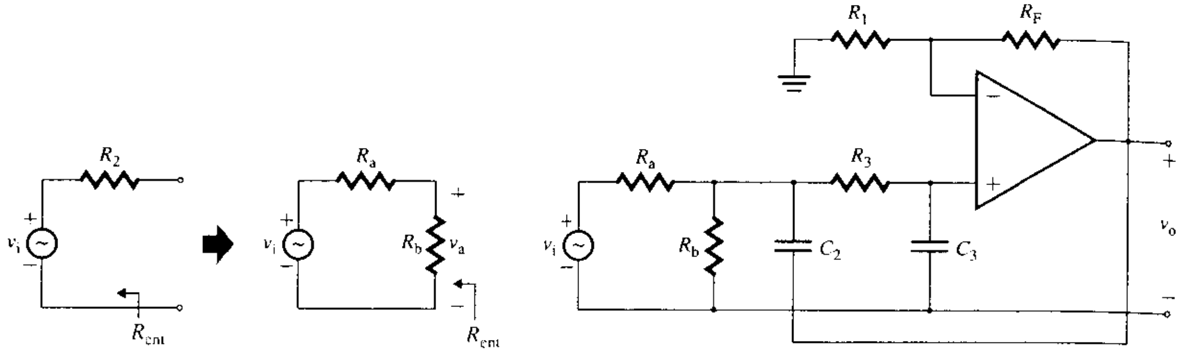
$$R_b = \frac{K}{K-1} R_2 \text{ para } |H(j0)| = 1 \text{ (o 0 dB)} \tag{9.36}$$

Las ecuaciones (9.35) y (9.36) garantizan una ganancia a frecuencia cero de 0 dB para todos los valores de Q. Por ejemplo, si $K = 4$ y $R_2 = 15\,916\ \Omega$,

$$R_a = 4 \times 15\,916 = 63\,664\ \Omega \text{ y } R_b = 4 \times 15\,916/(4-1) = 21\,221\ \Omega$$

www.elsolucionario.net

FIGURA 9.12 Circuito Sallen-Key para la respuesta Butterworth



Sin embargo, es más deseable tener una ganancia de 0 dB a la frecuencia de resonancia ω_o; es decir, $|H(j\omega_o)| = 1$ (o 0 dB). Si se sustituye $s = j\omega_o$ en la ecuación (9.25), la magnitud de la ganancia es $K/(3 - K)$, de donde la reducción de ganancia requerida es $(3 - K)/K$. Es decir,

$$\frac{R_b}{R_a + R_b} = \frac{3 - K}{K} \tag{9.37}$$

Despejando R_a y R_b de las ecuaciones (9.33) y (9.37), se obtiene

$$R_a = R_2 \frac{K}{3 - K} \quad \text{para } |H(j\omega_o)| = 1 \text{ (o 0 dB)} \tag{9.38}$$

$$R_b = R_2 \frac{K}{2K - 3} \quad \text{para } |H(j\omega_o)| = 1 \text{ (o 0 dB)} \tag{9.39}$$

Por consiguiente, se puede diseñar un filtro activo de modo que tenga una ganancia de 0 dB para $\omega = 0$ o para $\omega = \omega_o$. En el caso donde $|H(j\omega_o)| = 1$ (o 0 dB), la ganancia a frecuencia cero se reduce en un factor de $(3 - K)/K$. Es decir,

$$|H(j0)| = 3 - K \quad \text{para } |H(j\omega_o)| = 1 \text{ (o 0 dB)} \tag{9.40}$$

Para $Q = \sqrt{2}$ y $K = 3 - 1/Q = 1.586$, la ecuación (9.40) da $|H(j0)| = 3 - K = 1.414$ siempre que el filtro se diseñe de modo que $|H(j\omega_o)| = 1$ (o 0 dB).

EJEMPLO 9.3 ▸ **Diseño de un filtro Butterworth pasabajas de segundo orden para $|H(j\omega_o)| = 1$**

(a) Diseñar un filtro Butterworth pasabajas de segundo orden como el de la figura 9.12(c), de modo que $|H(j\omega_o)| = 1$ (o 0 dB), la frecuencia de corte sea $f_o = 1$ kHz y $Q = 0.707$.

(b) Usar PSpice/SPICE para trazar la gráfica de la respuesta en frecuencia del voltaje de salida del filtro diseñado en el inciso (a), de 10 Hz a 10 kHz.

SOLUCIÓN

(a) Para la respuesta Butterworth, $Q = 0.707$ y del ejemplo 9.2, $C = 0.01$ μF y $R = 15\,916$ Ω. De la ecuación (9.27),

$$K = 3 - 1/Q = 3 - 1/0.707 = 1.586$$

y

$$R_F = (K - 1)R_1 = (1.586 - 1) \times 15\,916 = 9327 \ \Omega$$

De la ecuación (9.38),

$$R_a = RK/(3 - K) = 15\,916 \times 1.586/(3 - 1.586) = 17\,852 \ \Omega$$

De la ecuación (9.39),

$$R_b = RK/(2K - 3) = 15\,916 \times 1.586/(2 \times 1.586 - 3) = 146\,760 \ \Omega$$

De la ecuación (9.40),

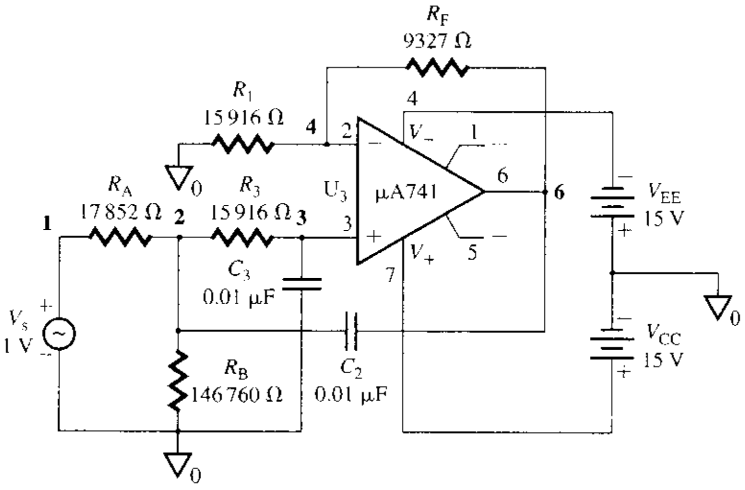
$$|H(j0)| = 3 - K = 3 - 1.586 = 1.414$$

www.elsolucionario.net

(b) Para la simulación con PSpice, el circuito de la figura 9.10 se puede modificar quitando R_4 y R_5, remplazando R_2 con R_a y agregando R_b. En la figura 9.13 se muestra este circuito modificado. El listado del archivo del circuito para la simulación con PSpice/SPICE es el siguiente:

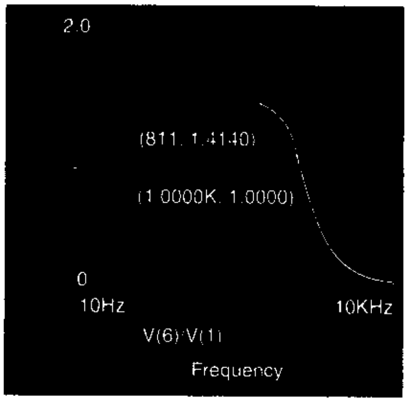
```
Ejemplo 9.3 Filtro Butterworth pasabajas de segundo orden
VIN  1  0  AC  1V
R1   4  0  15916
RF   4  6  9327
RA   1  2  17852
RB   2  0  146760
C2   2  6  0.01UF
R3   2  3  15916
C3   3  0  0.01UF
RIN  4  3  2MEG                    ; modelo lineal del amplificador operacional
ROUT  5  6  75OHMS
EA  5  0  3  4  2E+5
.AC  DEC  100  10HZ  10KHZ
.PROBE
.END
```

FIGURA 9.13 Filtro Butterworth pasabajas de segundo orden para la simulación con PSpice



La gráfica producida por PSpice/SPICE para la ganancia en voltaje se muestra en la figura 9.14, de donde $|H(j\omega_o)| = 1.0$ cuando $f_o = 1$ kHz y $|H(j0)| = 1.414$, valores que corresponden a los valores esperados.

FIGURA 9.14 Respuesta en frecuencia del ejemplo 9.3 obtenida con PSpice



www.elsolucionario.net

▸ **NOTA:** La simulación se ejecutó con el modelo lineal de cd descrito en la sección 6.3.

ASPECTOS PRINCIPALES DE LA SECCIÓN 9.6

- Se prefieren filtros de segundo orden con una rapidez de atenuación de 40 dB/década, en lugar de los de primer orden que tienen una rapidez de atenuación de 20 dB/década. Se pueden usar filtros de primero y segundo órdenes como bloques básicos para construir filtros de mayor orden.
- El circuito Sallen-Key es un filtro de segundo orden de uso común. Este circuito se puede diseñar de modo que exhiba las características de una banda de paso plana así como de una banda de atenuación, y se puede modificar para que tenga una ganancia en la banda de paso así como una respuesta Butterworth.

9.7 ▸ *Filtros pasaaltas*

Los filtros pasaaltas se clasifican de manera general en dos tipos: de primer orden y de segundo orden. Los filtros de mayor orden se sintetizan a partir de estos dos tipos básicos. Como la escala en frecuencia de un filtro pasabajas va de 0 a f_0 y la de un filtro pasaaltas va de f_0 a ∞, sus escalas en frecuencia guardan una relación recíproca. Por consiguiente, si se diseña un filtro pasabajas, puede ser convertido en uno pasaaltas mediante una transformación *RC-CR*. Esta transformación se logra remplazando R_n con C_n y C_n con R_n. El amplificador operacional, modelado como una fuente de voltaje controlada por voltaje, no es afectado por esta transformación. Los resistores utilizados para establecer la ganancia en cd del amplificador operacional, tampoco son afectados.

Filtros pasaaltas de primer orden

La función de transferencia de un filtro pasaaltas de primer orden tiene la forma general

$$H(s) = \frac{sK}{s + \omega_0} \tag{9.41}$$

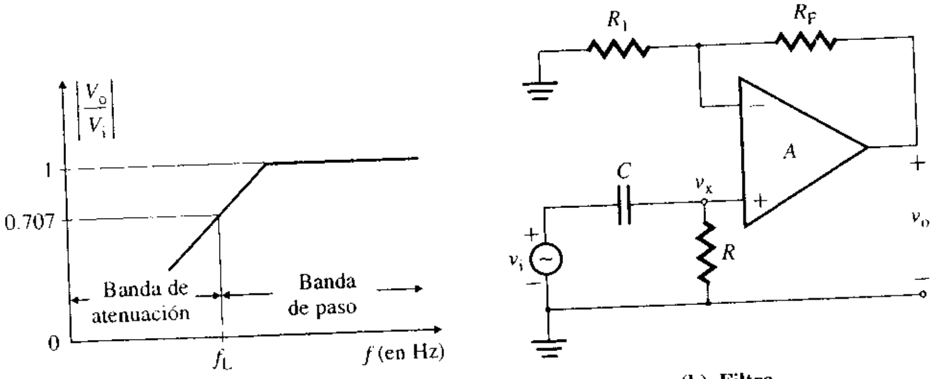
En la figura 9.15(a) se muestra una característica en frecuencia pasaaltas. Se puede formar un filtro pasaaltas de primer orden intercambiando el resistor y el capacitor dependientes de la frecuencia del filtro pasabajas de la figura 9.5(b). Esta configuración se muestra en la figura 9.15(b). El voltaje en la terminal no inversora del amplificador operacional se obtiene con la regla del divisor de voltaje. Esto es,

$$V_x(s) = \frac{R}{R + 1/sC} V_i(s) = \frac{s}{s + 1/RC} V_i(s)$$

El voltaje de salida del amplificador no inversor es

$$V_o(s) = \left(1 + \frac{R_F}{R_1}\right) V_x(s) = \left(1 + \frac{R_F}{R_1}\right) \frac{s}{s + 1/RC} V_i(s)$$

FIGURA 9.15
Filtro pasaaltas de primer orden



(a) **Característica pasaaltas** (b) **Filtro**

www.elsolucionario.net

de donde la ganancia en voltaje es

$$H(s) = \frac{V_o(s)}{V_i(s)} = \frac{sK}{s + 1/RC} \tag{9.42}$$

donde $K = 1 + R_F/R_1$ es la *ganancia en voltaje de cd.*

Sustituyendo $s = j\omega$ en la ecuación (9.42), se obtiene

$$H(j\omega) = \frac{V_o(j\omega)}{V_i(j\omega)} = \frac{j\omega K}{j\omega + 1/RC} = \frac{j\omega K}{j\omega + \omega_o} \tag{9.43}$$

de donde la frecuencia de corte f_o cuando la ganancia es 3 dB es

$$f_o = \frac{\omega_o}{2\pi} = \frac{1}{2\pi RC} \tag{9.44}$$

como en la ecuación (9.18). La magnitud y el ángulo de fase de la ganancia del filtro pueden obtenerse de

$$|H(j\omega)| = \frac{(\omega/\omega_o)K}{[1 + (\omega/\omega_o)^2]^{1/2}} = \frac{(f/f_o)K}{[1 + (f/f_o)^2]^{1/2}} \tag{9.45}$$

y

$$\phi = 90° - \tan^{-1}(f/f_o) \tag{9.46}$$

Este filtro deja pasar todas las señales que tengan frecuencias mayores que f_o. Sin embargo, el límite de frecuencia alta queda determinado por el ancho de banda del propio amplificador operacional. El producto ganancia-ancho de banda de un amplificador operacional real μA741 es de 1 MHz.

EJEMPLO 9.4 **D**

Diseño de un filtro pasaaltas de primer orden Diseñar un filtro pasaaltas de primer orden con una frecuencia de corte f_o = 1 kHz y una ganancia en la banda de paso de 4.

SOLUCIÓN

Los filtros pasaaltas se forman intercambiando R y C de la red RC de entrada, así que también se aplican los procedimientos de diseño y de escalamiento en frecuencia para filtros pasabajas. Ya que f_o = 1 kHz, se pueden utilizar los valores de R y C calculados para el filtro pasabajas del ejemplo 9.1; es decir,

C = 0.01 μF

R = 15 916 Ω (usar un potenciómetro de 20 kΩ)

Asimismo, se utiliza R_1 = 10 kΩ y R_F = 30 kΩ para obtener K = 4.

Se puede ejecutar una simulación con PSpice/SPICE que confirme los valores de diseño, intercambiando las posiciones de R y C en la figura 9.6, de modo que los enunciados para R y C son los siguientes:

```
C  1  2  0.01UF        ; Con C conectado entre los nodos 1 y 2
R  2  0  15916         ; Con R conectado entre los nodos 2 y 0
```

Filtros pasaaltas de segundo orden

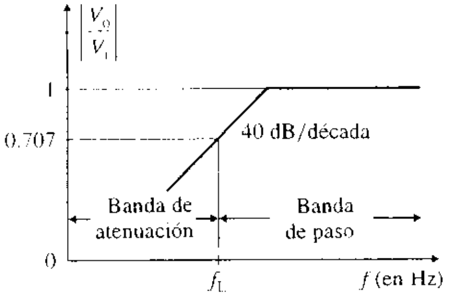
El filtro pasaaltas de segundo orden tiene una característica de banda de atenuación de 40 dB/década. La forma general de un filtro de pasaaltas de segundo orden es

$$H(s) = \frac{s^2 K}{s^2 + (\omega_o/Q)s + \omega_o^2} \tag{9.47}$$

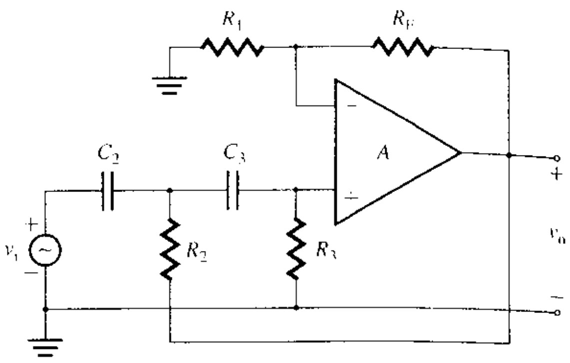
donde K es la ganancia de frecuencia alta. En la figura 9.16(a) se muestra una respuesta en frecuencia característica. Como en el caso del filtro de primer orden, el filtro pasaaltas de segundo orden se forma a partir de un filtro pasabajas de segundo orden, intercambiando los resistores y capacitores dominantes en frecuencia. En la figura 9.16(b), se muestra un filtro pasaaltas de segundo orden derivado del circuito Sallen-Key de la figura 9.8(b). La

www.elsolucionario.net

FIGURA 9.16 Filtro pasaaltas de segundo orden



(a) **Característica pasaaltas**



(b) **Filtro**

función de transferencia se puede deducir aplicando la transformación RC en CR y sustituyendo $1/s$ en lugar de s en la ecuación (9.22). Con $R_1 = R_2 = R_3 = R$ y $C_2 = C_3 = C$, la función de transferencia es

$$H(s) = \frac{s^2K}{s^2 + (3 - K)\omega_o s + \omega_o^2} \tag{9.48}$$

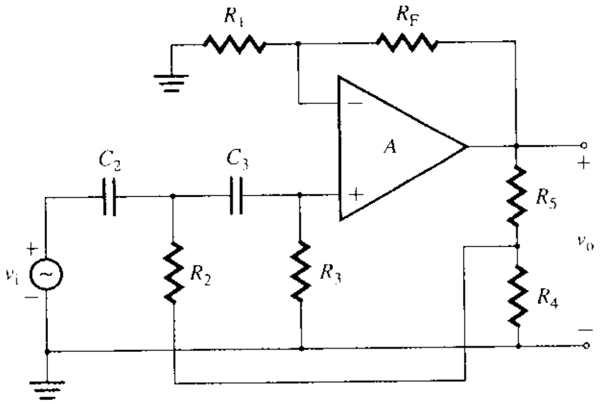
y la ecuación (9.24) da la frecuencia de corte como

$$f_o = \frac{\omega_o}{2\pi} = \frac{1}{2\pi\sqrt{R_2R_3C_2C_3}} = \frac{1}{2\pi RC} \tag{9.49}$$

Q y K del circuito no cambian. Se puede agregar una red divisora de voltaje, como se muestra en la figura 9.17, de modo que sólo una fracción x del voltaje de salida se retroalimente de nuevo a través del resistor R_2. La función de transferencia de la ecuación (9.48) se vuelve entonces,

$$H(s) = \frac{s^2K}{s^2 + (3 - xK)\omega_o s + \omega_o^2} \tag{9.50}$$

FIGURA 9.17
Filtro pasaaltas de segundo orden modificado



EJEMPLO 9.5 ▸ **D**

Diseño de un filtro pasaaltas de segundo orden

(a) Diseñar un filtro pasaaltas de segundo orden como el de la figura 9.17, con una frecuencia de corte f_o = 1 kHz, una ganancia en la banda de paso de $K = 4$ y $Q = 0.707$, 1, 2 e ∞.

(b) Usar PSpice/SPICE para trazar la gráfica de la respuesta en frecuencia del voltaje de salida del filtro diseñado en el inciso (a), de 10 Hz a 100 kHz.

SOLUCIÓN

(a) Como los filtros pasaaltas se forman con intercambiar tan sólo las R y las C de la red RC de entrada y como f_o = 1 kHz, entonces se pueden usar los valores de R y C determinados para el filtro

www.elsolucionario.net

pasabajas de segundo orden del ejemplo 9.2; es decir, $C = 0.01\ \mu F$, y

$$R_4 = R = 15\,916\ \Omega \quad \text{(usar un potenciómetro de 20 k}\Omega\text{)}$$

Para $Q = 0.707$,

$$R_5 = 24\,275\ \Omega \quad \text{(usar un potenciómetro de 30 k}\Omega\text{)}$$

Para $Q = 1$,

$$R_5 = R = 15\,916\ \Omega$$

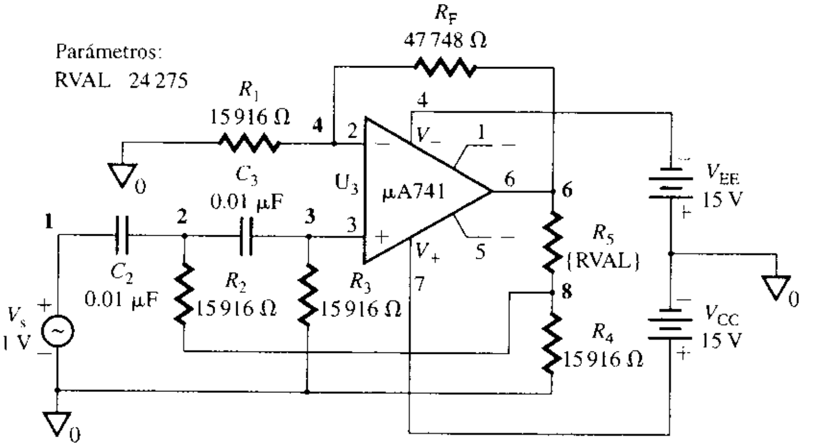
Para $Q = 2$,

$$R_5 = 0.6R = 9550\ \Omega$$

Para $Q = \infty$,

$$R_5 = 0.3333R = 5305\ \Omega$$

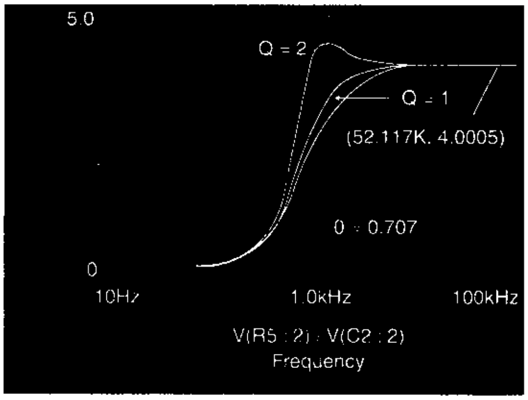
FIGURA 9.18 Filtro pasaaltas de segundo orden para la simulación con PSpice



(b) En la figura 9.18 se muestra el circuito que se obtiene al intercambiar las posiciones de R y C en la figura 9.10. En la figura 9.19 se muestran las gráficas producidas por PSpice. Tal como se esperaba, la ganancia en voltaje muestra un valor pico mayor para un valor alto de Q. Los enunciados de PSpice/SPICE para R y C son los siguientes:

```
C2  1  2   0.01UF     ; Con C2 conectado entre los nodos 1 y 2
R2  2  8   15916      ; Con R2 conectado entre los nodos 2 y 8
C3  2  3   0.01UF     ; Con C3 conectado entre los nodos 2 y 3
R3  3  0   15916      ; Con R3 conectado entre los nodos 3 y 0
```

FIGURA 9.19 Gráficas de PSpice de la respuesta en frecuencia del ejemplo 9.5



Se notará el decaimiento más pronunciado debido a las capacitancias internas del amplificador MA741.

www.elsolucionario.net

Filtros Butterworth pasaaltas

Como la escala de frecuencia de un filtro pasabajas es el recíproco de la de un filtro pasaaltas, la respuesta Butterworth de la ecuación (9.6) también se puede aplicar a los filtros pasaaltas. La magnitud de la función de transferencia se vuelve

$$|H_n(j\omega)| = \frac{1}{[1 + (\omega_0/\omega)^{2n}]^{1/2}} \quad \textbf{(9.51)}$$

donde $|H_n(j\infty|=1$ para toda n, en lugar de $|H_n(j0)|=1$. La respuesta Butterworth requiere que $|H(j\infty)| = 1$ (o 0 dB); sin embargo, la función de transferencia de la ecuación (9.48) da $|H(j\infty)| = K$. Por consiguiente, la ganancia se debe reducir en $1/K$. La reducción de la ganancia se logra agregando a la figura 9.20(a) una red divisora de voltaje, formada por C_a y C_b, como se muestra en la figura 9.20(b). El circuito completo aparece en la figura 9.20(c). Los valores de C_a y C_b deben ser tales que $C_{ent} = C_2$, y que el voltaje a través de C_b sea V_i/K. Es decir,

$$C_a + C_b = C_2 \quad \textbf{(9.52)}$$

$$\frac{C_a}{C_a + C_b} = \frac{1}{K} \quad \textbf{(9.53)}$$

Al despejar C_a y C_b, se tiene

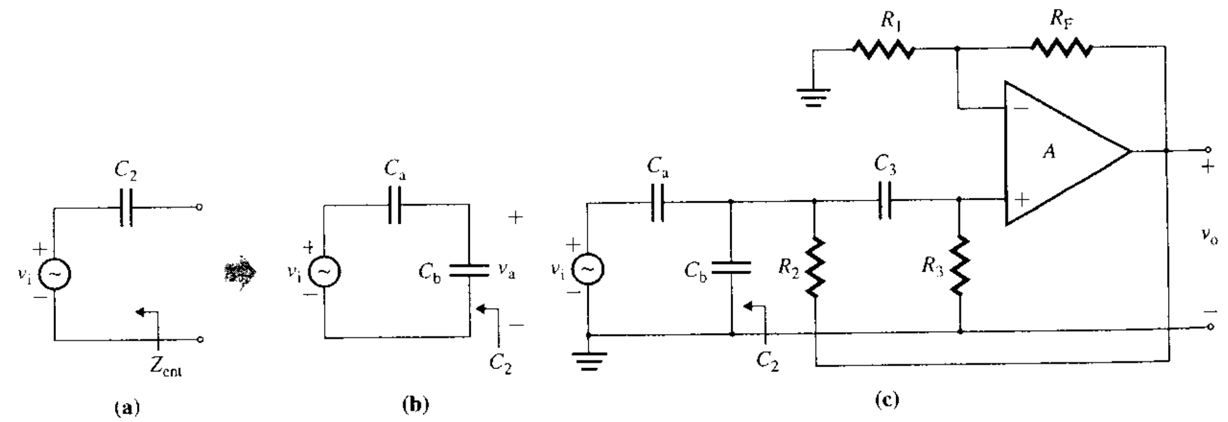
$$C_a = \frac{C_2}{K} \qquad \text{para } |H(j\infty)| = 1 \text{ (o 0 dB)} \quad \textbf{(9.54)}$$

$$C_b = C_2\frac{K-1}{K} \quad \text{para } |H(j\infty)| = 1 \text{ (o 0 dB)} \quad \textbf{(9.55)}$$

Las ecuaciones (9.54) y (9.55) garantizan una ganancia a frecuencia alta de 0 dB para todos los valores de Q. Para $C_2 = 0.01$ μF y $K = 4$, se tiene

$$C_a = 0.01\ \mu\text{F}/4 = 2.5\ \text{nF} \quad \text{y} \quad C_b = 0.01\ \mu\text{F} \times (4-1)/4 = 7.5\ \text{nF}$$

FIGURA 9.20 Filtro Butterworth pasaaltas de segundo orden



Sin embargo, como en el caso de los filtros pasabajas, es más conveniente tener una ganancia de 0 dB a la frecuencia de resonancia ω_0; es decir, $|H(j\omega_0)| = 1$ (o 0 dB). Al sustituir $s = j\omega_0$ en la ecuación (9.48), la magnitud de la ganancia es $K/(3-K)$, de donde la reducción de ganancia requerida es $(3-K)/K$. Por lo tanto, la ecuación (9.53) se transforma en

$$\frac{C_a}{C_a + C_b} = \frac{3-K}{K} \quad \textbf{(9.56)}$$

www.elsolucionario.net

Al despejar C_a y C_b de las ecuaciones (9.52) y (9.56), se obtiene

$$C_a = C_2 \frac{3-K}{K} \quad \text{para } |H(j\omega_0)| = 1 \text{ (o 0 dB)} \tag{9.57}$$

$$C_b = C_2 \frac{2K-3}{K} \quad \text{para } |H(j\omega_0)| = 1 \text{ (o 0 dB)} \tag{9.58}$$

Por consiguiente, se puede diseñar un filtro Butterworth pasaaltas con una ganancia de 0 dB para $\omega = \infty$ o $\omega = \omega_0$. No obstante, en el caso donde se especifica $|H(j\omega_0)| = 1$ (o 0 dB), la ganancia a frecuencia alta se reduce en un factor de $(3 - K)/K$. Es decir,

$$|H(j\infty)| = 3 - K \quad \text{para } |H(j\omega_0)| = 1 \text{ (o 0 dB)} \tag{9.59}$$

Para $Q = \sqrt{2}$ y $K = 3 - 1/Q = 1.586$, la ecuación (9.59) da $|H(j\omega_0)| = 3 - K = 1.414$, siempre que se diseñe el filtro para $|H(j\omega_0)| = 1$ (o 0 dB).

EJEMPLO 9.6 D

Diseño de un filtro Butterworth pasaaltas de segundo orden para $|H(j\infty)| = 1$

(a) Diseñar un filtro Butterworth pasaaltas de segundo orden, como el de la figura 9.20(c), con $|H(j\infty)| = 1$ (o 0 dB), una frecuencia de corte $f_0 = 1$ kHz y $Q = 0.707$.

(b) Usar PSpice/SPICE para trazar la gráfica de la respuesta en frecuencia del voltaje de salida del filtro diseñado en el inciso (a), de 10 Hz a 100 kHz.

SOLUCIÓN

(a) Para $Q = 0.707$, el ejemplo 9.5 da $C = 0.01\ \mu\text{F}$ y $R = 15\,916\ \Omega$. De acuerdo con la ecuación (9.27),

$$K = 3 - 1/Q = 3 - 1/0.707 = 1.586$$

y

$$R_F = (K - 1)R_1 = (1.586 - 1) \times 15\,916 = 9327\ \Omega$$

De la ecuación (9.54),

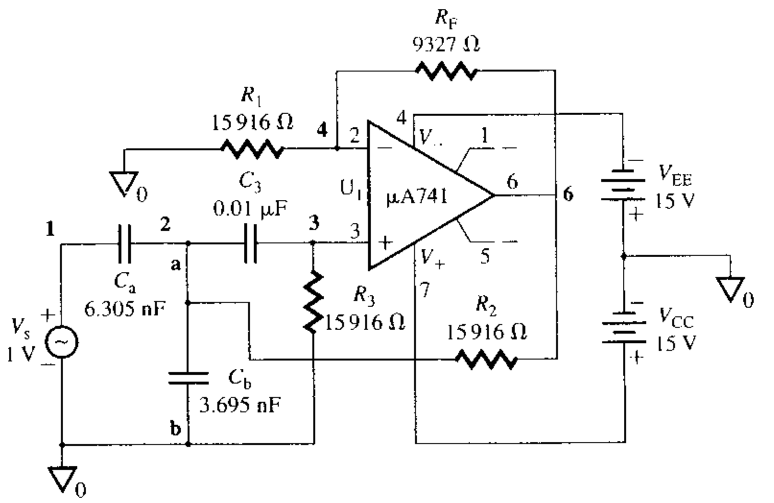
$$C_a = C/K = 0.01\ \mu\text{F}/1.586 = 6.305\ \text{nF}$$

De la ecuación (9.55),

$$C_b = C(K-1)/K = 0.01\ \mu\text{F} \times (1.586 - 1)/1.586 = 3.695\ \text{nF}$$

(b) Para la simulación con PSpice/SPICE, el circuito de la figura 9.13 se puede transformar en el circuito de la figura 9.21, quitando R_4 y R_5, intercambiando las posiciones de R y C, remplazando C_2 con C_a y agregando C_b entre los nodos a y b. Los enunciados de PSpice para R y C son los siguientes:

FIGURA 9.21 Filtro Butterworth pasaaltas de segundo orden para la simulación con PSpice

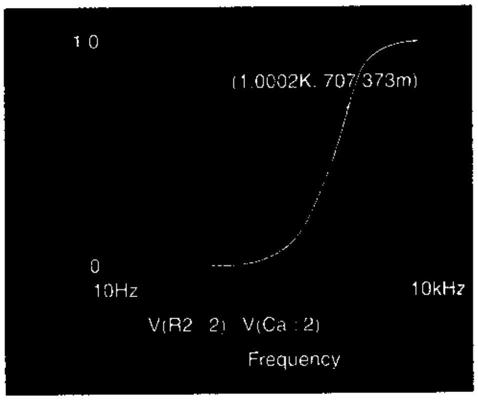


www.elsolucionario.net


```
CA   1   2   6.305NF    ; Para CA conectado entre los nodos 1 y 2
CB   2   0   3.695NF    ; Para CB conectado entre los nodos 2 y 0
R2   2   6   15916      ; Para R2 conectado entre los nodos 2 y 6
C3   2   3   0.01UF     ; Para C3 conectado entre los nodos 2 y 3
R3   3   0   15916      ; Para R3 conectado entre los nodos 3 y 0
```

La gráfica producida pr PSpice para la ganancia se muestra en la figura 9.22, de donde se observa que $|H(j\infty)| = 1.0$ cuando $\omega = \infty$.

FIGURA 9.22 Gráfica de PSpice de la respuesta en frecuencia del ejemplo 9.6



ASPECTOS PRINCIPALES DE LA SECCIÓN 9.7

- Un filtro pasabajas se puede convertir en un filtro pasaaltas aplicando la transformación *RC* a *CR*: R_n se remplaza con C_n; y C_n, con R_n.
- El circuito pasabajas Sallen-Key se puede modificar para que exhiba una característica pasaaltas de segundo orden tanto con una ganancia en la banda de paso, como con una respuesta Butterworth.

9.8 *Filtros pasabanda*

Un filtro pasabanda posee una banda de paso entre dos frecuencias de corte f_L y f_H, de modo que $f_H > f_L$. Cualquier frecuencia que esté fuera de este rango es atenuada. La función de transferencia de un filtro pasabanda tiene la forma general

$$H_{BP}(s) = \frac{K_{PB}(\omega_C/Q)s}{s^2 + (\omega_C/Q)s + \omega_C^2} \tag{9.60}$$

donde K_{PB} es la ganancia en la banda de paso y ω_C es la frecuencia central en rad/s. Existen dos tipos de filtros pasabanda: de banda ancha y de banda angosta. Aunque no hay una línea divisoria entre los dos, es posible identificarlos a partir del *factor de calidad Q*. Un filtro se puede clasificar como de banda ancha si $Q \leq 10$, y como de banda angosta si $Q > 10$. Cuanto mayor sea el valor de Q, más selectivo será el filtro o más angosto será su ancho de banda (BW). Por lo tanto, Q es la medida de la selectividad de un filtro. La relación de Q con el ancho de banda de 3 dB y la frecuencia central f_C es

$$Q = \frac{\omega_C}{BW} = \frac{f_C}{f_H - f_L} \tag{9.61}$$

Para un filtro de banda ancha, la frecuencia central f_C se define como

$$f_C = \sqrt{f_L f_H} \tag{9.62}$$

www.elsolucionario.net

donde f_L = frecuencia de corte baja, en Hz
f_H = frecuencia de corte alta, en Hz

En un filtro de banda angosta, la salida alcanza su valor pico en la frecuencia central f_C.

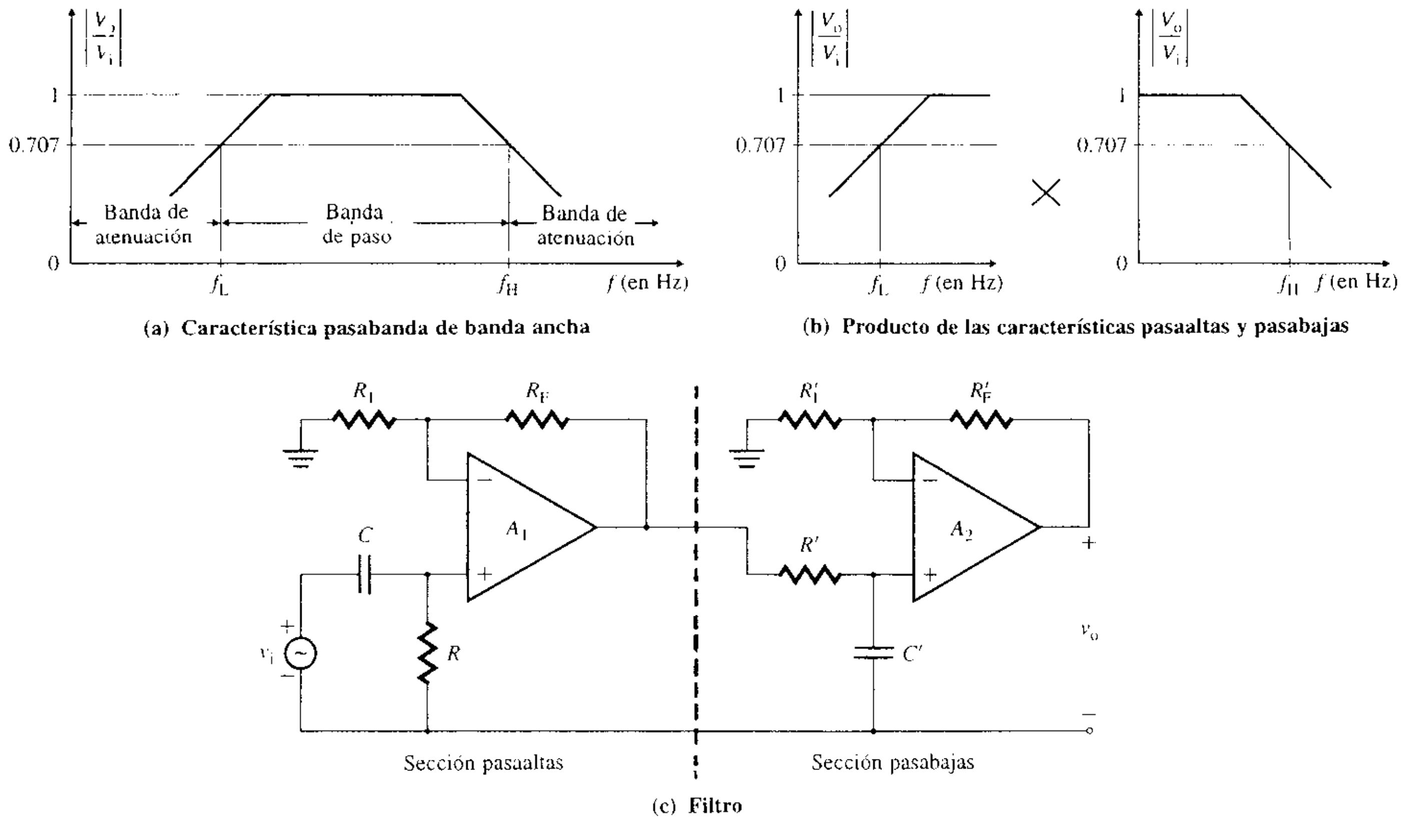
Filtros pasabanda de banda ancha

La característica en frecuencia de un filtro de pasabanda ancha se muestra en la figura 9.23(a), donde $f_H > f_L$. Esta característica se obtiene aplicando la ecuación (9.60), la cual quizás no de una ganancia de banda media plana dentro de un ancho de banda amplio. Una configuración alternativa consiste en usar dos filtros: un filtro pasabajas y uno pasaaltas. La salida se obtiene multiplicando la respuesta de frecuencia baja por la de frecuencia alta, como se muestra en la figura 9.23(b); esta solución se obtiene simplemente poniendo en cascada las secciones pasaaltas y pasabajas de primer orden (o de segundo orden). El orden del filtro pasabanda depende del orden de las secciones pasabajas y pasaaltas. Esta configuración tiene la ventaja de que la rapidez en la que aumenta o disminuye la atenuación así como la ganancia a banda media se pueden fijar de una manera independiente. Sin embargo, requiere más amplificadores operacionales y componentes.

En la figura 9.23(c) se muestra un filtro pasabanda de banda ancha de ±20 dB/década construida con filtros pasabajas y pasaaltas de primer orden. En este caso, la magnitud de la ganancia en voltaje es igual al producto de las magnitudes de la ganancia en voltaje de los filtros pasaaltas y pasabajas. De acuerdo con las ecuaciones (9.15) y (9.42), la función de transferencia del filtro pasabanda de banda media para la realización de primer orden se convierte en

$$H(s) = \frac{K_{PB}\omega_H s}{(s + \omega_L)(s + \omega_H)} \tag{9.63}$$

FIGURA 9.23 Filtro pasabanda de banda ancha



(a) **Característica pasabanda de banda ancha**

(b) **Producto de las características pasaaltas y pasabajas**

(c) **Filtro**

www.elsolucionario.net

Con las ecuaciones (9.21) y (9.47) se obtiene la función de transferencia para la realización de segundo orden:

$$H(s) = \frac{K_{PB}\omega_H^2 s^2}{[s^2 + (\omega_L/Q)s + \omega_L^2][s^2 + (\omega_H/Q)s + \omega_H^2]} \quad \textbf{(9.64)}$$

donde K_{PB} = ganancia total en la banda de paso = ganancia pasaaltas $K_H \times$ ganancia pasabajas K_L.

EJEMPLO 9.7 ▸ **D**

Diseño de un filtro pasabanda de banda ancha

(a) Diseñar un filtro pasabanda de banda ancha con f_L = 10 kHz, f_H = 1 MHz y una ganancia en la banda de paso K_{PB} = 16.

(b) Calcular el valor de Q para el filtro.

(c) Usar PSpice/SPICE para trazar la gráfica de la respuesta en frecuencia del filtro diseñado en el inciso (a), de 100 Hz a 10 MHz.

SOLUCIÓN

(a) Sea K_H = 4, la ganancia de la sección pasaaltas. Para la sección de pasaaltas de primer orden, f_H = 10 kHz. Siguiendo los pasos del ejemplo 9.4, sea C = 1 nF. Entonces,

$$R = 1/(2\pi \times 10\text{ kHz} \times 1\text{ nF}) = 15.915\text{ k}\Omega$$

y $$K_H = 1 + R_F/R_1 = 4 \quad \text{o} \quad R_F/R_1 = 4 - 1 = 3$$

Si R_1 = 10 kΩ, $R_F = 3R_1$ = 30 kΩ.

Para la sección pasabajas de primer orden, f_H = 1 MHz y la ganancia deseada es $K_L = K_{PB}/K_H = 16/4 = 4$. Siguiendo los pasos del ejemplo 9.1, sea C' = 10 pF. Entonces

$$R' = 1/(2\pi \times 1\text{ MHz} \times 10\text{ pF}) = 15.915\text{ k}\Omega$$

y $$K_L = 1 + R'_F/R'_1 = 4 \quad \text{o} \quad R'_F/R'_1 = 4 - 1 = 3$$

Si R'_1 = 10 kΩ, $R'_F = 3R'_1$ = 30 kΩ.

(b) De acuerdo con la ecuación (9.62),

$$f_C = \sqrt{10\text{ kHz} \times 1\text{ MHz}} = 100\text{ kHz}$$

y $$\text{BW} = 1\text{ MHz} - 10\text{ kHz} = 990\text{ kHz}$$

De la ecuación (9.61), se tiene que

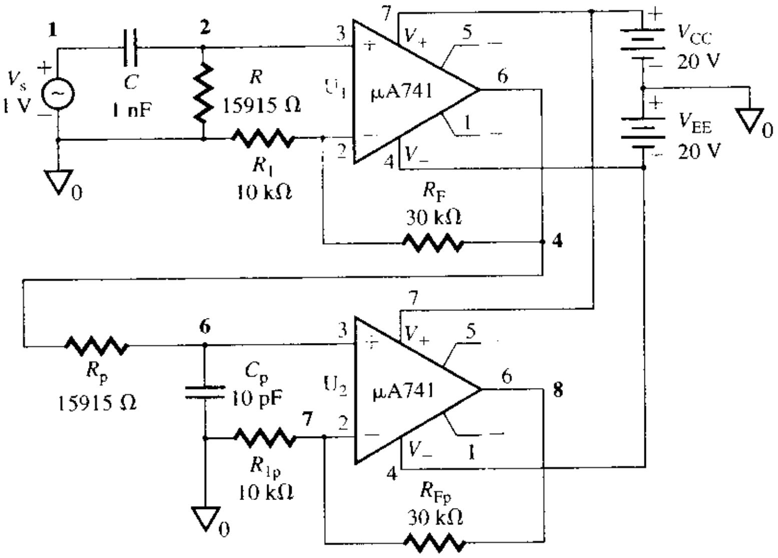
$$Q = 100\text{ kHz}/(1\text{ MHz} - 10\text{ kHz}) = 0.101$$

(c) En la figura 9.24 se muestra el filtro pasabanda de banda ancha con los valores calculados. El listado del circuito para la simulación con PSpice es el siguiente:

```
Ejemplo 9.7 Filtro pasabanda de banda ancha
VIN  1  0  AC  1V
R1   3  0  10K
RF   3  4  30K
C    1  2  1NF
R    2  0  15915
R1P  7  0  10K
RFP  7  8  30K
CP   6  0  10PF
RP   4  6  15916
X1   3  2  4  0  OPAMP
X2   7  6  8  0  OPAMP                  ; llamadas del subcircuito op-amp
.SUBCKT  OPAMP  1  2  3  4             ; definición del subcircuito
RIN  1  2  2MEG
ROUT  5  3  75OHMS
EA  5  4  2  1  2E+5
.ENDS
.AC  DEC  100  100HZ  10MEGHZ
.PROBE
.END
```

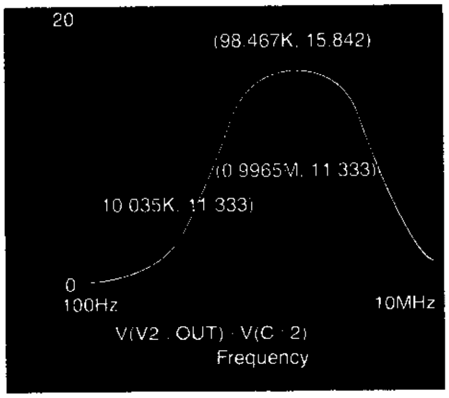
www.elsolucionario.net

FIGURA 9.24 Filtro pasabanda de primer orden para la simulación con PSpice



La respuesta en frecuencia se muestra en la figura 9.25, de donde K_{PB} = 15.842 (el valor esperado es 16), f_L = 10.04 kHz (el valor esperado es 10 kHz) y f_H = 997 kHz (el valor esperado es 1 MHz). Con un valor bajo del ancho de banda, es posible que la respuesta del filtro pasaaltas no alcance el valor esperado antes de que el filtro pasabajas entre en operación. Por consiguiente, la ganancia en la banda de paso puede ser mucho menor que 16.

FIGURA 9.25 Gráfica de PSpice de la respuesta en frecuencia del ejemplo 9.7



Filtros pasabanda de banda angosta

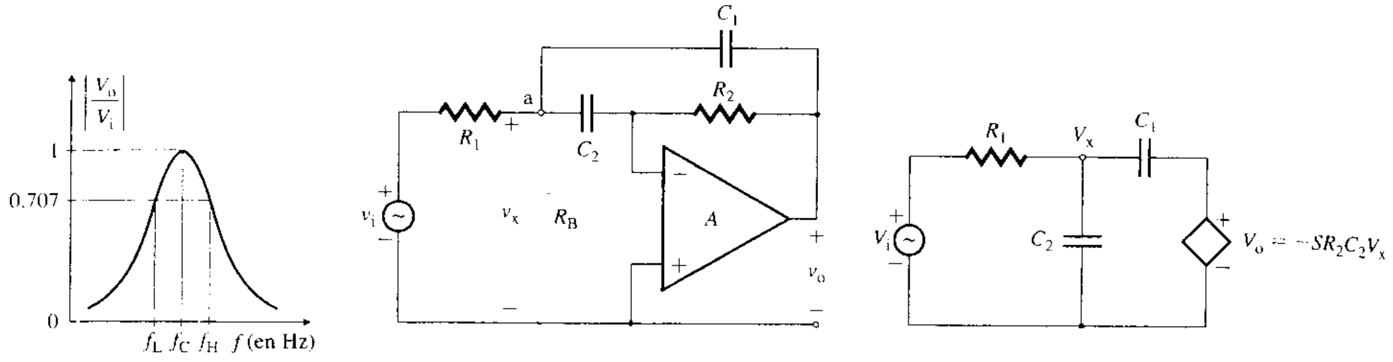
En la figura 9.26(a) se muestra la respuesta en frecuencia típica de un filtro pasabanda de banda angosta. Esta característica se puede deducir estableciendo un valor alto de Q para el filtro pasabanda mostrado en la figura 9.26(b). Este filtro utiliza sólo un amplificador operacional en el modo inversor. Ya que posee dos trayectorias de retroalimentación, también se conoce como *filtro de retroalimentación múltiple*. Con un valor bajo de Q, también exhibe la característica de un filtro pasabanda de banda ancha.

En general, el filtro pasabanda de banda angosta también se diseña para valores específicos de f_C y Q o f_C y BW. El amplificador operacional, junto con C_2 y R_2, se puede considerar como un diferenciador inversor, de modo que $V_o(s) = (-sC_2R_2)V_x(s)$; el circuito del filtro equivalente se muestra en la figura 9.26(c). La función de transferencia de la red de filtrado es

$$H_{BP}(s) = \frac{V_o(s)}{V_i(s)} = \frac{(-1/R_1C_1)s}{s^2 + (1/R_2)(1/C_1 + 1/C_2)s + 1/R_1R_2C_1C_2} \qquad \textbf{(9.65)}$$

www.elsolucionario.net

FIGURA 9.26 Filtro pasabanda de banda angosta



(a) Característica de banda angosta **(b) Filtro** **(c) Circuito equivalente**

cuya forma es similar a la de la ecuación (9.60). (Véase el Prob. 9.15 para la deducción.) Con $C_1 = C_2 = C$, la ecuación (9.65) proporciona lo siguiente

$$\omega_C = \frac{1}{\sqrt{R_1 R_2 C_1 C_2}} = \frac{1}{C\sqrt{R_1 R_2}} \tag{9.66}$$

$$Q = \frac{1}{2}\sqrt{\frac{R_2}{R_1}} \tag{9.67}$$

$$K_{PB}\left(\frac{\omega_C}{Q}\right) = \frac{1}{R_1 C_1} \tag{9.68}$$

Las soluciones de estas ecuaciones dan los valores de los componentes:

$$R_1 = \frac{Q}{2\pi f_C C K_{PB}} \tag{9.69}$$

$$R_2 = \frac{Q}{\pi f_C C} \tag{9.70}$$

$$K_{PB} = \frac{R_2}{2R_1} = 2Q^2 \tag{9.71}$$

La resistencia R_1 puede ser remplazada por R_A, y la resistencia R_B puede ser conectada entre los nodos a y 0, de modo que se satisfaga la especificación de diseño $|H_{BP}(j\omega_C)| = 1$ (o 0 dB) para la respuesta Butterworth. El método para calcular los valores de R_A y R_B correspondientes a una reducción de ganancia de $1/K_{PB}$ $(=1/2Q^2)$ se explica en la sección 9.6.

Obsérvese que, de acuerdo con la ecuación (9.71), para un valor conocido de Q, el valor de K_{PB} es fijo. Sin embargo, se pueden obtener dos valores diferentes de K_{PB} y Q eligiendo un solo valor de R_B sin que se cambie el valor de R_1. El nuevo valor de la ganancia K_{PB} está relacionado con $2Q^2$ por

$$\frac{K_{PB}}{2Q^2} = \frac{R_B}{R_1 + R_B}$$

de donde el valor de R_B es

$$R_B = \frac{R_1 K_{PB}}{2Q^2 - K_{PB}} = \frac{Q}{2\pi f_C C(2Q^2 - K_{PB})} \tag{9.72}$$

siempre que

$$K_{PB} < 2Q^2 \tag{9.73}$$

www.elsolucionario.net

Por otra parte, la frecuencia central f_C se puede cambiar a un nuevo valor f'_C sin cambiar la ganancia en la banda de paso (o ancho de banda) tan sólo con cambiar R_B a R'_B, de modo que

$$R'_B = R_B\left(\frac{f_C}{f'_C}\right)^2 \tag{9.74}$$

EJEMPLO 9.8 ▸ **Diseño de un filtro pasabanda de banda angosta**

D

(a) Diseñar un filtro pasabanda de banda angosta, como el de la figura 9.26(b), de modo que f_C = 1kHz, $Q = 4$ y $K_{PB} = 8$.

(b) Calcular el valor de R_B requerido para cambiar la frecuencia central de 1 kHz a 1.5 kHz.

(c) Usar PSpice/SPICE para trazar la gráfica de la respuesta en frecuencia del filtro de paso de banda angosta diseñado en el inciso (a), de 100 Hz a 1 MHz.

SOLUCIÓN

(a) f_C = 1 kHz y $Q = 4$. Sea $C_1 = C_2 = C$ = 0.0047 μF. Verificar si se satisface la condición de la ecuación (9.73). Es decir, $2Q^2 = 2 \times 4^2 = 32$, el cual es un valor mayor que $K_{PB} = 8$. Por tanto, se debe usar R_B en la figura 9.26(b). Con las ecuaciones (9.69), (9.70), (9.71) y (9.72), se obtiene

$$R_1 = \frac{Q}{2\pi f_C C K_{PB}} = \frac{4}{2\pi \times 1\text{ kHz} \times 0.0047\ \mu\text{F} \times 8} = 16.93\text{ k}\Omega$$

$$R_2 = \frac{Q}{\pi f_C C} = \frac{4}{\pi \times 1\text{ kHz} \times 0.0047\ \mu\text{F}} = 270.9\text{ k}\Omega$$

$$K_{PB} = \frac{R_2}{2R_1} = \frac{270.9\text{ k}\Omega}{2 \times 16.93\text{ k}\Omega} = 8$$

$$R_B = \frac{Q}{2\pi f_C C(2Q^2 - K_{PB})} = \frac{4}{2\pi \times 1\text{ kHz} \times 0.0047\ \mu\text{F} \times (2 \times 4^2 - 8)} = 5.64\text{ k}\Omega$$

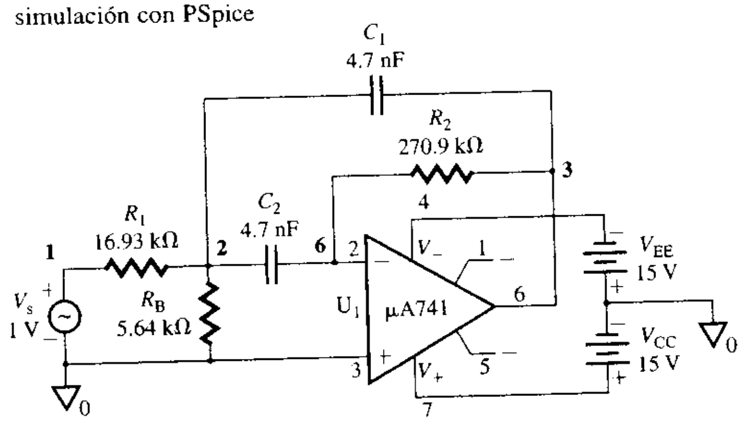
(b) De la ecuación (9.74), se ve que el nuevo valor de R'_B es

$$R'_B = R_B\left(\frac{f_C}{f'_C}\right)^2 = 5.64\text{ k}\Omega\left(\frac{1\text{ kHz}}{1.5\text{ kHz}}\right)^2 = 2.51\text{ k}\Omega$$

(c) En la figura 9.27 se muestra el filtro pasabanda de banda angosta con los valores de diseño. El listado del circuito para la simulación con PSpice es el siguiente:

```
Ejemplo 9.8 Filtro pasabanda de banda angosta
VIN  1  0  AC  1V
R1   1  2  16.93K
C1   2  3  0.0047UF
RB   2  0  5.64K
```

FIGURA 9.27 Filtro pasabanda de banda angosta para la simulación con PSpice

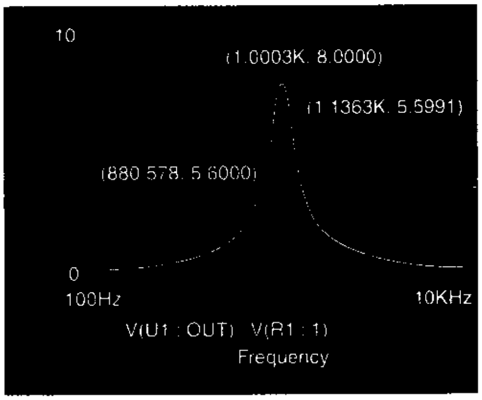


www.elsolucionario.net


```
C2   2   6   0.0047UF
R2   3   6   270.9K
RIN   3   0   2MEG                       ; modelo lineal del amplificador operacional
ROUT   5   6   75OHMS
EA   5   0   0   3   2E+5
RL   6   0   20K
.AC   DEC   100   100HZ   10KHZ
.PROBE
.END
```

La respuesta en frecuencia se muestra en la figura 9.28, de donde $f_C \approx 1$ kHz (el valor esperado es 1 kHz) y $K_{PB} = 8$.

FIGURA 9.28 Gráfica de PSpice de la respuesta en frecuencia del ejemplo 9.8



ASPECTOS PRINCIPALES DE LA SECCIÓN 9.8

- La característica pasabanda de banda ancha se obtiene poniendo en cascada un filtro pasaaltas con un filtro pasabajas.
- Un filtro pasabanda de banda angosta posee una frecuencia central claramente sintonizada, y se puede realizar con sólo un amplificador operacional que funcione en modo inversor.

9.9 ▸ *Filtros de rechazo de banda*

El filtro de rechazo de banda atenúa las señales dentro de la banda de atenuación y deja pasar las que se encuentran fuera de esta banda. También se llama *filtro de eliminación* o *supresión de banda*. La función de transferencia de un filtro de rechazo de banda de segundo orden tiene la forma general

$$H_{BR}(s) = \frac{K_{PB}(s^2 + \omega_C^2)}{s^2 + (\omega_C/Q)s + \omega_C^2} \tag{9.75}$$

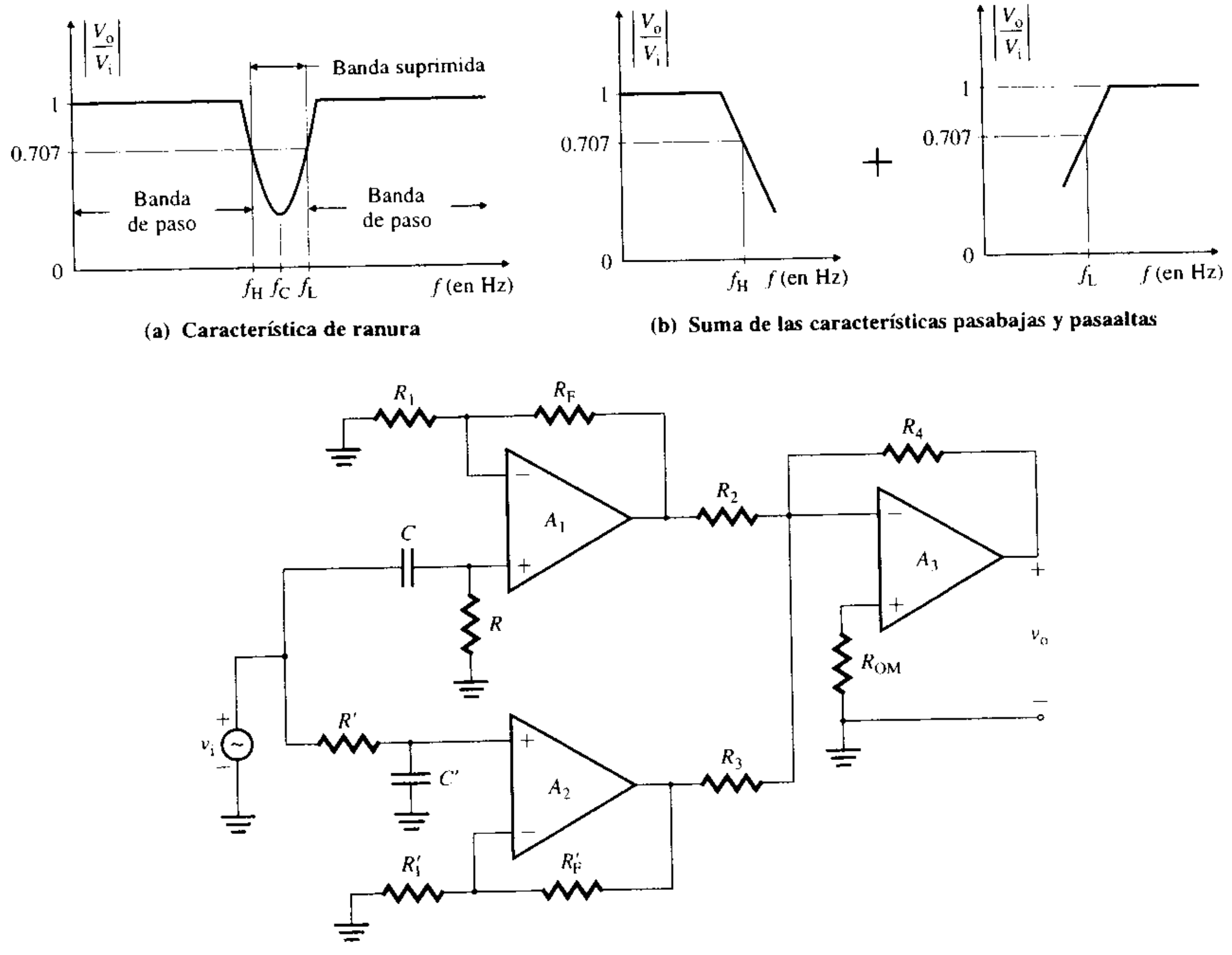
donde K_{PB} es la ganancia de la banda de paso. Los filtros de rechazo de banda se clasifican como supresores de banda ancha o supresores de banda angosta. En general, un filtro supresor de banda angosta se conoce como *filtro de ranura*. Debido a su Q más alto (>10), el ancho de banda de un filtro supresor de banda angosta es mucho más pequeño que el de un filtro supresor de banda ancha.

Filtros supresores de banda ancha

La característica en frecuencia de un filtro supresor de banda ancha se muestra en la figura 9.29(a). Esta característica se obtiene agregando una respuesta pasabajas a una pasaaltas, como se muestra en la figura 9.29(b); la solución se obtiene sumando las respuestas de una

www.elsolucionario.net

FIGURA 9.29 Filtro supresor de banda ancha



(a) Característica de ranura **(b) Suma de las características pasabajas y pasaaltas**

(c) Filtro

sección pasaaltas de primer orden (o de segundo orden) y de una sección pasabajas con un amplificador sumador. Esta configuración se muestra en la figura 9.29(c). El orden del filtro supresor de banda depende del orden de las secciones pasaaltas y pasabajas. Para obtener una respuesta de supresión de banda, la frecuencia de corte f_L del filtro pasaaltas debe ser mayor que la frecuencia de corte f_H del filtro pasabajas. Además, las ganancias en la banda de paso de las secciones pasaaltas y pasabajas deben ser iguales.

EJEMPLO 9.9 ▶ D

Diseño de un filtro supresor de banda ancha

(a) Diseñar un filtro supresor de banda ancha, como el de la figura 9.29(c), con $f_L = 100$ kHz, $f_H = 10$ kHz y una ganancia en la banda de paso $K_{PB} = 4$.

(b) Calcular el valor de Q para el filtro.

(c) Usar PSpice/SPICE para trazar la gráfica de la respuesta en frecuencia del filtro diseñado en el inciso (a) de 10 Hz a 10 MHz.

SOLUCIÓN

(a) En el ejemplo 9.7 se diseñó un filtro pasabanda de banda ancha con $f_L = 10$ kHz y $f_H = 1$ MHz. En este ejemplo, $f_L = 100$ kHz y $f_H = 10$ kHz. Es decir, $f_L > f_H$. Sin embargo, se pueden seguir los pasos de diseño del ejemplo 9.7 para determinar los valores de los componentes, siempre que se intercambien las secciones pasaaltas y pasabajas. Por tanto, para la sección pasaaltas $f_L = 100$ kHz, $C = 100$ pF y $R = 15.915$ kΩ y para la sección pasabajas $f_H = 10$ kHz, $C' = 1$ nF y $R' = 15.915$ kΩ. Para una ganancia en la banda de paso $K_{PB} = 4$, usar $R_1 = R_1' = 10$ kΩ y $R_F = R_F' = 30$ kΩ.

www.elsolucionario.net

Para el amplificador sumador, establecer una ganancia de 1. Seleccionar $R_2 = R_3 = R_4 = 10\ \text{k}\Omega$.

(b) De la ecuación (9.62),

$$f_C = \sqrt{10\ \text{kHz} \times 100\ \text{kHz}} = 31.623\ \text{kHz}$$

y

$$\text{BW} = 100\ \text{kHz} - 10\ \text{kHz} = 90\ \text{kHz}$$

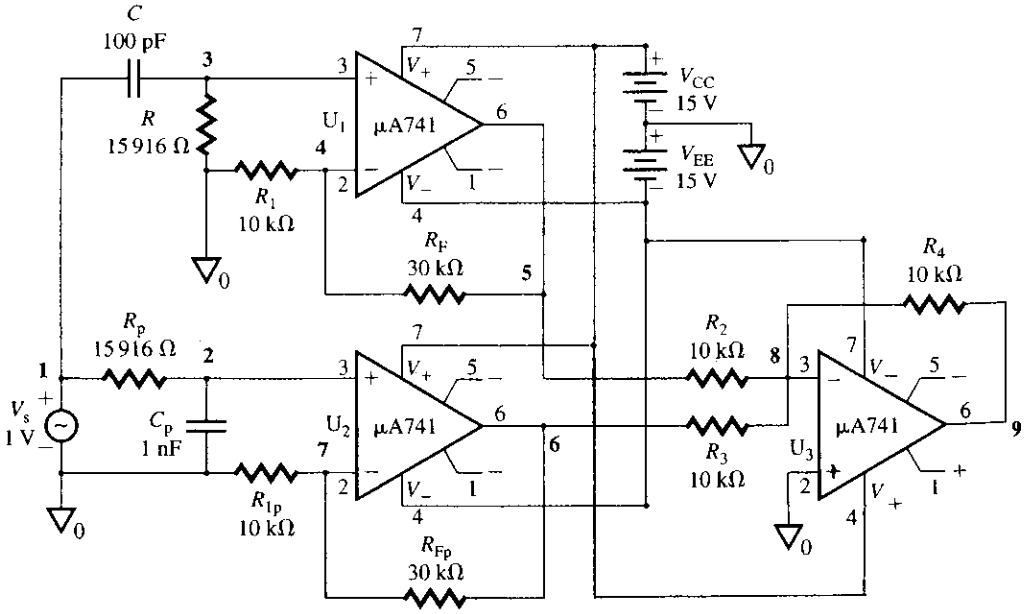
De la ecuación (9.61), se obtiene

$$Q = 31.623\ \text{kHz}/(100\ \text{kHz} - 10\ \text{kHz}) = 0.351$$

(c) En la figura 9.30 se muestra el circuito para la simulación con PSpice del filtro supresor de banda ancha. El listado del circuito es el siguiente:

```
Ejemplo 9.9 Filtro supresor de banda ancha
VIN  1  0  AC  1V
R1  0  4  10K
RF  4  5  30K
R1P  7  0  10K
RFP  7  6  30K
C  1  3  100PF
R  3  0  15916
RP  1  2  15916
CP  2  0  1NPF
R2  5  8  10K
R3  6  8  10K
R4  8  9  10K
X1  4  3  5  0  OPAMP        ; Invoca al subcircuito del amplificador operacional
X2  7  2  6  0  OPAMP
X3  8  0  9  0  OPAMP
.SUBCKT  OPAMP  1  2  3  4   ; Definición del subcircuito del amplificador operacional
*       vi- vi+ vo+ vo-
RIN  1  2  2MEG
ROUT  5  3  75OHMS
EA  5  4  2  1  2E+5
.ENDS
```

FIGURA 9.30 Filtro supresor de banda ancha para la simulación con PSpice

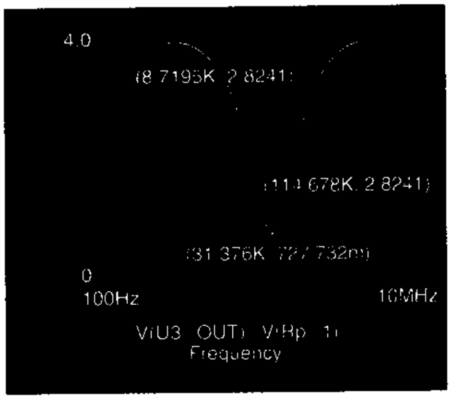


www.elsolucionario.net


```
.AC  DEC  100  100HZ  10MEGHZ
.PROBE
.END
```

La respuesta en frecuencia se muestra en la figura 9.31, donde se observa que $f_C \approx 31.376$ kHz (el valor esperado es 31.623 kHz) y $K_{PB} = 4$ (el valor esperado es 4).

FIGURA 9.31 Gráfica de PSpice de respuesta en frecuencia del ejemplo 9.9



Filtros supresores de banda angosta

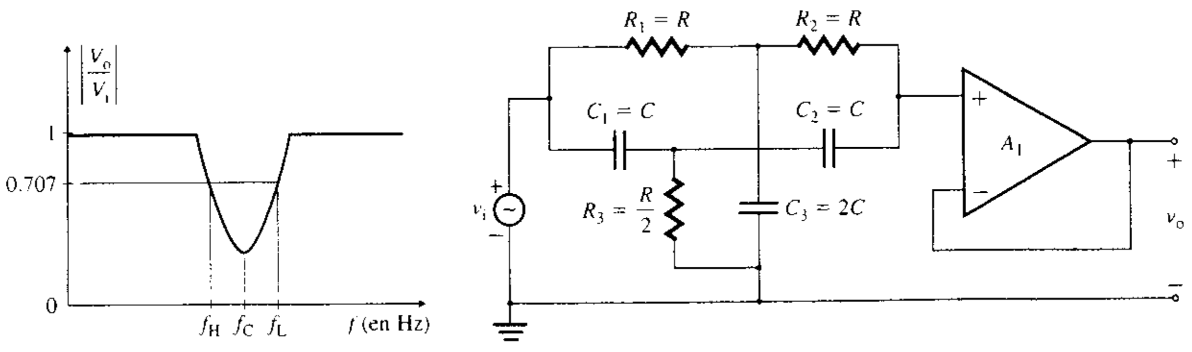
En la figura 9.32(a) se muestra la respuesta en frecuencia de un filtro supresor de banda angosta. Este filtro, a menudo llamado *filtro de ranura*, en general se utiliza en instrumentos de comunicación y biomédicos para eliminar frecuencias indeseables, tales como la interferencia de las líneas de transmisión de energía eléctrica de 60 Hz. En general como filtro de corte se utiliza una *red en T gemela*, compuesta de dos redes en T, como se muestra en la figura 9.32(b). Una red se compone de dos resistores y un capacitor; la otra, de dos capacitores y un resistor. Para aumentar el factor de calidad Q de una red en T gemela, ésta se utiliza junto con un seguidor de voltaje. Se puede demostrar [7] que la función de transferencia de una red en T_{gemela} está dada por

$$H_{NF}(s) = \frac{K_{PB}(s^2 + \omega_n^2)}{s^2 + (\omega_o/Q)s + \omega_o^2} \tag{9.76}$$

donde

$$\omega_n = 1/RC$$
$$\omega_o = 1/\sqrt{3}RC$$
$$Q = \sqrt{3/4}$$
$$K_{PB} = 1$$

FIGURA 9.32 Filtro supresor de banda angosta



(a) **Característica de supresión de banda angosta** (b) **Filtro**

www.elsolucionario.net

Por consiguiente, la *frecuencia de supresión de ranura*, que es la frecuencia a la cual ocurre la máxima atenuación, está dada por

$$f_N = \frac{1}{2\pi RC} \tag{9.77}$$

EJEMPLO 9.10 **D**

Diseño de un filtro de ranura

(a) Diseñar un filtro de ranura, como el de la figura 9.32(b), con f_N = 60 Hz.

(b) Usar PSpice/SPICE para trazar la gráfica de la respuesta en frecuencia del filtro diseñado en el inciso (a) de 1 Hz a 1 kHz.

SOLUCIÓN

(a) f_N = 60 Hz. Elegir un valor de C menor o igual que 1 μF; sea C = 0.047 μF. Entonces, de acuerdo con la ecuación (9.77),

$$R = \frac{1}{2\pi f_N C} = \frac{1}{2\pi \times 60\ \text{Hz} \times 0.047\ \mu\text{F}} = 56.44\ \text{k}\Omega$$ un resistor estándar de 59 kΩ, 0% de tolerancia)

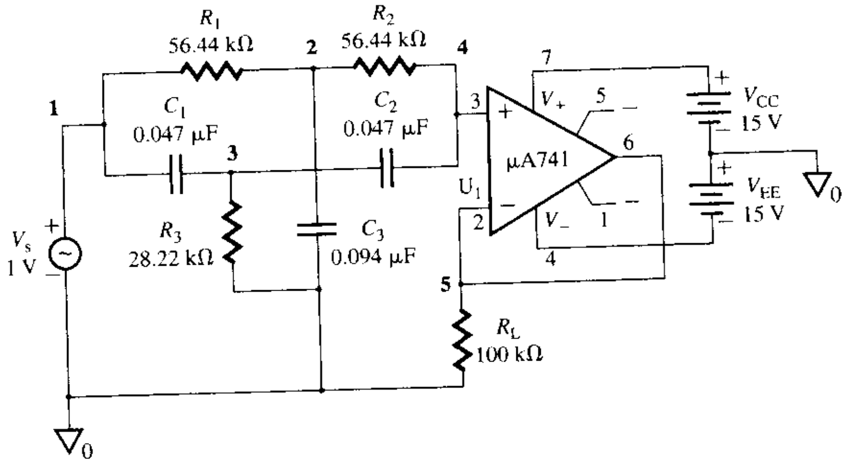
$$R_3 = R/2 = 28.22\ \text{k}\Omega$$ dos resistores de 59 kΩ en paralelo)

$$C_3 = 2C = 0.094\ \mu\text{F}$$ dos capacitores de 0.047 μF en paralelo)

(b) En la figura 9.33 se muestra el circuito del filtro de ranura para la simulación con PSpice. El listado del circuito es el siguiente:

```
Ejemplo 9.10 Filtro de ranura
VIN  1  0  AC  1V
R1   1  2  56.44K
R2   2  4  56.44K
R3   3  0  28.22k
C1   1  3  0.047UF
C2   3  4  0.047UF
C3   2  0  0.094UF
RL   5  0  20K
X1   5  4  5  0  OPAMP          ; Invoca al subcircuito del amplificador operacional
.SUBCKT  OPAMP  1  2  3  4      ; Definición del circuito del amplificador operacional
*   vi- vi+ vo+ vo-
RIN  1  2  2MEG
ROUT  5  3  75OHMS
EA  5  4  2  1  2E+5
```

FIGURA 9.33 Filtro supresor de banda ancha para la simulación con PSpice

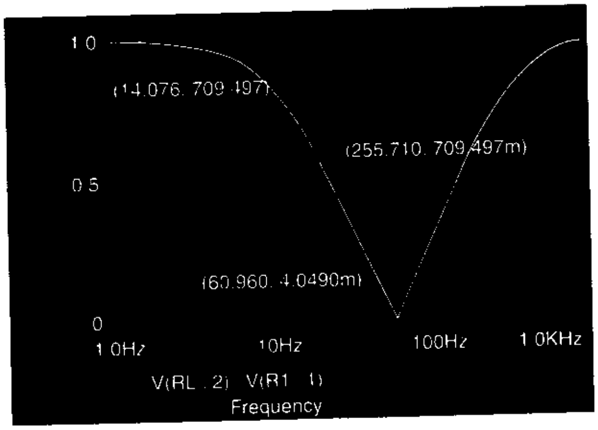


www.elsolucionario.net


```
.ENDS
.AC  DEC  100  1HZ  1KHZ
.PROBE
.END
```

La respuesta en frecuencia del filtro se muestra en la figura 9.34, donde se observa que f_N = 60.9 Hz (el valor esperado es 60 Hz) y K_{PB} = 1 (el valor esperado es 1).

FIGURA 9.34 Gráfica de PSpice de la respuesta en frecuencia del ejemplo 9.10



ASPECTOS PRINCIPALES DE LA SECCIÓN 9.9

- La característica de supresión de banda ancha se obtiene agregando la salida de un filtro pasabajas a la de un filtro pasaaltas mediante un amplificador sumador.
- El filtro supresor de banda angosta posee una frecuencia de supresión claramente sintonizada, y se logra con sólo un amplificador operacional que funcione en el modo no inversor.

9.10 ▸ *Filtros pasatodas*

Un filtro pasatodas deja pasar todos los componentes de frecuencia de las señales de entrada, sin atenuación. Sin embargo, este filtro produce corrimientos en fase predecibles para las diferentes frecuencias de las señales de entrada. Las líneas de transmisión (por ejemplo, los cables telefónicos) en general introducen cambios de fase en las señales; para compensar estos cambios de fase comúnmente se utilizan filtros pasatodas. El filtro pasatodas también se conoce como *ecualizador de retraso* o *corrector de fase*.

En la figura 9.35(a) se muestra la característica de un filtro pasatodas; en la figura 9.35(b) se muestra el diagrama del circuito. El voltaje de salida en el dominio de Laplace puede obtenerse con el teorema de superposición:

$$V_o(s) = -\frac{R_F}{R_1}V_i(s) + \frac{1/sC}{R + 1/sC}\left(1 + \frac{R_F}{R_1}\right)V_i(s) \tag{9.78}$$

Si se supone que $R_F = R_1$, la ecuación (9.78) se reduce a

$$V_o(s) = -V_i(s) + \frac{2}{1 + sRC}V_i(s)$$

de donde da la ganancia en voltaje es

$$H(s) = \frac{V_o(s)}{V_i(s)} = \frac{1 - sRC}{1 + sRC} \tag{9.79}$$

www.elsolucionario.net

Al sustituir $s = j\omega$ en la ecuación (9.79), se obtiene la magnitud de la ganancia en voltaje como

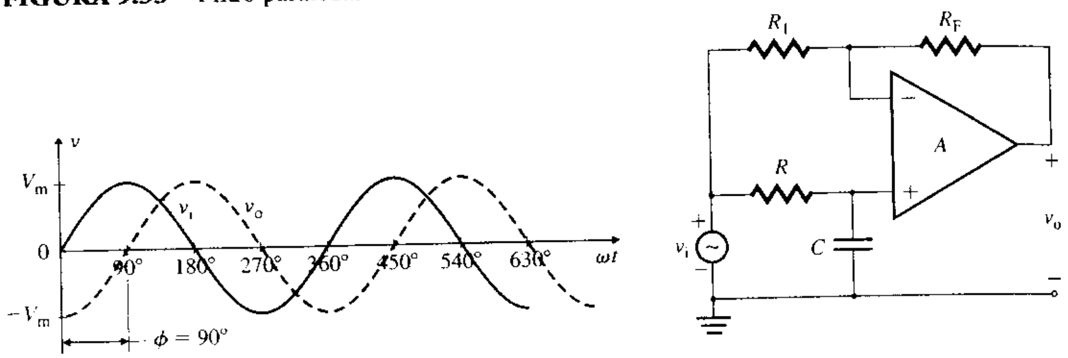
$$|H(j\omega)| = 1$$

y el ángulo de fase ϕ como

$$\phi = -2\tan^{-1}(\omega RC) = -2\tan^{-1}(2\pi fRC) \tag{9.80}$$

La ecuación (9.80) indica que, para valores fijos de R y C, el ángulo de fase ϕ cambia de 0 a $-180°$, conforme la frecuencia f de la señal de entrada cambia de 0 a ∞. Por ejemplo, si $R = 21\ \text{k}\Omega$ y $C = 0.1\ \mu\text{F}$, se obtiene $\phi = -64.4°$ a 60 Hz. Si se intercambian las posiciones de R y C, el corrimiento en fase ϕ es positivo. Es decir, la señal de salida se adelanta a la señal de entrada.

FIGURA 9.35 Filtro pasatodas



(a) Característica pasatodas **(b) Filtro**

ASPECTO PRINCIPAL DE LA SECCIÓN 9.10

- Un filtro pasatodas no produce ninguna atenuación en la ganancia, pero introduce cambios de fase predecibles para las diferentes frecuencias de las señales de entrada.

9.11 *Filtros de capacitor conmutado*

Los filtros de capacitor conmutado utilizan capacitores en circuitos integrados e interruptores MOS para simular resistores. Las frecuencias de corte son proporcionales a la frecuencia del reloj externo, y quedan determinadas por ésta. Además, la frecuencia de corte o central se puede programar para que se reduzca donde quiera, dentro de un rango extremadamente amplio de frecuencias (por lo general, un rango de más de 200,000:1). Los filtros de capacitor conmutado cada vez son más populares, puesto que no requieren componentes reactivos externos, capacitores o inductores. Ofrecen las ventajas de bajo costo, pocos componentes externos, gran exactitud y excelente estabilidad con respecto a la temperatura. No obstante, generan más ruido que los filtros activos estándares.

Resistores de capacitor conmutado

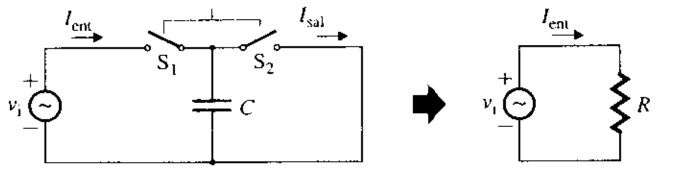
En todos los filtros hasta ahora analizados, se conectaron resistores y capacitores discretos a uno o más amplificadores operacionales para obtener las frecuencias de corte y la ganancia en voltaje deseadas. En los circuitos integrados se evita el uso de resistores para reducir el tamaño del circuito; en su lugar, se simula su comportamiento mediante interruptores activos. En general, el resistor es simulado por un capacitor e interruptores. El valor de este *resistor simulado* es inversamente proporcional a la rapidez con la que los interruptores se abren y se cierran.

Considérese un capacitor con dos interruptores, como se muestra en la figura 9.36. De hecho, los interruptores son transistores MOS que se abren y se cierran alternadamente. Cuando S_1 se cierra y S_2 se abre, se aplica el voltaje de entrada al capacitor. Por consiguiente, la carga total en el capacitor es

$$q = V_iC \tag{9.81}$$

www.elsolucionario.net

FIGURA 9.36
Resistor de capacitor conmutado



(a) Circuito (b) Circuito equivalente

Cuando S_1 se abre y S_2 se cierra, la carga q fluye a tierra. Si los interruptores son ideales (es decir, que se abren y se cierran instantáneamente, y tienen resistencia cero cuando están cerrados), el capacitor C se carga y se descarga de manera instantánea. La corriente de carga I_{ent} y la corriente de descarga I_{sal} del capacitor se muestran en la figura 9.37. Si los interruptores se abren y se cierran con mayor rapidez, los impulsos de corriente son de la misma magnitud y ocurren más a menudo. Es decir, la corriente promedio aumenta si también lo hace la velocidad de conmutación. La corriente promedio que fluye por el capacitor de la figura 9.36 es

$$I_{prom} = \frac{q}{T} = \frac{V_i C}{T} = V_i C f_{reloj} \tag{9.82}$$

donde q = carga del capacitor

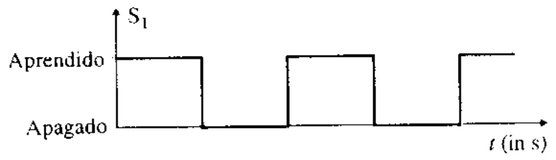
T = tiempo entre los cierres de S_1 o los cierres de S_2, en segundos

$f_{reloj} = 1/T$ = frecuencia del reloj, en Hz

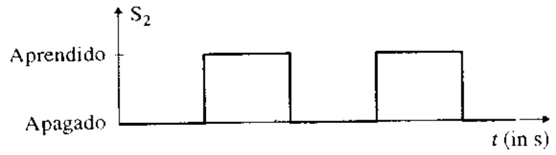
La resistencia equivalente vista por el voltaje de entrada es

$$R = \frac{V_i}{I_{prom}} = \frac{V_i}{V_i C f_{reloj}} = \frac{1}{C f_{reloj}} \tag{9.83}$$

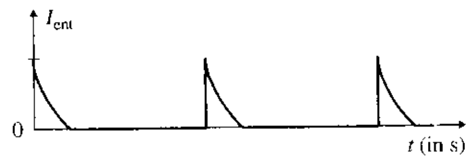
FIGURA 9.37
Corriente de entrada y de salida de un resistor de capacitor conmutado



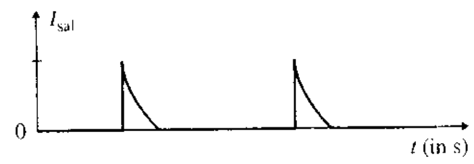
(a) S_1 prendido o apagado



(b) S_2 prendido o apagado



(c) Corriente de carga



(d) Corriente de descarga

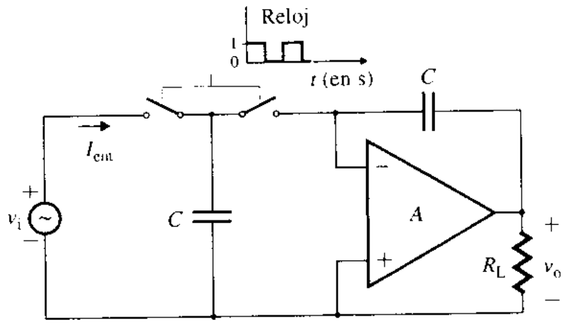
www.elsolucionario.net

la cual indica que el valor de R es una función de C y f_{reloj}. Para un valor fijo de C, el valor de R se puede ajustar si se ajusta f_{reloj}. Por consiguiente, el resistor de capacitor conmutado, también conocido como *resistor ajustable por reloj*, se puede construir en forma de circuito integrado con un capacitor y dos interruptores MOS. Obsérvese que cualquier cambio en V_i debe ocurrir a una velocidad mucho menor que f_{reloj}, sobre todo cuando V_i es una señal de ca.

Integradores de capacitor conmutado

Se puede usar un resistor simulado como parte de un circuito integrado para formar un integrador de capacitor conmutado, como se muestra en la figura 9.38. Los interruptores S_1 y S_2 nunca deben cerrarse al mismo tiempo. Eso significa que la forma de onda del reloj que excita a los interruptores MOS no debe traslaparse, si el filtro ha de funcionar correctamente.

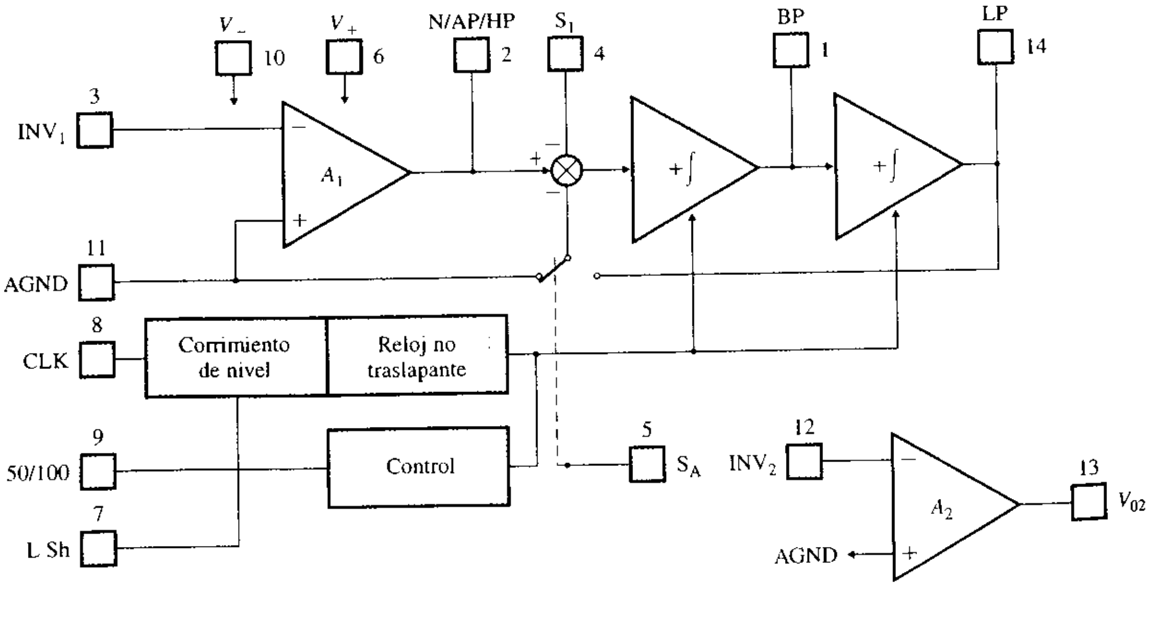
FIGURA 9.38 Integrador de capacitor conmutado



Filtro universal de capacitor conmutado

El *filtro universal* combina muchas características en un amplificador operacional, y se puede usar para sintetizar cualquiera de los tipos normales de filtro: pasabanda, pasabajas, pasaaltas, de ranura y pasatodas. Los filtros universales están disponibles comercialmente (por ejemplo, el tipo FLT-U2 fabricado por Datel-Intersil). El filtro de capacitor conmutado es un tipo de filtro activo universal. Tiene las características de un filtro de segundo orden, y se puede poner en cascada para obtener pendientes de atenuación muy inclinadas. La figura 9.39 presenta el diagrama de bloques de los circuitos internos del MF5 de National Semiconductor. El filtro básico se compone de un amplificador operacional, dos integradores positivos y un nodo sumador. Un interruptor MOS, controlado por un voltaje lógico en la terminal 5 (S_A), conecta una de las entradas del primer integrador ya sea a tie-

FIGURA 9.39 Filtro monolítico universal de capacitor conmutado MF5 (Cortesía de National Semiconductor, Inc.)



www.elsolucionario.net

rra o a la salida del segundo integrador, lo que permite una mayor flexibilidad en la aplicación. El MF5 incluye una terminal (9) que establece la relación de la frecuencia del reloj (f_{reloj}) respecto de la frecuencia central (f_C) como 50:1 o 100:1. La frecuencia de reloj máxima recomendada es de 1 MHz, lo que da por resultado una frecuencia central máxima de 20 kHz con una relación de 50:1 o 10 kHz con una relación de 100:1, siempre que el producto Qf_C sea menor que 200 kHz. Se dispone de un amplificador operacional extra no comprometido, para el procesamiento adicional de las señales. Una característica muy conveniente del MF5 es que f_0 se puede controlar independientemente de Q y de la ganancia en la banda de paso. Sin que se vean afectadas las demás características, se puede sintonizar f_0 simplemente con variar f_{reloj}. La selección de los valores de los resistores externos es muy simple, de modo que el procedimiento de diseño es mucho más fácil que en el caso de filtros activos RC normales.

EJEMPLO 9.11 **D**

Diseño de un filtro Butterworth de segundo orden con un filtro universal Con el MF5, diseñar un filtro Butterworth pasabajas de segundo orden, con una frecuencia de corte de 1 kHz y una ganancia en la banda de paso de –4. Suponer una fuente de alimentación de ±5 V y un reloj CMOS.

SOLUCIÓN

Paso 1. Elegir el modo en el que el filtro MF5 va a funcionar. Seleccionar el modo más simple: el modo 1, el cual tiene una salida pasabajas, pasabanda y de ranura, e invierte la polaridad de la señal de salida.

Paso 2. Determinar los valores de los resistores externos. El MF5 requiere tres resistores externos para fijar Q y la ganancia del filtro. Los resistores externos se conectan como se muestra en la figura 9.40. Para el modo 1, la relación entre Q, K_{LP} y los resistores externos viene en la hoja de datos (en la que sólo se muestran tres de los seis modos posibles) como

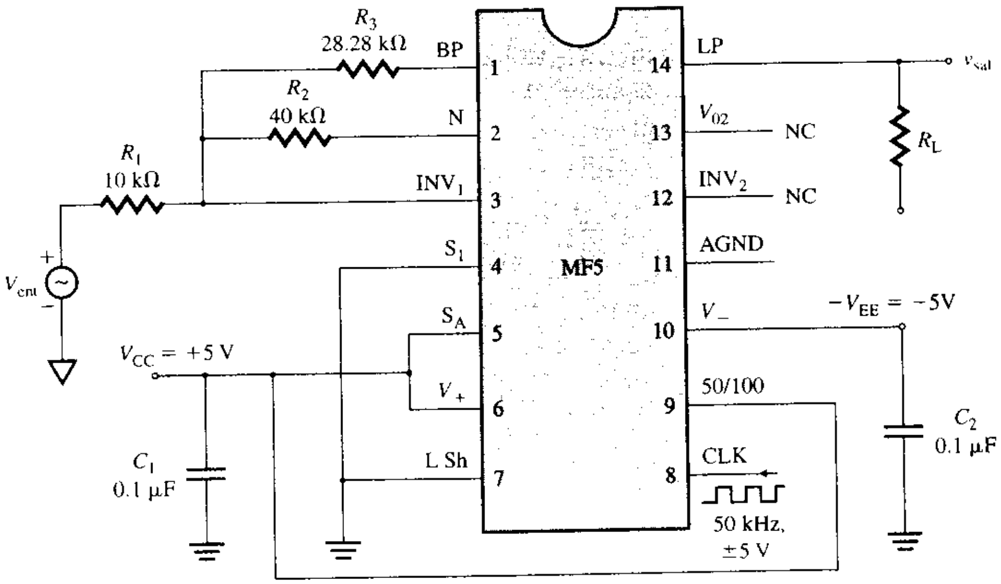
$$Q = \frac{f_C}{\text{BW}} = \frac{R_3}{R_2} \tag{9.84}$$

$$K_{LP} = -\frac{R_2}{R_1} \tag{9.85}$$

En este modo, la impedancia de entrada del filtro es igual a R_1, puesto que la señal de entrada se aplica a INV (terminal 3) a través de R_1. Para generar una impedancia de entrada más o menos alta, sea $R_1 = 10\ \text{k}\Omega$. De la ecuación (9.85), se obtiene

$$R_2 = -K_{LP}R_1 = -(-4) \times 10\ \text{k}\Omega = 40\ \text{k}\Omega$$

FIGURA 9.40 MF5 configurado como filtro pasabajas de segundo orden



www.elsolucionario.net

Para un filtro Butterworth pasabajas de segundo orden, $Q = 0.707$. Por consiguiente, la ecuación (9.84) da

$$R_3 = QR_2 = 0.707 \times 40\ \text{k}\Omega = 28.28\ \text{k}\Omega$$

Paso 3. Eligir las fuentes de alimentación y completar sus conexiones. En vista de que requiere una fuente de alimentación de ± 5 V, V_+ (terminal 6) se conecta a $+5$ *V*, V_- (terminal 10) se conecta a -5 *V*, y AGND (terminal 11) se conecta a tierra. Para eliminar cualquier rizo, se conectan dos capacitores de 0.1 μF a través de las fuentes de alimentación.

Paso 4. Seleccionar la frecuencia del reloj f_{reloj}. La 50/100 (terminal 9) se debe conectar a V_+ (terminal 6) para obtener una relación 50:1 o a V_- (terminal 10) para una relación de 100:1. Seleccionar una relación f_{reloj} respecto de f_0 de 50:1. Eso significa que la 50/100 (terminal 9) se debe conectar a V_+ (terminal 6). Como la frecuencia de corte es de 1 kHz, la frecuencia del reloj externo es $f_{\text{reloj}} = 50 \times 1\ \text{kHz} = 50\ \text{kHz}$.

Paso 5. En el caso de un reloj CMOS, la terminal 7(L Sh) se debe conectar a tierra (terminal 11). El filtro pasabajas S_A (terminal 5) se conecta a V_+ (terminal 6), y S_1 (terminal 4) se conecta a tierra (terminal 11).

En la figura 9.40 se muestra el circuito completo para el filtro pasabajas de segundo orden.

ASPECTO PRINCIPAL DE LA SECCIÓN 9.11

- Los filtros de capacitor conmutado utilizan capacitores en interruptores MOS en el circuito integrado para simular resistores. Las frecuencias de corte dependen de la frecuencia de un reloj externo. Además, la frecuencia de corte o central se puede programar para quedar comprendida dondequiera dentro de un rango extremadamente amplio de frecuencias.

9.12 *Recomendaciones para el diseño de filtros*

El diseño de filtros requiere la selección de los valores de *R* y *C*, que satisfagan dos requisitos: el ancho de banda y la ganancia. Normalmente se requieren más de dos resistores y capacitores, y el diseñador tiene que proponer los valores de algunos de ellos, razón por la que no hay una solución única al problema. Las recomendaciones generales para el diseño de un filtro activo son las siguientes:

Paso 1. Decidir las especificaciones de diseño, las cuales pueden incluir las frecuencias de corte f_L y f_H, la ganancia en la banda de paso K_{PB}, el ancho de banda BW, el factor de amortiguamiento $\zeta = 0.707$ para una respuesta plana, $|H(j\omega_0)| = 0.707$ y $|H(j0)| = 1$.

Paso 2. Proponer un valor adecuado para el capacitor. Los valores recomendados de *C* van de 1 μF a 5 pF. (Se recomiendan capacitores de Mylar o tantalio, porque tienen un mejor desempeño respecto de otros tipos de capacitores.)

Paso 3. Habiendo propuesto el valor del capacitor, determinar el valor del resistor que satisfará el requisito de ancho de banda o de frecuencia.

Paso 4. Si el valor de *R* no queda comprendido dentro del rango práctico de 1 kΩ a 500 kΩ, elegir un valor diferente de *C*.

Paso 5. Determinar los valores de las demás resistencias que satisfagan los requisitos de ganancia y que queden comprendidos dentro del rango de 1 kΩ a 500 kΩ.

Paso 6. De ser necesario, cambiar la frecuencia de corte del filtro. El procedimiento para convertir la frecuencia de corte original f_0 en la nueva frecuencia de corte f_n, se llama *escalamiento en frecuencia*. Se logra multiplicando el valor de *R* o *C* (pero no ambos) por la relación de la frecuencia original f_0 respecto de la nueva frecuencia de corte f_n. El nuevo valor de *R* o *C* se obtiene de

$$R_n\ (\text{o}\ C_n) = \frac{\text{Frecuencia de corte original}\ f_0}{\text{Frecuencia de corte nueva}\ f_n}\ R\ (\text{o}\ C) \tag{9.86}$$

www.elsolucionario.net

ASPECTOS PRINCIPALES DE LA SECCIÓN 9.12

- El diseño de filtros implica la selección de los valores de R y C para satisfacer las especificaciones de ancho de banda y ganancia en cd. Normalmente, se utilizan más de dos resistores y capacitores, y se deben suponer los valores de algunos de ellos (normalmente, C). No existe una solución única a un problema de diseño.
- Una vez que el filtro se ha diseñado para una frecuencia de corte dada, se pueden determinar nuevos valores de R y C multiplicando el valor de R o C (pero no ambos) por la relación de la frecuencia original f_0 respecto de la nueva frecuencia de corte f_n.

Resumen

Los filtros activos ofrecen muchas ventajas, comparadas con los filtros pasivos. Los diversos tipos de filtros activos (pasabajas, pasaaltas, pasabanda, supresores de banda y pasatodas) se basan en las características en frecuencia. El filtro de segundo orden posee una banda de atenuación bien definida, y se prefiere en lugar de uno de primer orden. El filtro pasatodas produce un corrimiento en fase proporcional a la frecuencia de la señal de entrada.

Los filtros universales son muy populares por su flexibilidad para sintetizar características en frecuencia, con una exactitud muy alta. El filtro de capacitor conmutado es un filtro de tipo universal que utiliza capacitores en interruptores MOS en un circuito integrado para simular resistores. Su frecuencia de corte es proporcional a la frecuencia del reloj externo, y queda determinada por ésta.

Referencias

1. M. E. Van Valkenburg, *Analog Filter Design*. Nueva York: CBS College Publishing, 1982.
2. R. Schaumann, M. S. Ghausi y K. R. Laker, *Design of Analog Filters—Passive, Active RC, and Switched Capacitor.* Englewood Cliffs, NJ: Prentice Hall, Inc., 1990.
3. W. K. Chen, *Passive and Active Filters—Theory and Implementation*. Nueva York: John Wiley and Sons, 1986.
4. M. H. Rashid, *SPICE for Circuits and Electronics Using PSpice*. Englewood Cliffs, NJ: Prentice Hall, Inc., 1995, capítulo 10.
5. R. A. Gayakwad, *Op-Amps and Linear Integrated Circuits*. Englewood Cliffs, NJ: Prentice Hall, Inc., 1993.
6. L. P. Huelsman y P. E. Allen, *Introduction to the Theory and Design of Active Filters*. Nueva York: McGraw-Hill, Inc., 1980.
7. G. C. Temes y L. Lapatra, *Introduction to Circuit Synthesis and Design*. Nueva York: McGraw-Hill, Inc., 1977.

Preguntas de repaso

1. ¿Qué es un filtro activo?
2. ¿Cuáles son las ventajas de los filtros activos, comparados con los pasivos?
3. ¿Cuáles son los tipos de filtros activos?
4. ¿Qué son la banda de paso y la banda de atenuación de un filtro?
5. ¿Qué es una frecuencia de corte?
6. ¿Qué es la respuesta Butterworth de un filtro?
7. ¿Cuáles son las diferencias entre los filtros de primero y segundo órdenes?
8. ¿Qué es el escalamiento en frecuencia de los filtros?
9. ¿Qué es un filtro de ranura?
10. ¿Qué es una frecuencia de supresión de ranura?
11. ¿Qué es un filtro pasatodas?
12. ¿Qué es un filtro universal?
13. ¿Qué es un resistor de capacitor conmutado?
14. ¿Qué es un filtro de capacitor conmutado?
15. ¿Qué es un resistor ajustable por reloj?

www.elsolucionario.net

Problemas

El símbolo **D** indica que se trata de un problema de diseño. El símbolo **P** indica que la solución al problema se puede verificar con PSpice/SPICE o con Electronics Workbench. Para la simulación con PSpice/SPICE, suponga amplificadores operacionales de parámetros $R_i = 2\ \text{M}\Omega$, $R_o = 75\ \Omega$ y $A_o = 2 \times 10^5$.

▸ 9.6 *Filtros pasabajas*

D P **9.1** Diseñe un filtro pasabajas de primer orden, como el de la figura 9.5(b), con una frecuencia de corte baja $f_o = 2$ kHz y una ganancia en la banda de paso de 1. Si la frecuencia deseada se cambia a $f_n = 1.5$ kHz, calcule el nuevo valor de R_n.

9.2 Deduzca la función de transferencia $H(s)$ de la red de la figura 9.8(d).

D P **9.3** Diseñe un filtro pasabajas de segundo orden, como el de la figura 9.9, con una frecuencia de corte baja $f_o = 10$ kHz, una ganancia en la banda de paso $K = 5$ y $Q = 0.707$, 1 e ∞.

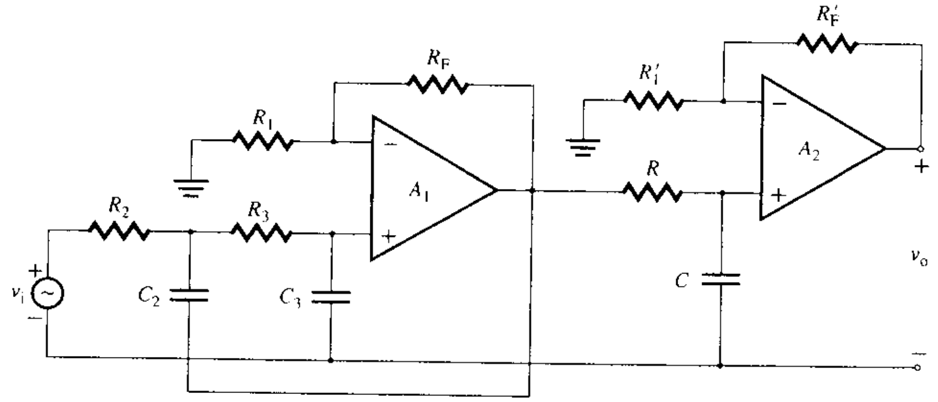
D P **9.4** Diseñe un filtro Butterworth pasabajas de segundo orden, como el de la figura 9.12(c), con $|H(j\omega_o)| = 1$ (o 0 dB), una frecuencia de corte $f_o = 10$ kHz, y una $Q = 0.707$.

D P **9.5** Diseñe un filtro Butterworth de segundo orden, como el de la figura 9.9, con $|H(j0)| = 1$ (o 0 dB), una frecuencia de corte $f_o = 10$ kHz y una $Q = 0.707$.

D P **9.6** Diseñe un filtro Butterworth pasabajas de tercer orden, como el de la figura P9.6, con una frecuencia de corte alta $f_o = 10$ kHz y una ganancia en la banda de paso de 10. La función de transferencia tiene la forma general

$$H_3(s) = \frac{10\omega_o^3}{s^3 + 2\omega_o s^2 + 2\omega_o^2 s + \omega_o^3}$$

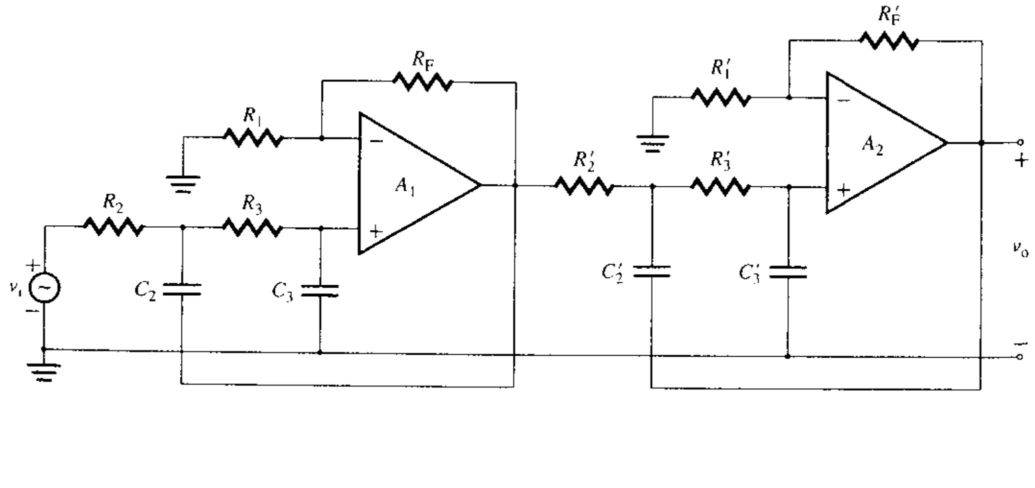
FIGURA P9.6



D **9.7** Diseñe un filtro Butterworth pasabajas de cuarto orden, como el de la figura P9.7, con una frecuencia de corte alta $f_o = 10$ kHz y una ganancia en la banda de paso de 25. La función de transferencia tiene la forma general

$$H_4(s) = \frac{25\omega_o^4}{(s^2 + \sqrt{2}\omega_o s + \omega_o^2)^2}$$

FIGURA P9.7



www.elsolucionario.net

▸ **9.7** *Filtros pasaaltas*

9.8 Diseñe un filtro pasaaltas de primer orden, como el de la figura 9.15(b), que tenga una frecuencia de corte baja $f_o = 400$ Hz y una ganancia en la banda de paso $K = 2$. Si la frecuencia deseada se cambia a $f_n = 1$ kHz, calcule el nuevo valor de R_n.

9.9 Diseñe un filtro pasaaltas de segundo orden, como el de la figura 9.17, que tenga una frecuencia de corte baja $f_o = 2$ kHz y una ganancia en la banda de paso de 2. Si la frecuencia deseada se cambia a $f_n = 3.5$ kHz, calcule el nuevo valor de R_n.

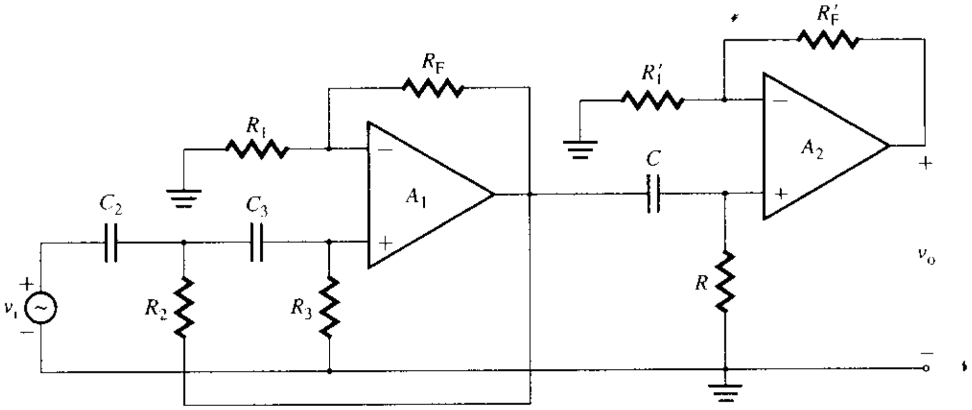
9.10 Diseñe un filtro Butterworth pasaaltas de segundo orden, como el de la figura 9.20(c), con $|H(j\infty)| = 1$ (o 0 dB), una frecuencia de corte $f_o = 10$ kHz y $Q = 0.707$.

9.11 Diseñe un filtro Butterworth pasaaltas de segundo orden, como el de la figura 9.20(c), con $|H(j\omega_o)| = 1$ (o 0 dB), una frecuencia de corte $f_o = 10$ kHz y $Q = 0.707$.

9.12 Diseñe un filtro Butterworth pasaaltas de tercer orden, como el de la figura P9.12, que tenga una frecuencia de corte baja $f_o = 10$ kHz y una ganancia en la banda de paso de 10. La función de transferencia tiene la forma general

$$H_3(s) = \frac{10s^3}{s^3 + 2\omega_o s^2 + 2\omega_o^2 s + \omega_o^3}$$

FIGURA P9.12



▸ **9.8** *Filtros pasabanda*

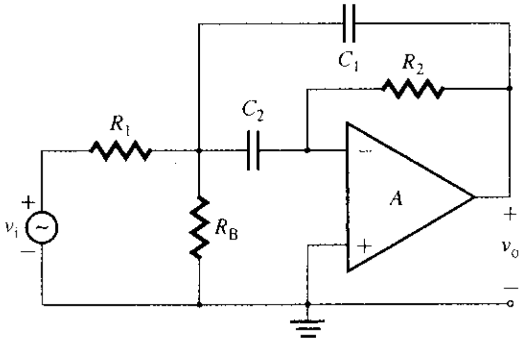
9.13 Diseñar un filtro pasabanda de banda ancha con $f_L = 400$ Hz, $f_H = 2$ kHz y una ganancia en la banda de paso $K_{PB} = 4$. Calcule el valor de Q para el filtro.

9.14 Diseñe un filtro pasabanda de banda ancha con $f_L = 1$ kHz, $f_H = 10$ kHz y una ganancia en la banda de paso $K_{PB} = 20$. Calcule el valor de Q para el filtro.

9.15 Deduzca la función de transferencia $H(s)$ de la red de la figura 9.26(c).

9.16 Diseñe un filtro pasabanda, como el de la figura P9.16, que tenga $f_C = 5$ kHz, $Q = 20$ y $K_{PB} = 40$.

FIGURA P9.16



www.elsolucionario.net

D P 9.17 (a) Diseñar un filtro pasabanda de banda angosta, como el de la figura 9.26(b), de modo que f_C = 2 kHz, $Q = 20$ y $K_{PB} = 10$.

(b) Calcule el valor de R_B requerido para cambiar la frecuencia central, de 2 kHz a 5.5 kHz.

▸ 9.9 *Filtros de rechazo de banda*

D P 9.18 Diseñe un filtro supresor de banda ancha como el de la figura 9.29(a), que tenga las siguientes características f_H = 400 kHz, f_L = 2 kHz y $K_{PB} = 10$. Calcule el valor de Q para el filtro.

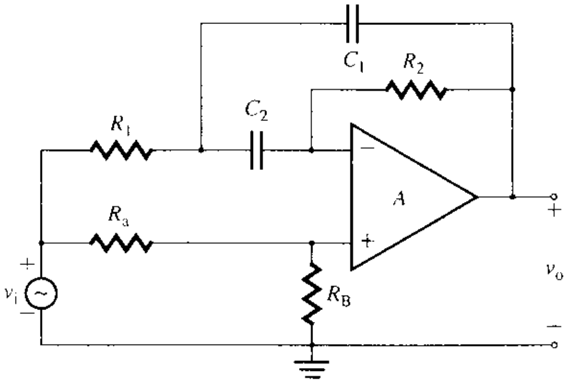
D P 9.19 Diseñe un filtro supresor de banda ancha con una rapidez de atenuación de 40 dB/década, con las siguientes características: f_H = 400 kHz, f_L = 2 kHz y y $K_{PB} = 40$.

D P 9.20 Diseñe un filtro activo, de ranura como el de la figura 9.32(b), con f_N = 400 Hz.

9.21 Deduzca la función de transferencia $H(s)$ de la red de la figura 9.32(b).

D P 9.22 Diseñe un filtro activo, de ranura como el de la figura P9.22, con f_N = 400 Hz y $Q = 5$.

FIGURA P9.22



▸ 9.10 *Filtros pasatodas*

D P 9.23 Diseñe un filtro pasatodas, como el de la figura 9.35, de modo que el corrimiento en fase sea $\phi = \pm 150°$ a 60 Hz.

D 9.24 Utilizando el MF5, diseñe un filtro Butterworth pasabajas de segundo orden con una frecuencia de corte de 2 kHz y una ganancia en la banda de paso de −2. Suponga una fuente de alimentación de ±5 V y un reloj CMOS.

www.elsolucionario.net

10

Amplificadores retroalimentados

Contenido del capítulo

10.1 Introducción
10.2 Retroalimentación
10.3 Análisis de la retroalimentación
10.4 Topologías de retroalimentación
10.5 Análisis de amplificadores retroalimentados
10.6 Retroalimentación serie-paralelo
10.7 Retroalimentación serie-serie
10.8 Retroalimentación paralelo-paralelo
10.9 Retroalimentación paralelo-serie
10.10 Diseño de circuitos retroalimentados
10.11 Análisis de estabilidad
10.12 Técnicas de compensación

RESUMEN ▶ REFERENCIAS
PREGUNTAS DE REPASO ▶ PROBLEMAS

10.1 *Introducción*

La retroalimentación es de uso común en los circuitos de amplificación. Una señal proporcional a la salida se compara con una señal de entrada o de referencia, a fin de obtener una salida deseada del amplificador. La diferencia entre las señales de entrada y de retroalimentación, conocida como *señal de error*, es amplificada por el amplificador. Existen dos tipos de retroalimentación:

- En la *retroalimentación negativa*, la señal de salida (o una fracción de ella), es retroalimentada de manera continua al lado de entrada, y se resta de la señal de entrada creando una señal de error, que a su vez es corregida por el amplificador para producir la señal de salida deseada.
- En la *retroalimentación positiva*, la señal de salida (o una fracción de ella) es retroalimentada de manera continua al lado de entrada, y se agrega a la señal de entrada a fin de crear una señal de error más grande, que a continuación es amplificada para producir una salida aún más grande, hasta que la salida llega al voltaje límite de saturación del amplificador.

En la retroalimentación negativa, la señal que se retroalimenta al lado de la entrada se conoce como *señal de retroalimentación*, y su polaridad es opuesta a la de la señal de entrada (esto es, está desfasada 180° respecto a la señal de entrada). La retroalimentación negativa de un amplificador tiene cuatro ventajas principales: (1) estabiliza la ganancia total del amplificador en relación con la variación en los parámetros debida a la temperatura, al voltaje de alimentación, etcétera; (2) incrementa o disminuye las impedancias de entrada y de salida; (3) reduce la distorsión y efecto de la no linealidad; (4) aumenta el ancho de banda. La retroalimentación negativa tiene dos desventajas: (1) la ganancia total se reduce casi en proporción directa con las ventajas, y a menudo es necesario compensar esta reducción agregando una etapa adicional de amplificación; y (2) el circuito puede tender a oscilar, en

www.elsolucionario.net

cuyo caso se requiere un diseño cuidadoso a fin de superar este problema. La retroalimentación negativa también se conoce como *retroalimentación degenerativa*, ya que degrada (o reduce) la señal de salida.

Los circuitos con amplificadores operacionales del capítulo 6 utilizan retroalimentación negativa. La ganancia del amplificador A_f es prácticamente independiente de la ganancia A del amplificador operacional; depende sólo de los elementos externos del circuito. Por ejemplo, la ganancia del amplificador inversor de la figura 6.9 es $-R_F/R_1$, que es independiente de la ganancia A del amplificador operacional, y la impedancia de entrada es aproximadamente R_1. La ganancia del amplificador operacional no inversor de la figura 6.7 es $(1 + R_F/R_1)$, y su impedancia de entrada es muy grande. La impedancia de salida de ambos amplificadores es muy pequeña.

En la retroalimentación positiva, la señal de retroalimentación queda en fase con la señal de entrada. Por consiguiente, la señal de error es la suma algebraica de las señales de entrada y de retroalimentación, y ésta es amplificada por el amplificador. Por tanto, la salida puede continuar incrementándose, provocando una situación inestable y, a la frecuencia de resonancia del amplificador, el circuito puede oscilar entre los límites establecidos por las fuentes de alimentación. La retroalimentación positiva se conoce a menudo como *retroalimentación regenerativa*, ya que incrementa la señal de salida. La retroalimentación positiva generalmente se aplica en circuitos osciladores, los cuales se analizarán en el capítulo 11. Obsérvese que la retroalimentación positiva no necesariamente implica oscilaciones. De hecho, la retroalimentación positiva es bastante útil en algunas aplicaciones, como en el caso de los filtros activos.

Los objetivos de aprendizaje de este capítulo son los siguientes:

- Aprender los tipos y propiedades de los amplificadores retroalimentados
- Investigar las configuraciones de retroalimentación y sus propiedades, así como las realizaciones de circuito
- Estudiar las condiciones de estabilidad y las técnicas para determinar la estabilidad de un amplificador
- Examinar las técnicas de compensación para estabilizar un amplificador inestable

▸ **NOTA:** El objetivo principal de la simulación con PSpice/SPICE en este capítulo es verificar las técnicas de análisis de amplificadores retroalimentados. A fin de verificar los resultados de los cálculos manuales, se utilizarán el modelo simple de amplificador operacional de corriente directa, que aparece en la figura 6.3(a), y el modelo π simple para transistores de unión bipolar (BJT). Si se fueran a llevar a cabo simulaciones utilizando el modelo proporcionado en PSpice/SPICE, los resultados diferirán ligeramente.

10.2 *Retroalimentación*

Considérese el amplificador operacional no inversor de la figura 10.1(a). Los voltajes v_s, v_f y v_e están relacionados entre sí de la siguiente manera:

$$v_e = v_s - v_f$$

$$v_o = Av_e$$

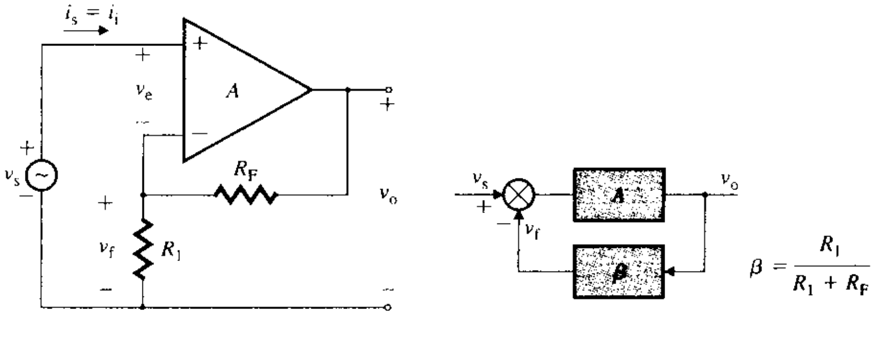
y

$$v_f = \frac{R_1}{R_1 + R_F} v_o$$

Las relaciones de entrada y de salida descritas con estas ecuaciones se pueden representar mediante un diagrama de bloques, según se muestra en la figura 10.1(b). El voltaje v_e, que es la diferencia entre v_s y v_f, es amplificado por la ganancia en voltaje A. La *señal de retroalimentación* v_f es proporcional al voltaje de salida, y es retroalimentada al lado de la entrada. Por tanto el amplificador alimenta el voltaje de salida de regreso al lado de la entrada y compara los voltajes. Hay dos circuitos: el circuito de amplificación y el circuito (o red) de retroalimentación, formado por R_1 y R_F. Los voltajes v_s, v_f y v_e forman un circuito en serie en el lado de la entrada, como se ve en la figura 10.1(a), en tanto que v_o se aplica directamente a la red de retroalimentación. Esto es, el amplificador no inversor utiliza una retroalimentación serie-paralelo, es decir, una retroalimentación de *detección de voltaje/comparación de voltaje*.

www.elsolucionario.net

FIGURA 10.1 Representación de la retroalimentación de un amplificador operacional no inversor



(a) Amplificador no inversor **(b) Diagrama de bloques**

Ahora considérese el amplificador operacional inversor que aparece en la figura 10.2(a). Existe un nodo común en el lado de la entrada, donde se unen la corriente de entrada i_i y la corriente de retroalimentación i_f. Los voltajes y las corrientes están relacionados de la siguiente manera:

$$i_e = i_i - i_f$$

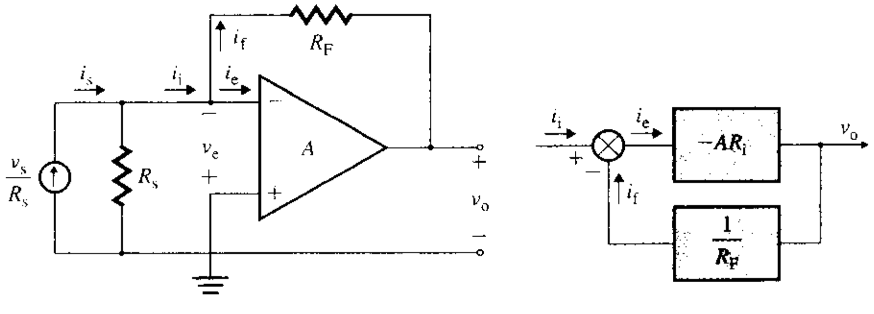
$$v_e = -R_i i_e$$

$$v_o = Av_e$$

y
$$i_f = \frac{-v_e - v_o}{R_F} \approx \frac{-v_o}{R_F}$$

ya que $v_e \approx 0$ y $v_o >> v_e$. Las relaciones de entrada y de salida descritas con estas ecuaciones aparecen en el diagrama de bloques de la figura 10.2(b). La corriente i_e, que es la diferencia entre i_i e i_f, es amplificada por la ganancia en transimpedancia $-R_iA$. La *señal de corriente de retroalimentación* i_f es proporcional al voltaje de salida. Por lo tanto, el amplificador alimenta el voltaje de salida de regreso al lado de la entrada y compara las corrientes. Aquí, la red de retroalimentación está formada por R_F. Las corrientes i_i, i_f e i_e forman una conexión en paralelo en el lado de la entrada, en tanto que v_o es aplicado directamente a la red de retroalimentación. En consecuencia, el amplificador inversor utiliza una retroalimentación paralelo-paralelo, es decir, una retroalimentación de *detección voltaje /comparación de corriente*.

FIGURA 10.2 Representación de la retroalimentación de un amplificador operacional inversor



(a) Amplificador inversor **(b) Diagrama de bloques**

10.3 ▸ *Análisis de la retroalimentación*

En los amplificadores inversor y no inversor de las figuras 10.1 y 10.2, el voltaje de salida es retroalimentado directamente al lado de la entrada, y es comparado ya sea con el voltaje o con la corriente en el lado de la entrada. La retroalimentación se puede representar por la configuración de tipo general que aparece en la figura 10.3, donde β se conoce como *relación* (o *factor) de retroalimentación*, y A es la ganancia del amplificador. Las unidades de A pueden ser V/V, A/V, A/A o V/A, y las unidades de β serán los recíprocos de las correspondientes a A. Para el caso del amplificador no inversor, A está en V/V, y β, en V/V; para el amplificador inversor, A está en V/A, y β, en A/V.

www.elsolucionario.net

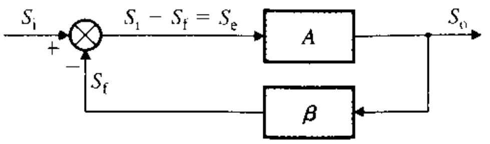


FIGURA 10.3 Configuración general de la retroalimentación

▸ **NOTA:** β es la relación de retroalimentación, en tanto que β_f $(=\beta_F)$ es la ganancia en corriente directa de un transistor bipolar.

Las diversas señales (ya sean voltajes o corrientes) de la figura 10.3 están relacionadas por las siguientes ecuaciones:

$$S_o = AS_e \tag{10-1}$$

$$S_e = S_i - S_f \tag{10-2}$$

$$S_f = \beta S_o \tag{10-3}$$

donde A = ganancia de lazo abierto del amplificador
S_o = señal de salida
S_e = señal de error
S_f = señal de retroalimentación
S_i = señal de entrada
β = factor de retroalimentación

La sustitución de S_e de la ecuación (10.2) en la (10.1), da

$$S_o = AS_e = AS_i - AS_f \tag{10-4}$$

Si se sustituye S_f de la ecuación (10.3) en la (10.4), se obtiene

$$S_o = AS_i - \beta AS_o$$

lo que da la ganancia total A_f con retroalimentación negativa como

$$A_f = \frac{S_o}{S_i} = \frac{A}{1 + \beta A} \tag{10-5}$$

A menudo, A_f se conoce como *ganancia de lazo cerrado*. La ecuación (10.5) está deducida para retroalimentación negativa. βA es la ganancia alrededor del lazo de retroalimentación, conocida como *ganancia de lazo* o *transmisión de lazo*. Sea $T_L = \beta A$. Si $T_L >> 1$, la ecuación (10.5) se convierte en

$$A_f \approx \frac{1}{\beta} \tag{10-6}$$

Esto es, para valores grandes de la ganancia de lazo T_L, la ganancia de lazo cerrado A_f es independiente de la ganancia de lazo abierto A, y depende sólo del factor de retroalimentación β.

Sustituyendo S_f de la ecuación (10.3) y S_o de la ecuación (10.5) en la ecuación (10.2), se obtiene la señal de error S_e:

$$S_e = S_i - S_f = S_i - \beta S_o = S_i - \frac{\beta AS_i}{1 + \beta A} = \frac{S_i}{1 + \beta A} = \frac{S_i}{1 + T_L} \tag{10-7}$$

En vista de que T_L se hace mucho mayor que 1, S_e se hace mucho más pequeña que S_i, y $S_i \approx S_f$. Al sustituir S_o de la ecuación (10.5) en la (10.3), se tiene

$$S_f = \frac{\beta A}{1 + \beta A} S_i = \frac{T_L}{1 + T_L} S_i \tag{10-8}$$

www.elsolucionario.net

Si $T_L >> 1$, $S_f \approx S_i = \beta S_o$. Esto es, la señal de salida S_o es la versión amplificada de la señal de entrada S_i, siempre que $\beta < 1$.

Con la retroalimentación positiva, cambia el signo de βA, y la ganancia de lazo cerrado se convierte en

$$A_f = \frac{S_o}{S_i} = \frac{A}{1 - \beta A} \qquad \textbf{(10.9)}$$

Sensibilidad a la ganancia

En la mayoría de los amplificadores reales, la ganancia de lazo abierto A depende de la temperatura y de las condiciones de operación de los dispositivos activos. Puede determinarse el efecto de las variaciones en la ganancia de lazo abierto A a partir de la sensibilidad de la ganancia de lazo cerrado A_f. Derivando A_f en la ecuación (10.5) respecto a A, se obtiene

$$\frac{dA_f}{dA} = \frac{(1 + \beta A) - \beta A}{(1 + \beta A)^2} = \frac{1}{(1 + \beta A)^2} \qquad \textbf{(10.10)}$$

Si A cambia respecto a δA, entonces A_f cambiará respecto a δA_f. Por tanto de la ecuación (10.10),

$$\delta A_f = \frac{\delta A}{(1 + \beta A)^2} \quad \text{(suponiendo que } \delta A_f \approx dA_f) \qquad \textbf{(10.11)}$$

expresión que da el valor aproximado de δA_f para incrementos finitos en δA. El cambio fraccionario en A_f está dado por

$$\frac{\delta A_f}{A_f} = \frac{1 + \beta A}{A} \frac{\delta A}{(1 + \beta A)^2} = \frac{\delta A / A}{1 + \beta A} \quad \text{(suponiendo que } \delta A_f \approx dA_f) \qquad \textbf{(10.12)}$$

lo que demuestra que un cambio fraccionario en A de $(\delta A / A)$ causa un cambio fraccionario en A_f de $(\delta A_f / A_f)$, de forma que

$$\frac{\delta A_f}{A_f} = \frac{1}{1 + \beta A} \left(\frac{\delta A}{A} \right)$$

Si $\delta A / A$ es, por ejemplo, 10%, el cambio en A_f es de

$$\frac{\delta A_f}{A_f} = \frac{10}{1 + \beta A} \%$$

únicamente. Por lo que la sensibilidad de la ganancia de lazo cerrado A_f respecto de la ganancia de lazo abierto A se define como

$$S_A^{A_f} = \frac{\delta A_f / A_f}{\delta A / A} = \frac{1}{1 + \beta A} \qquad \textbf{(10.13)}$$

Cuando $\beta A >> 1$, que es el caso general, la sensibilidad de A_f respecto de A se hace muy pequeña. Por tanto, un cambio significativo en A causará sólo un pequeño cambio en A_f.

Sensibilidad al factor de retroalimentación

De la ecuación (10.6), se puede ver que la ganancia de lazo cerrado A_f depende exclusivamente del factor de retroalimentación β. Puede calcularse el efecto de las variaciones del factor de retroalimentación β sobre la ganancia A_f. Derivando A_f de la ecuación (10.5) respecto a β, se tiene

$$\frac{dA_f}{d\beta} = -\frac{A^2}{(1 + \beta A)^2} = -A_f^2 \qquad \textbf{(10.14)}$$

Si β cambia respecto a $\delta\beta$, entonces A_f cambiará respecto a δA_f. De la ecuación (10.14), tenemos

$$\delta A_f = -A_f^2 \delta\beta \quad \text{(suponiendo que } \delta A_f \approx dA_f) \qquad \textbf{(10.15)}$$

www.elsolucionario.net

Por lo que el cambio fraccionario en A_f está dado por

$$\frac{\delta A_f}{A_f} = -A_f\,\delta\beta \tag{10.16}$$

La sensibilidad de la ganancia de lazo cerrado A_f respecto del factor de retroalimentación β se define como

$$S_\beta^{A_f} = \frac{\delta A_f/A_f}{\delta\beta/\beta} = -A_f\beta = -\frac{\beta A}{1+\beta A} \tag{10.17}$$

Con $\beta A >> 1$, la ecuación (10.17) se puede reducir a

$$S_\beta^{A_f} = -1 \tag{10.18}$$

Por tanto, la ganancia A_f es directamente sensible a cualquier cambio en el factor de retroalimentación β. El signo negativo de la ecuación (10.18) significa que un incremento en β causará una reducción en A_f.

▸ **NOTA:** Aunque el valor de A puede ser positivo o negativo, dependiendo de la configuración del circuito, en las ecuaciones para retroalimentación negativa sólo se utilizará el valor absoluto de A, como en la ecuación (10.5).

EJEMPLO 10.1 ▸ **Determinación del efecto de los cambios en la ganancia de lazo abierto sobre la ganancia de lazo cerrado** La ganancia de lazo abierto de un amplificador es $A = 250$, y el factor de retroalimentación es $\beta = 0.8$.

(a) Determinar la ganancia de lazo cerrado $A_f = S_o/S_i$.

(b) Si la ganancia de lazo abierto A se modifica en +20%, determinar el cambio porcentual en la ganancia de lazo cerrado A_f, así como su valor.

(c) Si el factor de retroalimentación β se modifica en −20%, determinar el cambio porcentual en la ganancia de lazo cerrado A_f, así como su valor.

SOLUCIÓN

$A = 250$, $\beta = 0.8$ y $T_L = \beta A = 250 \times 0.8 = 200$.

(a) De la ecuación (10.5),

$$A_f = 250/(1+200) = 1.2438$$

(b) $\delta A/A = 20\%$. De la ecuación (10.13),

$$\delta A_f/A_f = 20\%/(1+200) = 0.1\%$$
$$\delta A_f = 0.1\% \times 1.2438 = 0.00124$$
$$A_f = 1.2438 + 0.00124 = 1.245$$

(c) $\delta\beta/\beta = 20\%$. De la ecuación (10.18),

$$\delta A_f/A_f = -20\%$$
$$\delta A_f = -20\% \times 1.2438 = -0.249$$
$$A_f = 1.2439 - 0.249 = 0.995$$

▸ **NOTA:** La ganancia total A_f no cambia mucho ante variaciones grandes en la ganancia de lazo abierto A. Pero la ganancia A_f cambia directamente en función del factor de retroalimentación β. Al diseñar un amplificador retroalimentado, debe tenerse especial cuidado en asegurarse de que la variación en el factor de retroalimentación sea mínima.

Respuesta en frecuencia

La retroalimentación negativa incrementa el ancho de banda de un amplificador. Para comprobar lo anterior, considérese un amplificador simple, cuya ganancia de lazo abierto A depende de la frecuencia, lo que se puede expresar en el dominio de Laplace como

$$A(s) = \frac{A_o}{1 + s/(2\pi f_H)} \tag{10.19}$$

www.elsolucionario.net

donde A_o es la ganancia a baja frecuencia de lazo abierto y f_H es la frecuencia de corte de 3 dB de lazo abierto, en Hz. Con la ecuación (10.5), la ganancia total está dada por

$$A_f(s) = \frac{A(s)}{1 + \beta A(s)} \tag{10.20}$$

donde el factor de retroalimentación β es independiente de la frecuencia. La sustitución de $A(s)$ de la ecuación (10.19) en la (10.20), nos da

$$A_f(s) = \frac{\dfrac{A_o}{1 + s/(2\pi f_H)}}{1 + \dfrac{\beta A_o}{1 + s/(2\pi f_H)}} = \frac{A_o}{1 + \beta A_o} \frac{1}{1 + \dfrac{s}{2\pi f_H(1 + \beta A_o)}} \tag{10.21}$$

lo que da la ganancia a baja frecuencia de lazo cerrado A_{of} como

$$A_{of} = \frac{A_o}{1 + \beta A_o} = \frac{A_o}{1 + T_{Lo}} \tag{10.22}$$

donde $T_{Lo} = \beta A_o$ se conoce como *ganancia de lazo a baja frecuencia*. De la ecuación (10.21), la frecuencia de corte de 3 dB f_{Hf} con retroalimentación se convierte en

$$f_{Hf} = f_H(1 + \beta A_o) \tag{10.23}$$

Por tanto, *sin retroalimentación*, se aplican las ecuaciones siguientes:

Ganancia a frecuencia baja $= A_o$

Ancho de banda BW $= f_H$

Producto ganancia-ancho de banda GBW $= A_o f_H$ **(10.24)**

Con retroalimentación, se aplican estas ecuaciones:

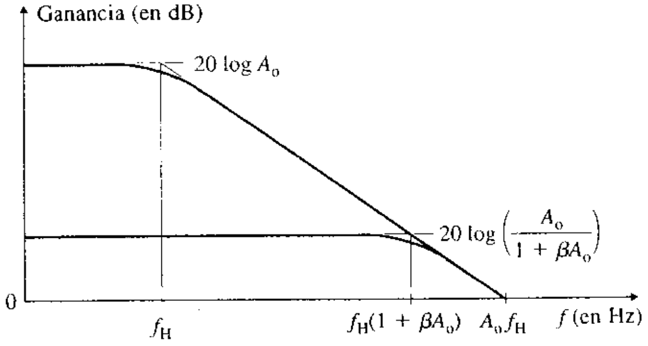
Ganancia a frecuencia baja $= A_{of} = \dfrac{A_o}{1 + \beta A_o}$

Ancho de banda BW $= f_H\,(1 + \beta A_o)$

Producto ganancia-ancho de banda GBW $= A_o f_H$ **(10.25)**

A partir de las ecuaciones (10.22) y (10.23), se puede concluir que la retroalimentación reduce la ganancia a frecuencia baja en un factor de $(1 + \beta A_o)$, aunque incrementa la frecuencia de 3 dB en la misma cantidad $(1 + \beta A_o)$. Sin embargo, el producto ganancia-ancho de banda se mantiene constante, $A_o f_H$. La retroalimentación negativa le permite al diseñador intercambiar ganancia por ancho de banda, y es de amplio uso como método para el diseño de amplificadores de banda ancha. Por lo general, la reducción en ganancia es compensada mediante la adición de más etapas, que también pueden ser amplificadores retroalimentados. Las gráficas de la magnitud en función de la frecuencia para A_f y A, aparecen en la figura 10.4.

FIGURA 10.4
Gráficos de la magnitud en función de la frecuencia



www.elsolucionario.net

EJEMPLO 10.2

Determinación del efecto de la retroalimentación sobre la frecuencia de un amplificador El factor de retroalimentación de un amplificador de lazo cerrado es $\beta = 0.8$. La ganancia de lazo abierto se expresa como

$$A(s) = \frac{250}{1 + s/(2\pi \times 100)}$$

Determinar **(a)** la ganancia de lazo cerrado A_{of} en frecuencia baja, **(b)** el ancho de banda BW de lazo cerrado, y **(c)** el producto ganancia ancho de banda GBW.

SOLUCIÓN

$A_o = 250$, $\beta = 0.8$ y $f_H = 100$.

(a) De la ecuación (10.22),

$$A_{of} = 250/(1 + 250 \times 0.8) = 1.24378$$

(b) De la ecuación (10.23),

$$f_{Hf} = 100 \times (1 + 250 \times 0.8) = 20.1 \text{ kHz}$$

(c) De la ecuación (10.24),

$$\text{producto ganancia-ancho de banda GBW} = A_o f_H = 250 \times 100 = 25 \times 10^3$$

Distorsión

Un amplificador contiene dispositivos no lineales, tales como transistores. Como resultado, la gráfica de la señal de salida S_o en función de la señal de entrada S_i no será lineal. Por tanto, si la señal de entrada es una onda senoidal, el voltaje de salida no será senoidal. Esto es, la señal de salida estará distorsionada. El efecto de la distorsión en un amplificador es reducir la ganancia en la función de transferencia de lazo abierto. Sin embargo, la ganancia de lazo cerrado A_f, se conserva prácticamente independiente de la ganancia de lazo abierto, según se puede observar en la ecuación (10.6). Por tanto, la retroalimentación negativa puede reducir el efecto de cambios en la pendiente en la función de transferencia de lazo abierto.

Considérese un amplificador cuya característica de transferencia es no lineal, como se observa en la figura 10.5. Existen cuatro regiones de ganancia constante: A_1, A_2, A_3 y A_4. Si se aplica retroalimentación negativa, con un factor de retroalimentación β, se puede utilizar la ecuación (10.6) para calcular las ganancias de lazo cerrado correspondientes a las cuatro regiones, como sigue:

$$A_{f1} = \frac{A_1}{1 + \beta A_1} \approx \frac{1}{\beta} \quad \text{para } \beta A_1 >> 1$$

$$A_{f2} = \frac{A_2}{1 + \beta A_2} \approx \frac{1}{\beta} \quad \text{para } \beta A_2 >> 1$$

$$A_{f3} = \frac{A_3}{1 + \beta A_3} \approx \frac{1}{\beta} \quad \text{para } \beta A_3 >> 1$$

$$A_{f4} = \frac{A_4}{1 + \beta A_4} \approx \frac{1}{\beta} \quad \text{para } \beta A_4 >> 1$$

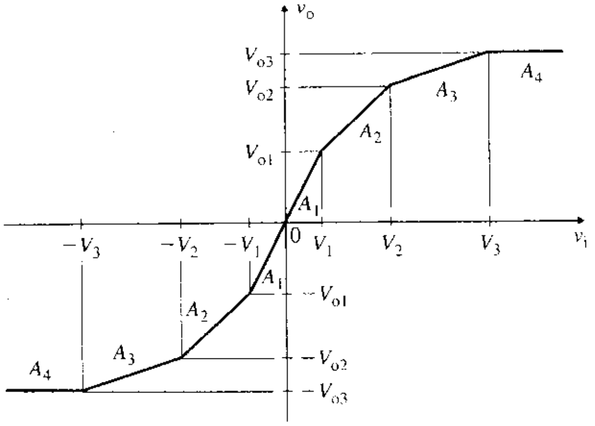


FIGURA 10.5 Característica de transferencia sin retroalimentación negativa

www.elsolucionario.net

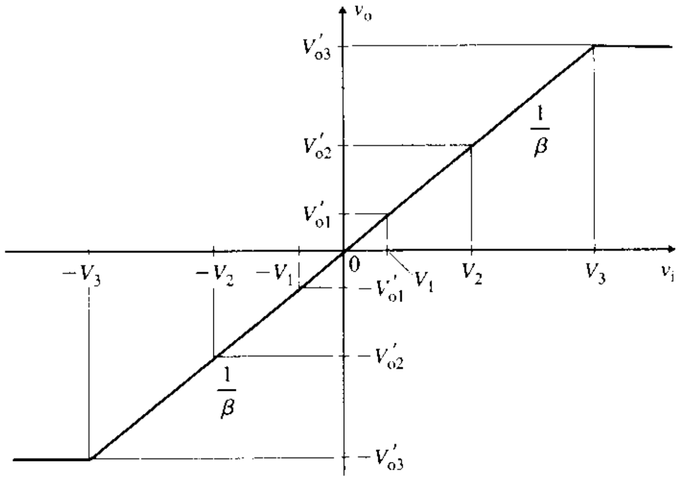


FIGURA 10.6 Característica de transferencia con retroalimentación negativa

Por tanto, en las cuatro regiones, las pendientes de la característica de transferencia serán casi iguales, y la característica de transferencia se verá como en la figura 10.6. La característica de transferencia con retroalimentación negativa es mucho menos no lineal que la del amplificador original sin retroalimentación negativa.

EJEMPLO 10.3 ▸ **Determinación del efecto de la no linealidad del amplificador sobre la ganancia de lazo cerrado** Se puede tener una aproximación de la característica de transferencia de un amplificador sin retroalimentación, mediante los valores siguientes de la ganancia en lazo abierto para los intervalos dados del voltaje de entrada v_i:

$$A = \begin{cases} 1000 & \text{para } 0 < v_i \leq 0.5 \text{ mV} \\ 500 & \text{para } 0.5 \text{ mV} < v_i \leq 1 \text{ mV} \\ 250 & \text{para } 1 \text{ mV} < v_i \leq 2 \text{ mV} \\ 0 & \text{para } v_i > 2 \text{ mV} \end{cases}$$

Si el factor de retroalimentación es $\beta = 0.5$, determinar las ganancias en lazo cerrado de la característica de transferencia.

SOLUCIÓN De la ecuación (10.5), las ganancias de lazo cerrado se convierten en

$$A_f = \begin{cases} \dfrac{1000}{1 + 0.5 \times 1000} = 1.996 & \text{para } 0 < v_i \leq 0.5 \text{ mV} \\ \dfrac{500}{1 + 0.5 \times 500} = 1.992 & \text{para } 0.5 \text{ mV} < v_i \leq 1 \text{ mV} \\ \dfrac{250}{1 + 0.5 \times 250} = 1.984 & \text{para } 1 \text{ mV} < v_i \leq 2 \text{ mV} \\ 0 & \text{para } v_i > 2 \text{ mV} \end{cases}$$

▸ **NOTA:** Conforme varía el voltaje de entrada v_i de 0 a 2 mV, la pendiente del voltaje de salida comparada con el voltaje de entrada (es decir, la ganancia) varía de 1000 a 250 de manera no lineal. Pero la ganancia de lazo cerrado A_f se conserva prácticamente constante.

ASPECTOS PRINCIPALES DE LA SECCIÓN 10.3

- La retroalimentación reduce la ganancia de un amplificador retroalimentado. Sin embargo, se amplía proporcionalmente el ancho de banda. Además, la retroalimentación reduce el efecto de la distorsión del amplificador, y no linealidad, y las variaciones en los parámetros de amplificador.
- Para una ganancia de lazo T_L de valor grande, la ganancia de lazo cerrado A_f es inversamente proporcional al factor de retroalimentación β. Esto es, A_f es sensible a cambios en los parámetros de la red de retroalimentación.

www.elsolucionario.net

10.4 Topologías de retroalimentación

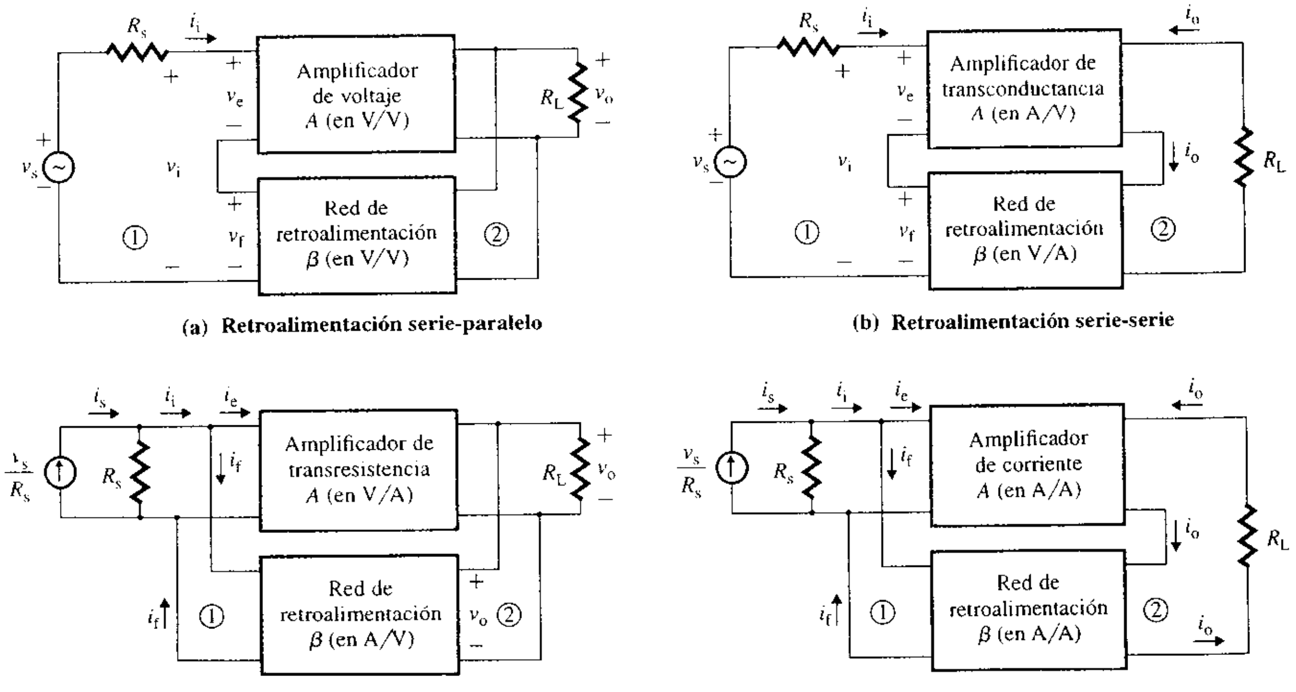
La configuración de retroalimentación de la figura 10.3 representa una forma general; no indica si las señales de entrada y de salida son voltajes o corrientes. En los amplificadores reales, las señales de entrada y de salida pueden ser voltajes o corrientes. Si el voltaje de salida es la señal de retroalimentación, puede compararse con el voltaje de entrada, para generar la señal de voltaje de error (como se ve en la figura 10.1), o con la corriente de entrada, para generar la señal de corriente de error (como se ve en la figura 10.2). De la misma manera, se puede retroalimentar la corriente de salida, y ésta puede compararse con el voltaje de entrada, para generar la señal de voltaje de error, o con la corriente de entrada, para generar la señal de corriente de error. Por tanto, existen cuatro configuraciones de retroalimentación, dependiendo de si las señales de entrada y de salida son voltajes o corrientes. Estas configuraciones, que se muestran en la figura 10.7 son: retroalimentación serie-paralelo, retroalimentación serie-serie, retroalimentación paralelo-paralelo, y retroalimentación paralelo-serie.

En la retroalimentación serie-paralelo (*detección de voltaje/comparación de voltaje*), que aparece en la figura 10.7(a), el voltaje de salida v_o es la entrada a la red de retroalimentación, y el voltaje de retroalimentación v_f es proporcional al voltaje de salida v_o. La red de retroalimentación forma un circuito en serie con el voltaje de entrada v_i, pero forma uno en paralelo con el voltaje de salida v_o. La corriente de entrada i_i fluye a través del lazo formado por el voltaje de entrada, el amplificador y la red de retroalimentación. Esto es, $v_i - v_f = v_e$. En la figura 10.8(a) aparece una realización serie-paralelo utilizando un amplificador operacional.

En la retroalimentación serie-serie (*detección de corriente/comparación de voltaje*), figura 10.7(b), la corriente de salida i_o es la entrada a la red de retroalimentación, y el voltaje de retroalimentación v_f es proporcional a la corriente de salida i_o. La red de retroalimentación forma un circuito en serie con el voltaje de entrada y con la corriente de salida. La corriente de entrada fluye a través del lazo formado por el voltaje de entrada, el amplificador y la red de retroalimentación. Esto es, $v_i - v_f = v_e$. En la figura 10.8(b) se muestra una realización serie-serie utilizando un amplificador operacional.

En la retroalimentación paralelo-paralelo (*detección de voltaje/comparación de corriente*), como la de la figura 10.7(c), el voltaje de salida v_o es también la entrada a la red

FIGURA 10.7 Configuraciones de retroalimentación



(a) Retroalimentación serie-paralelo

(b) Retroalimentación serie-serie

(c) Retroalimentación paralelo-paralelo

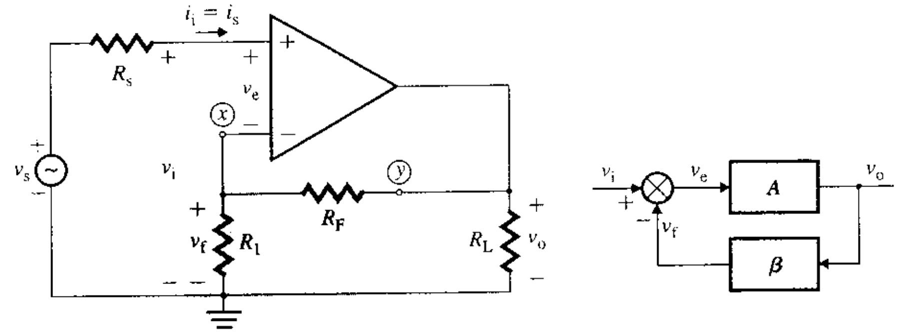
(d) Retroalimentación paralelo-serie

www.elsolucionario.net

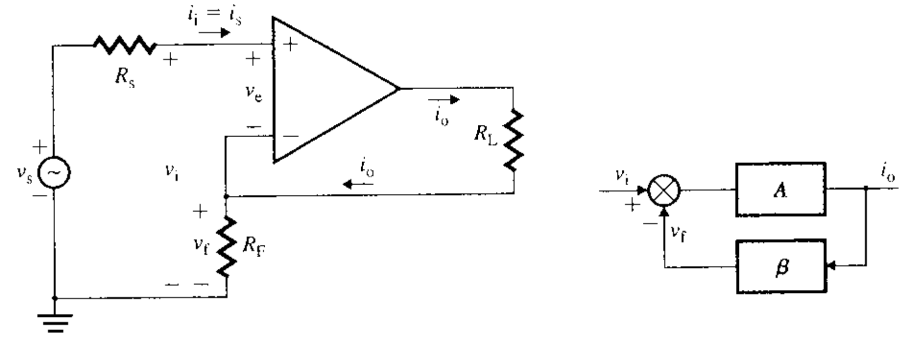
de retroalimentación, y la corriente de retroalimentación i_f es proporcional al voltaje de salida v_o. La red de retroalimentación está en paralelo tanto con el voltaje de entrada como con el de salida. La corriente de entrada i_i está compartida con el amplificador y la red de retroalimentación. Esto es, $i_i - i_f = i_e$. En la figura 10.8(c) aparece una realización paralelo-paralelo utilizando un amplificador operacional.

En la retroalimentación paralelo-serie (*detección de corriente/comparación de corriente*), que se muestra en la figura 10.7(d), la corriente de salida i_o es la entrada a la red de retroalimentación, y la corriente de retroalimentación i_f es proporcional a la corriente de salida i_o. La red de retroalimentación está en paralelo con el voltaje de entrada, pero en se-

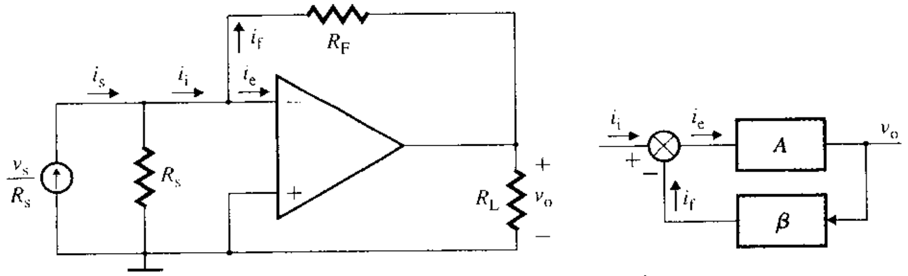
FIGURA 10.8 Realización de configuraciones de retroalimentación en un amplificador operacional



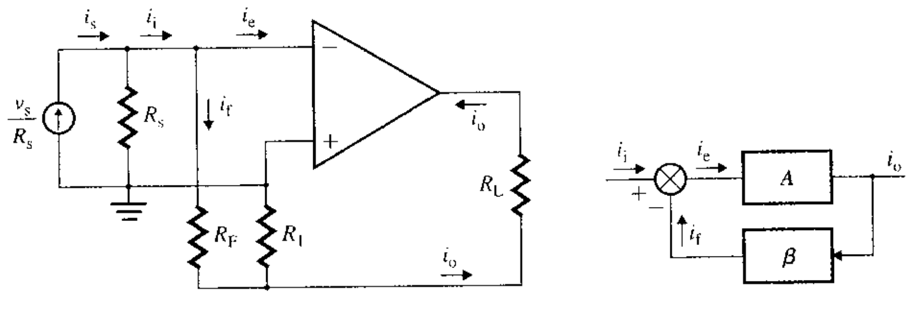
(a) Retroalimentación serie-paralelo



(b) Retroalimentación serie-serie



(c) Retroalimentación paralelo-paralelo



(d) Retroalimentación paralelo-serie

www.elsolucionario.net

rie con la corriente de salida. La corriente de entrada está compartida por el amplificador y la red de retroalimentación. Esto es, $i_i - i_f = i_e$. Una realización paralelo-serie, que utiliza un amplificador operacional, aparece en la figura 10.8(d).

Existen dos circuitos en un amplificador retroalimentado: el circuito amplificador (o circuito A) y el circuito de retroalimentación (o circuito β). La ganancia efectiva siempre queda reducida en un factor de $(1 + \beta A)$. En arreglos del tipo serie, los circuitos A y β están conectados en serie, y la resistencia efectiva se incrementa en un factor de $(1 + \beta A)$. En los arreglos de tipo paralelo, los circuitos A y β están conectados en paralelo, y la resistencia efectiva queda disminuida en un factor de $(1 + \beta A)$. Los efectos de los diferentes tipos de retroalimentación se resumen en la tabla 10.1. Dependiendo del tipo de retroalimentación, el amplificador por lo general está representado por una de cuatro topologías de amplificador: de voltaje, de corriente, de transconductancia o de transresistencia. En la ecuación (10.5), A representa, simplemente, la ganancia, que podría ser una ganancia en voltaje, una ganancia en corriente, una transconductancia o la transresistencia del amplificador bajo la condición de lazo abierto. Por lo anterior, las unidades de A pueden ser: V/V, A/A, A/V o V/A, respectivamente.

TABLA 10.1 Relaciones de retroalimentación

	Ganancia	Resistencia de entrada	Resistencia de salida
Sin retroalimentación	A	R_i	R_o
Serie-paralelo A (V/V) β (V/V)	$A_f = \dfrac{A}{1 + \beta A}$	$R_{if} = R_i(1 + \beta A)$	$R_{of} = \dfrac{R_o}{1 + \beta A}$
Serie-serie A (A/V o ℧) β (V/A o Ω)	$A_f = \dfrac{A}{1 + \beta A}$	$R_{if} = R_i(1 + \beta A)$	$R_{of} = R_o(1 + \beta A)$
Paralelo-paralelo A (V/A o Ω) β (A/V o ℧)	$A_f = \dfrac{A}{1 + \beta A}$	$R_{if} = \dfrac{R_i}{1 + \beta A}$	$R_{of} = \dfrac{R_o}{1 + \beta A}$
Paralelo-serie A (A/A) β (A/A)	$A_f = \dfrac{A}{1 + \beta A}$	$R_{if} = \dfrac{R_i}{1 + \beta A}$	$R_{of} = R_o(1 + \beta A)$

ASPECTOS PRINCIPALES DE LA SECCIÓN 10.4

- Un amplificador retroalimentado se puede conectar en una de cuatro posibles configuraciones: serie-paralelo, serie-serie, paralelo-paralelo o paralelo-serie.
- Con retroalimentación en serie, la resistencia efectiva se incrementa en un factor de $(1 + \beta A)$, en tanto que con retroalimentación en paralelo, la resistencia efectiva se reduce en un factor de $(1 + \beta A)$.

10.5 ▸ *Análisis de amplificadores retroalimentados*

En los circuitos con amplificadores operacionales, la ganancia de lazo abierto A es independiente del factor de retroalimentación β. Esto es, la red de retroalimentación no tiene influencia sobre A. El primer paso para analizar un amplificador retroalimentado es identificar el amplificador principal y su red de retroalimentación. Sin embargo, en los amplificadores con BJT y con FET, la retroalimentación se realiza internamente, y la red de retroalimentación no se puede separar del amplificador principal sin afectar la ganancia de lazo abierto A. Por tanto, la red de retroalimentación sí tiene influencia sobre A. El análisis de un amplificador retroalimentado se puede simplificar siguiendo estos pasos:

Paso 1. Identificar la red de retroalimentación.

Paso 2. Identificar el tipo de retroalimentación en los lados de entrada y de salida.

www.elsolucionario.net

Paso 3. Tomar en consideración los efectos de la red de retroalimentación sobre la ganancia de lazo abierto A, modificando el amplificador de la siguiente manera:

a. Poner en cortocircuito el lado de retroalimentación en paralelo a tierra, de forma que no exista señal de voltaje hacia la red de retroalimentación. Por ejemplo, la terminal y de R_F en la figura 10.8(a) se conectaría a tierra, para que R_1 quedara en paralelo con R_F.

b. Cortar el lado de retroalimentación en serie, de forma que no exista señal de corriente hacia la red de retroalimentación. Por ejemplo, la terminal inversora x del amplificador operacional de la figura 10.8(a) se desconectaría a fin de que no fluyera corriente en el circuito de retroalimentación, y que R_1 quedara en serie con R_F.

Paso 4. Representar el amplificador modificado (del paso 3) utilizando una de las siguientes topologías de amplificador equivalentes:

a. Amplificador de voltaje para la retroalimentación serie-paralelo

b. Amplificador de transconductancia para la retroalimentación serie-serie

c. Amplificador de transresistencia para la retroalimentación paralelo-paralelo

d. Amplificador de corriente para la retroalimentación paralelo-serie

Calcular los valores de la resistencia de entrada R_i, la resistencia de salida R_o y la ganancia de lazo abierto A (que representa transconductancia, voltaje, transresistencia o corriente) del amplificador.

Paso 5. La salida del amplificador es la entrada a la red de retroalimentación. Determinar el factor de retroalimentación β de una de las siguientes representaciones en dos puertos de la red de retroalimentación:

a. Representación de ganancia en voltaje (V/V), para la retroalimentación serie-paralelo

b. Representación de transresistencia (V/A), para la retroalimentación serie-serie

c. Representación de transconductancia (A/V), para la retroalimentación paralelo-paralelo

d. Representación de ganancia en corriente (A/A), para la retroalimentación paralelo-serie

Paso 6. Calcular la resistencia de entrada con retroalimentación, con alguna de las ecuaciones siguientes:

$R_{if} = R_i(1 + \beta A)$ para retroalimentaciones serie-serie y serie-paralelo **(10.26)**

$R_{if} = \dfrac{R_i}{1 + \beta A}$ para retroalimentaciones paralelo-serie y paralelo-paralelo **(10.27)**

Paso 7. Calcular la resistencia de salida con retroalimentación partiendo de alguna de las ecuaciones siguientes:

$R_{of} = R_o(1 + \beta A)$ para retroalimentaciones paralelo-serie y serie-serie **(10.28)**

$R_{of} = \dfrac{R_o}{1 + \beta A}$ para retroalimentaciones serie-paralelo y paralelo-paralelo **(10.29)**

Paso 8. Utilizar la siguiente ecuación de retroalimentación para determinar la ganancia de lazo cerrado A_f:

$$A_f = \frac{A}{1 + \beta A} \tag{10.30}$$

donde β es el factor de retroalimentación que representa la ganancia en voltaje, la ganancia en corriente, la transconductancia o la transresistencia, de la red de retroalimentación.

Las representaciones V-I del amplificador y de su red de retroalimentación para diferentes tipos de retroalimentación aparecen en la tabla 10.2. Es importante notar que las uni-

TABLA 10.2 Representaciones V-I de amplificadores y redes de retroalimentación

Tipo de retroalimentación	Amplificador	Unidades de A	Red de retroalimentación	Unidades de β
Serie-paralelo	V-V	V/V	V-V	V/V
Paralelo-serie	I-I	A/A	I-I	A/A
Serie-serie	V-I	℧	I-V	Ω
Paralelo-paralelo	I-V	Ω	V-I	

www.elsolucionario.net

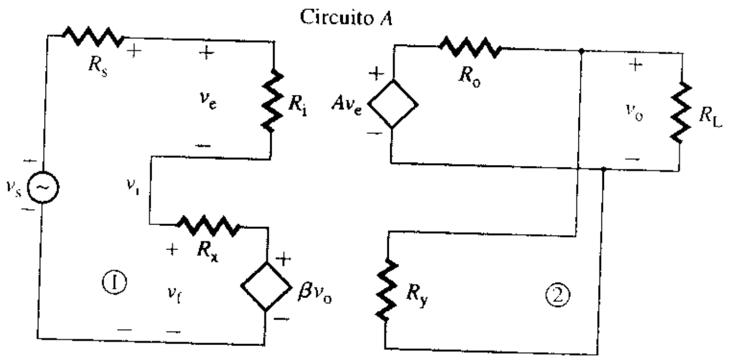
dades de A y de β son distintas en cada uno de los tipos de representación. La representación específica es esencial a fin de utilizar las ecuaciones generalizadas para R_{if}, R_{of} y A_f.

▸ **NOTA:** En vista de que las unidades de A pueden ser diferentes, dependiendo del tipo de configuración de retroalimentación, se utilizará el símbolo μ_g para la ganancia en voltaje de lazo abierto del amplificador.

10.6 *Retroalimentación serie-paralelo*

La retroalimentación serie-paralelo normalmente se aplica a un amplificador de voltaje. El amplificador de la figura 10.8(a) es remplazado por un amplificador de voltaje con una resistencia de entrada R_i, una resistencia de salida R_o y una ganancia en voltaje de lazo abierto A (en V/V). Este arreglo aparece en la figura 10.9. El voltaje de retroalimentación V_f queda en serie con el voltaje de entrada v_i y es proporcional al voltaje de salida v_o. La red de retroalimentación se puede considerar como una red de dos puertos, y se puede modelar como un circuito de ganancia en voltaje, como en la figura 10.9, con una resistencia de entrada R_y, una resistencia de salida R_x y una ganancia en voltaje de lazo abierto igual a β.

FIGURA 10.9
Configuración serie-paralelo



La determinación de los parámetros del modelo requiere la separación de la red de retroalimentación, además de su representación como una red de dos puertos con cuatro terminales. Las condiciones de prueba para determinar los parámetros de la red de retroalimentación se muestran en la figura 10.10. Los parámetros del modelo se obtienen a partir de tres ecuaciones. La primera de ellas es

$$R_x = \left.\frac{v_f}{i_f}\right|_{v_o=0} \quad \text{(lado de salida en cortocircuito)} \tag{10.31}$$

que se obtiene al aplicar un voltaje de prueba v_f en el lado v_f, y poniendo en cortocircuito el lado v_o. Obsérvese que el voltaje a través de un cortocircuito es cero, y que no fluye ninguna corriente a través de un circuito abierto. La segunda ecuación es

$$R_y = \left.\frac{v_o}{i_y}\right|_{i_f=0} \quad \text{(lado de entrada a circuito abierto)} \tag{10.32}$$

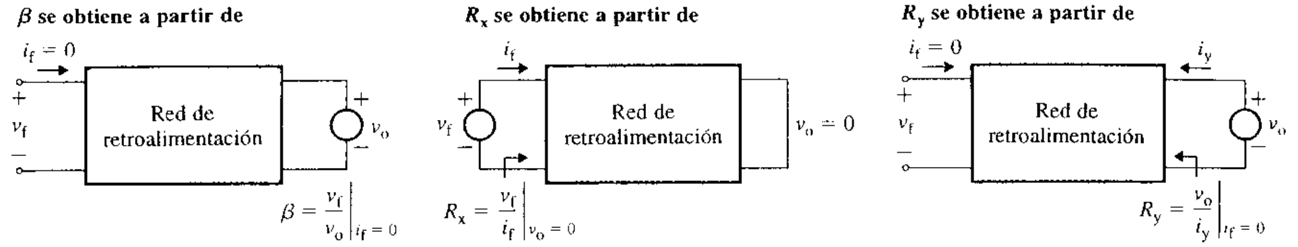
que se obtiene al aplicar un voltaje de prueba v_o en el lado v_o, y dejando en circuito abierto el lado v_f. La tercera ecuación es

$$\beta = \left.\frac{v_f}{v_o}\right|_{i_f=0} \quad \text{(lado de entrada a circuito abierto)} \tag{10.33}$$

que se obtiene al aplicar un voltaje de prueba v_o en el lado v_o, y dejando a circuito abierto el lado v_f.

www.elsolucionario.net

FIGURA 10.10 Condiciones de prueba para la determinación de los parámetros de una red de retroalimentación serie-paralelo



(a) (b) (c)

▸ **NOTA:** Al llevar a cabo las pruebas para encontrar los valores de R_x y R_y en una red de retroalimentación, resulta útil recordar la regla general siguiente: Poner en cortocircuito las terminales con retroalimentación en paralelo, y dejar en circuito abierto las terminales con retroalimentación en serie.

Análisis de una red ideal de retroalimentación serie-paralelo

El análisis de la retroalimentación serie-paralelo se puede simplificar suponiendo una red ideal de retroalimentación y despreciando los efectos de R_s y de R_L. Esto es, $R_x = 0$, $R_y = \infty$, $R_s = 0$ y $R_L = \infty$. En la figura 10.11(a) se muestra una red ideal de retroalimentación; se puede representar por el circuito equivalente que aparece en la figura 10.11(b). El factor de retroalimentación β está en V/V, y

$$v_o = Av_e \tag{10.34}$$

La señal de retroalimentación v_f, que es proporcional al voltaje de salida v_o, es

$$v_f = \beta v_o \tag{10.35}$$

y

$$v_e = v_s - v_f \tag{10.36}$$

A partir de las ecuaciones (10.34), (10.35) y (10.36), la ecuación correspondiente a la ganancia en voltaje de lazo cerrado A_f se convierte en

$$A_f = \frac{A}{1 + \beta A} \tag{10.37}$$

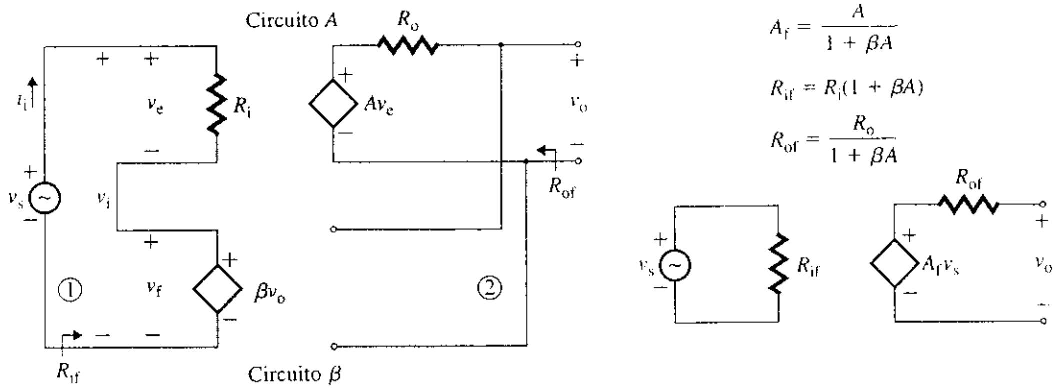
que es similar a la ecuación (10.5). De la ecuación (10.36),

$$v_s = v_e + v_f$$

Al sustituir v_f de la ecuación (10.35) y v_o de la ecuación (10.34) en la ecuación anterior, se tiene

$$v_s = v_e + \beta v_o = v_e + \beta A v_e = v_e(1 + \beta A) \tag{10.38}$$

FIGURA 10.11 Configuración serie-paralelo con una red ideal de retroalimentación



(a) Circuito ideal de retroalimentación (b) Circuito equivalente

www.elsolucionario.net

La corriente de entrada i_i es

$$i_i = \frac{v_e}{R_i} \tag{10.39}$$

La sustitución de v_s de la ecuación (10.38) da la resistencia de entrada R_{if} con retroalimentación:

$$R_{if} = \frac{v_s}{i_i} = \frac{v_e(1 + \beta A)}{v_e/R_i} = (1 + \beta A)R_i \tag{10.40}$$

La resistencia de entrada R_{if} siempre aparece incrementada por un factor de $(1 + \beta A)$ con retroalimentación en serie en el lado de la entrada.

La resistencia de salida con retroalimentación, que es la resistencia equivalente de Thévenin, se puede obtener al aplicar un voltaje de prueba v_x al lado de salida y poniendo en cortocircuito la fuente de entrada. El circuito equivalente para determinar la resistencia equivalente de Thévenin aparece en la figura 10.12. Se tiene

$$v_e + v_f = v_e + \beta v_x = 0 \qquad \text{o} \qquad v_e = -\beta v_x \tag{10.41}$$

y

$$i_x = \frac{v_x - Av_e}{R_o} \tag{10.42}$$

Al sustituir v_e de la ecuación (10.41) en la (10.42), se obtiene

$$i_x = \frac{v_x - A(-\beta v_x)}{R_o} = \frac{(1 + \beta A)v_x}{R_o} \tag{10.43}$$

que nos da la resistencia de salida R_{of} con retroalimentación como

$$R_{of} = \frac{R_o}{1 + \beta A} \tag{10.44}$$

Por tanto, la resistencia de salida R_{of} en el lado de salida queda reducida por un factor de $(1 + \beta A)$. La retroalimentación en paralelo en el lado de la salida siempre reduce la resistencia de salida en un factor de $(1 + \beta A)$.

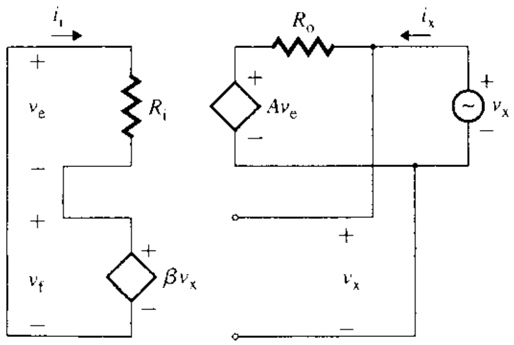
La retroalimentación serie-paralelo incrementa la resistencia de entrada en $(1 + \beta A)$, y reduce la resistencia de salida en $(1 + \beta A)$. Este tipo de retroalimentación normalmente es aplicada a un amplificador de voltaje. La impedancia de entrada, la impedancia de salida y la ganancia total en voltaje se pueden escribir de manera generalizada en el dominio de s de Laplace como sigue:

$$Z_{if}(s) = [1 + \beta A(s)]Z_i(s) \tag{10.45}$$

$$Z_{of}(s) = \frac{Z_o(s)}{1 + \beta A(s)} \tag{10.46}$$

$$A_f(s) = \frac{A(s)}{1 + \beta A(s)} \tag{10.47}$$

FIGURA 10.12
Circuito equivalente para la determinación de la resistencia de salida



www.elsolucionario.net

▸ **NOTAS:**

1. A es la ganancia en voltaje de lazo abierto del amplificador, en V/V.
2. β es la ganancia en voltaje de la red de retroalimentación, y es menor o igual que 1 V/V.
3. $T_L = \beta A$ es la ganancia de lazo, que no tiene dimensiones.
4. Si la fuente tiene una impedancia, entonces la ganancia total en voltaje queda reducida. El voltaje de entrada efectivo v_i al amplificador se puede determinar a partir de

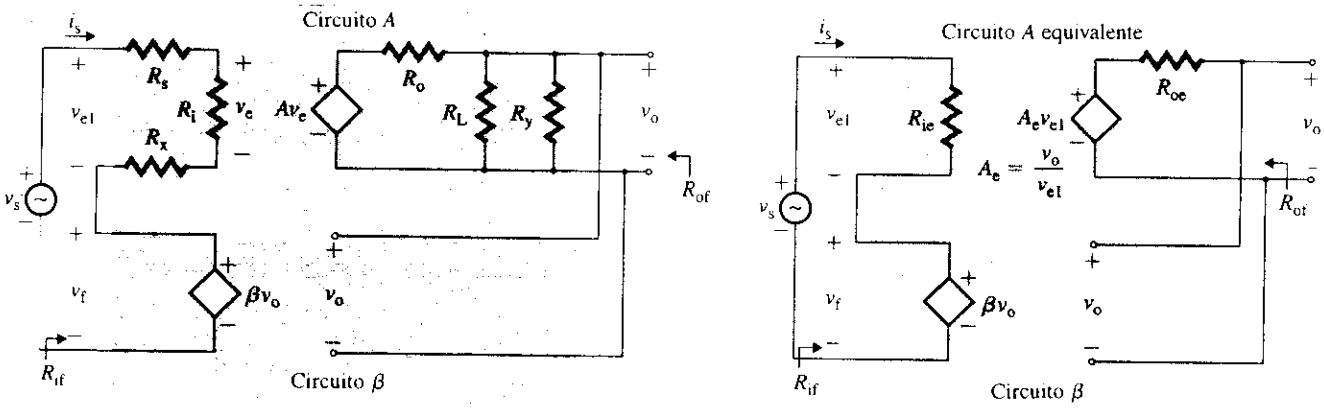
$$v_i = \frac{Z_i}{Z_s + Z_i} v_s \tag{10.48}$$

donde Z_s es la impedancia de la fuente, Z_i es la impedancia de entrada al amplificador y v_s es el voltaje de la fuente.

Análisis de una red práctica de retroalimentación serie-paralelo

La red de retroalimentación de la figura 10.9 tenía una resistencia de entrada finita R_y y una resistencia de salida R_x, que cargan al amplificador original, lo que, por tanto, afecta el desempeño del amplificador retroalimentado. El análisis de la sección anterior no tomó en consideración el efecto de carga de la red de retroalimentación. El efecto de carga puede tomarse en cuenta al incluir R_s, R_x, R_y y R_L en el circuito A, como se ve en la figura 10.13(a). Los parámetros de lazo abierto se modifican de manera correspondiente, según se muestra en la figura 10.13(b). Estas modificaciones permiten aplicar las ecuaciones correspondientes a la retroalimentación ideal.

FIGURA 10.13 Retroalimentación serie-paralelo práctica



(a) Circuito práctico **(b) Circuito equivalente simplificado**

La resistencia de entrada equivalente R_{ie} está dada por

$$R_{ie} = R_i + R_x + R_s \tag{10.49}$$

donde R_s es la resistencia de la fuente. La resistencia de salida equivalente R_{oe} está dada por

$$R_{oe} = (R_o \parallel R_y \parallel R_L) \tag{10.50}$$

Utilizando la regla del divisor de voltaje en la figura 10.13(a), se ve que el voltaje de salida v_o está dado por

$$v_o = \frac{R_y \parallel R_L}{(R_y \parallel R_L) + R_o} A v_e \tag{10.51}$$

donde v_e es el voltaje a través de R_i, pero no a través de R_{ie}. Es necesario determinar el voltaje a través de R_i. Utilizando la regla del divisor de voltaje se obtiene el valor de v_e como

$$v_e = \frac{R_i}{R_i + R_x + R_s} v_{e1}$$

www.elsolucionario.net

Al sustituir v_e en la ecuación (10.51), se obtiene la ganancia de lazo abierto modificada A_e:

$$A_e = \frac{v_o}{v_{e1}} = \frac{R_y \parallel R_L}{(R_y \parallel R_L) + R_o} \times \frac{R_i}{R_i + R_x + R_s} A \tag{10.52}$$

Si se reemplazan R_{ie}, R_{oe} y A_e por R_i, R_o y A, respectivamente, pueden aplicarse las ecuaciones (10.34) a (10.48) para calcular los parámetros en lazo cerrado de R_{if}, R_{of} y A_f.

EJEMPLO 10.4

Determinación del desempeño de un amplificador no inversor con retroalimentación serie-paralelo El amplificador no inversor de la figura 10.8(a) tiene $R_L = 10\ \text{k}\Omega$ y $R_s = 5\ \text{k}\Omega$. Los resistores de retroalimentación son $R_1 = 10\ \text{k}\Omega$ y $R_F = 90\ \text{k}\Omega$. Los parámetros de amplificador operacional son $R_i = 2\ \text{M}\Omega$ y $R_o = 75\ \Omega$, y la ganancia en voltaje de lazo abierto es $\mu_g = 2 \times 10^5$.

(a) Determinar la resistencia de entrada vista por la fuente $R_{if} = v_s/i_s$, la resistencia de salida R_{of} y la ganancia en voltaje de lazo cerrado $A_f = v_o/v_s$.

(b) Usar PSpice/SPICE para verificar los resultados.

SOLUCIÓN

$R_L = 10\ \text{k}\Omega$, $R_s = 5\ \text{k}\Omega$, $R_1 = 10\ \text{k}\Omega$, $R_F = 90\ \text{k}\Omega$, $R_i = 2\ \text{M}\Omega$, $R_o = 75\ \Omega$ y $\mu_g = 2 \times 10^5$. Al remplazar el amplificador operacional con su circuito equivalente, se obtiene el amplificador que aparece en la figura 10.14(a).

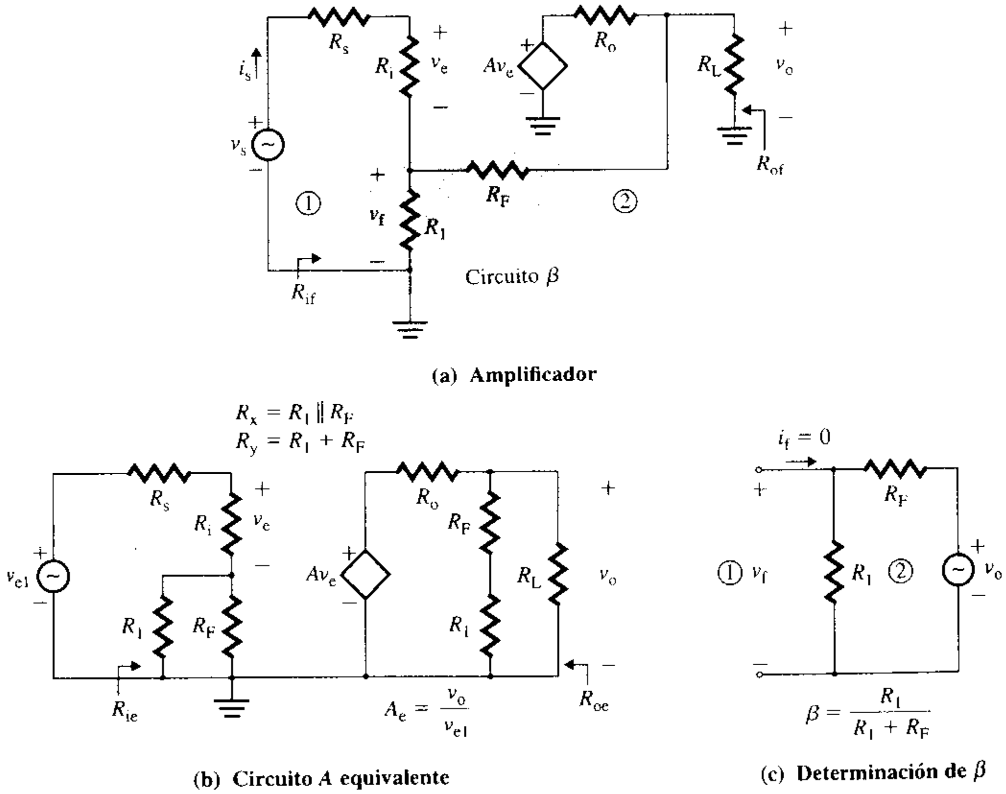
(a) Los pasos para analizar la red de retroalimentación son las siguientes:

Paso 1. R_1 y R_F, que constituyen la red de retroalimentación según puede verse en la figura 10.14(a), producen un voltaje de retroalimentación v_f que es proporcional al voltaje de salida v_o.

Paso 2. El amplificador utiliza una retroalimentación serie-paralelo. Por tanto, A debe estar en V/V; $A = \mu_g = 2 \times 10^5$.

Paso 3. El efecto de la red de retroalimentación en el lado de la entrada se toma en consideración al poner en cortocircuito la retroalimentación en paralelo del lado de la salida. De manera similar, el efecto en el lado de la salida se toma en consideración al abrir la retroalimentación en serie en el la-

FIGURA 10.14 Amplificador no inversor con retroalimentación serie-paralelo



www.elsolucionario.net

do de la entrada. Se conecta a tierra R_F en el lado 2 y se corta el circuito de retroalimentación en el lado 1, separándolo de R_i. Esta modificación aparece en la figura 10.14(b). Entonces,

$$R_x = (R_1 \parallel R_F) = (10\text{ k} \parallel 90\text{ k}) = 9\text{ k}\Omega$$
$$R_y = R_1 + R_F = 10\text{ k} + 90\text{ k} = 100\text{ k}\Omega$$

Paso 4. Si el amplificador de la figura 10.14(b) se representa con un amplificador de voltaje equivalente, la resistencia de entrada es

$$R_{ie} = R_s + R_i + (R_1 \parallel R_F) = R_s + R_i + R_x = 5\text{ k} + 2\text{ M} + 9\text{ k} = 2014\text{ k}\Omega$$

y la resistencia de salida es

$$R_{oe} = R_o \parallel (R_1 + R_F) \parallel R_L = 75 \parallel (10\text{ k} + 90\text{ k}) \parallel 10\text{ k} = 74.4\ \Omega$$

De la ecuación (10.52), la ganancia de lazo abierto modificada A_e es

$$A_e = \frac{(R_1 + R_F) \parallel R_L}{(R_1 + R_F) \parallel R_L + R_o} \times \frac{R_i}{R_s + R_i + (R_1 \parallel R_F)} A$$
$$= \frac{[(10\text{ k} + 90\text{ k}) \parallel 10\text{ k}] \times 2000\text{ k} \times 2 \times 10^5}{[(10\text{ k} + 90\text{ k}) \parallel 10\text{ k} + 75](5\text{ k} + 2000\text{ k} + 9\text{ k})} = 1.9698 \times 10^5$$

Paso 5. De la figura 10.14(c), el factor de retroalimentación β está dado por

$$\beta = \left.\frac{v_f}{v_o}\right|_{i_f=0} = \frac{R_1}{R_1 + R_F} = \frac{10\text{ k}}{10\text{ k} + 90\text{ k}} = 0.1\text{ V/V}$$

Paso 6. La resistencia de entrada (vista por la fuente) con retroalimentación es

$$R_{if} = v_s/i_s = R_{ie}(1 + \beta A_e) = 2014\text{ k} \times (1 + 0.1 \times 1.9698 \times 10^5) = 39.67\text{ G}\Omega$$

Paso 7. La resistencia de salida con retroalimentación es

$$R_{of} = R_{oe}/(1 + \beta A_e) = 74.4/(1 + 0.1 \times 1.9698 \times 10^5) = 3.78\text{ m}\Omega$$

Paso 8. La ganancia en voltaje de lazo cerrado A_f

$$A_f = v_o/v_s = A_e/(1 + \beta A_e) = 1.9698 \times 10^5/(1 + 0.1 \times 1.9698 \times 10^5) = 9.999\text{ V/V}$$

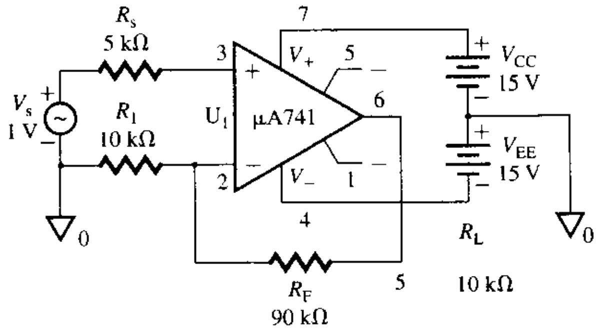
que es muy próxima a la ganancia de lazo cerrado que se obtendría si se utilizara la ecuación (6.5):

$$A_f = 1 + R_F/R_1 = 1 + 90\text{ k}/10\text{ k} = 10$$

(b) El circuito de retroalimentación serie-paralelo para la simulación con PSpice aparece en la figura 10.15. El listado del archivo del circuito es el siguiente:

```
Ejemplo 10.4 Retroalimentación serie-paralelo
VS  1  0  DC  1V
RS  1  2  5K
RI  2  3  2MEG     ; modelo lineal del amplificador operacional
RO  4  5  75
```

FIGURA 10.15 Red de retroalimentación serie-paralelo para la simulación con PSpice



www.elsolucionario.net


```
RF  5  3  90K
R1  3  0  10K
RL  5  0  10K
E1  4  0  2  3  2E5       ; Fuente de voltaje controlada por voltaje
.TF  V(5)  VS             ; Análisis de la función de transferencia
.END
```

Los resultados de la simulación con PSpice aparecen a continuación; los obtenidos con cálculos manuales están a la derecha:

V(5)/VS=9.999E+00=9.99	$A_f = 9.99$
INPUT RESISTANCE AT VS=3.967E+10=39.67 GΩ	$R_{if} = 39.67$ GΩ
OUTPUT RESISTANCE AT V(5)=3.776E-02=37.7 MΩ	$R_{of} = 37.8$ mΩ

Los resultados de PSpice son muy cercanos a los valores calculados manualmente.

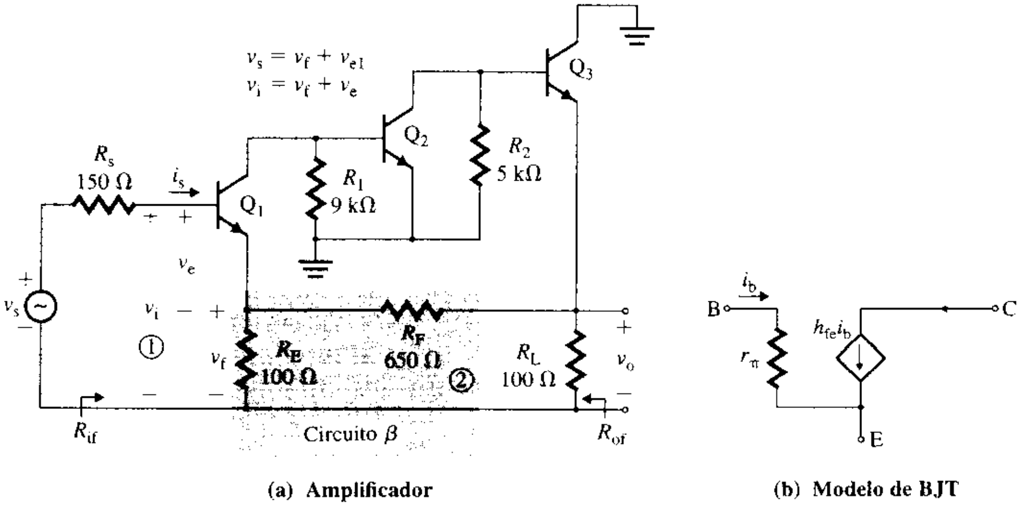
EJEMPLO 10.5

Determinación del desempeño de un amplificador con BJT con retroalimentación serie-paralelo El circuito equivalente de ca de un amplificador con BJT aparece en la figura 10.16(a). El transistor se puede modelar como se muestra en la figura 10.16(b). Las corrientes de polarización cd de los transistores son $I_{C1} = 0.5$ mA, $I_{C2} = 1$ mA e $I_{C3} = 5$ mA. Los parámetros del transistor son $h_{fe} = h_{fe1} = h_{fe2} = h_{fe3} = 100$ y $r_\mu = r_o = \infty$.

(a) Utilizar las técnicas de análisis de la retroalimentación para calcular la resistencia de entrada R_{if}, la resistencia de salida R_{of} y la ganancia en voltaje de lazo cerrado A_f.

(b) Usar PSpice/SPICE para verificar los resultados.

FIGURA 10.16 Amplificador de tres etapas con retroalimentación serie-paralelo



SOLUCIÓN Con $I_{C1} = 0.5$ mA,

$$r_{\pi 1} = (h_{fe} \times 25.8 \text{ mV})/I_{C1} = 100 \times 25.8 \text{ mV}/0.5 \text{ mA} = 5.16 \text{ k}\Omega$$

Con $I_{C2} = 1$ mA,

$$r_{\pi 2} = (h_{fe} \times 25.8 \text{ mV})/I_{C2} = 100 \times 25.8 \text{ mV}/1 \text{ mA} = 2.58 \text{ k}\Omega$$

Con $I_{C3} = 5$ mA,

$$r_{\pi 3} = (h_{fe} \times 25.8 \text{ mV})/I_{C3} = 100 \times 25.8 \text{ mV}/5 \text{ mA} = 516 \text{ }\Omega$$

(a) Los pasos para analizar la red de retroalimentación son los siguientes:

Paso 1. R_E y R_F, que constituyen la red de retroalimentación, producen un voltaje de retroalimentación proporcional al voltaje de salida. El voltaje de entrada v_i se compara con la señal de retroalimentación v_f. El voltaje de error $v_e = v_i - v_f$ es el voltaje base-emisor del transistor Q_1. El diagrama de

www.elsolucionario.net

bloques que representa el mecanismo de retroalimentación aparece en la figura 10.17(a). La red de retroalimentación se observa en la figura 10.17(b).

Paso 2. El amplificador utiliza retroalimentación serie-paralelo. Por tanto, la ganancia en voltaje A debe estar expresada en V/V.

Paso 3. El efecto de la red de retroalimentación se toma en consideración en el lado de la entrada poniendo en cortocircuito R_F en el lado 2 hacia tierra, como se ve en la figura 10.17(b), y en el lado de la salida al eliminar la red de retroalimentación del emisor de Q_1. Estas modificaciones se muestran en el circuito equivalente de ca de señal pequeña de la figura 10.17(c).

Paso 4. Si el amplificador de la figura 10.17(c) se representa con un amplificador de voltaje equivalente, la resistencia de entrada en la base de Q_1 es

$$R_i = v_i/i_{b1} = r_{\pi 1} + (1 + h_{fe})(R_E \parallel R_F) = 5.16\text{ k} + 101 \times (100 \parallel 650) = 13.91\text{ k}\Omega$$

La resistencia de entrada es

$$R_{ie} = v_{e1}/i_{b1} = R_s + R_i = R_s + r_{\pi 1} + (1 + h_{fe})(R_E \parallel R_F) = 150 + 13.91\text{ k} = 14.06\text{ k}\Omega$$

La resistencia de salida es

$$R_{oe} = R_L \parallel (R_F + R_E) \parallel [(R_2 + r_{\pi 3})/(1 + h_{fe})] = 100 \parallel 750 \parallel [(5\text{ k} + 516)/101] = 33.74\ \Omega$$

Así,

$$\begin{aligned} i_{b2} &= -h_{fe} i_{b1} R_1/(R_1 + r_{\pi 2}) = -100 i_{b1} \times 9\text{ k}/(9\text{ k} + 2.58\text{ k}) = -77.72 i_{b1} \\ i_{b3} &= -h_{fe} i_{b2} R_2/[R_2 + r_{\pi 3} + (1 + h_{fe})\{R_L \parallel (R_F + R_E)\}] \\ &= -100 i_{b2} \times 5\text{ k}/[5\text{ k} + 516 + 101 \times (100 \parallel 750)] \\ &= -34.66 i_{b2} = 34.66 \times 77.72 i_{b1} = 2693.42 i_{b1} \end{aligned}$$

Por tanto, la ganancia en voltaje de lazo abierto A se determina como sigue:

$$\begin{aligned} A = v_o/v_i &= [R_L \parallel (R_F + R_E)](1 + h_{fe}) i_{b3}/(R_i i_{b1}) \\ &= (100 \parallel 750)(1 + h_{fe}) 2693.42 i_{b1}/(R_i i_{b1}) \\ &= 88.24 \times 101 \times 2693.42/13.91\text{ k} = 1725.7\text{ V/V} \end{aligned}$$

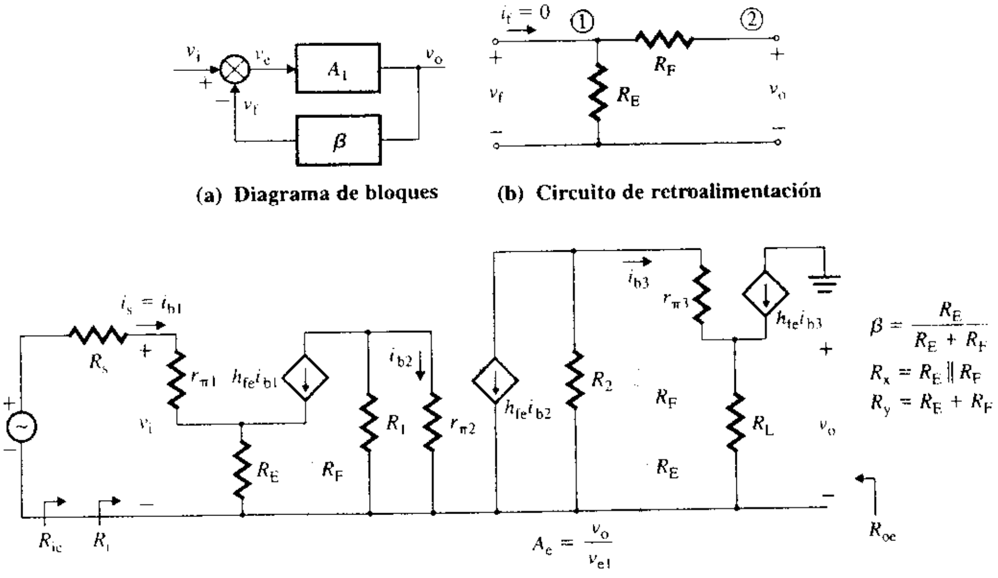
y

$$A_e = v_o/v_{e1} = A R_i/(R_s + R_i) = 1725.7 \times 13.91\text{ k}/(150 + 13.91\text{ k}) = 1707.3\text{ V/V}$$

Paso 5. De acuerdo con la figura 10.17(b) y de la ecuación (10.33), el factor de retroalimentación β está dado por

$$\beta = \left.\frac{v_f}{v_o}\right|_{i_f=0} = \frac{R_E}{R_E + R_F} = \frac{100}{100 + 650} = 0.1333\text{ V/V}$$

FIGURA 10.17 Circuitos equivalentes para el ejemplo 10.5



(a) **Diagrama de bloques** (b) **Circuito de retroalimentación**

(c) **Circuito equivalente de ca de señal pequeña**

www.elsolucionario.net

Paso 6. La resistencia de entrada (vista por la fuente) con retroalimentación es

$$R_{if} = v_s/i_s = R_{ie}(1 + \beta A_e) = 14.06 \text{ k}\Omega \times (1 + 0.1333 \times 1707.3) = 3.21 \text{ M}\Omega$$

Paso 7. La resistencia de salida con retroalimentación es

$$R_{of} = R_{oe}/(1 + \beta A_e) = 33.74/(1 + 0.1333 \times 1707.3) = 0.147 \ \Omega$$

Paso 8. La ganancia en voltaje de lazo cerrado A_f es

$$A_f = v_o/v_s = A_e/(1 + \beta A_e) = 1707.3/(1 + 0.1333 \times 1707.3) = 7.47 \text{ V/V}$$

(b) La red de retroalimentación serie-paralelo para la simulación con PSpice aparece en la figura 10.18. El listado del archivo de circuito es el siguiente:

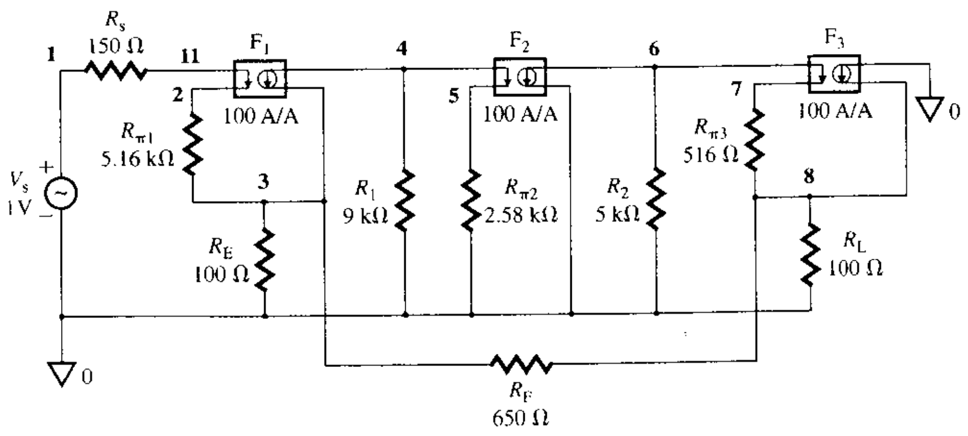
```
Ejemplo 10.5 Retroalimentación serie paralelo
VS   1   0   DC   1V
RS   1   11   150
VX   11   2   DC   0V      ; Fuente de corriente controlada por corriente
RP1   2   3   5.16K
RE   3   0   100
F1   4   3   VX   100     ; Fuente de corriente controlada por corriente
R1   4   0   9K
VY   4   5   DC   0V
RP2   5   0   2.58K
F2   6   0   VY   100     ; Fuente de corriente controlada por corriente
R2   6   0   5K
VZ   6   7   DC   0V
RP3   7   8   516
RL   8   0   100
F3   0   8   VZ   100
RF   3   8   650
.TF   V(8)   VS           ; Análisis de la función de transferencia
.END
```

Los resultados de la simulación con PSpice (análisis .TF) se muestran a continuación; los obtenidos con cálculos a mano están a la derecha:

V(8)/VS=7.468E+00=7.468 V/V	$A_f = 7.47$ V/V
INPUT RESISTANCE AT VS=3.214E+06=3.214 MΩ	$R_{if} = 3.21$ MΩ
OUTPUT RESISTANCE AT V(8)=1.460E-01=0.146 Ω	$R_{of} = 0.147$ Ω

Obsérvese la cercana concordancia entre los resultados obtenidos con PSpice y los cálculos manuales.

FIGURA 10.18 Red de retroalimentación serie-paralelo para la simulación con PSpice



www.elsolucionario.net

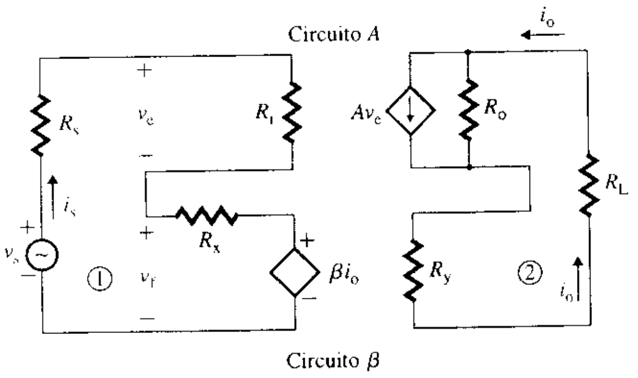
ASPECTOS PRINCIPALES DE LA SECCIÓN 10.6

- La retroalimentación serie-paralelo se aplica a los amplificadores de voltaje. Este tipo de retroalimentación incrementa la resistencia de entrada y reduce la resistencia de salida en un factor de $(1 + \beta A)$.
- El amplificador está representado por un amplificador de voltaje y la red de retroalimentación como una ganancia en voltaje. Las unidades de A son V/V, y las de β son V/V.
- El efecto de carga de una red de retroalimentación se puede tomar en consideración al recordar la regla general siguiente: poner en cortocircuito las terminales con retroalimentación en paralelo, y dejar en circuito abierto las terminales con retroalimentación en serie.

10.7 *Retroalimentación serie-serie*

La retroalimentación serie-serie normalmente se aplica a un amplificador de transconductancia. Para el amplificador retroalimentado serie-serie de la figura 10.8(b), si se representa el amplificador operacional por su modelo de transconductancia, se obtiene el circuito equivalente mostrado en la figura 10.19. A es la ganancia en transconductancia de lazo abierto del amplificador operacional, en A/V. Esto es, $Av_e = \mu_g v_e/R_o$ y $A = \mu_g/R_o$. El voltaje de retroalimentación v_f es proporcional a la corriente de carga i_o. La red de retroalimentación también se puede modelar en la forma de transimpedancia con una resistencia de entrada R_y, una resistencia de salida R_x y una transimpedancia β en V/A.

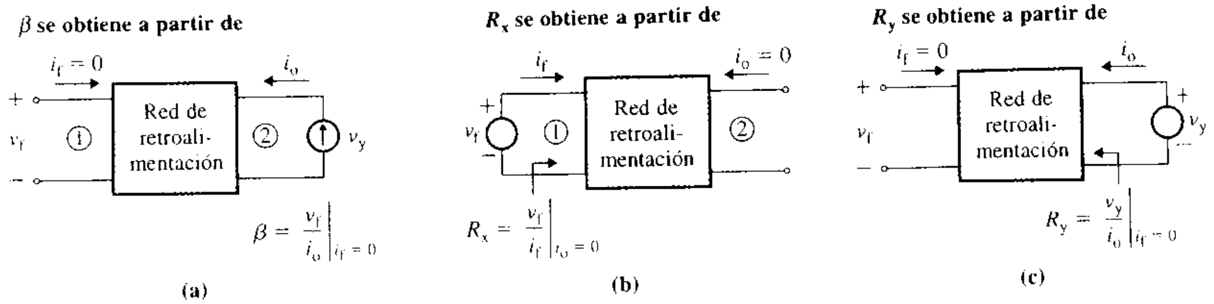
FIGURA 10.19
Configuración serie-serie



Las condiciones de prueba para determinar los parámetros de la red de retroalimentación aparecen en la figura 10.20. Los parámetros del modelo se pueden obtener a partir de tres ecuaciones. La primera de ellas es

$$R_x = \left.\frac{v_f}{i_f}\right|_{i_o=0} \quad \text{(lado de salida en circuito abierto)} \tag{10.53}$$

FIGURA 10.20 Condiciones de prueba para la determinación de los parámetros de una red de retroalimentación serie-serie



www.elsolucionario.net

que se obtiene al aplicar un voltaje de prueba v_f en el lado 1 y dejando a circuito abierto el lado 2. La segunda ecuación es

$$R_y = \left.\frac{v_y}{i_o}\right|_{i_f=0} \quad \text{(lado de la entrada a circuito abierto)} \tag{10.54}$$

que se obtiene al aplicar un voltaje de prueba v_y del lado 2 y dejando en circuito abierto el lado 1. La tercera ecuación es

$$\beta = \left.\frac{v_f}{i_o}\right|_{i_f=0} \quad \text{(lado de la entrada a circuito abierto)} \tag{10.55}$$

que se obtiene al aplicar un voltaje de prueba v_y en el lado 2 y dejando a circuito abierto el lado 1.

Análisis de una red ideal de retroalimentación serie-serie

Supóngase una red ideal de retroalimentación serie-serie –esto es, $R_x = 0$, $R_y = 0$, $R_s = 0$ y $R_L = 0$. El amplificador retroalimentado de la figura 10.19 se puede simplificar al que aparece en la figura 10.21(a), que puede representarse mediante el circuito equivalente mostrado en la figura 10.21(b). Para este circuito,

$$i_o = Av_e$$
$$v_f = \beta i_o$$
$$v_s = v_e + v_f = \frac{i_o}{A} + \beta i_o = \frac{1 + \beta A}{A} i_o$$

que da la ganancia en transconductancia de lazo cerrado A_f como

$$A_f = \frac{i_o}{v_s} = \frac{A}{1 + \beta A} \tag{10.56}$$

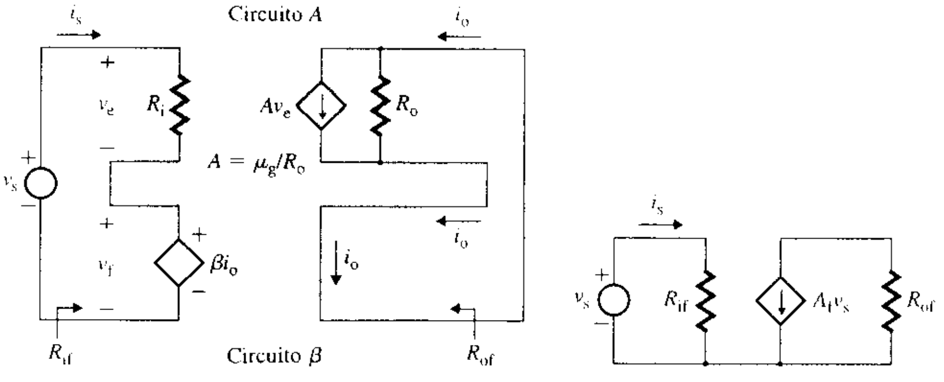
Utilizando la LKV alrededor del lado de la entrada, se obtiene

$$v_s = R_i i_s + v_f = R_i i_s + \beta i_o = R_i i_s + \beta A v_e = R_i i_s + \beta A R_i i_s$$

que da la resistencia de entrada de lazo cerrado R_{if} como

$$R_{if} = \frac{v_s}{i_s} = R_i(1 + \beta A) \tag{10.57}$$

FIGURA 10.21
Red ideal de retroalimentación serie-serie



(a) Circuito de retroalimentación ideal **(b) Circuito equivalente**

Para determinar la resistencia de salida con retroalimentación, se aplica un voltaje de prueba v_x, como se ve en la figura 10.22:

$$v_x = R_o(i_o - Av_e) = R_o(i_o + \beta A i_o) = R_o(1 + \beta A)i_o$$

www.elsolucionario.net

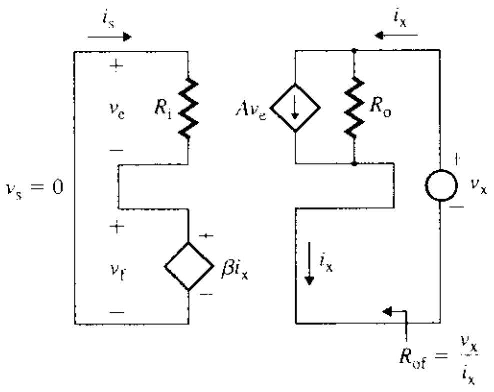


FIGURA 10.22 Circuito de prueba para determinar la resistencia de salida R_{of}

que da la resistencia de salida de lazo cerrado R_{of} como

$$R_{of} = \frac{v_x}{i_x} = R_o(1 + \beta A) \tag{10.58}$$

▸ **NOTAS:**

1. A es la transconductancia de lazo abierto del amplificador, en A/V.
2. β es la transresistencia de la red de retroalimentación, en V/A.
3. $T_L = \beta A$ es la ganancia del lazo, que no tiene dimensión.

Análisis de una red práctica de retroalimentación serie-serie

El análisis de la sección anterior no tomó en consideración el efecto de carga de la red de retroalimentación. Los parámetros de lazo abierto del amplificador de la figura 10.23(a) pueden modificarse para incluir el efecto de carga debido a R_s, R_x, R_y, y R_L, con lo que se obtiene la red de retroalimentación ideal equivalente de la figura 10.23(b). Los parámetros modificados están dados por

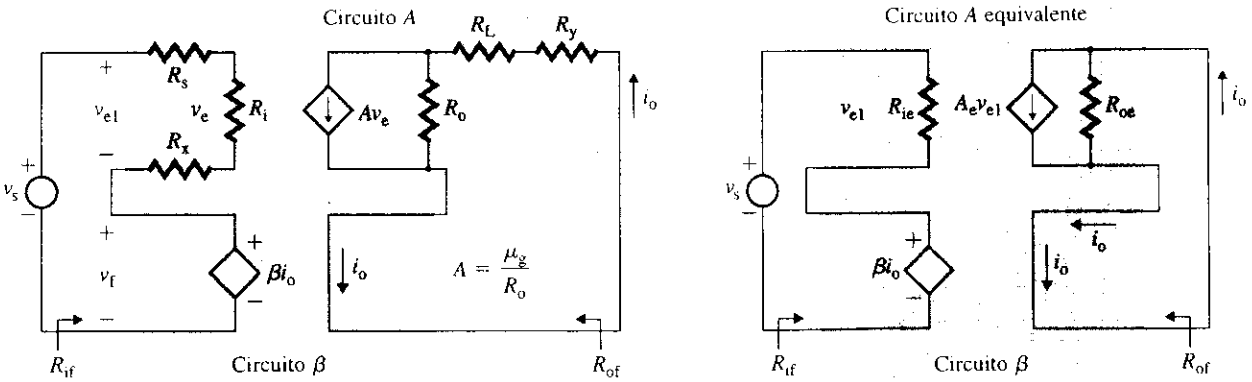
$$R_{ie} = R_s + R_i + R_x \tag{10.59}$$

$$R_{oe} = R_o + R_y + R_L \tag{10.60}$$

$$i_o = \frac{R_o}{R_o + R_L + R_y} Av_e \tag{10.61}$$

$$v_e = \frac{R_i}{R_i + R_x + R_s} v_{e1} \tag{10.62}$$

FIGURA 10.23 Amplificador retroalimentado serie-serie práctico



(a) Circuito práctico **(b) Circuito equivalente simplificado**

www.elsolucionario.net

La sustitución de v_e de la ecuación (10.62) en la ecuación (10.61) da la transconductancia de lazo abierto modificada A_e:

$$A_e = \frac{i_o}{v_{e1}} = \frac{R_o R_i}{(R_o + R_L + R_y)(R_s + R_i + R_x)} A \tag{10.63}$$

Si los valores de R_i, R_o y A se remplazan con R_{ie}, R_{oe} y A_e, respectivamente, entonces se pueden aplicar la ecuaciones (10.56) a (10.58) para calcular los parámetros de lazo cerrado R_{if}, R_{of} y A_f.

EJEMPLO 10.6

Determinación del desempeño de un amplificador no inversor con retroalimentación serie-serie El amplificador no inversor de la figura 10.8(b) tiene $R_L = 4\ \Omega$ y $R_s = 5\ \text{k}\Omega$. La resistencia de retroalimentación es $R_F = 5\ \Omega$. Los parámetros del amplificador operacional son $R_i = 2\ \text{M}\Omega$ y $R_o = 75\ \Omega$, y la ganancia en voltaje de lazo abierto es $\mu_g = 2 \times 10^5$.

(a) Determinar la resistencia de entrada vista por la fuente $R_{if} = v_s/i_s$, la resistencia de salida R_{of} y la ganancia en transconductancia de lazo cerrado $A_f = i_o/v_s$.

(b) Usar PSpice/SPICE para verificar los resultados.

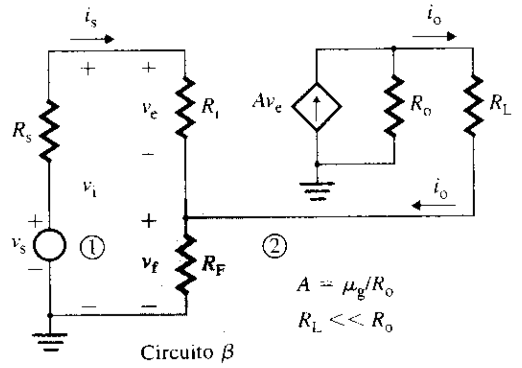
SOLUCIÓN

$R_L = 4\ \Omega$, $R_s = 5\ \text{k}\Omega$, $R_F = 5\ \Omega$, $R_i = 2\ \text{M}\Omega$, $R_o = 75\ \Omega$ y $\mu_g = 2 \times 10^5$. Remplazando el amplificador operacional de la figura 10.8(b) por su circuito equivalente, se obtiene el amplificador que se muestra en la figura 10.24(a).

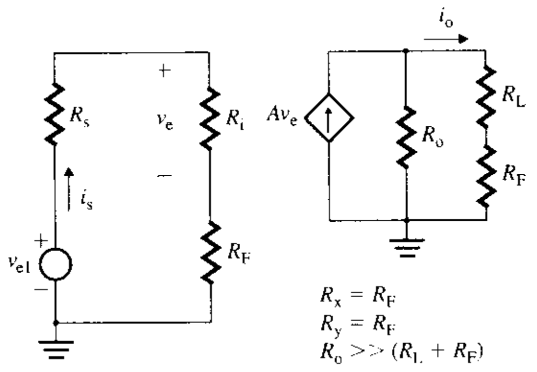
(a) Los pasos para el análisis de la red de retroalimentación son los siguientes:

Paso 1. R_F constituye la red de retroalimentación, y produce un voltaje de retroalimentación v_f proporcional a la corriente de salida i_o.

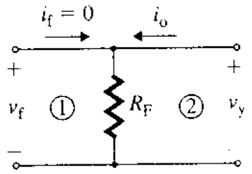
FIGURA 10.24 Amplificador no inversor con retroalimentación serie-serie



(a) Amplificador



(b) Circuito equivalente



(c) Determinación de β

www.elsolucionario.net

Paso 2. El amplificador utiliza retroalimentación serie-serie. Por lo que A debe estar en A/V:

$$A = \mu_g/R_o = 2 \times 10^5/75 = 2.67 \text{ kA/V}$$

Paso 3. El efecto de la red de retroalimentación se toma en consideración al separar R_F del amplificador operacional en el lado 1 y de R_L en el lado 2. Esta modificación se muestra en la figura 10.24(b). Entonces,

$$R_x = R_F = 5\ \Omega$$
$$R_y = R_F = 5\ \Omega$$

Paso 4. Si se representa el amplificador de la figura 10.24(b) con un amplificador de voltaje equivalente, la resistencia de entrada es

$$R_{ie} = R_s + R_i + R_F = R_s + R_i + R_x = 5\text{ k} + 2\text{ M} + 5 \approx 2005\text{ k}\Omega$$

y la resistencia de salida es

$$R_{oe} = R_o + R_F + R_L = 75 + 5 + 4 = 84\ \Omega$$

La ganancia en transconductancia de lazo abierto modificada se calcula a partir de la ecuación (10.63):

$$A_e = \frac{R_o R_i}{(R_o + R_L + R_F)(R_s + R_i + R_F)} A$$
$$= \frac{75 \times 2000\text{ k} \times 2.67\text{ kA/V}}{(75 + 4 + 5)(5\text{ k} + 2000\text{ k} + 5)} = 2.375 \times 10^3 \text{ A/V}$$

Paso 5. De acuerdo con la figura 10.24(c), el factor de retroalimentación β está dado por

$$\beta = \left.\frac{v_f}{i_y}\right|_{i_o=0} = R_F = 5\ \Omega$$

Paso 6. La resistencia de entrada (vista por la fuente) con retroalimentación es

$$R_{if} = v_s/i_s = R_{ie}(1 + \beta A_e) = 2005\text{ k} \times (1 + 5 \times 2.375 \times 10^3) = 23.81\text{ G}\Omega$$

Paso 7. La resistencia de salida con retroalimentación es

$$R_{of} = R_{oe}(1 + \beta A_e) = 84 \times (1 + 5 \times 2.375 \times 10^3) = 997.6\text{ k}\Omega$$

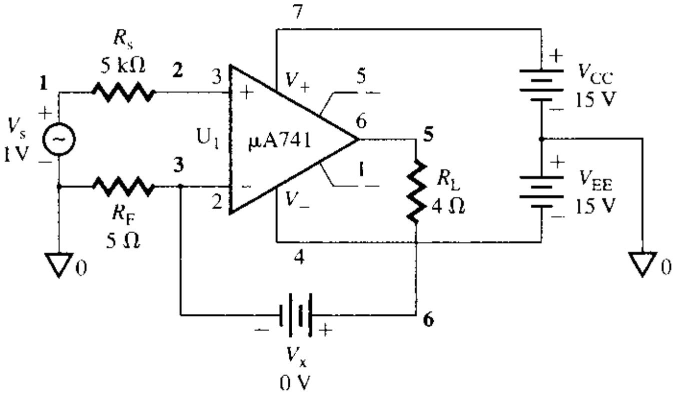
Paso 8. La ganancia en transconductancia de lazo cerrado A_f es

$$A_f = i_o/v_s = A_e/(1 + \beta A_e) = 2.375 \times 10^3/(1 + 5 \times 2.375 \times 10^3) = 200\text{ mA/V}$$

(b) El circuito de retroalimentación serie-serie para la simulación con PSpice aparece en la figura 10.25. El listado del archivo de circuito es el siguiente:

```
EJEMPLO 10.6 Amplificador operacional con retroalimentación serie-serie
VS  1  0  DC  1V
RS  1  2  5K
```

FIGURA 10.25 Red de retroalimentación serie-serie para la simulación con PSpice



www.elsolucionario.net


```
RI  2  3  2MEG             ; Modelo lineal del amplificador operacional
RO  4  5  75
RF  3  0  5
RL  5  6  4
VX  6  3  DC  0V
E1  4  0  2  3  2E5        ; Fuente de voltaje controlada por voltaje
.TF  I(VX)  VS             ; Análisis de la función de transferencia
.END
```

Los resultados de la simulación con PSpice/SPICE (análisis .TF) aparecen a continuación; los obtenidos con cálculos manuales están a la derecha:

I(VX)/VS=2.000E-01=0.2	$A_f = 200$ mA/V
INPUT RESISTANCE AT VS=2.381E+10=23.81 GΩ	$R_{if} = 23.81$ GΩ
OUTPUT RESISTANCE AT I(VX)=9.976E+05=997.6 kΩ	$R_{of} = 997.6$ kΩ

Los resultados de PSpice son muy próximos a los valores calculados a mano.

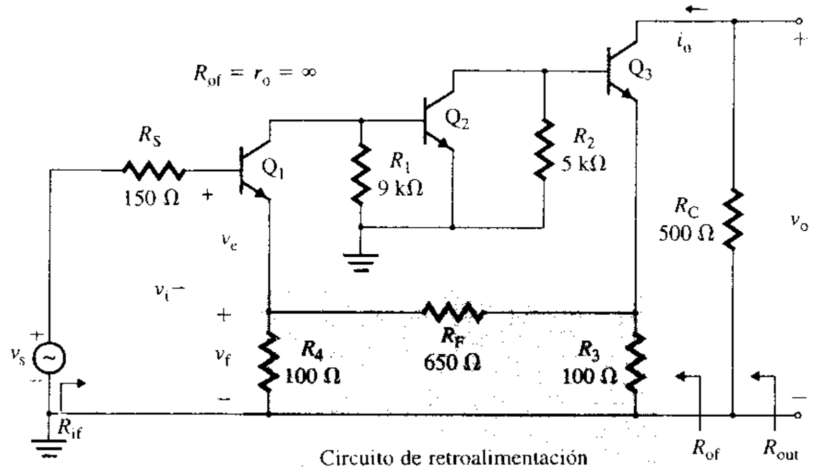
EJEMPLO 10.7

Determinación del desempeño de un amplificador con BJT con retroalimentación serie-serie
El circuito equivalente de ca de un amplificador retroalimentado aparece en la figura 10.26. Las corrientes de polarización de cd de los transistores son $I_{C1} = 0.5$ mA, $I_{C2} = 1$ mA y $I_{C3} = 5$ mA. Los parámetros del transistor son $h_{fe} = h_{fe1} = h_{fe2} = h_{fe3} = 100$ y $r_\mu = r_o = \infty$.

(a) Utilizar las técnicas de análisis de la retroalimentación para calcular la resistencia de entrada R_{if}, la resistencia de salida R_{of} y la ganancia en transconductancia de lazo cerrado $A_f = i_o/v_s$.

(b) Utilizar PSpice/SPICE para verificar los resultados.

FIGURA 10.26 Amplificador de tres etapas con retroalimentación serie-serie



SOLUCIÓN

Para $I_{C1} = 0.5$ mA,

$$r_{\pi 1} = (h_{fe} \times 25.8 \text{ mV})/I_{C1} = 100 \times 25.8 \text{ mV}/0.5 \text{ mA} = 5.16 \text{ k}\Omega$$

Para $I_{C2} = 1$ mA,

$$r_{\pi 2} = (h_{fe} \times 25.8 \text{ mV})/I_{C2} = 100 \times 25.8 \text{ mV}/1 \text{ mA} = 2.58 \text{ k}\Omega$$

Para $I_{C3} = 5$ mA,

$$r_{\pi 3} = (h_{fe} \times 25.8 \text{ mV})/I_{C3} = 100 \times 25.8 \text{ mV}/5 \text{ mA} = 516 \text{ }\Omega$$

(a) Los pasos para el análisis de la red de retroalimentación son los siguientes:

Paso 1. R_3, R_F y R_4 constituyen la red de retroalimentación. El voltaje de entrada v_i se compara con la señal de retroalimentación v_f. La entrada a la base del transistor Q_3 es el voltaje de error v_e =

www.elsolucionario.net

$v_i - v_f$. El diagrama de bloques que representa el mecanismo de retroalimentación se muestra en la figura 10.27(a). La red de retroalimentación aparece en la figura 10.27(b).

Paso 2. El amplificador utiliza retroalimentación serie-serie. Por tanto, la ganancia en transconductancia A deberá quedar expresada en A/V.

Paso 3. El efecto de la red de retroalimentación se toma en consideración en el lado de la entrada al eliminar la red del emisor de Q_1 en el lado 2, como se muestra en la figura 10.27(b), y en el lado de la salida al eliminar la red del emisor de Q_1 en el lado 1. Estas modificaciones se muestran en el circuito equivalente de señal pequeña de la figura 10.27(c).

Paso 4. Si se representa el amplificador de la figura 10.27(c) con un amplificador de transconductancia equivalente, la resistencia de entrada es

$$R_i = r_{\pi 1} + (1 + h_{fe})[R_4 \| (R_F + R_3)] = 5.16\text{ k} + 101 \times (100 \| 750) = 14.07\text{ k}\Omega$$

$$R_{ie} = R_i + R_s = 14.07\text{ k} + 150 = 14.22\text{ k}\Omega$$

La resistencia de salida, vista en el colector de Q_3, es

$$R_o = r_o = \infty$$

De acuerdo con la figura 10.27(c), se tiene

$$i_{b2} = -h_{fe} i_{b1} R_1/(R_1 + r_{\pi 2}) = -100 i_{b1} \times 9\text{ k}/(9\text{ k} + 2.58\text{ k}) = -77.72 i_{b1}$$

$$\begin{aligned} i_{b3} &= -h_{fe} i_{b2} R_2/[R_2 + r_{\pi 3} + (1 + h_{fe})\{R_3 \| (R_F + R_4)\}] \\ &= -100 i_{b2} \times 5\text{ k}/[5\text{ k} + 516 + 101 \times (100 \| 750)] \\ &= -34.66 i_{b2} = 34.66 \times 77.72 i_{b1} = 2693.42 i_{b1} \end{aligned}$$

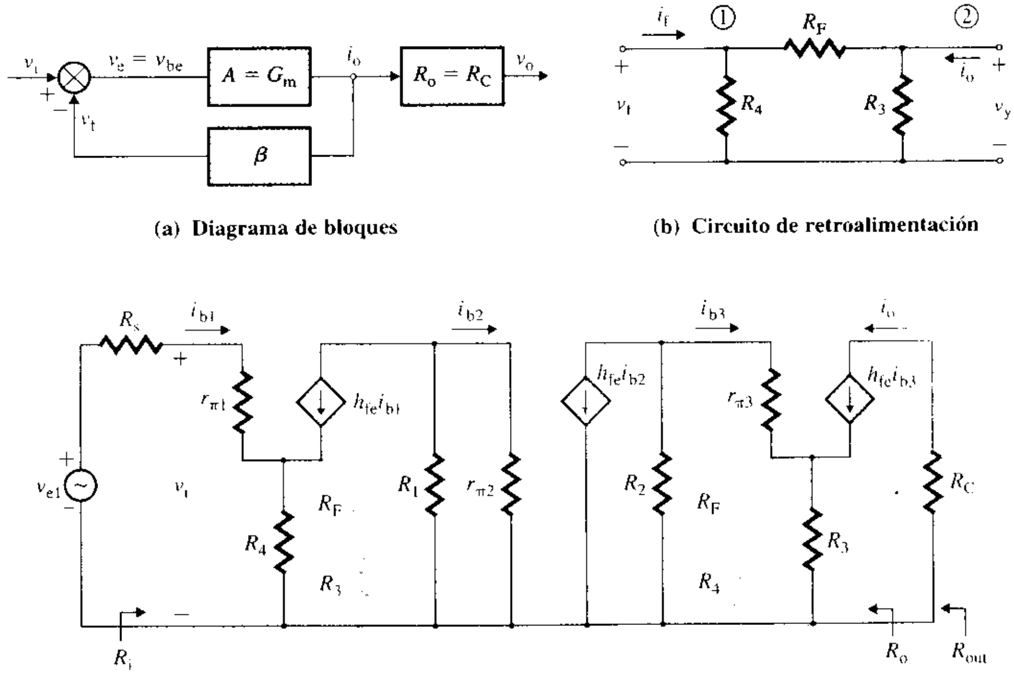
La ganancia de transconductancia A está dada por

$$\begin{aligned} A &= i_o/v_i = h_{fe} i_{b3}/(R_i i_{b1}) = h_{fe} \times 2693.42 i_{b1}/(R_i i_{b1}) \\ &= 100 \times 2693.42/14.07\text{ k} = 19.14\text{ A/V} \end{aligned}$$

Paso 5. De acuerdo con la ecuación (10.55), el factor de retroalimentación β está dado por

$$\beta = \left.\frac{v_f}{i_o}\right|_{i_i=0} = \frac{R_3 R_4}{R_3 + R_4 + R_F} = \frac{100 \times 100}{100 + 100 + 650} = 11.76\text{ V/A}$$

FIGURA 10.27 Circuitos equivalentes del ejemplo 10.7



(a) **Diagrama de bloques**

(b) **Circuito de retroalimentación**

(c) **Circuito equivalente de señal pequeña**

www.elsolucionario.net

Paso 6. La resistencia de entrada con retroalimentación es

$$R_{if} = v_s/i_s = R_{ie}(1 + \beta A_e) = 14.22\ \text{k}\Omega \times (1 + 11.76 \times 18.94) = 3.18\ \text{M}\Omega$$

Paso 7. La resistencia de salida con retroalimentación es

$$R_{of} = R_o(1 + \beta A) = \infty$$

En vista de que la salida se toma a través de R_C, la resistencia de salida del amplificador es

$$R_{sal} = R_{of} \| R_C = R_C = 500\ \Omega$$

Paso 8. La ganancia en transconductancia de lazo cerrado A_f es

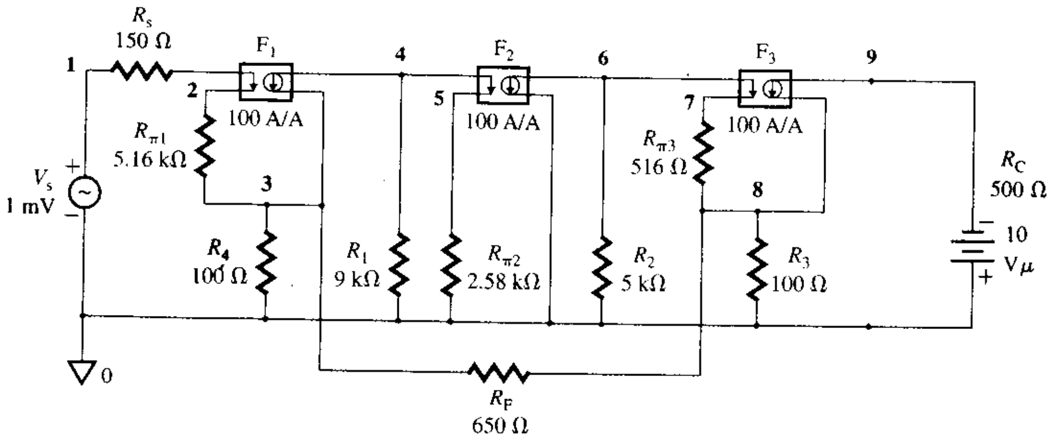
$$A_{if} = i_o/v_s = 18.94/(1 + 11.76 \times 18.94) = 84.66\ \text{mA/V}$$

(b) El amplificador retroalimentado serie-serie para la simulación con PSpice aparece en la figura 10.28. El listado del archivo del circuito es el siguiente.

```
Ejemplo 10.7 Amplificador retroalimentado serie-serie
VS   1   0   DC   1V
RS   1   11   150
VX   11   2   DC   0V
RP1   2   3   5.16K
R4   3   0   100
F1   4   3   VX   100      ; Fuente de corriente controlada por corriente
R1   4   0   9K
VY   4   5   DC   0V
RP2   5   0   2.58K
F2   6   0   VY   100      ; Fuente de corriente controlada por corriente
R2   6   0   5K
VZ   6   7   DC   0V
RP3   7   8   516
R3   8   0   100
F3   9   8   VZ   100      ; Fuente de corriente controlada por corriente
VU   0   10   DC   0V
RC   9   10   500
RF   3   8   650
.TF   I(VU)   VS           ; Análisis de la función de transferencia
.END
```

Los resultados de la simulación con PSpice (análisis .TF) aparecen en la página siguiente; los obtenidos con cálculos manuales están a la derecha.

FIGURA 10.28 Red de retroalimentación serie-paralelo para la simulación con PSpice



www.elsolucionario.net


```
I (VO)/VS=8.379E-02=83.79 mA/V
INPUT RESISTANCE AT VS=3.215E+06=3.215 MΩ
OUTPUT RESISTANCE AT I(VO)=8.639E+13 Ω
```

$A_f = 84.66$ mA/V
$R_{if} \approx 3.18$ mΩ
$R_{of} = \infty$

Los resultados de PSpice son muy cercanos a los valores calculados a mano.

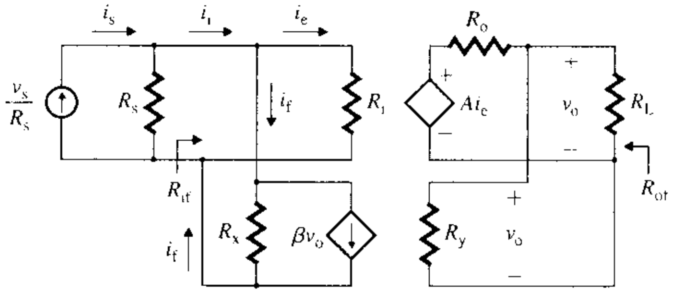
ASPECTOS PRINCIPALES DE LA SECCIÓN 10.7

- La retroalimentación serie-serie se aplica a amplificadores de transconductancia. Este tipo de retroalimentación incrementa tanto la resistencia de entrada como la de salida en un factor de $(1 + \beta A)$.
- El amplificador queda representado por un amplificador de transconductancia y la red de retroalimentación como una ganancia en transresistencia. Las unidades de A son A/V, y las de β son V/A.

10.8 Retroalimentación paralelo-paralelo

En la retroalimentación paralelo-paralelo, como se ve en la figura 10.8(c), el circuito de retroalimentación está en paralelo con el amplificador. A pesar de que cualquier amplificador puede ser representado por cualquiera de los cuatro tipos, el análisis de la retroalimentación paralelo-paralelo se puede simplificar representando dicho amplificador en la forma de transresistencia. Esto se observa en la figura 10.29, en la cual el amplificador tiene una resistencia de entrada R_i, una resistencia de salida R_o y una ganancia en transresistencia de lazo abierto A (en V/A). Esto es, $A = \mu_g R_i$. La corriente de retroalimentación i_f es proporcional al voltaje de salida v_o. La red de retroalimentación está modelada en forma de transconductancia con una resistencia de entrada R_y, una resistencia de salida R_x y una ganancia en transconductancia de lazo abierto β.

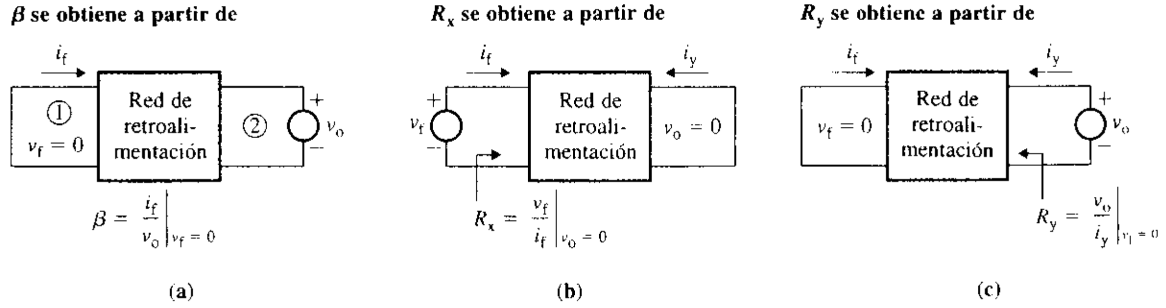
FIGURA 10.29 Retroalimentación paralelo-paralelo



Las condiciones de prueba para determinar los parámetros de la red de retroalimentación aparecen en la figura 10.30. Dado que el voltaje a través de un cortocircuito es cero y no fluye ninguna corriente a través de un circuito abierto, los parámetros del modelo pueden quedar definidos por tres ecuaciones. La primera de ellas es

$$R_x = \left.\frac{v_f}{i_f}\right|_{v_o=0} \quad \text{(lado de la salida en cortocircuito)} \tag{10.64}$$

FIGURA 10.30 Condiciones de prueba para la determinación de los parámetros de una red de retroalimentación paralelo-paralelo



www.elsolucionario.net

que se obtiene al aplicar un voltaje de prueba v_f al lado 1, y poniendo en cortocircuito el lado 2. La segunda ecuación es

$$R_y = \left.\frac{v_o}{i_y}\right|_{v_f=0} \quad \text{(lado de la entrada en cortocircuito)} \tag{10.65}$$

que se obtiene al aplicar un voltaje de prueba v_o en el lado 2, y poniendo en cortocircuito el lado 1. La tercera ecuación es

$$\beta = \left.\frac{i_f}{v_o}\right|_{v_f=0} \quad \text{(lado de la entrada en cortocircuito)} \tag{10.66}$$

que se obtiene al aplicar un voltaje de prueba v_o al lado 2 y poniendo en cortocircuito el lado 1.

Análisis de una red ideal de retroalimentación paralelo-paralelo

Supóngase una red ideal de retroalimentación paralelo-paralelo —esto es, $R_s = \infty$, $R_x = \infty$, $R_y = \infty$ y $R_L = 0$–. Con esto el amplificador retroalimentado de la figura 10.29 se simplifica al de la figura 10.31(a), mismo que se puede representar mediante el circuito equivalente mostrado en la figura 10.31(b). El voltaje de salida v_o se convierte en

$$v_o = Ai_e \tag{10.67}$$

La corriente de retroalimentación i_f es proporcional al voltaje de salida v_o. Esto es,

$$i_f = \beta v_o \tag{10.68}$$

y

$$i_e = i_s - i_f \tag{10.69}$$

Si se sustituye i_e de la ecuación (10.69) e i_f de la ecuación (10.68) en la ecuación (10.67), se obtiene la transresistencia de lazo cerrado A_f como

$$A_f = \frac{v_o}{i_s} = \frac{A}{1 + \beta A} \tag{10.70}$$

De la ecuación (10.69),

$$i_s = i_e + i_f$$

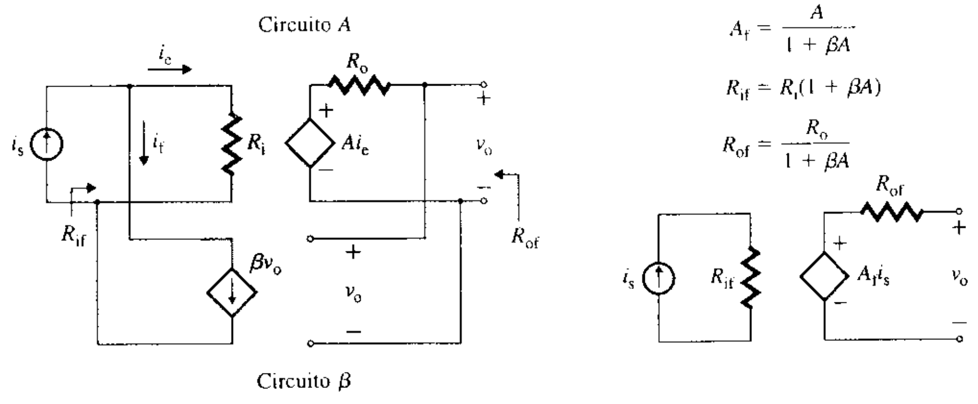
Al remplazar i_f de la ecuación (10.68) y v_o de la ecuación (10.67) en la ecuación anterior, se obtiene

$$i_s = i_e + \beta v_o = i_e + \beta A i_e = i_e(1 + \beta A) \tag{10.71}$$

La corriente de error i_e está relacionada con v_i mediante

$$v_i = R_i i_e \tag{10.72}$$

FIGURA 10.31 Circuito ideal de retroalimentación paralelo-paralelo



(a) Circuito de retroalimentación ideal **(b) Circuito equivalente**

www.elsolucionario.net

Con i_s de la ecuación (10.71) y v_i de la ecuación (10.72), se puede determinar la resistencia de entrada con retroalimentación R_{if}:

$$R_{if} = \frac{v_i}{i_s} = \frac{i_e R_i}{i_e(1 + \beta A)} = \frac{R_i}{1 + \beta A} \tag{10.73}$$

La resistencia de entrada de un amplificador con retroalimentación en paralelo en el lado de la entrada siempre quedará reducida por un factor de $(1 + \beta A)$.

La resistencia de salida con retroalimentación R_{of}, que es la resistencia equivalente de Thévenin, puede obtenerse al aplicar un voltaje de prueba v_x al lado de salida y sustituir con un circuito abierto la fuente de corriente de entrada. El circuito equivalente para determinar la resistencia de salida equivalente de Thévenin aparece en la figura 10.32. Se tiene

$$i_e = -i_f = -\beta v_x \tag{10.74}$$

y

$$i_x = \frac{v_x - A i_e}{R_o} \tag{10.75}$$

Al sustituir i_e de la ecuación (10.74) en la (10.75), se obtiene

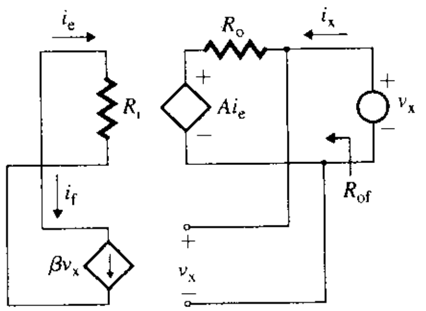
$$i_x = \frac{v_x + \beta A v_x}{R_o} = \frac{(1 + \beta A) v_x}{R_o} \tag{10.76}$$

la que da la resistencia de salida con retroalimentación R_{of} como

$$R_{of} = \frac{R_o}{1 + \beta A} \tag{10.77}$$

Por tanto, la retroalimentación en paralelo en la salida siempre reduce la resistencia de salida en un factor de $(1 + \beta A)$.

FIGURA 10.32
Circuito equivalente para la determinación de la resistencia de salida



La impedancia de entrada, la impedancia de salida y la ganancia total se pueden escribir de una manera generalizada en el dominio de Laplace como sigue:

$$Z_{if}(s) = \frac{Z_i(s)}{1 + \beta A(s)} \tag{10.78}$$

$$Z_{of}(s) = \frac{Z_o(s)}{1 + \beta A(s)} \tag{10.79}$$

$$A_f(s) = \frac{A(s)}{1 + \beta A(s)} \tag{10.80}$$

▸ **NOTAS:**

1. A es la transresistencia de lazo abierto del amplificador, en V/A.
2. β es la transconductancia de la red de retroalimentación, en A/V.

www.elsolucionario.net

3. $T_L = \beta A$ es la ganancia de lazo, que no tiene dimensiones.
4. Si la fuente tiene una impedancia de entrada Z_s, entonces la impedancia total Z_{ent} vista por la fuente será

$$Z_{ent}(s) = \frac{v_s}{i_s} = Z_{if}(s) + Z_s(s) \tag{10.81}$$

Análisis de una red práctica de retroalimentación paralelo-paralelo

Los parámetros de lazo abierto del amplificador de la figura 10.33(a) pueden modificarse para incluir el efecto de carga debido a R_s, R_x, R_y y R_L, produciendo el circuito de retroalimentación equivalente ideal de la figura 10.33(b). Los parámetros modificados están dados por

$$R_{ie} = (R_s \| R_i \| R_x) \tag{10.82}$$

$$R_{oe} = (R_o \| R_y \| R_L) \tag{10.83}$$

y

$$v_o = \frac{R_y \| R_L}{(R_y \| R_L) + R_o} A i_e \tag{10.84}$$

donde i_e es la corriente a través de R_i únicamente, no a través de R_i y $R_s \| R_x$. Por lo que, utilizando la regla del divisor de corriente, i_e está dada por

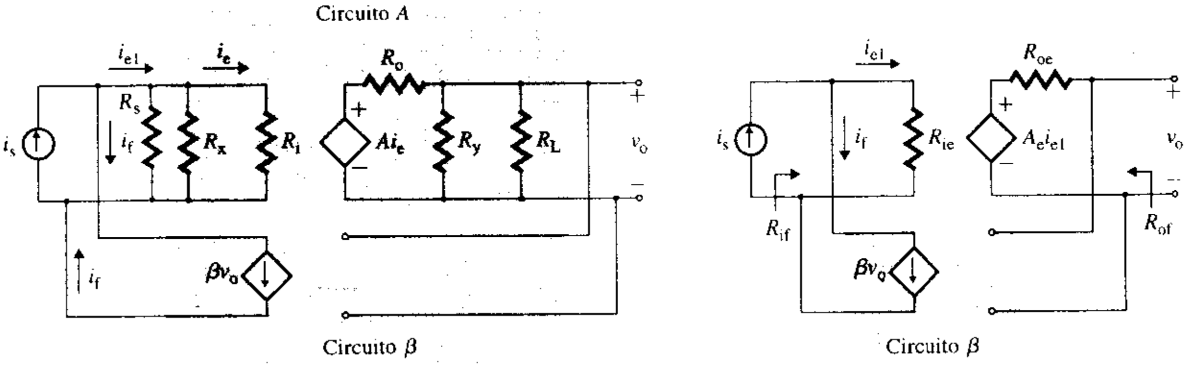
$$i_e = \frac{R_s \| R_x}{R_s \| R_x + R_i} i_{e1} \tag{10.85}$$

La sustitución de i_e de la ecuación (10.85) en la (10.84) da la ganancia en transresistencia de lazo abierto modificada A_e:

$$A_e = \frac{v_o}{i_{e1}} = \frac{R_y \| R_L}{R_y \| R_L + R_o} \times \frac{R_s \| R_x}{R_s \| R_x + R_i} A \tag{10.86}$$

Con estos valores de R_{ie}, R_{oe} y A_e, se pueden utilizar las ecuaciones de la sección anterior para calcular los parámetros de lazo cerrado R_{if}, R_{of} y A_f.

FIGURA 10.33 Amplificador retroalimentado paralelo-paralelo práctico



(a) Circuito práctico **(b) Circuito equivalente simplificado**

EJEMPLO 10.8

Determinación del desempeño de un amplificador inversor con retroalimentación paralelo-paralelo El amplificador inversor de la figura 10.8(c) tiene $R_s = 2$ kΩ, $R_L = 5$ kΩ y $R_F = 8$ kΩ. Los parámetros del amplificador operacional son $R_i = 2$ MΩ y $R_o = 75$ Ω, y la ganancia en voltaje de lazo abierto es $\mu_g = 2 \times 10^5$.

(a) Determinar la resistencia de entrada vista por la fuente $R_{if} = v_i/i_s$, la resistencia de salida R_{of}, la transresistencia de lazo cerrado $A_f = v_o/i_s$ y la ganancia en voltaje $A_{vf} = v_o/v_s$.

(b) Utilizar PSpice/SPICE para verificar los resultados.

www.elsolucionario.net

Los resultados de la simulación (análisis .TF) se muestran a continuación; los resultados de los cálculos manuales están a la derecha:

V(5)/Is=-8.000E+03=-8 kΩ	$A_f = -8$ kΩ
INPUT RESISTANCE AT IS=4.097E-02=40.97 mΩ	$R_{if} = 41.0$ mΩ
OUTPUT RESISTANCE AT V(5)=1.876 E-03=1.876 mΩ	$R_{end} = 1.876$ mΩ

Los resultados de PSpice son muy cercanos a los valores calculados a mano.

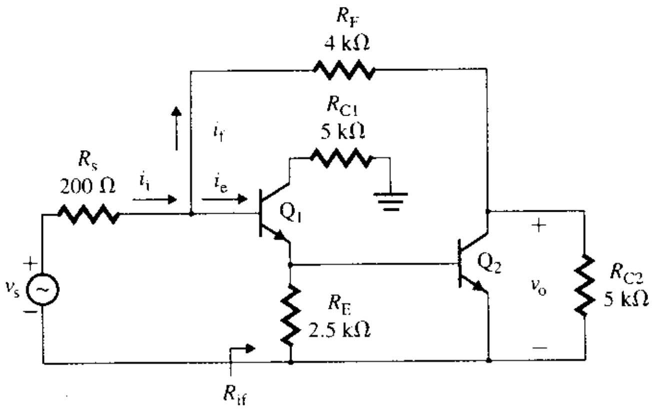
EJEMPLO 10.9

Determinación del desempeño de un amplificador con BJT con retroalimentación paralelo-paralelo Los parámetros del amplificador de la figura 10.36 son: $R_{C1} = 5$ kΩ, $R_E = 2.5$ kΩ, $R_{C2} = 5$ kΩ, $R_F = 4$ kΩ y $R_s = 200$ Ω. Las corrientes de polarización de cd de los transistores son $I_{C1} = 0.5$ mA e $I_{C2} = 1$ mA. Los parámetros del transistor son $h_{fe} = h_{fe1} = h_{fe2} = 150$ y $r_\mu = r_o = \infty$.

(a) Utilizar las técnicas de análisis de la retroalimentación para calcular la resistencia de entrada R_{if}, la resistencia de salida R_{of} y la ganancia en transresistencia de lazo cerrado A_f.

(b) Utilizar PSpice/SPICE para verificar los resultados.

FIGURA 10.36 ac es equivalente al amplificador de dos etapas con retroalimentación paralelo-paralelo



SOLUCIÓN Con $I_{C1} = 0.5$ mA,

$$r_{\pi 1} = (h_{fe} \times 25.8 \text{ mV})/I_{C1} = 150 \times 25.8 \text{ mV}/0.5 \text{ mA} = 7.74 \text{ k}\Omega$$

Con $I_{C2} = 1$ mA,

$$r_{\pi 2} = (h_{fe} \times 25.8 \text{ mV})/I_{C2} = 150 \times 25.8 \text{ mV}/1 \text{ mA} = 3.87 \text{ k}\Omega$$

La corriente de retroalimentación i_f es proporcional al voltaje de salida v_o. La corriente efectiva de entrada al amplificador es $i_e = i_i - i_f$.

(a) Los pasos para el análisis de la red de retroalimentación son los siguientes:

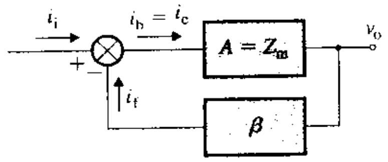
Paso 1. R_F actúa como la red de retroalimentación. La corriente de retroalimentación i_f es proporcional al voltaje de salida v_o. La corriente efectiva de entrada al amplificador es $i_e = i_i - i_f$. El diagrama funcional de bloques aparece en la figura 10.37(a).

Paso 2. El amplificador utiliza retroalimentación paralelo-paralelo, como se ve en la figura 10.37(b). Por lo que las unidades de la ganancia A deben ser V/A.

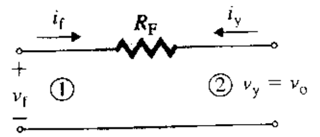
Paso 3. El efecto de la red de retroalimentación se puede tomar en consideración en el lado de la entrada al poner en cortocircuito R_F a tierra en el lado 2, en la figura 10.37(b), y en el lado de salida poniendo en corto circuito R_F a tierra en el lado 1. Estas modificaciones se muestran en el circuito ca equivalente de señal pequeña en la figura 10.37(c).

www.elsolucionario.net

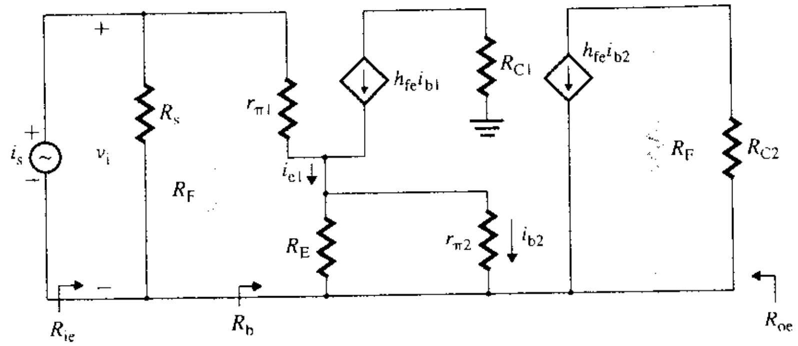
FIGURA 10.37 Circuitos equivalentes para el ejemplo 10.9



(a) **Diagrama de bloques**



(b) **Circuito de retroalimentación**



(c) **Equivalente de ca de señal pequeña**

Paso 4. Si se representa el amplificador de la figura 10.37(c) por un amplificador de transresistencia equivalente, la resistencia en la base del amplificador es

$$R_b = v_i/i_{b1} = r_{\pi1} + (1 + h_{fe})(R_E \| r_{\pi2}) = 7.74\text{ k} + 151(2.5\text{ k} \| 3.87\text{ k}) = 237\text{ k}\Omega$$

La resistencia de entrada del amplificador es

$$R_{ie} = v_i/i_s = R_s \| R_F \| [r_{\pi1} + (1 + h_{fe})(R_E \| r_{\pi2})]$$
$$= 200 \| 4\text{ k} \| [7.74\text{ k} + 151(2.5\text{ k} \| 3.87\text{ k})] = 190.3\ \Omega$$

La resistencia de salida del amplificador es

$$R_{oe} = R_F \| R_{C2} = 4\text{ k} \| 5\text{ k} = 2.22\text{ k}\Omega$$

Por tanto,

$$i_{b1} = i_s(R_F \| R_s)/(R_F \| R_s + R_b) = i_s \times (4\text{ k} \| 200)/(4\text{ k} \| 200 + 237\text{ k}) = 803 \times 10^{-6} i_s$$
$$i_{b2} = i_{e1}R_E/(R_E + r_{\pi2}) = (1 + h_{fe})i_{b1}R_E/(R_E + r_{\pi2})$$
$$= 151 i_{b1} \times 2.5\text{ k}/(2.5\text{ k} + 3.87\text{ k}) = 59.26 i_{b1}$$

La ganancia en transresistencia A_e está dada por

$$A_e = v_o/i_s = -(R_F \| R_{C2})h_{fe}i_{b2}/i_s = -(4\text{ k} \| 5\text{ k}) \times 150 i_{b2}/i_s$$
$$= -(4\text{ k} \| 5\text{ k}) \times 150 \times 59.26 i_{b1}/i_s$$
$$= -(4\text{ k} \| 5\text{ k}) \times 150 \times 59.26 \times 803 \times 10^{-6} i_s/i_s = -15.865\text{ kV/A}$$

Paso 5. Utilizando la ecuación (10.66), se ve que el factor de retroalimentación β es

$$\beta = \left.\frac{i_f}{v_o}\right|_{v_f=0} = -\frac{1}{R_F} = -\frac{1}{4\text{ k}} = -0.25\text{ mA/V}$$

y

$$\beta A_e = 15.865\text{ kV/A} \times \left(-\frac{1}{4\text{ k}}\right) = 3.966$$

Paso 6. La resistencia de entrada vista por la fuente de corriente es

$$R_{if} = v_i/i_s = R_{ie}/(1 + \beta A_e) = 190.3\ \Omega/(1 + 0.25\text{ mA/V} \times 15.865\text{ kV/A}) = 38.3\ \Omega$$

www.elsolucionario.net

Paso 7. La resistencia de salida con retroalimentación es

$$R_{of} = R_{oe}/(1 + \beta A_e) = 2.22\ \text{k}\Omega/(1 + 0.25\ \text{mA/V} \times 15.865\ \text{kV/A}) = 447\ \Omega$$

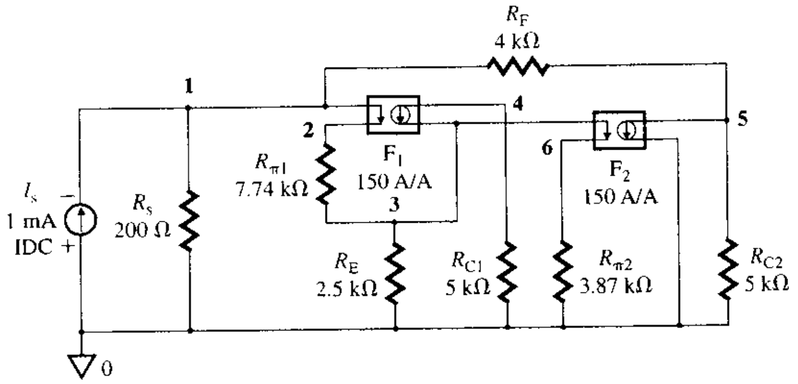
Paso 8. La ganancia en transresistencia de lazo cerrado A_f es

$$A_f = v_o/i_s = -15.865\ \text{kV/A}/(1 + 0.25\ \text{mA/V} \times 15.865\ \text{kV/A}) = -3.195\ \text{kV/A}$$

(b) El amplificador retroalimentado paralelo-paralelo para la simulación con PSpice aparece en la figura 10.38. El listado del archivo del circuito es el siguiente:

```
Ejemplo 10.9 Amplificador retroalimentado paralelo-paralelo
Is  0  1  DC  1mA
RS  1  0  200
VX  1  2  DC  0V
RP1  2  3  7.74K
RE  3  0  2.5K
RP2  6  0  3.87K
RF  1  5  4K
F1  4  3  VX  150    ; Fuente de corriente controlada por corriente
RC1  0  4  5K
VY  3  6  DC  0V
F2  5  0  VY  150    ; Fuente de corriente controlada por corriente
RC2  5  0  5K
.TF  V(5)  Ii        ; Análisis de la función de transferencia
.END
```

FIGURA 10.38 Red de retroalimentación paralelo-paralelo en dos etapas para la simulación con PSpice



Los resultados de la simulación con PSpice/SPICE (análisis .TF) aparecen a continuación; los obtenidos con cálculos manuales están a la derecha.

V(5)/Is=-3.19E+03=-3.19 kV/A	$A_f = -3.195$ kV/A
INPUT RESISTANCE AT Is=3.854E+01=38.54 Ω	$R_{ent} = 38.3\ \Omega$
OUTPUT RESISTANCE AT V(5)=4.5E+02=450 Ω	$R_{of} = 447\ \Omega$

Los resultados de PSpice son muy cercanos a los valores calculados a mano.

ASPECTOS PRINCIPALES DE LA SECCIÓN 10.8

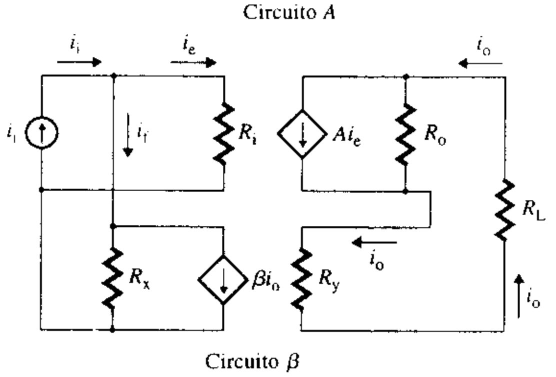
- La retroalimentación paralelo-paralelo se aplica a amplificadores de transresistencia. Este tipo de retroalimentación reduce tanto la resistencia de entrada como la de salida en un factor de $(1 + \beta A)$.
- El amplificador queda representado por un amplificador de transresistencia y la red de retroalimentación como una ganancia en transconductancia. Las unidades de A son V/A, y las de β son A/V.

www.elsolucionario.net

10.9 Retroalimentación paralelo-serie

En la retroalimentación paralelo-serie, como se ve en la figura 10.8(d), la red de retroalimentación está en paralelo con el amplificador en el lado de la entrada, y en serie con el amplificador en el lado de la salida. El amplificador está representado como un amplificador de corriente. Esto se ve en la figura 10.39, en la cual el amplificador tiene una resistencia de entrada R_i, una resistencia de salida R_o y una ganancia en corriente de lazo abierto A (en A/A). Esto es, $A = \mu_g R_i/R_o$.

FIGURA 10.39 Amplificador retroalimentado paralelo-serie



La corriente de retroalimentación i_f es proporcional a la corriente de salida i_o. La red de retroalimentación está modelada en forma de ganancia, con una resistencia de entrada R_y, una resistencia de salida R_x y una ganancia en corriente β. Las condiciones de prueba para la determinación de los parámetros de la red de retroalimentación aparecen en la figura 10.40. Los parámetros del modelo se definen mediante tres ecuaciones. La primera de ellas es

$$R_x = \left.\frac{v_f}{i_f}\right|_{i_y=0} \quad \text{(lado de la salida a circuito abierto)} \tag{10.87}$$

que se obtiene al aplicar un voltaje de prueba v_f en el lado 1, y poniendo en circuito abierto el lado 2. La segunda ecuación es

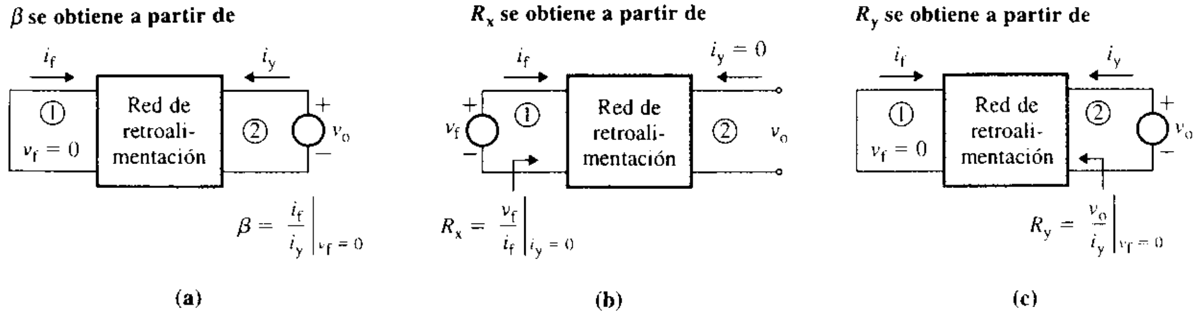
$$R_y = \left.\frac{v_o}{i_y}\right|_{v_f=0} \quad \text{(lado de la entrada en cortocircuito)} \tag{10.88}$$

que se obtiene al aplicar un voltaje de prueba v_y en el lado 2, y poniendo en cortocircuito el lado 1. La tercera ecuación es

$$\beta = \left.\frac{i_f}{i_y}\right|_{v_f=0} \quad \text{(lado de entrada en cortocircuito)} \tag{10.89}$$

que se obtiene al aplicar un voltaje de prueba v_y en el lado 2, y poniendo en cortocircuito el lado 1.

FIGURA 10.40 Condiciones de prueba para determinar los parámetros de un circuito de retroalimentación paralelo-serie

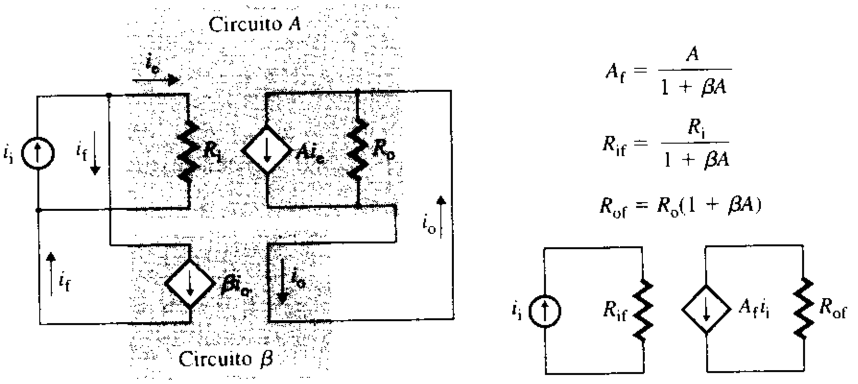


www.elsolucionario.net

Análisis de una red ideal de retroalimentación paralelo-serie

Supóngase una red ideal de retroalimentación –esto es, $R_x = \infty$, $R_y = 0$ y $R_L = 0$–. El amplificador retroalimentado de la figura 10.39 se puede simplificar al que aparece en la figura 10.41. Las unidades del factor de retroalimentación β son A/A.

FIGURA 10.41 Amplificador retroalimentado paralelo-serie ideal



(a) **Circuito de retroalimentación ideal** (b) **Circuito equivalente**

Si $R_L << R_o$, se puede demostrar que

$$R_{if} = \frac{v_i}{i_i} = \frac{R_i}{1+\beta A} \tag{10.90}$$

$$R_{of} = R_o(1+\beta A) \tag{10.91}$$

$$A_f = \frac{i_o}{i_i} = \frac{A}{1+\beta A} \tag{10.92}$$

▸ **NOTAS:**

1. A es la ganancia en corriente de lazo cerrado del amplificador, en A/A.
2. β es la ganancia en corriente de la red de retroalimentación, en A/A.
3. $T_L = \beta A$ es la ganancia de lazo, que no tiene dimensiones.

Análisis de una red práctica de retroalimentación paralelo-serie

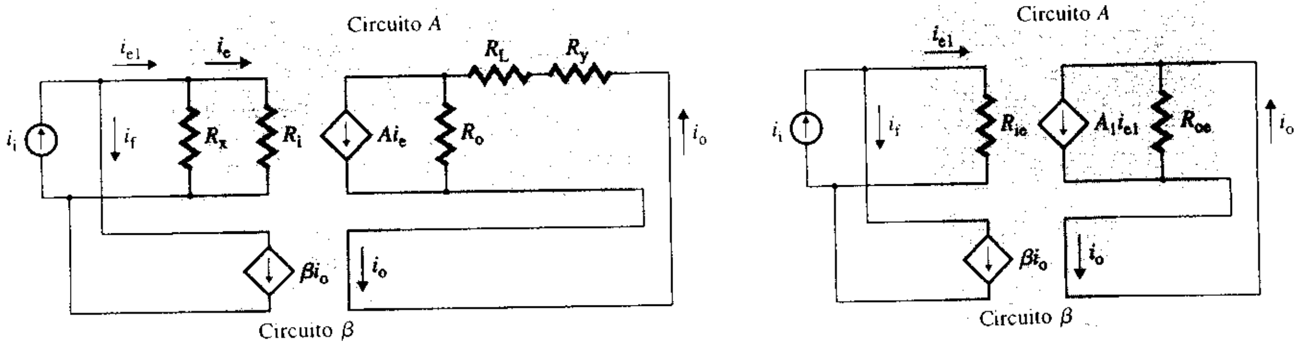
Los parámetros de lazo abierto del amplificador de la figura 10.42(a) se pueden modificar para incluir el efecto de carga de R_s, R_x, R_y y R_L, produciendo la red ideal de retroalimentación equivalente que aparece en la figura 10.42(b). Los parámetros modificados están dados por

$$R_{ie} = (R_i \parallel R_x) \tag{10.93}$$

y

$$R_{oe} = R_o + R_y + R_L \tag{10.94}$$

FIGURA 10.42 Amplificador retroalimentado paralelo-serie práctico



(a) **Circuito práctico** (b) **Circuito equivalente simplificado**

www.elsolucionario.net

Podría parecer, a partir de la figura 10.42(b), que R_o tuviera que estar en paralelo con $(R_y + R_L)$ para poder determinar R_{oe} de la ecuación (10.94), pero si se convierte la fuente de corriente Ai_e en una fuente de voltaje, se ve que la resistencia efectiva utilizada para determinar la corriente i_o se transforma en $(R_o + R_y + R_L)$:

$$i_o = \frac{R_o}{R_y + R_o + R_L} Ai_e \tag{10.95}$$

$$i_e = \frac{R_x}{R_i + R_x} i_{e1} \tag{10.96}$$

A partir de las ecuaciones (10.95) y (10.96), se puede deducir la ganancia en corriente de lazo abierto modificada A_e:

$$A_e = \frac{i_o}{i_{e1}} = \frac{R_o R_x}{(R_y + R_L + R_o)(R_i + R_x)} A \tag{10.97}$$

Si se remplazan los valores de R_i, R_o y A por R_{ie}, R_{oe} y A_e, respectivamente, se pueden aplicar las ecuaciones (10.90) a (10.92) para calcular los parámetros de lazo cerrado R_{if}, R_{of} y A_f.

EJEMPLO 10.10 ▸

Determinación del desempeño de un amplificador inversor con retroalimentación paralelo-serie Los parámetros del amplificador retroalimentado paralelo-serie de la figura 10.8(d) son: $R_L = 5\ \Omega$, $R_s = 2.5\ \text{k}\Omega$ $R_F = 200\ \Omega$, y $R_1 = 5\ \Omega$. Los parámetros del amplificador operacional son: $R_i = 2\ \text{M}\Omega$, $R_o = 75\ \Omega$ y $\mu_g = 2 \times 10^5$.

(a) Determinar la resistencia de entrada del amplificador operacional $R_{if} = v_i/i_i$, la resistencia de salida R_{of} y la ganancia en corriente de lazo cerrado $A_f = i_o/i_i$.

(b) Utilizar PSpice/SPICE para verificar los resultados.

SOLUCIÓN

$R_s = 2.5\ \text{k}\Omega$, $R_F = 200\ \Omega$, $R_1 = 5\ \Omega$, $R_L = 5\ \Omega$, $R_i = 2\ \text{M}\Omega$, $R_o = 75\ \Omega$ y $\mu_g = 2 \times 10^5$. Al remplazar el amplificador operacional por su circuito equivalente, se obtiene el amplificador de la figura 10.43(a).

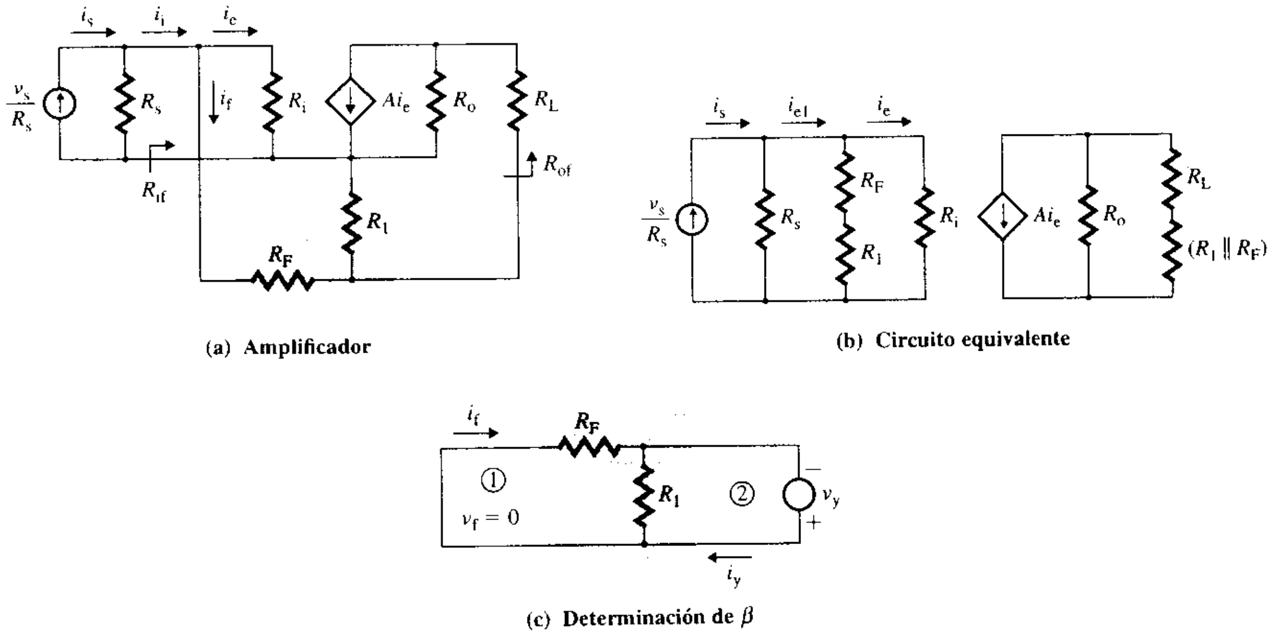
(a) Convirtiendo la fuente de voltaje controlada por voltaje en una fuente de corriente controlada por corriente, se obtiene

$$i_o = \mu_g v_i/R_o = \mu_g R_i i_e/R_o = Ai_e$$

de donde

$$A = \mu_g R_i/R_o = 2 \times 10^5 \times 2 \times 10^6/75 = 53.33 \times 10^8\ \text{A/A}$$

FIGURA 10.43 Amplificador operacional con retroalimentación paralelo-serie



(a) Amplificador

(b) Circuito equivalente

(c) Determinación de β

www.elsolucionario.net

El efecto de la red de retroalimentación se toma en consideración al discutir R_1 del lado de carga en el lado 2, y poniendo en cortocircuito R_F a tierra en el lado 1, como se ve en la figura 10.43(b). Entonces,

$$R_x = R_F + R_1 = 200 + 5 = 205\ \Omega$$
$$R_y = R_F \| R_1 = 200 \| 5 = 4.88\ \Omega$$
$$R_{ie} = R_i \| (R_F + R_1) = R_i \| R_x = 2\text{ M} \| 205 = 204.98\ \Omega$$
$$R_{oe} = R_o + R_y + R_L = R_o + (R_F \| R_1) + R_L = 75 + 4.88 + 5 = 84.88\ \Omega$$

La ecuación (10.89) da el factor de retroalimentación β:

$$\beta = \left.\frac{i_f}{i_y}\right|_{v_f=0} = \frac{R_1}{R_F + R_1} = \frac{5}{200 + 5} = 24.39 \times 10^{-3}\text{ A/A}$$

La ecuación (10.97) da la ganancia en corriente de lazo abierto modificada A_e:

$$A_e = \frac{75 \times 205 \times 53.33 \times 10^8}{(4.88 + 5 + 75)(2\text{ M} + 205)} = 483 \times 10^3\text{ A/A}$$

La ganancia de lazo es

$$T_L = \beta A_e = 24.39 \times 10^{-3} \times 483 \times 10^3 = 11.763 \times 10^3$$

Las resistencias son

$$R_{if} = R_{ie}/(1 + T_L) = 204.98/\,(1 + 11.76 \times 10^3) = 17.4\text{ m}\Omega$$
$$R_{ent} = v_s/i_s = R_{if} + R_s = 17.4\text{ m} + 2.5\text{ k} \approx 2.5\text{ k}\Omega$$
$$R_{of} = R_{oe} \times (1 + T_L) = 84.88 \times (1 + 11.76 \times 10^3) + 999.6\text{ k}\Omega$$

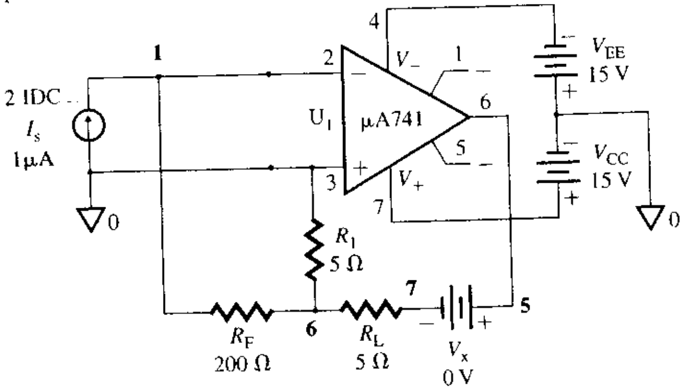
Entonces,

$$A_f = i_o/i_i = 483 \times 10^3/(1 + 11.763 \times 10^3) = 41$$

(b) El circuito de retroalimentación paralelo-serie para la simulación con PSpice aparece en la figura 10.44. El listado del archivo del circuito es el siguiente:

```
Ejemplo 10.10 Retroalimentación paralelo-serie
Is  0  1  DC  1µA           ; Fuente de cd de 1 µA
RI  1  0  2MEG
RF  1  6  200
R1  6  0  5
RL  6  7  5
VX  5  7  DC  0V
RO  4  5  75
E1  0  4  1  0  2E+5        ; Fuente de voltaje controlada por voltaje
.TF  I(VX)  IS              ; Análisis de la función de transferencia
.END
```

FIGURA 10.44 Circuito de retroalimentación paralelo-serie para la simulación con PSpice



www.elsolucionario.net

Los resultados de la simulación con PSpice (análisis .TF) aparecen a continuación; los cálculos manuales están a la derecha:

I (VX)/Is=4.100E+01=41	$A_i = 41$
INPUT RESISTANCE AT Is=1.704E-02=17.4 mΩ	$R_{if} = 17.4$ mΩ
OUTPUT RESISTANCE AT I (VX)=1.000E+06=1 mΩ	$R_{of} = 999.6$ kΩ

Los resultados de PSpice son muy cercanos a los valores calculados a mano.

ASPECTOS PRINCIPALES DE LA SECCIÓN 10.9

- La retroalimentación paralelo-serie se aplica a los amplificadores de corriente. Este tipo de retroalimentación reduce la resistencia de entrada e incrementa la resistencia de salida en un factor de $(1 + \beta A)$.
- El amplificador está representado por un amplificador de corriente y la red de retroalimentación como una ganancia en corriente. Las unidades de A son A/A, y las de β son A/A.

10.10 *Diseño de circuitos retroalimentados*

El factor de retroalimentación β es el parámetro clave de un amplificador retroalimentado, y modifica su ganancia de lazo cerrado A_f. El tipo de retroalimentación que se use depende de las necesidades de resistencia de entrada R_{if} y de resistencia de salida R_{of}. Si A es independiente de β, el diseño del amplificador retroalimentado requiere que se determine el valor de β, con el que se obtenga el valor deseado de A_f, R_{if}, R_{of} o ancho de banda BW. El diseño se hace engorroso si A depende de la red de retroalimentación –esto es, de β–. Sin embargo, los siguientes pasos iterativos simplificarán el proceso de diseño:

Paso 1. Decidir el tipo de retroalimentación que se necesita para cumplir con las especificaciones. Utilizar la tabla 10.1 como guía.

Paso 2. Desconectar la ruta de retroalimentación. Esto es, asegurarse de que no está presente ninguna retroalimentación.

Paso 3. Hallar los parámetros de lazo abierto aproximados A, R_i y R_o del amplificador.

Paso 4. Determinar los valores del factor de retroalimentación β y de la resistencia o resistencias de retroalimentación que satisfarán los requisitos de lazo cerrado. Utilizar las relaciones de la tabla 10.1.

Paso 5. Utilizando la resistencia o resistencias de retroalimentación, recalcular los parámetros de lazo abierto A, R_i y R_o.

Paso 6. Determinar los parámetros de lazo cerrado A_f, R_{if} y R_{of}.

Paso 7. Repetir los pasos 3 a 5 hasta que se satisfaga la condición de lazo cerrado deseada. Normalmente se requerirá una cierta cantidad de iteraciones.

EJEMPLO 10.11 **D**

Diseño de un circuito con retroalimentación serie-paralelo La retroalimentación se aplica a un amplificador de voltaje cuyos parámetros de lazo abierto son: $R_i = 4.5$ kΩ, $R_o = 500$ Ω, ganancia en voltaje a frecuencia baja $A = -450$ V/V y ancho de banda BW $= f_H = 10$ kHz. La resistencia de carga es $R_L = 10$ kΩ. Determinar los valores de la red de retroalimentación, de manera que se satisfagan las siguientes especificaciones:

(a) Ancho de banda con retroalimentación $f_{Hf} = 1$ MHz, $R_{if} > R_i$ y $R_{of} < R_o$

(b) $R_{if} = 50R_i$ y $R_{of} < R_o$

(c) $R_{if} > R_i$ y $R_{of} = R_o/250$

SOLUCIÓN

$R_i = 4.5$ kΩ, $R_o = 500$ Ω, $A = -450$ V/V y $f_H = 10$ kHz.

(a) En vista de que la resistencia de entrada R_{if} debe incrementarse y la resistencia de salida R_{of} debe reducirse, se puede ver en la tabla 10.1 que la retroalimentación debe ser del tipo serie-paralelo.

www.elsolucionario.net

Por tanto, se pueden utilizar las ecuaciones deducidas en la sección 10.6. La red de retroalimentación está formada por R_1 y R_F, según se observa en la figura 10.45. Como A es negativo, el valor de v_f será negativo. Así, v_f se agregará a v_s en vez de restarse de éste [esto es, $v_s + v_f = v_e$], y esto se logra al conectar la señal de retroalimentación a la terminal negativa de v_s. A fin de minimizar los efectos de carga $(R_1 + R_F)$, debe ser mucho mayor que R_L. La condición

$$(R_1 + R_F) >> R_L \quad \textbf{(10.98)}$$

se satisface generalmente al seleccionar $R_1 + R_F = 10R_L$. Ya que el producto ganancia-ancho de banda se mantiene constante, la ecuación (10.24) da $Af_H = A_f f_{Hf}$. Esto es,

$$450 \times 10 \text{ kHz} = A_f \times 1 \text{ MHz}$$

que da $A_f = 450/100 = 4.5$ V/V. De la ecuación (10.37),

$$4.5 = 450/(1 + 450\beta)$$

se obtiene $\beta = 0.22$. El factor de retroalimentación β está relacionado con R_1 y R_F mediante

$$\beta = \frac{R_F}{R_1 + R_F} = \frac{R_F}{10R_L} \quad \textbf{(10.99)}$$

la cual, para $\beta = 0.22$ y $R_L = 10$ kΩ, da

$$R_F = 10\beta R_L = 10 \times 0.22 \times 10 \text{ k} = 22 \text{ k}\Omega$$

y $$R_1 = 10R_L - R_F = 100 \text{ k} - 22 \text{ k} = 78 \text{ k}\Omega$$

(b) Como $R_{if} = 50R_i$ y $R_{if} = R_i(1 + \beta A)$ de la ecuación (10.40), se tiene

$$50 = 1 + \beta A \quad \text{(para retroalimentación negativa)}$$

el cual, para $|A| = 450$, da $\beta = 0.109$. Para $\beta = 0.109$ y $R_L = 10$ kΩ, la ecuación (10.98) da

$$R_F = 10\beta R_L = 10 \times 0.109 \times 10 \text{ k} \approx 11 \text{ k}\Omega$$

y $$R_1 = 10R_L - R_F = 100 \text{ k} - 11 \text{ k} = 89 \text{ k}\Omega$$

(c) Dado que $R_{of} = R_o/250$ y $R_{of} = R_o/(1 + \beta A)$ de la ecuación 10.44, se tiene

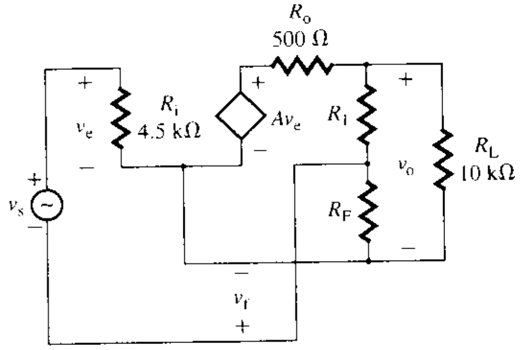
$$250 = 1 + \beta A$$

el cual, para $|A| = 450$, da $\beta = 0.5533$. Para $\beta = 0.5533$ y $R_L = 10$ kΩ, la ecuación (10.99) da

$$R_F = 10\beta R_L = 10 \times 0.5533 \times 10 \text{ k} \approx 55 \text{ k}\Omega$$

y $$R_1 = 10R_L - R_F = 100 \text{ k} - 55 \text{ k} = 45 \text{ k}\Omega$$

FIGURA 10.45 Amplificador con retroalimentación paralelo-serie



▸ **NOTA:** La solución anterior da valores aproximados para que el diseñador pueda iniciar su trabajo. Se pudieron haber encontrado valores más precisos de A_f, R_{if} y R_{of} tomando en consideración los efectos de carga de la red de retroalimentación y la resistencia de carga (como en el ejemplo 10.4). Los pasos de diseño deberán repetirse hasta que se cumplan las especificaciones deseadas.

www.elsolucionario.net

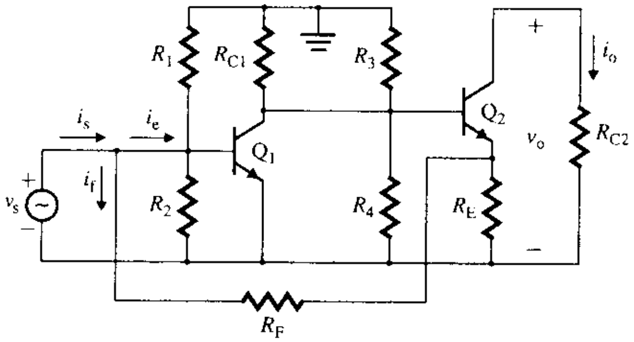
EJEMPLO 10.12 D

Diseño de un circuito de retroalimentación paralela-serie En la figura 10.46 se muestra un amplificador con retroalimentación paralelo-serie. El amplificador tiene: $R_1 = 6.6$ kΩ, $R_2 = 2$ kΩ, $R_{C1} = 5$ kΩ, $R_3 = 5$ kΩ, $R_4 = 10$ kΩ, $R_E = 500$ Ω y $R_{C2} = 5$ kΩ. Los parámetros del transistor son: $h_{fe} = 150$, $r_\pi = r_{\pi 1} = r_{\pi 2} = 2.58$ kΩ y $r_o = \infty$.

(a) Determinar el valor del resistor de retroalimentación R_F, de manera que la ganancia en corriente de lazo cerrado A_f sea el 10% de la ganancia en corriente de lazo abierto A.

(b) Utilizar PSpice/SPICE para verificar los resultados.

FIGURA 10.46 Amplificador de dos etapas con retroalimentación paralelo-serie



SOLUCIÓN

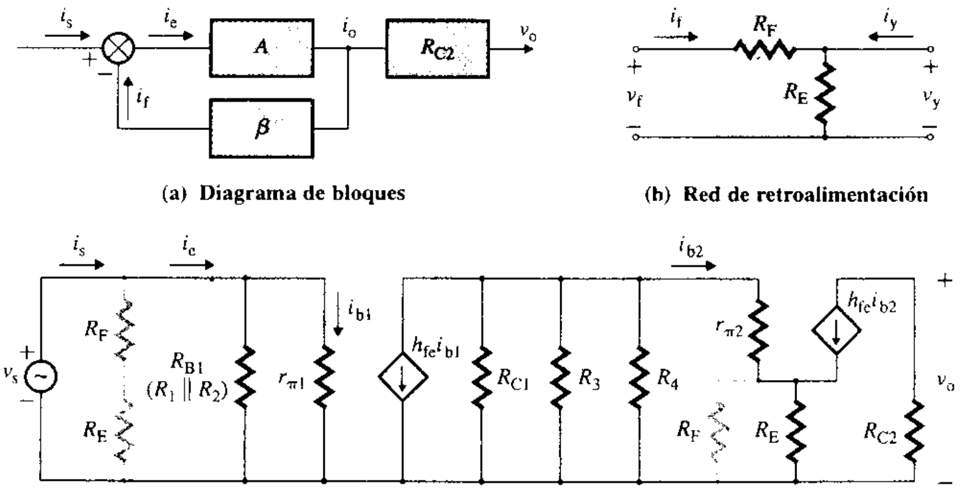
La corriente de retroalimentación i_f es proporcional al voltaje del emisor $v_e = v_f$, el cual, a su vez, es proporcional a la corriente de salida $i_o \approx -i_c$. El mecanismo de retroalimentación aparece en la figura 10.47(a), y la red de retroalimentación, en la figura 10.47(b). Remplazando los transistores por su modelo de señal pequeña se obtiene el circuito equivalente de ca de señal pequeña del amplificador que se muestra en la figura 10.47(c).

(a) Se tiene

$$R_{B1} = R_1 \| R_2 = 6.6\text{ k} \| 2\text{ k} = 1.53\text{ k}\Omega$$
$$R_{B2} = R_3 \| R_4 = 5\text{ k} \| 10\text{ k} = 3.33\text{ k}\Omega$$
$$R_{B3} = R_{C1} \| R_{B2} = 5\text{ k} \| 3.33\text{ k} = 2\text{ k}\Omega$$

Paso 1. Supóngase que no existe ninguna retroalimentación —esto es, $R_F = \infty$.

FIGURA 10.47 Circuitos equivalentes para el ejemplo 10.12



(a) Diagrama de bloques

(b) Red de retroalimentación

(c) Circuito equivalente de señal pequeña

www.elsolucionario.net

Paso 2. Determinar los parámetros de lazo abierto A, R_i y R_o. La resistencia de entrada del amplificador es

$$R_i = v_s/i_s = R_{B1} \| r_{\pi 1} = 1.53 \text{ k} \| 2.58 \text{ k} = 960 \ \Omega$$

La resistencia de salida del amplificador es

$$R_o = r_o = \infty$$

y $$R_{oe} = R_o$$

De acuerdo con la figura 10.47(c), se tiene

$$i_{b1} = i_s R_{B1}/(R_{B1} + r_{\pi 1}) = i_s \times 1.53 \text{ k}/(1.53 \text{ k} + 2.58 \text{ k}) = 0.3723 i_s$$

$$i_{b2} = -h_{fe} i_{b1} R_{B3}/[R_{B3} + r_{\pi 2} + (1 + h_{fe})R_E]$$

$$= -150 i_{b1} \times 2 \text{ k}/(2 \text{ k} + 2.58 \text{ k} + 151 \times 500) = -3.746 i_{b1}$$

La ganancia en corriente de lazo abierto A está dada por

$$A = i_o/i_s = -h_{fe} i_{b2}/i_s = h_{fe} \times 3.746 i_{b1}/i_s = 150 \times 3.746 \times 0.3723 i_s/i_s = 209.2 \text{ A/A}$$

Paso 3. Determinar los valores del factor de retroalimentación β y de la resistencia R_F. En vista de que la ganancia en corriente de lazo cerrado A_f es el 10% de la ganancia en corriente de lazo abierto A, se puede escribir

$$A_f = \frac{|A|}{1 + \beta |A|} = 0.1 A$$

Esto es, $1 + \beta|A| = 10$, o $\beta|A| = 9$, y

$$\beta = 9/|A| = 9/209.2 = 0.043$$

Como la red de retroalimentación de la figura 10.47(b) debe representarse mediante un amplificador de corriente, el factor de retroalimentación β está dado por

$$\beta = \left. \frac{i_f}{i_y} \right|_{v_f = 0} = \frac{R_E}{R_E + R_F} = \frac{500}{500 + R_F}$$

el cual, con $\beta = 0.043$, da $R_F = 11.13 \text{ k}\Omega$.

Paso 4. Determinar los nuevos parámetros de lazo abierto A, R_i y R_o. R_F se incluye al poner en cortocircuito el lado de retroalimentación en paralelo y separando el lado de retroalimentación en serie. Este arreglo aparece en la figura 10.47(c) en líneas tenues. La resistencia de entrada del amplificador es

$$R_i = v_s/i_s = (R_F + R_E) \| R_{B1} \| r_{\pi 1} = (11.13 \text{ k} + 500) \| 1.53 \text{ k} \| 2.58 \text{ k} = 887.2 \ \Omega$$

La resistencia de salida del amplificador es

$$R_o = r_o = \infty$$

y $$R_{oe} = R_o = \infty$$

De acuerdo con la figura 10.47(c),

$$i_{b1} = i_s[(R_F + R_E) \| R_{B1}]/[(R_F + R_E) \| R_{B1} + r_{\pi 1}]$$

$$= i_s(11.63 \text{ k} \| 1.53 \text{ k})/(11.63 \text{ k} \| 1.53 \text{ k} + 2.58 \text{ k}) = 0.3439 i_s$$

$$i_{b2} = -h_{fe} i_{b1} R_{B3}/[R_{B3} + r_{\pi 2} + (1 + h_{fe})(R_E \| R_F)]$$

$$= -150 i_{b1} \times 2 \text{ k}/[2 \text{ k} + 2.58 \text{ k} + 151 \times (500 \| 11.13 \text{ k})] = -3.905 i_{b1}$$

La nueva ganancia en corriente de lazo abierto A está dada por

$$A = i_o/i_s = -h_{fe} i_{b2}/i_s = h_{fe} \times 3.905 i_{b1}/i_s = 150 \times 3.905 \times 0.3439 i_s/i_s = 201.4 \text{ A/A}$$

Los parámetros en lazo cerrado son los siguientes:

$$R_{if} = R_i/(1 + \beta A) = 887.2/(1 + 0.043 \text{ A/A} \times 201.4 \text{ A/A}) = 91.8 \ \Omega$$

La retroalimentación no afectará a la resistencia de salida. Esto es, $R_{of} = \infty$; por tanto,

$$A_f = 201.4/(1 + 0.043 \text{ A/A} \times 201.4 \text{ A/A}) = 20.85 \text{ A/A}$$

www.elsolucionario.net

Paso 5. Repitiendo los pasos 3 a 5 para la segunda iteración con $A = 201.4$ A/A, se obtienen los valores siguientes:

$$\beta = 9/|A| = 9/201.4 = 0.0447$$

$$R_F = 10.69 \text{ k}\Omega$$

$$R_i = v_s/i_s = (R_F + R_E) \| R_{B1} \| r_{\pi 1} = (10.69 \text{ k} + 500) \| 1.53 \text{ k} \| 2.58 \text{ k} = 884.5 \ \Omega$$

$$R_o = r_o = \infty$$

$$R_{oe} = R_o = \infty$$

$$i_{b1} = i_s[(R_F + R_E) \| R_{B1}]/[(R_F + R_E) \| R_{B1} + r_{\pi 1}]$$

$$= i_s(11.19 \text{ k} \| 1.53 \text{ k})/(11.19 \text{ k} \| 1.53 \text{ k} + 2.58 \text{ k}) = 0.3428 i_s$$

$$i_{b2} = -h_{fe} i_{b1} R_{B3}/[R_{B3} + r_{\pi 2} + (1 + h_{fe})(R_E \| R_F)]$$

$$= -150 i_{b1} \times 2 \text{ k}/[2 \text{ k} + 2.58 \text{ k} + 151 \times (500 \| 10.69 \text{ k})] = -3.911 i_{b1}$$

$$A = i_o/i_s = -h_{fe} i_{b2}/i_s = h_{fe} \times 3.911 i_{b1}/i_s = 150 \times 3.911 \times 0.3428 i_s/i_s = 201.1 \text{ A/A}$$

$$R_{if} = R_i/(1 + \beta A) = 884.5/(1 + 0.0447 \text{ A/A} \times 201.1 \text{ A/A}) = 88.5 \ \Omega$$

La resistencia de salida con retroalimentación es

$$R_{of} = R_o(1 + \beta A) = \infty$$

Como la salida se toma a través de R_C, la resistencia de salida del amplificador es

$$R_{sal} = R_{of} \| R_C = R_C = 5 \text{ k}\Omega$$

y

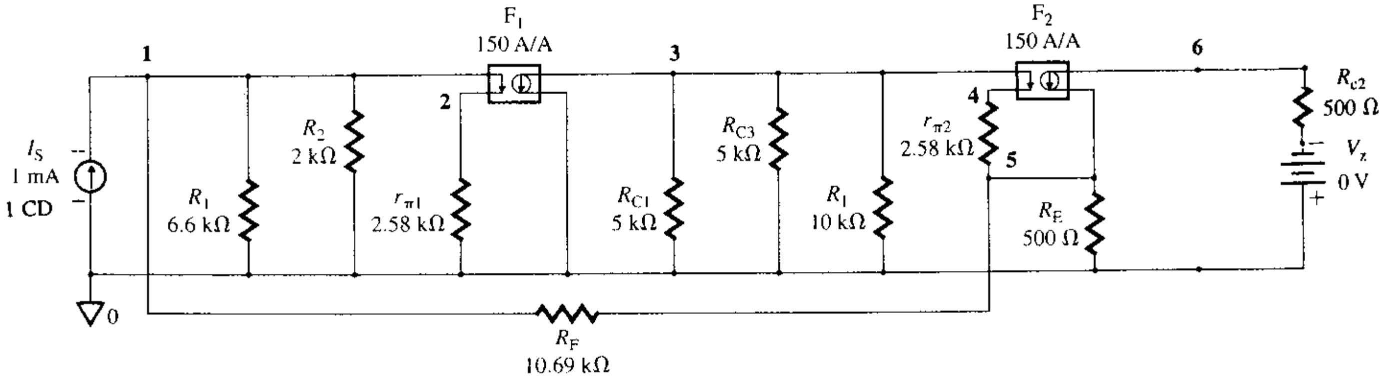
$$A_f = 201.1/(1 + 0.0447 \text{ A/A} \times 201.1 \text{ A/A}) = 20.13 \text{ A/A}$$

que es el 10% de $A = 201.1$. Por lo que ya no es necesaria ninguna iteración adicional.

(b) El amplificador retroalimentado paralelo-serie para la simulación con PSpice aparece en la figura 10.48. El listado del archivo del circuito es el siguiente.

```
Ejemplo 10.12 Amplificador retroalimentado paralelo-serie
IS   0  1  DC  1mA
R1   1  0  6.6K
R2   1  0  2K
VX   1  2  DC  0V
RP1  2  2.58K
F1   3  0  VX  150      ; Fuente de corriente controlada por corriente
RC1  3  0  5K
R3   3  0  5K
R4   3  0  10K
VY   3  4  DC  0V
RP2  4  5  2.58K
RE   5  0  500
```

FIGURA 10.48 Amplificador retroalimentado paralelo-serie de dos etapas para la simulación con PSpice



www.elsolucionario.net


```
F2   6   5   VY   150      ; Fuente de corriente controlada por corriente
VZ   7   0   DC   0V
RC2   7   0   5K
RF   1   5   10.69K
.TF   I(VZ)   IS           ; Análisis de la función de transferencia
.END
```

Los resultados de la simulación con PSpice (análisis .TF) aparecen a continuación; los cálculos manuales están a la derecha:

I (VZ)/IS=2.002E+01=20.02	$A_f = 20.13$ A/A
INPUT RESISTANCE AT IS=8.803E+01=88.03 Ω	$R_{if} = 88.5\ \Omega$
OUTPUT RESISTANCE AT I (VZ)=7.991E+13=79.71 kΩ	$R_{of} = \infty$

▶ **NOTA:** La corriente de salida se mide a través de una fuente de voltaje ficticia VZ conectada a través de R_{C2}. Si VZ se conecta en serie con R_2, PSpice daría una resistencia de salida muy grande como resultado de la fuente de corriente ideal del transistor Q_2.

ASPECTOS PRINCIPALES DE LA SECCIÓN 10.10

- El diseño de amplificadores con retroalimentación requiere la determinación tanto del tipo de retroalimentación como de la red de retroalimentación.
- También es necesario determinar los valores de los componentes de la red. Normalmente, el diseñador empieza determinando el valor del factor de retroalimentación β que proporcione la ganancia deseada en lazo cerrado, con la hipótesis de una red ideal de retroalimentación. Una vez hechas las estimaciones iniciales de los valores de los componentes, se lleva a cabo el análisis normal para verificar la ganancia de lazo cerrado. Por lo general se requieren varias iteraciones para llegar a la solución final.

10.11 *Análisis de estabilidad*

La retroalimentación negativa modifica la ganancia, la resistencia de entrada y la resistencia de salida de un amplificador. También mejora los parámetros de desempeño; por ejemplo, reduce tanto la sensibilidad de la ganancia a los cambios en los parámetros del amplificador y la distorsión debida a la no linealidad. Sin embargo, la retroalimentación negativa puede convertirse en positiva, causando con ello oscilación e inestabilidad. Hasta aquí, en este capítulo hemos supuesto que la red de retroalimentación es resistiva y que el factor de retroalimentación β se mantiene constante. Pero β puede depender de la frecuencia. En tales casos, la función de transferencia de lazo cerrado de un circuito con retroalimentación negativa en el dominio de s de Laplace está dada por

$$A_f(s) = \frac{S_o(s)}{S_i(s)} = \frac{A(s)}{1 + A(s)\beta(s)} \tag{10.100}$$

donde el *factor de retroalimentación* $\beta(s)$ depende de la frecuencia. Para sistemas físicos, $s = j\omega$, y la ecuación (10.100) puede escribirse en el dominio de la frecuencia como:

$$A_f(j\omega) = \frac{A(j\omega)}{1 + A(j\omega)\beta(j\omega)} \tag{10.101}$$

La ganancia de lazo $T_L(j\omega) = A(j\omega)\beta(j\omega)$ es un número complejo que se puede representar mediante su magnitud y su fase, de la siguiente manera:

$$T_L(j\omega) = A(j\omega)\beta(j\omega) = |A(j\omega)\beta(j\omega)|\, e^{j\phi(\omega)} = |T_L(j\omega)| \angle\phi \tag{10.102}$$

www.elsolucionario.net

El hecho de que un amplificador retroalimentado sea estable o inestable, depende de la magnitud y de la fase de la ganancia de lazo $T_L(j\omega)$. Considérese la frecuencia ω_{180} en la cual el ángulo de fase $\phi(\omega) = \pm 180°$, por lo que $T_L(j\omega) = -|T_L(j\omega)|$. La ecuación (10.101) se convierte en

$$A_f(j\omega_{180}) = \frac{A(j\omega_{180})}{1 - |T_L(j\omega_{180})|} \tag{10.103}$$

y la retroalimentación se vuelve positiva. Sin embargo, el valor de $A_f(j\omega_{180})$ dependerá de las siguientes condiciones:

1. Si $|T_L(j\omega_{180})| < 1$, el denominador $(1 - |T_L(j\omega_{180})|)$ será menor que la unidad. Esto es, $|A_f(j\omega_{180})| > |A(j\omega_{180})|$. En este caso, el sistema retroalimentado será *estable*.
2. Si $|T_L(j\omega_{180})| = 1$, el denominador $(1 - |T_L(j\omega_{180})|)$ será cero y $A_f(j\omega_{180})$ será infinito. Esto es, el amplificador tendrá una salida con un voltaje de entrada igual a cero, y el lazo oscilará sin ninguna señal externa de entrada. En este caso, el sistema retroalimentado será un *oscilador*. Supóngase que no existe una señal de entrada en la figura 10.3(a); esto es, $S_i = 0$. Entonces

$$S_f = A(j\omega_{180})\beta(j\omega_{180})S_e = |T_L(j\omega_{180})|S_e = -S_e \tag{10.104}$$

Como S_f está multiplicado por -1 en el bloque sumador del lado de la entrada, la retroalimentación hace que se mantenga la señal S_e en la entrada del amplificador. Esto es, existirán señales senoidales de frecuencia ω_{180} en la entrada y en la salida del amplificador. Bajo estas condiciones, se dice que el amplificador oscila a la frecuencia ω_{180}.
3. Si $|T_L(j\omega_{180})| > 1$, el denominador $(1 - |T_L(j\omega_{180})|)$ será mayor que la unidad. Esto es, $|A_f(j\omega_{180})| < |A(j\omega_{180})|$. En este caso, el sistema retroalimentado será *inestable*. Así,

$$S_f = A(j\omega_{180})\beta(j\omega_{180})S_e = |T_L(j\omega_{180})|S_e \tag{10.105}$$

Como S_f está multiplicado por -1 en el bloque sumador del lado de la entrada, el amplificador oscila, y las oscilaciones crecen en amplitud hasta que alguna no linealidad reduce la magnitud de la ganancia de lazo $|T_L(j\omega_{180})|$ exactamente a la unidad. En los amplificadores reales, la no linealidad está siempre presente de alguna forma, y se obtendrán oscilaciones sostenidas. Este tipo de estado de retroalimentación se emplea en los circuitos osciladores. Los osciladores utilizan una retroalimentación positiva con una ganancia de lazo mayor que la unidad; la no linealidad reduce la ganancia de lazo a la unidad.

Se ha visto que pueden ocurrir oscilaciones en un amplificador con retroalimentación negativa, dependiendo de la frecuencia. La estabilidad de un amplificador está determinada por su respuesta a una entrada o a una perturbación. Se dice que un amplificador es *absolutamente estable* si la salida se restablece finalmente después de una perturbación pequeña. Un amplificador es *absolutamente inestable* si una pequeña perturbación hace que la salida crezca (esto es, que se incremente continuamente) hasta que alcance a los límites de saturación del amplificador. La estabilidad de un amplificador depende de sus polos.

Polos e inestabilidad

En el análisis anterior, el denominador de la ecuación (10.100) fue el parámetro clave en la caracterización de la respuesta de un amplificador. La ganancia de lazo cerrado $A_f(s)$ de un amplificador será infinita si

$$1 + A(s)\beta(s) = 0 \tag{10.106}$$

La ecuación (10.106) se conoce como *ecuación característica*, y sus raíces determinan la respuesta del amplificador. Por ejemplo, si

$$1 + A(s)\beta(s) = s^2 + 2s + 5 = 0$$

www.elsolucionario.net

las raíces son $s = -1 \pm j2$. La raíces de la ecuación característica son los polos del sistema.

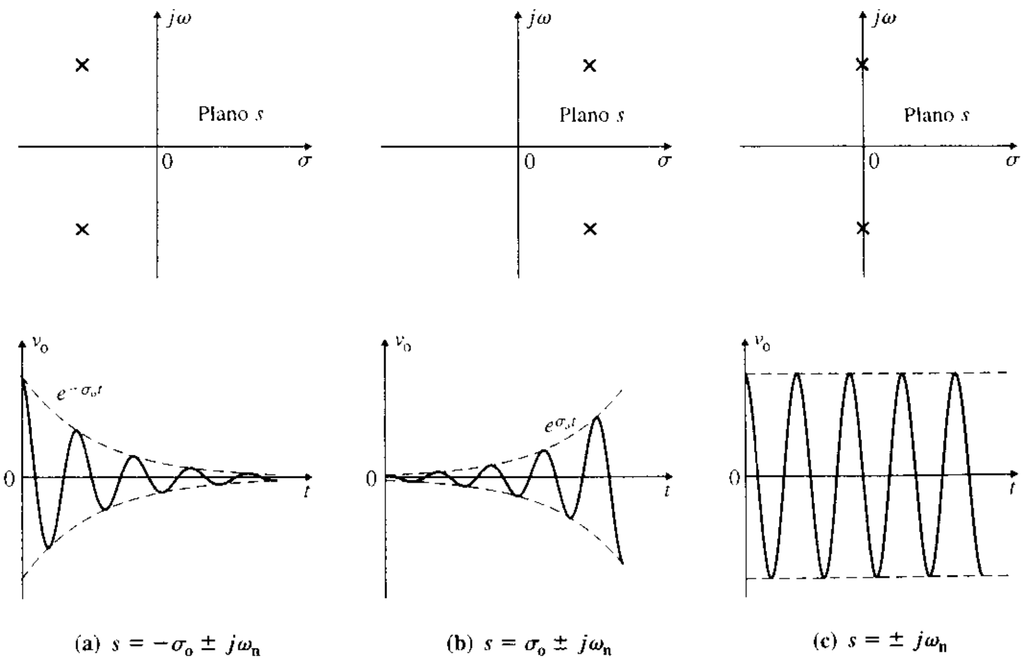
Considérese un amplificador con un par de polos en $s = \sigma_0 \pm j\omega_n$. Si existe alguna perturbación (como el cierre del interruptor de la fuente de alimentación de cd), la ecuación de la respuesta transitoria (después de la conversión del dominio s de Laplace al dominio del tiempo) contendrá términos de la forma siguiente:

$$v_0(t) = e^{\sigma_0 t}[e^{+j\omega_n t} + e^{-j\omega_n t}] = 2e^{\sigma_0 t} \cos(\omega_n t)$$

Ésta es una salida senoidal con una envolvente exp $(\sigma_0 t)$. Por tanto, la relación entre la estabilidad y las raíces de esta ecuación característica se puede establecer de la siguiente manera:

1. Si los polos están en el semiplano izquierdo del plano s, como se muestra en la figura 10.49(a), de manera que el dominador tenga la forma $(s + \sigma_0 + j\omega_n)(s + \sigma_0 - j\omega_n)$, todas las raíces de la ecuación característica tendrán partes reales negativas y σ_0 será negativo. Por tanto la respuesta debida a condiciones o perturbaciones iniciales disminuirá exponencialmente hasta cero conforme el tiempo tiende a infinito. La gráfica de este tipo de respuesta también aparece en la figura 10.49(a). Tal sistema será *estable*.
2. Si los polos están en el semiplano derecho del plano s, como se muestra en la figura 10.49(b), de manera que el denominador tenga la forma $(s + \sigma_0 + j\omega_n)(s + \sigma_0 - j\omega_n)$, todas las raíces tendrán partes reales positivas, y σ_0 será positiva. La respuesta se incrementará de manera exponencial en magnitud conforme pasa el tiempo, hasta que alguna no linealidad limite su crecimiento. La gráfica de este tipo de respuesta también aparece en la figura 10.49(b). Tal amplificador será *inestable*.
3. Si los polos aparecen en el eje $j\omega$, según se ve en la figura 10.49(c), de manera que el denominador tenga la forma $(s + j\omega_n)(s - j\omega_n)$, la ecuación característica no tendrá raíces con partes reales, y σ_0 será igual a cero. La respuesta serán oscilaciones sostenidas, como se muestra en la gráfica de la figura 10.49(c). La salida será senoidal en respuesta a una condición o perturbación inicial. En el caso de un amplificador retroalimentado, esto significará inestabilidad. Sin embargo, para un circuito oscilador, esto significa una salida normal.

FIGURA 10.49
Relación entre la posición del polo y la respuesta transitoria



www.elsolucionario.net

EJEMPLO 10.13

Determinación de la estabilidad debida a una entrada escalón La ganancia de lazo abierto de un amplificador está dada por

$$A(s) = \frac{s}{s^2 - 2}$$

Determinar la estabilidad de la respuesta de lazo cerrado debida a una señal de entrada escalón. Supóngase un factor de retroalimentación $\beta(s) = 1$.

SOLUCIÓN

Para una entrada escalón en el dominio de s de Laplace, $S_i(s) = 1/s$. De acuerdo con la ecuación (10.5), la ganancia de lazo cerrado es

$$A_f(s) = \frac{S_o(s)}{S_i(s)} = \frac{s/(s^2-2)}{1 + s/(s^2-2)} = \frac{s}{s^2+s-2} = \frac{s}{(s-1)(s+2)}$$

Para una entrada escalón, $S_i(s) = 1/s$, y la respuesta está dada por

$$S_o(s) = A_f(s)S_i(s) = \frac{A_f(s)}{s} = \frac{1}{(s-1)(s+2)} = \frac{1}{3}\left[\frac{1}{s-1} - \frac{1}{s+2}\right]$$

Por lo que, en el dominio del tiempo, la respuesta debida a una entrada escalón se convierte en

$$s_o(t) = \tfrac{1}{3}[e^t - e^{-2t}]$$

Por tanto, en $t = \infty$, $s_o(t) = \infty$. El amplificador será inestable, ya que tiene un polo positivo, $s = 1$.

EJEMPLO 10.14

Determinación de la respuesta escalón de un amplificador retroalimentado La ganancia de lazo abierto de un amplificador está dada por

$$A(s) = \frac{1}{s^2 + 3}$$

Determinar la respuesta escalón de lazo cerrado del amplificador. Supóngase un factor de retroalimentación $\beta(s) = 1$.

SOLUCIÓN

Para una entrada escalón en el dominio de s de Laplace $S_i(s) = 1/s$. De acuerdo con la ecuación (10.5), la ganancia de lazo cerrado es

$$A_f(s) = \frac{S_o(s)}{S_i(s)} = \frac{1/(s^2+3)}{1 + 1/(s^2+3)} = \frac{1}{s^2+4}$$

Para una entrada escalón, la respuesta de lazo cerrado es

$$S_o(s) = A_f(s)S_i(s) = \frac{1}{(s^2+4)s} = \frac{1}{4}\left[\frac{1}{s} - \frac{s}{s^2+4}\right]$$

Por tanto, en el dominio del tiempo, la respuesta de salida debida a una entrada escalón está dada por

$$s_o(t) = \tfrac{1}{4}(1 - \cos 2t)$$

Por consiguiente, la respuesta debida a una entrada escalón es *oscilatoria*. El amplificador será inestable porque tiene polos en el eje $j\omega$, $s = \pm j2$.

Criterio de estabilidad de Nyquist

Si la ganancia de lazo $T_L(j\omega) = A(j\omega)\beta(j\omega)$ de la ecuación (10.102) se convierte en -1, la ganancia de lazo cerrado tenderá a ser infinita, y el amplificador será inestable. Por tanto, una red de retroalimentación será inestable si la ganancia de lazo $T_L(j\omega)$ se convierte en

$$T_L(j\omega) = A(j\omega)\beta(j\omega) = -1 \qquad \textbf{(10.107)}$$

Para satisfacer la condición de la ecuación (10.107), la magnitud y el ángulo de fase de la ganancia de lazo deben ser la unidad y $\pm180°$, respectivamente. Esto es

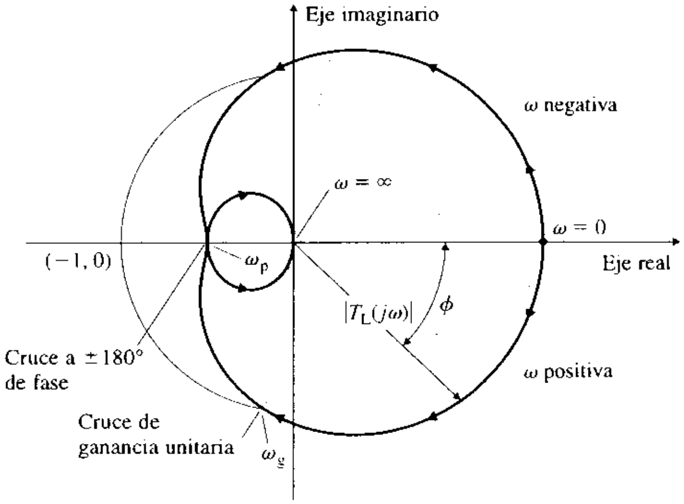
$$|T_L(j\omega)| = 1 \qquad \textbf{(10.108)}$$

$$\phi = \angle T_L(j\omega) = \pm 180° \qquad \textbf{(10.109)}$$

Por tanto, la investigación de la estabilidad de un amplificador requiere determinar la respuesta en frecuencia y caracterizar la magnitud y el ángulo de fase en función de la frecuen-

www.elsolucionario.net

FIGURA 10.50
Gráfica de Nyquist típica, o gráfica polar

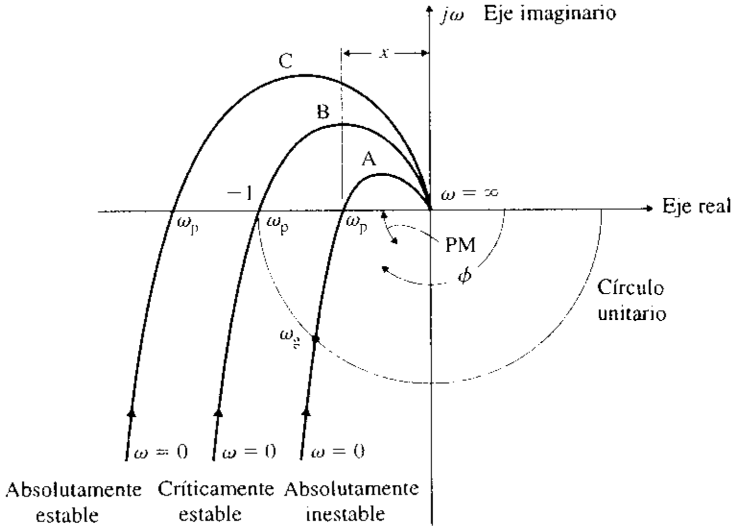


cia. La respuesta en frecuencia se puede representar por medio de una serie de fasores, cada uno a una frecuencia diferente.

Al unir los extremos (esto es, los puntos de magnitud) de estos fasores, se obtiene el lugar de la frecuencia, como se observa en la figura 10.50, que es una gráfica de la magnitud en función de la fase en coordenadas polares, conforme la frecuencia ω varía de 0 a $\pm\infty$. Esta gráfica se conoce como la *gráfica de Nyquist*. La gráfica de $T_L(j\omega)$ para frecuencias negativas es la imagen espejo a través del eje real de la gráfica para frecuencias positivas. La gráfica de Nyquist corta el eje real negativo a la frecuencia ω_{180}. Si la intersección ocurre a la izquierda del punto $(-1, 0)$, la magnitud de la ganancia de lazo a esta frecuencia es mayor que la unidad, y el amplificador será inestable. Por otra parte, si la intersección ocurre a la derecha del punto $(-1, 0)$, el amplificador será estable. El punto de los lugares donde la fase es $-180°$ se conoce como *frecuencia de cruce de fase* ω_p $(=\omega_{180})$; el punto de los lugares donde la ganancia es unitaria se conoce como *frecuencia de cruce de ganancia* ω_g.

La estabilidad de un sistema se puede determinar a partir del criterio de Nyquist respecto a la estabilidad, que se puede enunciar como sigue: si la gráfica de Nyquist rodea al punto $(-1, 0)$, el amplificador será inestable. Este criterio prueba los polos de la ganancia de lazo $T_L(s)$ en el semiplano derecho. Si la gráfica de Nyquist rodea al punto $(-1, 0)$, el amplificador tiene polos en el semiplano derecho, y el circuito oscilará. La cantidad de veces en que la gráfica envuelve al punto $(-1, 0)$ da el número de polos en el semiplano derecho. En la figura 10.50 aparecen dos.

FIGURA 10.51
Gráficas de Nyquist



www.elsolucionario.net

Las gráficas de Nyquist de los amplificadores con tres características diferentes se muestran en la figura 10.51. Para la gráfica A, la ganancia de lazo es menor que la unidad. Por tanto, no aparecerán oscilaciones en el lazo cerrado, y el amplificador será absolutamente estable. Para la gráfica B a través de (−1, 0) la ganancia de lazo es unitaria, y los polos aparecerán en el eje imaginario. El amplificador será críticamente estable en el lazo cerrado. En el caso de la gráfica C, la ganancia de lazo es mayor que la unidad, y el amplificador será absolutamente inestable en el lazo cerrado.

Estabilidad relativa

El término "absolutamente estable" o "absolutamente inestable" indica lo que finalmente ocurrirá en un sistema. Sin embargo, no indica cuán estable o inestable es el sistema. La *estabilidad relativa* es una medida del grado de estabilidad, e indica lo alejado que la intersección del lugar de las frecuencias con el eje real aparece respecto del punto (−1, 0) del lado derecho. Para una buena estabilidad relativa, la magnitud en la frecuencia de cruce de fase debe tener un valor menor que la unidad, y el ángulo de fase en la frecuencia de cruce de ganancia no debe tener un valor cercano a ±180°.

Por lo general, el margen de ganancia y el margen de fase son las medidas de la estabilidad relativa. El *margen de ganancia* GM se define como la cantidad de decibeles en los que la magnitud x de la ganancia de lazo es menor que la unidad cuando el ángulo de fase es de 180°. Esto es,

$$GM = 20 \log 1 - 20 \log x = 20 \log \left(\frac{1}{x}\right) \tag{10.110}$$

El *margen de fase* PM se define como la cantidad de grados en los que el ángulo de fase ϕ de la ganancia de lazo es menor que ±180° cuando la magnitud es unitaria. Esto es,

$$PM = \phi_m = 180 - |\phi| \tag{10.111}$$

Para una estabilidad relativa adecuada, el margen de ganancia y el margen de fase deben ser mayores que 10 dB y 45°, respectivamente.

EJEMPLO 10.15 ▸ **Determinación del margen de fase y del margen de ganancia de un amplificador retroalimentado** Determinar el margen de fase y el margen de ganancia de un amplificador retroalimentado, cuya ganancia de lazo está dada por

$$T_L(j\omega) = \frac{2}{(1 + j\omega)^3}$$

SOLUCIÓN El lugar cruzará el eje real negativo cuando la fase sea −180° en $\omega = \omega_{180} = \omega_p$. Por lo que,

$$3 \tan^{-1} (\omega_p) = 180° \quad \text{o} \quad \tan^{-1} \omega_p = 60° \quad \text{or} \quad \omega_p = \sqrt{3} \text{ rad/s}$$

La magnitud en $\omega = \omega_p$ se convierte en

$$x = |T_L(j\omega)| = \frac{2}{(\sqrt{1+3})^3} = 0.25$$

Esto es, $x < 1$. Por tanto, el lugar de frecuencia no rodeará al punto (−1, 0), y el amplificador será absolutamente estable en el lazo cerrado. Utilizando la ecuación (10.110), se tiene

$$GM = 20 \log (1/0.25) = 12.04 \text{ dB}$$

La frecuencia de cruce de ganancia ω_g se obtiene cuando la ganancia es unitaria:

$$x = |T_L(j\omega_g)| = \frac{2}{\left(\sqrt{1 + \omega_g^2}\right)^3} = 1$$

por tanto $\quad (1 + \omega_g^2)^3 = 2^2 \quad$ o $\quad 1 + \omega_g^2 = 1.5874 \quad$ o $\quad \omega_g = 0.7664$ rad/s

El ángulo de fase ϕ (con $\omega = \omega_g$) es

$$\phi = 3 \tan^{-1} \omega_g = 3 \tan^{-1} (0.7664) = 3 \times 37.47° = 112.4°$$

www.elsolucionario.net

Utilizando la ecuación (10.111), se tiene

$$PM = \phi_m = 180° - 112.4° = 67.6°$$

Efectos del margen de fase

En la frecuencia de cruce de ganancia ω_g, la magnitud de la ganancia de lazo es unitaria. Esto es,

$$|T_L(j\omega_g)| = |A(j\omega_g)|\beta = 1$$

es decir,

$$|A(j\omega_g)| = \frac{1}{\beta} \tag{10.112}$$

donde se supone que β se mantiene constante y es independiente de la frecuencia. El margen de fase tiene influencia sobre las respuestas transitoria y en frecuencia de un amplificador retroalimentado, y se pueden determinar sus efectos a partir de la ecuación (10.101). Los efectos del margen de fase se ilustrarán a través del análisis de cuatro casos.

Caso 1. El margen de fase es $PM = \phi_m = 30°$, y $|\phi| = 180 - 30 = 150°$. Al sustituir la ecuación (10.112) en la (10.101) se tiene

$$A_f(j\omega_g) = \frac{A(j\omega_g)}{1 + 1\angle\phi} = \frac{A(j\omega_g)}{1 + e^{j\phi}} = \frac{A(j\omega_g)}{1 + e^{-j150°}} = \frac{A(j\omega_g)}{1 - 0.866 - j0.5} = \frac{A(j\omega_g)}{0.134 - j0.5}$$

que da la magnitud de la ganancia de lazo cerrado como

$$|A_f(j\omega_g)| = \frac{|A(j\omega_g)|}{0.517} = 1.93|A(j\omega_g)| = \frac{1.93}{\beta} \tag{10.113}$$

Por tanto, habrá un pico igual a 1.93 veces la ganancia a frecuencia baja $1/\beta$.

Caso 2. El margen de fase es $PM = \phi_m = 45°$, y $\phi = 180 - 45 = 135°$.

$$A_f(j\omega_g) = \frac{A(j\omega_g)}{1 + e^{-j135°}} = \frac{A(j\omega_g)}{1 - 0.71 - j0.71} = \frac{A(j\omega_g)}{0.29 - j0.707}$$

y

$$|A_f(j\omega_g)| = \frac{|A(j\omega_g)|}{0.765} = 1.306|A(j\omega_g)| = \frac{1.306}{\beta} \tag{10.114}$$

En este caso, existirá un pico de 1.306 veces la ganancia a frecuencia baja de $1/\beta$.

Caso 3. El margen de fase es $PM = \phi_m = 60°$, y $\phi = 180 - 60 = 120°$.

$$A_f(j\omega_g) = \frac{A(j\omega_g)}{1 + e^{-j120°}} = \frac{A(j\omega_g)}{1 - 0.5 - j0.866} = \frac{A(j\omega_g)}{0.5 - j0.866}$$

y

$$|A_f(j\omega_g)| = |A(j\omega_g)| = \frac{1}{\beta} \tag{10.115}$$

En este caso, no existirá pico por encima de la ganancia a frecuencia baja, $1/\beta$.

Caso 4. El margen de fase es $PM = \phi_m = 90°$, y $\phi = 180 - 90 = 90°$.

$$A_f(j\omega_g) = \frac{A(j\omega_g)}{1 + e^{-j90°}} = \frac{A(j\omega_g)}{1 - j1.0}$$

y

$$|A_f(j\omega_g)| = \frac{|A(j\omega_g)|}{\sqrt{2}} = 0.707|A(j\omega_g)| = \frac{0.707}{\beta} \tag{10.116}$$

En este caso, habrá una reducción en ganancia por debajo de la ganancia a frecuencia baja, $1/\beta$.

www.elsolucionario.net

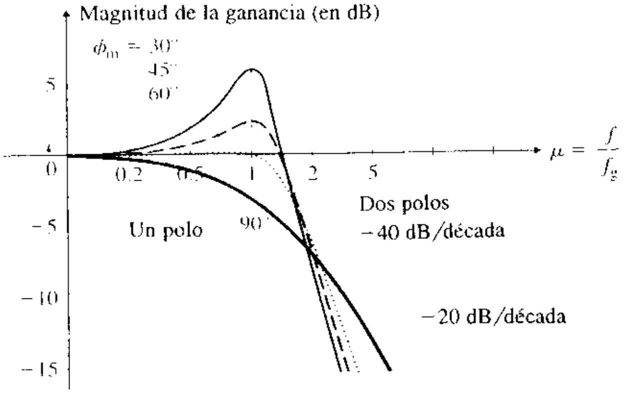


FIGURA 10.52 Efecto del margen de fase sobre la respuesta en frecuencia

Las respuestas en frecuencia de una función de transferencia con un polo y de una función de transferencia con dos polos, se muestran en la figura 10.52 para diversos valores del margen de fase. Para un margen de fase de 90°, la función de transferencia tiene solamente un polo. En un sistema de dos polos, conforme se reduce el margen de fase, el pico de la ganancia aumenta hasta que ésta tiende a infinito, presentándose la oscilación cuando el margen de fase es $\phi_m = 0$. Después del pico de la ganancia (a una frecuencia normalizada de $f/f_g = 1$), la ganancia se reduce con una pendiente de -40 dB/década, debido a que existen dos polos en la función de transferencia.

La estabilidad mediante gráficas de Bode

La *gráfica de Bode*, que es una gráfica de la magnitud y la fase en función de la frecuencia, es un método muy conveniente para determinar la estabilidad de un amplificador. La ganancia de lazo se traza en decibeles, y la frecuencia, en una escala logarítmica. Considérese la ganancia de lazo con una frecuencia dada por un solo polo

$$T_L(j\omega) = A(j\omega)\beta(j\omega) = \frac{A_o}{1 + j\omega/\omega_{p1}} = \frac{A_o}{1 + jf/f_{p1}} \tag{10.117}$$

cuyo ángulo de fase es $\phi = \angle T_L(j\omega) = -\tan^{-1}(f/f_{p1})$. La gráfica de Bode típica aparece en la figura 10.53(a). La magnitud de la ganancia de lazo es 20 log $|T_L(j\omega)|$ hasta que $f = f_{p1}$, en cuyo punto la ganancia de lazo vuelve a decaer con una rapidez de 20 dB/década y el ángulo de fase $\phi = -45°$. El *margen de fase* es la diferencia entre 180° y el ángulo de fase cuando la ganancia es igual a 0 dB. El *margen de ganancia*, que es el valor de la magnitud en decibeles cuando el ángulo de fase es $-180°$, se puede leer directamente en la gráfica. Por tanto, para un amplificador de un solo polo, $\phi = -90°$ en $T_L(j\omega_g) = 1$, y el margen de fase es $\phi_m = 180 - |\phi| = 90°$. No existe cruce de fase, y el margen de ganancia es infinito. Un amplificador con retroalimentación negativa siempre será estable.

Considérese la ganancia de lazo con tres frecuencias de polo dada por

$$T_L(j\omega) = A(j\omega)\beta(j\omega) = \frac{A_o}{(1 + jf/f_{p1})(1 + jf/f_{p2})(1 + jf/f_{p3})} \tag{10.118}$$

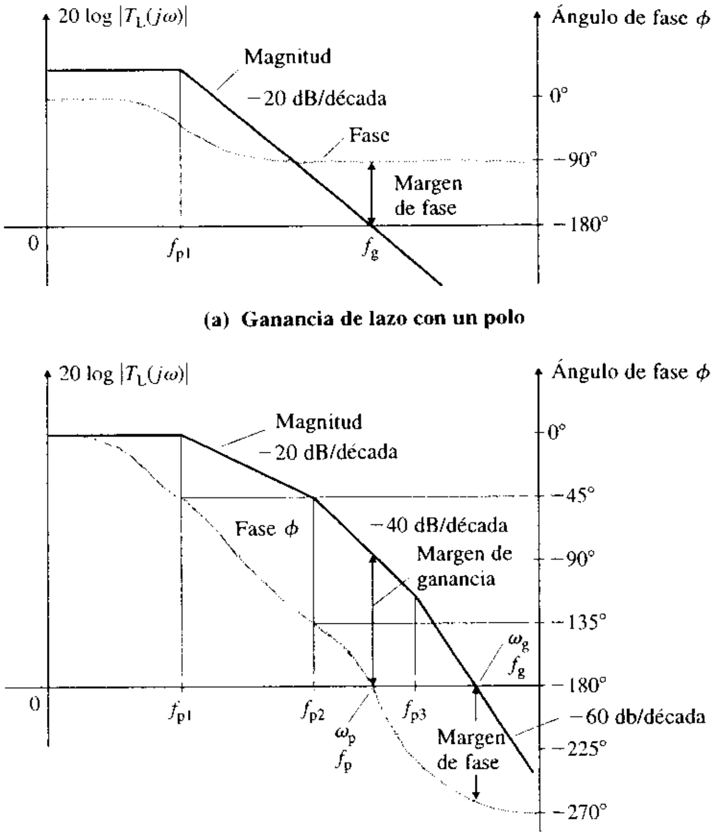
cuyo ángulo de fase se puede determinar a partir de

$$\phi = \angle T_L(j\omega) = -\tan^{-1}(f/f_{p1}) - \tan^{-1}(f/f_{p2}) - \tan^{-1}(f/f_{p3}) \tag{10.119}$$

La gráfica de Bode típica aparece en la figura 10.53(b). Suponiendo que los polos estén muy separados (por ejemplo, por una década: $f_{p3} = 10f_{p2} = 100f_{p1}$), el ángulo de fase ϕ es aproximadamente $-45°$ en frecuencia del primer polo f_{p1}, $(-90 - 45) = -135°$ en frecuencia del segundo polo f_{p2}, y $-225°$ en la frecuencia del tercer polo f_{p3}. El ángulo de fase en $T_L(j\omega_g) = 1$ es $\phi = -270°$, que da un margen de fase de $\phi_m = 180° - 270° = -90°$. Esto es, no existe margen de fase, y el amplificador es absolutamente inestable. Sin embargo, en $\omega = \omega_p = \omega_{180}$, la ganancia de lazo es positiva. Es decir, existe un margen de ganancia.

www.elsolucionario.net

FIGURA 10.53
Gráficas de Bode típicas



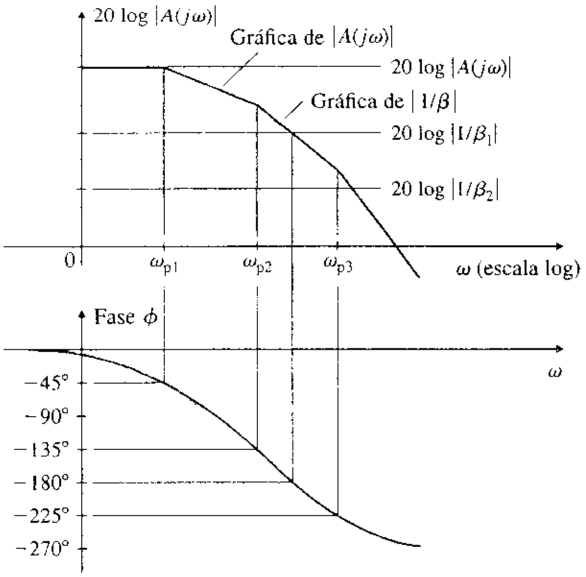
(a) Ganancia de lazo con un polo

(b) Ganancia de lazo con tres polos

En vez de trazar la ganancia de lazo 20 log $|T_L(j\omega)|$ de manera directa, se puede elegir trazar 20 log $|A(j\omega)|$ y 20 log $|1/\beta(j\omega)|$ por separado. Este procedimiento aparece en la figura 10.54 para dos valores resistivos de β. La diferencia entre estas dos curvas da

$$20 \log |A(j\omega)| - 20 \log |1/\beta(j\omega)| = 20 \log |A(j\omega)| + 20 \log |\beta(j\omega)| = 20 \log |T_L(j\omega)|$$

FIGURA 10.54
Gráficas de Bode separadas para $A(j\omega)$ y $1/\beta(j\omega)$



www.elsolucionario.net

La suma de estos dos ángulos de fase da

$$\angle A(j\omega) - \angle 1/\beta(j\omega) = \phi$$

Este procedimiento tiene la ventaja de permitir investigar la estabilidad de un amplificador para una amplia diversidad de redes de retroalimentación, simplemente dibujando las líneas correspondientes a 20 log $|1/\beta(j\omega)|$. Para un margen de ganancia igual a cero,

$$20 \log |A(j\omega)| - 20 \log |1/\beta(j\omega)| = 0$$

Esto es, la intersección de la gráfica de 20 log $|1/\beta(j\omega)|$ con la gráfica de 20 log $|A(j\omega)|$ da el valor crítico de β.

Se puede observar en la figura 10.54 que la fase $-180°$ ocurre en un punto sobre el segmento de -40 dB/década de la gráfica de Bode. Por tanto, para la estabilidad, la gráfica 20 log $|1/\beta(j\omega)|$ deberá cortar la gráfica de 20 log $|A(j\omega)|$ en un punto del segmento de -20 dB/década. Como regla general, la diferencia de pendientes en la intersección —que se conoce como *tasa de cierre*— no deberá exceder de 20 dB/década.

EJEMPLO 10.16

Determinación de la frecuencia de cruce de fase y del margen de fase de un amplificador La ganancia de lazo abierto de un amplificador tiene las frecuencias de corte f_{p1} = 10 kHz, f_{p2} = 100 kHz y f_{p3} = 1 MHz. La ganancia en frecuencia baja (o de cd) es de $Ao = 2 \times 10^5$. Calcular **(a)** la frecuencia de cruce de fase f_p y **(b)** el margen de fase ϕ_m para β = 0.01, 0.001 y 0.0001.

SOLUCIÓN

La magnitud de la ganancia de lazo abierto está dada por

$$A(j\omega) = \frac{2 \times 10^5}{(1 + jf/10^4)(1 + jf/10^5)(1 + jf/10^6)}$$

$$|A(j\omega)| = \frac{2 \times 10^5}{[1 + (f/10^4)^2]^{1/2}[1 + (f/10^5)^2]^{1/2}[1 + (f/10^6)^2]^{1/2}}$$

y el ángulo de fase es

$$\phi = -\tan^{-1}(f/10^4) - \tan^{-1}(f/10^5) - \tan^{-1}(f/10^6)$$

(a) Mediante iteración, se encuentra que la frecuencia a la cual $\phi = -180°$ es $f_p = f_{180}$ = 333 kHz.

(b) Con β = 0.01 y $|A(j\omega)| = 1/\beta = 100$, se tiene que f_g = 1144.8 kHz mediante iteración. Esto es,

$$\phi = -223.4° \quad \text{y} \quad \phi_m = 180 - |\phi| = -43.4°$$

Por lo que el amplificador será inestable.

Con β = 0.001 y $|A(j\omega)| = 1/\beta = 1000$, se tiene f_g = 423.3 kHz por iteración. Esto es,

$$\phi = -188.3° \quad \text{y} \quad \phi_m = 180 - |\phi| = -8.3°$$

Por tanto, el amplificador será inestable.

Para β = 0.0001 y $|A(j\omega)| = 1/\beta = 10\,000$, se tiene f_g = 124.1 kHz mediante iteración. Esto es,

$$\phi = -143.6° \quad \text{y} \quad \phi_m = 180 - |\phi| = 36.4°$$

Por tanto, el amplificador será estable.

Se puede concluir que un amplificador retroalimentado puede ser estable o inestable, dependiendo del valor de β.

EJEMPLO 10.17

Determinación de la frecuencia de cruce de ganancia y del margen de fase de un amplificador La ganancia de lazo abierto de un amplificador tiene las frecuencias de corte f_{p1} = 100 kHz, f_{p2} = 200 kHz y f_{p3} = 1 MHz. La ganancia en frecuencia baja (o de cd) es A_o = 800, y el factor de retroalimentación es β = 0.5. Calcular la frecuencia de cruce de ganancia f_g y el margen de fase ϕ_m.

www.elsolucionario.net

SOLUCIÓN La ganancia de lazo en frecuencia baja es $A_o\beta = 800 \times 0.5 = 400$. La magnitud de la ganancia de lazo está dada por

$$|T_L(j\omega)| = x = \frac{400}{[1 + (f/f_{p1})^2]^{1/2}[1 + (f/f_{p2})^2]^{1/2}[1 + (f/f_{p3})^2]^{1/2}}$$

y el ángulo de fase es

$$\phi = -\tan^{-1}(f/f_{p1}) - \tan^{-1}(f/f_{p2}) - \tan^{-1}(f/f_{p3})$$

En el cruce de ganancia $|T_L(j\omega_g)| = 1$, la frecuencia de cruce de ganancia f_g puede determinarse a partir de la gráfica de Bode o mediante iteración. Por iteración, el valor de la frecuencia que da una ganancia de lazo igual a la unidad es $f_g = 1917.03$ kHz, y el valor correspondiente del ángulo de fase es $\phi = -233.5°$. Por tanto, el margen de fase es

$$\phi_m = 180 - |\phi| = 180 - 233.5 = -53.5°$$

que es negativo, por lo que el amplificador será inestable.

ASPECTOS PRINCIPALES DE LA SECCIÓN 10.11

- Un amplificador con retroalimentación negativa puede ser estable o inestable, dependiendo de la frecuencia y del factor de retroalimentación β. Si la ganancia de lazo es $|T_L(j\omega)| \geq 1$ y su ángulo de fase es $\phi = \pm 180°$, el amplificador será inestable.
- Se pueden utilizar las gráficas de Nyquist y de Bode para determinar la estabilidad de un amplificador retroalimentado. El grado de estabilidad normalmente se mide mediante el margen de ganancia y el margen de fase. Un margen de fase de 45° es, por lo general, adecuado para limitar el pico al 30% de la ganancia en frecuencia baja.

10.12 *Técnicas de compensación*

Se sabe que si un amplificador tiene más de dos polos, el ángulo de fase de la ganancia de lazo puede exceder −180°, más allá de una cierta frecuencia. El amplificador con retroalimentación negativa puede ser inestable, dependiendo de la frecuencia ω y de la cantidad de retroalimentación β. El proceso de estabilizar un amplificador retroalimentado inestable se conoce como *compensación*. El amplificador básico de un circuito retroalimentado debe diseñarse con tan pocas etapas como sea posible, porque cada etapa de ganancia añade más polos a la función de transferencia, haciendo más complejo el problema de compensación. Un amplificador se puede estabilizar de las siguientes maneras: agregando un polo dominante, modificando el polo dominante, mediante la compensación de Miller, o modificando la trayectoria de retroalimentación.

Adición de un polo dominante

Se puede introducir un polo dominante en el amplificador, de manera que el desplazamiento de fase sea menor que −180° cuando la ganancia de lazo sea la unidad. Considérese un amplificador retroalimentado con ganancia de lazo de la forma

$$T_L(j\omega) = A(j\omega)\beta = \frac{A_o}{(1 + j\omega/\omega_{p1})(1 + j\omega/\omega_{p2})(1 + j\omega/\omega_{p3})} \quad \textbf{(10.120)}$$

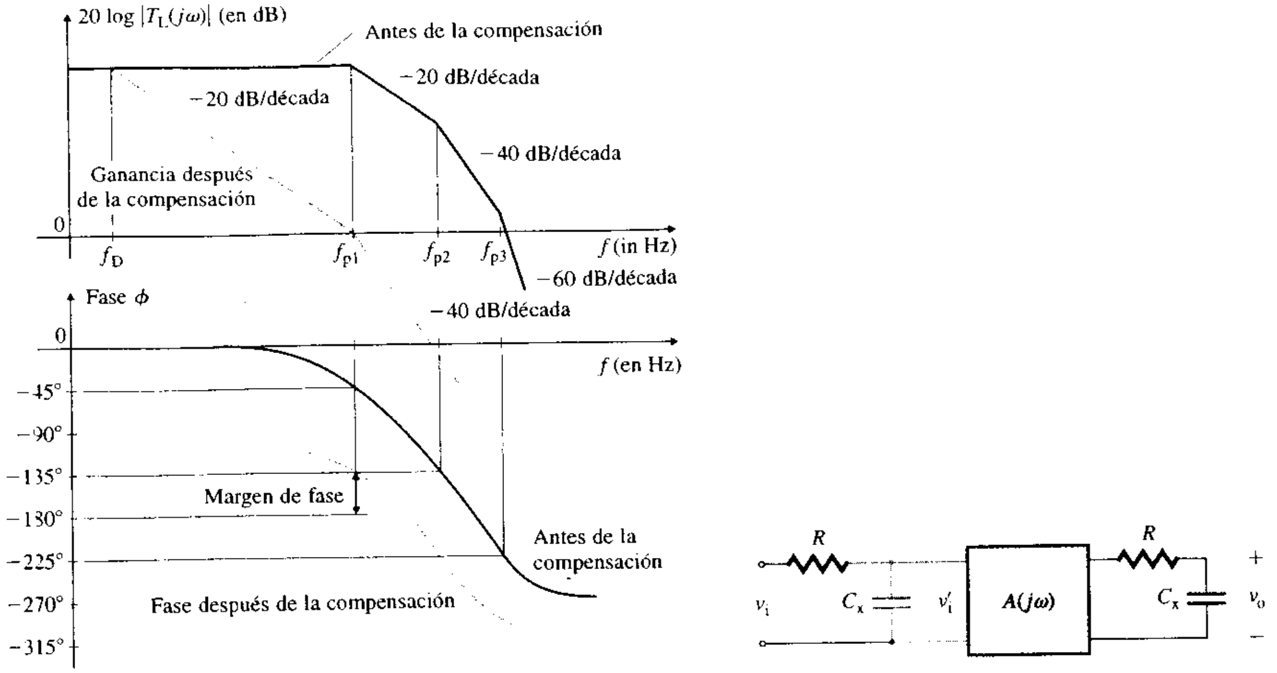
donde $\omega_{p1} = 2\pi f_{p1}$ rad/s, $\omega_{p2} = 2\pi f_{p2}$ rad/s, y $\omega_{p3} = 2\pi f_{p3}$ rad/s. La gráfica de Bode se muestra en la figura 10.55(a). Para compensar el amplificador, se introduce un nuevo polo dominante $\omega_D = 2\pi f_D$, de modo que $\omega_D < \omega_{p1} < \omega_{p2} < \omega_{p3}$, y la ganancia de lazo resultante se convierte en

$$T_L(j\omega) = A(j\omega)\beta = \frac{A_o}{(1 + j\omega/\omega_D)(1 + j\omega/\omega_{p1})(1 + j\omega/\omega_{p2})(1 + j\omega/\omega_{p3})} \quad \textbf{(10.121)}$$

La gráfica de Bode de esta ganancia de lazo modificada aparece en la figura 10.55(a), mediante líneas más tenues. La introducción del polo dominante hace que la ganancia de lazo se reduzca a razón de 20 dB/década, hasta que se alcance la frecuencia f_{p1}. Si la frecuencia f_D del polo dominante se selecciona de manera que la ganancia de lazo sea unitaria a la

www.elsolucionario.net

FIGURA 10.55 Compensación por adición de un polo dominante



(a) Gráficas de la magnitud y la fase **(b) Realización mediante la adición de polo**

frecuencia f_{p1}, entonces el corrimiento en fase a la frecuencia f_{p1} debido al polo dominante f_D es $-90°$, y el corrimiento en fase debido al primer polo f_{p1} es $-45°$. En $f = f_{p1}$, el corrimiento en fase total es de $-135°$, y el margen de fase es $\phi_m = 180 - |\phi| = 180 - 135 = 45°$, lo que significa que el amplificador será estable. El amplificador original debería haber sido inestable en la conexión de retroalimentación. Esta compensación se consigue a expensas de una reducción en el ancho de banda. El ancho de banda de ganancia unitaria no compensada f_{p1} es mucho mayor que el ancho de banda de ganancia unitaria compensada f_D. Este método de compensación involucra un sacrificio en la capacidad de frecuencia del amplificador, y a menudo se conoce como *reducción de banda.*

El polo dominante puede obtenerse agregando un capacitor C_x de tal manera que añada una frecuencia de corte al amplificador básico. Mediante este procedimiento, que se ilustra en la figura 10.55(b), f_D está dada por

$$f_D = \frac{1}{2\pi R C_x} \tag{10.122}$$

donde R es la resistencia vista por el capacitor C_x.

EJEMPLO 10.18 ▸ **Estabilización de un amplificador mediante la adición de un polo dominante** Estabilizar el amplificador del ejemplo 10.17 agregando un polo dominante, de modo que el margen de fase sea 45°.

SOLUCIÓN En vista de que el producto ganancia-ancho de banda debe conservarse constante, la ganancia de lazo en baja frecuencia debe reducirse desde $A_o\beta$ (es decir, $800 \times 0.5 = 400$) en f_D hasta la unidad en f_{p1} (= 100 kHz), con una pendiente de −20 dB/década, lo que indica una proporcionalidad directa. Esto es, $f_D \times A_o\beta = f_{p1} \times 1$, lo que da

$$f_D = \frac{f_{p1}}{A_o\beta} = \frac{100 \times 10^3}{400} = 250 \text{ Hz}$$

Por tanto, la ganancia de lazo modificada está dada por

$$T_L(j\omega) = A(j\omega)\beta = \frac{400}{(1 + jf/f_D)(1 + jf/f_{p1})(1 + jf/f_{p2})(1 + jf/f_{p3})}$$

www.elsolucionario.net

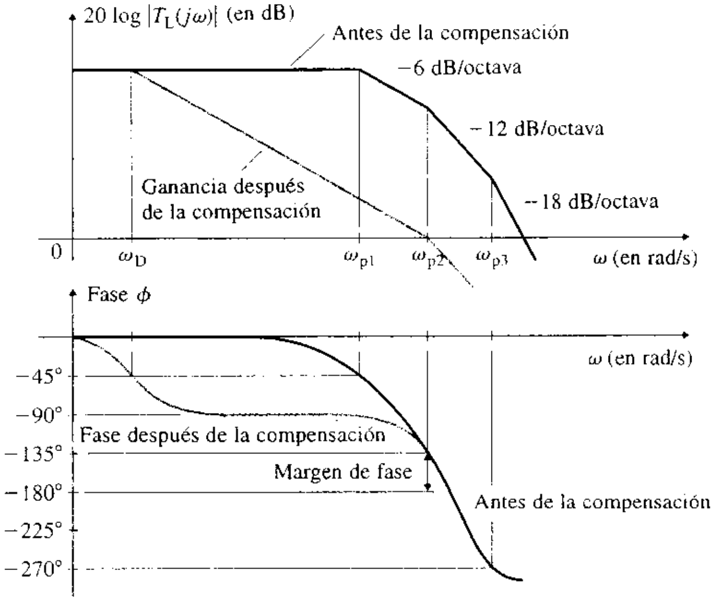
▸ **NOTAS:**

1. Al determinar f_D, se supone que la frecuencia de corte f_{p2} no afecta el corrimiento en fase. Sin embargo, en este ejemplo, f_{p2} está cerca de f_{p1} y contribuirá al corrimiento en fase. La frecuencia de cruce de ganancia, que se obtiene mediante iteración, es $f_g = 74\,795$ Hz, el corrimiento en fase es $\phi = -151°$ y el margen de fase es $\phi_m = 180 - 151 = 29°$, que es inferior al margen de fase deseado de 45°.
2. Este método de compensación da un valor aproximado para la frecuencia del polo dominante. Es necesaria una afinación cuidadosa para obtener el margen de fase deseado.
3. El valor de f_D, que puede ser ajustado para obtener un margen de fase de 45°, es de 152 Hz a una frecuencia del cruce de ganancia de $f_g = 52.106$ kHz.

Modificación del polo dominante

En el método de compensación que se acaba de analizar, se agregó un polo dominante al amplificador, y se supuso que los polos originales del amplificador no fueron afectados. Este procedimiento reduce el ancho de banda de una manera considerable. Un segundo método de compensación es cambiar el polo dominante, agregando un capacitor al amplificador, de tal forma que la frecuencia dominante original f_{p1} se reduzca para que lleve a cabo la función de compensación. Esto es, se mueve el polo original f_{p1} hacia la izquierda de modo que $f_D = f_{p1}$. Esta modificación se muestra en la figura 10.56. Para un margen de fase de 45° en un amplificador retroalimentado unitario, f_D debe hacer que la ganancia se reduzca a la unidad en f_{p2}. Por tanto, f_{p2} se convertirá en el ancho de banda de ganancia unitaria. En vista de que f_{p2} es cinco o diez veces la frecuencia f_{p1}, este método da una mejoría sustancial en el ancho de banda.

FIGURA 10.56
Compensación mediante la modificación del polo dominante



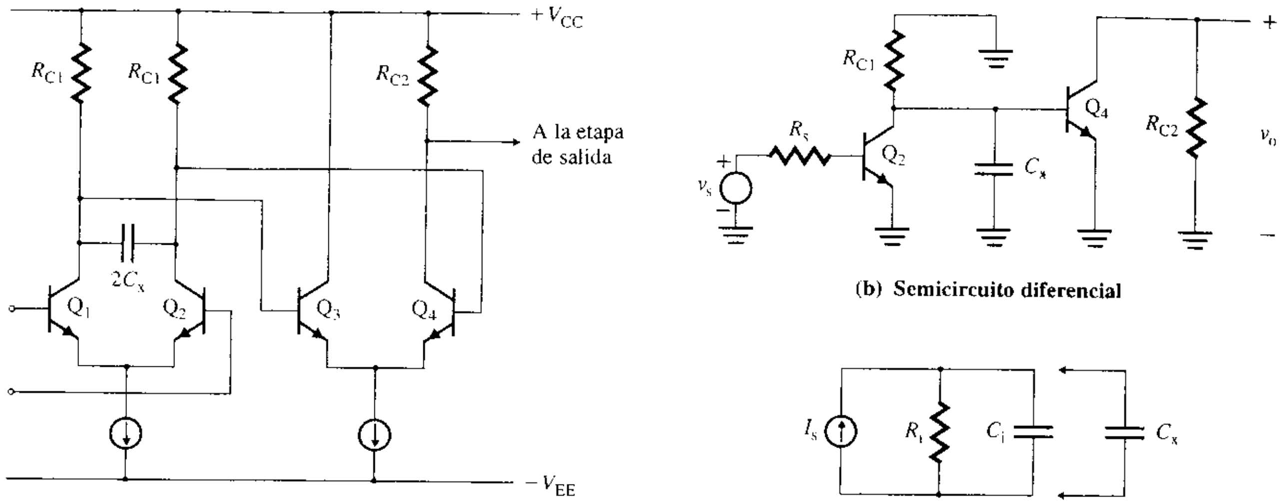
El polo dominante se cambia agregando internamente un capacitor al amplificador. Una manera de hacerlo aparece en la figura 10.57(a), para la etapa diferencial de un amplificador operacional. El semicircuito diferencial se muestra en la figura 10.57(b), y el circuito equivalente de señal pequeña se ve en la figura 10.57(c). La corriente i_s es la corriente del colector de Q_2, C_i es la capacitancia interna y R_i es la resistencia efectiva. Esto es, $C_i = C_{\pi 4}$ y $R_i = R_C \| r_{o2} \| r_{\pi 4}$. Por tanto, la frecuencia del polo dominante puede encontrarse a partir de

$$f_D = f_{p1} = \frac{1}{2\pi R_i(C_i + C_x)} \tag{10.123}$$

donde C_x es la capacitancia adicional que se ha añadido para obtener la frecuencia dominante deseada. La desventaja de este método es que, por lo general, el valor de C_x es bastante grande (normalmente >1000 pF). Por esto, resultará difícil —si no imposible— producir un capacitor de compensación en un circuito integrado. El tamaño máximo práctico de un capacitor monolítico es de aproximadamente 100 pF.

www.elsolucionario.net

FIGURA 10.57 Implementación típica de un cambio de polo dominante



(a) Compensación de un amplificador mediante la introducción de un capacitor

(b) Semicircuito diferencial

(c) Circuito equivalente de una etapa de salida

Se ha supuesto que la adición de C_x reducirá la frecuencia original del polo dominante f_{p1}, de forma que lleve a cabo la función de compensación. Sin embargo, los polos de frecuencia superior del amplificador también serán modificados debido a la adición de C_x. En la práctica, el efecto de C_x en las posiciones de los polos por lo general se evalúa mediante simulación por computadora. Otra estimación de C_x se efectúa con base en los nuevos datos, y este proceso de ensayo y error se continúa hasta que se alcanza el estado de estabilidad deseado, por lo general después de varias iteraciones.

EJEMPLO 10.19

Determinación de la capacitancia de compensación para modificar el polo dominante El circuito equivalente de una etapa de salida aparece en la figura 10.57(c), donde $R_i = 24\ \text{k}\Omega$ y $C_i = 20$ pF.

(a) Determinar la frecuencia de corte f_p.

(b) Determinar la capacitancia adicional C_x que moverá la frecuencia de corte a $f_D = 40$ kHz.

SOLUCIÓN

(a) La frecuencia de corte f_p está dada por

$$f_p = \frac{1}{2\pi C_i R_i} = \frac{1}{2\pi \times 20 \times 10^{-12} \times 24 \times 10^3} = 331.6 \text{ kHz}$$

(b) Una capacitancia adicional C_x moverá la frecuencia de corte a f_D. Esto es,

$$f_D = \frac{1}{2\pi(C_i + C_x)R_i}$$

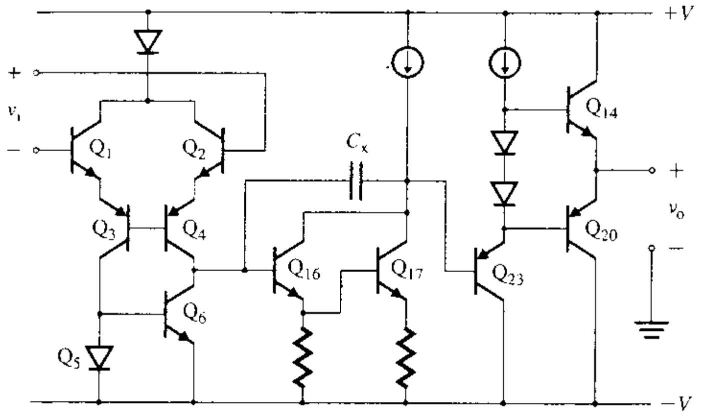
que, para $f_D = 40$ kHz, da $C_i + C_x = 165.8$ pF. Esto es, $C_x = 165.8 - 20 = 145.8$ pF.

Compensación de Miller y separación de polos

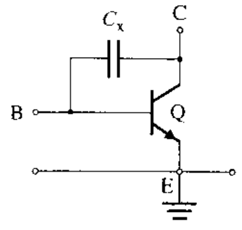
En el tercer método de compensación se conecta una pequeña capacitancia (por ejemplo, C_x) entre la entrada y la salida de la etapa de ganancia de un amplificador de varias etapas. La compensación se obtiene utilizando la multiplicación de Miller de la capacitancia. En la figura 10.58(a) se ilustra esta forma de compensación para el amplificador operacional μA741. C_x constituye una retroalimentación paralelo-paralelo, y el factor de retroalimentación β depende de la frecuencia. El par Darlington, formado por Q_{16} y Q_{17}, se puede remplazar por un solo transistor equivalente Q, como se muestra en la figura 10.58(b); el circuito equivalente simplificado se muestra en la figura 10.58(c). R_i y C_i representan la resistencia total y la capacitancia total, respectivamente, entre el nodo B y la tierra. R_o y C_o representan la resistencia total y la capacitancia total, respectivamente, entre el nodo C y la tierra. C_i incluye la capacitancia Miller debida a C_μ y la capacitancia de salida de la etapa

www.elsolucionario.net

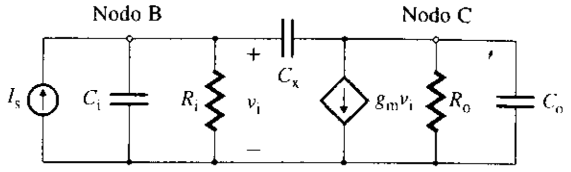
FIGURA 10.58 Compensación de Miller y separación de polos



(a) Amplificador operacional μA741 con el capacitor C_x de compensación de Miller



(b) Transistor equivalente



(c) Circuito equivalente

anterior. De manera similar, C_o incluye la capacitancia Miller debida a C_μ y la capacitancia de entrada de la etapa siguiente. En ausencia de la capacitancia de compensación (esto es, cuando $C_x = 0$), los dos polos serán

$$f_{p1} = \frac{1}{2\pi C_i R_i} \tag{10.124}$$

y

$$f_{p2} = \frac{1}{2\pi C_o R_o} \tag{10.125}$$

El análisis de la figura 10.58(c) será similar al de la figura 8.12(b). Utilizando las ecuaciones (8.50) y (8.51), se obtienen como nuevos polos

$$\omega'_{p1} \approx \frac{1}{g_m C_x R_i R_o} \tag{10.126}$$

$$\omega'_{p2} \approx \frac{g_m C_x}{C_i C_o + C_x(C_i + C_o)} \tag{10.127}$$

Si $C_x >> C_o$, la ecuación (10.127) se puede aproximar mediante

$$\omega'_{p2} = \frac{g_m}{C_i(C_o/C_x) + (C_i + C_o)} \approx \frac{g_m}{C_i + C_o} \tag{10.128}$$

De acuerdo con las ecuaciones arriba citadas, se puede observar que conforme se incrementa C_x, se reduce ω'_{p1} y se incrementa ω'_{p2}. A este hecho se le conoce como *separación de polos*. El incremento de ω'_{p2} moverá la frecuencia del polo para un margen de fase de 45° hacia la derecha y, por tanto, ampliará el ancho de banda. En la ecuación (10.126), C_x aparece multiplicada por un factor $g_m R_o$, y la capacitancia efectiva es mucho mayor: $g_m R_o C_x$. Por tanto, el valor de C_x será mucho más pequeño que cuando la compensación se logra agregando o modificando un polo.

EJEMPLO 10.20 D

Determinación de la capacitancia de compensación por separación de polos La ganancia de lazo abierto de un amplificador tiene las frecuencias de corte f_{p1} = 100 kHz, f_{p2} = 1 MHz y f_{p3} = 10 MHz. La etapa de ganancia del amplificador tiene el circuito equivalente que aparece en la figura 10.58(c), cuyos parámetros son: g_m = 100 mA/V, C_i = 50 pF y C_o = 10 pF. Determinar el valor de la capacitancia de compensación C_x que dará un margen de fase de lazo cerrado de 45°, con una retroalimentación resistiva de hasta β = 1.

www.elsolucionario.net

SOLUCIÓN $g_m = 100 \times 10^{-3}$, $C_i = 50$ pF, $C_o = 10$ pF, $f_{p1} = 100$ kHz, $f_{p2} = 1$ MHz y $f_{p3} = 10$ MHz. Los valores de R_i y R_o se obtienen de la siguiente manera:

$$R_i = \frac{1}{2\pi f_{p1} C_i} = \frac{1}{2\pi \times 100\text{ k} \times 50\text{ pF}} = 31.83\text{ k}\Omega$$

$$R_o = \frac{1}{2\pi f_{p2} C_o} = \frac{1}{2\pi \times 1\text{ M} \times 10\text{ pF}} = 15.92\text{ k}\Omega$$

De acuerdo con la ecuación (10.128), se puede calcular el valor modificado f'_{p2}. Esto es,

$$f'_{p2} \approx \frac{g_m}{2\pi(C_i + C_o)} = \frac{100 \times 10^{-3}}{2\pi \times (50\text{ pF} + 10\text{ pF})} = 265.3\text{ MHz}$$

que es mayor que f_{p3} (= 10 MHz). De lo anterior, supóngase que f_{p3} será la frecuencia del segundo polo y calcúlese la capacitancia de compensación C_x para establecer el margen de fase de 45° en f_{p3} = 10 MHz con la ganancia unitaria. Esto es, $f_D \times A_o\beta = f_{p3} \times 1$, lo que nos da la frecuencia de polo dominante modificada como

$$f'_{p1} \approx f_D = \frac{f_{p3}}{A_o\beta} = \frac{10 \times 10^6}{2 \times 10^5 \times 1} = 50\text{ Hz}$$

Por tanto, $f'_{p1} \approx f_D = 50$ Hz.

De acuerdo con la ecuación (10.126), la capacitancia C para el primer polo dominante f'_{p1} es:

$$C_x \approx \frac{1}{2\pi f'_{p1} g_m R_i R_o} = \frac{1}{2\pi \times 50 \times 100\text{ mA/V} \times 31.83\text{ k} \times 15.92\text{ k}} = 62.8\text{ pF}$$

De la ecuación (8.48), se tiene

$$f'_{p1} = \frac{1}{2\pi[R_i(C_i + C_x) + R_o(C_x + C_o) + g_m C_x R_i R_o]} = 49.94\text{ Hz}$$

valor cercano a 50 Hz.

Modificación de la trayectoria de retroalimentación

Con la finalidad de que puedan ser utilizados con una amplia variedad de redes de retroalimentación, los amplificadores operacionales normalmente se compensan agregando internamente un capacitor. Sin embargo, este tipo de compensación desperdicia ancho de banda, porque éste se reduce de manera considerable. Por ejemplo, la frecuencia del polo dominante del amplificador operacional μA741 es de sólo 10 Hz.

La compensación también se puede lograr modificando la red de retroalimentación, de modo que el factor de retroalimentación β se convierta en dependiente de la frecuencia y tenga un cero que anule el polo del amplificador original. Por lo general, este método se utiliza en la compensación de amplificadores de ganancia constante, y dónde conseguir un amplio ancho de banda es una preocupación primordial.

Considérese una red de retroalimentación con un polo y un cero. Entonces, la ganancia de lazo de un amplificador con tres polos tendrá la forma

$$A(j\omega)\beta(j\omega) = \frac{A_o(1 + j\omega/\omega_z)}{(1 + j\omega/\omega_p)(1 + j\omega/\omega_{p1})(1 + j\omega/\omega_{p2})(1 + j\omega/\omega_{p3})} \tag{10.129}$$

donde ω_p y ω_z son el polo y el cero de la red de retroalimentación, respectivamente.

En la figura 10.59(a) aparece una realización típica de un amplificador retroalimentado paralelo-serie. La red de retroalimentación incluye un capacitor C_F. Los efectos de carga de C_F en los lados de la entrada y de la salida del amplificador se muestran en la figura 10.59(b). El capacitor C_F solamente tendrá un efecto menor en la función de transferencia $A(s)$ del amplificador. La red de retroalimentación se ve en la figura 10.59(c), a partir de la cual se puede determinar la función de transferencia de retroalimentación como

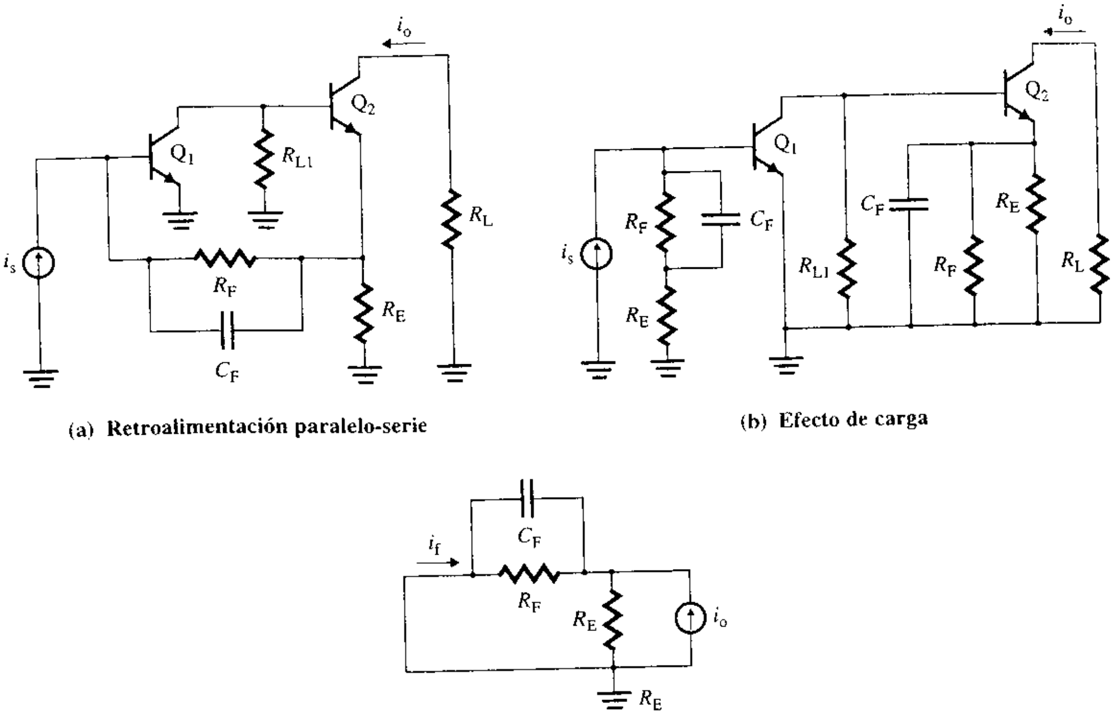
$$\beta(s) = \frac{i_f}{i_o} = \frac{R_E}{R_E + R_F} \times \frac{1 + sR_FC_F}{1 + sC_FR_FR_E/(R_E + R_F)} \tag{10.130}$$

$$= \frac{\beta_o(1 + s/\omega_z)}{1 + s/\omega_p} \tag{10.131}$$

www.elsolucionario.net

donde $\beta_o = R_E/(R_E + R_F)$ = factor de retroalimentación a frecuencia baja
$\omega_z = 1/(R_F C_F)$ = cero de la red de retroalimentación
$\omega_p = (R_E + R_F)/(R_E R_F C_F)$ = polo de la red de retroalimentación

FIGURA 10.59 Compensación mediante la modificación de la trayectoria de retroalimentación



(a) **Retroalimentación paralelo-serie**

(b) **Efecto de carga**

(c) **Red de retroalimentación**

EJEMPLO 10.21 **D**

Compensación mediante la modificación de la trayectoria de retroalimentación La ganancia de lazo abierto del amplificador del ejemplo 10.12 tiene las frecuencias de corte $f_{p1} = 100$ kHz, $f_{p2} = 1$ MHz, y $f_{p3} = 10$ MHz. La ganancia a frecuencia baja es $A_o = 200$ A/A, y la resistencia del emisor es $R_E = 500\ \Omega$. Determinar los valores de la capacitancia de compensación C_F y de la resistencia R_F **(a)** para obtener una ganancia de lazo cerrado a frecuencia baja de $A_f = 20$ A/A y la cancelación del polo $f_{p1} = 100$ kHz, y **(b)** para agregar un polo $f_p = 10$ MHz y cancelar el polo $f_{p1} = 100$ kHz.

SOLUCIÓN

$f_{p1} = 100$ kHz, $f_{p2} = 1$ MHz, $f_{p3} = 10$ MHz, $A_o = 200$ A/A y $R_E = 500\ \Omega$.

(a) Al sustituir $A_f = 20$ A/A y $A_o = 200$ A/A en $A_f = A_o/(1 + \beta_o A_o)$, se obtiene $\beta_o = 0.045$. Por lo que

$$\beta_o = 0.045 = R_E/(R_E + R_F)$$

la cual, con $R_E = 500\ \Omega$, da $R_F = 10.61$ kΩ. Para cancelar el polo f_{p1}, se utiliza

$$f_z = f_{p1} = 1/2\pi R_F C_F$$

Para $f_{p1} = 100$ kHz y $R_F = 10.61$ kΩ, se obtiene $C_F = 150$ pF.

(b) Sustituyendo $f_p = 10$ MHz y $f_z = f_{p1} = 100$ kHz en $f_p = f_z/\beta_o$, se tiene que $\beta_o = 0.01$. Por tanto

$$\beta_o = 0.01 = R_E/(R_E + R_F)$$

la cual, para $R_E = 500\ \Omega$, da $R_F = 49.5$ kΩ. Para cancelar el polo f_{p1}, se emplea

$$f_z = f_{p1} = 1/2\pi R_F C_F$$

Para $f_{p1} = 100$ kHz y $R_F = 49.5$ kΩ, se obtiene $C_F = 32.15$ pF.

www.elsolucionario.net

EJEMPLO 10.22 D

Compensación mediante la modificación de la trayectoria de retroalimentación

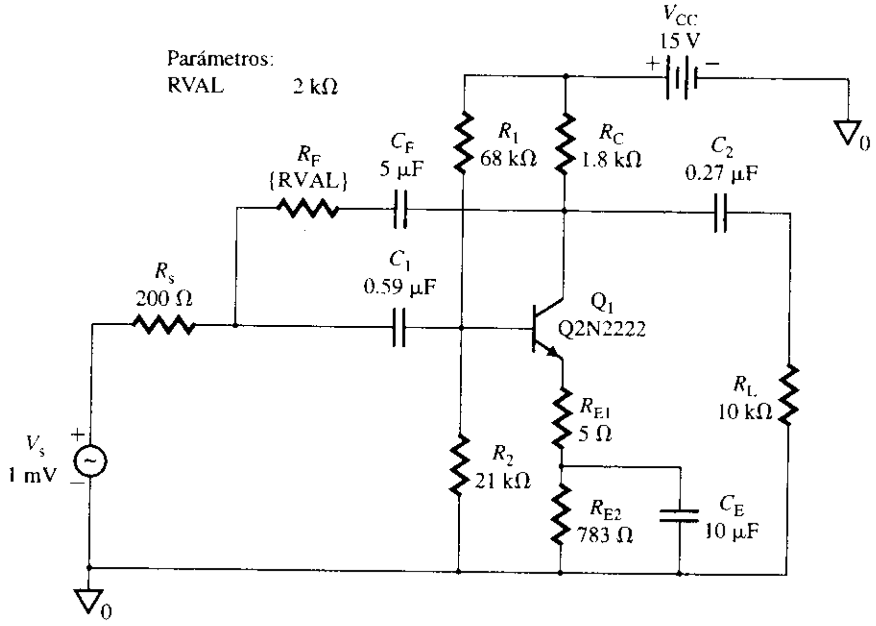
(a) En la figura 10.60 aparece un amplificador de emisor común con retroalimentación paralelo-paralelo. La capacitancia C_F y la resistencia R_F forman la red de retroalimentación. La ganancia en voltaje sin retroalimentación es $A = |A_v| = v_o/v_s \approx 100$. Diseñar una red de retroalimentación que cumpla las especificaciones siguientes:

El ancho de banda con retroalimentación debe incrementarse en un factor de 10 —esto es, $BW_f = 10BW$.

La ganancia en voltaje con retroalimentación debe ser de $|A_f| = v_o/v_s = 10$.

(b) Utilizar PSpice/SPICE para verificar los resultados.

FIGURA 10.60 Amplificador de emisor común con retroalimentación paralelo-paralelo



SOLUCIÓN

(a) La retroalimentación paralelo-paralelo reducirá tanto la resistencia de entrada como la de salida, pero debe ampliar el ancho de banda. El valor de C_F debe ser tal, que esté virtualmente en cortocircuito en el rango de frecuencia del amplificador. La retroalimentación se toma del lado de la salida porque la salida está fuera de fase respecto del voltaje de entrada v_s. En vista de que la ganancia del amplificador es $A = 10^2$, la ganancia de lazo cerrado debe ser prácticamente independiente de A. Se tiene

$$\frac{v_o}{i_s} = -\frac{1}{\beta} = -R_F \tag{10.132}$$

y
$$i_s = \frac{v_s}{R_s}$$

la cual da la ganancia de lazo cerrado como

$$A_f = \frac{v_o}{v_s} = -\frac{R_F}{R_s} \approx -\frac{1}{\beta R_s} \quad \text{(V/V)} \tag{10.133}$$

Para la retroalimentación paralelo-paralelo, $BW_f = BW(1 + \beta A)$. La ganancia debe reducirse en un factor de 10. Por lo que $\beta R_s = 1/10 = 0.1$.

$$\frac{1}{\beta R_s} = \frac{R_F}{R_s} = 10$$

www.elsolucionario.net

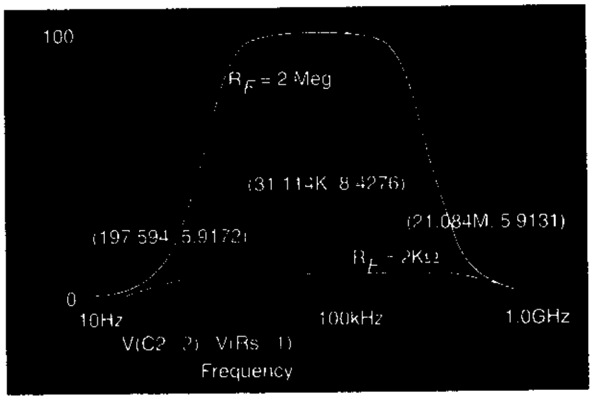
la que, para $R_s = 200\ \Omega$, nos da $R_F = 2\ \text{k}\Omega$. Se desea elegir un capacitor que asegure que C_F quede virtualmente en cortocircuito en la frecuencia $f_L = 1$ kHz; sea $C_F = 5\ \mu$F. Por tanto,

$$X_{CF} \leq 1/(2\pi \times 1\ \text{kHz} \times 5\ \mu\text{F}) = 31.8\ \Omega$$

(b) Las gráficas de PSpice de la respuesta en frecuencia se muestran en la figura 10.61 para $R_F = 2\ \text{k}\Omega$ y $1\ \text{M}\Omega$. Con $R_F = 1\ \text{M}\Omega$ (prácticamente ninguna retroalimentación, $\beta \approx 0$), se tiene $|A| = 100$, $f_L = 1089$ Hz, $f_H = 1838$ kHz y

$$\text{BW} = f_H - f_L = 1838\ \text{k} - 1.09\ \text{k} = 1836.91\ \text{kHz}$$

FIGURA 10.61 Respuesta en frecuencia para el ejemplo 10.22



Con una retroalimentación de $R_F = 2\ \text{k}\Omega$ (para $\beta = 0.1$), se tiene $|A_f| = 8.43$ (el valor esperado es 10), $f_{Lf} = 198$ Hz, $f_{Hf} = 21\,084$ kHz y

$$\text{BW}_f = f_{Hf} - f_{Lf} = 21\,084\ \text{k} - 0.2\ \text{k} = 21\,083.8\ \text{kHz}$$

(el valor esperado es $10\text{BW} = 10 \times 1836.91\ \text{kHz} = 18\,369\ \text{kHz}$). La diferencia entre los valores de PSpice y los valores esperados se debe al hecho de que no se incluyeron los efectos de las resistencias, como R_F y R_C en los cálculos manuales.

ASPECTOS PRINCIPALES DE LA SECCIÓN 10.12

- Un amplificador puede volverse inestable cuando se le aplica retroalimentación. El proceso de estabilizar un amplificador inestable se conoce como compensación.
- La compensación de los amplificadores retroalimentados normalmente se logra conectando un capacitor externo al amplificador básico, de forma que se agregue un polo dominante o que se separen los polos. Por lo general, este tipo de compensación se aplica a amplificadores operacionales, y reduce el ancho de banda del amplificador.
- También se puede conseguir la compensación conectando un capacitor a la red de retroalimentación, de manera que agregue un polo y un cero a la ganancia de lazo. Normalmente, este tipo de compensación se aplica a amplificadores de ganancia constante, para obtener un ancho de banda grande.

Resumen

Existen dos tipos de retroalimentación: negativa y positiva. Normalmente, la retroalimentación negativa se utiliza en los circuitos de amplificador, y la retroalimentación positiva se aplica exclusivamente en los osciladores. La retroalimentación negativa tiene ciertas ventajas, como la estabilización de la ganancia total respecto a las variaciones en los parámetros, la reducción de la distorsión, la reducción en los efectos de la no linealidad, y el aumento del ancho de banda. Sin embargo, estas ventajas

www.elsolucionario.net

se obtienen a costa de la reducción en la ganancia, y podrían requerirse etapas adicionales de amplificación para compensar la reducción en la ganancia. Si la ganancia de lazo $\beta A >> 1$, la ganancia total (o de lazo cerrado) depende de manera inversa del factor de retroalimentación β, y es directamente sensible a cambios en el factor de retroalimentación.

El producto ganancia-ancho de banda de los amplificadores retroalimentados se mantiene constante. Si la ganancia se reduce mediante la retroalimentación negativa, entonces se incrementa el ancho de banda en la misma cantidad. Dependiendo de su realización en los circuitos electrónicos, la retroalimentación se puede clasificar como una de entre cuatro tipos: serie-paralelo, paralelo-paralelo, serie-serie o paralelo-serie. La conexión en paralelo reduce la impedancia de entrada (o de salida) en un factor de $(1 + \beta A)$, y la conexión en serie incrementa la impedancia de entrada (o de salida) en un factor de $(1 + \beta A)$. La ganancia de lazo cerrado siempre se reducirá en un factor de $(1 + \beta A)$. En la tabla 10.3 se resumen los efectos de las diversas topologías de retroalimentación.

TABLA 10.3
Efectos de las topologías de retroalimentación

	Serie-paralelo	Paralelo-paralelo	Paralelo-serie	Serie-serie
Z_{if}	$R_i(1 + \beta A)$	$R_i/(1 + \beta A)$	$R_i/(1 + \beta A)$	$R_i(1 + \beta A)$
Z_{of}	$R_o/(1 + \beta A)$	$R_o/(1 + \beta A)$	$R_o(1 + \beta A)$	$R_o(1 + \beta A)$
Z_f	$A/(1 + \beta A)$	$A/(1 + \beta A)$	$A/(1 + \beta A)$	$A/(1 + \beta A)$

La estabilidad de un amplificador depende de los polos de la función de transferencia. Para un amplificador estable, la ecuación característica no deberá tener ninguna raíz con partes reales positivas. El criterio de Nyquist es uno de los métodos para determinar la estabilidad de los sistemas retroalimentados. Por lo general, la estabilidad de un amplificador se mide en función del margen de fase y del margen de ganancia. También se puede utilizar una gráfica de Bode para determinar la estabilidad de un amplificador. Un amplificador inherentemente inestable se puede convertir en uno estable introduciendo un polo dominante en la función de transferencia; generalmente esto se logra en los circuitos electrónicos conectando un capacitor de retroalimentación.

Referencias

1. P. R. Gray y R. G. Meyer, *Analysis and Design of Integrated Circuits*. Nueva York: John Wiley and Sons, 1992, capítulos 8 y 9.
2. P. M. Chirlian, *Analysis and Design of Analog Integrated Electronic Circuits*. Nueva York: Harper and Row, 1981, capítulo 16.
3. B. C. Kuo, *Automatic Control Systems*. Englewood Cliffs, NJ: Prentice Hall Inc., 1982.
4. M. H. Rashid, *Electronics Circuit Design Using Electronics Workbench*. Boston: PWS Publishing Co., 1998.

Preguntas de repaso

1. ¿Cuáles son los dos tipos de retroalimentación?
2. ¿Que ventajas tiene la retroalimentación?
3. ¿Cuáles son las desventajas de la retroalimentación?
4. ¿Qué es la transmisión del lazo?
5. ¿En que consiste la sensibilidad de la ganancia?
6. ¿Qué es la sensibilidad del factor de retroalimentación?
7. ¿Cuál es la diferencia entre ganancia de lazo abierto y ganancia de lazo cerrado?
8. ¿Cuáles son los cuatro tipos de topologías de retroalimentación?
9. ¿Cuáles son las características de la retroalimentación serie-paralelo?
10. ¿Cuáles son las características de la retroalimentación paralelo-paralelo?
11. ¿Cuáles son las características de la retroalimentación paralelo-serie?
12. ¿Cuáles son las características de la retroalimentación serie-serie?
13. ¿Cuáles son los efectos de la red de retroalimentación sobre el desempeño del amplificador?
14. ¿Cuáles son los efectos de la impedancia de la fuente sobre el desempeño del amplificador?

www.elsolucionario.net

15. ¿Cuáles son los efectos de la impedancia de la carga sobre el desempeño del amplificador?
16. ¿Cómo toma usted en consideración la dependencia de β respecto a A?
17. ¿De qué manera determina usted la ganancia modificada A de un amplificador retroalimentado?
18. ¿Cuáles son los pasos a seguir en el diseño de una red de retroalimentación?
19. ¿Qué es una ecuación característica?
20. ¿Cuáles son los efectos de los polos sobre la estabilidad de un amplificador?
21. ¿Qué es el criterio de Nyquist?
22. ¿Qué condiciones provocan la inestabilidad?
23. ¿Qué es la frecuencia de cruce de ganancia?
24. ¿Qué es la frecuencia de cruce de fase?
25. ¿A qué se le llama inestabilidad relativa?
26. ¿Qué es el margen de fase?
27. ¿Qué es el margen de ganancia?
28. ¿Cuál es el efecto del margen de fase en la respuesta del sistema?
29. ¿Qué es una gráfica de Bode?
30. ¿En qué consiste la compensación?
31. ¿Cuál es el método común de compensación en los amplificadores?
32. ¿Cómo se introduce un polo dominante en los circuitos electrónicos?

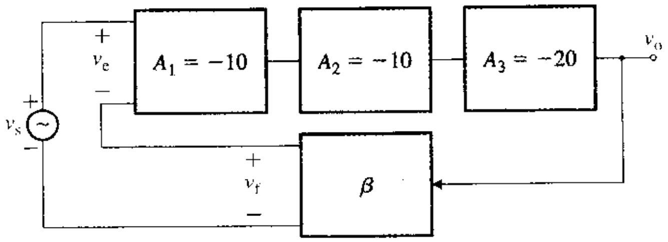
Problemas

El símbolo **D** indica que se trata de un problema de diseño. El símbolo **P** indica que usted puede verificar la solución del problema utilizando PSpice/SPICE o Electronics Workbench.

▸ 10.3 *Análisis de la retroalimentación*

10.1 Tres amplificadores de voltaje están en cascada, como se observa en la figura P10.1.
(a) Determine el valor de β para obtener una ganancia de lazo cerrado $A_f = -100$.
(b) Si la ganancia de cada etapa aumenta en 10%, determine A_f. Utilice β del inciso (a).

FIGURA P10.1



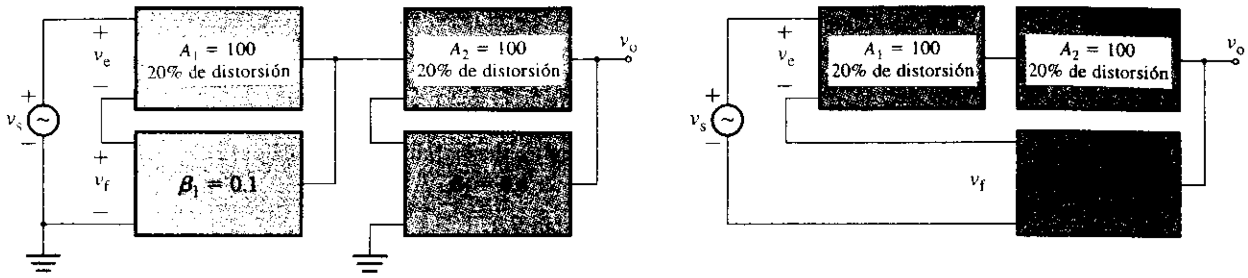
10.2 La ganancia de lazo abierto de un amplificador con retroalimentación negativa es $A = 50$, y el factor de retroalimentación es $\beta = 0.5$.
(a) Determine la ganancia de lazo cerrado A_f.
(b) Si la ganancia de lazo abierto A se modifica en +15%, determine el cambio porcentual en la ganancia de lazo cerrado A_f, así como su valor.
(c) Si el factor de retroalimentación β se modifica en +15%, determine el cambio porcentual de la ganancia de lazo cerrado A_f, así como su valor.

10.3 La ganancia de lazo abierto de un amplificador es $A = 50$, y el factor de retroalimentación es $\beta = 0.8$. Si la ganancia de lazo abierto A cambia −20% y el factor de retroalimentación β cambia +15%, determine la ganancia de lazo cerrado A_f.

10.4 Dos amplificadores retroalimentados están conectados en serie. Cada amplificador tiene una distorsión de 20%. Determine la ganancia total y la distorsión total si **(a)** cada amplificador tiene su propia retroalimentación, según se observa en la figura P10.4(a), y **(b)** se aplica solamente una retroalimentación a los amplificadores en cascada, como se observa en la figura P10.4(b).

www.elsolucionario.net

FIGURA P10.4



(a) **Retroalimentación en cascada** (b) **Retroalimentación sobre amplificadores en cascada**

10.5 Un amplificador retroalimentado ha de tener una ganancia en lazo cerrado $A_f = 60$ dB y una sensibilidad de 10% a la ganancia de lazo abierto A. Determine la ganancia de lazo abierto con una retroalimentación unitaria $\beta = 1$.

10.6 El factor de retroalimentación de un amplificador es $\beta = 0.5$. La ganancia de lazo abierto A, que depende de la frecuencia, se puede expresar como

$$A(j\omega) = \frac{2 \times 10^5}{1 + jf/10}$$

Determine **(a)** la ganancia a frecuencia baja de lazo cerrado A_{of}, **(b)** el ancho de banda BW de lazo cerrado, y **(c)** el producto ganancia-ancho de banda GBW.

10.7 El factor de retroalimentación de un amplificador es $\beta = 0.8$. La ganancia de lazo abierto A se puede expresar en el dominio de s de Laplace como

$$A(s) = \frac{250s}{(1 + 0.1s)(1 + 0.001s)}$$

Determine **(a)** la ganancia a frecuencia baja de lazo cerrado A_{of}, **(b)** el ancho de banda BW de lazo cerrado, y **(c)** el producto ganancia-ancho de banda GBW.

10.8 La característica de transferencia de un amplificador queda descrita por los siguientes valores de la ganancia de lazo abierto A, para los intervalos de voltaje de entrada v_2 dadas:

$$A = \begin{cases} 50 & \text{para } 0 < v_i \leq 0.25 \text{ V} \\ 40 & \text{para } 0.25 \text{ V} < v_i \leq 1 \text{ V} \\ 10 & \text{para } 1 \text{ V} < v_i \leq 2 \text{ V} \\ 0 & \text{para } v_i > 2 \text{ V} \end{cases}$$

Si el factor de retroalimentación es $\beta = 0.8$, determine las ganancias de lazo cerrado de la característica de transferencia.

▸ 10.6 *Retroalimentación serie-paralelo*

P **10.9** El amplificador no inversor de la figura 10.8(a) tiene: $R_1 = 40$ kΩ, $R_f = 10$ kΩ, $R_L = 15$ kΩ y $R_s = 0$. Los parámetros del amplificador operacional son $R_i = 2$ MΩ y $R_o = 50$ Ω, y la ganancia en voltaje de lazo abierto es $\mu_g = 2 \times 10^5$. Determine **(a)** la resistencia de entrada vista por la fuente $R_{if} = v_s/i_s$, **(b)** la resistencia de salida R_{of}, y **(c)** la ganancia en voltaje de lazo cerrado $A_f = v_o/v_s$.

10.10 Repita el problema 10.9, ignorando los efectos de carga de la red de retroalimentación y de la resistencia de carga.

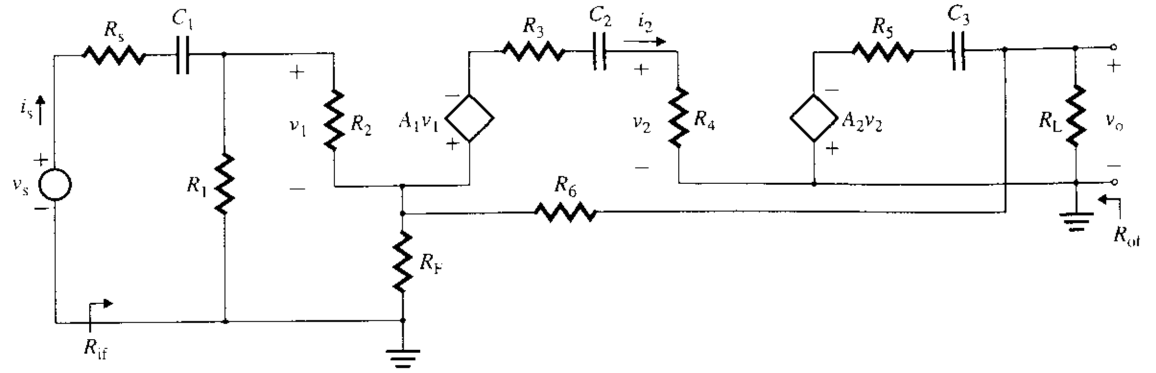
P **10.11** En la figura 10-45 se muestra un amplificador de voltaje con retroalimentación negativa. El amplificador tiene una ganancia en voltaje de lazo abierto $A = 250$, una resistencia de entrada $R_i = 4.5$ kΩ, y una resistencia de salida $R_o = 500$ Ω. La resistencia de carga es $R_L = 10$ kΩ. El circuito de retroalimentación tiene $R_1 = 24$ kΩ y $R_F = 8$ kΩ. La fuente tiene una resistencia $R_s = 2$ kΩ. Determine **(a)** la resistencia de entrada $R_{if} = v_s/i_s$, **(b)** la resistencia de salida R_{of} y **(c)** la ganancia total en voltaje $A_f = v_o/v_s$.

10.12 Repita el problema 10.11, ignorando los efectos de carga de la red de retroalimentación y de la resistencia de carga.

P **10.13** El amplificador retroalimentado de la figura P10.13 tiene: $A_1 = 50$, $A_2 = 60$, $R_s = 500$ Ω, $R_1 = 15$ kΩ, $R_2 = 1.5$ kΩ, $R_3 = 250$ Ω, $R_4 = 1.5$ kΩ, $R_5 = 250$ Ω, $R_6 = 2$ kΩ, $R_L = 4.7$ kΩ, $R_F = 500$ Ω, $C_1 = C_2 = C_3 = 0.1$ μF y $v_s = 100$ mV. Determine **(a)** la resistencia de entrada $R_{if} = v_s/i_s$, **(b)** la resistencia de salida R_{of} y **(c)** la ganancia total en voltaje $A_f = v_o/v_s$. Suponga que C_1, C_2 y C_3 están en cortocircuito.

www.elsolucionario.net

FIGURA P10.13

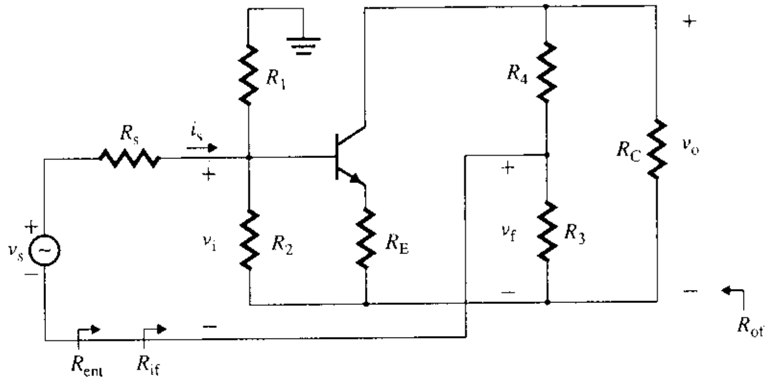


10.14 Repita el problema 10.13, ignorando los efectos de carga de la red de retroalimentación y de la resistencia de carga.

10.15 Utilice PSpice/SPICE para trazar la gráfica de la impedancia de salida en función de la frecuencia, para el amplificador retroalimentado del problema 10.13. La frecuencia deberá variarse de 10 Hz hasta 1 MHz, en incrementos de una década, con 10 puntos por década.

P 10.16 El circuito equivalente de ca del amplificador de emisor común de la figura 10.16 tiene: $R_1 = 10$ kΩ, $R_2 = 1.5$ kΩ, $R_C = 1.5$ kΩ, $R_E = 250$ Ω, $R_s = 200$ Ω, $R_3 = 24$ kΩ, $R_4 = 8$ kΩ y $R_L = 1$ kΩ. Los parámetros del transistor son: $h_{fe} = 150$, $r_\pi = 2.5$ kΩ y $r_o = 25$ kΩ. Utilice las técnicas de análisis de retroalimentación para calcular la resistencia de entrada R_{if}, la resistencia de salida R_{of} y la ganancia en voltaje de lazo cerrado A_f.

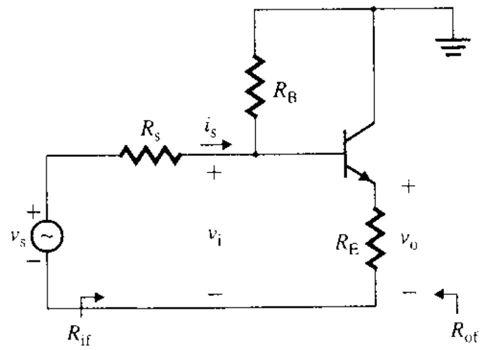
FIGURA P10.16



P 10.17 Utilice las técnicas de análisis de retroalimentación para calcular la resistencia de entrada R_{if}, la resistencia de salida R_{of} y la ganancia en voltaje en lazo cerrado A_f del amplificador de la figura 10.16(a), con retroalimentación serie-paralelo. Las corrientes de polarización de cd de los transistores son $I_{C1} = 0.1$ mA, $I_{C2} = 0.5$ mA e $I_{C3} = 2$ mA. Los parámetros del transistor son: $h_{fe} = h_{fe1} = h_{fe2} = h_{fe3} = 150$, $r_o = 25$ kΩ y $r_\mu = \infty$.

P 10.18 El seguidor de emisor de la figura P10.18 tiene: $R_B = 75$ kΩ, $R_E = 750$ Ω, $R_L = 10$ kΩ y $R_s = 250$ Ω. Los parámetros del transistor son: $h_{fe} = 150$, $r_\pi = 250$ Ω y $r_o = \infty$. Trace el diagrama de blo-

FIGURA P10.18

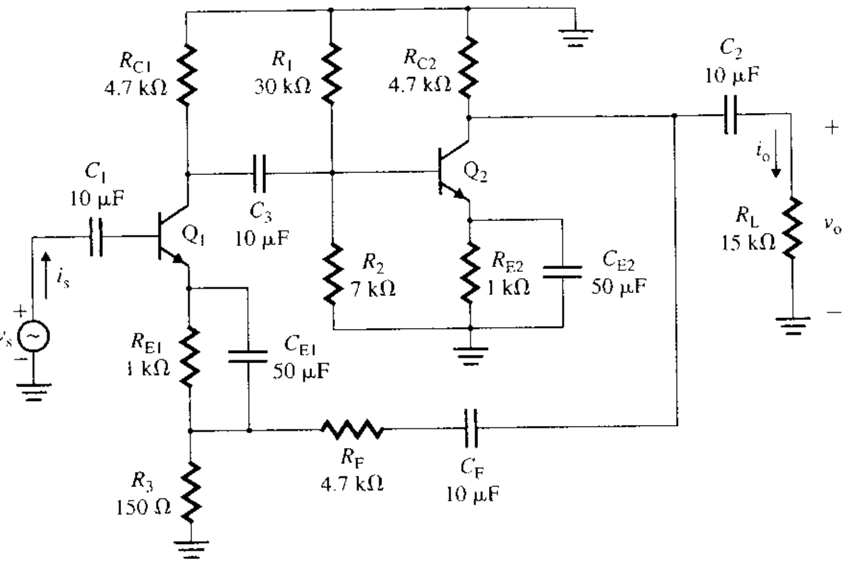


www.elsolucionario.net

ques del mecanismo de retroalimentación. Utilice las técnicas de análisis de retroalimentación para calcular la resistencia de entrada R_{if}, la resistencia de salida R_{of} y la ganancia en voltaje de lazo cerrado A_f.

P **10.19** Utilice las técnicas de análisis de retroalimentación para calcular la resistencia de entrada R_{if}, la resistencia de salida R_{of} y la ganancia en voltaje de lazo cerrado A_f del amplificador de la figura P10.19. Los parámetros del transistor son: $h_{fe} = h_{fe1} = h_{fe2} = 10$, $r_{\pi 1} = r_{\pi 2} = 250\ \Omega$, $r_o = 1.5\ k\Omega$, y $r_\mu = \infty$.

FIGURA P10.19



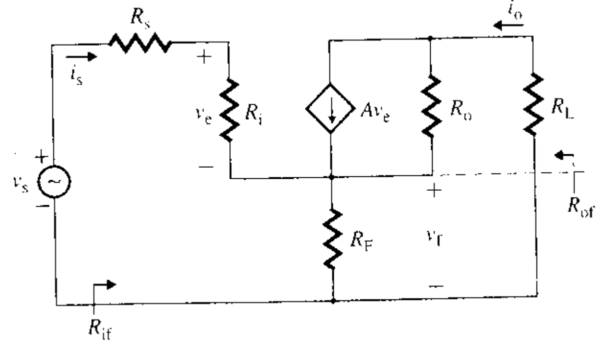
P **10.20** El circuito ca equivalente de ca de un amplificador retroalimentado aparece en la figura 10.16(a). Las corrientes de polarización de cd de los transistores son $I_{C1} = 0.5$ mA, $I_{C2} = 1$ mA e $I_{C3} = 5$ mA. Los parámetros del transistor son: $h_{fe} = 100$, $r_o = 25\ k\Omega$ y $r_\mu = \infty$. Utilice las técnicas de análisis de retroalimentación para calcular la resistencia de entrada R_{if}, la resistencia de salida R_{of} y la ganancia en voltaje de lazo cerrado A_f.

D P **10.21** Para el amplificador de la figura 10.16(a), determine el valor del resistor de retroalimentación R_F, de modo que la ganancia en voltaje en lazo cerrado A_f sea el 25% de la ganancia en voltaje en lazo abierto A. Las corrientes de polarización de cd de los transistores son $I_{C1} = 0.5$ mA, $I_{C2} = 1$ mA e $I_{C3} = 5$ mA. Los parámetros del transistor son: $h_{fe} = h_{fe1} = h_{fe2} = h_{fe3} = 100$, $r_o = 25\ k\Omega$ y $r_\mu = \infty$.

▸ 10.7 *Retroalimentación serie-serie*

P **10.22** Un amplificador de transconductancia con retroalimentación negativa aparece en la figura P10.22. El amplificador tiene una transconductancia de lazo abierto $A = 50 \times 10^{-3}$ mho, una resistencia de entrada de $R_i = 25\ k\Omega$, y una resistencia de salida de $R_o = 50\ k\Omega$. El circuito de retroalimentación tiene $R_F = 2.5\ k\Omega$. La resistencia de la fuente es $R_s = 1\ k\Omega$ y la resistencia de la carga es $R_L = 500\ \Omega$. Determine **(a)** la resistencia de entrada $R_{if} = v_s/i_s$, **(b)** la resistencia de salida R_{of} y **(c)** la ganancia en transconductancia total $A_f = i_o/v_s$.

FIGURA P10.22

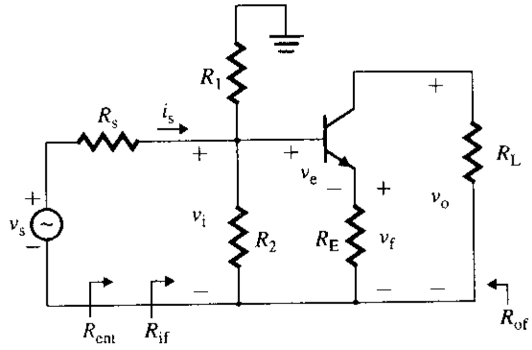


www.elsolucionario.net

10.23 Repita el problema 10.22, ignorando los efectos de carga de la red de retroalimentación y de la resistencia de carga. Esto es, suponga que $R_s = 0\ \Omega$ y $R_L = 0\ \Omega$.

P 10.24 Utilice las técnicas de análisis de retroalimentación para determinar las resistencias de entrada y de salida del amplificador de emisor común de la figura P10.24. Los parámetros del circuito son: $R_s = 500\ \Omega$, $R_E = 250\ \Omega$, $R_2 = 15\ k\Omega$, $R_1 = 5\ k\Omega$, $R_C = 5\ k\Omega$ y $R_L = 10\ k\Omega$. Los parámetros del modelo π son: $r_o = 25\ k\Omega$, $h_{fe} = 150$, $r_\pi = 250\ \Omega$, $g_m = 0.3876$ A/V y $r_\mu = \infty$.

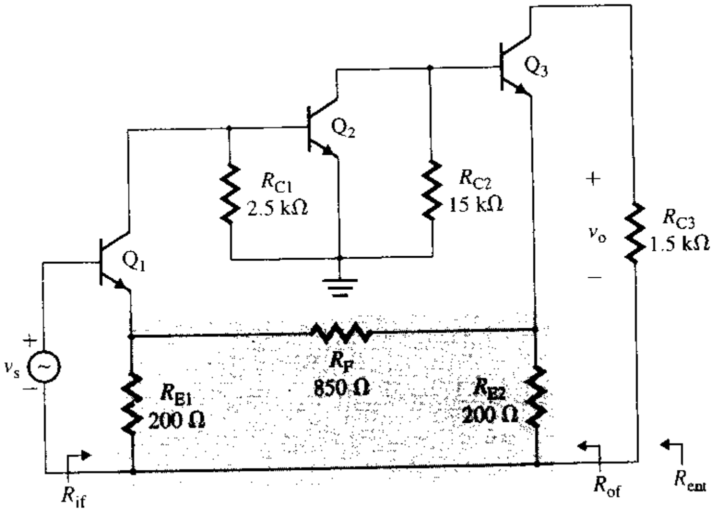
FIGURA P10.24



P 10.25 Utilice las técnicas de análisis de retroalimentación para calcular la resistencia de entrada R_{if}, la resistencia de salida R_{of} y la ganancia en transconductancia de lazo cerrado A_f del amplificador de la figura 10.26. Las corrientes de polarización de cd de los transistores son $I_{C1} = 0.1$ mA, $I_{C2} = 0.5$ mA e $I_{C3} = 2$ mA. Los parámetros del transistor son: $h_{fe} = h_{fe1} = h_{fe2} = h_{fe3} = 150$, $r_o = 25\ k\Omega$ y $r_\mu = \infty$.

P 10.26 El circuito equivalente de ca de un amplificador retroalimentado aparece en la figura P10.26. Los valores de circuito son: $R_{C1} = 2.5\ k\Omega$, $R_{C2} = 5\ k\Omega$, $R_{C3} = 1.5\ k\Omega$, $R_{E1} = 100\ \Omega$, $R_{E2} = 100\ \Omega$, $R_F = 750\ \Omega$ y $R_s = 0\ \Omega$. Los parámetros del transistor son: $h_{fe} = 100$, $r_\pi = 2.5\ k\Omega$, $r_o = 25\ k\Omega$ y $r_\mu = \infty$. Utilice las técnicas de análisis de retroalimentación para calcular la resistencia de entrada R_{if}, la resistencia de salida R_{of} y la ganancia en voltaje de lazo cerrado A_f.

FIGURA P10.26

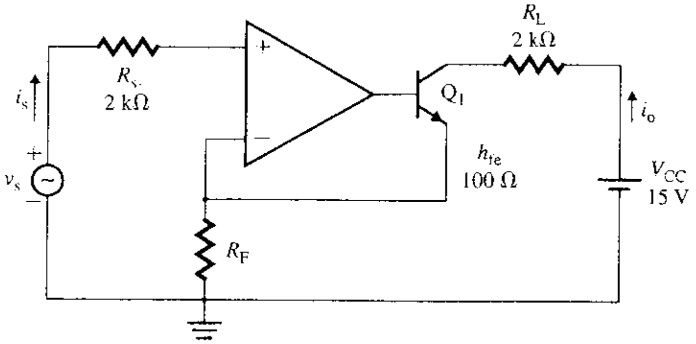


D P 10.27 Para el amplificador de la figura 10.26, determine el valor del resistor de retroalimentación R_F, de modo que la ganancia en transconductancia de lazo cerrado A_f sea del 25% de la ganancia en transconductancia de lazo abierto A. Las corrientes de polarización de cd de los transistores son $I_{C1} = 0.5$ mA, $I_{C2} = 1$ mA e $I_{C3} = 5$ mA. Los parámetros del transistor son: $h_{fe} = h_{fe1} = h_{fe2} = h_{fe3} = 100$, $r_o = 25\ k\Omega$ y $r_\mu = \infty$.

www.elsolucionario.net

D P **10.28** Para el amplificador de la figura P10.28, determine el valor del resistor de retroalimentación R_F, de manera que la ganancia en transconductancia de lazo cerrado A_f sea de 5 mA/V. Los parámetros del transistor son: $h_{fe} = 100$, $r_\pi = 250\ \Omega$, $r_o = 50\ k\Omega$ y $r_\mu = \infty$. Suponga que $R_i = 2\ M\Omega$, $R_o = 50\ \Omega$ y $A = 10^5$ V/V.

FIGURA P10.28

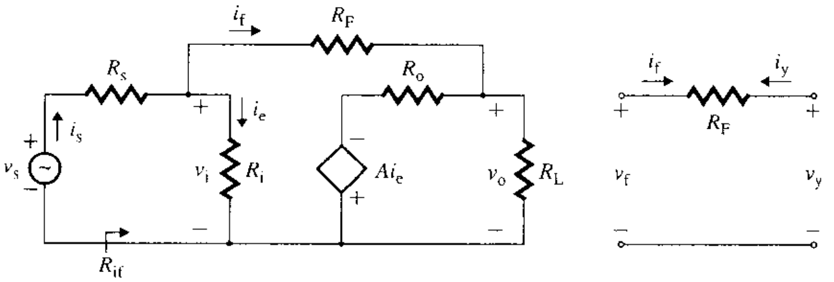


▸ **10.8** *Retroalimentación paralelo-paralelo*

P **10.29** El amplificador operacional inversor que aparece en la figura 10.8(c) tiene $R_F = 40\ k\Omega$ y $R_1 = 10\ k\Omega$. El amplificador operacional tiene una resistencia de entrada $R_i = 5\ M\Omega$, una resistencia de salida $R_o = 50\ \Omega$ y una ganancia en voltaje de lazo abierto $A = 2 \times 10^5$ V/V. La resistencia de carga es $R_L = 15\ k\Omega$. Determine **(a)** la resistencia de entrada vista por la fuente $R_{ent} = v_s/i_s$, **(b)** la resistencia de salida R_{of}, **(c)** la transresistencia de lazo cerrado $A_f = v_o/i_i$ y **(d)** la ganancia en voltaje total $A_{vf} = v_o/v_s$. Suponga que la resistencia de la fuente es $R_s = 1\ k\Omega$.

P **10.30** En la figura P10.30 se muestra un amplificador de transresistencia con retroalimentación negativa. La transresistencia de lazo abierto es $A = 750\ k\Omega$, la resistencia de entrada es $R_i = 5.5\ k\Omega$ y la resistencia de salida es $R_o = 500\ \Omega$. El circuito de retroalimentación tiene $R_F = 47\ k\Omega$. La fuente tiene una resistencia $R_s = 0\ \Omega$. Determine **(a)** la resistencia de entrada vista por la fuente $R_{ent} = v_s/i_s$, **(b)** la resistencia de salida R_{of} y **(c)** la ganancia en voltaje total $A_{vf} = v_o/v_s$. Suponga una resistencia de carga $R_L = 1\ k\Omega$.

FIGURA P10.30



(a) Amplificador **(b) Circuito de retroalimentación**

10.31 Repita el problema 10.30, ignorando los efectos de carga de la red de retroalimentación y la resistencia de carga, y suponiendo que la fuente tiene una resistencia $R_s = 1.5\ k\Omega$.

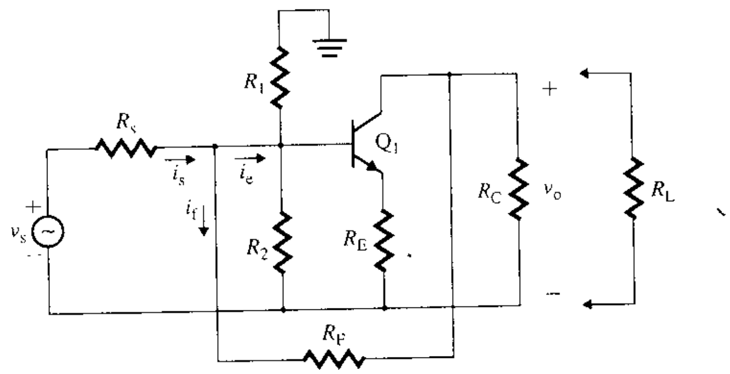
P **10.32** Utilice las técnicas de análisis de retroalimentación para calcular la resistencia de entrada R_{if}, la resistencia de salida R_{of} y la ganancia en transresistencia de lazo cerrado A_f del amplificador de la figura 10.36. Los valores de circuito son: $R_{C1} = 5\ k\Omega$, $R_E = 2.5\ k\Omega$, $R_{C2} = 5\ k\Omega$, $R_F = 4\ k\Omega$ y $R_s = 200\ \Omega$. Los parámetros del transistor son: $h_{fe} = 150$, $r_\pi = 2\ k\Omega$ $r_o = 25\ k\Omega$, $r_\mu = \infty$.

P **10.33** El circuito equivalente de ca de un amplificador retroalimentado aparece en la figura 10.36. Los valores de circuito son: $R_{C1} = 5\ k\Omega$, $R_E = 2.5\ k\Omega$, $R_{C2} = 5\ k\Omega$, $R_F = 4\ k\Omega$ y $R_s = 200\ \Omega$. Los parámetros del transistor son $h_{fe} = 100$, $r_\pi = 2\ k\Omega$, $r_o = 25\ k\Omega$ y $r_\mu = \infty$. Utilice las técnicas de análisis de retroalimentación para calcular la resistencia de entrada R_{if}, la resistencia de salida R_{of} y la ganancia en voltaje de lazo cerrado A_f.

www.elsolucionario.net

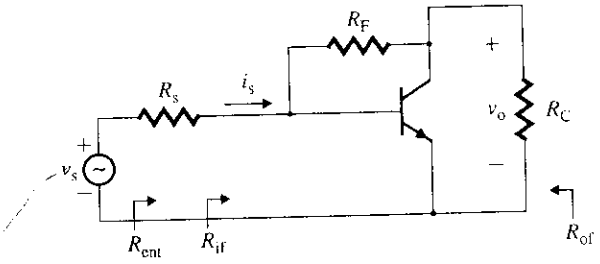
P **10.34** El circuito equivalente de ca del amplificador de la figura P10.34 tiene: $R_1 = 6.6$ kΩ, $R_2 = 1$ kΩ, $R_C = 1$ kΩ, $R_E = 100$ Ω, $R_s = 500$ Ω, $R_F = 8$ kΩ y $R_L = 5$ kΩ. Los parámetros del transistor son: $h_{fe} = 100$, $r_\pi = 581$ Ω y $r_o = 22.5$ kΩ. Utilice las técnicas de análisis de retroalimentación para calcular la resistencia de entrada R_{if}, la resistencia de salida R_{of} y la ganancia en voltaje de lazo cerrado A_f.

FIGURA P10.34



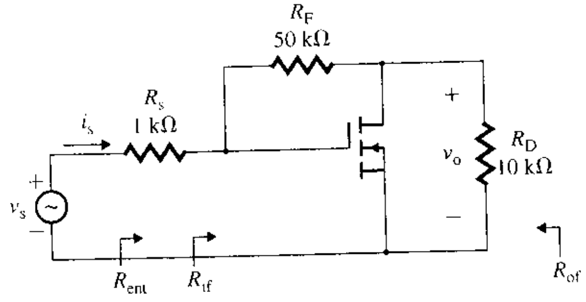
P **10.35** En la figura P10.35 se muestra el circuito equivalente de ca de un amplificador retroalimentado. Los valores del circuito son: $R_s = 1$ kΩ, $R_C = 10$ kΩ y $R_F = 24$ kΩ. Los parámetros del transistor son: $h_{fe} = 150$, $r_\pi = 500$ Ω, $r_o = 25$ kΩ y $r_\mu = \infty$. Utilice las técnicas de análisis de retroalimentación para calcular la resistencia de entrada R_{if}, la resistencia de salida R_{of} y la ganancia en voltaje de lazo cerrado A_f.

FIGURA P10.35



P **10.36** El circuito equivalente de ca de un amplificador retroalimentado aparece en la figura P10.36. Los valores del circuito son: $R_D = 10$ kΩ, $R_F = 50$ kΩ y $R_s = 1$ kΩ. Los parámetros del transistor son: $g_m = 1$ mA/V, $r_d = 50$ kΩ y $r_\mu = 25$ kΩ. Utilice las técnicas de análisis de retroalimentación para calcular la resistencia de entrada R_{if}, la resistencia de salida R_{of} y la ganancia en voltaje de lazo cerrado A_f.

FIGURA P10.36

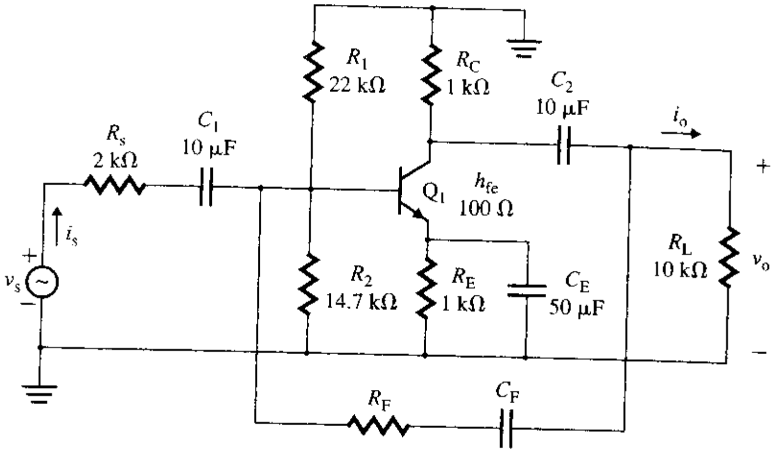


D P **10.37** Determine el valor del resistor de retroalimentación R_F, de modo que la ganancia en voltaje de lazo cerrado A_f del amplificador de la figura 10.36 sea el 25% de la ganancia en voltaje de lazo abierto A. Los valores del circuito son: $R_{C1} = 5$ kΩ, $R_E = 2.5$ kΩ, $R_{C2} = 5$ kΩ y $R_s = 200$ Ω. Los parámetros del transistor son $h_{fe} = 150$, $r_\pi = 2$ kΩ, $r_o = 25$ kΩ y $r_\pi = \infty$.

www.elsolucionario.net

D P 10.38 Determine el valor del resistor de retroalimentación R_F, de manera que la ganancia en corriente de lazo cerrado A_f del amplificador de la figura P10.38 sea el 10% de la ganancia en voltaje de lazo abierto A. Los parámetros del transistor son: $h_{fe} = 150$, $r_\pi = 2$ kΩ, $r_o = 25$ kΩ y $r_\mu = \infty$. Suponga que se puede considerar que los capacitores de acoplamiento están en cortocircuito, en el intervalo de frecuencia de operación.

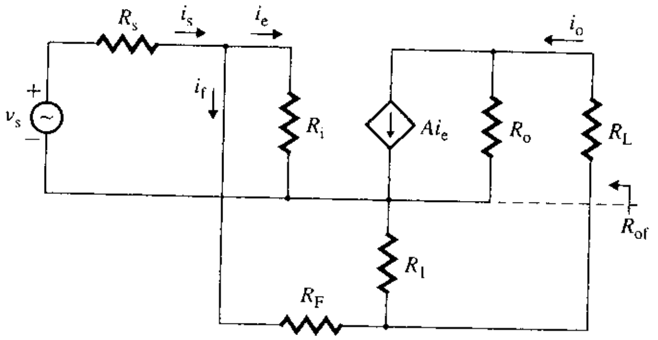
FIGURA P10.38



▸ **10.9** *Retroalimentación paralelo-serie*

P 10.39 El amplificador de corriente de la figura P10.39 tiene una retroalimentación negativa. La ganancia en corriente de lazo abierto es $A = 60$, la resistencia de entrada es $R_i = 500$ kΩ y la resistencia de salida es $R_o = 27$ kΩ. El circuito de retroalimentación tiene $R_F = 20$ kΩ y $R_1 = 2.5$ kΩ. La resistencia de la fuente es $R_s = 500$ Ω y la de la carga es $R_L = 100$ Ω. Determine **(a)** la resistencia de entrada $R_{if} = v_s/i_s$, **(b)** la resistencia de salida R_{of} y **(c)** la ganancia en corriente total $A_f = i_o/i_s$.

FIGURA P10.39



10.40 Repita el problema 10.39, ignorando los efectos de carga de la red de retroalimentación y de la resistencia de la carga, y suponiendo que la fuente tiene una resistencia $R_s = 5$ kΩ.

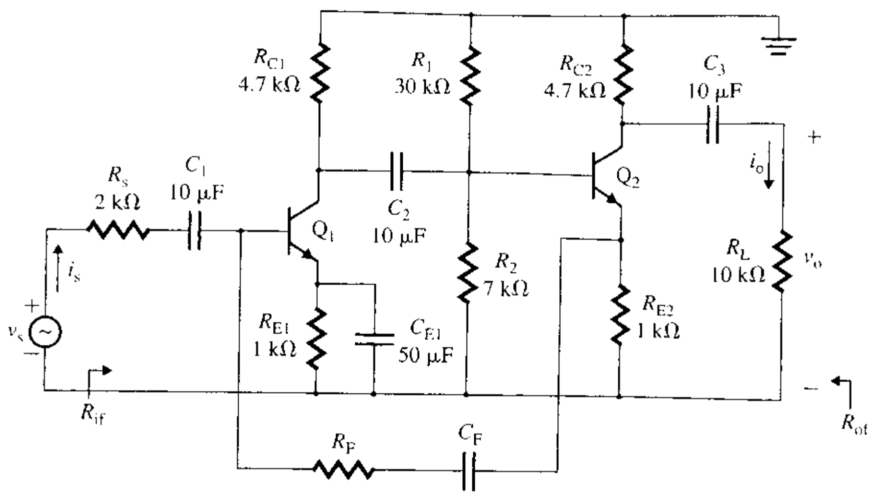
P 10.41 El amplificador de emisor común de la figura 10.46 tiene: $R_F = 10$ kΩ, $R_1 = 6.6$ kΩ, $R_2 = 1$ kΩ, $R_{C1} = 5$ kΩ, $R_E = 500$ Ω, $R_3 = 5$ kΩ, $R_4 = 10$ kΩ, $R_{C2} = 5$ kΩ y $R_s = 200$ Ω. Los parámetros del transistor son: $h_{fe} = 150$, $r_\pi = 258$ Ω y $r_o = 25$ kΩ. Utilice las técnicas de análisis de retroalimentación para calcular la resistencia de entrada R_{if}, la resistencia de salida R_{of} y la ganancia en voltaje de lazo cerrado A_f.

D P 10.42 Determine el valor del resistor de retroalimentación R_F, de modo que la ganancia en corriente de lazo cerrado A_f del amplificador de la figura 10.46, con retroalimentación paralelo-serie, sea el 25% de la ganancia en corriente de lazo abierto A. El amplificador tiene: $R_1 = 6.6$ kΩ, $R_2 = 2$ kΩ, $R_{C1} = 5$ kΩ, $R_E = 500$ Ω, $R_3 = 5$ kΩ, $R_4 = 10$ kΩ, $R_{C2} = 5$ kΩ y $R_s = 0$. Los parámetros del transistor son: $h_{fe} = 100$, $r_\pi = 2.58$ kΩ y $r_o = 25$ kΩ.

D P 10.43 Determine el valor del resistor de retroalimentación R_F, de manera que la ganancia en corriente de lazo cerrado de frecuencia media A_f del amplificador de la figura P10.43 sea el 10% de la ganancia en corriente de lazo abierto A. Los parámetros del transistor son: $h_{fe} = 100$, $r_\pi = 2.58$ kΩ y $r_o = 25$ kΩ. Suponga que se puede considerar que los capacitores de acoplamiento están en cortocircuito, en el intervalo de frecuencia de operación.

www.elsolucionario.net

FIGURA P10.43



▸ 10.11 *Análisis de estabilidad*

10.44 La ganancia de lazo abierto de un amplificador está dada por

$$A(s) = \frac{6}{s^2 + 2s - 30}$$

Determine la respuesta de lazo cerrado debida a una entrada escalón. Suponga un factor de retroalimentación $\beta(s) = 1$.

10.45 La ganancia de lazo abierto de un amplificador está dada por

$$A(s) = \frac{s}{s^2 + 100}$$

Determine la respuesta de lazo cerrado debida a una entrada escalón. Suponga un factor de retroalimentación $\beta(s) = 1$.

10.46 La ganancia de lazo de un amplificador retroalimentado está dada por

$$T_L(j\omega) = \frac{A_o}{j\omega(1 + j\omega T_1)(1 + j\omega T_2)}$$

donde A_o es una constante de ganancia, y T_1 y T_2 son constantes de tiempo. Determine el margen de fase y el margen de ganancia del amplificador.

10.47 La ganancia de lazo de un amplificador retroalimentado está dada por

$$T_L(j\omega) = \frac{A_o}{j\omega[(j\omega)^2 K_2 + j\omega K_1 + 1]}$$

donde A_o es una constante de ganancia, y K_1 y K_2 son constantes. Determine el margen de fase y margen de ganancia del amplificador.

10.48 La ganancia de lazo de un amplificador retroalimentado está dada por

$$T_L(s) = \frac{10}{s(s + 1)(s + 2)}$$

Determine el margen de fase y el margen de ganancia del amplificador.

10.49 Si el margen de fase de un amplificador es PM = 40° y la magnitud de la ganancia de lazo abierto es $|A(j\omega)| = 50$, determine la magnitud de la ganancia de lazo cerrado $|A_f(j\omega)|$.

10.50 La ganancia de lazo abierto de un amplificador tiene frecuencias de corte en $f_{p1} = 10$ kHz, $f_{p2} = 100$ kHz y $f_{p3} = 1$ MHz. La ganancia a frecuencia baja es $A_o = 250$, y el factor de retroalimentación es $\beta = 0.9$. Calcule el margen de ganancia GM y el margen de fase PM.

▸ 10.12 *Técnicas de compensación*

10.51 Para el amplificador del problema 10.50, determine la frecuencia del polo dominante, de modo que el margen de fase sea PM = 45°.

P **10.52** El amplificador retroalimentado de la figura 10.57(a) tiene: $g_m = 40 \times 10^{-3}$, $R_i = 3.5$ kΩ, $C_i = 10$ pF, $R_o = 24$ kΩ y $C_o = 5$ pF.

www.elsolucionario.net

(a) Calcule las frecuencias de los dos polos con $C_x = 0$, y el valor de la capacitancia de retroalimentación C_x necesaria para que la frecuencia del polo dominante sea $f_D = 1.5$ kHz.

(b) Utilice PSpice/SPICE para trazar la gráfica de la transimpedancia de lazo cerrado A_f y la impedancia de entrada Z_i en función de la frecuencia.

D P 10.53 El circuito equivalente de una etapa de salida aparece en la figura 10.57(c), donde $R_i = 22$ kΩ y $C_i = 18$ pF.

(a) Determine la frecuencia de corte f_p.

(b) Determine la capacitancia adicional C_x que moverá la frecuencia de corte a $f_D = 50$ kHz.

D P 10.54 La ganancia de lazo abierto del amplificador de emisor común de varias etapas de la figura 8.47(a), tiene frecuencias de corte en $f_{p1} = 805$ kHz, $f_{p2} = 9.6$ MHz, $f_{p3} = 13$ MHz y $f_{p4} = 61$ MHz. La ganancia a frecuencia media es $A_{media} = 9594$. Determine el valor de la capacitancia de compensación C_x que dará un margen de fase de lazo cerrado de 45° con una retroalimentación resistiva de hasta $\beta = 1$.

D P 10.55 La ganancia de lazo abierto del amplificador con MOSFET de varias etapas de la figura 8.51(a), tiene frecuencias de corte en $f_{p1} = 13.75$ kHz, $f_{p2} = 248$ MHz y $f_{p3} = 400$ MHz. La ganancia a frecuencia media es $A_{media} = 311$. Determine el valor de la capacitancia de compensación C_x que dará un margen de fase en lazo cerrado de 45°, con una retroalimentación resistiva $\beta = 1$.

D P 10.56 La ganancia de lazo abierto del amplificador de emisor común de la figura 8.21(a) tiene una ganancia a frecuencia media $A_{media} = -300$ V/V. Determine los valores de la capacitancia de compensación C_F y de la resistencia R_F de una red de retroalimentación paralelo-paralelo, para obtener una ganancia de lazo cerrado a frecuencia media $A_f = -30$ V/V. La frecuencia de corte baja debe ser menor de 1 kHz. Suponga una resistencia de fuente $R_s = 250$ Ω.

D P 10.57 La ganancia de lazo abierto del amplificador del ejemplo 10.12 tiene frecuencias de corte en $f_{p1} = 10$ kHz, $f_{p2} = 100$ kHz y $f_{p3} = 1$ MHz. La ganancia a frecuencia baja es $A_o = 100$ A/A, y la resistencia del emisor es $R_E = 200$ Ω. Determine los valores de la capacitancia de compensación C_F y de la resistencia R_F **(a)** para obtener una ganancia de lazo cerrado a frecuencia baja $A_f = 20$ A/A y cancelar el polo $f_{p1} = 10$ kHz, y **(b)** para agregar un polo $f_p = 10$ MHz y cancelar el polo $f_{p1} = 10$ kHz.

www.elsolucionario.net

11

Osciladores

Contenido del capítulo

11.1 Introducción
11.2 Principios de operación de los osciladores
11.3 Osciladores de corrimiento de fase
11.4 Osciladores de cuadratura
11.5 Osciladores trifásicos
11.6 Osciladores de puente de Wien
11.7 Osciladores de Colpitts
11.8 Osciladores de Hartley
11.9 Osciladores de cristal
11.10 Osciladores sintonizados por filtro activo
11.11 Diseño de osciladores

RESUMEN ▶ REFERENCIAS
PREGUNTAS DE REPASO ▶ PROBLEMAS

11.1 ▶ *Introducción*

De la sección 10.11, se sabe que un amplificador con retroalimentación negativa será inestable si la magnitud de la ganancia de lazo es mayor o igual que 1, y su corrimiento en fase es de $\pm 180°$. Bajo estas condiciones, la retroalimentación se hace positiva y la salida del amplificador oscila. Un oscilador es un circuito que genera una forma de onda repetitiva de amplitud fija a una frecuencia fija, sin ninguna señal externa de entrada. Una forma de onda con esta característica se puede obtener al aplicar retroalimentación positiva a los amplificadores. La retroalimentación positiva proporciona suficiente señal de retroalimentación para mantener las oscilaciones. Aunque éstas son muy poco deseables en los circuitos de amplificación lineal, los osciladores se diseñan específicamente para producir una oscilación controlada y predecible. Por tanto la estrategia para el diseño de los osciladores es bastante diferente de la correspondiente al diseño de los amplificadores lineales. Ocasionalmente los osciladores tienen entradas que se utilizan para controlar la frecuencia o para sincronizar las oscilaciones con una referencia externa. Los osciladores son utilizados en muchos circuitos electrónicos, tales como radios, televisores, computadoras y equipo de comunicación.

Los objetivos de aprendizaje de este capítulo son los siguientes:

- Aprender sobre los principios de operación de los osciladores para la generación de un voltaje senoidal y las condiciones requeridas para oscilaciones sostenidas
- Examinar los tipos de osciladores
- Analizar y diseñar un circuito oscilador y hacer que un amplificador funcione como oscilador

www.elsolucionario.net

11.2 *Principios de operación de los osciladores*

Un oscilador es un amplificador con retroalimentación positiva. El diagrama de bloques de un amplificador con retroalimentación positiva, que aparece én la figura 11.1(a), sugiere las relaciones siguientes:

$$v_e = v_i + v_f$$
$$v_o = Av_e$$
$$v_f = \beta v_o$$

Utilizando estas relaciones, se obtiene la ganancia en voltaje de lazo cerrado A_f:

$$A_f = \frac{v_o}{v_i} = \frac{A}{1 - A\beta} \tag{11.1}$$

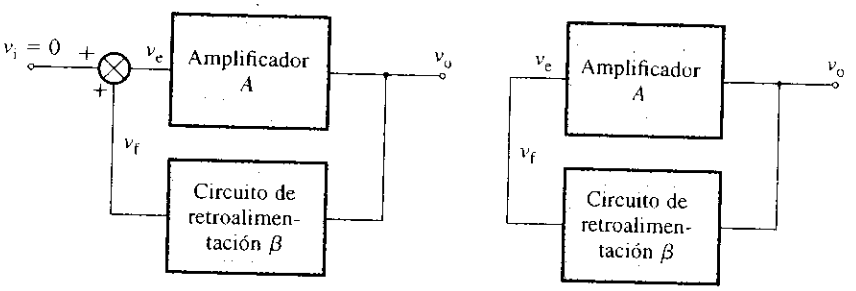
mismo que, haciendo $1 - A\beta = 0$, se puede hacer muy grande. Esto es, puede obtenerse una salida de una magnitud razonable con una señal de entrada de valor muy pequeño, que tiende a cero, según se puede observar en la figura 11.1(b). Por tanto, cuando $1 - A\beta = 0$, el amplificador será inestable, lo que da la ganancia de lazo como

$$A\beta = 1 \tag{11.2}$$

Expresando la ecuación (11.2) en forma polar, se obtiene

$$A\beta = 1 \angle 0° \text{ o } 1 \angle 360° \tag{11.3}$$

FIGURA 11.1 Diagrama de bloques de un oscilador



(a) Retroalimentación **(b) Oscilador**

El análisis anterior nos lleva a los siguientes criterios de diseño para los osciladores:

1. La magnitud de la ganancia de lazo $|A\beta|$, a la frecuencia de oscilación deseada, debe ser la unidad o ligeramente mayor.
2. El corrimiento en fase total ϕ, a esa misma frecuencia, debe ser 0° o 360°.
3. Las primeras dos condiciones no deben satisfacerse a otras frecuencias. Esta situación normalmente se cumple al seleccionar cuidadosamente los valores de los componentes.
4. Las dos primeras condiciones deben seguir cumpliéndose conforme los valores de los parámetros cambian como respuesta a la tolerancia de los componentes, cambios en la temperatura, envejecimiento y remplazos de dispositivos. El cumplimiento de este criterio a menudo requiere consideraciones especiales de diseño.

Si un amplificador proporciona un corrimiento de fase de 180°, el circuito de retroalimentación debe proporcionar un corrimiento en fase adicional de 180°, de forma que el corrimiento en fase total alrededor del lazo sea de 360°. El tipo de forma de onda generado por un oscilador depende de los tipos de componentes utilizados en el circuito; por tanto, la forma de onda puede ser senoidal, cuadrada o triangular. La frecuencia de oscilación queda determinada por los componentes de la retroalimentación.

- Los componentes *RC* generan una forma de onda senoidal a las frecuencias de audio —esto es, desde varios hertz (Hz) hasta varios kilohertz (kHz).
- Los componentes *LC* generan una onda cuadrada a frecuencias de radio —esto es, desde los 100 kHz hasta los 100 MHz.

www.elsolucionario.net

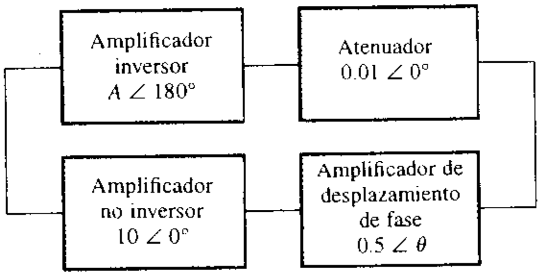
- Los cristales generan una onda triangular o en diente de sierra en una amplia gama —esto es, desde los 10 kHz hasta los 10 MHz.

Los osciladores pueden ser clasificados en muchos tipos, dependiendo de los componentes de retroalimentación, de los amplificadores y de las topologías de circuito utilizadas [2]. En este capítulo se analizarán los siguientes tipos de osciladores: osciladores de corrimiento de fase, osciladores de cuadratura, osciladores trifásicos, osciladores de puente de Wien, osciladores de Colpitts, osciladores de Hartley, osciladores de cristal y osciladores sintonizados por filtro activo.

EJEMPLO 11.1

Determinación de la ganancia y de la fase para la oscilación En la figura 11.2 se muestra el diagrama de bloques de un oscilador. Determinar los valores de la ganancia A y del ángulo de fase θ que producirán una oscilación estable.

FIGURA 11.2 Circuito oscilador



SOLUCIÓN

Aplicando la condición de la ecuación (11.3), se sabe que la ganancia de lazo debe ser

$$A \angle 180^\circ \times 0.01 \angle 0^\circ \times 0.5 \angle \theta \times 10 \angle 0^\circ = 1 \angle 360^\circ$$

de la cual se obtiene

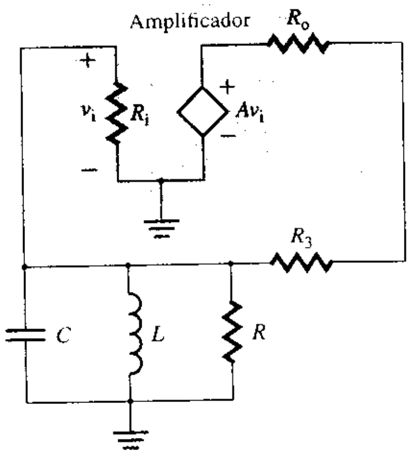
$$A \times 0.01 \times 0.5 \times 10 = 1 \quad \text{o} \quad A = 1/(0.01 \times 0.5 \times 10) = 20$$

y $$180 + 0 + \theta + 0 = 360 \quad \text{o} \quad \theta = 360 - 180 = 180^\circ$$

EJEMPLO 11.2

Determinación de la frecuencia y las condiciones para sostener la oscilación El amplificador que se muestra en la figura 11.3 tiene una ganancia en voltaje $A = 50$, una resistencia de entrada $R_i = 10\ \text{k}\Omega$ y una resistencia de salida $R_o = 200\ \Omega$. Determinar la frecuencia de resonancia ω_0 y los valores de R y de R_3 que mantendrán la oscilación.

FIGURA 11.3 Amplificador LC retroalimentado



www.elsolucionario.net

SOLUCIÓN

R_i está en paralelo con R, y sea $R_1 = R_i \parallel R$. Además, R_o está en serie con R_3, así que $R_F = R_o + R_3$. El circuito equivalente aparece en la figura 11.4, misma que representa al amplificador como un amplificador ideal de voltaje. La función de transferencia de retroalimentación b del circuito retroalimentado está dada por

$$\beta(j\omega) = \frac{V_f}{V_o}(j\omega) = \frac{j\omega L \parallel (-j/\omega C) \parallel R_1}{j\omega L \parallel (-j/\omega C) \parallel R_1 + R_F}$$

que se puede simplificar para dar la ganancia de lazo como

$$A\beta(j\omega) = \frac{j\omega LA}{R_F(1 - \omega^2 LC) + j\omega L(1 + R_F/R_1)} \tag{11.4}$$

Esto proporcionará un corrimiento en fase de 0° en la frecuencia de resonancia ω_o, dada por

$$\omega_o = \frac{1}{\sqrt{LC}} \quad \text{(en rad/s)} \tag{11.5}$$

A esta frecuencia, la magnitud de $A\beta(j\omega)$ se convierte en

$$|A\beta(j\omega)| = \frac{A}{1 + R_F/R_1} \tag{11.6}$$

que debe ser igual a 1, y da la condición para la oscilación como

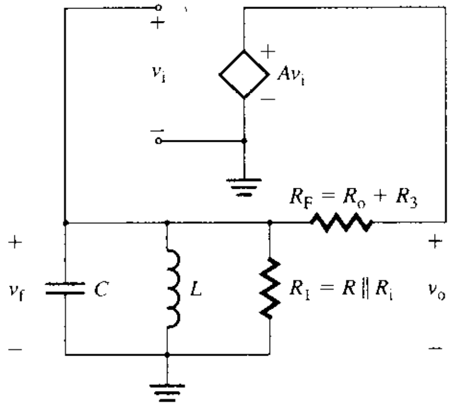
$$\frac{R_F}{R_1} = A - 1 \tag{11.7}$$

Esto es, para $A = 50$, $R_F/R_1 = 49$. Si $R_1 = R_i \parallel R = 5$ kΩ, entonces, para $R_i = 10$ kΩ, $R = 10$ kΩ. Por tanto,

$$R_F = R_o + R_3 = 49R_1 = 245 \text{ k}\Omega$$

Así, para $R_o = 200$ Ω, $R_3 = 244.8$ kΩ.

FIGURA 11.4 Circuito equivalente para el ejemplo 11.2



Estabilidad en la frecuencia

La capacidad de un oscilador para oscilar a una frecuencia exacta se conoce como *estabilidad en la frecuencia.* La frecuencia de oscilación es una función de los componentes del circuito (por ejemplo, los componentes LC), y puede cambiar como respuesta a cambios en la temperatura, remplazo de dispositivos o a elementos parásitos. Se puede obtener una buena estabilidad en la frecuencia haciendo que el corrimiento en fase sea una función fuerte de la frecuencia en la resonancia. Esto es, $|d\phi/d\omega|$ (con $\omega = \omega_o$) se hace grande, de forma que sólo se requiera un pequeño cambio en ω para corregir cualquier corrimiento en fase y restaurar la ganancia de lazo a un corrimiento en fase igual a cero.

El *factor de calidad* (o *figura de mérito*) Q de un circuito también determina la estabilidad en la frecuencia. Cuanto más elevado sea el factor Q, mejor será la estabilidad, por-

www.elsolucionario.net

que la variación en el corrimiento en fase con la frecuencia cerca de la resonancia es mayor. Los osciladores de cristal son mucho más estables que los osciladores *RC* o *LC*, en especial a altas frecuencias. El circuito eléctrico equivalente de un cristal tiene un valor *Q* muy elevado, lo que lleva a un valor alto de $d\phi/d\omega$. Por lo general, los osciladores *LC* y de cristal se utilizan para generar señales de alta frecuencia; los osciladores *RC* son utilizados principalmente para aplicaciones de audiofrecuencia.

Estabilidad en la amplitud

Al igual que en la frecuencia, la ganancia de los amplificadores reales puede cambiar como respuesta a modificaciones en los parámetros, como la temperatura, el envejecimiento y el punto de operación. Por tanto, $|A\beta|$ puede caer por debajo de la unidad. Si la magnitud de $A\beta$ cae por debajo de la unidad, el circuito oscilador deja de oscilar. En la práctica, el oscilador se diseña con un valor $|A\beta|$ ligeramente superior a la unidad —por ejemplo, en un 5%— a la frecuencia de oscilación. Cuanto mayor sea el valor de $|A\beta|$, mayores serán la amplitud de la señal de salida y su distorsión. Normalmente, esta distorsión disminuirá la ganancia *A* al valor requerido para sostener la oscilación.

Para una buena estabilidad, el cambio en la ganancia *A* ante un cambio en la amplitud del voltaje de salida v_0 debe hacerse bastante grande; un incremento de la amplitud debe dar como resultado una reducción de ganancia. Esto es, dA/dv_0 debe ser un número negativo grande. A menudo, el oscilador se estabiliza agregando dispositivos limitadores o elementos no lineales, como diodos.

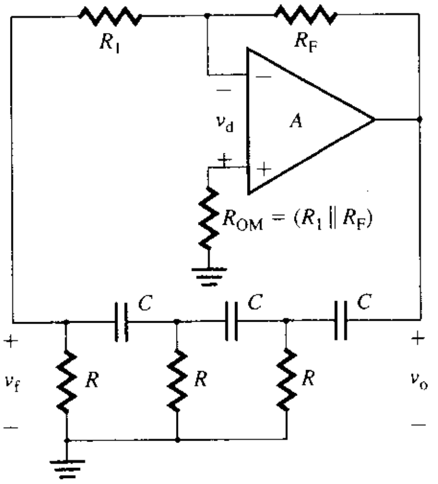
ASPECTOS PRINCIPALES DE LA SECCIÓN 11.2

- A fin de sostener las oscilaciones, la magnitud de la ganancia de lazo $|A\beta|$ debe ser la unidad o ligeramente mayor a la frecuencia de oscilación deseada, y el corrimiento en fase total ϕ de la ganancia de lazo debe ser igual a 0° o 360° a la misma frecuencia.
- Para una buena estabilidad en la frecuencia, el corrimiento en fase debe ser una función fuerte de la frecuencia en la resonancia. Esto es, el factor *Q* debe ser elevado.
- Para una buena estabilidad, el cambio en la ganancia ante un cambio en la amplitud del voltaje de salida v_0 debe hacerse grande, lo que debe dar como resultado un incremento en la amplitud a partir de la reducción en la ganancia.

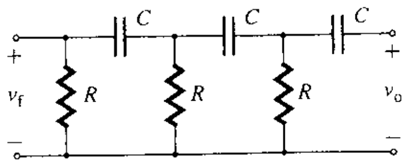
11.3 Osciladores de corrimiento de fase

Un oscilador de corrimiento de fase está formado por un amplificador inversor con un circuito de retroalimentación positiva. El amplificador da un corrimiento en fase de 180°, y el circuito de retroalimentación da otro corrimiento en fase de 180°, por lo que el corrimiento en fase total alrededor del lazo es de 360°. En la figura 11.5(a) se muestra un oscilador de corrimiento de fase formado por un amplificador operacional inversor con retroalimen-

FIGURA 11.5 Oscilador de corrimiento de fase



(a) Oscilador



(b) Red de retroalimentación

www.elsolucionario.net

tación positiva. El circuito de retroalimentación proporciona retroalimentación de voltaje de la salida a la entrada del amplificador. Cualquier señal que aparezca en la terminal inversora se corre 180° en la salida. Por tanto, se requiere de un corrimiento adicional de 180° para la oscilación a una frecuencia específica f_o, a fin de obtener un corrimiento de fase total alrededor del lazo, igual a 360°. Como se puede observar en la figura 11.5(b), la red de retroalimentación está formada por resistores y capacitores, por lo que este tipo de oscilador también se conoce como oscilador *RC*. La función de transferencia de la red de retroalimentación está dada por

$$\beta(s) = \frac{V_f(s)}{V_o(s)} = \frac{R^3C^3s^3}{R^3C^3s^3 + 6R^2C^2s^2 + 5RCs + 1} \tag{11.8}$$

(ver el problema 11.3). La ganancia en voltaje de lazo cerrado del circuito con amplificador operacional es

$$A(s) = \frac{V_o(s)}{V_f(s)} = -\frac{R_F}{R_1} \tag{11.9}$$

En vista de que $A\beta = 1$ para un oscilador, de las ecuaciones (11.8) y (11.9), se obtiene

$$-\frac{R_F}{R_1}\left[\frac{R^3C^3s^3}{R^3C^3s^3 + 6R^2C^2s^2 + 5RCs + 1}\right] = 1 \tag{11.10}$$

Remplazando $s = j\omega$ en la ecuación (11.10) y cancelando los elementos del denominador, se llega a

$$-R_F(-jR^3C^3\omega^3) = R_1(-jR^3C^3\omega^3 - 6R^2C^2\omega^2 + j5RC\omega + 1)$$

Igualando con cero las partes reales, se obtiene

$$R_1(-6R^2C^2\omega^2 + 1) = 0$$

con lo cual la frecuencia de oscilación ω_o es

$$\omega_o = \omega = 2\pi f_o = \frac{1}{\sqrt{6}RC} \quad \text{(en rad/s)} \tag{11.11}$$

donde f_o es la frecuencia en Hz. Al igualar las partes imaginarias en ambos miembros, se obtiene

$$-R_F(-jR^3C^3\omega^3) = R_1(-jR^3C^3\omega^3 + j5RC\omega)$$

la cual da

$$R_F = R_1\left[\frac{5}{R^2C^2\omega^2} - 1\right] \tag{11.12}$$

Si se sustituye el valor de $\omega = \omega_o$ de la ecuación (11.11) en la (11.12), se llega a

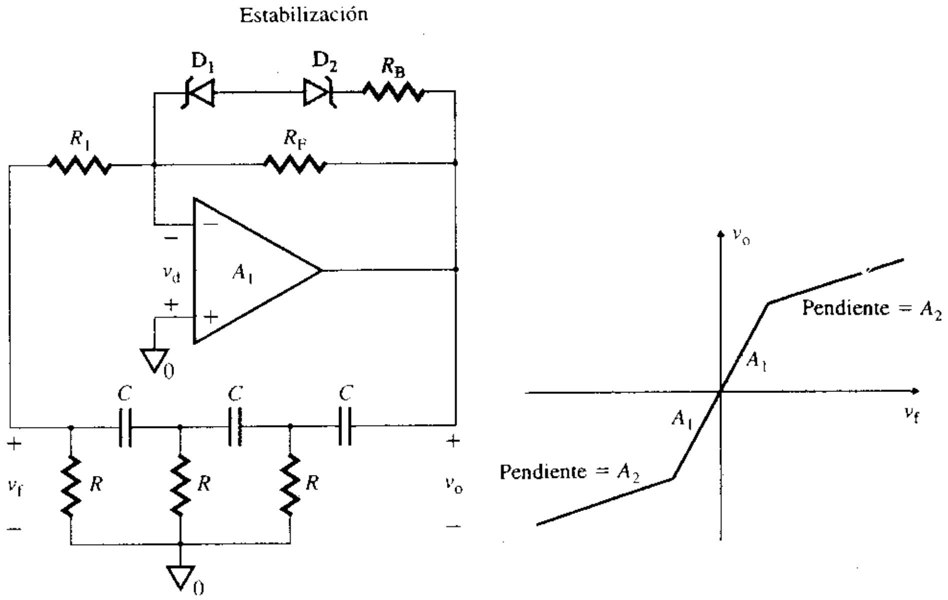
$$\frac{R_F}{R_1} = 29 \tag{11.13}$$

que da la condición para oscilaciones sostenidas. Esta relación no controla la amplitud pico del voltaje de salida. La frecuencia de oscilación ω_o de la ecuación (11.11) es inversamente proporcional al producto *RC*, suponiendo que tanto las resistencias como las capacitancias son iguales. Teóricamente, se puede variar la frecuencia modificando ya sea *R* o *C*. En la práctica, por lo general es más fácil variar *R* de manera continua y variar *C* de manera discreta. En cada intervalo de frecuencias se introducen capacitores idénticos en el circuito. También, para variar la frecuencia de manera continua, en cada intervalo de frecuencia se utilizan resistencias idénticas montadas sobre una misma flecha, que juntas se conocen como *potenciómetro calibrado.*

Obsérvese que el hecho de ajustar la ganancia de lazo a la unidad no es un método confiable para diseñar un oscilador. Para estabilizar el oscilador, por lo general es necesario limitar el voltaje de salida introduciendo alguna no alinealidad. Se puede conseguir la esta-

www.elsolucionario.net

FIGURA 11.6
Estabilización de un oscilador de corrimiento de fase



(a) Estabilización de amplitud (b) Características v_o-v_x

bilidad agregando dos diodos zener en serie con la resistencia R_B, como se muestra en la figura 11.6(a). Siempre que la magnitud del voltaje v_f a través de R_1 sea menor que el voltaje de ruptura de V_Z, los diodos zener actuarán como un circuito abierto, y la ganancia del amplificador será

$$|A_1| = \frac{R_F}{R_1} \tag{11.14}$$

En cuanto la magnitud de v_f empieza a crecer por encima de V_Z, los diodos zener conducen, y de repente el resistor R_B se pone en paralelo con R_F de manera que se reduce la ganancia. La nueva ganancia se convierte en

$$|A_2| = \frac{R_F \parallel R_B}{R_1} \tag{11.15}$$

la cual es menor que $|A_1|$. Adicionalmente, si la amplitud de salida empieza a reducirse, la ganancia $|A|$ se incrementa de nuevo. La característica v_o-v_f del amplificador se muestra en la figura 11.6 (b).

EJEMPLO 11.3 D

Diseño de un oscilador de corrimiento de fase

(a) Diseñar el oscilador de corrimiento de fase de la figura 11.5(a), de manera que la frecuencia de oscilación sea f_o = 400 Hz.

(b) Utilizar PSpice/SPICE para trazar la gráfica de la respuesta transitoria del voltaje de salida $v_o(t)$ del inciso (a), desde 0 a 4 ms. Suponer que $V_{CC} = V_{EE}$ = 12 V.

SOLUCIÓN

(a) Se pueden utilizar los siguientes pasos para completar el diseño.

Paso 1. Elegir un valor adecuado de C: sea $C = 0.1$ μF.

Paso 2. Calcular el valor de R con la ecuación (11.11):

$$R = \frac{1}{2\pi\sqrt{6}f_oC} = \frac{1}{2\pi \times \sqrt{6} \times 400 \times 0.1\ \mu\text{F}} = 1624\ \Omega$$

Escoger R = 1.7 kΩ (utilizar un potenciómetro de 2.7 kΩ).

www.elsolucionario.net

Paso 3. Para evitar cargar el amplificador operacional con la red RC, elegir una R_1 que sea mucho más grande que R haciendo que $R_1 \geq 10R$. Por tanto, sea

$$R_1 = 10R = 10 \times 1.7\ \text{k}\Omega = 17\ \text{k}\Omega$$

Paso 4. Escoger el valor de R_F con la ecuación (11.13):

$$R_F = 29R_1 = 29 \times 17\ \text{k}\Omega = 493\ \text{k}\Omega$$

A fin de tomar en consideración la tolerancia, elíjase un potenciómetro R_F de 500 kΩ.

(b) El oscilador de corrimiento de fase con los valores calculados de los parámetros de circuito, aparece en la figura 11.7. El archivo de circuito para la simulación con PSpice es el siguiente:

```
Ejemplo 11.3 Oscilador de corrimiento de fase
R1   2   4   17K
RF   2   3   493K
*ROM   1   0   16.95K          ; ROM no se incluye
R   4   0   1624
C   4   7   0.1UF   IC=1V      ; Establece en 1 V el voltaje inicial del capacitor
RX   7   0   1624
CX   7   8   0.1UF
RY   8   0   1624
CY   8   3   0.1UF
VCC   5   0   DC   12V
VEE   0   6   DC   12V
* Invoca al archivo NOM.LIB de la biblioteca de PSpice, para el macromodelo de amplificador ope-
  racional UA741
.LIB NOM.LIB
X1   0   2   5   6   3   UA741   ; Invoca al macromodelo del amplificador operacional UA741
* vi+ vi- vp+ vp- vo
.TRAN   100US   4MS   UIC       ; Usa las condiciones iniciales
.PROBE
.END
```

FIGURA 11.7 Oscilador de corrimiento de fase para la simulación con PSpice

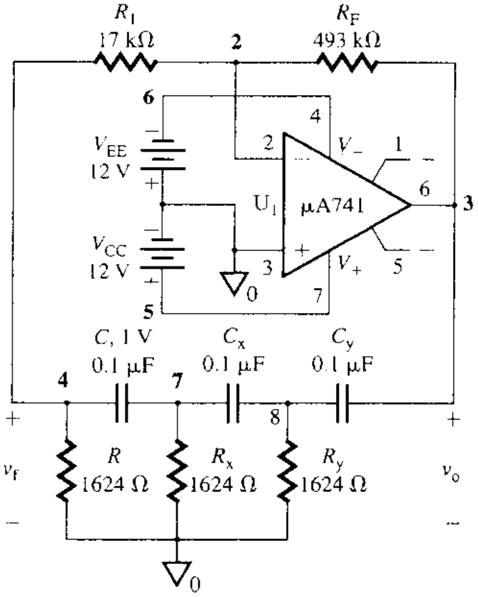
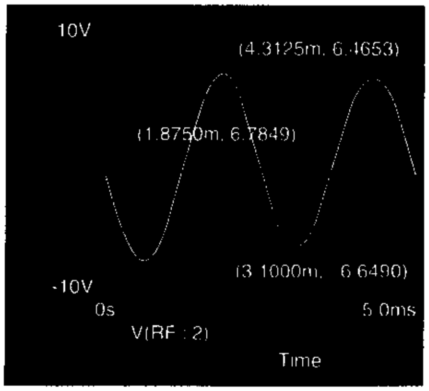


FIGURA 11.8 Gráfica producida por PSpice para el voltaje de salida del ejemplo 11.3



La gráfica producida PSpice para el voltaje de salida $v_o \equiv$ V(RF:2) aparece en la figura 11.8, la cual da un voltaje pico a pico $V_{pp} = 6.78 + 6.65 = 13.43$ V a $f_o = 1/(4.3125\text{ m} - 1.875\text{ m}) = 410$ Hz (el valor esperado era 400 Hz).

www.elsolucionario.net

▸ **NOTAS:**

1. Al observar con cuidado se notará que la amplitud del voltaje de salida decae lentamente, y la oscilación no se sostendrá por mucho tiempo. A menudo, para estabilizar el oscilador, es necesario añadir un dispositivo no lineal.
2. Se asignó al capacitor C un voltaje inicial de 1 V a fin de iniciar el oscilador, y la instrucción UIC (usa las condiciones iniciales) se utiliza en el análisis transitorio. De lo contrario, PSpice calculará primero los valores de polarización y a continuación utilizará estos valores para encontrar las soluciones, y el circuito no oscilará. En la práctica, el ruido aleatorio o los transitorios pueden hacer que las oscilaciones inicien, y se sostendrán por la retroalimentación de la señal apropiada.

ASPECTO PRINCIPAL DE LA SECCIÓN 11.3

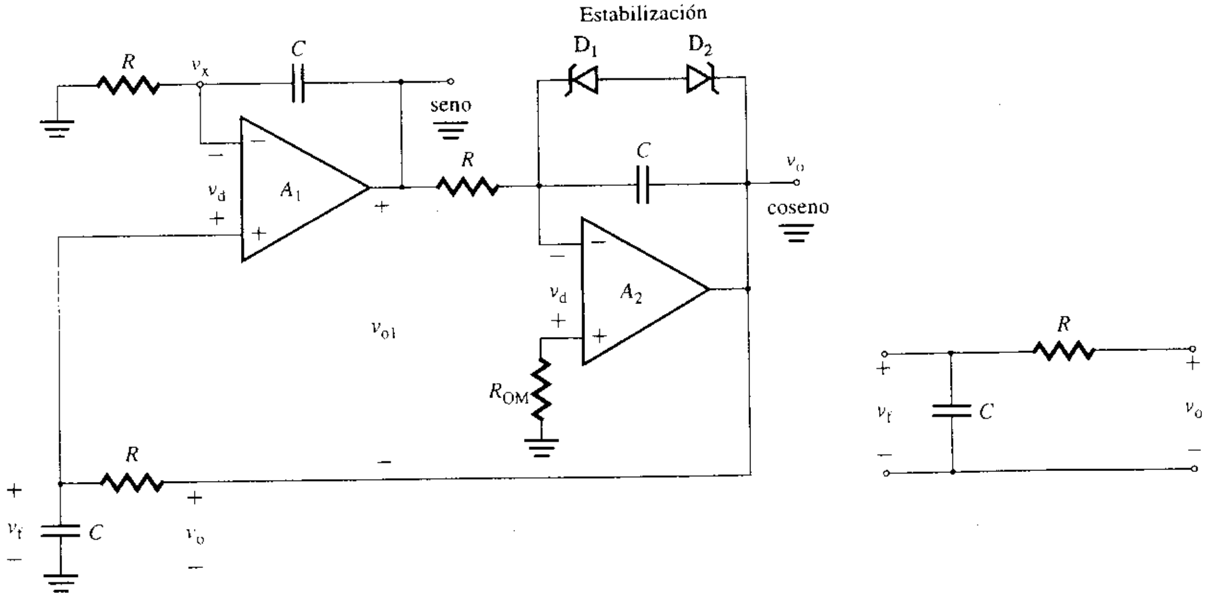
- El oscilador de corrimiento de fase utiliza un amplificador inversor y una red de corrimiento de fase para satisfacer los requisitos de ganancia de lazo unitaria con un corrimiento en fase de 0° o 360°. La frecuencia de oscilación ω_0 es inversamente proporcional al producto *RC* de la red de retroalimentación. Sin embargo, a menudo se introduce un dispositivo no lineal a fin estabilizar el oscilador.

11.4 ▸ *Osciladores de cuadratura*

Un oscilador de cuadratura, como el que se muestra en la figura 11.9(a), genera dos señales (seno y coseno) que están en cuadratura —esto es, desfasadas 90°—. La ubicación real de las señales seno y coseno es arbitraria. En la figura 11.9(a), la salida del amplificador A_1 está señalada como seno, y la del amplificador A_2, como coseno. Este oscilador requiere un amplificador operacional dual. El amplificador A_2 funciona como integrador inversor, y proporciona un corrimiento en fase de −270° (es decir, 90°); el amplificador A_1, combinado con la red de retroalimentación, funciona como integrador no inversor, y proporciona los −90° restantes (o 270°) para dar el corrimiento en fase total de 360° requerido para satisfacer la condición de oscilación. La función de transferencia de la red de retroalimentación que aparece en la figura 11.9(b), está dada por

$$\beta(s) = \frac{V_f(s)}{V_o(s)} = \frac{1/Cs}{R + 1/Cs} = \frac{1}{1 + RCs} \qquad \textbf{(11.16)}$$

FIGURA 11.9 Oscilador de cuadratura



(a) Oscilador

(b) Red de retroalimentación

www.elsolucionario.net

Si V_{o1} es el voltaje en la salida del amplificador A_1, el voltaje V_x, en su terminal inversora, está dado por

$$V_x = \frac{RV_{o1}}{R + 1/Cs} = \frac{RCsV_{o1}}{1 + RCs} \tag{11.17}$$

Como el voltaje diferencial entre las terminales del amplificador operacional es muy pequeño ($V_d \approx 0$), se puede

$$V_f = V_x - V_d \approx V_x$$

Esto es

$$\frac{V_o(s)}{1 + RCs} = \frac{RCsV_{o1}}{1 + RCs} \tag{11.18}$$

la cual da función de transferencia del amplificador A_1, incluyendo la red de retroalimentación, como

$$\beta G_1(s) = \frac{V_{o1}(s)}{V_o(s)} = \frac{1}{RCs} \tag{11.19}$$

En el dominio de la frecuencia, las ecuaciones (11.16) y (11.19) se convierten, respectivamente, en

$$\beta(j\omega) = \frac{1}{1 + j\omega RC} \tag{11.20}$$

y

$$\beta G_1(j\omega) = \frac{1}{j\omega RC} = -\frac{j}{\omega RC} \tag{11.21}$$

La función de transferencia del amplificador A_2 es

$$G_2(j\omega) = \frac{V_o}{V_{o1}}(j\omega) = -\frac{1}{j\omega RC} = \frac{j}{\omega RC}$$

que da un corrimiento en fase de 90°. Por tanto $\beta G_1(j\omega)$ debe dar un corrimiento de fase de −90°.

A fin de obtener un corrimiento en fase de −90°, el término $|\beta G_1(j\omega)|$ de la ecuación (11.21) debe ser igual a la unidad. Esto es, $\omega RC = 1$, y la frecuencia de oscilación estará dada por

$$f_o = \frac{1}{2\pi RC} \quad \text{(en Hz)} \tag{11.22}$$

A esta frecuencia, la magnitud de $\beta(j\omega)$ de la ecuación (11.20) se convierte en

$$\beta = |\beta(j\omega)| = \left|\frac{1}{1 + j1}\right| = \frac{1}{\sqrt{2}} \tag{11.23}$$

La ganancia de lazo se hace

$$\beta A(j\omega) = G_2(j\omega)\beta G_1(j\omega) = \frac{j}{\omega RC} \times \frac{1}{j\omega RC} = \frac{1}{\omega^2 RC} = 1$$

Por tanto, la ganancia total de lazo cerrado A_v de los amplificadores A_1 y A_2 está dada por

$$A_f = \frac{1}{\beta} = \sqrt{2} = 1.4142 \tag{11.24}$$

lo que implica una ganancia constante de 1.4142. El diseño del oscilador de cuadratura es muy simple. Para f_o = 200 Hz y suponiendo que C = 0.1 μF, la ecuación (11.22) da R = 7958 Ω (se utiliza un potenciómetro de 10 Ω). Este oscilador se puede estabilizar conectando dos diodos zener, uno contra otro, a través de uno de los capacitores de integración, como se muestra en la figura 11.9(a) en el área sombreada.

www.elsolucionario.net

ASPECTO PRINCIPAL DE LA SECCIÓN 11.4

- El oscilador de cuadratura utiliza dos integradores inversores construidos con amplificadores operacionales y un desplazador de fase RC. La salida puede ser seno o coseno. La frecuencia de oscilación ω_0 es inversamente proporcional al producto RC de la red de retroalimentación.

11.5 Osciladores trifásicos

Un oscilador trifásico genera tres voltajes senoidales de igual magnitud, pero desplazados 120° uno del otro. Tienen la misma forma que los voltajes de los sistemas de energía trifásicos, y normalmente se utilizan para generar señales de control sincronizadas con el sistema de energía. En la figura 11.10 se muestra un oscilador trifásico, formado por tres circuitos integradores "con pérdidas", conectados en cascada con retroalimentación unitaria. La función de transferencia de cada uno de los integradores está dada por

$$G_1(s) = G_2(s) = G_3(s) = -\frac{R_F \,\|\, (1/Cs)}{R} = \frac{-R_F/R}{1 + R_F Cs} \tag{11.25}$$

En vista de que $\beta = 1$ para la retroalimentación unitaria, la ganancia de lazo es

$$\beta A(s) = G_1(s)G_2(s)G_3(s) = \frac{-(R_F/R)^3}{(R_F Cs)^3 + 3(R_F Cs)^2 + 3(R_F Cs) + 1} \tag{11.26}$$

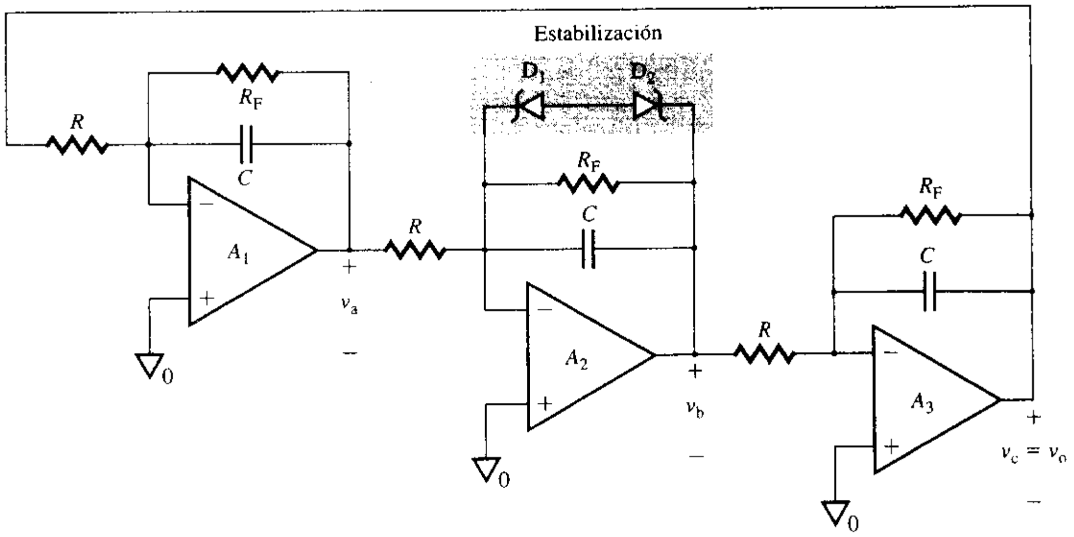
Entonces, la ecuación característica, que es el numerador de $1 - \beta A(s) = 0$, es

$$(R_F Cs)^3 + 3(R_F Cs)^2 + 3(R_F Cs) + 1 + \left(\frac{R_F}{R}\right)^3 = 0 \tag{11.27}$$

Al sustituir $s = j\omega$ en la ecuación (11.27) e igualando con cero la parte imaginaria, se obtiene la frecuencia de oscilación ω_0 como

$$\omega_0 = \frac{\sqrt{3}}{R_F C} \quad \text{(en rad/s)} \tag{11.28}$$

FIGURA 11.10 Oscilador trifásico



www.elsolucionario.net

Igualando con cero la parte real de la ecuación (11.27), a esta frecuencia, se obtiene la condición de oscilación como $(R_F/R)^3 = 8$. Esto es,

$$\frac{R_F}{R} = 2 \tag{11.29}$$

En esta situación, se puede determinar la función de transferencia de cada integrador a la frecuencia de oscilación, a partir de la ecuación (11.25). Es decir,

$$G_1(j\omega) = G_2(j\omega) = G_3(j\omega) = -\frac{2}{1 + j\sqrt{3}} = 1\ \angle 120° \tag{11.30}$$

Si se selecciona como referencia el voltaje $v_a(t)$, de manera que

$$v_a(t) = V_m \text{ sen } \omega t \tag{11.31}$$

entonces $v_b(t)$ y $v_c(t)$ tendrán un corrimiento en fase de 120° y 240°, respectivamente. Esto es,

$$v_b(t) = V_m \text{ sen}(\omega t + 120°) \tag{11.32}$$

y

$$v_c(t) = V_m \text{ sen}(\omega t + 240°) = V_m \text{ sen}(\omega t - 120°) \tag{11.33}$$

Para $f_0 = 60$ Hz y suponiendo que $C = 0.1\ \mu$F, la ecuación (11.28) da

$$R_F = \sqrt{3}/(2\pi \times 60 \times 0.1\ \mu\text{F}) = 45.94\ \text{k}\Omega \quad \text{(usar un potenciómetro de 50 k}\Omega\text{)}$$

y la ecuación (11.29) da $R = R_F/2 = 22.97$ kΩ. Este oscilador puede ser estabilizado conectando dos diodos zener, uno contra otro a través de uno de los capacitores de integración, como se muestra en el área sombreada de la figura 11.10.

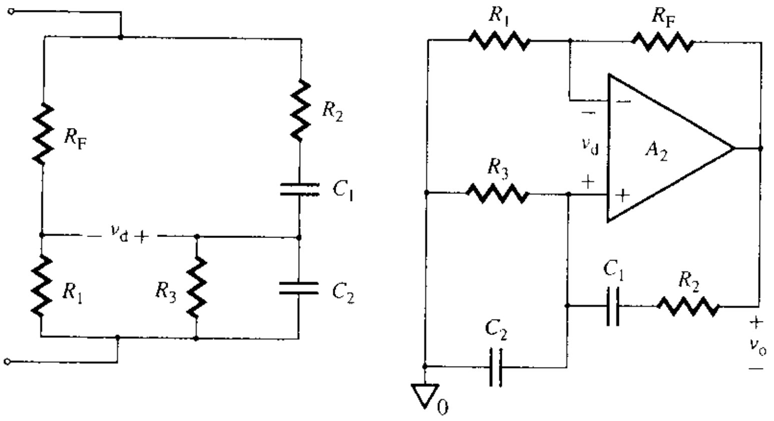
ASPECTO PRINCIPAL DE LA SECCIÓN 11.5

- El oscilador trifásico utiliza tres integradores inversores con un lazo de retroalimentación unitaria. La frecuencia de oscilación ω_0 es inversamente proporcional al producto RC de la red de retroalimentación.

11.6 *Osciladores de puente de Wien*

En la figura 11.11(a) aparece un puente de Wien, que se utiliza para efectuar mediciones de resistores o capacitores desconocidos. El puente tiene una red RC serie en un brazo, y una red RC paralelo en el brazo adyacente. R_1 y R_F están conectados a los otros dos brazos. Mientras se mide con el puente, R_1 o R_F actúa como un resistor calibrado; la resistencia es modificada hasta que se encuentra un voltaje nulo $V_d = 0$. Si los valores de todos los com-

FIGURA 11.11 Puente de Wien



(a) Puente de Wien básico **(b) Oscilador de puente de Wien**

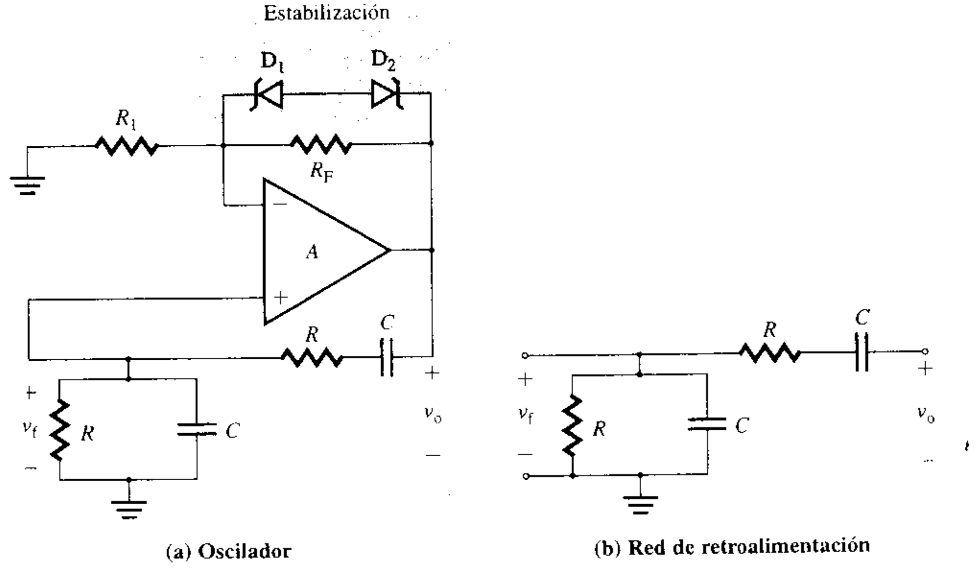
www.elsolucionario.net

ponentes son conocidos excepto uno, puede determinarse el valor de éste a partir de la relación siguiente:

$$\frac{R_2}{R_3} + \frac{C_2}{C_1} = \frac{R_F}{R_1} \tag{11.34}$$

Si se inserta un amplificador operacional en el puente básico, como se observa en la figura 11.11(b), el puente se conoce como *oscilador de puente de Wien*, siempre que los elementos se ajusten de manera que $R_2 = R_3 = R$ y $C_1 = C_2 = C$. El amplificador operacional, junto con R_1 y R_F, funciona como un amplificador no inversor, como se muestra en la figura 11.12(a). El oscilador de puente de Wien es uno de los osciladores de audiofrecuencia de uso más común.

FIGURA 11.12 Oscilador de puente de Wien



La función de transferencia de la red de retroalimentación de la figura 11.12(b) está dada por

$$\beta(s) = \frac{V_f(s)}{V_o(s)} = \frac{RCs}{R^2C^2s^2 + 3RCs + 1} \tag{11.35}$$

(ver el problema 11.9).

La ganancia en voltaje de lazo cerrado del amplificador no inversor es

$$A(s) = \frac{V_o(s)}{V_f(s)} = 1 + \frac{R_F}{R_1} \tag{11.36}$$

Para un oscilador, $A\beta = 1$. Utilizando las ecuaciones (11.35) y (11.36), se obtiene

$$\left(1 + \frac{R_F}{R_1}\right)\frac{RCs}{R^2C^2s^2 + 3RCs + 1} = 1 \tag{11.37}$$

Al sustituir $s = j\omega$ en la ecuación (11.37), se tiene

$$\left(1 + \frac{R_F}{R_1}\right)jRC\omega = -R^2C^2\omega^2 + j3RC\omega + 1$$

Igualando las partes reales del miembro de la izquierda con las correspondientes del miembro de la derecha, se obtiene

$$0 = -R^2C^2\omega^2 + 1$$

la cual da la frecuencia de oscilación como

$$f_o = \frac{1}{2\pi RC} \quad \text{(en Hz)} \tag{11.38}$$

www.elsolucionario.net

Si se igualan las partes imaginarias del miembro de la izquierda con las correspondientes del miembro de la derecha,

$$\left(1 + \frac{R_F}{R_1}\right) jRC\omega = j3RC\omega$$

que da la condición para la oscilación como

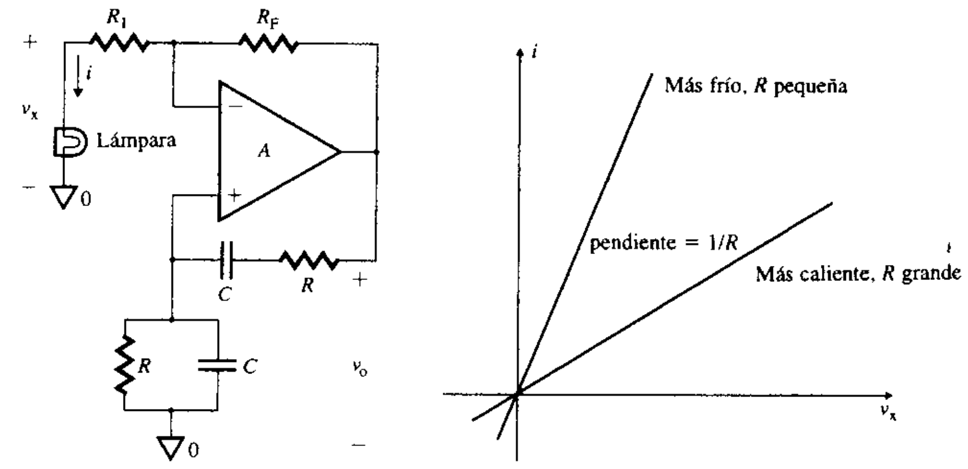
$$1 + \frac{R_F}{R_1} = 3$$

es decir,

$$\frac{R_F}{R_1} = 2 \tag{11.39}$$

Para la estabilización, por lo general se utiliza un resistor sensible a la potencia, como una lámpara o un termistor, para ajustar dinámicamente la ganancia de lazo del oscilador. En la figura 11.13(a) se muestra el uso de una pequeña lámpara incandescente, cuya característica de resistencia se muestra en la figura 11.13(b). Cuando el filamento de la lámpara está frío, la resistencia es pequeña, y la ganancia A es grande. Pero cuando el filamento de la lámpara se calienta, la resistencia aumenta, y la ganancia A se hace pequeña. Este ajuste automático de la ganancia provoca que la distorsión del amplificador sea baja, y estabiliza al oscilador. La característica no lineal puede obtenerse con dos diodos zener, conectado uno contra otro, en serie con un resistor R_B, como se puede observar en la figura 11.6(a).

FIGURA 11.13 Estabilización de un oscilador de puente de Wien



(a) Estabilización de la amplitud mediante una lámpara **(b) Característica de la lámpara**

EJEMPLO 11.4

D

Diseño de un oscilador de puente de Wien

(a) Diseñar el oscilador de puente de Wien de la figura 11.12(a), de manera que f_0 = 1 Hz.

(b) Utilizar PSpice/SPICE para trazar la gráfica de la respuesta transitoria del voltaje de salida $v_0(t)$ del inciso (a), desde 0 hasta 2 ms. Suponer que $V_{CC} = V_{EE} = 12$ V.

SOLUCIÓN

(a) Para completar el diseño, se pueden utilizar los pasos siguientes:

Paso 1. Escoger un valor adecuado de C: sea $C = 0.01$ μF.

Paso 2. Calcular el valor de R con la ecuación (11.38):

$$R = \frac{1}{2\pi f_0 C} = \frac{1}{2\pi \times 1 \text{ kHz} \times 0.01 \ \mu\text{F}} = 15\,915 \ \Omega$$

Elegir $R = 16$ KΩ.

Paso 3. Escoger el valor de R_F a partir de la ecuación (11.39). Con $R_1 = 10 \ \Omega$, se tiene

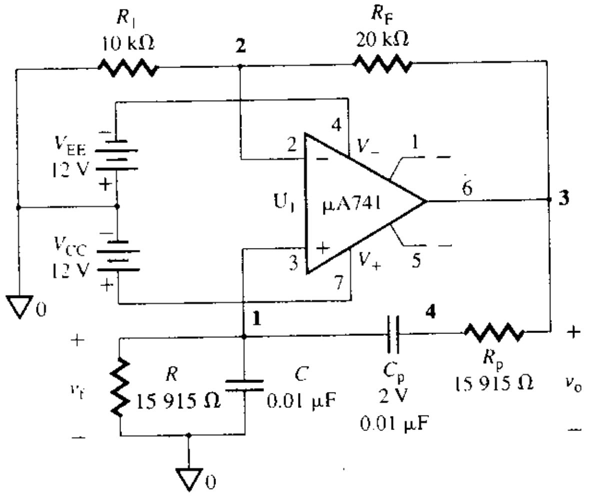
$$R_F = 2R_1 = 2 \times 10 \text{ k}\Omega = 20 \text{ k}\Omega$$

(b) En la figura 11.14 aparece el oscilador de puente de Wien con los valores deseados. El archivo del circuito para la simulación con PSpice es el siguiente:

www.elsolucionario.net

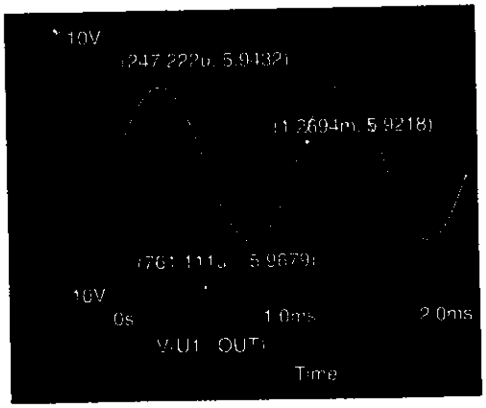

```
Ejemplo 11.4 Oscilador puente de Wien
R1  2  0   10K
RF  2  3   20K
R  1  0   15.915K
C  1  0   0.01UF
RP  3  4   15.915K
CP  4  1   0.01UF  IC=1V        ; Establece el voltaje inicial del capacitor
VCC  5  0   DC  12V
VEE  0  6   DC  12V
* Invoca al archivo NOM.LIB de la biblioteca de PSpice, para el amplificador operacional UA741
.LIB NOM.LIB
X1  1  2  5  6  3  UA741        ; Invoca al macromodelo del amplificador operacional UA741
* vi+ vi- vp+ vp- vo
.TRAN  50US  2MS  UIC           ; Usa las condiciones iniciales
.PROBE
.END
```

FIGURA 11.14 Oscilador de puente de Wien para la simulación con PSpice



La gráfica producida por PSpice para el voltaje de salida $v_o \equiv$ V(U1:OUT) aparece en la figura 11.15, de donde el voltaje pico a pico $V_{pp} = 5.94 + 5.97 = 11.91$ V a $f_o = 1/(1.269\text{m} - 0.247\text{m}) =$ 978 Hz (el valor esperado es 1 kHz).

FIGURA 11.15 Gráfica producida por PSpice para el voltaje de salida del ejemplo 11.4



www.elsolucionario.net

▸ **NOTA:** Se le ha asignado un voltaje inicial de 1 V al capacitor C_p a fin de iniciar la oscilación, y en el análisis transitorio se utiliza la instrucción UIC (usa las condiciones iniciales). En la práctica, el ruido aleatorio o los transitorios pueden causar el inicio de las oscilaciones, y éstas se sostienen gracias a la retroalimentación de la señal apropiada.

ASPECTO PRINCIPAL DE LA SECCIÓN 11.6

- El oscilador de puente de Wien utiliza un amplificador no inversor y una red de corrimiento de fase *RC*. La frecuencia de oscilación ω_0 es inversamente proporcional al producto *RC* de la red de retroalimentación.

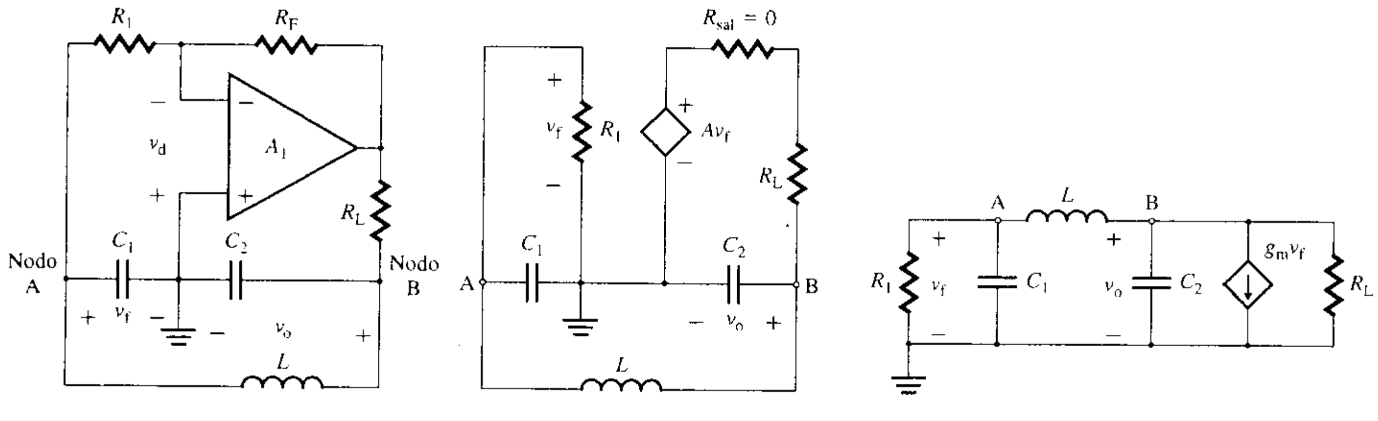
11.7 ▸ *Osciladores de Colpitts*

El oscilador de Colpitts es un oscilador de tipo *LC* sintonizado, como se muestra en la figura 11.16(a). Los osciladores *LC* tienen la ventaja de usar elementos reactivos relativamente pequeños. Exhiben una *Q* más elevada que los osciladores *RC*, pero en un rango amplio son difíciles de sintonizar. Para que un circuito de retroalimentación positiva funcione como oscilador, la ganancia de lazo debe ser cero. Esto es,

$$1 - A\beta = 0$$

que es realmente la ecuación característica del circuito. Por tanto, la condición para la oscilación se puede obtener a partir de la ecuación característica, sin tener que deducir la función de transferencia. Se puede aplicar el análisis nodal, para encontrar el determinante, el que después se hace igual a cero.

FIGURA 11.16 Oscilador de Colpitts



(a) Oscilador (b) Circuito equivalente (c) Circuito equivalente simplificado

El amplificador operacional funciona como un amplificador inversor con ganancia $A = R_F/R_1$. Si se remplaza el amplificador por su circuito equivalente, la figura 11.16(a) puede simplificarse a la figura 11.16(b). Si se remplaza la fuente de voltaje Av_f por una fuente de corriente equivalente $g_m v_f$, la figura 11.16(b) puede reducirse a la figura 11.16(c). Aplicando a la figura 11.16(c) el análisis nodal, se puede escribir

$$\left[sC_2 + \frac{1}{R_L} + \frac{1}{sL}\right]V_o(s) + \left[g_m - \frac{1}{sL}\right]V_f(s) = 0 \quad \text{(en rad/s)} \tag{11.40}$$

$$-\frac{1}{sL}V_o(s) + \left[sC_1 + \frac{1}{sL} + \frac{1}{R_1}\right]V_f(s) = 0 \quad \text{(a nodo A)} \tag{11.41}$$

Para encontrar la condición de oscilación, el determinante se hace igual a cero. Esto es,

$$\left(sC_2 + \frac{1}{R_L} + \frac{1}{sL}\right)\left(sC_1 + \frac{1}{sL} + \frac{1}{R_1}\right) + \left(g_m - \frac{1}{sL}\right)\frac{1}{sL} = 0$$

www.elsolucionario.net

el cual, después de la simplificación, da

$$s^3C_1C_2LR_1R_L + s^2L(C_1R_1 + C_2R_L) + s(C_1R_1R_L + C_2R_1R_L + L) + (R_1 + R_L + g_mR_1R_L) = 0 \tag{11.42}$$

donde $g_m = A/R_L = R_F/R_1R_L$. Al sustituir $s = j\omega$ e igualando con cero las partes imaginarias, se obtiene

$$-j\omega^3(C_1C_2LR_1R_L) + j\omega(C_1R_1R_L + C_2R_1R_L + L) = 0$$

que da frecuencia de oscilación ω_0 como

$$\omega_0 = \left[\frac{C_1 + C_2}{C_1C_2L} + \frac{1}{C_1C_2R_1R_L}\right]^{1/2} \quad \text{(en rad/s)} \tag{11.43}$$

Suponiendo que R_L es grande, de modo que $R_1R_L > 1/(C_1C_2)$, se puede hacer una aproximación de la ecuación (11.43) como

$$\omega_0 = \left[\frac{C_1 + C_2}{C_1C_2L}\right]^{1/2} \quad \text{(en rad/s)} \tag{11.44}$$

De manera similar, igualando con cero las partes reales de la ecuación (11.42), se obtiene

$$-\omega^2L(C_1R_1 + C_2R_L) + (R_1 + R_L + g_mR_1R_L) = 0$$

la cual da

$$\omega^2L(C_1R_1 + C_2R_L) = (R_1 + R_L + g_mR_1R_L)$$

Al sustituir el valor de $\omega = \omega_0$ de la ecuación (11.43)

$$L(C_1R_1 + C_2R_L)\left[\frac{C_1 + C_2}{C_1C_2L} + \frac{1}{C_1C_2R_1R_L}\right] = (R_1 + R_L + g_mR_1R_L)$$

Después de simplificar, la ecuación anterior se convierte en

$$g_mR_1 \approx \frac{C_2}{C_1} + \frac{C_1}{C_2}\frac{R_1}{R_L} + \frac{L}{C_2R_L^2} + \frac{L}{C_1R_1R_L}$$

misma que, para un valor grande de R_L, se transforma en

$$g_mR_1 = \frac{C_2}{C_1} \tag{11.45}$$

o

$$\frac{AR_1}{R_L} = \frac{R_FR_1}{R_1R_L} = \frac{C_2}{C_1}$$

Esto es,

$$\frac{R_F}{R_L} = \frac{C_2}{C_1} \tag{11.46}$$

que es independiente de R_1 y da la relación entre R_L, R_F, C_1 y C_2. La ecuación (11.45) da el valor mínimo de g_m (o R_F/R_1R_L) requerido para sostener la oscilación con una amplitud constante. Si g_m es menor que este valor, la oscilación decaerá exponencialmente a cero. Por otra parte, si g_m es mayor que este valor, la amplitud crecerá exponencialmente, hasta que la no linealidad del amplificador operacional limite la amplitud. Por tanto, para asegurar la oscilación, el valor de g_m debe ser mayor que el valor mínimo.

En el análisis anterior se utilizó un modelo sencillo de amplificador operacional, y no se tomaron en cuenta las pérdidas en la resistencia del inductor. Como resultado, se obtuvieron expresiones relativamente sencillas para la frecuencia y la condición para sostener la oscilación. Si se hubiera utilizado un modelo complejo para el amplificador operacional, en el que se incluyeran las pérdidas en el inductor, la frecuencia de oscilación dependería (en general sólo un poco) de otros parámetros del circuito. Usualmente, el inductor, o uno de los capacitores, se hace ajustable, de manera que la frecuencia pueda ser ajustada inicialmente al valor deseado.

www.elsolucionario.net

EJEMPLO 11.5 D

Diseño de un oscilador de Colpitts Diseñar el oscilador de Colpitts de la figura 11.16(a), de manera que la frecuencia de oscilación sea $f_o = 150$ kHz.

SOLUCIÓN

Paso 1. Escoger valores adecuados de C_1 y C_2: suponer que $C_1 = 0.01$ μF y $C_2 = 0.1$ μF. Esto es, $C_2/C_1 = 0.1/0.01 = 10$.

Paso 2. Calcular el valor de L a partir de la ecuación (11.44):

$$L = \frac{C_1 + C_2}{4\pi^2 C_1 C_2 f_o^2} = \frac{0.01\ \mu\text{F} + 0.1\ \mu\text{F}}{4\pi^2 \times 0.01\ \mu\text{F} \times 0.1\ \mu\text{F} \times (150\ \text{kHz})^2} = 124\ \mu\text{H}$$

Paso 3. Elegir los valores de R_F y R_L con la ecuación (11.46):

$$R_F/R_L = C_2/C_1 = 0.1/0.01 = 10$$

Sea $R_L = 100$ kΩ. Por tanto, $R_F = 10R_L = 1$MΩ.

Paso 4. Escoger un valor de A: sea $A = 10 = R_F/R_1$. Entonces,

$$R_1 = R_F/A = 1\ \text{M}\Omega/10 = 100\ \text{k}\Omega$$

Paso 5. Verificar los valores de g_m y f_o:

$$g_m = A/R_1 = 10/100\ \text{k}\Omega = 0.1\ \text{mA/V}$$

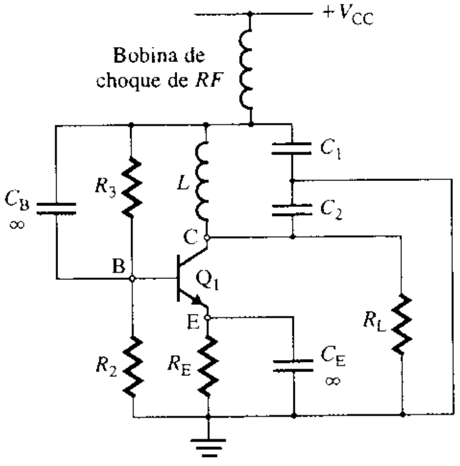
La ecuación (11.43) da $\omega_o = 941.86$ krad/s y $f_o = \omega_o/2\pi = 149.9$ kHz.

EJEMPLO 11.6

Determinación de la frecuencia de oscilación de un oscilador de Colpitts con BJT En la figura 11.17 aparece un oscilador de Colpitts con BJT. Los parámetros del circuito son: $r_\pi = 1.1$ kΩ, $h_{fe} = 100$, $L = 1.5$ mH, $C_1 = 1$nF, $C_2 = 99$ nF, y $R_L = 10$ kΩ.

(a) Calcular la frecuencia de oscilación f_o.
(b) Verificar que se satisface la condición de oscilación.
(c) Calcular el valor de R_2.

FIGURA 11.17 Oscilador de Colpitts con BJT



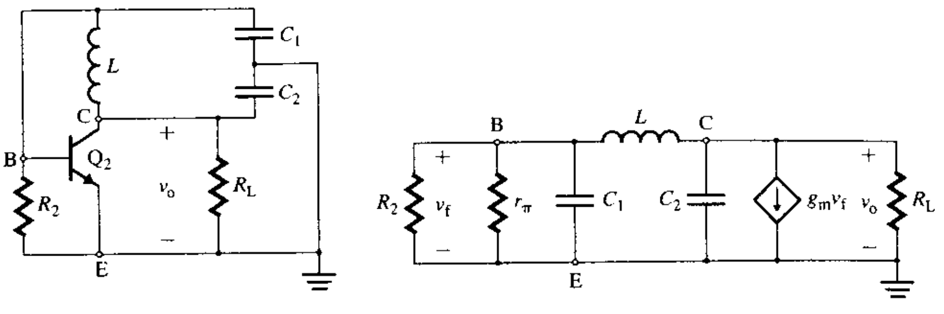
SOLUCIÓN

Generalmente, la bobina de choque de RF presenta una impedancia muy elevada a la frecuencia de oscilación. Por tanto, el circuito equivalente de ca es como el que se muestra en la figura 11.18(a). Si se remplaza el transistor por su modelo de transconductancia (fuente de corriente controlada por voltaje), se obtiene el circuito ca equivalente de ca de señal pequeña de la figura 11.18(b), que resulta ser similar al circuito mostrado en la figura 11.16(c). Por lo que el análisis del oscilador de Colpitts con amplificador operacional de la sección 11.7, es aplicable para este caso:

$$g_m = h_{fe}/r_\pi = 100/1.1\ \text{k}\Omega = 90.91\ \text{mA/V}$$

www.elsolucionario.net

FIGURA 11.18 Circuitos equivalentes para el ejemplo 11.6



(a) circuito ca equivalente

(b) circuito ca equivalente en señal pequeña

(a) A partir de la ecuación (11.44), la frecuencia de oscilación es

$$f_o = \frac{1}{2\pi}\left[\frac{C_1 + C_2}{C_1 C_2 L}\right]^{1/2} = \frac{1}{2\pi}\left[\frac{1\text{ nF} + 99\text{ nF}}{1\text{ nF} \times 99\text{ nF} \times 1.5\text{ mH}}\right]^{1/2} = 130.6\text{ kHz}$$

(b) Para $R_2 >> r_\pi$, $R_1 = r_\pi \| R_2 \approx r_\pi = h_{fe}/g_m$. Por tanto, la ecuación (11.45) se convierte en

$$g_m R_1 \approx g_m r_\pi = g_m h_{fe}/g_m = C_2/C_1$$

lo que nos da

$$h_{fe} = \frac{C_2}{C_1} \tag{11.47}$$

$$= 99/1 = 99$$

Este valor es aproximadamente igual al valor del transistor $h_{fe} = 100$. En consecuencia, se satisface la condición de oscilación.

(c) De acuerdo con la ecuación (11.45),

$$R_1 = C_2/(C_1 g_m) = 99/g_m = 99r_\pi/h_{fe} = 99 \times 1.1\text{ k}\Omega/100 = 1089\ \Omega$$

Como $R_1 = r_\pi \| R_2 = 1089\ \Omega$,

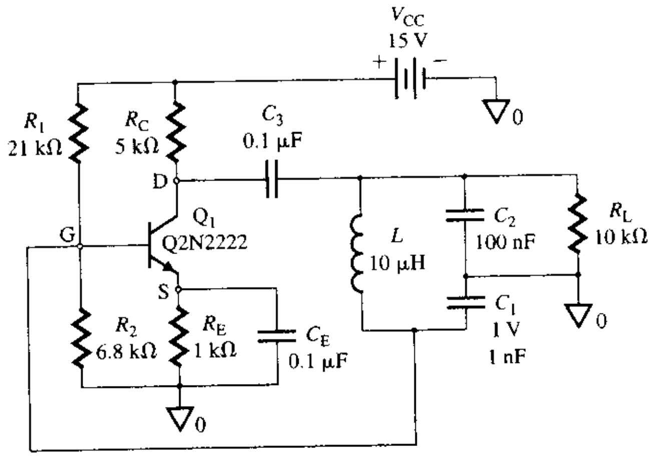
$$r_\pi R_2/(r_\pi + R_2) = 1089$$

la cual da $R_2 = 108.9\text{ k}\Omega$.

EJEMPLO 11.7

Determinación de la frecuencia de oscilación de un oscilador de Colpitts con BJT En la figura 11.19 aparece un oscilador de Colpitts con BJT. Los parámetros del circuito son: $r_\pi = 2.7\text{ K}\Omega$, $h_{ie} = 150$, $L = 10\ \mu\text{H}$, $C_1 = 1\text{ nF}$, $C_2 = 100\text{ nF}$ y $R_L = 10\text{ K}\Omega$.

FIGURA 11.19 Oscilador de Colpitts con BJT para la simulación con PSpice



www.elsolucionario.net

(a) Determinar el valor aproximado de la frecuencia de oscilación f_0.

(b) Utilizar PSpice/SPICE para trazar la gráfica de la respuesta transitoria del voltaje de salida $v_0(t)$, de 20 a 2 ms.

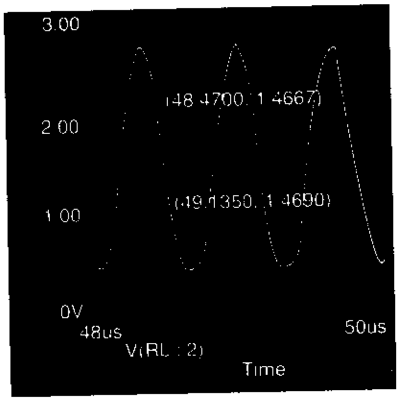
SOLUCIÓN

(a) De acuerdo con la ecuación (11.44), la frecuencia de oscilación es

$$f_0 = \frac{1}{2\pi}\left[\frac{C_1 + C_2}{C_1 C_2 L}\right]^{1/2} = \frac{1}{2\pi}\left[\frac{1\text{ nF} + 100\text{ nF}}{1\text{ nF} \times 100\text{ nF} \times 10\ \mu\text{H}}\right]^{1/2} = 1.6\text{ MHz}$$

(b) En la figura 11.20 se muestra la gráfica producida por PSpice para el voltaje de salida $v_0 \equiv$ V(RL:2), la cual da $f_0 = 1/(49.135\ \mu - 48.47\ \mu) = 1.5$ MHz (el valor esperado es 1.6 MHz).

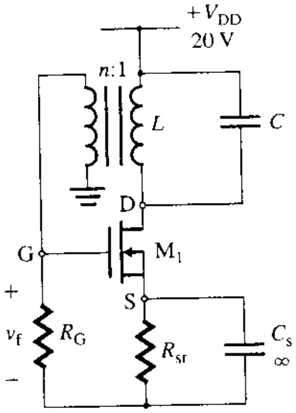
FIGURA 11.20 Gráfica producida por PSpice para el voltaje de salida del ejemplo 11.7



▶ **NOTA:** A fin de iniciar la oscilación se le ha asignado un voltaje inicial de 1 V al capacitor C_2, y la instrucción UIC (usa las condiciones iniciales) se utiliza en el análisis transitorio.

EJEMPLO 11.8 ▶ **Determinación de la frecuencia de oscilación de un oscilador *LC* sintonizado con MOSFET**
En la figura 11.21 aparece un oscilador *LC* sintonizado con MOSFET. Determinar los valores de *L*, *C* y *n* para una frecuencia de oscilación $f_0 = 110$ Hz. Los parámetros del MOSFET son: $g_m = 5$ mA/V, $r_d = 25$ kΩ y $R_G = 10$ kΩ.

FIGURA 11.21 Oscilador de Colpitts con MOSFET

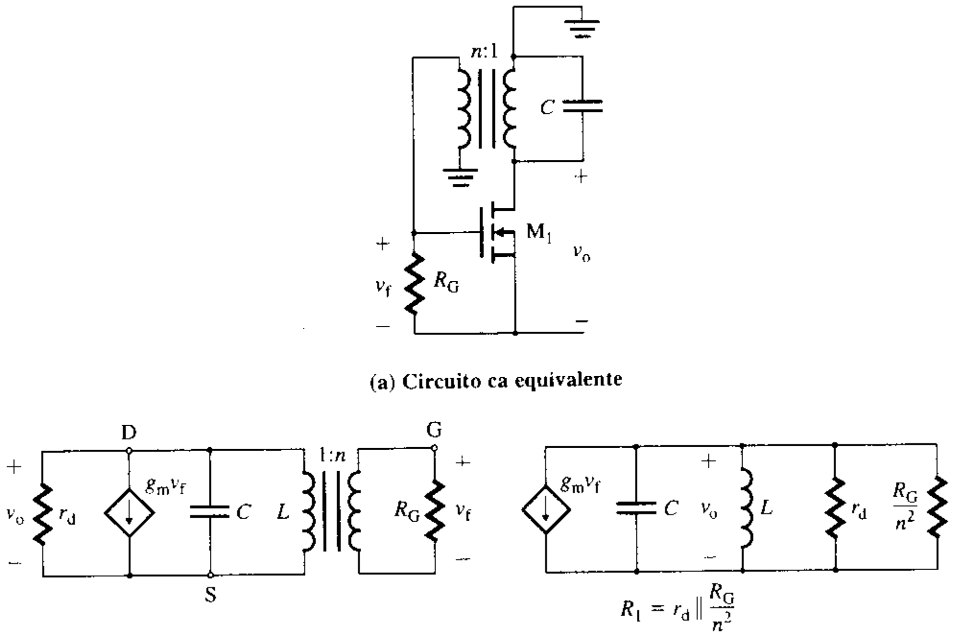


SOLUCIÓN

El circuito equivalente de ca de señal pequeña se muestra en la figura 11.22(a). Al remplazar el MOSFET por su modelo de transconductancia, se obtiene el circuito equivalente de señal pequeña de

www.elsolucionario.net

FIGURA 11.22 Circuitos equivalentes para el ejemplo 11.8



(a) Circuito ca equivalente

(b) Circuito ca equivalente en señal pequeña

(c) Circuito equivalente simplificado

la figura 11.22(b), mismo que puede simplificarse como en la figura 11.22(c). La característica de transferencia de v_o en función de v_f en el dominio de Laplace, se puede escribir como

$$\frac{V_o(s)}{g_m V_f(s)} = Z(s) = \frac{1}{1/R_l + sC + 1/sL}$$

Lo que da la ganancia en voltaje A como

$$A(s) = \frac{V_o(s)}{V_f(s)} = \frac{g_m}{(1/R_l) + sC + (1/sL)} \tag{11.48}$$

donde

$$R_l = r_d \| \frac{R_G}{n^2} \tag{11.49}$$

Al sustituir $s = j\omega$ en la ecuación (11.48), se obtiene

$$A(j\omega) = \frac{g_m}{(1/R_l) + j(\omega C - 1/\omega L)} \tag{11.50}$$

Para la oscilación, $A = |A(j\omega)| = 1 \angle 0°$. Por tanto, la parte imaginaria del denominador debe ser igual a cero. Esto es,

$$j(\omega C - 1/\omega L) = 0$$

que da la frecuencia de oscilación f_o como

$$f_o = \frac{\omega_o}{2\pi} = \frac{1}{2\pi\sqrt{LC}} \tag{11.51}$$

A esta frecuencia, la ganancia debe ser unitaria. Esto es,

$$|A(j\omega)| = g_m R_l = 1 \tag{11.52}$$

Paso 1. Escoger un valor adecuado de C: sea $C = 0.01\ \mu F$.

Paso 2. Calcular el valor de L a partir de la ecuación (11.51):

$$L = \frac{1}{4\pi^2 C f_o^2} = \frac{1}{4\pi^2 \times 0.01\ \mu F \times (150\ kHz)^2} = 112.6\ \mu H$$

www.elsolucionario.net

Paso 3. Determinar el valor de R_1. De acuerdo con la ecuación (11.52),

$$R_1 = 1/g_m = 1/5 \text{ mA/V} = 1000/5 = 200\ \Omega$$

Paso 4. Utilizando la ecuación 11.49, calcular el valor de la relación de vueltas n; como

$$200 = 25\ \text{k}\Omega \parallel (10\ \text{k}\Omega/n^2)$$

$n^2 = 49.6$ y $n = 7.04$.

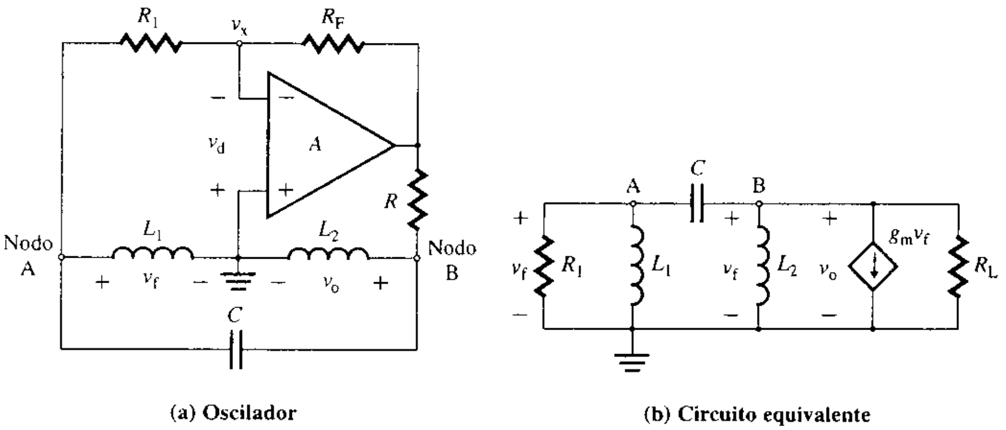
ASPECTO PRINCIPAL DE LA SECCIÓN 11.7

- El oscilador de Colpitts utiliza un amplificador inversor y una red de corrimiento de fase, formada por dos capacitores y un inductor. La frecuencia de oscilación ω_0 es inversamente proporcional al producto LC.

11.8 *Osciladores de Hartley*

Si el inductor y los capacitores de un oscilador de Colpitts construido con un amplificador operacional se intercambian, éste se convierte en un oscilador de Hartley, según se puede ver en la figura 11.23(a). En vista de que los inductores son más costosos que los capacitores, este oscilador es menos deseable que el de Colpitts. Al reemplazar el amplificador con su fuente de corriente equivalente $g_m V_f$, la figura 11.23(a) se reduce a la figura 11.23(b).

FIGURA 11.23
Oscilador de Hartley



Aplicando el análisis nodal a la figura 11.23(b), se puede escribir

$$\left[sC + \frac{1}{R_L} + \frac{1}{sL_2}\right]V_o(s) + (g_m - sC)V_f(s) = 0 \quad \text{(en el nodo B)} \qquad \textbf{(11.53)}$$

$$-sCV_o(s) + \left[sC + \frac{1}{sL_1} + \frac{1}{R_1}\right]V_f(s) = 0 \quad \text{(en el nodo A)} \qquad \textbf{(11.54)}$$

Para determinar la condición de oscilación, se iguala con cero el determinante. Esto es,

$$\left(sC + \frac{1}{R_L} + \frac{1}{sL_2}\right)\left(sC + \frac{1}{sL_1} + \frac{1}{R_1}\right) + (g_m - sC)sC = 0$$

que, después de simplificar, da

$$s^3CL_1L_2(R_1 + R_L + g_mR_1R_L) + s^2[CR_1R_L(L_1 + L_2) + L_1L_2] + s(L_1R_L + L_2R_1) + R_1R_L = 0 \qquad \textbf{(11.55)}$$

donde $g_m = A/R_L = R_F/(R_1R_L)$. Al sustituir $s = j\omega$ e igualando con cero las partes reales de la ecuación (11.55), se obtiene

$$-\omega^2[CR_1R_L(L_1 + L_2) + L_1L_2] + R_1R_L = 0$$

www.elsolucionario.net

que da la frecuencia de oscilación ω_o como

$$\omega_o = \frac{1}{[C(L_1 + L_2) + L_1L_2/R_1R_L]^{1/2}} \quad \text{(en rad/s)} \tag{11.56}$$

Para $C(L_1 + L_2) >> L_1L_2/R_1R_L$, se puede aproximar la ecuación (11.56) mediante

$$f_o = \frac{1}{2\pi}\left[\frac{1}{C(L_1 + L_2)}\right]^{1/2} \quad \text{(en Hz)} \tag{11.57}$$

Igualando con cero las partes imaginarias de la ecuación (11.55),

$$-j\omega^3 CL_1L_2(R_1 + R_L + g_mR_1R_L) + j\omega(L_1R_L + L_2R_1) = 0$$

Al sustituir $\omega = 2\pi f_o$ en la ecuación (11.57), se tiene

$$\frac{1}{C(L_1 + L_2)} \times CL_1L_2(R_1 + R_L + g_mR_1R_L) = L_1R_L + L_2R_1$$

la cual, al despejar g_mR_1, da

$$g_mR_1 = \frac{L_1}{L_2} + \frac{R_1L_2}{R_LL_1} \tag{11.58}$$

En el caso de un valor grande de R_L, la ecuación (11.58) da el valor aproximado de g_m:

$$g_m \approx \frac{L_1}{R_1L_2} \tag{11.59}$$

La ecuación (11.59) da el valor mínimo de g_m requerido para sostener la oscilación con una amplitud constante. Para asegurar la oscilación, el valor de g_m debe ser mayor que el valor mínimo. Por lo general, el capacitor o alguno de los inductores se hace ajustable, de forma que la frecuencia pueda ser afinada inicialmente al valor deseado.

EJEMPLO 11.9 D

Diseño de un oscilador de Hartley Diseñar el oscilador de Hartley que aparece en la figura 11.24, de forma que f_o = 5 MHz. Utilizar un JFET 2N3822 de canal n, cuyos parámetros son: I_{DSS} = 2 a 10 mA, V_P = −6 V y g_m = 3 a 6.5 mA/V. La resistencia de carga es R = 100 Ω. El voltaje de la fuente de alimentación es V_{DD} = 15 V.

FIGURA 11.24 Oscilador de Hartley con JFET

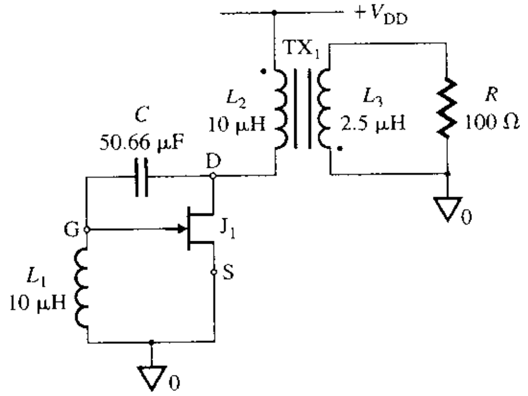
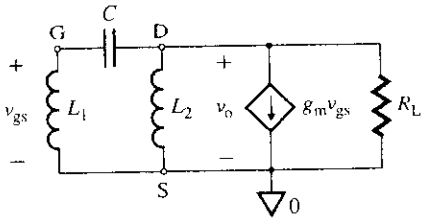


FIGURA 11.25 Oscilador equivalente simplificado para el ejemplo 11.9



SOLUCIÓN

El circuito equivalente de ca de señal pequeña se muestra en la figura 11.25, y es similar al de la figura 11.23(b). Para asegurar la oscilación, se usará el valor mínimo de g_m = 3 mA/V.

Paso 1. Escoger valores adecuados de L_1 y L_2: sean $L_1 = L_2 = 10\ \mu$H.

Paso 2. Calcular el valor de C con la ecuación (11.57):

$$C = \frac{1}{4\pi^2 f_o^2(L_1 + L_2)} = \frac{1}{4\pi^2 \times (5\text{ MHz})^2(10\ \mu\text{H} + 10\ \mu\text{H})} = 50.66\text{ pF}$$

www.elsolucionario.net

Paso 3. Determinar el valor de la resistencia efectiva de carga R_L. El punto Q del circuito es $V_{DSQ} = V_{DD} = 15$ V, y $V_{GSQ} = 0$. El valor de g_m varía de 3 a 6.5 mA/V. Para asegurar la oscilación, se elige $g_m = 3$ mA/V. En la figura 11.25, R_1 es infinita; por tanto, la ecuación (11.58) se puede reducir a

$$g_m = \frac{L_1}{R_1 L_2} + \frac{L_2}{R_L L_1} = \frac{L_2}{R_L L_1}$$

lo que nos da el valor de la resistencia efectiva de carga R_L como

$$R_L = \frac{L_2}{g_m L_1} = \frac{10\ \mu\text{H}}{3\ \text{mA/V} \times 10\ \mu\text{H}} = 333.3\ \Omega$$

Éste es el valor más bajo de R_L con el cual puede ocurrir una oscilación sostenida para $g_m = 3$ mA/V. Por tanto, se selecciona un valor más elevado; por ejemplo, $R_L = 400\ \Omega$.

Paso 4. Calcular el valor de la relación de vueltas n, que tiene que ver con la resistencia de carga R y con la resistencia efectiva de carga R_L mediante

$$n = \sqrt{R/R_L} = \sqrt{100/400} = 0.5$$

Paso 5. Calcular la inductancia del secundario del transformador L_3, que está relacionado con L_2 por

$$L_3 = n^2 L_2 = 0.5^2 \times 10\ \mu\text{H} = 2.5\ \mu\text{H}$$

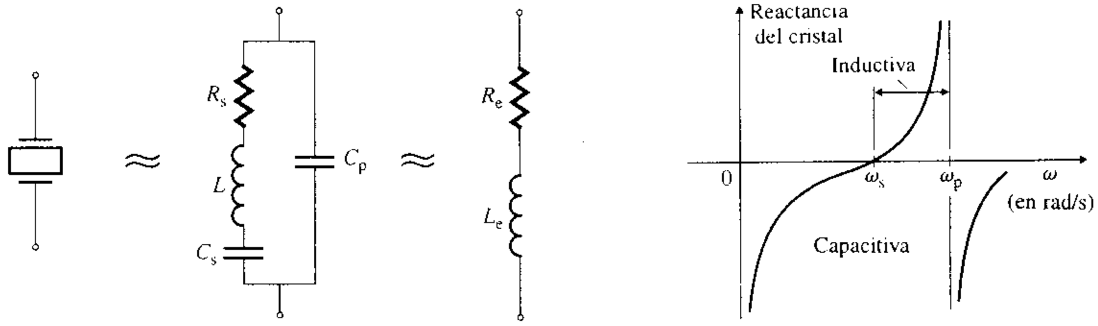
ASPECTO PRINCIPAL DE LA SECCION 11.8

- El oscilador de Hartley es una variante del oscilador de Colpitts. La red de corrimiento de fase consiste en dos inductores y un capacitor. La frecuencia de oscilación ω_0 es inversamente proporcional al producto LC.

11.9 *Osciladores de cristal*

Debido a su excelente estabilidad en frecuencia, los cristales de cuarzo se utilizan comúnmente para controlar la frecuencia de oscilación. Si el inductor L del oscilador de Colpitts de la figura 11.16(a) es remplazado por un cristal, el dispositivo recibe el nombre de *oscilador de cristal*. Por lo general, este tipo de osciladores se utilizan en el procesamiento de señales digitales. El símbolo de un cristal piezoeléctrico vibratorio aparece en la figura 11.26(a) y su modelo de circuito se muestra en la figura 11.26(b), la cual se puede simplificar a la figura 11.26(c). El *factor de calidad Q* de un cristal puede ser del orden de varios

FIGURA 11.26 Símbolo y modelo de circuito del cristal piezoeléctrico



(a) Símbolo de cristal piezoeléctrico   **(b)** Circuito equivalente   **(c)** Circuito equivalente simplificado   **(d)** Reactancia del cristal en función de la frecuencia

www.elsolucionario.net

cientos de miles. C_p representa la capacitancia electrostática entre las dos placas paralelas del cristal. L tiene un valor grande (de varios cientos de henries), y queda determinado a partir de $L \approx 1/C_s\omega_o^2$, donde ω_o es la frecuencia de resonancia del cristal. R_s puede ser tan grande como unos cuantos cientos de miles de ohms, y se determina con $R_s \approx \omega_o L/Q$, donde el factor de calidad Q está en el intervalo de 10^4 hasta 10^6. Los valores típicos de un cristal de cuarzo de 2 MHz son: $Q = 80 \times 10^3$, $C_p/C_s = 350$, $L = 520$ mH, $C_s = 0.0122$ pF y $R_s = 82\ \Omega$. En la tabla 11.1 se muestran los valores típicos de los componentes, para varios cortes comunes de cristales de cuarzo osciladores.

TABLA 11.1
Cortes comunes de cristales de cuarzo osciladores (RCA Corp.)

Frecuencia	32 kHz	280 kHz	525 kHz	2MHz	10 MHz
Corte	barra XY	DT	DT	AT	AT
R_s	40 kΩ	1820 Ω	1400 Ω	82 Ω	5 Ω
L	4800 H	25.9 H	12.7 H	0.52 H	12 mH
C_s, en pF	0.00491	0.0126	0.00724	0.0122	0.0145
C_p, en pF	2.85	5.62	3.44	4.27	4.35
C_p/C_s	580	450	475	350	300
Q	25 000	25 000	30 000	80 000	150 000

En vista de que, en el cristal de cuarzo típico, Q es muy elevado, se podría despreciar R_s. La impedancia del cristal está dada por

$$Z(s) = \frac{1}{sC_p + sL + 1/sC_s} = \frac{1}{sC_p}\frac{s^2 + 1/LC_s}{s^2 + (C_p + C_s)/(LC_sC_p)}$$

$$= \frac{1}{sC_p}\frac{s^2 + \omega_s^2}{s^2 + \omega_p^2} \tag{11.60}$$

Si se sustituye $s = j\omega$, la impedancia de la ecuación (11.60) se convierte en

$$Z(j\omega) = -\left(\frac{j}{\omega C_p}\right)\left(\frac{\omega^2 - \omega_s^2}{\omega^2 - \omega_p^2}\right) \tag{11.61}$$

Por tanto, el cristal exhibe dos frecuencias de resonancia: una resonancia en serie en

$$\omega_s = \frac{1}{\sqrt{LC_s}} \tag{11.62}$$

y una resonancia en paralelo en

$$\omega_p = \left[\frac{C_s + C_p}{C_sC_pL}\right]^{1/2} \tag{11.63}$$

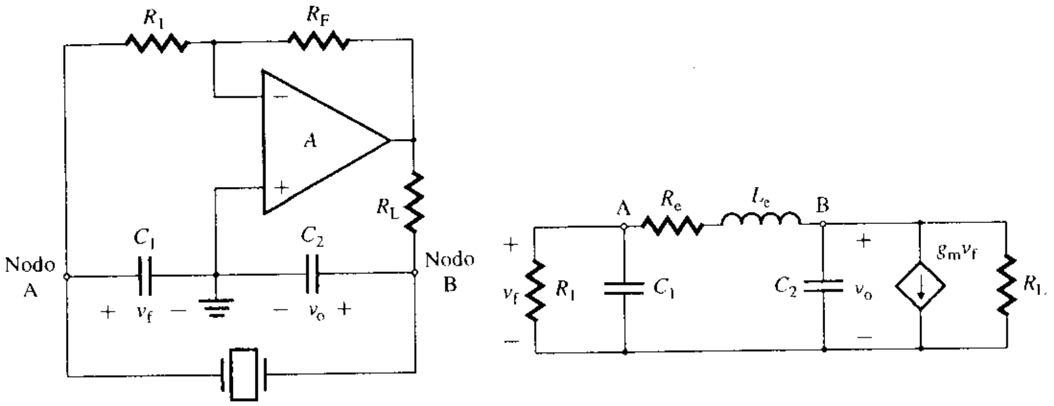
Obsérvese que $\omega_p > \omega_s$. Sin embargo, como $C_p >> C_s$, las dos frecuencias de resonancia son muy cercanas entre sí. La gráfica de la reactancia del cristal en función de la frecuencia, de la figura 11.26(d), muestra que el cristal exhibe la característica de un inductor sobre un estrecho intervalo de frecuencia entre ω_s y ω_p.

Es posible tener una diversidad de osciladores de cristal. En la figura 11.27(a) se muestra un oscilador de cristal con amplificador operacional obtenido del de Colpitts; su circuito equivalente se ilustra en la figura 11.27(b). Este circuito deberá oscilar a la frecuencia de resonancia de la inductancia L del cristal, con el equivalente en serie de C_s y $C_p + C_1C_2/(C_1 + C_2)$. Ya que C_s es mucho menor que C_p, C_1 o C_2, será el dominante, y la frecuencia de oscilación se puede determinar aproximadamente a partir de

$$\omega_o \approx \frac{1}{\sqrt{LC_s}} \tag{11.64}$$

www.elsolucionario.net

FIGURA 11.27
Oscilador de cristal



(a) Oscilador

(b) Circuito equivalente

Aplicando el análisis nodal en la figura 11.27(b), se puede escribir

$$\left[sC_2 + \frac{1}{R_e + sL_e} + \frac{1}{R_L}\right]V_o(s) + \left[g_m - \frac{1}{R_e + sL_e}\right]V_f(s) = 0 \tag{11.65}$$

$$-\frac{1}{R_e + sL_e}V_o(s) + \left[sC_1 + \frac{1}{R_e + sL_e} + \frac{1}{R_1}\right]V_f(s) = 0 \tag{11.66}$$

Suponiendo que R_L es grande, tendiendo a infinito, el determinante se hace cero para determinar la condición de oscilación. Esto es,

$$\left(sC_2 + \frac{1}{R_e + sL_e}\right)\left(sC_1 + \frac{1}{R_e + sL_e} + \frac{1}{R_1}\right) + \left(g_m - \frac{1}{R_e + sL_e}\right)\frac{1}{R_e + sL_e} = 0$$

la cual, después de la simplificación, da

$$s^3C_1C_2L_eR_1 + s^2(C_1C_2R_eR_1 + C_2L_e) + s(C_1R_1 + C_2R_1 + C_2R_e) + 1 + g_mR_1 = 0 \tag{11.67}$$

donde $g_m = A/R_L = R_F/(R_1R_L)$. Al sustituir $s = j\omega$ e igualando con cero las partes imaginarias de la ecuación (11.67), se obtiene

$$-j\omega^3(C_1C_2L_eR_1) + j\omega(C_1R_1 + C_2R_1 + C_2R_e) = 0$$

con la cual la frecuencia de oscilación f_o es

$$f_o = \frac{1}{2\pi}\left[\frac{C_1R_1 + C_2R_1 + C_2R_e}{C_1C_2L_eR_1}\right]^{1/2} \quad \text{(en Hz)} \tag{11.68}$$

De manera similar, igualando con cero las partes reales de la ecuación (11.67),

$$-\omega^2(C_1C_2R_eR_1 + C_2L_e) + 1 + g_mR_1 = 0$$

de donde

$$1 + g_mR_1 = \omega^2(C_1C_2R_eR_1 + C_2L_e)$$

Después de remplazar el valor de $\omega = \omega_o = 2\pi f_o$ de la ecuación (11.68), la ecuación anterior se convierte en

$$1 + g_mR_1 = \frac{(C_1R_1 + C_2R_1 + C_2R_e)(C_1C_2R_eR_1 + C_2L_e)}{C_1C_2L_eR_1} \tag{11.69}$$

www.elsolucionario.net

En vista de que Q es muy elevado, $R_e \approx 0$, y las ecuaciones (11.68) y (11.69) pueden reducirse a

$$f_o = \frac{1}{2\pi}\left[\frac{C_1 + C_2}{C_1 C_2 L_e}\right]^{1/2} \quad \text{(en Hz)} \tag{11.70}$$

y
$$1 + g_m R_1 = \frac{C_1 + C_2}{C_1} = 1 + \frac{C_2}{C_1}$$

o
$$g_m R_1 = \frac{C_2}{C_1} \tag{11.71}$$

que es la misma condición que se expresó en la ecuación (11.45) para el oscilador de Colpitts de la figura 11.16(a).

EJEMPLO 11.10

Determinación de la frecuencia de oscilación de un oscilador de cristal El oscilador con amplificador operacional de la figura 11.27(a), utiliza un cristal de 2 MHz, y tiene: $C_1 = 0.01\ \mu F$, $C_2 = 0.1\ \mu F$, $R_L = 100\ k\Omega$, $R_1 = 100\ k\Omega$ y $R_F = 1\ M\Omega$.

(a) Determinar la frecuencia de oscilación f_o.

(b) Utilizar PSpice/SPICE para verificar la frecuencia del inciso (a). Suponer que $V_{CC} = V_{EE} = 15$ V.

SOLUCIÓN

(a) Para un cristal de 2 MHz, $C_s = 0.0122$ pF, $C_p = 4.27$ pF, $R_s = 82\ \Omega$ y $L = 0.52$ H. Sea

$$C_{eqp} = C_p + C_1C_2/(C_1 + C_2)$$
$$= 4.27\text{ pF} + 0.01\ \mu\text{F} \times 0.1\ \mu\text{F}/(0.01\ \mu\text{F} + 0.1\ \mu\text{F}) = 9095\text{ pF}$$

La capacitancia efectiva C_{eq} está dada por C_s en serie con $C_{eqp} = C_p + C_1C_2/(C_1 + C_2)$:

$$C_{eq} = C_s \times C_{eqp}/(C_s + C_{eqp})$$
$$= 0.0122\text{ pF} \times 9095\text{ pF}/(0.0122\text{ pF} + 9095\text{ pF}) \approx 0.0122\text{ pF}$$

Por lo que la frecuencia de oscilación f_o se convierte en

$$f_o = \frac{1}{2\pi}\left[\frac{1}{C_{eq}L}\right]^{1/2} = \frac{10^6}{2\pi\sqrt{0.0122 \times 0.52}} = 1.998\text{ MHz}$$

(b) El circuito para la simulación con PSpice aparece en la figura 11.28. El listado del archivo del circuito es el siguiente.

```
Ejemplo 11.10 Oscilador de cristal
R1  2  1  100K
RF  1  3  1MEG
Rs  4  2  82
C2  0  5  0.1uF  IC=5V         ; Voltaje inicial de 5 V
Cs  5  6  0.0122pF
VEE  0  7  15V
VCC  8  0  15V
RL  5  3  100k
C1  2  0  0.01uF
L  4  6  0,52H
Cp  2  5  4.27pF
RG  2  0  10G
.LIB NOM.LIB                   ; Invoca al archivo NOM.LIB de la biblioteca PSpice
X_U1  0  1  8  7  3  UA741     ; Invoca al macromodelo del amplificador operacional UA741
* vi+ vi- vp+ vp- vo
.TRAN/OP  0.1NS  1US  UIC      ; Usa las condiciones iniciales
.PROBE
.END
```

www.elsolucionario.net

FIGURA 11.28 Oscilador de cristal para la simulación con PSpice

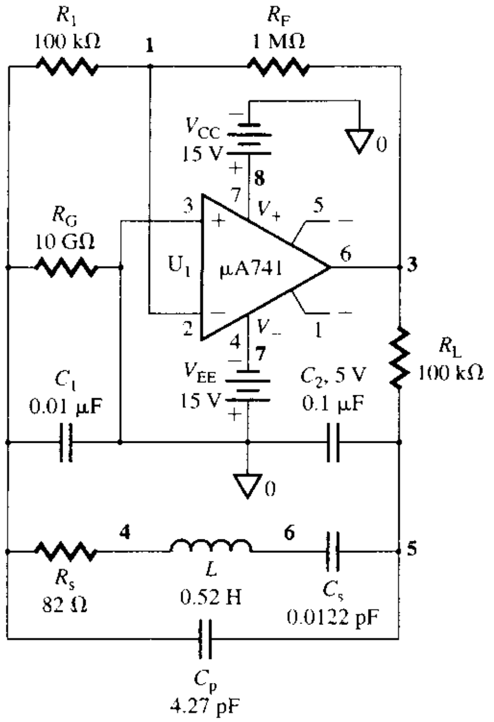
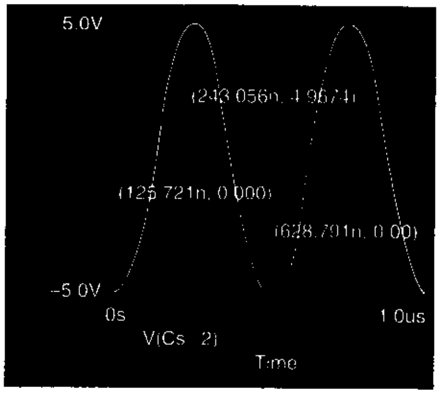


FIGURA 11.29 Gráfica producida por PSpice para el voltaje del ejemplo 11.10



La gráfica producida por PSpice para el voltaje de salida a través de C_s [esto es, $v_o \equiv V(C_s{:}2)$] aparece en la figura 11.29, la cual da $f_0 = 1/(628.79\text{ n} - 125.72\text{ n}) = 1.988$ MHz, valor muy cercano a la frecuencia calculada de 1.998 MHz. La amplitud del voltaje de salida es estable, sin decaimiento.

▸ **NOTA:** Se ha asignado un voltaje inicial de 5 V al capacitor C_2, a fin de iniciar el oscilador, y se utiliza la instrucción UIC (usa las condiciones iniciales) en el análisis transitorio. En la práctica, el ruido aleatorio o los transitorios pueden causar el inicio de las oscilaciones, que son sostenidas por la retroalimentación.

ASPECTO PRINCIPAL DE LA SECCIÓN 11.9

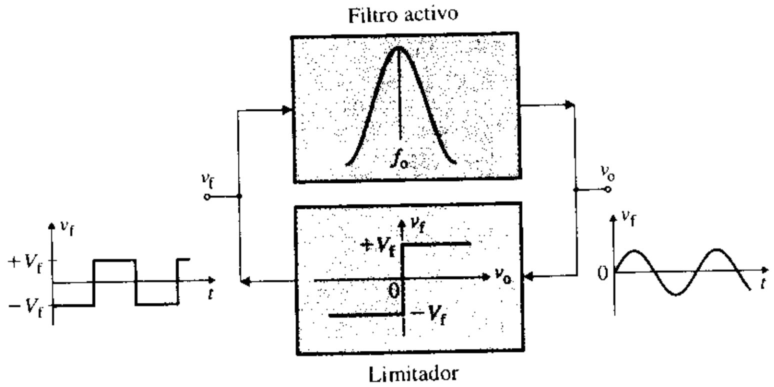
- El oscilador de cristal tiene la misma topología de circuito que el oscilador de Colpitts, excepto en que utiliza un cristal en lugar de un inductor. Un cristal tiene una estabilidad elevada en la frecuencia.

11.10 *Osciladores sintonizados por filtro activo*

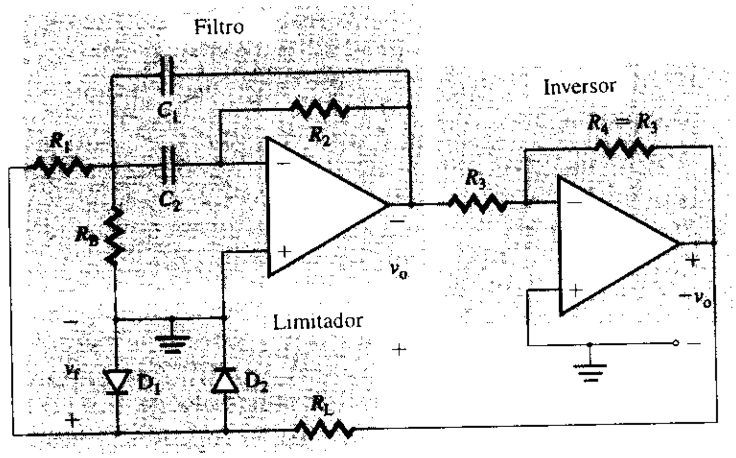
Un filtro pasabanda activo con un valor Q grande puede funcionar como oscilador, siempre que se le aplique una retroalimentación positiva. Este tipo de oscilador, que está formado por un filtro de banda angosta y un limitador, aparece ilustrado en la figura 11.30(a). Para comprender el funcionamiento del circuito, supóngase que la oscilación ya ha iniciado. La salida del filtro v_o es una onda senoidal, cuya frecuencia es la frecuencia central del filtro f_0. Esta onda senoidal es alimentada a un limitador, que produce una onda cuadrada de salida v_f de frecuencia f_0. La amplitud pico de la onda cuadrada está determinada por el tipo de dispositivos limitadores. A su vez, la onda cuadrada es alimentada de regreso al filtro pasabanda, que filtra las armónicas y produce una salida senoidal v_o a la frecuencia fundamental f_0. La calidad de la onda senoidal está en función directa de la selectividad (factor Q) del filtro pasabanda. El diseño de este tipo de oscilador es muy sencillo, y el oscilador tiene un control independiente de la frecuencia.

www.elsolucionario.net

FIGURA 11.30
Oscilador sintonizado por filtro activo



(a) Filtro activo con limitador



(b) Implementación típica

Una realización práctica típica de un oscilador sintonizado por filtro activo que utiliza un filtro de banda angosta, aparece en la figura 11.30(b). A fin de proporcionar retroalimentación positiva, se agrega un inversor a la salida del filtro. Se utiliza un diodo limitador simple, junto con una resistencia R_L, para generar una onda cuadrada, que es retroalimentada a la entrada del filtro.

EJEMPLO 11.11

Simulación con PSpice de un oscilador sintonizado por filtro activo Modificar el filtro de banda angosta que fue diseñado en el ejemplo 9.8, de forma que funcione como oscilador; utilizar PSpice/SPICE para trazar la gráfica del voltaje de salida.

SOLUCIÓN

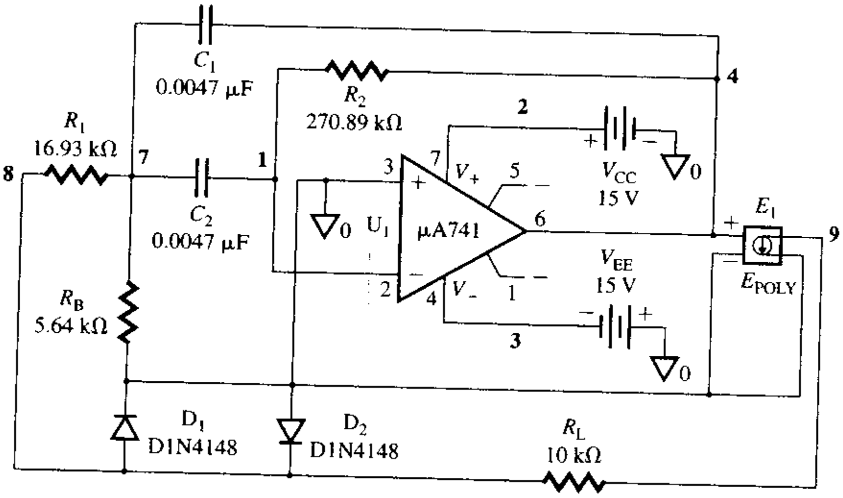
El circuito para la simulación con PSpice se muestra en la figura 11.31. En lugar de un inversor, se utiliza una fuente de voltaje controlada por voltaje, con una ganancia de −1 para proporcionar la retroalimentación positiva requerida para la oscilación. El listado del archivo del circuito es el siguiente:

```
Ejemplo 11.11 Oscilador sintonizado con filtro activo
R1  8  7  16.93k
R2  1  4  270.89k
C2  7  1  0.0047uF
C1  7  4  0.0047uF
VCC  2  0  15V
VEE  0  3  15V
RB  0  7  5.64k
RL  8  9  10k
D1  8  0  D1N4148
```

www.elsolucionario.net

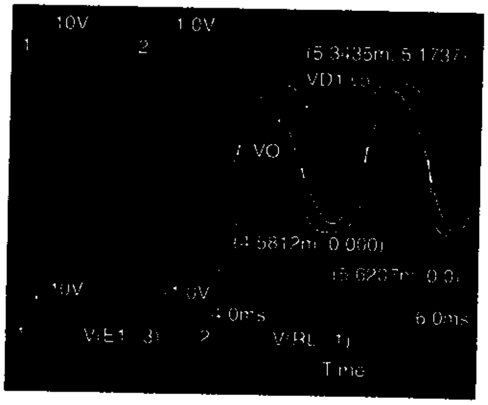

```
D2   0   8   D1N4148
E1   9   0   POLY(1) 4 0 0.0 -1
.LIB NOM.LIB                       ; Invoca al archivo NOM.LIB de la biblioteca de PSpice
X_U1 0 1 2 3 4 UA741               ; Invoca al macromodelo del amplificador operacional UA741
* vi+ vi- vp+ vp- vo
.TRAN/OP 0.1US 6MSs 4MS UIC        ; Usa las condiciones iniciales
.PROBE
.END
```

FIGURA 11.31 Oscilador sintonizado por filtro activo para la simulación con PSpice



En la figura 11.32 se muestran las gráficas producidas por PSpice para el voltaje de salida $v_o \equiv$ V(E1:3) en la salida del amplificador operacional, y del voltaje a través de los diodos $v_{D1} \equiv$ V(RL:1). Se obtiene la frecuencia de oscilación $f_o = 1/(5.62\text{ m} - 4.58\text{ m}) = 962$ Hz (el valor esperado es 1 kHz); la amplitud pico del voltaje de salida es ± 5.17 V y la amplitud pico del voltaje a través del diodo limitador es ± 557 mV.

FIGURA 11.32 Gráfica producida por PSpice para el voltaje de salida del ejemplo 11.11



ASPECTO PRINCIPAL DE LA SECCIÓN 11.10

- El oscilador sintonizado por filtro activo utiliza un filtro de banda angosta con retroalimentación positiva. Para proporcionar señales de entrada de onda cuadrada al filtro, se utiliza un limitador en la trayectoria de retroalimentación. Este tipo de oscilador tiene las ventajas de un control independiente de la frecuencia y de la amplitud.

www.elsolucionario.net

11.11 Diseño de osciladores

El diseño de un oscilador senoidal consta de los pasos siguientes:

Paso 1. Identificar las especificaciones de la etapa de salida (por ejemplo, la frecuencia de oscilación f_o, la resistencia de carga R_L y los voltajes de alimentación de cd V_{CC} y V_{EE} (o V_{DD} y V_{SS})].

Paso 2. Seleccionar el tipo de oscilador y la topología del circuito, dependiendo de la frecuencia de oscilación y de los tipos de dispositivos disponibles, como BJT, MOSFET o amplificadores operacionales.

Paso 3. Analizar el circuito y determinar los valores de los componentes, de forma que se satisfaga la condición $A\beta = 1\ \angle 0°$ o $\angle 360°$.

Paso 4. De ser necesario, limitar el voltaje de salida introduciendo una no linealidad para estabilizar el oscilador.

Paso 5. Utilizar PSpice/SPICE para simular y verificar el diseño. Utilizar valores estándares de los componentes con sus tolerancias.

EJEMPLO 11.12

Análisis del peor de los casos del oscilador de corrimiento de fase del ejemplo 11.3 Utilizar PSpice/SPICE para determinar los intervalos de voltaje de salida y de frecuencia del peor de los casos, del oscilador de corrimiento de fase del ejemplo 11.3. Utilizar valores estándar de los componentes: $C = 0.1\ \mu F \pm 10\%$, $R = 1.6\ k\Omega \pm 5\%$, $R_1 = 17\ k\Omega \pm 5\%$ y $R_F = 490\ k\Omega \pm 5\%$.

SOLUCIÓN

Con la finalidad de asignar tolerancias a resistores y capacitores, se utilizará el modelo RMOD para resistores y el CMOD para los capacitores. Además, se agregará un enunciado para el análisis del peor de los casos (.WCASE) [1]. Al modificar el archivo del circuito para el ejemplo 11.3, se obtiene el siguiente listado:

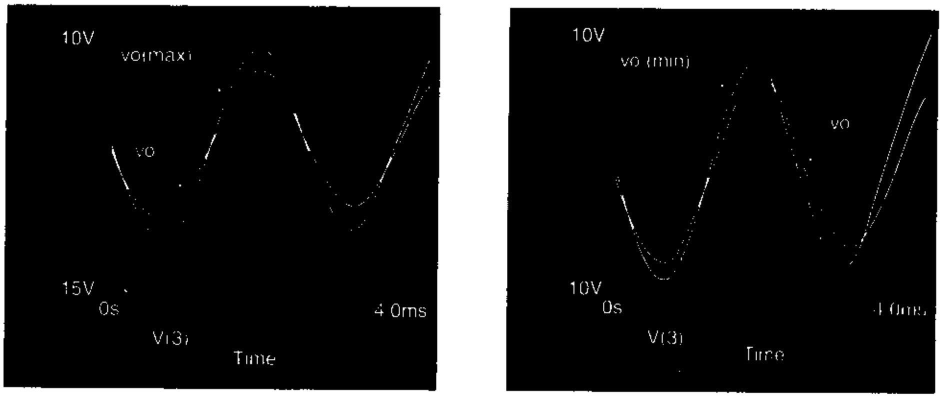
```
Ejemplo 11.12 Análisis del peor de los casos de un oscilador de corrimiento de fase
R1   2   4   RMOD   17K
RF   2   3   RMOD   490K
ROM   1   0   RMOD   17K
R   4   0   RMOD   1.6K
RX   7   0   RMOD   1.6K
RY   8   0   RMOD   1.6K
.MODEL   RMOD   RES   (R=1 DEV=5%)      ; Modelo de resistor con 5% de tolerancia
CX   7   8   CMOD   0.1UF
C   4   7   CMOD   0.1UFIC-1V          ; Establece en 1 V el voltaje inicial del capacitor
CY   8   3   CMOD   0.1UF
.MODEL CMOD CAP (C=1 DEV=10%)          ; Modelo de capacitor con 10% de tolerancia
VCC   5   0   DC   12V
VEE   0   6   DC   12V
* Invoca al archivo NOM.LIB de la biblioteca de PSpice, para el macromodelo de amplificador operacional UA741
.LIB NOM.LIB
X1   1   2   5   6   3   UA741        ; Invoca al macromodelo del amplificador operacional UA741
* vi+ vi- vp+ vp- vo
.TRAN   10US   4MS   UIC               ; Usa las condiciones iniciales
.WCASE   TRAN   V(3)   MAX             ; Análisis del peor de los casos para determinar el
                                       ; valor máximo del voltaje de salida
*.WCASE TRAN V(3) MIN                  ; Análisis del peor de los casos para determinar el
                                       ; valor mínimo del voltaje de salida
.PROBE
.END
```

Las gráfica producidas por PSpice correspondientes a los voltajes de salida máximo y nominal, en el peor de los casos, $v_o \equiv V(3)$ se muestran en la figura 11.33(a), que da los valores pico, del peor de los casos, de 8.7 V y −9.1 V, y una frecuencia de oscilación de 1/2.322 ms = 430 Hz (el valor

www.elsolucionario.net

nominal es 422 Hz). Las gráficas de los voltajes de salida mínimo y nominal, para el peor de los casos, v_o = V(3) se muestran en la figura 11.33(b), que da los valores pico, del peor de los casos, 8.05 V y −9.45 V, y una frecuencia de oscilación de 1/2.246 ms = 445 Hz (el valor nominal es 422 Hz). Por tanto, la frecuencia de salida puede variar de 430 Hz a 445 Hz con base en las tolerancias de los componentes.

FIGURA 11.33 Salida para el peor de los casos del oscilador de corrimiento de fase para el ejemplo 11.12



(a) Valores máximo y nominal **(b) Valores mínimo y nominal**

Resumen

Los osciladores utilizan retroalimentación positiva y se emplean comúnmente en circuitos electrónicos. Existen muchos tipos de osciladores; sin embargo, los de uso más general son los osciladores *LC*, *RC* y de cristal. Para que un circuito retroalimentado funcione como oscilador, la magnitud y el corrimiento en fase de la ganancia de lazo deben ser unitarios y 0° (o 360°), respectivamente. Un criterio importante en la definición de la calidad de un oscilador, es la estabilidad en la frecuencia. Los osciladores de cristal tienen la más elevada estabilidad en frecuencia. La frecuencia de oscilación y las condiciones de oscilación pueden determinarse a partir de la función de transferencia o del determinante de un circuito.

Referencias

1. M. H. Rashid, *SPICE for Circuits and Electronics Using PSpice*. Englewood Cliffs, NJ: Prentice Hall, Inc., 1995, capítulos 6 y 10.
2. R. A. Gayakwad, *Op-Amps and Linear Integrated Circuits*. Englewood Cliffs, NJ: Prentice Hall, Inc., 1993.
3. M. E. Van Valkenburg, *Analog Filter Design*. Nueva York: CBS College Publishing, 1982.

Preguntas de repaso

1. ¿Qué es un oscilador?
2. ¿Cuáles son las dos condiciones para la oscilación?
3. ¿Cuáles son los tipos principales de osciladores?
4. ¿Qué es un oscilador *RC*?
5. ¿Qué es un oscilador *LC*?
6. ¿Qué es un oscilador de cristal?
7. ¿En qué consiste la estabilidad en la frecuencia de los osciladores?
8. ¿Que es la cifra de mérito de un oscilador?
9. ¿Qué es un oscilador de corrimiento de fase?
10. ¿En qué consiste un oscilador de puente de Wien?
11. ¿Cuáles son las características de un oscilador de cuadratura?
12. ¿Qué es un oscilador de Colpitts?

www.elsolucionario.net

13. ¿Cómo funciona un oscilador de Hartley?
14. ¿Qué es un oscilador de cristal?
15. ¿Qué es un oscilador sintonizado por filtro activo?

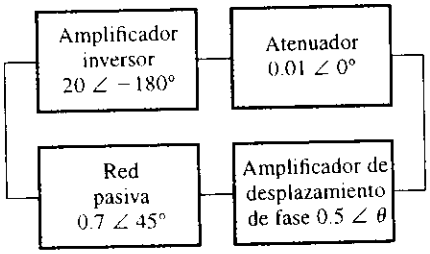
Problemas

El símbolo **D** indica que se trata de un problema de diseño. El símbolo **P** indica que usted podrá verificar la solución de un problema con PSpice/SPICE o con Electronics Workbench.

▸ 11.2 *Principios de operación de los osciladores*

11.1 Para el circuito de la figura P11.1, determine los valores de A y θ que producirán una oscilación senoidal en estado estable.

FIGURA P11.1



D **P** 11.2 El amplificador de la figura 11.3 tiene una ganancia en voltaje $A = 200$, una resistencia de entrada $R_i = 50\ \text{k}\Omega$ y una resistencia de salida $R_o = 500\ \Omega$. Determine los valores de R, R_3, C y L, de tal forma que la frecuencia de oscilación sea de $f_o = 5$ kHz.

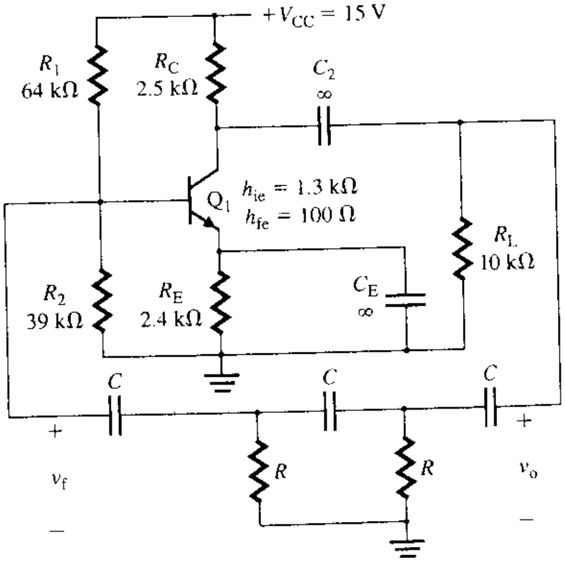
▸ 11.3 *Osciladores de corrimiento de fase*

11.3 Deduzca la función de transferencia $\beta(s)$ de la red de retroalimentación que se muestra en la figura 11.5(b).

D **P** 11.4 Diseñe un oscilador de corrimiento de fase como el que se muestra en la figura 11.5(a), de manera que $f_o = 1$ kHz.

D 11.5 Determine los valores de R y de C para el oscilador de corrimiento de fase de la figura P11.5, de manera que la frecuencia de oscilación sea $f_o = 5$ kHz.

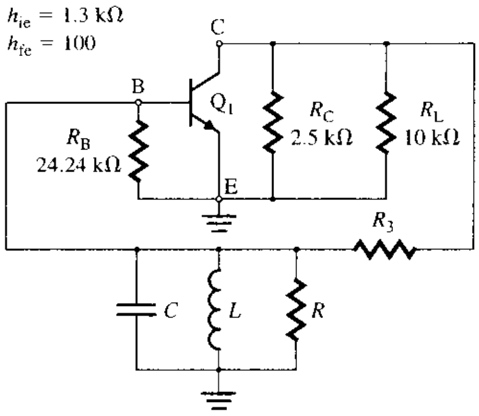
FIGURA P11.5



www.elsolucionario.net

D **11.6** Determine los valores de R, R_3, C y L para el oscilador de corrimiento de fase de la figura P11.6, de manera que la frecuencia de oscilación sea $f_o = 5$ kHz.

FIGURA P11.6



▸ **11.4** *Osciladores de cuadratura*

D P **11.7** Diseñe un oscilador de cuadratura como el de la figura 11.9(a), de manera que $f_o = 500$ Hz.

▸ **11.5** *Osciladores trifásicos*

D P **11.8** Diseñe un oscilador trifásico como el que se muestra en la figura 11.10, de manera que $f_o = 50$ Hz.

▸ **11.6** *Osciladores de puente de Wien*

11.9 Deduzca la función de transferencia $\beta(s)$ de la red de retroalimentación de la figura 11.12(b).

D P **11.10** Diseñe un oscilador de puente de Wien como el de la figura 11.12(a), de manera que $f_o = 5$ kHz.

▸ **11.7** *Osciladores de Colpitts*

D **11.11** Diseñe un oscilador de Colpitts como el que se muestra en la figura 11.16(a), de manera que la frecuencia de oscilación sea $f_o = 500$ kHz.

11.12 En la figura 11.17 se muestra un oscilador de Colpitts con BJT. Los parámetros del circuito son: $r_\pi = h_{ie} = 500\ \Omega$, $h_{fe} = 200$, $L = 1.5$ mH, $C_1 = 10$ nF, $C_2 = 10$ nF y $R_L = 5$ kΩ. Calcule la frecuencia de oscilación f_o y el valor de R_1 requerido para sostener la oscilación.

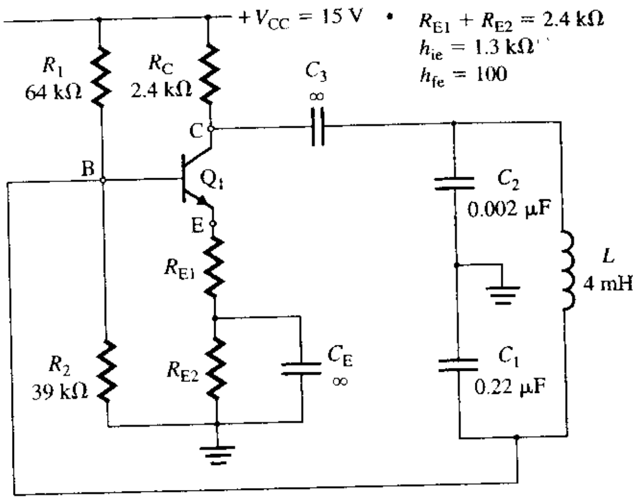
D P **11.13** Diseñe un oscilador de Colpitts con BJT como el de la figura 11.17, de manera que $f_o = 250$ kHz. Los parámetros del circuito son: $r_\pi = h_{ie} = 500\ \Omega$, $h_{fe} = 200$ y $R_L = 5$ kΩ.

D **11.14** En la figura 11.21 se muestra un oscilador con MOSFET LC sintonizado. Determine los valores de L, C y n para una frecuencia de oscilación $f_o = 100$ kHz. Los parámetros del MOSFET son: $g_m = 7.5$ mA/V, $r_d = 50$ kΩ y $R_G = 20$ kΩ.

11.15 En la figura P11.15 se muestra un oscilador de Colpitts con BJT. Calcule la frecuencia de oscilación f_o y el valor de R_{E1} requerido para sostener la oscilación.

www.elsolucionario.net

FIGURA P11.15

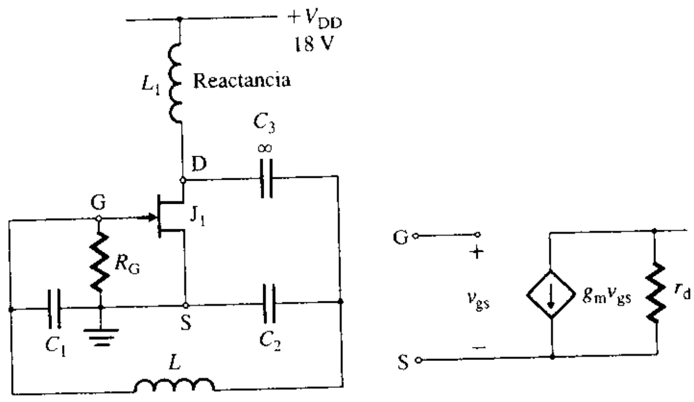


D P **11.16** Diseñe un oscilador de Colpitts como el que se muestra en la figura 11.16(a), de manera que la frecuencia de oscilación sea $f_o = 5$ kHz. Suponga que $V_{CC} = V_{EE} = 12$ V.

11.17 En el oscilador de Colpitts de la figura 11.16(a), $C_1 = 400$ pF, $C_2 = 200$ pF y $L = 1$ mH. Determine la frecuencia de oscilación f_o y el valor mínimo de la ganancia $A = R_F/R_1$ necesaria para sostener la oscilación.

11.18 Determine la frecuencia de oscilación para el oscilador de Colpitts con JFET de la figura P11.18(a). El FET puede ser remplazado por su modelo de transconductancia, como se muestra en la figura P11.18(b). Los parámetros son: $r_d = 25$ kΩ, $g_m = 5$ mA/V, $R_G = 1$ mΩ, $L = 1.5$ mH, $C_1 = 10$ nF y $C_2 = 10$ nF. Calcule la frecuencia de oscilación y verifique que se satisface la condición de oscilación.

FIGURA P11.18



(a) Circuito **(b) Modelo JFET**

▸ 11.8 *Osciladores de Hartley*

D P **11.19** Diseñe un oscilador de Hartley como el que se muestra en la figura 11.24, de forma que $f_o = 500$ kHz. Utilice un JFET 2N3821 de canal *n* cuyos parámetros son $I_{DSS} = 0.5$ a 2.5 mA, $V_p = -4$ V y $g_m = 1.5$ a 4.5 mA/V. La resistencia de carga es $R = 50$ Ω, y el voltaje de la fuente de alimentación es $V_{DD} = 15$ V.

www.elsolucionario.net

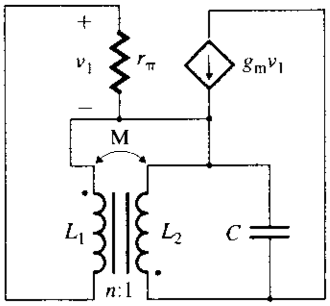
▸ **11.9** *Osciladores de cristal*

D P **11.20** Diseñe un oscilador de cristal como el de la figura 11.27(a), de manera que f_o = 14 MHz. Los parámetros del cristal son: f_o = 10 MHz, $Q = 150 \times 10^3$, C_s = 0.0145 pF, C_p = 4.35 pF y L = 12 mH. Suponga una ganancia de transconductancia $|g_m|$ = 1 mA/V para el amplificador.

▸ **11.10** *Osciladores sintonizados por filtro activo*

11.21 En la figura P11.21 se muestra el circuito equivalente de un oscilador sintonizado. Deduzca las expresiones para la condición de oscilación y la frecuencia de oscilación.

FIGURA P11.21



D P **11.22** Diseñe un oscilador sintonizado por filtro activo como el que se muestra en la figura 11.30(b), de manera que f_o = 10 kHz. Suponga que R_L = 10 kΩ y $V_{CC} = V_{EE}$ = 12 V.

www.elsolucionario.net

12

Introducción a la electrónica digital

Contenido del capítulo

12.1 Introducción
12.2 Estados lógicos
12.3 Compuertas lógicas
12.4 Parámetros de desempeño de las compuertas lógicas
12.5 Inversores NMOS
12.6 Circuitos lógicos NMOS
12.7 Inversores CMOS
12.8 Circuitos lógicos CMOS
12.9 Comparación entre las compuertas CMOS y las NMOS
12.10 Inversores BJT
12.11 Compuertas lógicas transistor-transistor (TTL)
12.12 Compuertas lógicas OR/NOR de emisor acoplado (ECL)
12.13 Inversores BiCMOS
12.14 Interfaz de compuertas lógicas
12.15 Comparación de compuertas lógicas
12.16 Diseño de circuitos lógicos

RESUMEN ▶ REFERENCIAS
PREGUNTAS DE REPASO ▶ PROBLEMAS

12.1 Introducción

Si se observa con cuidado la característica de salida (v-i) de un transistor, se verá que existen dos regiones distintas: una región de baja resistencia y una de alta resistencia. En la electrónica analógica, los transistores son operados en la región activa como dispositivos amplificadores, por lo que exhiben la característica de una elevada resistencia de salida. Sin embargo, en condiciones adecuadas de polarización, los transistores también pueden exhibir la característica de una baja resistencia de salida; esto es, un voltaje de salida bajo. En la electrónica digital, los transistores se operan como interruptores encendidos (salida baja) y apagados.

Los objetivos de aprendizaje de este capítulo son los siguientes:

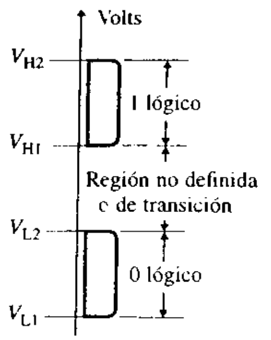
- Comprender la definición de los estados lógicos y los parámetros de desempeño de las compuertas lógicas
- Estudiar las familias lógicas y los circuitos internos de los miembros de cada una de las familias
- Diseñar compuertas lógicas simples
- Comprender las ventajas y desventajas relativas de cada una de las familias lógicas

12.2 Estados lógicos

Los circuitos electrónicos utilizados para llevar a cabo funciones lógicas se conocen como *circuitos lógicos digitales* o *compuertas lógicas* y utilizan dos estados, o variables binarias: 0 (bajo) y 1 (alto). Por lo común, los estados binarios se representan con dos voltajes claramente distintos: el voltaje V_H para el 1 lógico y el voltaje V_L para el 0 lógico. Si el voltaje

www.elsolucionario.net

FIGURA 12.1 Rangos de voltaje y variables binarias



del 1 lógico es más grande que el voltaje del 0 lógico (por ejemplo, $V_H = 5$ y $V_L = 0$), se dice que el circuito utiliza *lógica positiva.* Si el voltaje del 1 lógico es menor que el voltaje del 0 lógico (por ejemplo, $V_H = -5$ y $V_L = 0$), se dice que el circuito utiliza *lógica negativa.* En este capítulo se considerará la lógica positiva.

A fin de dar cabida a variaciones en la tolerancia de los componentes, en la temperatura y en el ruido en un circuito lógico, en general se usan dos rangos de voltaje para definir los dos estados lógicos. Los rangos se ilustran en la figura 12.1, en la cual V_{H1} es el voltaje más pequeño que siempre será reconocido como 1 lógico, y V_{L2} es el voltaje más grande, que siempre se reconocerá como 0 lógico. Si el voltaje se encuentra dentro del rango V_{H2} a V_{H1}, el estado del circuito digital se interpretará como 1 lógico. Si el voltaje está dentro del rango V_{L2} a V_{L1}, el estado del circuito digital se interpretará como 0 lógico. Las dos regiones de voltaje quedan separadas por una *región no definida* o *excluida.* Se trata de una banda prohibida, y al voltaje de la señal no se le permite aparecer en esta región. La diferencia $V_{H1} - V_{L2}$ se conoce como *región de transición.*

ASPECTO PRINCIPAL DE LA SECCIÓN 12.2

- Los estados binarios de un circuito lógico normalmente se representan mediante dos voltajes distintos: V_H para el 1 lógico y V_L para el 0 lógico. V_H es positivo para una lógica positiva, y negativo para una lógica negativa.

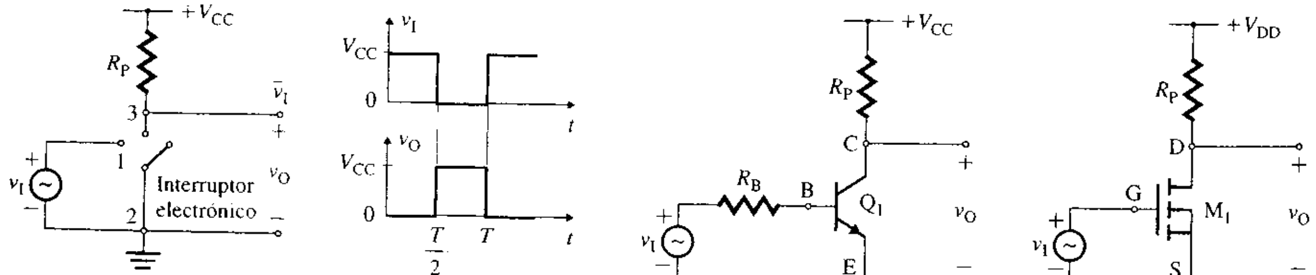
12.3 ▸ *Compuertas lógicas*

Las compuertas lógicas de uso común son NOT (inversor), AND, NAND, OR y NOR. Considérese un interruptor controlado por voltaje con una resistencia, como se observa en la figura 12.2(a), que es controlado por la señal de entrada v_I aplicada entre las terminales 1 y 2. La salida se toma a través del interruptor entre la terminal 3 y tierra. Cuando v_I es bajo (alrededor de 0), el interruptor está abierto y el voltaje de salida v_O es alto (igual al voltaje V_{CC} de alimentación de cd). Cuando v_I es lo suficientemente grande para cerrar el interruptor (en general, mayor que un voltaje de umbral dado), el interruptor se cierra y el voltaje de salida v_O es bajo (alrededor de 0). Los voltajes de entrada y de salida aparecen en la figura 12.2(b). La salida es la inversión lógica de la señal de entrada, y este circuito se conoce como *inversor* o *compuerta NOT.* Los inversores son los bloques de construcción básicos de las compuertas lógicas.

El interruptor se puede realizar ya sea con un transistor bipolar, como se ve en la figura 12.2(c), o con un transistor MOS, como se muestra en la figura 12.2(d). Los transistores M_1 y Q_1 son conmutados entre dos estados: no conductor (o desactivado) y conductor (o activado). R_P se conoce como *resistencia de elevacion,* porque cuando el transistor conmutador está desactivado, la salida es llevada hacia el voltaje de alimentación positivo V_{CC} o V_{DD}.

Un inversor sólo tiene un voltaje de entrada. Por lo general, las compuertas lógicas combinan una o más entradas lógicas variables para producir una salida. Todas las combinaciones posibles de las variables de entrada, así como las salidas correspondientes, nor-

FIGURA 12.2 Inversor



(a) Inversor lógico (b) Voltajes de entrada y de salida (c) Interruptor bipolar (d) Interruptor MOS

www.elsolucionario.net

TABLA 12.1
Tabla de verdad para NOT, AND, NAND, OR y NOR

Entrada	NOT	Entrada	Entrada	AND	NAND	OR	NOR
A	$C = \bar{A}$	A	B	$C = AB$	$C = \overline{AB}$	$C = A + B$	$C = \overline{A + B}$
0	1	0	0	0	1	0	1
1	0	0	1	0	1	1	0
		1	0	0	1	1	0
		1	1	1	0	1	0

malmente se listan en una tabla conocida como *tabla de verdad*. La tabla de verdad para las compuertas NOT, AND, NAND, OR y NOR se muestra en la tabla 12.1. Si ambas entradas son altas, la salida se hace alta en una compuerta AND, y baja en una compuerta NAND. Si al menos una de las entradas es alta, la salida se convierte en alta en una compuerta OR, y baja en una compuerta NOR. Los símbolos de estas compuertas lógicas se ilustran en la figura 12.3.

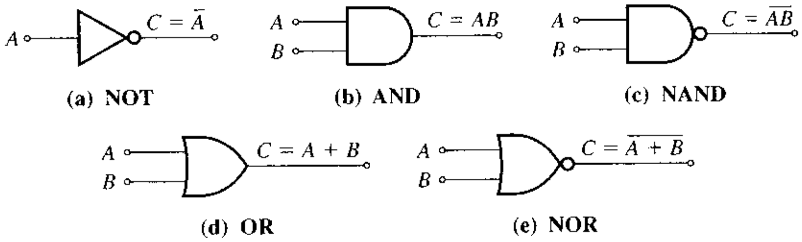


FIGURA 12.3
Símbolos de las compuertas lógicas

Los circuitos digitales están disponibles exclusivamente en circuitos integrados (CI) y se clasifican en familias. Cada miembro de una familia se fabrica con la misma tecnología, tiene una estructura similar y exhibe las mismas características básicas. Existen dos familias lógicas MOS (NMOS, que utiliza únicamente MOSFET de canal n, y CMOS, que utiliza MOSFET tanto de canal n como de canal p, en una configuración complementaria), tres familias BJT, una familia de lógica transistor-transistor (TTL) y una familia de lógica de emisor acoplado (ECL). Cada una de estas familias tiene ventajas y desventajas únicas. La elección de una familia lógica se basa en consideraciones tales como funciones lógicas, flexibilidad lógica, velocidad, inmunidad al ruido, rango de temperaturas de operación, disipación de potencia, y costo.

Los circuitos lógicos de transistor MOS tienen ventajas sobre las compuertas lógicas bipolares, ya que los MOSFET son de fácil fabricación, y en forma integrada ocupan menos espacio que los BJT. En circuitos integrados bipolares, el MOSFET se puede conectar para que actúe como carga resistiva a fin de remplazar un resistor difundido (resistor fabricado mediante difusión durante el proceso de manufactura del circuito integrado). La densidad de encapsulado de los MOSFET es extremadamente grande, y los circuitos MOSFET se pueden fabricar para aplicaciones LSI (a gran escala), VLSI (a escala muy grande) y ULSI (a escala ultra grande). Los JFET y los FET de metal-barrera Schottky (MESFET) también pueden utilizarse en circuitos integrados digitales. Por lo general, los MESFET se fabrican con arseniuro de galio (GaAs), donde la movilidad de los electrones es mayor que en el silicio. Los circuitos MESFET son más rápidos que otros tipos de circuitos FET, y se conocen por sus extraordinarias capacidades en velocidad.

Dependiendo de la complejidad de los circuitos internos del circuito integrado, los encapsulados de los circuitos integrados digitales se pueden clasificar en función de su grado de integración, como se muestra en la tabla 12.2.

TABLA 12.2
Clasificación de los circuitos integrados digitales

Grado de integración	Número de compuertas
Integración a pequeña escala (SSI)	Menos de 10
Integración a escala media (MSI)	De 10 a 100
Integración a gran escala (LSI)	De 100 a 1000
Integración a escala muy grande (VLSI)	De 1000 a 10^5
Integración a escala ultra grande (ULSI)	Más de 10^5

www.elsolucionario.net

ASPECTO PRINCIPAL DE LA SECCIÓN 12.3

- Las compuertas lógicas de uso más común son NOT (inversor), AND, NAND, OR y NOR. Los inversores son los bloques de construcción básicos de las compuertas lógicas. Existen muchas familias de compuertas lógicas, entre las que se cuentan compuertas NMOS, CMOS, TTL y ECL.

12.4 *Parámetros de desempeño de las compuertas lógicas*

En la figura 12.2(b) se muestran las características de un inversor ideal. Sin embargo, el desempeño de los inversores reales difiere de manera significativa de lo ideal, en los siguientes aspectos:

1. El interruptor no es ideal; esto es, cuando el interruptor está cerrado, tiene una caída de voltaje finita, en vez de ser un cortocircuito.
2. El interruptor puede o no abrir y cerrar de manera instantánea, debido al retraso de tiempo entre la aplicación de la señal de entrada y la propagación de la señal deseada de salida.
3. Por lo general, la terminal de entrada del inversor consume algo de corriente de la fuente de excitación.
4. Normalmente el inversor maneja la carga o actúa como fuente para la siguiente etapa o etapas, por lo que también deberá ser capaz de suministrar la corriente de excitación.

Las hojas de datos de los fabricantes de compuertas lógicas especifican muchos parámetros de desempeño. Como ejemplo, en la tabla 12.3 se muestran datos comunes para dispositivos TTL y CMOS, donde t_{pd0} (también abreviado como t_{pLH}) es el tiempo de retraso de propagación de bajo a alto, y t_{pd1} (también abreviado como t_{pHL}) es el tiempo de retraso de propagación de alto a bajo.

TABLA 12.3 Parámetros de las compuertas lógicas TTL 54L/74L y CMOS 54C/74C

Familia	V_{CC}	V_{IL} máx	I_{IL} máx (mA)	V_{IH} mín	I_{IH} 2.4 V (μA)	V_{OL} máx	I_{OL} (μA)	V_{OH} mín	I_{OH} (μA)	t_{pd0} TYP (ns)	t_{pd1} TYP (ns)	P_D/compuerta (μW)	P_D/compuerta 1 MHz, 50 pF (mW)
54L/74L	5	0.7	0.18	2.0	10	0.3	2000	2.4	100	31	35	1000	2.25
54C/74C	5	0.8	—	3.5	—	0.4	360	2.4	100	60	45	0.01	1.25
54C/74C	10	2.0	—	8.0	—	1.0	10	8.0	10	25	30	0.03	5

Característica de transferencia de voltaje

La *característica de transferencia de voltaje* da la relación entre el voltaje de entrada v_I y el voltaje de salida v_O. En las figuras 12.4(a) y 12.4(b), aparecen un inversor con una sola fuente de alimentación V_{CC} y su característica de transferencia de voltaje, respectivamente. El inversor tiene un voltaje de umbral $V_{tI} = V_{CC}/2$. Esto es, la salida es alta (en $v_O = V_{CC}$) para $v_I < V_{CC}/2$, y baja (en $v_O = 0$) para $v_I > V_{CC}/2$. La transición de baja a alta, y viceversa, es muy abrupta en $v_I = V_{CC}/2$. Por lo que la ganancia en voltaje incremental es $dv_O/dv_I = 0$ para $v_I < V_{CC}/2$ y para $v_I > V_{CC}/2$, y es $dv_O/dv_I = \infty$ para $v_I = V_{CC}/2$. Por tanto, el inversor exhibe una característica no lineal. Si está conectado con retroalimentación, oscilará entre los estados bajo y alto.

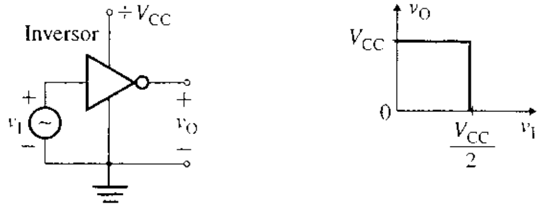


FIGURA 12.4 Característica de transferencia de un inversor ideal

(a) Conexión del inversor (b) Característica de transferencia

www.elsolucionario.net

Un inversor real no tiene un voltaje de umbral finito; más bien, pasa a través de una *región de transición* del estado alto al estado bajo. La característica de transferencia de voltaje de un inversor real aparece en la figura 12.5; la característica de transferencia de voltaje tiene tres regiones distintas: la región de entrada baja, $v_I < V_{IL}$; la región de transición, $V_{IL} \leq v_I \leq V_{IH}$ y la región de entrada alta, $v_I > V_{IH}$.

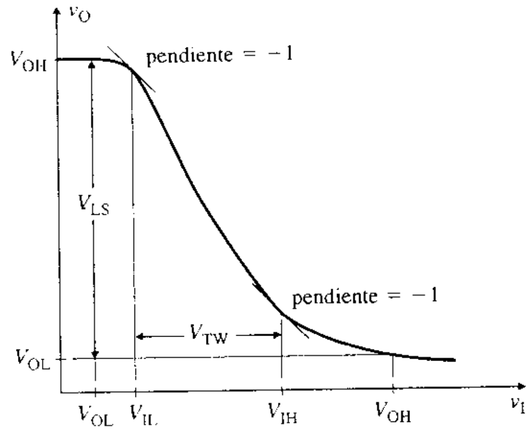


FIGURA 12.5 Característica de transferencia de un inversor real

La característica de transferencia de voltaje tiene dos transiciones: una en $v_I = V_{IL}$ y otra en $v_I = V_{IH}$, con dos voltajes de salida correspondientes, V_{OH} y V_{OL}. Los voltajes de transición se definen como los puntos en los que la pendiente de la característica de transferencia de voltaje es −1 (esto es, $dv_O/dv_I = -1$). Las siguientes variables son aplicables a todos los circuitos lógicos:

V_{OH} (voltaje de salida de nivel alto) es el voltaje de salida *mínimo* que establecerá un nivel alto (1 lógico). Las hojas de datos garantizan que el voltaje de salida será mayor que este nivel en todas las condiciones de operación especificadas.

V_{OL} (voltaje de salida de nivel bajo) es el voltaje de salida *máximo* que establecerá un nivel bajo (0 lógico). Las hojas de datos garantizan que el voltaje de salida no será mayor que este nivel en todas las condiciones de operación especificadas.

V_{IL} (voltaje de entrada de nivel bajo) es el voltaje positivo *máximo* que se puede aplicar a la terminal de entrada de una compuerta, y que aún puede reconocerse como un lógico bajo (0).

V_{IH} (voltaje de entrada de nivel alto) es el voltaje positivo *mínimo* que se puede aplicar a la terminal de entrada de una compuerta, y que puede ser reconocido como un lógico alto (1).

En la región de transición, la salida no está definida. El ancho de la región de transición es una medida de la ambigüedad, y se define como

$$V_{TW} = V_{IH} - V_{IL} \tag{12.1}$$

Para reducir la ambigüedad del estado lógico de entrada, es deseable un valor bajo de V_{TW}. La *excursión lógica* también es una medida de la ambigüedad del estado lógico, y se define como

$$V_{LS} = V_{OH} - V_{OL} \tag{12.2}$$

A fin de reducir la ambigüedad y aumentar la inmunidad al ruido, es deseable tener un valor elevado de V_{LS}. Una compuerta en la que $V_{OH} = 2.4$ V, $V_{OL} = 0.3$ V, $V_{IH} = 2$ V y $V_{IL} = 0.7$ V, tiene

$$V_{TW} = V_{IH} - V_{IL} = 2 - 0.7 = 1.3 \text{ V}$$

y

$$V_{LS} = V_{OH} - V_{OL} = 2.4 - 0.3 = 2.1 \text{ V}$$

Márgenes de ruido

Por lo general, en los circuitos lógicos el *ruido* está presente, superpuesto a las señales de entrada. El ruido sólo consiste de señales extrañas, que pueden originarse debido a una regulación o desacoplamiento inadecuados de la fuente de alimentación, a la radiación elec-

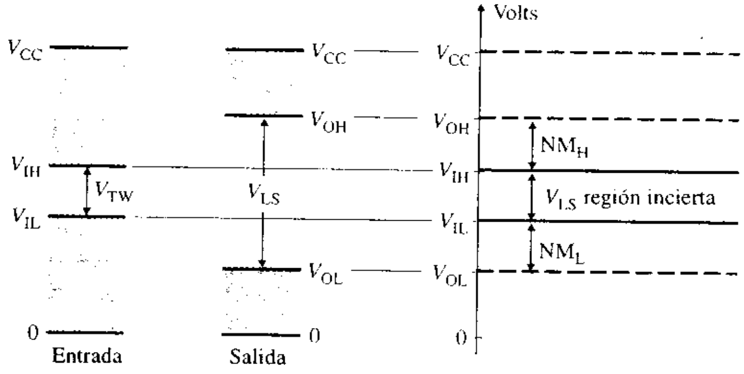
www.elsolucionario.net

tromagnética, a acoplamientos inductivos o capacitivos de otras partes del sistema, o a caídas en la línea. Una de las ventajas de los circuitos lógicos es su tolerancia a las variaciones en la señal de entrada, que resulta del hecho de que la señal de entrada se interpreta simplemente como alta o baja. La *inmunidad al ruido* es una medida de la tolerancia respecto a variaciones en el nivel de la señal, y es el voltaje que, al ser aplicado a la entrada, hará que la salida cambie de estado. La inmunidad al ruido es una característica importante del dispositivo. Sin embargo, el *margen de ruido* tiene mayor utilidad para el diseñador; define la cantidad de ruido que puede tolerar un sistema bajo cualquier circunstancia y, aún así, mantener la integridad de los niveles lógicos. Esto es, el margen de ruido mide la capacidad de una compuerta para mantener su estado lógico bajo niveles de voltaje variables.

Por lo general, en los circuitos digitales, una compuerta excita a otra. Esto es, la salida de la primera compuerta es la entrada de la siguiente. Por tanto, la compuerta cuya salida es alta en V_{OH} excitará una compuerta idéntica, cuyo voltaje de entrada de nivel alto es V_{IH}. Esta idea se ilustra en la figura 12.6(a). La diferencia $V_{OH} - V_{IH}$ representa un margen de seguridad en la salida del lógico alto y se conoce como *margen de ruido del 1 lógico*, o *margen alto de ruido*, y está dado por

$$NM_H = V_{OH} - V_{IH} \tag{12.3}$$

FIGURA 12.6
Márgenes de ruido



(a) Voltajes de entrada y de salida **(b) Márgenes de ruido**

De manera similar, el margen de ruido en la salida del lógico bajo se conoce como *margen de ruido del 0 lógico*, o *margen bajo de ruido*, y se indica mediante

$$NM_L = V_{IL} - V_{OL} \tag{12.4}$$

Por tanto, el margen de ruido es la diferencia entre el voltaje de salida de nivel 1 (o 0) lógico garantizado y el voltaje de entrada de nivel del 1 lógico (o 0) garantizado. El *margen absoluto de ruido* es el menor de estos dos márgenes de ruido. Esto es,

$$NM = \text{mín}\,(NM_L, NM_H) \tag{12.5}$$

Los márgenes de ruido aparecen en la figura 12.6(b). Una compuerta con una excursión lógica alta V_{LS} y un ancho de transición V_{TW} pequeño, tendrá buena inmunidad al ruido. En el caso en que $V_{IL} = V_{IH} = (V_{OH} + V_{OL})/2$, no existirá una región incierta o indefinida, y los márgenes de ruido serán iguales: $NM_L = NM_H$. Sin embargo, esto hará que la región de transición sea eliminada ante una conmutación abrupta en la característica de transferencia de voltaje ideal, como se ve en la figura 12.4(b). Por ejemplo, una compuerta con $V_{OH} = 2.5$ V, $V_{OL} = 0.3$ V, $V_{IH} = 2$ V y $V_{IL} = 0.7$ V, tiene

$$NM_H = V_{OH} - V_{IH} = 2.5 - 2 = 0.5\text{ V}$$

y

$$NM_L = V_{IL} - V_{OL} = 0.7 - 0.3 = 0.4\text{ V}$$

$$NM = \text{mín}\,(NM_L, NM_H) = \text{mín}\,(0.4, 0.5) = 0.4\text{ V}.$$

Factor de carga de salida y factor de carga de entrada

Una compuerta consume una corriente de entrada de la señal de entrada, y también entrega corriente a la compuerta o compuertas de carga. Obsérvese que la corriente que sale de una terminal tendrá un valor negativo. La compuerta actúa como carga para la señal de entrada, y como excitador para las compuertas de carga. Así como hay cuatro voltajes, exis-

www.elsolucionario.net

ten cuatro corrientes asociadas con una compuerta y su carga, las cuales se definen como sigue:

I_{OH} (corriente de salida de nivel alto) es la corriente que fluye hacia la terminal de salida cuando ésta se encuentra en el estado alto (1 lógico).

I_{OL} (corriente de salida de nivel bajo), es la corriente que fluye hacia la terminal de salida cuando ésta se encuentra en el estado bajo (0 lógico).

I_{IL} (corriente de entrada de nivel bajo) es la corriente que fluye hacia la terminal de entrada cuando se aplica un voltaje especificado de nivel bajo (0 lógico) a la entrada.

I_{IH} (corriente de entrada de nivel alto) es la corriente que fluye hacia la terminal de entrada cuando se aplica un voltaje de nivel alto especificado (1 lógico) a la entrada.

Una compuerta debe ser capaz de aceptar más de una entrada. La cantidad de nodos de entrada independientes se conoce como *factor de carga de entrada.* La salida de una compuerta debe ser capaz de excitar más de una entrada de las compuertas subsecuentes. La cantidad N de entradas que pueden ser excitadas por una compuerta se conoce como *factor de carga de salida.* Este último factor se ilustra en la figura 12.7. Con mayor precisión, el factor *de carga de salida* se define como la cantidad máxima de compuertas de carga de diseño similar que se pueden conectar a la salida de una compuerta lógica (es decir, la compuerta excitadora), sin cambiar su estado lógico. En vista de que las compuertas lógicas consumen una cantidad diferente de corriente en los estados lógicos bajo y alto, el factor de carga de salida es la más pequeña de las cifras para los estados lógico bajo y lógico alto. Esto es, el factor de carga de salida N es igual a I_{OL}/I_{IL} o a I_{OH}/I_{IH}, cualquiera que sea el número natural más bajo. N está dado por

$$N \equiv \text{mín}\left(\frac{I_{OL}}{I_{IL}}, \frac{I_{OH}}{I_{IH}}\right) \tag{12.6}$$

Por ejemplo, si $I_{OL} = 2$ mA, $I_{IL} = 0.1$ mA, $I_{OH} = 100$ μA e $I_{IH} = 10$ μA,

$$N \equiv \text{mín } [2 \text{ mA}/0.1 \text{ mA}), (100\ \mu\text{A}/10\ \mu\text{A})] = \text{mín } (20, 10) = 10$$

Por lo general, el factor de carga de salida de una compuerta lógica se define en función de la cantidad de inversores que puede excitar la compuerta. Esto es útil en la comparación de compuertas y en la determinación de los efectos de carga de la compuerta en un circuito digital con múltiples compuertas de la misma familia.

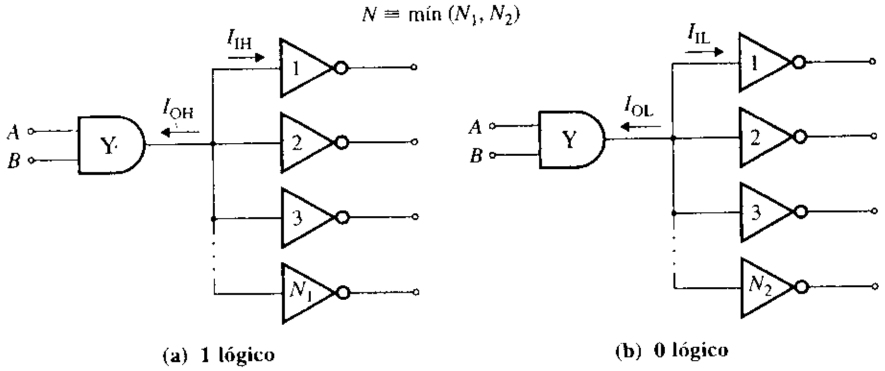


FIGURA 12.7
Factor de carga de salida de una compuerta

EJEMPLO 12.1 D

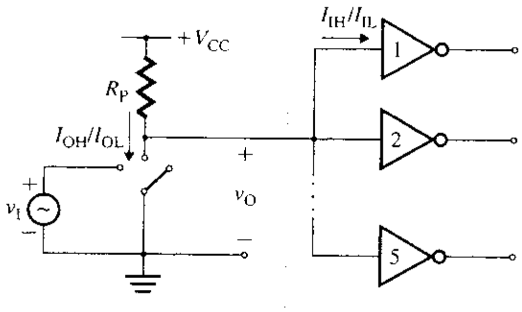
Diseño de un inversor simple Un inversor, como el que se muestra en la figura 12.8, excita inversores idénticos y tiene $V_{OL} = 0.3$ V, $I_{OL} = 2$ mA, $V_{OH} = 2.4$ V, $I_{OH} = 100$ μA y $V_{CC} = 5$ V. Las corrientes de entrada extraídas por cada inversor de carga son $I_{IH} = 0.18$ mA (en el lógico alto) e $I_{IL} = 10$ μA (en el lógico bajo).

(a) Si se tienen cinco inversores de carga, determinar el valor de la resistencia de elevación R_P que asegurará una salida 1 lógico $V_{OH} = 2.4$ V.

(b) Si $R_P = 4$ kΩ, determinar el factor de carga de salida N.

www.elsolucionario.net

FIGURA 12.8 Factor de carga de salida del lógico alto de un inversor



SOLUCIÓN

(a) A la salida alta, todos los inversores de carga están conectados al inversor excitador, y cada uno consume 0.18 mA. Debido a la resistencia R_P, el voltaje de salida será menor que V_{CC}. Por tanto,

$$v_O = V_{CC} - R_P(NI_{IH} + I_{OH})$$

Para asegurar que $v_O \geq V_{OH} = 2.4$ V, se calcula el valor de R_P (para $N = 5$), como

$$R_P \leq \frac{V_{CC} - V_{OH}}{NI_{IH} + I_{OH}} = \frac{5 - 2.4}{5 \times 0.18 \text{ mA} + 100 \ \mu\text{A}} = 2.6 \text{ k}\Omega$$

En la salida baja, cada inversor de carga consume $I_{IL} = 10$ μA. Por tanto,

$$V_{CC} = V_{OL} + R_P(I_{OL} + NI_{IL})$$

A fin de asegurar que $i_{Rp} \geq I_{OL} = 2$ mA, se calcula el valor de R_P como

$$R_P \geq \frac{V_{CC} - V_{OL}}{I_{OL} + NI_{IL}} = \frac{5 - 0.3}{2 \text{ mA} + 5 \times 10 \ \mu\text{A}} = 2.29 \text{ k}\Omega$$

que depende, en su mayor parte, del valor de I_{OL}, ya que $I_{IL} << I_{OL}$. En consecuencia, el valor de R_P debe quedar en el rango 2.29 kΩ $\leq R_P \leq$ 2.6 kΩ. Sea $R_P = 2.5$ kΩ.

(b) Para $R_P = 4$ kΩ, se obtiene el valor de N (para el lógico alto) como

$$N = \frac{V_{CC} - V_{OH}}{R_P I_{IH}} - \frac{I_{OH}}{I_{IH}} = \frac{5 - 2.4}{4 \text{ k}\Omega \times 0.18 \text{ mA}} - \frac{0.1 \text{ mA}}{0.18 \text{ mA}} = 3.06$$

Puesto que no son posibles cargas fraccionarias, el factor de carga de salida es $N = 3$. Si se elige $N = 4$, v_O será menor que $V_{OH} = 2.4$ V, y el inversor se quedará en la región de transición (o de 0 lógico).

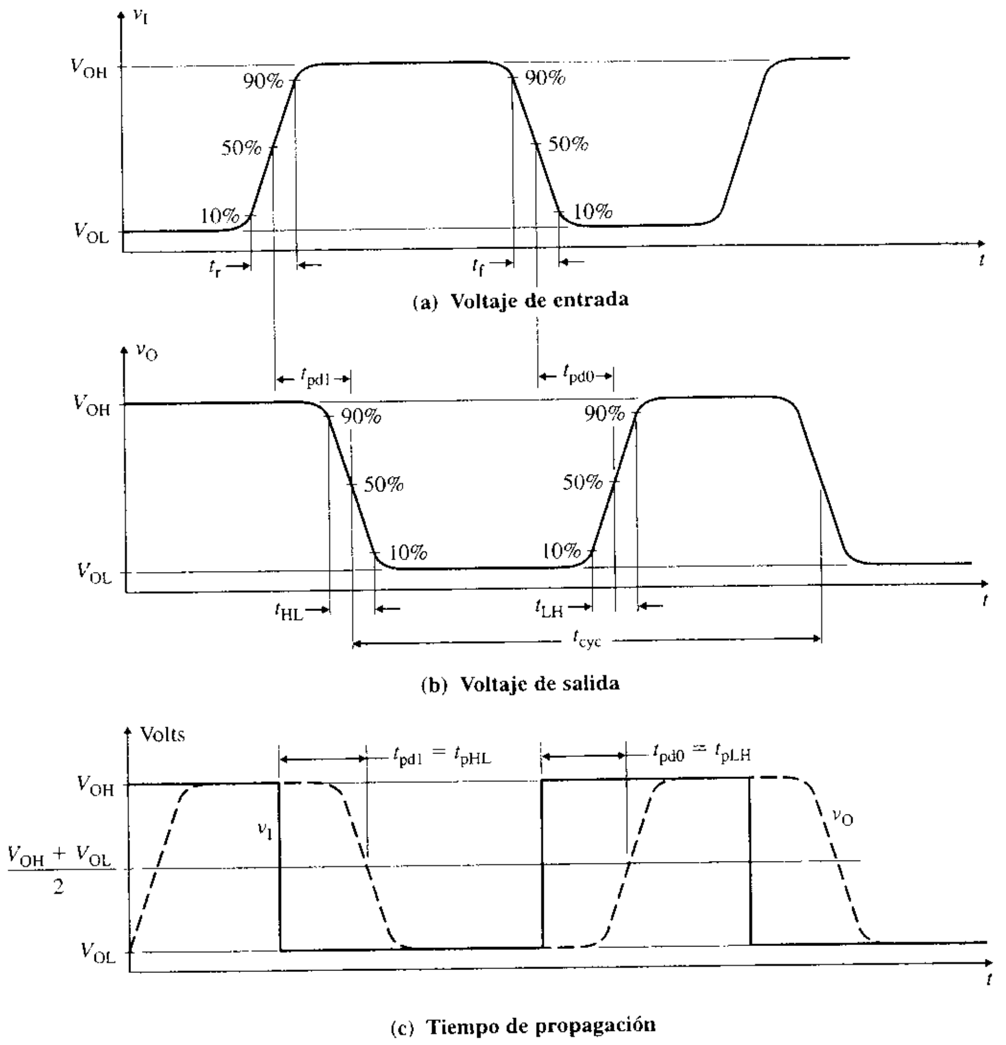
Retraso de propagación

Un dispositivo de conmutación, como el transistor bipolar, exhibe capacitancias de unión. Como resultado, la salida del inversor podría no responder de manera instantánea a la señal de entrada. Además, la compuerta o compuertas de carga ofrecen cierta cantidad de capacitancia C_L al inversor excitador, como se observa en la figura 12.9(a). C_L es la capacitancia equivalente de entrada de la compuerta o compuertas de carga, incluida cualquier capacitancia debida a la conexión de los alambres. Por tanto, las respuestas de entrada y de salida del inversor exhibirán un tiempo de levantamiento t_r y un tiempo de caída t_f finitos, como se muestra en la figura 12.9(b). El *tiempo de levantamiento* t_r es el tiempo requerido para que la forma de onda se eleve del 10 al 90% de su valor final (alto). De la misma manera, el *tiempo de caída* t_f es el tiempo requerido para que la forma de onda se reduzca del 90 al 10% de su valor final (bajo).

La velocidad de operación de una compuerta depende de la rapidez con la que un cambio en la entrada se propaga a través de ésta y causa un cambio en la salida. Existirá un tiempo de retraso entre la forma de onda de entrada y de salida; comúnmente este tiempo se conoce como *tiempo de retraso de propagación* t_{pd} y se define como el tiempo entre el momento en que la forma de onda del pulso de entrada está al 50% de su valor lógico alto y la forma de onda correspondiente del pulso de salida está al 50% de su valor lógico alto.

www.elsolucionario.net

FIGURA 12.9
Tiempos de propagación V_{OH} puede no ser igual que V_{CC}



Para dos flancos (esto es, caída y levantamiento), existen dos tiempos de retraso, identificados como t_{pd1} (o t_{pHL}) para la transición lógica de alto a bajo, y t_{pd0} (o t_{pLH}) para la transición lógica de bajo a alto. El promedio de t_{pd1} y t_{pd0} es el tiempo promedio de propagación t_{pd}:

$$t_{pd} = \frac{t_{pd1} + t_{pd0}}{2} \tag{12.7}$$

Es común usar este valor como cifra de mérito para comparar el desempeño de diferentes familias lógicas. Para los cálculos manuales de los retrasos de propagación, se puede suponer que el voltaje de entrada es ideal, como se muestra en la figura 12.9(c). Los valores comunes de t_{pd} van de 0.5 hasta 10 ns. La duración del ciclo t_{cyc}, es otro parámetro que se usa para comparar el desempeño de las familias lógicas y es el tiempo entre puntos idénticos de ciclos sucesivos en la forma de onda de una señal. La que se utiliza más a menudo es la frecuencia de reloj f_{clk}, que es el recíproco de la duración del ciclo. Por lo general, los sistemas digitales reales se diseñan para funcionar con una duración del ciclo de 20 a 50 veces el tiempo de propagación de una sola compuerta.

Disipación de potencia

La cantidad de potencia (P_D) consumida por un circuito digital también es un parámetro de importancia. El conocimiento de este parámetro permite al diseñador determinar la cantidad de corriente que será consumida de la fuente de alimentación. La disipación de potencia tiene componentes estáticos y dinámicos. Como ejemplo, considérese el inversor de la figura 12.10(a), donde C_L es la capacitancia de la carga (normalmente, la capacitancia

www.elsolucionario.net

de entrada de otra compuerta, la capacitancia del alambrado o la capacitancia interna del dispositivo de conmutación mismo).

Potencia estática La potencia consumida por un inversor depende de su estado lógico. Cuando el interruptor está cerrado en el 0 lógico, la corriente es tomada de la alimentación. La potencia entregada por la fuente de alimentación se conoce como *potencia estática* o *de polarización*. Por tanto, la potencia estática en el 0 lógico está dada por

$$P_{on} = \frac{V_{CC}^2}{R_P + R_{on}} \tag{12.8}$$

donde R_{on} es la resistencia de interruptor en el estado encendido, cuyo valor por lo general es bajo, y $R_{on} << R_P$. Cuando el interruptor está abierto en el 1 lógico, a través de él fluye una pequeña corriente de fuga I_{fuga}. La potencia estática en el 1 lógico está dada por

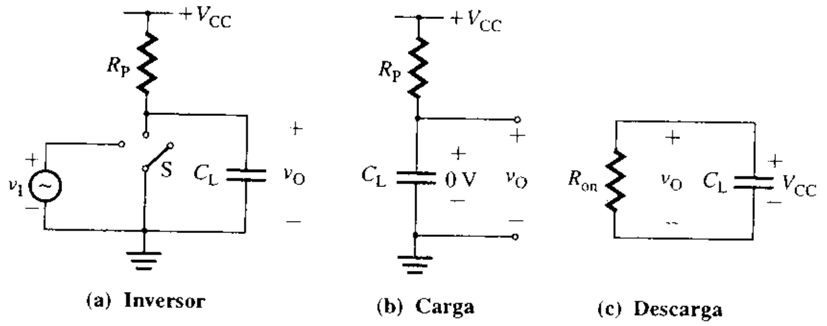
$$P_{off} = \frac{V_{CC}^2}{R_P + R_{off}} \tag{12.9}$$

donde R_{off} es la resistencia del interruptor en el estado apagado, cuyo valor por lo general es muy grande, y $R_{off} >> R_P$. Por tanto, para el inversor idealizado, $P_{on} \approx V^2_{CC}/R_P$ y $P_{off} \approx 0$. La potencia estática normalmente se expresa como un valor promedio. Suponiendo que una compuerta, en promedio, utiliza la mitad del tiempo en cada uno de los estados, la *disipación promedio de potencia estática* es

$$P_{estática} = \frac{1}{2}(P_{on} + P_{off}) \tag{12.10}$$

$$\approx \frac{V_{CC}^2}{2R_p} \quad (\text{para } P_{on} \approx V_{CC}^2/R_P \text{ y } P_{off} \approx 0) \tag{12.11}$$

FIGURA 12.10
Carga y descarga del capacitor C_L



Potencia dinámica El inversor también consume potencia cada vez que cambia de estado. Supóngase que en $t = 0-$, la entrada es alta y el interruptor está cerrado. Por tanto, el capacitor C_L está descargado, y no tiene carga, como se ve en la figura 12.10(a). Cuando el interruptor se abre en $t = 0+$, el capacitor se cargará en forma exponencial hasta el voltaje de alimentación V_{CC} (aproximadamente) a través de R_P, como se muestra en la figura 12.10(b). La corriente de carga también fluirá a través de R_P y, por tanto, se disipará potencia en R_P.

La carga almacenada en el capacitor está dada por

$$Q = C_L V_{CC} \tag{12.12}$$

y la energía obtenida de la fuente de alimentación está dada por

$$E = QV_{CC} = C_L V_{CC}^2 \tag{12.13}$$

La mitad de esta energía se disipa en la resistencia R_P y la otra mitad se almacena en el capacitor como $(1/2)C_L V_{CC}^2$. La siguiente vez que la entrada llega a ser alta, el interruptor se cierra, como se ve en la figura 12.10(c), y el capacitor se descarga a través de la resistencia del interruptor R_{on}. Esto es, la energía almacenada en el capacitor se disipa en forma de ca-

www.elsolucionario.net

lor en R_{on}. Por tanto, cada vez que el capacitor C_L se carga o se descarga, la fuente de alimentación debe proporcionar cierta cantidad de energía. La energía por ciclo es $C_L V^2_{CC}$. En vista de que la energía por unidad de tiempo es la potencia, la *disipación de potencia dinámica* está dada por

$$P_{\text{dinámica}} = f_{\text{clk}} C_L V_{CC}^2 \tag{12.14}$$

donde f_{clk} ès la frecuencia de reloj del inversor, en Hz. Por tanto, la potencia total que debe proporcionar la fuente de alimentación está dada por

$$P_D = P_{\text{estática}} + P_{\text{dinámica}} \tag{12.15}$$

Como P_D depende de la frecuencia del reloj, la disipación de potencia puede convertirse en un problema severo en circuitos digitales con frecuencias mayores que 100 MHz.

EJEMPLO 12.2 ▸ **Cálculo de los tiempos de retraso y de la disipación de potencia de un inversor** El inversor de la figura 12.10(a) tiene $V_{OL} = 0.3$ V, $V_{OH} = 2.4$ V, $V_{CC} = 5$ V, $R_{on} = 500\ \Omega$, $R_{off} \approx \infty$, $R_P = 2.6$ kΩ, $C_L = 5$ pF y $f_{\text{clk}} = 10$ MHz.

(a) Calcular los tiempos de retraso para que el voltaje de salida se eleve de 0.3 V a 2.4 V (t_{pd0}), y caiga de 5 V a 0.3 V (t_{pd1}).

(b) Calcular la disipación de potencia P_D.

SOLUCIÓN

(a) Cuando el interruptor está abierto, el capacitor C_L se carga de manera exponencial de 0.3 V a 5 V. El voltaje de salida $v_O(t)$ se puede expresar en la forma general

$$v_O(t) = v_O(t = \infty) + [v_O(t = 0) - v_O(t = \infty)]e^{-t/\tau} \tag{12.16}$$

Para $v_O(t = 0) = 0.3$ V y $v_O(t = \infty) = 5$ V, la ecuación (12.16) se convierte en

$$v_O(t) = 5 - 4.7e^{-t/\tau}$$

la cual, para $v_O(t) = 2.4$ V y $\tau = R_P C_L = 2.6\ \text{k}\Omega \times 5\ \text{pF} = 13$ ns, da el tiempo de retraso $t_{pd0} = 7.7$ ns. Cuando el interruptor está cerrado, el capacitor C_L se descarga de manera exponencial de 5 V a 0.3 V. El voltaje de salida $v_O(t)$ se puede expresar en la forma general

$$v_O(t) = v_O(t = 0)e^{-t/\tau}$$

Para $v_O(t = 0) = 5$ V, la ecuación anterior se convierte en

$$v_O(t) = 5e^{-t/\tau}$$

que, para $v_O(t)$ caiga de 2.4 V a 0.3 V y $\tau = R_{on} C_L = 0.5\ \text{k}\Omega \times 5\ \text{pF} = 2.5$ ns, da el tiempo de retraso $t_{pd1} = 5.2$ ns.

$$P_{\text{estática}} = V_{CC}^2/2(R_P + R_{on}) = 4.03\ \text{mW}$$

Con la ecuación (12.14)

$$P_{\text{dinámica}} = f_{\text{clk}} C_L V_{CC}^2 = 10\ \text{MHz} \times 5\ \text{pF} \times 5^2 = 1.25\ \text{mW}$$

Por tanto, $P_D = 4.03 + 1.25 = 5.28$ mW.

Producto retraso-potencia

Es deseable tener tanto un tiempo de retraso de propagación bajo (alta velocidad) como una baja disipación de potencia. Sin embargo, ambos requerimientos se contraponen. Por ejemplo, si se reduce la disipación de potencia disminuyendo la corriente de alimentación, el retraso aumenta. El *producto retraso-potencia* DP es el producto del tiempo de retraso promedio de propagación (t_{pd}) y la disipación de potencia (P_D):

$$\text{DP} = t_{pd} P_D \tag{12.17}$$

DP es una cifra de mérito para comparar compuertas lógicas. Un valor pequeño de DP indica que el circuito tiene una velocidad de conmutación rápida, y disipa muy poca poten-

www.elsolucionario.net

cia. En la práctica, por lo general se requiere un compromiso entre disipación de potencia y velocidad de conmutación. Los valores comunes de DP van de 5 a 50 pJ.

ASPECTO PRINCIPAL DE LA SECCIÓN 12.4

- Normalmente, las especificaciones de desempeño de una compuerta lógica incluyen una descripción de la característica de transferencia de voltaje, los márgenes de ruido, los factores de carga de salida y de entrada, el retraso de propagación, la disipación de potencia y el producto retraso-potencia.

12.5 ▸ *Inversores NMOS*

Los inversores NMOS son los bloques de construcción básicos de los circuitos digitales NMOS. Sólo utilizan MOSFET de canal *n*, que tienen una baja resistencia de canal, debido a que la movilidad de los electrones es más grande en un canal *n*. Si todos los MOSFET son dispositivos de tipo incremental, el procedimiento de fabricación se simplifica. Pero al combinar un dispositivo de tipo incremental (como el excitador) y un dispositivo de tipo decremental (como la carga), la velocidad de conmutación aumenta. Para ello se utiliza un transistor de tipo incremental como excitador porque estará desconectado cuando el voltaje de entrada v_I sea bajo, y porque sus voltajes de drenaje y de compuerta tienen una misma polaridad. Esta característica permite un acoplamiento directo entre etapas (esto es, una etapa puede conectarse a la siguiente sin capacitor de acoplamiento). A pesar de que los inversores de carga decremental se utilizan por lo general en circuitos integrados para conmutación a alta velocidad, aquí se analizarán inversores con MOSFET tanto incrementales como decrementales.

Inversor NMOS con carga incremental

En los circuitos integrados, el inversor utiliza un transistor como carga, ya que requiere mucha menos área de la pastilla (normalmente 50 veces menos que un resistor difundido con el mismo valor). El resistor de la figura 12.2(a) puede ser remplazado por un MOSFET.

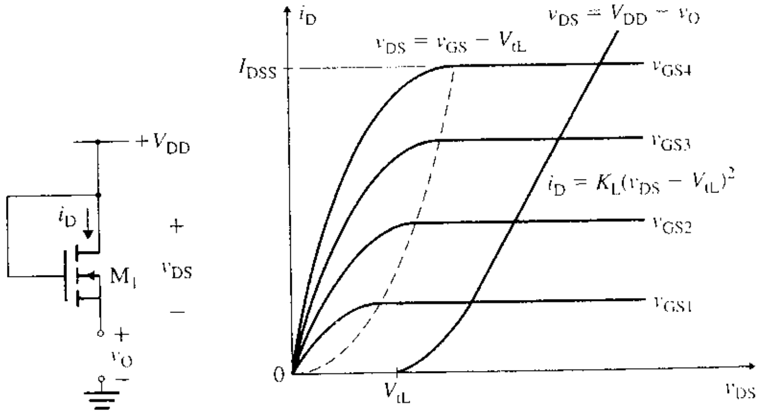
Carga incremental Considérese un MOSFET incremental de canal *n* (E-MOSFET) cuya compuerta está conectada a la terminal de drenaje, como se muestra en la figura 12.11(a). Para $v_{GSL} = V_{DSL} \leq V_{tL}$ (voltaje de umbral), la corriente de drenaje será cero. Esto es,

$$i_{DL} = 0$$
$$v_{DSL} = v_{GSL}$$

Para $v_{GSL} = v_{DSL} > V_{tL}$, fluirá una corriente de drenaje y el transistor funcionará siempre en modo de saturación (estrechamiento) bajo la condición siguiente:

$$v_{DS} > (v_{GSL} - V_{tL}) = v_{DSL} - V_{tL} = V_{DS(sat)}$$

FIGURA 12.11
MOSFET incremental de canal n con $v_{GS} = v_{DS}$



(a) Circuito (b) Características *v-i*

www.elsolucionario.net

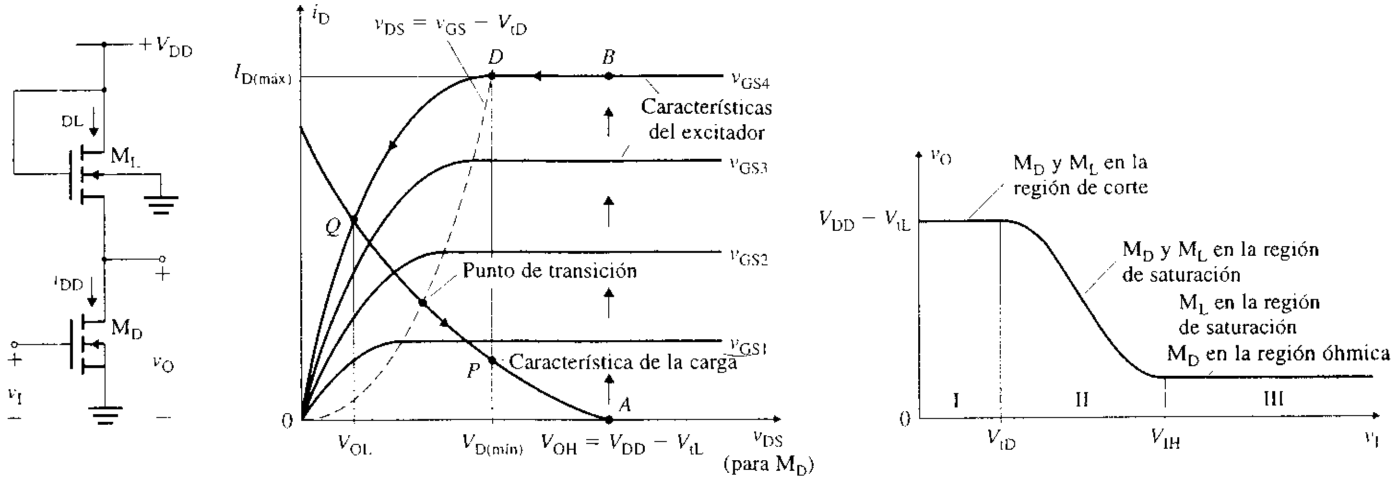
La corriente de drenaje correspondiente está dada por

$$i_{DL} = K_L(v_{GSL} - V_{tL})^2 \tag{12.18}$$

donde K_L es la constante del MOS y V_{tL} es el voltaje de umbral del MOSFET de carga. Las características de salida, que aparecen en la figura 12.11(b) indican que, si funciona en la región de saturación, el transistor actuará como un resistor no lineal.

Características estáticas En la figura 12.12(a) se muestra un inversor NMOS con una carga incremental. Los sustratos del MOSFET (M_D y M_L) están conectados a tierra. El sustrato de una compuerta lógica de circuito integrado es común para todos los dispositivos; por tanto, está conectada a tierra (o al potencial más negativo). En consecuencia, existe un voltaje fuente a cuerpo V_{SB} diferente de cero (que varía con los niveles lógicos) para el dispositivo. También existe una capacitancia cuerpo a fuente, que influye tanto en la respuesta en frecuencia como en la respuesta transitoria del dispositivo. Sin embargo, este efecto, conocido como *efecto de cuerpo*, no se presenta si el sustrato (esto es, el cuerpo), se conecta directamente a la fuente. Para simplificar el análisis, supóngase que los sustratos están conectados a las terminales de la fuente, de forma que $V_{SB} = 0$ tanto para M_D como para M_L.

FIGURA 12.12 Inversor NMOS con carga incremental



(a) Circuito **(b) Características *v-i*** **(c) Característica de transferencia**

Las características de salida de los transistores de carga y de excitación aparecen en la figura 12.12(b). Antes de la aplicación de la entrada alta, $v_I = V_{OL}$ y $v_O = V_{OH}$. El inversor está operando en el punto A. Cuando v_I pasa a alto (a V_{OH}), el transistor M_D se activa y el punto de operación salta de A a B, y a continuación se mueve a lo largo de la curva *i-v* de M_D, hasta que finalmente llega al punto de polarización Q, de tal forma que $v_O = V_{OL}$. Cuando v_I pasa de alto a bajo (a V_{OL}), el punto de operación baja de Q hasta A, y a continuación se mueve a lo largo de la curva *i-v* de M_L hasta que finalmente alcanza $v_O = V_{OH}$. Dependiendo del voltaje de entrada v_I, el funcionamiento del circuito se puede dividir en tres regiones, como se muestra en la figura 12.12(c): región I, región II y región III.

En la región I, el voltaje de entrada $v_I \leq V_{tD}$, donde V_{tD} es el voltaje de umbral del transistor excitador M_D. Por tanto, M_D está desactivado, de modo que las corrientes de drenaje de los dos transistores deben ser cero. Para el transistor de carga M_L,

$$i_{DL} = 0 = K_L(v_{GSL} - V_{tL})^2 \tag{12.19}$$

donde
- i_{DL} = corriente de drenaje del transistor de carga M_L
- v_{GSL} = voltaje compuerta a fuente del transistor de carga M_L
- V_{tL} = voltaje de umbral del transistor de carga M_L
- K_L = parámetro de conducción del transistor de carga M_L

www.elsolucionario.net

Utilizando la KVL, se puede escribir

$$v_{GSL} = V_{DD} - v_O \tag{12.20}$$

Remplazando v_{GSL} de la ecuación (12.20) en la (12.19), se tiene

$$0 = K_L(V_{DD} - v_O - V_{tL})^2$$

la cual da el voltaje de salida como

$$v_O = V_{OH} = V_{DD} - V_{tL} \tag{12.21}$$

Por tanto, el voltaje de salida alto V_{OH} es menor que V_{DD} en una cantidad igual al voltaje de umbral del transistor de carga M_L. El voltaje de entrada correspondiente a $v_O = V_{OH}$ es

$$V_{IL} = V_{tD} \tag{12.22}$$

En la región II, $v_I > V_{tD}$. Conforme v_I se hace ligeramente mayor que V_{tD}, M_D empieza a conducir y funciona en la región de saturación. Las corrientes de drenaje de los dos transistores serán iguales. Esto es, $i_{DL} = i_{DD}$, lo cual, para ambos transistores en saturación, da

$$K_L(v_{GSL} - V_{tL})^2 = K_D(v_{GSD} - V_{tD})^2$$

Al sustituir los valores para los voltajes compuerta a fuente, $v_{GSL} = V_{DD} - v_O$ y $V_{GSD} = v_I$, se obtiene

$$K_L(V_{DD} - v_O - V_{tL})^2 = K_D(v_I - V_{tD})^2 \tag{12.23}$$

Despejando v_O, se tiene

$$v_O = V_{DD} - V_{tL} - (v_I - V_{tD})\left(\frac{K_D}{K_L}\right)^{1/2} \tag{12.24}$$

Por tanto, el voltaje de salida v_O es una función lineal del voltaje de entrada v_I. La pendiente de las características de transferencia es una constante dada por

$$\frac{dv_O}{dv_I} = -\sqrt{\frac{K_D}{K_L}} = -\sqrt{K_R} \tag{12.25}$$

donde K_R se conoce como *relación de geometría*. La pendiente cambia abruptamente de 0 a $-\sqrt{K_R}$ en $V_{IL} = V_{tD}$. La pendiente, que es inversamente proporcional al ancho de transición V_{TW}, se puede incrementar, y la región de transición puede estrecharse utilizando un valor grande de K_D/K_L. En vista de que los parámetros de conducción (K_D y K_L) son proporcionales a la relación W/L, la pendiente se puede volver a escribir como

$$\frac{dv_O}{dv_I} = -\left[\frac{(W/L)_D}{(W/L)_L}\right]^{1/2} \tag{12.26}$$

El voltaje $V_{MD} = v_I = v_O$ se puede determinar a partir de la ecuación (12.23):

$$K_L(V_{DD} - V_{MD} - V_{tL})^2 = K_D(V_{MD} - V_{tD})^2$$

de la cual se puede despejarV_{MD}:

$$V_{MD} = \frac{V_{DD} - V_{tL} + V_{tD}\sqrt{K_R}}{1 + \sqrt{K_R}} \tag{12.27}$$

Si v_I aumenta lo suficiente, M_D funcionará en el límite de la región de saturación. Si $V_{DSD(sat)}$ es el voltaje drenaje-fuente en el punto de transición,

$$v_{DSD(sat)} = v_{GSD} - V_{tD} \tag{12.28}$$

Puesto que $v_{DSD(sat)} = v_O$ y $v_{GSD} = v_I$, la ecuación (12.28) se puede escribir como

$$v_O = v_I - V_{tD} \tag{12.29}$$

www.elsolucionario.net

Igualando v_O de la ecuación (12.24) con el voltaje de salida de la ecuación (12.29), se obtiene el voltaje de entrada $V_{I(tran)}$ en el punto de transición entre las regiones de saturación y de no saturación (óhmica). Esto es,

$$v_O = V_{I(tran)} - V_{tD} = V_{DD} - V_{tL} - (V_{I(tran)} - V_{tD})\sqrt{K_R}$$

de la cual se despeja $V_{I(tran)}$, para dar

$$V_{I(tran)} = \frac{V_{DD} - V_{tL} + V_{tD}(1 + \sqrt{K_R})}{1 + \sqrt{K_R}} \tag{12.30}$$

En la región III, $v_I > V_{I(tran)}$. M_L y M_D funcionan en las regiones de saturación y de no saturación (óhmica), respectivamente. De acuerdo con la ecuación (5.57), la corriente de drenaje i_{DD} está dada por

$$i_{DD} = K_D[2(v_{GSD} - V_{tD})v_{DSD} - v_{DSD}^2] \tag{12.31}$$

Como ambas corrientes de drenaje deben ser iguales, se puede determinar la relación entre los voltajes de entrada y de salida. Entonces, de las ecuaciones (12.18) y (12.31), se tiene

$$K_L(v_{GSL} - V_{tL})^2 = K_D[2(v_{GSD} - V_{tD})v_{DSD} - v_{DSD}^2] \tag{12.32}$$

Al sustituir los valores de los voltajes compuerta a fuente, $v_{GSL} = V_{DD} - v_O$, $v_{GSD} = v_I$, y $v_{DSD} = v_O$ se puede obtener la relación entre los voltajes de entrada y de salida:

$$K_L(V_{DD} - v_O - V_{tL})^2 = K_D[2(v_I - V_{tD})v_O - v_O^2] \tag{12.33}$$

Si se utiliza $dv_O/dv_I = -1$, la ecuación (12.33) da

$$v_I = V_{tD} + 2v_O + (v_O + V_{tL} - V_{DD})/K_R \tag{12.34}$$

Al despejar, de las ecuaciones (12.33) y (12.34), el voltaje de entrada lógico alto V_{IH} y el V_O correspondiente, se obtiene

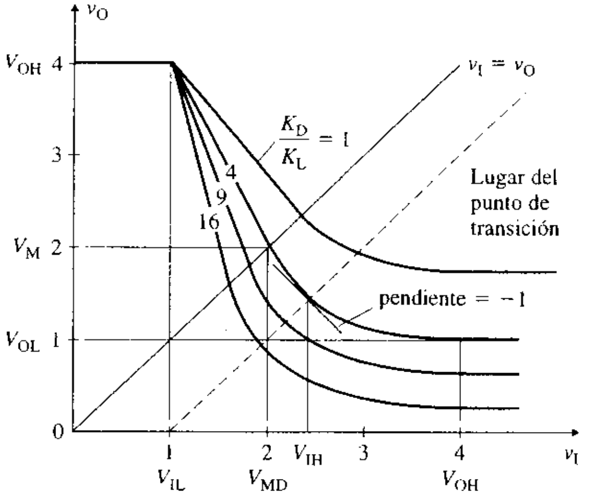
$$V_{IH} = \frac{(V_{DD} - V_{tL})(2 + 1/K_R)}{\sqrt{1 + 3K_R}} + V_{tD} - \frac{V_{DD} - V_{tL}}{K_R} \tag{12.35}$$

$$V_O = \frac{V_{DD} - V_{tL}}{\sqrt{1 + 3K_R}} \tag{12.36}$$

▸ **NOTA:** V_O en la ecuación (12.36) no es V_{OL}, el cual se encuentra al sustituir $v_I = V_{OH} = V_{DD} - V_{tL}$ y $v_O = V_{OL}$ en la ecuación (12.33), y despejar después V_{OL} de la ecuación cuadrática.

El voltaje de salida y las corrientes de drenaje dependen del voltaje de entrada v_I. Las características de transferencia aparecen en la figura 12.13 para diversos valores de la relación K_D/K_L. Conforme se hace más grande la relación K_D/K_L, se obtiene una característi-

FIGURA 12.13 Características de transferencia para diversos valores de la relación K_D/K_L



www.elsolucionario.net

ca más abrupta, que es algo muy deseable en los circuitos digitales. Con un valor más grande de K_D/K_L, el voltaje de salida bajo V_{OL} se hace más pequeño. A fin de garantizar la desconexión de las etapas subsiguientes, el voltaje de salida bajo V_{OL} debe ser menor que el voltaje de umbral de los transistores excitadores.

Efecto de cuerpo Las ecuaciones anteriores se dedujeron despreciando el efecto de cuerpo del transistor de carga M_L. En los inversores de circuito integrado, el efecto de cuerpo aumenta el voltaje de umbral. Un valor más grande de V_{IL} hace que V_{OH} se reduzca de manera significativa, disminuyendo el margen de ruido. Además, se requiere una relación de geometría grande K_R (K_D grande y K_L baja) a fin de lograr una característica de transferencia de voltaje abrupta. El voltaje de umbral V_t queda relacionado con V_{SB} mediante

$$V_t = V_{t0} + \gamma \left| \sqrt{V_{SB} + 2\phi_f} - \sqrt{2\phi_f} \right| \qquad \textbf{(12.37)}$$

donde V_{t0} = *voltaje de umbral* en $V_{SB} = 0$, normalmente de 1 a 1.5 V

γ = *constante del proceso de fabricación,* normalmente de 0.3 a 1 $\sqrt{V}$

$2\phi_f$ = *potencial electrostático de equilibrio* del material del cuerpo de tipo p, normalmente 0.6 V

Utilizando la ecuación (12.37), $V_{tD0} = V_{t0}$ para M_D y $V_{SB} = v_O$ para M_L, V_{tL} está dado por

$$V_{tL} = V_{tD0} + \gamma \left| \sqrt{v_O + 2\phi_f} - \sqrt{2\phi_f} \right| \qquad \textbf{(12.38)}$$

Esta relación para $V_{tL}(v_O)$, que es una función no lineal de v_O, puede ser utilizada para determinar la característica de transferencia del inversor. Sin embargo, se requieren varias iteraciones, y el proceso puede resultar tedioso. Rara vez es necesario obtener un análisis detallado del diseño del circuito, y esta tarea, por lo general, se deja para la simulación asistida por computadora.

EJEMPLO 12.3 **D**

Diseño de un inversor NMOS con carga incremental Diseñar un inversor NMOS con carga incremental, como el que se muestra en la figura 12.12(a), a fin de obtener un margen de ruido $NM_L \geq 0.8$ V. Los voltajes de umbral son $V_{tL} = V_{tD} = 1$ V y $K_L = 20\ \mu A/V^2$. El voltaje de alimentación es $V_{DD} = 5$ V. Supóngase una capacitancia de la carga $C_L = 0.5$ pF y una frecuencia de reloj $f_{clk} = 5$ MHz.

(a) Determinar el parámetro de diseño $K_R = K_D/K_L$, despreciando el efecto de cuerpo.

(b) Calcular NM_L si se incluye el efecto de cuerpo. Supóngase $\gamma = 0.5\ \sqrt{V}$ y $2\phi_f = 0.6$ V.

(c) Calcular el tiempo de propagación de bajo a alto t_{pLH}.

(d) Calcular el tiempo de propagación de alto a bajo t_{pHL}.

(e) Calcular el producto retraso-potencia DP.

SOLUCIÓN

$NM_L = V_{IL} - V_{OL} \geq 0.8$ V. Por tanto, para $V_{IL} = V_{tD} = 1$ V,

$$V_{OL} = V_{IL} - NM_L \leq 0.2 \text{ V}$$

Técnicamente, $V_{OH} = V_{DD} - V_{tD} = 5 - 1 = 4$ V. Sin embargo, para simplificar el análisis para la determinación de una expresión para K_R, se supondrá que $V_{OH} = V_{IH} = V_{DD} = 5$ V. Para $V_{IH} = 5$ V, M_L y M_D funcionan en las regiones de saturación y de no saturación (óhmica), respectivamente. Por tanto, para $v_I = V_{IH} = V_{OH}$ y $v_O = V_{OL}$, la ecuación (12.33) da

$$K_D[2(V_{OH} - V_{tD})V_{OL} - V_{OL}^2] = K_L(V_{DD} - V_{OL} - V_{tL})^2 \qquad \textbf{(12.39)}$$

de donde el valor deseado de la relación de geometría K_R es

$$K_R = \frac{K_D}{K_L} = \frac{(V_{DD} - V_{OL} - V_{tL})^2}{2(V_{OH} - V_{tD})V_{OL} - V_{OL}^2} \qquad \textbf{(12.40)}$$

(a) Sin el efecto de cuerpo, $V_{tD} = 1$ V. Para $V_{OL} = 0.2$ V y $V_{OH} = 5$ V, la ecuación (12.40) da $K_R = 9.26$. En vista de que un valor más grande da un valor más pequeño de V_{OL}, se elige $K_R = 10$. Para este valor de K_R, se puede determinar V_{OL} a partir de la expresión cuadrática de la ecuación (12.39):

$$10[2(5 - 1)V_{OL} - V_{OL}^2] = (5 - V_{OL} - 1)^2$$

www.elsolucionario.net

de donde V_{OL} = 0.19 V o 7.81 V (lo que físicamente no tiene significado). Así, V_{OL} = 0.19 V, que es menor que 0.2 V.

(b) Con el efecto de cuerpo de V_O = 0.2 V, la ecuación (12.38) da

$$\begin{aligned} V_{tL} &= V_{tD} + \gamma\left|\sqrt{v_O + 2\phi_f} - \sqrt{2\phi_f}\right| \\ &= 1 + 0.5\left|\sqrt{0.2 + 0.6} - \sqrt{0.6}\right| = 1.06 \text{ V} \end{aligned} \tag{12.41}$$

Con este valor, la ecuación (12.39) da

$$10[2(5-1)V_{OL} - V_{OL}^2] = (5 - 1.06 - V_{OL})^2$$

de donde V_{OL} = 0.18 V. Entonces,

$$\text{NM}_L = V_{IL} - V_{OL} = 1 - 0.18 = 0.82 \text{ V}$$

que es mejor que el valor especificado de 0.8 V.

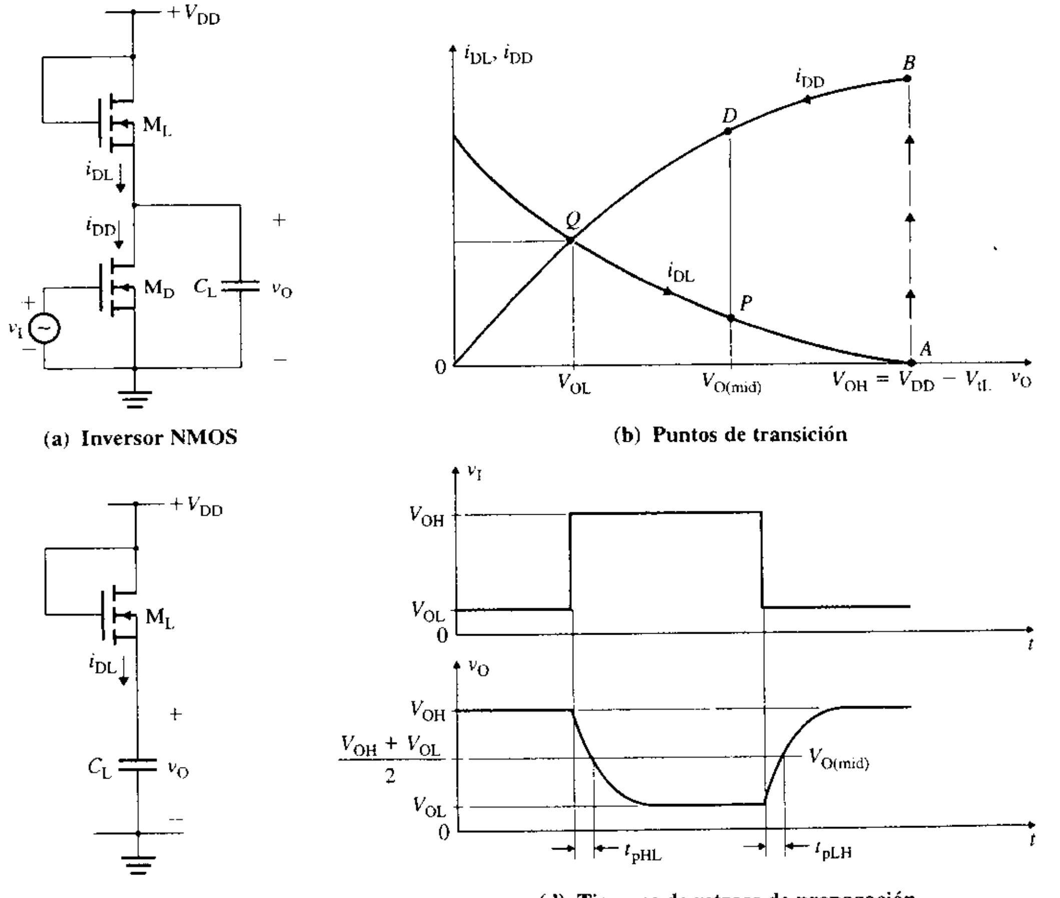
(c) En la figura 12.14(a) se muestra el inversor NMOS con un capacitor de carga C_L. Conforme v_I pasa a bajo con V_{OL}, M_D se desactiva de inmediato y el capacitor C_L queda cargado con la corriente de drenaje i_{DL}. El punto de operación, mostrado en la figura 12.14(b), se mueve a lo largo de la recta de carga de M_L desde el punto Q de V_{OL} hasta el punto medio P de $V_{O(med)} = (V_{OH} + V_{OL})/2$. La carga del capacitor se muestra en la figura 12.14(c). El voltaje de salida está dado por

$$C_L \frac{dv_O}{dt} = i_{DL} = K_L(V_{DD} - v_O - V_{tL})^2 \tag{12.42}$$

que se puede integrar desde V_{OL} hasta $V_{O(med)}$ para obtener el tiempo de propagación de bajo a alto t_{pLH}, como se ve en la figura 12.14(d). A fin de simplificar el análisis, se determinará el valor promedio de la corriente de carga I_{CLH}, y luego se calculará el valor aproximado de t_{pLH}. Esto es,

$$t_{pLH} = \frac{C_L(V_{O(med)} - V_{OL})}{I_{CLH}} \tag{12.43}$$

FIGURA 12.14 Velocidad de conmutación del inversor NMOS con carga incremental



(a) Inversor NMOS **(b) Puntos de transición**

(c) Carga del capacitor **(d) Tiempos de retraso de propagación**

www.elsolucionario.net

donde I_{CLH} está dada por

$$I_{CLH} = \frac{i_C(V_{OL}) + i_C(V_{O(med)})}{2} \tag{12.44}$$

Para $V_{OL} = 0.2$ V,

$$V_{OH} = V_{DD} - V_{tL} = 5 - 1 = 4 \text{ V}$$
$$V_{O(med)} = (V_{OH} + V_{OL})/2 = 2.1 \text{ V}$$

Entonces, $i_C(V_{OL}) = i_{DL}(V_{OL}) = K_L(V_{DD} - v_O - V_{tL})^2 = 20\ \mu \times (5 - 0.2 - 1)^2 = 288.8\ \mu\text{A}$

$$i_C(V_{O(med)}) = K_L(V_{DD} - V_{O(med)} - V_{tL})^2 = 20\ \mu \times (5 - 2.1 - 1)^2 = 72.2\ \mu\text{A}$$
$$i_{CLH} = (288.8\ \mu + 72.2\ \mu)/2 = 180.5\ \mu\text{A}$$

Por tanto, $t_{pLH} = 0.5 \text{ pF} \times (2.1 - 0.2)/180.5\ \mu\text{A} = 5.26$ ns.

(d) Conforme v_I pasa de alto hacia V_{OH}, M_D se activa y el capacitor C_L se descarga a través de M_D. El punto de operación se mueve a lo largo de la recta de carga de M_D, desde el punto B de V_{OH} hasta el punto medio D de $V_{O(med)} = (V_{OH} + V_{OL})/2$. El voltaje de salida está dado por

$$C_L \frac{dv_O}{dt} = i_{DD} - i_{DL} \tag{12.45}$$

donde
$$i_{DD} = \begin{cases} K_D(V_{OH} - V_{tD})^2 & \text{para } (V_{OH} - V_{tD}) \geq v_O > V_{O(med)} \\ K_D[2(V_{OH} - V_{tD})v_O - v_O^2] & \text{para } v_O \leq V_{O(med)} \end{cases}$$

Utilizando el valor promedio de la corriente de descarga i_{CHL}, se puede calcular el valor aproximado de t_{pHL} a partir de

$$t_{pHL} = \frac{C_L(V_{OH} - V_{O(med)})}{I_{CHL}} \tag{12.46}$$

donde I_{CHL} está dada por

$$I_{CHL} = \frac{i_{DD}(V_{OH}) + i_{DD}(V_{O(med)}) - i_{DL}(V_{O(med)})}{2} \tag{12.47}$$

Para $K_D = K_R K_L = 200\ \mu\text{A/V}^2$

$$V_{OL} = 0.2 \text{ V}$$
$$V_{OH} = V_{DD} - V_{tL} = 5 - 1 = 4 \text{ V}$$

y $V_{O(med)} = (V_{OH} + V_{OL})/2 = 2.1$ V

Por tanto, $i_{DD}(V_{OH}) = K_D(V_{DH} - V_{tD})^2 = 200\ \mu \times (4 - 1)^2 = 1800\ \mu\text{A}$

$$i_{DD}(V_{O(med)}) = K_D[2(V_{OH} - V_{tD})v_O - v_O^2] = 200\ \mu \times [2 \times (4 - 1) \times 2.1 - 2.1^2] = 1638\ \mu\text{A}$$
$$i_{DL}(V_{O(med)}) = K_L(V_{DD} - v_O - V_{tL})^2 = 20\ \mu \times (5 - 2.1 - 1)^2 = 72.2\ \mu\text{A}$$
$$I_{CHL} = (1800 + 1638 - 72.2)/2 = 1683\ \mu\text{A}$$
$$t_{pHL} = 0.5 \text{ pF} \times (4 - 2.1)/1683\ \mu\text{A} = 0.56 \text{ ns}$$

que es mucho más breve que $t_{pLH} = 5$ ns. El valor de $i_{DL}(V_{O(med)})$, que es mucho más pequeño que el de $i_{DD}(V_{OH})$, a menudo puede despreciarse.

(e) El tiempo de propagación t_{pd}, que es el promedio de t_{pLH} y t_{pHL}, es

$$t_{pd} = (t_{pLH} + t_{pHL})/2 = (5.26 \text{ ns} + 0.56 \text{ ns})/2 = 2.91 \text{ ns}$$

Entonces
$$P_{estática} = \frac{V_{DD} i_D(V_{DL})}{2} = \frac{V_{DD} K_L(V_{DD} - V_{OL} - V_{tL})^2}{2} \tag{12.48}$$
$$= 5 \times 20\ \mu \times (5 - 0.2 - 1)^2/2 = 722\ \mu\text{W}$$

y $P_{dinámica} = f_{clk} C_L V_{CC}^2 = 5 \text{ MHz} \times 0.5 \text{ pF} \times 5^2 = 62.5\ \mu\text{W}$

así que $P_D = P_{estática} + P_{dinámica} = 722\ \mu + 62.5\ \mu = 784.5\ \mu\text{W}$

Por tanto, el producto retraso-potencia es

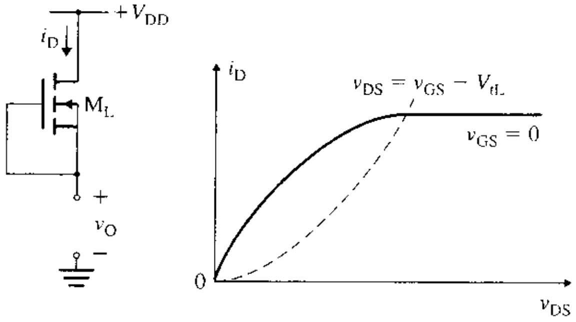
$$\text{DP} = P_D \times t_{pd} = 784.5\ \mu\text{W} \times 2.91 \text{ ns} = 2.28 \text{ pJ}$$

www.elsolucionario.net

Inversor NMOS con carga decremental

La carga de un inversor puede ser un MOSFET de tipo decremental. Considérese un MOSFET decremental de canal *n*, cuya compuerta está conectada a la terminal de la fuente, como se muestra en la figura 12.15(a). Con esta conexión, $V_{GS} = 0$ V; la característica de salida aparece en la figura 12.15(b), lo que indica que v_{DS} debe ser cero para obtener una corriente de drenaje de valor cero.

FIGURA 12.15 MOSFET decremental de canal *n*, con $v_{GS} = 0$



(a) Circuito (b) Característica *v-i*

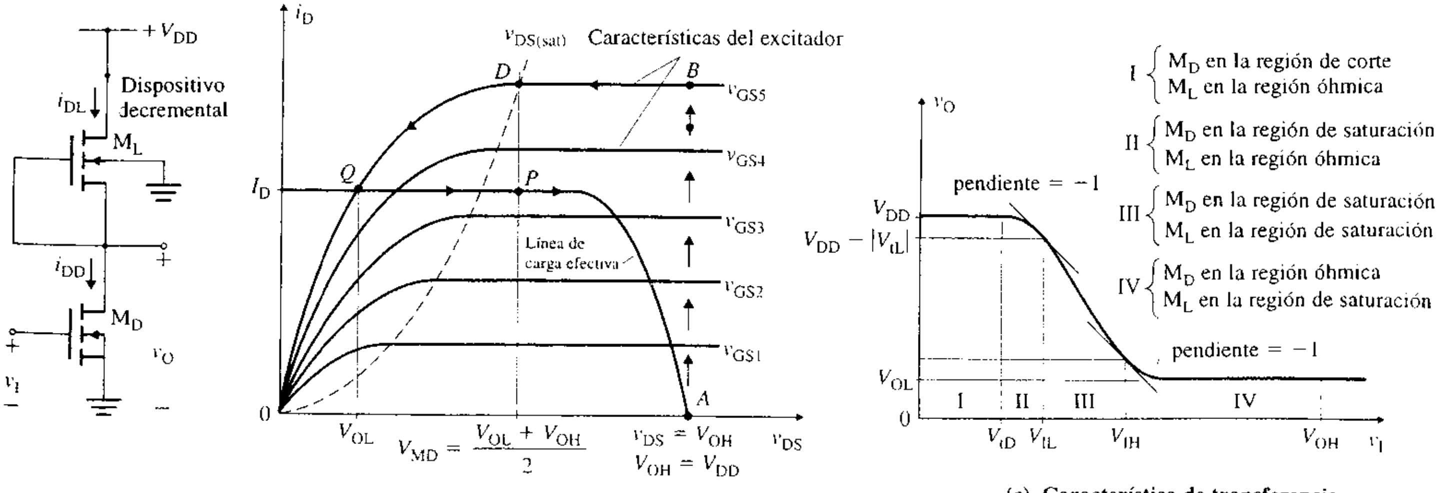
Características estáticas En la figura 12.16(a) se muestra un inversor NMOS con un transistor de carga decremental M_L, en el que los sustratos de los MOSFET están conectados a tierra. A fin de simplificar el análisis, se supondrá que los sustratos están conectados a las terminales de la fuente, de forma que $V_{SB} = 0$ tanto para M_D como para M_L. Las características de salida de los transistores de carga y excitador se muestran en la figura 12.16(b). Si $v_I = V_{OL}$, entonces $v_O = V_{OH}$. Cuando v_I pasa a alto (a V_{OH}), el transistor M_D se activa, y el punto de operación salta desde *A* hasta *B*, y a continuación se mueve a lo largo de la curva *i-v* de M_D, hasta que finalmente alcanza el punto de polarización *Q*, de forma que $v_O = V_{OL}$. Cuando v_I pasa de alto a bajo (a V_{OL}), el punto de operación salta de *Q* a *A*, y luego se mueve a lo largo de la curva *i-v* de M_L, hasta que finalmente llega a $v_O = V_{OH}$. Dependiendo del voltaje de entrada v_I, la característica de transferencia de voltaje se puede dividir en cuatro regiones, como se ve en la figura 12.16(c).

En la región I, el voltaje de entrada $v_I \leq V_{tD}$, donde V_{tD} es el voltaje de umbral del transistor excitador M_D. M_D está en corte, por lo que las corrientes de drenaje de los dos transistores deben ser cero. M_L funciona en la región de no saturación (óhmica). La corriente de drenaje del transistor de carga M_L es $i_{DL} = 0$, lo que, para $v_{DSL} = 0$V, da el voltaje de salida como

$$v_O = V_{OH} = V_{DD} - v_{DSL} = V_{DD}$$

Por tanto, V_{OH} no se ve reducido por V_{tL}, como en el caso de un inversor con carga incremental.

FIGURA 12.16 Inversor NMOS con carga decremental



(a) Circuito (b) Características *v-i* (c) Característica de transferencia

www.elsolucionario.net

En la región II, $v_I > V_{tD}$. Conforme v_I se hace ligeramente mayor que V_{tD}, M_D comienza a conducir y funciona en la región de saturación. M_L todavía está en la región de no saturación. Las dos corrientes de drenaje deben ser iguales. Esto es, $i_{DL} = i_{DD}$, lo que, para M_L en la región de no saturación y M_D en la región de saturación, da

$$K_L[2(v_{GSL} - V_{tL})v_{DSL} - v_{DSL}^2] = K_D(v_{GSD} - V_{tD})^2$$

Al sustituir los valores de $v_{GSL} = 0$, $v_{DSL} = V_{DD} - v_O$ y $v_{GSD} = v_I$, se obtiene la relación entre los voltajes de entrada y de salida como

$$K_L[-2V_{tL}(V_{DD} - v_O) - (V_{DD} - v_O)^2] = K_D(v_I - V_{tD})^2 \tag{12.49}$$

Se puede determinar V_{IL} derivando la ecuación (12.49) y haciendo $dv_O/dv_I = -1$ para resolver en función de $v_I = V_{IL}$.

Si v_I aumenta lo suficiente, tanto M_D como M_L funcionarán en la región de saturación. En el punto de transición de no saturación a saturación para M_L, se tiene

$$v_{DSL} = V_{DD} - v_O = v_{GSL} - V_{tL} = 0 - V_{tL} = -V_{tL}$$

que da v_O en la frontera de transición como

$$V_{O(tran1)} = V_O = V_{DD} + V_{tL} \tag{12.50}$$

Remplazando v_O de la ecuación (12.50) en la (12.49), se obtiene el voltaje de entrada correspondiente $V_{I(tran1)}$. Esto es,

$$K_L[-2V_{tL}(V_{DD} - V_{DD} - V_{tL}) - (V_{DD} - V_{DD} - V_{tL})^2] = K_D(v_I - V_{tD})^2$$

de donde, para $v_I > V_{tD}$,

$$V_{I(tran1)} = v_I = V_{tD} - V_{tL}\left(\frac{K_L}{K_D}\right)^{1/2} = V_{tD} - V_{tL}\sqrt{\frac{1}{K_R}} \tag{12.51}$$

▸ **NOTA:** $V_{I(tran1)}$ también se puede obtener de

$$K_L(V_{GSL} - V_{tL})^2 = K_D(V_{GSD} - V_{tD})^2$$

para $V_{GSL} = 0$ y $V_{GSD} = v_I = V_{I(tran1)}$.

En la región III, $v_I = V_{I(tran1)}$. Tanto M_L como M_D funcionan en la región de saturación. En vista de que las dos corrientes deben ser iguales, $i_{DL} = i_{DD}$, o

$$K_L(v_{GSL} - V_{tL})^2 = K_D(v_{GSD} - V_{tD})^2$$

Al sustituir $v_{GSL} = 0$ y $v_{GSD} = v_I$, se obtiene el voltaje de entrada cuando ambos transistores están en saturación:

$$v_I = V_{tD} - V_{tL}\left(\frac{K_L}{K_D}\right)^{1/2} = V_{tD} - V_{tL}\sqrt{\frac{1}{K_R}}$$

El valor correspondiente a la corriente de drenaje es

$$i_{DL} = i_{DD} = K_L(v_{GSL} - V_{tL})^2 = K_L(-V_{tL})^2 = K_L V_{tL}^2 \tag{12.52}$$

lo que indica que la corriente de drenaje es independiente de v_I y se mantiene constante. A este nivel de corriente, M_L continuará funcionando en la región de saturación, y M_D será forzado a la no saturación. Existirá una transición rápida conforme M_D conmuta de la región de saturación a la de no saturación. El voltaje de salida cambiará a

$$V_{O(tran2)} = v_O = v_{DSD} = v_{GSD} - V_{tD} = v_I - V_{tD} \tag{12.53}$$

El voltaje de entrada en esta transición es el mismo que $V_{I(tran1)}$. Esto es,

$$V_{I(tran2)} = V_{I(tran1)} = V_{tD} - V_{tL}\left(\frac{K_L}{K_D}\right)^{1/2} \tag{12.54}$$

www.elsolucionario.net

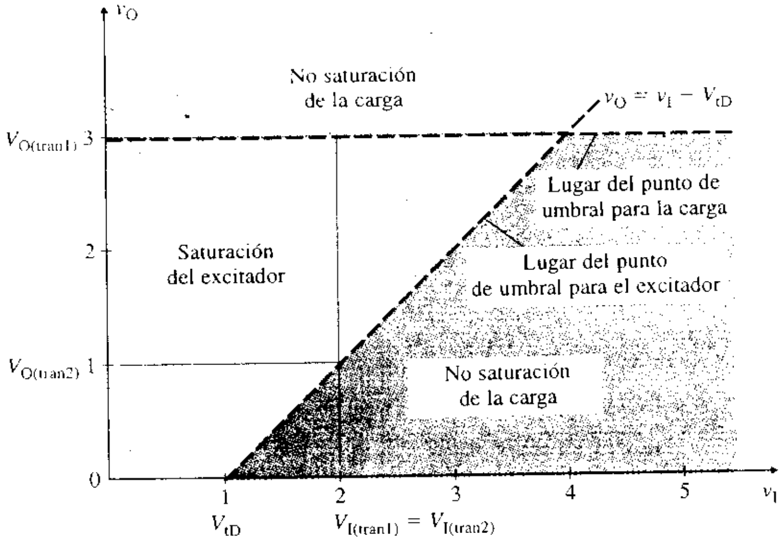


FIGURA 12.17
Lugares de transición para los transistores excitador y de carga

Obsérvese que en $v_I = V_{I(tran1)} = V_{I(tran2)}$ existirán dos transiciones: la primera, al conmutar M_D de la saturación a la no saturación con un voltaje de salida $v_O = V_{DD} + V_{tL}$, y la segunda cuando M_L conmuta de la no saturación a la saturación con un voltaje de salida $v_O = v_I - V_{tD}$.

En la región IV, $v_I > V_{I(tran1)} = V_{I(tran2)}$. El transistor excitador M_D entra en la no saturación y M_L funciona en la región de saturación. En vista de que las dos corrientes deben ser iguales, $i_{DL} = i_{DD}$, lo que, para M_L en la saturación y M_D en la no saturación, da

$$K_L(v_{GSL} - V_{tL})^2 = K_D[2(v_{GSD} - V_{tD})v_{DSD} - v_{DSD}^2]$$

Remplazando $v_{GSL} = 0$, $v_{DSD} = v_O$ y $v_{GSL} = v_I$, se obtiene la relación entre los voltajes de entrada y de salida:

$$K_L(-V_{tL})^2 = K_D[2(v_I - V_{tD})v_O - v_O^2] \tag{12.55}$$

Al hacer $dv_O/dv_I = -1$, la ecuación (12.55) da

$$v_I = 2v_O + V_{tD}$$

que, después de la sustitución en la ecuación (12.55), da

$$V_{IH} = \frac{2|V_{tL}|}{\sqrt{3K_R}} + V_{tD} \tag{12.56}$$

$$V_O = \frac{|V_{tL}|}{\sqrt{3K_R}} \tag{12.57}$$

Los lugares comunes de los puntos de transición tanto para el transistor de carga como para el excitador, se muestran en la figura 12.17. Las características de transferencia representativas aparecen en la figura 12.18 para diversos valores de la relación K_D/K_L. La carga decremental proporciona una corriente constante una vez que M_L llega a la saturación.

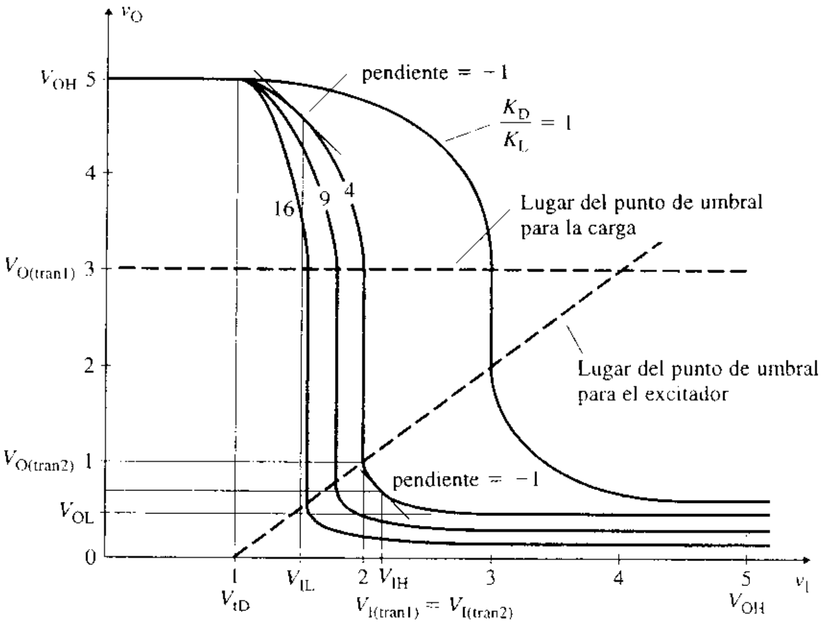
Efecto de cuerpo Con el efecto de cuerpo, V_{tL} varía con $v_{SB} = v_O$ mediante

$$V_{tL} = V_{tL0} + \gamma|\sqrt{v_O + 2\phi_f} - \sqrt{2\phi_f}| \tag{12.58}$$

donde V_{tL0} es el voltaje de umbral en $v_{SB} = 0$. En vista que $|V_{tL}|$ se reduce al disminuir v_O, la corriente de la carga se reducirá ligeramente, y v_O seguirá bajando rápidamente con v_I.

www.elsolucionario.net

FIGURA 12.18 Características de transferencia para diversos valores de la relación K_D/K_L



EJEMPLO 12.4

D

Diseño de un inversor NMOS con carga decremental Diseñar un inversor NMOS de carga decremental, como el que se muestra en la figura 12.16(a), a fin de obtener un margen de ruido $NM_H \geq 2.7$ V. Los voltajes de umbral son: $V_{tL} = -2.5$ V, $V_{tD} = 1$ V y $K_L = 20\ \mu A/V^2$. El voltaje de alimentación es $V_{DD} = 5$ V. Supóngase $V_{OH} = V_{DD} = 5$ V, la capacitancia de carga $C_L = 0.5$ pF y la frecuencia $f_{clk} = 5$ MHz.

(a) Determinar el parámetro de diseño $K_R = K_D/K_L$, despreciando el efecto de cuerpo.

(b) Calcular NM_L si se desprecia el efecto de cuerpo.

(c) Calcular NM_H si se toma en cuenta el efecto de cuerpo. Suponer que $\gamma = 0.5\ \sqrt{V}$ y $2\phi_f = 0.6$ V.

(d) Calcular el tiempo de propagación de baja a alta t_{pLH}.

(e) Calcular el tiempo de propagación de alta a baja t_{pHL}.

(f) Calcular el producto retraso-potencia DP.

(g) Utilizar PSpice/SPICE para verificar los resultados.

SOLUCIÓN

(a) $NM_H = V_{OH} - V_{IH} \geq 2.7$ V. Por tanto, para $V_{OH} = V_{DD} = 5$ V,

$$V_{IH} = V_{OH} - NM_H \leq 2.3 \text{ V}$$

Para $V_{IH} \leq 2.3$ V, la ecuación (12.56) da

$$K_R = \frac{(2V_{tL})^2}{3(V_{IH} - V_{tD})^2} \tag{12.59}$$

de donde $K_R = 4.93$. En vista de que un valor más grande da un V_{IH} menor, se elige $K_R = 5$. Para este valor de K_R, la ecuación (12.56) da $V_{IH} = 2.29$ V, y la ecuación (12.57) da $v_O = 0.65$ V.

(b) Para $K_D = K_L \times K_R = 100\ \ \mu A/V^2$, la ecuación (12.49) da

$$20\ \mu \times [(-2) \times (-2.5) \times (5 - v_O) - (5 - v_O)^2] = 20\ \mu \times 5(v_I - 1)^2 \tag{12.60}$$

Con $dv_O/dv_I = -1$, se obtiene

$$v_I = 0.2v_O + 0.5$$

Resolviendo estas dos ecuaciones, se obtiene $V_{IL} = 1.46$ V y $v_O = 4.78$ V. Para $v_I = V_{OH}$ y $v_O = V_{OL}$, la ecuación (12.55) da

$$K_D[2(V_{OH} - V_{tD})V_{OL} - V_{OL}^2] = K_L V_{tL}^2 \tag{12.61}$$

www.elsolucionario.net

que, para $V_{OH} = 5$ V y $K_R = 5$, da $V_{OL} = 0.16$ V. Por tanto,

$$NM_L = V_{IL} - V_{OL} = 1.46 - 0.16 = 1.3 \text{ V}$$

(c) Con el efecto de cuerpo, en $v_O = 0.65$ V, la ecuación (12.58) da

$$\begin{aligned} V_{tL} &= V_{tL0} + \gamma\left|\sqrt{v_O + 2\phi_f} - \sqrt{2\phi_f}\right| \\ &= -2.5 + 0.5\left|\sqrt{0.65 + 0.6} - \sqrt{0.6}\right| = -2.33 \text{ V} \end{aligned} \tag{12.62}$$

Con este valor, la ecuación (12.56) da $V_{IH} = 2.20$ V. Entonces,

$$NM_H = V_{OH} - V_{IH} = 5 - 2.20 = 2.80 \text{ V}$$

que es mejor que el valor especificado de 2.7 V.

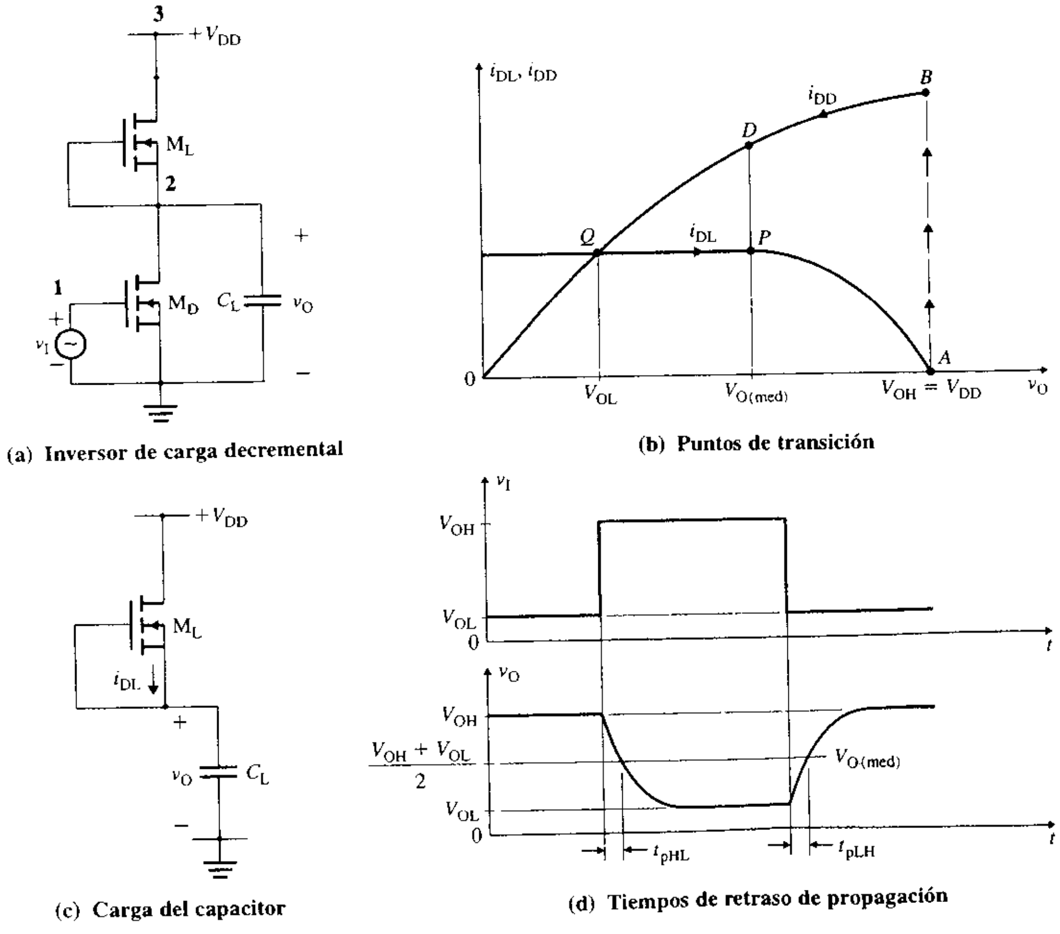
(d) En la figura 12.19(a) se muestra el inversor con un capacitor de carga C_L. Conforme v_I pasa a bajo hasta V_{OL}, M_D se desactiva de inmediato y el capacitor C_L es cargado por la corriente de drenaje i_{DL}. El punto de operación, que se muestra en la figura 12.19(b), se mueve a lo largo de la recta de carga de M_L desde el punto Q de V_{OL} hasta el punto medio P de $V_{O(med)} = (V_{OH} + V_{OL})/2$. La carga del capacitor aparece en la figura 12.19(c). El voltaje de salida está dado por

$$C_L \frac{dv_O}{dt} = i_{DL} = K_L V_{tL}^2 \tag{12.63}$$

que, después de integrar desde V_{OL} hasta $V_{O(med)}$, da el valor de t_{pLH} como

$$\begin{aligned} t_{pLH} &= \frac{C_L(V_{OH} - V_{OL})}{2K_L V_{tL}^2} \\ &= 0.5 \text{ pF} \times (5 - 0.16)/(2 \times 20\ \mu \times 2.5^2) = 9.7 \text{ ns} \end{aligned} \tag{12.64}$$

FIGURA 12.19 Velocidad de conmutación del inversor NMOS con carga decremental



www.elsolucionario.net

(e) Conforme v_I pasa de alto a V_{OH}, M_D se activa y el capacitor C_L se descarga a través de M_D. El punto de operación se mueve a lo largo de la línea de carga de M_D desde el punto B de V_{OH} hasta el punto medio D de $V_{O(med)}$. El voltaje de salida está dado por

$$C_L \frac{dv_O}{dt} = i_{DD} - i_{DL} = i_{DD} - K_L V_{tL}^2 \tag{12.65}$$

$V_{OL} = 0.16$ V, $V_{OH} = V_{DD} = 5$ V, y

$$V_{O(med)} = (V_{OH} + V_{OL})/2 = 2.6 \text{ V}$$

Entonces $\quad i_{DD}(V_{OH}) = K_D(V_{OH} - V_{tD})^2 = 100\ \mu \times (5-1)^2 = 1600\ \mu\text{A}$

$$i_{DD}(V_{O(med)}) = K_D[2(V_{OH} - V_{tD})v_O - v_O^2] = 100\ \mu \times [2 \times (5-1) \times 2.6 - 2.6^2] = 1404\ \mu\text{A}$$

$$i_{DL}(V_{O(med)}) = K_L V_{tL}^2 = 20\ \mu \times 2.5^2 = 125\ \mu\text{A}$$

$$i_{CHL} = (1600\ \mu + 1404\ \mu - 125\ \mu)/2 = 1440\ \mu\text{A}$$

Utilizando la ecuación (12.46), se tiene

$$t_{pHL} = 0.5 \text{ pF} \times (5 - 2.6)/1440\ \mu\text{A} = 0.83 \text{ ns}$$

es mucho más breve que $t_{pLH} = 9.7$ ns. Suponiendo que i_{DD} es mucho mayor que i_{DL}, se puede simplificar la ecuación (12.65) a

$$C_L \frac{dv_O}{dt} = i_{DD} = K_D(V_{DD} - V_{tD})^2$$

que, después de integrar entre V_{OH} y $(V_{OH} + V_{OL})/2$, da el valor de t_{pHL} como

$$t_{pHL} = \frac{C_L(V_{OH} - V_{OL})}{2K_D(V_{DD} - V_{tD})^2} \tag{12.66}$$

$$= 0.5 \text{ pF} \times (5 - 0.16)/(2 \times 100\ \mu) \times (5-1)^2 = 0.76 \text{ ns}$$

(cercano a 0.83 ns).

(f) El tiempo de propagación, t_{pd}, que es el promedio de t_{pLH} y t_{pHL}, es

$$t_{pd} = (t_{pLH} + t_{pHL})/2 = (9.7 \text{ ns} + 0.76 \text{ ns})/2 = 5.2 \text{ ns V}$$

La corriente en $v_O = V_{OL}$ se convierte en

$$i_{DL} = i_{DD} = K_L V_{tL}^2 = 125\ \mu\text{A}$$

y $\quad P_{\text{estática}} = 5 \times 125\ \mu\text{A}/2 = 312.5\ \mu\text{W}$

En vista de que $P_{\text{dinámica}} = f_{clk} C_L V_{CC}^2 = 5 \text{ MHz} \times 0.5 \text{ pF} \times 5^2 = 62.5\ \mu\text{W}$,

$$P_D = P_{\text{estática}} + P_{\text{dinámica}} = 312.5\ \mu + 62.5\ \mu = 375\ \mu\text{W}$$

Por tanto, el producto retraso-potencia es

$$DP = P_D \times t_{pd} = 375\ \mu\text{W} \times 5.2 \text{ ns} = 1.95 \text{ pJ}$$

(g) El listado de los archivos de circuito es el siguiente:

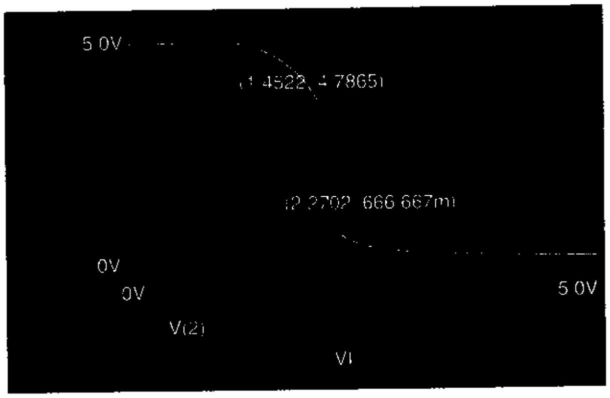
```
Ejemplo 12.4 Inversor NMOS con carga decremental
ML   3   2   2   2   LMOD
MN   2   1   0   0   NMOD
VI   1   0   DC   0V
VDD   3   0   DC   5V
CL   2   0   0.5pF
.DC   VI   0   5   0.001            ; Barrido de cd
.MODEL LMOD NMOS (VTO=-2.5 KP=20U)
.MODEL NMOD NMOS (VTO=1.0 KP=100U)
.PROBE                              ; Posprocesador de gráficos
.END
```

En la figura 12.20 aparece la gráfica de PSpice de la característica de transferencia de voltaje de donde $V_{IL} = 1.4522$ V (el valor esperado es 1.46 V), $V_{IH} = 2.2702$ V (el valor esperado es 2.29 V), $V_{OL} = 0.16$ V (el valor esperado es, 0.16 V), en $V_{OH} = 5$ V, $V_{I(tran1)} = 2.1172$ (el valor esperado es $1 + 2.5\sqrt{1/5} = 2.118$ V) y $V_{O(tran1)} = 2.815$ V (el valor esperado es $5 - 2.5 = 2.5$ V). Los valores

www.elsolucionario.net

de la característica de transferencia de voltaje son muy cercanos a los valores esperados. (Nota: Se pueden determinar puntos dv_O/dv_I $(= -1)$ trazando dV(2) en Probe.)

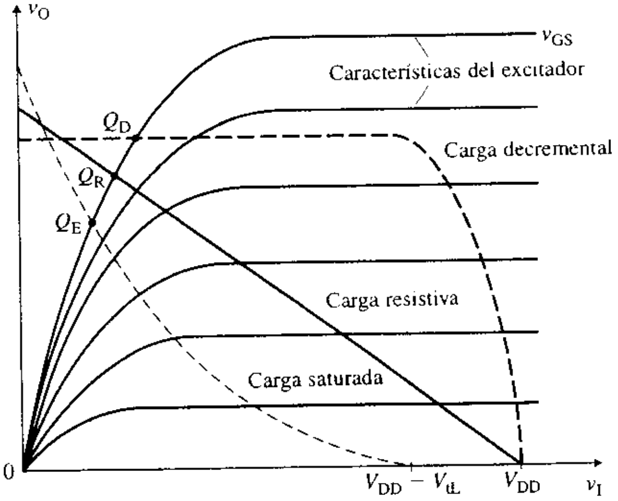
FIGURA 12.20 Gráfica de PSpice de la característica de transferencia de voltaje para un NMO con carga decremental



Comparación de inversores NMOS

Las rectas de carga para los tres tipos básicos de inversores se muestran en la figura 12.21, superpuestas a las características de drenaje del transistor excitador. La recta de carga resistiva exhibe características lineales, y su elevado voltaje de salida depende de la resistencia de drenaje R_D. Un inversor con carga incremental tiene una corriente de drenaje inferior para el mismo valor de v_{DS}. Un inversor con carga decremental muestra una corriente constante en un amplio rango de v_{DS}. Como consecuencia de esta característica, conmutará una carga capacitiva con mayor rapidez que los otros dos inversores. También exhibe un margen de ruido más elevado. Los inversores con carga decremental se utilizan comúnmente en circuitos integrados para conmutación de alta velocidad.

FIGURA 12.21 Rectas de carga de tres inversores NMOS



ASPECTO PRINCIPAL DE LA SECCIÓN 12.5

- El inversor NMOS utiliza un MOSFET incremental como excitador. La carga puede ser un MOSFET incremental o uno decremental. Los inversores con carga decremental permiten una conmutación más rápida y, por tanto, son de uso común en circuitos integrados.

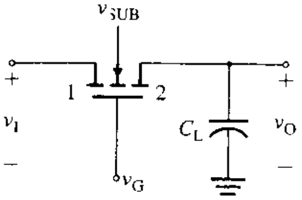
www.elsolucionario.net

12.6 *Circuitos lógicos NMOS*

En los circuitos digitales, los inversores NMOS se usan frecuentemente en las compuertas de transmisión y en las compuertas NOR y NAND.

Compuertas NMOS de transmisión

FIGURA 12.22
Compuerta de transmisión NMOS



La compuerta de transmisión NMOS es básicamente un NMOS conectado a una capacitancia de carga efectiva C_L, como se observa en la figura 12.22. El sustrato está conectado al potencial más negativo del circuito, en vez de conectarlo a la terminal de la fuente. El MOSFET se puede suponer totalmente bilateral. Esto es, las terminales de drenaje y de fuente son idénticas.

Para examinar el funcionamiento de las compuertas de transmisión NMOS, se supondrá que el sustrato está conectado a cero (esto es, $v_{SUB} = 0$ V), y se considerarán los siguientes casos con base en el nivel del voltaje de entrada v_I.

En el caso 1, $v_G = 0$ V y $v_I = 0$ V o 5 V. La compuerta no será positiva respecto a la terminal de entrada 1 o a la terminal de salida 2, y el transistor siempre estará en corte. Por tanto, las terminales de entrada y de salida estarán aisladas entre sí. El voltaje de entrada v_I puede tener cualquier valor, sin afectar el voltaje de salida v_O.

En el caso 2, $v_G = 5$ V y $v_I = 0$ V. La compuerta está a 5 V respecto a la terminal de entrada 1, de manera que el transistor está activado. Las terminales 1 y 2 actúan como drenaje y fuente, respectivamente. El voltaje drenaje a fuente y la corriente de drenaje serán cero. El voltaje de salida será cero: $v_O = 0$ V.

En el caso 3, $v_G = 5$ V, $v_I = 5$ V e, inicialmente, $v_O = 0$ V. La compuerta y la terminal 1 están a 5 V respecto a la terminal 2. La terminal 1 actúa como drenaje, y la terminal 2, como fuente. Por tanto, la corriente fluye de la terminal 1 a la terminal 2, y carga el capacitor de carga, hasta que el voltaje compuerta a salida sea igual al voltaje de umbral V_t del transistor. Esto es $v_G - v_O = V_t$. Para un transistor con $V_t = 1$ V, $v_O = v_G - V_t = 5 - 1 = 4$ V.

En el caso 4, $v_G = 5$ V, $v_I = 0$ V e, inicialmente, $v_O = v_G - V_t = 4$ V. La compuerta está a 5 V, y la terminal 2 está a 4 V con respecto a la terminal 1. La terminal 2 actúa como drenaje, y la terminal 1, como fuente. El transistor se encuentra activado. Por tanto, la corriente fluye de la terminal 2 a la terminal 1, y descarga el capacitor de carga. Esto es, $v_O = 0$ V.

En el caso 5, $v_G = 0$ V, $v_I = 0$ V o 5 V e, inicialmente, $v_O = v_G - V_t = 4$ V. Cuando v_G pasa al valor cero, la situación es similar a la del caso 1, y el transistor está en corte. Las terminales de entrada y de salida quedan aisladas.

Por tanto, siempre que v_G esté en alto, el transistor transmitirá el voltaje de entrada hacia la salida. Si v_G está en bajo, el transistor estará desconectado, quedando aisladas las terminales de entrada y de salida. Dependiendo de los niveles del voltaje de compuerta y de entrada, se puede operar la compuerta de transmisión (a) como un conmutador analógico, (b) como un circuito de muestreo y retención que convierte señales analógicas a sus equivalentes digitales, o (c) como un transistor de paso para dirigir señales lógicas.

Compuertas NMOS NOR

En la figura 12.23 se muestra una compuerta lógica NMOS NOR. Dos transistores NMOS en paralelo se conectan en serie con una carga de tipo decremental. La característica de transferencia es similar a la de un inversor con carga decremental. Si ambos voltajes de entrada v_A y v_B son menores que el voltaje de umbral de los transistores del excitador, $v_O = v_{OH}$ (para el 1 lógico). Si $v_A = v_{OH}$ (para el 1 lógico), entonces M_1 se activa, y el voltaje de salida se reduce a una salida baja, $v_O = V_{OL}$. Si tanto v_A como v_B están en alta (en V_{OH}), entonces M_1 y M_2 se activan, y el voltaje de salida está en baja (en V_{OL}). El valor exacto del voltaje de salida dependerá de los parámetros del transistor, según se vio en la sección 12.5, y variará ligeramente, dependiendo de si uno o ambos transistores del excitador están activados. La función lógica de una compuerta NMOS NOR aparece en la tabla 12.4

www.elsolucionario.net

FIGURA 12.23
Compuerta NMOS NOR

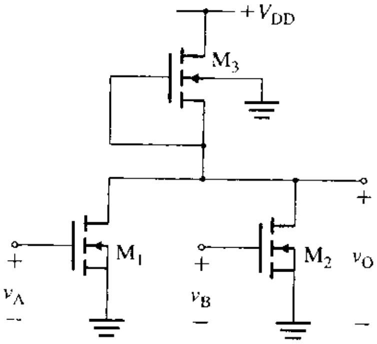


TABLA 12.4 Función lógica de la compuerta NMOS NOR

v_A	v_B	v_O
V_{OL} (0)	V_{OL} (0)	V_{OH} (1)
V_{OL} (0)	V_{OH} (1)	V_{OL} (0)
V_{OH} (1)	V_{OL} (0)	V_{OL} (0)
V_{OH} (1)	V_{OH} (1)	V_{OL} (0)

Compuertas NMOS NAND

En la figura 12.24 aparece una compuerta NMOS NAND. Dos transistores se conectan en serie con una carga de tipo decremental. Si tanto los voltajes de entrada v_A y v_B son menos que el voltaje de umbral de los transistores del excitador, $v_O = v_{OH}$ (para el 1 lógico). Si $v_A = v_{OH}$ y v_B sigue siendo menor que el voltaje de umbral v_{t2} de M_2, entonces M_2 sigue desconectado, y $v_O = V_{OH}$. Si en v_A y v_B están en alta (en V_{OH}),entonces tanto M_1 como M_2 se activan y el voltaje de salida está en baja (en V_{OL}). El valor exacto del voltaje de salida dependerá de los parámetros del transistor. La función lógica de una compuerta NMOS NAND se muestra en la tabla 12.5

FIGURA 12.24
Compuerta NMOS NAND

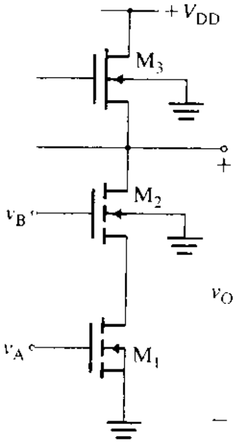


TABLA 12.5 Función lógica de la compuerta NMOS NAND

v_A	v_B	v_O
V_{OL} (0)	V_{OL} (0)	V_{OH} (1)
V_{OL} (0)	V_{OH} (1)	V_{OH} (1)
V_{OH} (1)	V_{OL} (0)	V_{OH} (1)
V_{OH} (1)	V_{OH} (1)	V_{OL} (0)

ASPECTO PRINCIPAL DE LA SECCIÓN 12.6

- En los circuitos digitales, con frecuencia se utilizan inversores NMOS en las compuertas de transmisión y en las compuertas NOR y NAND.

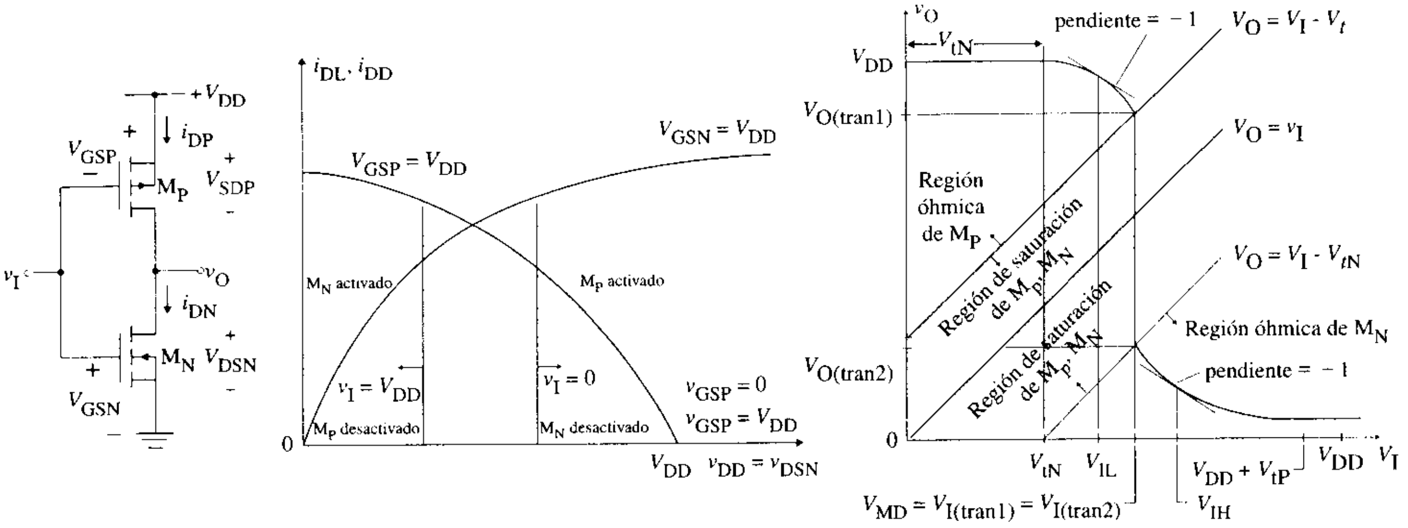
12.7 *Inversores CMOS*

Los circuitos complementarios, o CMOS, utilizan MOSFET de tipo incremental tanto de canal *n* como de canal *p* en el mismo circuito. Debido a su muy bajo consumo de energía, los circuitos CMOS se emplean comúnmente en circuitos integrados. En la figura 12.25(a) se muestra un inversor CMOS. El transistor M_P es un dispositivo de canal *p*, y el transistor M_N es un dispositivo de canal *n*. Cada sustrato está conectado a su fuente. La señal de entrada se conecta a ambas compuertas del transistor, y la terminal de salida es común a ambas terminales de drenaje. Las características de carga de los dos dispositivos CMOS aparecen en la figura 12.25(b) para dos entradas extremas: $v_I = 0$ y $v_I = V_{DD}$. Para $v_I = 0$, M_N está desconectado y su corriente de drenaje es cero. M_P tiene la característica correspondiente a $v_{GSP} = V_{DD}$. Para $v_I = V_{DD}$, M_P está desconectado y su corriente de drenaje es cero. M_N tiene la característica correspondiente a $v_{GSN} = V_{DD}$. Por tanto sus corrientes de drenaje son cero en estas entradas, y la corriente consumida de la fuente de alimentación es cero.

Conforme el voltaje de entrada v_I varía de cero al valor máximo V_{DD}, el voltaje de salida v_O se reduce desde V_{DD} hasta cero. Las características de transferencia se muestran en la figura 12.25(c). Dependiendo del voltaje de entrada v_I, la característica de transferencia de voltaje puede dividirse en cinco regiones.

www.elsolucionario.net

FIGURA 12.25 Inversor CMOS



(a) Circuito (b) Características de carga (c) Característica de transferencia

En la región I, $0 \leq v_I < V_{tN}$, donde V_{tN} es el voltaje de umbral del transistor M_N. Puesto que $v_{GSN} = v_I < V_{tN}$, M_N se mantiene desconectado. Con un valor bajo de v_I, $V_{SGP} = V_{DD} - v_I$ es alto y positivo, se activa M_P y es llevado a la región de no saturación (óhmica). Como la resistencia de canal del transistor desactivado M_N es mucho mayor que la correspondiente al transistor activado M_P, y como M_N y M_P forman un divisor de voltaje, el voltaje de salida es $v_O \approx V_{DD}$, como se muestra en la figura 12.25(c). Los diversos voltajes son: $V_{GSN} = v_I$, $V_{GSP} = -V_{DD} + v_I$ y $v_O = V_{DD}$.

En la región II, $V_{tN} \leq v_I \leq V_M = V_{I(tran1)}$ y $v_{GSP} = (-V_{DD} + v_I) < V_{tP}$, donde V_{tP} es el voltaje de umbral del transistor M_P y $V_{I(tran1)}$ queda definido por la ecuación (12.68). Conforme v_I se hace mayor o igual que V_{tN}, M_N conduce y funciona en la región de saturación, para lo cual V_{GSN} queda descrita por $V_{tN} < v_{GSN} (= v_I) < (v_{DSN} + V_{tN})$.

Para $V_{GSP} < V_{tP}$, M_P se conserva en la región óhmica. Con M_N en la región de saturación y M_P en la óhmica, las dos corrientes de drenaje deben ser iguales; esto es, $i_{DN} = i_{DP}$. Aplicando las ecuaciones para las regiones de saturación y óhmica, se tiene

$$K_N(v_{GSN} - V_{tN})^2 = K_P[2(v_{SGP} + V_{tP})v_{SDP} - v_{SDP}^2]$$

donde K_N y K_P son las constantes para los transistores tipo n y tipo p, respectivamente. Remplazando $v_{GSN} = v_I$, $v_{SGP} = V_{DD} - v_I$ y $v_{SDP} = V_{DD} - v_O$ en la ecuación anterior, se obtiene la relación entre v_I y v_O como

$$K_N(v_I - V_{tN})^2 = K_P[2(V_{DD} - v_I + V_{tP})(V_{DD} - v_O) - (V_{DD} - v_O)^2] \qquad \textbf{(12.67)}$$

V_{IL} se puede encontrar diferenciando la ecuación 12.67 y haciendo $dv_O/dv_I = -1$, a fin de resolver en función de $v_I = V_{IL}$.

Si se incrementa aún más v_I, v_{GSN} aumentará y v_{SGP} se reducirá. Tanto M_N como M_P funcionan en la región de saturación. En el punto de transición de la región óhmica a la de saturación para M_P, se obtiene

$$v_{SGP} = v_{SDP} - V_{tP}$$

Al sustituir los valores para $v_{SGP} = V_{DD} - v_I$ y $v_{SDP} = V_{DD} - v_O$, se obtiene

$$V_{DD} - v_I = V_{DD} - v_O - V_{tP}$$

que da el voltaje de entrada en la primera transición como

$$V_{I(tran1)} = v_I = v_O + V_{tP}$$

www.elsolucionario.net

El voltaje de salida correspondiente es

$$V_{O(tran1)} = v_O = v_I - V_{tP}$$

cuya gráfica es una línea recta que cruza el eje de salida en $-V_{tP}$ (una cantidad positiva), como se puede observar en la figura 12.25(c). La intersección con la característica de transferencia da $V_{I(tran1)}$ y $V_{O(tran1)}$. A fin de despejar el valor de $V_{I(tran1)}$ o $V_{O(tran1)}$, una de estas cantidades debe ser conocida.

En la región III, $v_I = V_{I(tran1)}$. Tanto M_N como M_P funcionan en la región de saturación. Puesto que las dos corrientes de drenaje deben ser iguales, $i_{DN} = i_{DP}$, o

$$K_N(v_{GSN} - V_{tN})^2 = K_P(v_{SGP} + V_{tP})^2$$

Si se sustituyen $v_{GSN} = v_I$ y $v_{SGP} = V_{DD} - v_I$, se obtiene el voltaje de entrada en la transición de M_P de la región óhmica a la de saturación:

$$V_{I(tran1)} = V_M = \frac{V_{DD} + V_{tP} + V_{tN}\sqrt{K_N/K_P}}{1 + \sqrt{K_N/K_P}} = \frac{V_{DD} + V_{tP} + V_{tN}\sqrt{K_R}}{1 + \sqrt{K_R}} \quad \textbf{(12.68)}$$

que es independiente del voltaje de salida v_O. En el caso de transistores idénticos, $K_N = K_P$ y $V_{tN} = |V_{tP}|$, y la ecuación (12.68) se reduce a

$$V_{I(tran1)} = V_M = \frac{V_{DD}}{2} \quad \textbf{(12.69)}$$

lo que es deseable para maximizar la inmunidad al ruido del circuito. Una vez que se determina el valor de $V_{I(tran1)}$ de la ecuación (12.69), se puede calcular el voltaje de salida en el borde de la transición de M_P, a partir de

$$V_{O(tran1)} = v_O = V_{I(tran1)} - V_{tP}$$

Este segmento termina cuando M_N entra a la región óhmica, que está definida por

$$v_{GSN} = v_{DSN} + V_{tN}$$

Al sustituir $v_{GSN} = v_I$ y $v_{DSN} = v_O$ en la ecuación anterior, se obtiene

$$v_I = v_O + V_{tN}$$

la cual da el voltaje de entrada en la transición de M_N de la región de saturación a la región óhmica como

$$V_{I(tran2)} = v_I = v_O + V_{tN}$$

El voltaje de salida correspondiente está dado por

$$v_O = v_I - V_{tN}$$

el cual interseca el eje de entrada en V_{tN}, como se muestra en la figura 12.25(c). La intersección con la característica de transferencia da $V_{I(tran2)}$ y $V_{O(tran2)}$. Como $V_{I(tran1)}$ es independiente de v_O y $v_I = V_{I(tran1)} = V_{I(tran2)}$, las cantidades $V_{O(tran1)}$ y $V_{O(tran2)}$ deben ser distintas. Existirán dos transiciones: la primera, para M_P de la región óhmica a la región de saturación con un voltaje de salida $v_O = v_I + V_{tP}$, y la segunda para M_N de la región de saturación a la región óhmica con un voltaje de salida de $V_{O(tran2)} = V_{I(tran1)} - V_{tN}$.

En la región IV, $V_{I(tran1)} = V_{I(tran2)} \le v_I \le (V_{DD} + V_{tP})$. M_N entra en la región óhmica y M_P sigue funcionando en la región de saturación. Ya que las dos corrientes de drenaje deben ser iguales, $i_{DN} = i_{DP}$, lo cual, para M_P en la región de saturación y M_N en la región óhmica, da

$$K_N[2(v_{GSN} - V_{tN})v_{DSN} - v_{DSN}^2] = K_P(V_{SGP} + V_{tP})^2$$

Remplazando $V_{GSN} = v_I$, $v_{DSN} = v_O$ y $v_{SGP} = V_{DD} - v_I$, se puede expresar la relación entre v_O y v_I como

$$K_N[2(v_I - V_{tN})v_O - v_O^2] = K_P(V_{DD} - v_I + V_{tP})^2 \quad \textbf{(12.70)}$$

www.elsolucionario.net

V_{IH} puede obtenerse diferenciado la ecuación (12.70) y haciendo que $dv_O/dv_I = -1$ a fin de resolver en función de $v_I = V_{IH}$.

En la región V, $v_I > (V_{DD} + V_{tP})$. M_P está en la región de corte, y M_N está en la región óhmica. Virtualmente, no habrá ninguna corriente a través de los transistores, y el voltaje de salida será cero. Esto es,

$$i_{DN} = i_{DP} = 0$$
$$v_O = 0$$

EJEMPLO 12.5 ▸ **D**

Diseño de un inversor CMOS Diseñar un inversor CMOS, como el que se muestra en la figura 12.25(a), para que funcione con un voltaje de transición $V_M = 2.5$ V. Los voltajes de umbral son: $V_{tP} = -1$ V, $V_{tN} = 1$ V y $K_P = 20\ \mu A/V^2$. El voltaje de alimentación es $V_{DD} = 5$ V. Suponer que $V_{IH} = V_{OH} = 5$ V, la capacitancia de carga es $C_L = 0.5$ pF y la frecuencia $_{clk} = 5$ MHz.

(a) Calcular el parámetro de diseño $K_R = K_N/K_P$, despreciando el efecto de cuerpo.

(b) Calcular NM_L y NM_H.

(c) Calcular el retraso de propagación t_{pd}.

(d) Calcular el producto retraso-potencia DP.

(e) Utilizar PSpice/SPICE para verificar los resultados.

SOLUCIÓN

(a) Despejando K_R de la ecuación (12.68),se tiene

$$K_R = \frac{(W/L)_N}{(W/L)_P} = \left[\frac{V_{DD} + V_{tP} - V_M}{V_M - V_{tN}}\right]^2 \qquad \textbf{(12.71)}$$

el cual, para $V_M = 2.5$ V, da $K_R = 1$. Por tanto $K_N = K_P = 20$ A/V^2.

(b) $V_{OH} = V_{DD} = 5$ V. Entonces,

$$V_{O(tran1)} = V_M - V_{tP} = 2.5 + 1 = 3.5 \text{ V}$$
$$V_{O(tran2)} = V_M - V_{tN} = 2.5 - 1 = 1.5 \text{ V}$$

Remplazando los valores numéricos en la ecuación (12.67), se obtiene

$$v_I^2 = 14 - 8v_I + 2v_O + 2v_Iv_O - v_O^2$$

de donde, con $dv_O/dv_I = -1$, $v_O = v_I + 2.5$. Resolviendo estas dos ecuaciones, se obtiene $V_{IL} = v_I = 2.13$ V con $v_O = 4.63$ V.

Remplazando los valores numéricos en la ecuación (12.70),

$$16 - 8v_I + v_I^2 = 2v_Iv_O - 2v_O - v_O^2$$

el cual, con $dv_O/dv_I = -1$, da $v_I = v_O + 2.5$. Resolviendo estas dos ecuaciones, se obtiene $V_{IH} = v_I = 2.88$ V con $v_O = 0.38$ V.

Cuando $v_I = V_{DD} + V_{tP} = 5 - 1 = 4$, M_P se desactiva y $V_{OL} = v_O = 0$. Entonces,

$$NM_L = V_{IL} - V_{OL} = 2.13 - 0 = 2.13 \text{ V}$$

y

$$NM_H = V_{OH} - V_{IH} = 5 - 2.88 = 2.12 \text{ V}$$

(c) El inversor con un capacitor de carga C_L tiene una configuración similar a la que se muestra en la figura 12.19(a). Conforme v_I pasa de baja a V_{OL}, M_N se desactiva de inmediato y el capacitor C_L es cargado por la corriente de drenaje i_{DP} Como M_P está en saturación y $v_I = V_{OL} = 0$, la relación entre el voltaje de salida a la corriente de carga es

$$C_L \frac{dv_O}{dt} = i_{DP} = K_P(V_{DD} - v_I + V_{tP})^2$$

de donde, después de integrar entre V_{DD} y $V_{DD}/2$, da t_{pLH} como

$$t_{pLH} = \frac{C_L V_{DD}}{2K_P(V_{DD} - |V_{tP}|)^2} \qquad \textbf{(12.72)}$$

$$= 0.5 \text{ pF} \times 5/[2 \times 20\ \mu \times (5-1)^2] = 3.91 \text{ ns}$$

www.elsolucionario.net

Debido a la topología del inversor CMOS, t_{pHL} tendrá el mismo valor que t_{pLH}. Por tanto el tiempo de propagación es $t_{pd} \approx t_{pLH} = 3.91$ ns. En la práctica, el área que ocupa un CMOS simétrico en la pastilla no es mínima, por lo que no todos los diseños de CMOS son simétricos.

(d) El inversor CMOS consume una corriente ínfima (del orden de los nanoamperes) de la fuente de alimentación en los estados alto y bajo. Por tanto, la disipación de potencia estática es prácticamente cero: $P_{\text{estática}} = 0$. Ésta es una clara ventaja para un equipo CMOS portátil, ya que la operación en espera del equipo no descargará la batería. Se tiene

$$P_{\text{dinámica}} = f_{\text{clk}} C_L V_{CC}^2 = 5 \text{ MHz} \times 0.5 \text{ pF} \times 5^2 = 62.5\ \mu\text{W}$$

así que

$$P_D = P_{\text{estática}} + P_{\text{dinámica}} = 0 + 62.5\ \mu\text{W} = 62.5\ \mu\text{W}$$

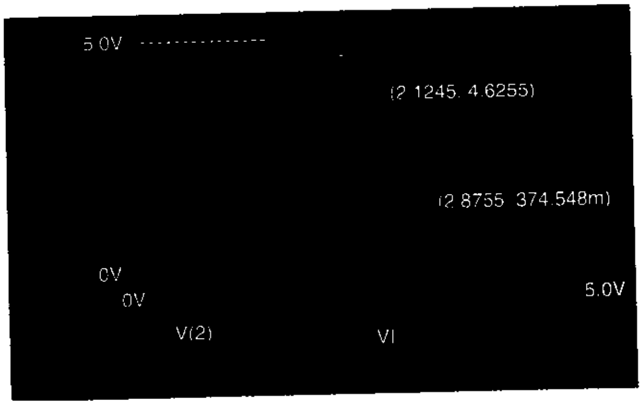
Por tanto, el producto retraso-potencia es

(e) El listado de los archivos de circuito es el siguiente

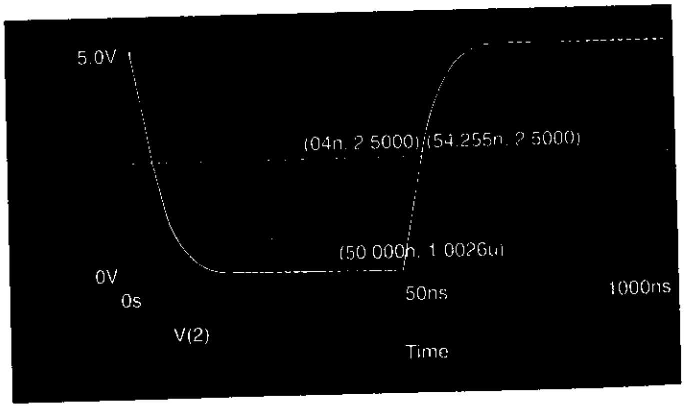
```
Ejemplo 12.5  Inversor CMOS
MP  2  1  3  3  PMOD  L=50U  W=100U
MN  2  1  0  0  NMOD  L=50U  W=100U
VI  1  0  DC  0V  PULSE  (0 5 0ns 0.1ns 0.1ns 50ns 100ns)
VDD  3  0  DC  5V
CL  2  0  0.5pF
.DC  VI  0  5  0.001
.MODEL PMOD PMOS (VTO=-1.0 KP=20U)
.MODEL NMOD NMOS (VTO=1.0 KP=20U)
.TRAN 0.1NS 100NS
.PROBE  ; Posprocesador de gráficos
.END
```

La gráfica generada por PSpice para la característica de transferencia de voltaje se muestra en la figura 12.26(a), en la que $V_{IL} = 2.1245$ V (el valor esperado es 2.13 V), $V_{IH} = 2.8755$ V (el valor esperado es 2.88 V), $V_{OL} = 0$ (el valor esperado es 0 V) con $V_{OH} = 5$ V y $V_{I(\text{tran})} = 2.5$ V (el valor esperado es 2.5 V). Como se esperaba, los valores de la característica de transferencia de voltaje son muy cercanos a los cálculos manuales. La respuesta transitoria aparece en la figura 12.26(b), de ella se tiene que $t_{pHL} = 4.18$ ns y $t_{pLH} = 4.255$ ns (para $L = 50\ \mu$m y $W = 100\ \mu$m). El desempeño transitorio, sin embargo, dependerá de los valores de longitud (L) y ancho (W). Un valor promedio del parámetro de transconductancia para el proceso NMOS es $\mu_n G/t_{ox} = 40\ \mu\text{A/V}^2$. (Nota: $dv_O/dv_I = -1$ puede obtenerse trazando dV(2)en Probe.)

FIGURA 12.26 Gráficas de PSpice para el inversor CMOS



(a) Característica de transferencia de voltaje



(b) Respuesta transitoria

www.elsolucionario.net

ASPECTO PRINCIPAL DE LA SECCIÓN 12.7

- Los circuitos CMOS utilizan MOSFET incrementales tanto de canal *n* y de canal *p* en el mismo circuito. Debido a que tienen un muy bajo consumo de energía y ofrecen una muy alta velocidad, son de uso común en circuitos integrados.

12.8 *Circuitos lógicos CMOS*

Al igual que los inversores NMOS, los inversores CMOS se utilizan con frecuencia en los circuitos digitales, en compuertas de transmisión y en compuertas NOR y NAND.

Compuertas CMOS de transmisión

Una compuerta CMOS de transmisión está formada por un NMOS y un PMOS conectados en paralelo, y alimenta una capacitancia de carga C_L. Esta configuración se muestra en la figura 12.27. En general, el sustrato del NMOS (M_N) está conectado al potencial más negativo (que se supone la tierra en la figura 12.27), y el sustrato del PMOS (M_P) se conecta al potencial más positivo (en general el voltaje positivo de alimentación V_{DD}) del circuito, en vez de la terminal de la fuente. Se puede suponer que los MOSFET son completamente bilaterales. Esto es, las terminales de drenaje y de fuente de cada transistor son idénticas. El voltaje de control de compuerta $\overline{v}_G = v_{ent}$ del PMOS es el complemento del voltaje de compuerta del NMOS. Suponiendo que v_I funciona entre 0 V o 5 V, V_{DD} = 5 V, V_{tN} = 1 V y V_{tP} = −1 V, se considerarán los siguientes casos, con base en el nivel del voltaje de entrada v_I.

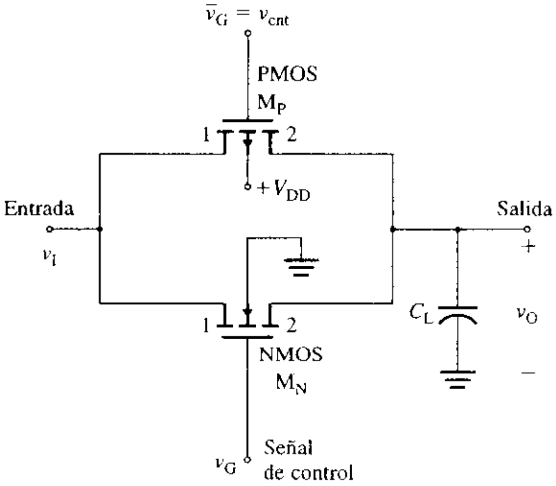


FIGURA 12.27 Compuerta CMOS de transmisión

En el caso 1, v_G = 0 V, v_{cnt} = 5 V, v_I = 0 V o 5 V e, inicialmente, v_O = 0 V o 5 V. La compuerta de M_N nunca es positiva respecto a cualquiera de las terminales, por lo que M_N siempre está en corte. La compuerta de M_P nunca es positiva con respecto a cualquiera de las terminales, por lo que M_N siempre está en corte. Por tanto, las terminales de entrada y de salida quedan aisladas una de otra. El voltaje de entrada v_I puede tomar cualquier valor, sin afectar el voltaje de salida v_O.

En el caso 2, v_G = 5 V, v_{cnt} = 0 V y v_I = 0 V. El voltaje compuerta a terminal 1 de M_N es de 5 V, por lo que M_N estará activado. Las terminales 1 y 2 de M_N actúan como drenaje y fuente, respectivamente. El voltaje drenaje a fuente y la corriente de drenaje son cero. El voltaje de salida es cero: v_O = 0 V. Con v_{cnt} = 0 V y v_I = v_O = 0 V, M_P estará en corte.

En el caso 3, v_G = 5 V, v_{cnt} = 0 V, v_I = 5 V e, inicialmente, v_O = 0 V. La compuerta y la terminal 1 de M_N están a 5 V con respecto a la terminal 2 de M_N. La terminal 1 y la

www.elsolucionario.net

terminal 2 de M_N actúan como drenaje y fuente, respectivamente. La corriente de drenaje de M_N fluye de la terminal 1 a la terminal 2, y carga al capacitor de carga hasta que el voltaje compuerta a salida se hace igual al voltaje de umbral v_{tN}. Esto es,

$$v_{GSN} = v_G - v_O = V_{tN}$$

Para un transistor con $V_{tN} = 1$ V, $v_O = v_G - V_{tN} = 5 - 1 = 4$ V. Cuando v_O se eleva a $v_G - V_{tN} = 5 - 1 = 4$ V, el voltaje compuerta a fuente de M_N es igual al voltaje de umbral v_{tN}, y M_N se desactiva. Sin embargo, con $v_{cnt} = 0$ V en la compuerta de M_P, éste se activa, con las terminales 1 y 2 actuando como drenaje y fuente, respectivamente. Una vez desactivado M_N, M_P sigue activo; el capacitor se carga completamente hasta v_I, de modo que el voltaje de salida se convierte en $v_O = v_I$, punto en el que el voltaje drenaje a fuente en M_P es cero y M_P se inactiva. Es importante observar que la salida de una compuerta CMOS de transmisión es el valor total de v_I.

En el caso 4, $v_G = 5$ V, $v_{cnt} = 0$ V, $v_I = 5$ V e, inicialmente, $v_O = v_I$. La compuerta y la terminal 2 de M_N están a 5 V respecto a la terminal 1 de M_N. La terminal 1 y la terminal 2 de M_N actúan como fuente y drenaje, respectivamente. M_N está siempre activado, y la corriente de drenaje fluye de la terminal 2 a la terminal 1, haciendo que el capacitor de carga se descargue hasta cero, de modo que $v_O = 0$ V. M_P, cuya terminal 2 actúa como fuente, siempre se mantiene desactivado.

En el caso 5, $v_G = 0$ V, $v_{cnt} = 5$ V, $v_I = 0$ V o 5 V e, inicialmente, $v_O = v_I$. Cuando v_G pasa a cero, la situación es similar al caso 1, y ambos transistores están en corte. Las terminales de entrada y de salida están aisladas.

La ventaja de una compuerta CMOS de transmisión es que el voltaje de salida v_O siempre es igual a v_I cuando está activada la compuerta de transmisión, por lo que $v_O = v_I$. La función lógica se puede describir de la siguiente manera:

$$v_O = \begin{cases} v_I \text{ si } v_G \text{ está en alta (en el 1 lógico)} \\ v_O \text{ si } v_G \text{ está en baja (en el 0 lógico)} \end{cases}$$

Con una compuerta NMOS de transmisión, el voltaje de salida se ve reducido por el voltaje de umbral, así que $v_O = v_I - V_{tN}$. La desventaja más importante de una compuerta CMOS es que, para un funcionamiento exitoso requiere tanto un voltaje de compuerta v_G como su complemento.

Retraso de propagación Para $v_I = V_{DD}$ y $v_O = 0$ (inicialmente), tanto M_N como M_P están en saturación. El capacitor C_L, que se crea debido al área de interconexión de los dos MOSFET y la carga, se carga hasta V_{DD}. Por tanto la *constante de tiempo de carga* τ_{LH} (para salida de baja a alta) se puede determinar a partir de la resistencia de canal del par complementario. Esto es,

$$\tau_{LH} = C_L(R_L \| R_{dN} \| R_{dP}) \tag{12.73}$$

donde R_L es la resistencia de carga. R_{dN}, que es la resistencia estática del NMOS, está dada por

$$R_{dN} = \frac{v_{DSN}}{i_{DN}} = \frac{V_{DD} - v_O}{K_N(V_{DD} - v_O - V_{tN})^2} \tag{12.74}$$

R_{dP} que es la resistencia estática del PMOS, está dada por

$$R_{dP} = \frac{v_{SDP}}{i_{DP}} = \frac{V_{DD} - v_O}{K_P(V_{DD} - |V_{tP}|)^2} \tag{12.75}$$

Por lo general, la constante de tiempo de carga de τ_{LH} es más grande que el tiempo de descarga. Suponiendo que $t_{pLH} \equiv t_{pHL}$, $t_{pd} \approx t_{pLH}$, y su valor se puede estimar a partir de τ_{LH}. Por tanto, el tiempo de propagación t_{pd} para cargar el capacitor C_L de 0 a $V_{DD}/2$ está dado por

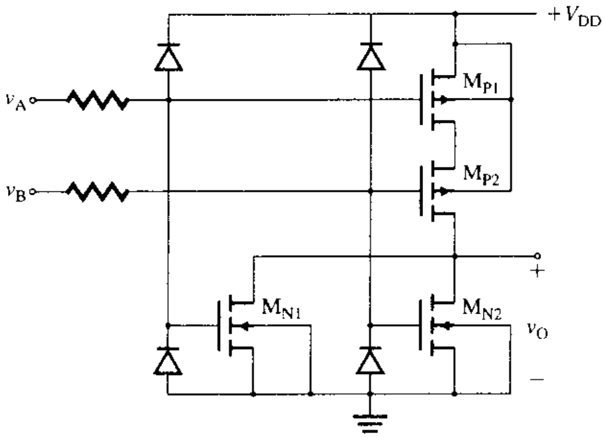
$$t_{pd} = \tau_{LH} \ln 2 = 0.69315\tau_{LH} \tag{12.76}$$

www.elsolucionario.net

Compuertas CMOS NOR y NAND

En la figura 12.28 se muestra una compuerta lógica NOR de dos entradas. En ella dos NMOS en paralelo se conectan en serie con dos PMOS. Los sustratos de los PMOS están conectados al potencial más positivo V_{DD}; los substratos de los NMOS están conectados al potencial más negativo; esto es, a tierra. La característica de transferencia es similar a la de un inversor CMOS. Si ambos voltajes de entrada v_A y v_B son menores que el voltaje de umbral (suponiendo que $v_A = v_B = V_{OL}$), M_{N1} y M_{N2} están en corte. Al mismo tiempo, los transistores de canal *p* M_{P1} y M_{P2} están activados. Por tanto, el voltaje de salida se hace alto: $v_O = V_{OH}$ (en el 1 lógico).

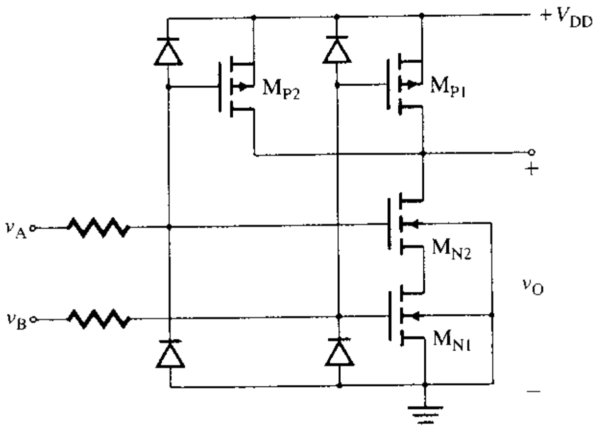
FIGURA 12.28
Compuerta CMOS NOR



Si $v_A = V_{OH,}$ entonces M_{N1} se activa y M_{P1} se desactiva. En este caso, el voltaje de salida se reduce a bajo: $v_O = V_{OL.}$ Si v_A y v_B son iguales a $V_{OH,}$ entonces tanto M_{N1} como M_{N2} se activan y el voltaje de salida se hace bajo. Para $v_A = v_B = V_{OL,}$ tanto M_{N1} como M_{N2} están en corte; las corrientes de drenaje son cero. Como se muestra en la tabla 12.4, la función lógica es la misma que la correspondiente a un NMOS. Si una o ambas entradas lógicas están en un alto lógico, entonces por lo menos un PMOS está en corte y la corriente o corrientes de drenaje de nuevo son cero. Por tanto, la corriente de estado estable es cero, y la disipación de potencia es esencialmente cero. Hay un flujo de corriente y una disipación de potencia sólo durante la transición de un estado a otro.

La compuerta lógica NAND de dos entradas aparece en la figura 12.29. En ella dos NMOS están conectados en serie, y dos PMOS, en paralelo. La característica de transferencia es similar a la de un inversor CMOS. Si ambos voltajes de entrada v_A y v_B son menores que el voltaje de umbral (suponiendo que $v_A = v_B = V_{OL}$ en el 0 lógico), M_{N1} y M_{N2} están inactivos, y M_{P1} y M_{P2} están activados. En este caso, el voltaje de salida se hace alto: $v_O = V_{OH}$ (en el 1 lógico). Si $v_A = V_{OH}$ y $v_B = V_{OL}$, entonces M_{N1} está activado y M_{N2} está en corte, M_{P1} está apagado y M_{P2} está activado. Debido a la elevada impedancia del drena-

FIGURA 12.29
Compuerta CMOS NAND



www.elsolucionario.net

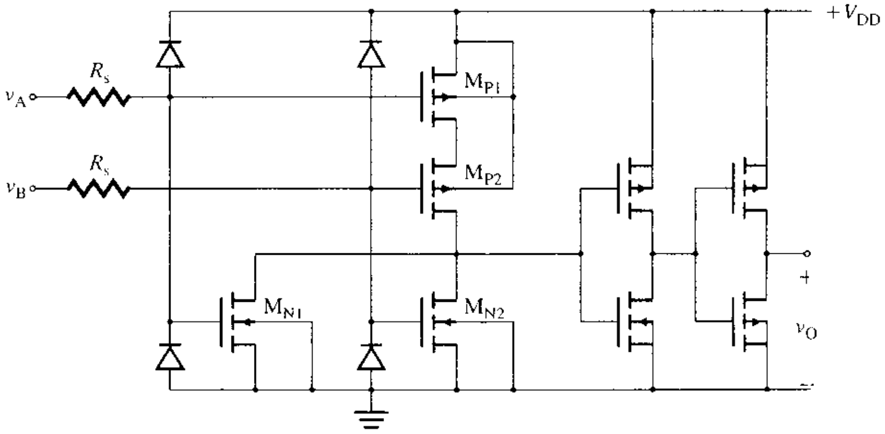
je a la fuente de M_{N2}, el voltaje de salida se hace alto: $v_O = V_{OH}$. Si $v_A = V_B = V_{OH}$, entonces M_{N1} y M_{N2} están activados, y M_{P1} y M_{P2} están inactivos. En este caso, el voltaje de salida es bajo: $v_O = V_{OL}$. La función lógica es la misma que la correspondiente a un NMOS, como se observa en la tabla 12.5.

Las compuertas CMOS tienen una resistencia de entrada extremadamente grande, del orden de los cientos de megohms, lo que es deseable para los circuitos excitadores. Desafortunadamente, son susceptibles a dañarse en la delgada capa de óxido de compuerta (por lo general, 0.1 μm para una compuerta metálica y menos para una de polisilicio), que tiene un voltaje de ruptura de 50 a 100 V. Dado que la capacitancia promedio del cuerpo humano es de 100 a 300 pF, una persona que camine por el piso encerado de un laboratorio, o que roce su ropa, puede generar voltaje estático ¡mayor que 10 KV! La descarga electrostática parásita de una persona que maneje el CMOS puede liberar con facilidad suficiente energía para causar un daño permanente. Un cuerpo cargado puede liberar decenas de kilowatts de energía en cientos de nanosegundos. Para proteger un CMOS, a las compuertas CMOS se les incorporan diodos de fijación, como los de la figura 12.28, a fin de limitar cualquier voltaje de entrada que quede fuera del rango de V_{SS} a V_{DD}. También, cualquier resistencia de entrada (R_s) que normalmente es de 1.5 kΩ para una compuerta metálica, y de 250 Ω para una de polisilicio, limitará la corriente transitoria de compuerta.

Familias CMOS

La familia CMOS de compuertas se originó a fines de los años sesenta. Las familias lógicas 74Cxx son circuitos CMOS de segunda generación. Éstas son compuertas de polisilicio, en lugar de ser metálicas, y los dispositivos son más pequeños y más rápidos que los primeros diseños. Además, las salidas están doblemente aisladas, como se ve en la figura 12.30. Una compuerta 74Cxx tiene dos inversores en cascada para aislar la lógica de la salida. Como resultado, la ganancia en voltaje es aumentada con una característica de transferencia de voltaje muy abrupta.

FIGURA 12.30
Compuerta CMOS NOR con aislamiento



La serie 74HCxx es la tercera generación de la familia CMOS, que continúa la tendencia hacia un tamaño más pequeño y considerablemente menos consumo de potencia; en general, $P_D = 500$ μW y $t_{pd} = 10$ ns. La serie 74ACxx es la cuarta generación de la familia CMOS; es más rápida a la misma potencia; normalmente, $P_D = 500$ μW y $t_{pd} = 4$ ns.

ASPECTO PRINCIPAL DE LA SECCIÓN 12.8

- Al igual que los inversores NMOS, los inversores CMOS se utilizan con frecuencia en los circuitos digitales en compuertas de transmisión, y en compuertas NOR y NAND.

www.elsolucionario.net

12.9 Comparación entre las compuertas CMOS y las NMOS

Las ventajas y desventajas principales de las compuertas CMOS y NMOS se listan a continuación.

1. El voltaje de salida de una compuerta CMOS es el voltaje de entrada total v_I, sin la caída debida al voltaje de umbral, como en el caso de las compuertas NMOS.
2. Para llevar a cabo las mismas funciones lógicas, la compuerta CMOS requiere más transistores que la compuerta NMOS.
3. Las compuertas CMOS consumen muy poca energía; por lo tanto permiten una integración a muy grande escala (VLSI). Las compuertas NMOS consumen más energía que las compuertas CMOS, y tienen limitaciones térmicas que las hacen menos atractivas para la VLSI.
4. Las compuertas CMOS producen picos de corriente durante la transición de un estado a otro; los picos de corriente ocurren cuando los transistores NMOS y los PMOS están en saturación.
5. Las compuertas CMOS ocupan un área más grande y tienen capacitancias mayores que las compuertas NMOS.

12.10 Inversores BJT

Los interruptores BJT son los bloques básicos de los circuitos lógicos bipolares. El primer dispositivo lógico en el que se emplearon los BJT fue el inversor básico, desarrollado en los años sesenta. A este dispositivo le siguieron las familias de circuitos lógicos: de *lógica resistor-transistor* (RTL), de *lógica diodo-transistor* (DTL) y de *lógica transistor-transistor* (TTL). En las familias RTL, DTL y TTL, los BJT funcionan conmutando entre las regiones de saturación (activados) y de corte (desactivados); de ahí que generalmente sean conocidas como familias de *lógica de saturación*. Las familias RTL y DTL ya no se utilizan, porque sus circuitos lógicos de saturación BJT experimentan un retraso debido al tiempo de almacenamiento en los dispositivos saturados. En algunos BJT (por ejemplo en los Schottky), los retrasos de tiempo requeridos para llevar un transistor fuera de la saturación se evitan impidiendo que el BJT se sature. A pesar de que los circuitos lógicos TTL compiten con los circuitos CMOS, la tecnología TTL ha mejorado a lo largo de los años y sigue siendo popular. El retraso de compuerta de un circuito TTL moderno puede ser tan bajo como 1.5 ns.

Existen otras dos familias de circuitos lógicos: la de emisor acoplado (ECL) y la integrada por inyección (I^2L). Éstas funcionan conmutando una corriente constante entre dos partes de un circuito, y evitando la saturación de los transistores. El retraso de compuerta de un circuito ECL puede ser menor que 1 ns, y los ECL encuentran su aplicación en circuitos de comunicación digital y en las de alta velocidad en supercomputadoras. Sin embargo, en muchas aplicaciones, los circuitos lógicos I^2L han perdido terreno frente a los circuitos lógicos CMOS.

Características de transferencia de voltaje

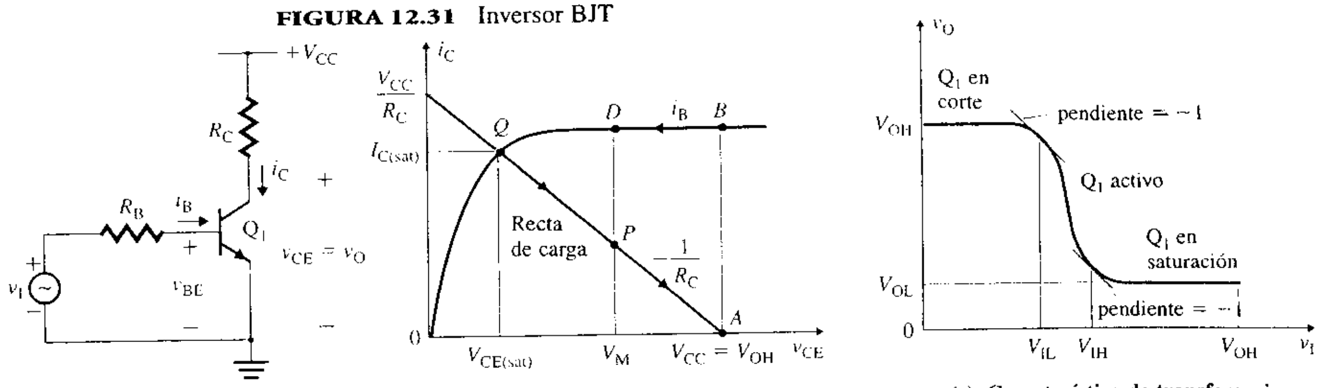
En la figura 12.31(a) se muestra un BJT con una resistencia de colector R_C. Cuando la entrada v_I es baja, de modo que el voltaje base a emisor es menor que el voltaje de conducción en polarización directa, $v_{BE} < V_{BE(corte)}$, el transistor Q_1 está desactivado y la salida v_O es alta; esto es, $v_O = V_{OH} = V_{CC}$. El transistor funciona en el punto A, como se muestra en la figura 12.31(b). Cuando v_I pasa a alta hacia V_{OH}, el punto de operación salta al punto B, y se mueve a lo largo de la característica de salida (en la región activa) hacia el punto de polarización Q (en la región de saturación). El voltaje de salida se convierte en bajo; esto es, el voltaje de saturación colector-emisor, $V_{CE(sat)}$. La característica de transferencia de voltaje aparece en la figura 12.31(c).

La corriente del colector en la saturación está dada por

$$I_{C(sat)} = \frac{V_{CC} - V_{CE(sat)}}{R_C} \qquad \textbf{(12.77)}$$

www.elsolucionario.net

FIGURA 12.31 Inversor BJT



(a) Circuito **(b) Punto de operación** **(c) Característica de transferencia**

y la correspondiente corriente de base en la saturación es

$$I_{B(sat)} = \frac{I_{C(sat)}}{\beta_F} \quad (\text{at } V_{CE(sat)})$$

donde β_F es la ganancia en corriente directa del transistor. Normalmente, el circuito se diseña con I_B mayor que $I_{B(sat)}$, a fin de asegurarse que Q_1 es llevado a la saturación. I_B se puede determinar a partir de

$$I_B = \frac{v_I - V_{BE(sat)}}{R_B}$$

La relación de I_B respecto a $I_{B(sat)}$ se conoce como *factor de sobreexcitación* k_{ODF}:

$$k_{ODF} = \frac{I_B}{I_{B(sat)}}$$

La relación de $I_{C(sat)}$ respecto a I_B se conoce como β_F*forzada*, y es

$$\beta_{F(forzada)} = \frac{I_{C(sat)}}{I_B} = \frac{I_{B(sat)}\beta_F}{I_B} = \frac{\beta_F}{k_{ODF}}$$

$V_{CE(sat)}$, que cambia ligeramente con la corriente de colector $I_{C(sat)}$, puede obtenerse de

$$V_{CE(sat)} = V_T \,\text{en}\, \frac{I_B\beta_F + I_C\beta_F(1 - \alpha_R)}{I_B\beta_F\alpha_R - I_C\alpha_R}$$

la que para un valor normal de ganancia en corriente inversa $\alpha_R = 0.1$, $I_C = I_{C(sat)}$ e $I_B = I_{B(sat)}$, se convierte en

$$V_{CE(sat)} = V_T \ln\left(\frac{10 + 9I_{C(sat)}/I_{B(sat)}}{1 - I_{C(sat)}/\beta_F I_{B(sat)}}\right) = V_T \ln\left(\frac{10 + 9\beta_{F(forzada)}}{1 - \beta_{(forzada)}/\beta_F}\right) \quad \textbf{(12.78)}$$

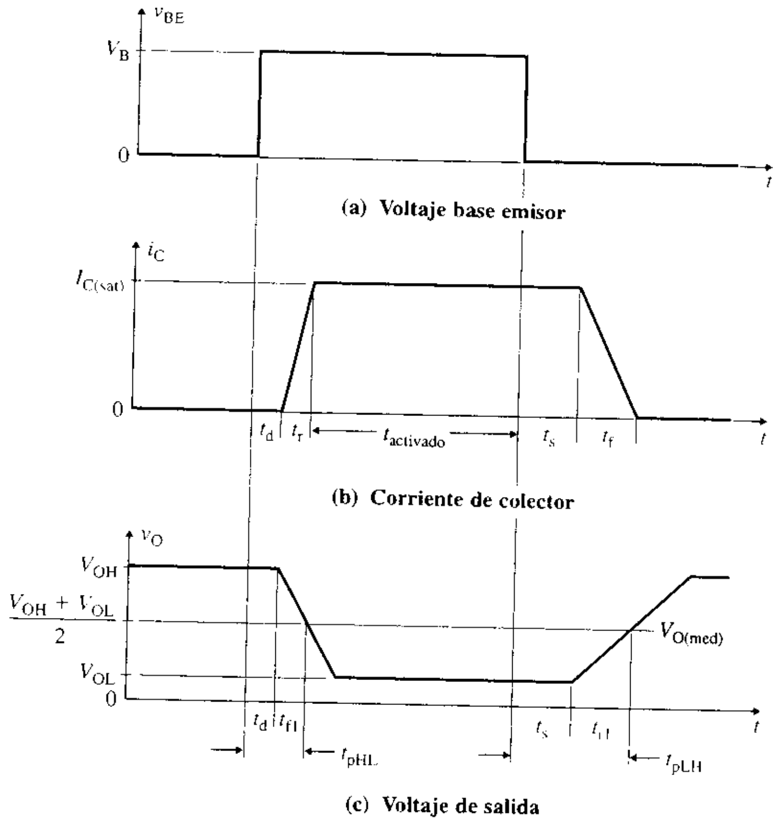
Por lo general, el valor de $V_{CE(sat)}$ cae en el rango de 0.1 V a 0.3 V. La característica de la unión base a emisor es similar a la de un diodo y, normalmente, $V_{BE(sat)}$ queda en el rango de 0.65 V a 0.8 V.

Características de conmutación

La unión *pn* en polarización directa exhibe dos capacitancias en paralelo. Una capacitancia de la capa de agotamiento y una capacitancia de difusión. Por otra parte, la unión *pn* con polarización inversa, o de polarización cero, sólo tiene una de capacitancia de agotamiento. Bajo condiciones de estado estable, estas capacitancias no desempeñan ninguna función. Sin embargo, bajo condiciones de conmutación, contribuyen al comportamiento activado y desactivado del transistor. Las formas de onda y los tiempos de conmutación representativos aparecen en la figura 12.32. Conforme el voltaje base-emisor V_{BE} se eleva de cero a V_B, la corriente del colector no responde de inmediato. Existe un *tiempo de retraso* t_d antes que empiece a fluir cualquier corriente de colector. Este tiempo de retraso es el necesario para cargar la capacitancia de la unión base a emisor (BEJ) al voltaje de polarización directa $V_{BE(corte)}$ (aproximadamente de 0.7 V). Después de este retraso, la corriente del colector se

www.elsolucionario.net

FIGURA 12.32
Tiempos de conmutación de transistores bipolares



eleva hasta el valor de estado estable $I_{C(sat)}$. El *tiempo de levantamiento* t_r depende de la constante de tiempo determinada por la capacitancia de la base C_B. Obsérvese que cuando la corriente del colector i_C aumenta, el voltaje de salida v_O disminuye. Por tanto, el t_r para la i_C de la figura 12.32(b) corresponde al t_f para el v_O de la figura 12.32(c).

La corriente de la base normalmente es mayor que la requerida para saturar el transistor. Como resultado, la carga en exceso de portadores minoritarios se almacena en la región de la base. Cuanto más elevado sea el factor de sobreexcitación k_{ODF}, mayor será la cantidad de carga adicional almacenada en la base. Esta carga adicional, que se conoce como *carga de saturación*, es proporcional a la corriente en exceso de la base Δi_B dada por

$$\Delta i_B = I_B - I_{B(sat)} = k_{ODF} I_{B(sat)} - I_{B(sat)} = I_{B(sat)}(k_{ODF} - 1)$$

La carga de saturación está dada por

$$Q_s = \tau_s \,\Delta i_B = \tau_s I_{B(sat)}(k_{ODF} - 1)$$

donde τ_s se conoce como la *constante de tiempo de almacenamiento* del transistor. Cuando v_{BE} cae a cero, la corriente del colector no cambia durante un tiempo t_s, denominado *tiempo de almacenamiento*, que es el tiempo que se requiere para eliminar la carga de saturación de la base. Una vez eliminada la carga adicional, la capacitancia de la unión base-emisor se descarga a cero. El *tiempo de caída* t_f depende de la constante de tiempo, determinada por la capacitancia de la unión base-emisor con polarización inversa.

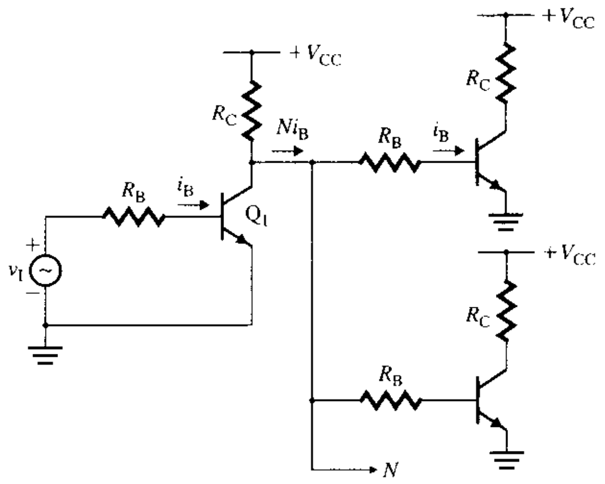
El tiempo de propagación t_{pHL} consiste del tiempo de retraso t_d y el tiempo t_{fl} necesario para que la salida caiga de V_{OH} a $(V_{OH} + V_{OL})/2$. Esto es, $t_{pHL} = t_d + t_{fl}$. El tiempo de propagación t_{pLH} está formado por el tiempo de almacenamiento t_s y el tiempo t_{rl} necesario para que la salida se eleve de V_{OL} a $(V_{OH} + V_{OL})/2$. Esto es, $t_{pLH} = t_s + t_{rl}$.

EJEMPLO 12.6

Diseño de un inversor BJT Diseñar un inversor BJT, como el que se muestra en la figura 12.33, para excitar cinco inversores idénticos ($N = 5$) y para dar $V_{OH} = 3.5$ V y $NM_L = 0.4$ V. El transistor tiene: $I_{C(máx)} = 5$ mA, $\beta_F = 100$ a 150, $V_{BE(corte)} = 0.6$ V, $V_{BE(sat)} = 0.8$ V, $t_d = 1$ ns y $t_s = 2$ ns. El voltaje de alimentación V_{DD} es 5 V.

www.elsolucionario.net

FIGURA 12.33 Inversor BJT que excita inversores idénticos



(a) Determinar los valores de R_C y R_B.

(b) Calcular k_{ODF} y NM_H.

(c) Determinar el factor de carga de salida máximo N para $V_{IH} = 2.0$ V y $k_{ODF} = 1$.

(d) Calcular el retraso de propagación t_{pd}. Suponer que cada carga es un NMOS y que pueden representarse mediante una capacitancia $C_B = 2$ pF, en serie con una resistencia $R_B = 1.8$ kΩ.

(e) Calcular el producto retraso-potencia DP a la frecuencia $f_{clk} = 5$ MHz.

SOLUCIÓN

(a) $N = 5$, $V_{OH} = 3.5$V, $V_{IL} = V_{BE(corte)} = 0.6$ V, y

$$V_{OL} = V_{IL} - NM_L = 0.6 - 0.4 = 0.2 \text{ V}$$

Para $V_{OL} = 0.2$ V (con $V_T = 25.8$ mV y $\beta_F = 100$), la ecuación (12.78) da $\beta_{F(forzada)} = 71.8$. Utilizando la ecuación (12.77), se tiene

$$R_C \geq (V_{CC} - V_{CE(sat)})/I_{C(sat)} = (5 - 0.2)/5 \text{ mA} = 960 \ \Omega$$

Se elige $R_C = 1$ kΩ. Cuando la entrada es baja, Q_1 está desactivado y $v_O = V_{OH}$. La corriente de la base I_B de cada etapa de carga es

$$I_B = \frac{V_{OH} - V_{BE(sat)}}{R_B}$$

y $V_{OH} = V_{CC} - NI_BR_C$. Eliminando I_B y despejando V_{OH}, se obtiene

$$V_{OH} = \frac{V_{CC} + NR_CV_{BE(sat)}/R_B}{1 + NR_C/R_B} = \frac{R_BV_{CC} + NR_CV_{BE(sat)}}{R_B + NR_C} \quad \textbf{(12.79)}$$

la cual, con $V_{OH} = 3.5$ V, $N = 5$ y $V_{BE(sat)} = 0.8$ V, da $R_B = 9R_C = 9$ kΩ.

(b) Se tiene

$$I_B = I_{C(sat)}/\beta_{F(forzada)} = 5 \text{ mA}/71.8 = 70 \ \mu\text{A}$$
$$I_{B(sat)} = I_{C(sat)}/\beta_F = 5 \text{ mA}/100 = 50 \ \mu\text{A}$$
$$k_{ODF} = I_B/I_{B(sat)} = 70/50 = 1.40$$
$$V_{IH} = R_BI_B + V_{BE(sat)}$$
$$= 9 \text{ kV} \times 70 \text{ mA} + 0.8 = 1.43 \text{ V} \quad \textbf{(12.80)}$$

Por tanto, $NM_H = V_{OH} - V_{IH} = 3.5 - 1.43 = 2.07$ V. Este margen de ruido es una medida del factor de seguridad, el cual permite que los transistores de carga se mantengan saturados a pesar de los cambios en el voltaje de alimentación y en la temperatura, y los debidos a las tolerancias en la manufactura.

www.elsolucionario.net

(c) Cuando Q_I está desactivado, el voltaje de salida v_O se convierte en

$$v_O = V_{CC} - NI_B R_C = V_{CC} - Nk_{ODF} I_{B(sat)} R_C = V_{CC} - N \frac{k_{ODF}(V_{CC} - V_{CE(sat)})}{\beta_F}$$

Para la regeneración de los niveles lógicos en las compuertas de carga, $v_O \geq V_{IH}$, y el factor de carga de salida N se obtiene de la siguiente manera

$$N \leq \frac{\beta_F(V_{CC} - V_{IH})}{k_{ODF}(V_{CC} - V_{CE(sat)})} \tag{12.81}$$

$$\leq 100 \times (5 - 2.0)/[1 \times (5 - 0.2)] = 62.5$$

De que el factor de carga de salida máximo es $N = 62$.

(d) Cuando Q_I se desactiva, cada carga queda representada por una capacitancia C_B y una resistencia R_B. El circuito equivalente se muestra en la figura 12.34(a). Para cargas idénticas, todas las ramas están efectivamente en paralelo, en lo que se refiere al nodo de salida, y la figura 12.34(a) se puede simplificar a la figura 12.34(b). Esto es, la constante de tiempo para baja a alta puede obtenerse de

$$\tau_{r1} \approx NC_B\left(R_C + \frac{R_B}{N}\right) \tag{12.82}$$

$$= 5 \times 2 \text{ pF} \times (1 \text{ k}\Omega + 9 \text{ k}\Omega/5) = 28 \text{ ns}$$

El voltaje de salida v_O durante la carga se puede calcular con

$$v_O = V_{CC} - \frac{R_C V_{CC}}{R_C + R_B/N} e^{-t/\tau_{r1}}$$

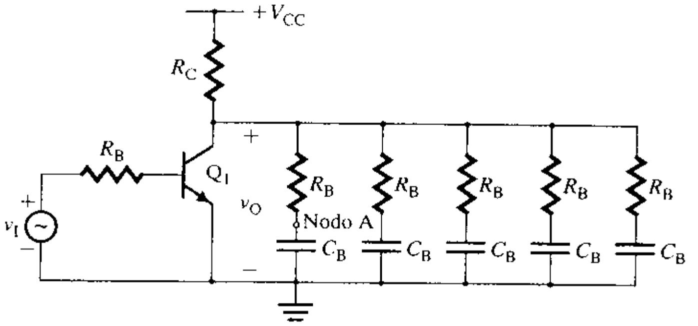
a partir del cual se puede determinar el tiempo requerido para que v_O se eleve de $V_{OL} = 0.2$ V a $V_{O(med)}$, que es igual a $(V_{OH} + V_{OL})/2 = 1.85$ V. Esto es,

$$t_{r1} = t_2(\text{para } v_O = V_{O(med)}) - t_1(\text{para } v_O = V_{OL}) = \tau_{r1} \ln \frac{V_{CC} - V_{OL}}{V_{CC} - V_{O(med)}} \tag{12.83}$$

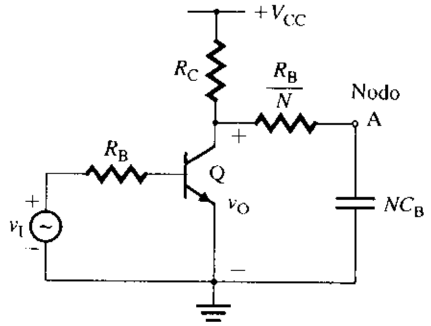
$$= 28 \text{ ns} \times \ln [(5 - 0.2)/(5 - 1.85)] = 11.79 \text{ ns}$$

Por tanto, $t_{pLH} = t_s + t_{r1} = 2 + 11.79 = 13.79$ ns.

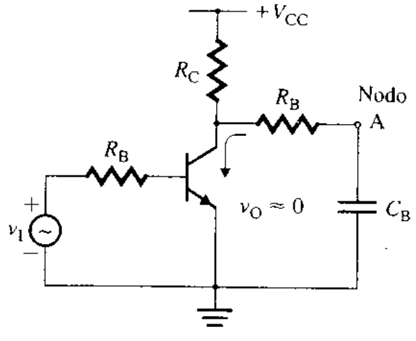
FIGURA 12.34 Circuitos equivalentes para el ejemplo 12.6



(a) Circuito equivalente



(b) Circuito equivalente simplificado



(c) Trayectoria de descarga

www.elsolucionario.net

Cuando Q_1 está activado en saturación, cada capacitor se descarga a través del transistor. El circuito equivalente se muestra en la figura 12.34(c). La constante de tiempo de alta a baja puede obtenerse de

$$\tau_{f1} \approx C_B R_B \tag{12.84}$$
$$= 2 \text{ pF} \times 9 \text{ k}\Omega = 18 \text{ ns}$$

El voltaje de salida v_O durante la descarga se puede calcular con

$$v_O = V_{OH} e^{-t/\tau_{f1}}$$

de donde se puede determinar el tiempo para que v_O decaiga de $V_{OH} = 3.5$ V $(V_{OH} + V_{OL})/2 = 1.85$ V. Esto es,

$$t_{f1} = \tau_{f1} \ln\left(\frac{2V_{OH}}{V_{OH} + V_{OL}}\right) \tag{12.85}$$
$$= 18 \text{ ns} \times \ln\,[2 \times 3.5/(3.5 + 0.2)] = 11.48 \text{ ns}$$

Por tanto, $t_{pHL} = t_d + t_{f1} = 1 + 11.48 = 12.48$ ns. El tiempo de propagación es

$$t_{pd} = (t_{pHL} + t_{pLH})/2 = 13.15 \text{ ns}$$

(e) La pérdida total de potencia en las dos uniones se calcula de la siguiente manera:

$$P_{\text{estática}} = V_{CE(sat)} I_{C(sat)} + V_{BE(sat)} IB$$
$$= 0.2 \times 5 \text{ mA} + 0.8 \times 70\ \mu\text{A} = 1.056 \text{ mW}$$
$$P_{\text{dinámica}} = N f_{clk} C_B V_{OH}^2 = 5 \times 5 \text{ MHz} \times 2 \text{ pF} \times 3.5^2 = 0.61 \text{ mW}$$
$$P_D = P_{\text{estática}} + P_{\text{dinámica}} = 1.67 \text{ mW}$$

Por tanto, el producto retraso-potencia es

$$DP = P_D \times t_{pd} = 1.67 \text{ mW} \times 13.15 \text{ ns} = 21.9 \text{ pJ}$$

▸ **NOTA:** El valor de DP es mucho mayor que el de un inversor CMOS o a un NMOS.

ASPECTO PRINCIPAL DE LA SECCIÓN 12.10

- El BJT funciona como un dispositivo de conmutación. Por lo general, es sobreexcitado para asegurar su funcionamiento en la región de saturación. Esto causa una reducción en la velocidad de conmutación, debido a la recuperación de la carga. Cuanto más grande sea la sobreexcitación, mayor será la cantidad de carga adicional almacenada en la base.

12.11 *Compuertas lógicas transistor-transistor (TTL)*

La ecuación (12.81) muestra que, para conseguir un factor de carga de salida grande, β_F deberá ser lo más grande posible. En 1965, se introdujo la primera familia TTL diseñada específicamente para aumentar la capacidad de conmutación, sin sacrificar el factor de carga de salida, o el margen de ruido, y sin incrementar la disipación de potencia. Para el año 1970, las compuertas TTL aventajaban en ventas a las compuertas DTL y dominaron el mercado digital de circuitos integrados durante más de 10 años. Muchos desarrollos en la tecnología del proceso y de la manufactura, así como en las técnicas de diseño de circuitos, condujeron a varias generaciones (familias) nuevas de compuertas TTL. Cada generación tiene ventajas y desventajas en relación con las anteriores. Conforme ha progresado la tecnología, se ha hecho económicamente factible obtener un elevado rendimiento utilizando más transistores por compuerta, y han aparecido varias familias, entre las cuales están las compuertas TTL estándar, las compuertas TTL de alta velocidad (H), las compuertas TTL de baja potencia (L), las compuertas TTL Schottky (S), las compuertas Schottky de baja potencia (LS), las compuertas Schottky avanzadas (AS), las compuertas Schottky avanzadas de baja potencia (ALS) y las compuertas avanzadas Fairchild Schottky (F o Fast).

www.elsolucionario.net

En la tabla 12.6 se resumen los parámetros de desempeño de las familias TTL 54/74. En las primeras familias TTL, las mejorías en velocidad de conmutación dieron como resultado una mayor disipación de potencia. Sin embargo, la serie Schottky tiene a la vez una baja disipación de potencia y una mejor velocidad. Actualmente, las aplicaciones TTL se enfocan a las familias de compuertas Schottky de baja potencia (LS) y Schottky avanzada de baja potencia (ALS). La familia ALS ofrece la velocidad más grande (aunque es superada por la familia ECL e igualada por la familia CMOS). Como ejemplos, se analizarán los tipos TTL, HS y ALS.

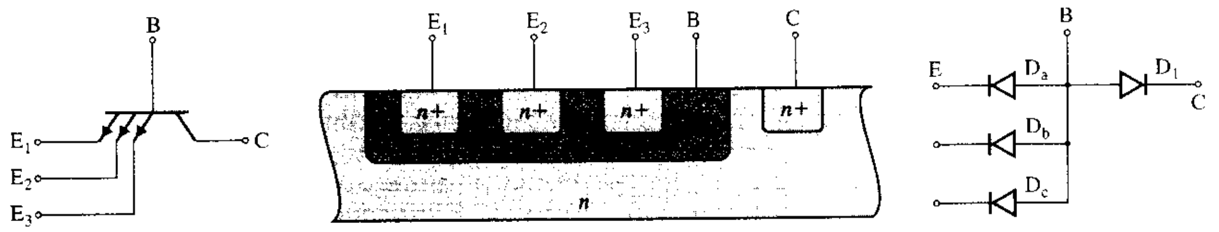
TABLA 12.6 Parámetros de las compuertas lógicas TTL de la serie 54/74

Parámetro	74	74H	74L	74S	74LS	74AS	74ALS	74F
V_{IL}, en V	0.8	0.8	0.8	0.8	0.8	0.8	0.8	0.8
V_{IH}, en V	2.0	2.0	2.0	2.0	2.0	2.0	2.0	2.0
V_{OL}, en V	0.4	0.4	0.4	0.5	0.5	0.5	0.5	0.5
V_{OH}, en V	2.4	2.4	2.4	2.7	2.7	2.7	2.7	2.7
t_{pd}, en ns con $C_L = 50$ pF	10	6	30	3	10	1.5	4	2.5
P_D, en mW	10	25	1	20	2	8	1	5
PD, en pJ	100	150	30	60	20	12	4	12.5

Compuertas TTL estándar

La etapa de entrada de una compuerta TTL utiliza un transistor multiemisor Q_1, como se observa en la figura 12.35(a). Por lo general, en los circuitos integrados isoplanares, los multiemisores se fabrican dentro de la misma región de la base. En la figura 12.35(b) se muestra la sección transversal de un transistor con tres emisores. Q_1 se puede concebir como tres diodos de la base al emisor y uno de la base al colector, como se ve en la figura 12.35(c).

FIGURA 12.35 Transistor bipolar multiemisor



(a) **Transistor equivalente** (b) **Multiemisor** (c) **Representación con diodos**

En la figura 12.36 aparece una compuerta TTL NAND, con una entrada de transmisor multiemisor. La combinación de Q_4, D_1 y Q_3 se conoce como *etapa de salida tipo tótem.* El transistor Q_2 forma un divisor de fase, dado que los voltajes de emisor y de colector están desfasados 180°. El funcionamiento del circuito se puede dividir en dos modos: modo 1 y modo 2.

Durante el modo 1, los voltajes de entrada v_A y v_B son altos, en V_{OH}. Esto es, $v_A = v_B = V_{OH}$. La compuerta TTL NAND está a un voltaje de salida de estado bajo, como se observa en la figura 12.37, con N compuertas de carga similares. I_{C3} se convierte en la corriente de saturación de colector I_{CS} de Q_3. Las dos uniones de emisor Q_1 tienen polarización inversa. El voltaje v_{B1} en la base de Q_1 es lo suficientemente grande para polarizar directamente la unión base colector de Q_1 y llevar a Q_2 a saturación. Dado que la unión base colector está en polarización directa, y la unión base emisor en polarización inversa, Q_1 estará funcionando en su *modo activo inverso.* Esto es, se han intercambiado los papeles de las terminales emisor y colector. Bajo esta condición, las relaciones de corriente de las terminales se convierten en

$$I_{E1} = -\beta_R I_{B1}$$
$$I_{C1} = -(1 + \beta_R) I_{B1}$$

donde β_R es la ganancia en corriente de modo inverso del transistor Q_1.

www.elsolucionario.net

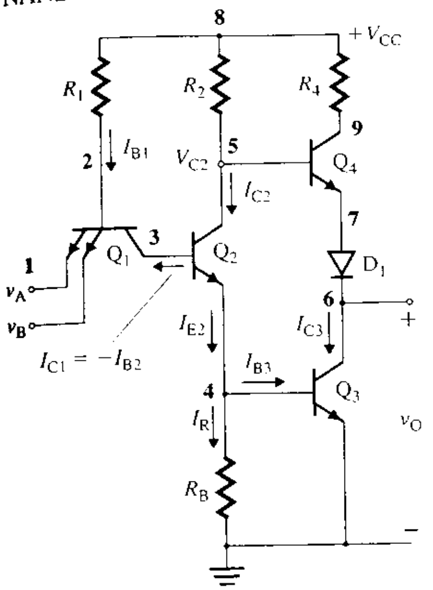


FIGURA 12.36 Compuerta TTL NAND

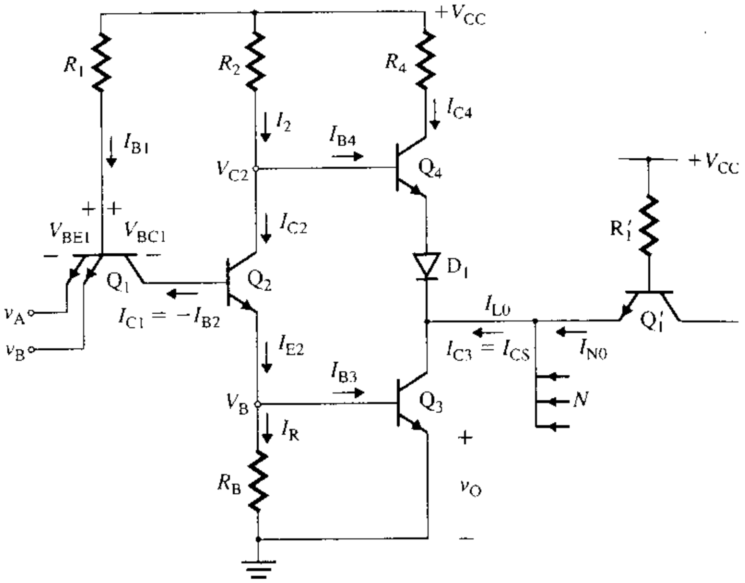


FIGURA 12.37 Compuerta TTL en estado de salida bajo

Suponiendo que Q_2 y Q_3 están saturados, la corriente de base de Q_1 se puede determinar a partir de

$$I_{B1} = \frac{V_{CC} - V_{BE2(sat)} - V_{BE3(sat)} - V_{BC1}}{R_1} \tag{12.86}$$

donde V_{BC1} es el voltaje base a colector de Q_1. Por tanto, la corriente de base de Q_2 es

$$I_{B2} = -I_{C1} = (1 + \beta_R)I_{B1}$$

Como el transistor Q_2 es llevado a saturación, su corriente de colector es

$$I_{C2} = \frac{V_{CC} - V_{BE3(sat)} - V_{CE2(sat)}}{R_2} \tag{12.87}$$

Por tanto, la corriente de emisor de Q_2 es

$$I_{E2} = I_{B2} + I_{C2}$$

y la corriente a través de la resistencia de recuperación R_B es

$$I_R = \frac{V_{BE3(sat)}}{R_B}$$

que da la corriente de base de Q_3 como

$$I_{B3} = I_{E2} - I_R$$

La corriente máxima de colector para mantener Q_3 en saturación está dada por

$$I_{C3(sat)} = \beta_{F(forzada)} I_{B3}$$

Ya que el transistor Q_3 es llevado a saturación, el voltaje de salida bajo es

$$v_O = V_{OL} = V_{CE3(sat)}$$

y el voltaje en el colector de Q_2 es

$$V_{C2} = V_{BE3(sat)} + V_{CE2(sat)}$$

www.elsolucionario.net

Por tanto, la diferencia de voltaje entre v_{C2} y v_O es

$$v_{C2} - v_O = V_{BE3(sat)} + V_{CE2(sat)} - V_{CE3(sat)} \approx V_{BE3(sat)}$$

que es el voltaje a través de la unión-base emisor de Q_4 y D_1, y no será suficiente para activar Q_4 y D_1. Con Q_3 en saturación y el voltaje de salida en su estado bajo, Q_4 estará desactivado. Así, Q_3 consumirá a la corriente de carga (de estado bajo) I_{L0} dada por

$$I_{L0} = N_L I_{N0}$$

donde I_{N0} es la corriente individual de carga para cada factor de carga de salida, a salida baja (esto es, $I_{N0} = I_{IL}$), y se obtiene multiplicando la corriente de base de Q_1 por β_R. Esto es,

$$I_{N0} = \beta_R \left[\frac{V_{CC} - V_{CE3(sat)} - V_{BE1(sat)}}{R_1} \right] \tag{12.88}$$

Por tanto, el factor de carga de salida, a salida baja, está dada por

$$N_L = \frac{I_{C3(sat)}}{I_{N0}}$$

En el modo 2, al menos una de las entradas v_A o v_B está en bajo, en V_{OL}. Esto es, v_A (o v_B) = V_{OL}. La compuerta TTL NAND en el estado de salida alta se muestra en la figura 12.38. La unión base-emisor tiene polarización directa a través de R_1 y V_{CC}. La corriente de base I_{B1} causa una corriente de emisor a través del emisor particular conectado a la entrada baja. La acción del transistor fuerza la corriente de colector hacia Q_1. Pero esta corriente, que es igual a la corriente de saturación de polarización inversa fuera de la base Q_2 es, por lo general, mucho más pequeña que su corriente de base. Como resultado, Q_1 estará en saturación. Con v_A (o v_B) = V_{OL}, la corriente de base de Q_1 se convierte en

$$I_{B1} = \frac{V_{CC} - V_{BE1(sat)}}{R_1}$$

Los transistores Q_2 y Q_3 están en corte. El transistor Q_4 y el diodo D_1 suministran la corriente de carga (de estado alto) I_{L1} dada por

$$I_{L1} = N_H I_{N1}$$

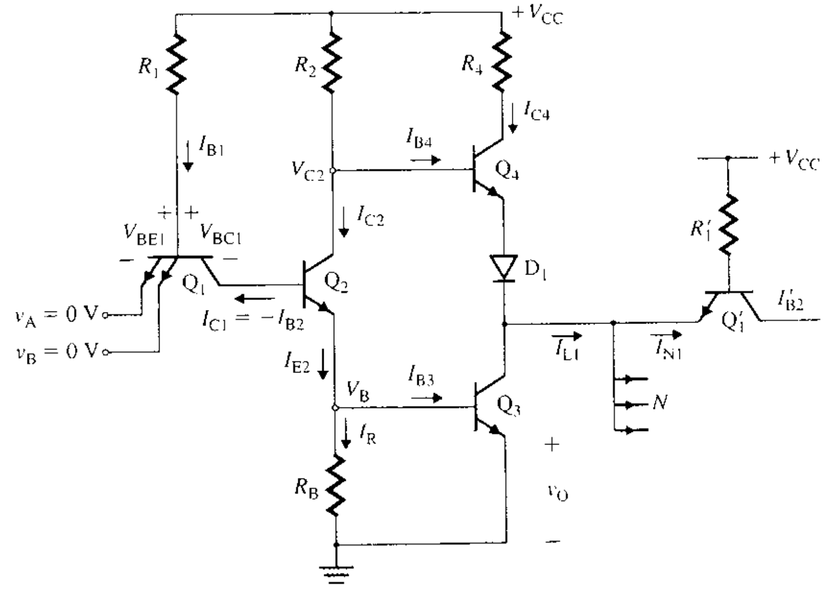


FIGURA 12.38
Compuerta TTL en estado de salida alta

www.elsolucionario.net

donde I_{N1} es la corriente individual de carga para cada factor de carga de salida, a salida alta (esto es, $I_{N1} = I_{IH}$). En vista de que Q_1 está funcionando en modo de acción inverso, su corriente de base debe quedar multiplicada por β_R para dar $I_{N1} = \beta_R I_{B1}$. Esto es,

$$I_{N1} = \beta_R \left[\frac{V_{CC} - V_{BE2(sat)} - V_{BE3(sat)} - V_{BC1}}{R_1} \right] \tag{12.89}$$

Con Q_4 en la región activa, la corriente de base de Q_4 es

$$I_{B4} = \frac{I_{L1}}{1 + \beta_F} = \frac{N_H I_{N1}}{1 + \beta_F}$$

Utilizando la LKV alrededor del lazo formado por V_{CC}, R_2, Q_4 y D_1, se obtiene

$$\begin{aligned} V_{CC} &= R_2 I_{B4} + V_{BE4} + V_{D1} + v_O \\ &= \frac{R_2 N_H I_{N1}}{1 + \beta_F} + V_{BE4} + V_{D1} + v_O \end{aligned} \tag{12.90}$$

lo que da el valor del factor de carga de salida, en salida alta, como

$$N_H = \frac{(1 + \beta_F)(V_{CC} - V_{BE4} - V_{D1} - v_O)}{R_2 I_{N1}} \tag{12.91}$$

Si R_4 no está presente, la corriente de colector Q_4 sería $\beta_F I_{B4}$, lo que es indeseable. Para limitar la corriente de colector de Q_4 a un valor aceptable, se introduce R_4. La corriente máxima de colector de Q_4 es

$$I_{C4(máx)} = \frac{V_{CC} - v_O - V_{CE4(sat)} - V_{D1}}{R_4} \tag{12.92}$$

En resumen, las compuertas TTL NAND tienen las características siguientes:

1. Un tiempo breve de conmutación desde la saturación hasta el corte, y un tiempo de retraso menor, normalmente de 10 ns, en comparación con los 40 ns de las compuertas DTL
2. Márgenes de ruido grandes
3. Factor de carga de salida grande
4. Característica de transferencia abrupta

▸ **NOTAS:**

1. En la práctica, la misma carga quedará conectada al circuito de la compuerta TTL durante los estados de salida alta y de salida baja. Esto es, $N_L = N_H = N$.
2. De la ecuación (12.90), se puede obtener el voltaje de salida máximo permisible como

$$v_{O(máx)} = V_{OH} \approx V_{CC} - V_{BE4} - V_{D1} = V_{CC} - 0.7 - 0.7 = V_{CC}[1 - 1.4/V_{CC}]$$

Para $V_{CC} = 5$ V, $V_{OH} = 5 - 1.4 = 3.6$ V.

EJEMPLO 12.7 ▸ **D**

Diseño de una compuerta TTL NAND

(a) Diseñar la compuerta TTL NAND del circuito de la figura 12.36. Ésta tiene dos entradas y alimenta cuatro compuertas NAND idénticas. El voltaje de salida, a salida alta, es $V_{OH} = 3.5$ V, e $I_{N1} = 72.5$ µA. Suponer que $V_{CC} = 5$ V, $V_D = 0.7$ V, $V_{CE(sat)} = 0.2$ V, $_{VBE} = 0.7$ V, $\beta_{F(forzada)} = 10$, $\beta_R = 0.1$, $I_{C3(sat)} = 1$ mA e $I_{C4(máx)} = 1$ mA.

(b) Utilzar PSpice/SPICE para verificar el diseño, trazando la función de transferencia. Determinar NM_L y NM_H. Los parámetros de modelo para los diodos son

```
RS=4 TT=0.1NS
```

www.elsolucionario.net

y para los transistores son

```
BF=10 BR=0.1 TF=0.1NS TR=10NS VJC=0.85 VAF=50
```

SOLUCIÓN

(a) El diseño se puede llevar a cabo utilizando los pasos siguientes:

Paso 1. Con la ecuación (12.89), se calcula el valor de R_1:

$$R_1 = \beta_R \frac{V_{CC} - 2V_{BE(sat)} - V_{BC}}{I_{N1}} = \frac{0.1 \times [5 - (2 \times 0.7) - 0.7]}{72.5\ \mu A} = 4\ k\Omega$$

Paso 2. Utilizando la ecuación (12.91) para $v_O = V_{OH}$, se determina el valor de R_2 para cumplir con el requisito de salida:

$$R_2 = \frac{(1 + \beta_F)(V_{CC} - V_{BE4} - V_{D1} - V_{OH})}{NI_{N1}}$$
$$= \frac{(1 + 10) \times (5 - 0.7 - 0.7 - 3.5)}{4 \times 72.5\ \mu A} = 3.79\ k\Omega$$

Paso 3. Mediante la ecuación (12.86), se determina el valor de I_{B1} en salida alta:

$$I_{B1} = \frac{5 - 0.7 - 0.7 - 0.7}{4\ k\Omega} = 725\ \mu A$$

Paso 4. Empleando la ecuación (12.88), se calcula la corriente de carga en estado bajo:

$$I_{N0} = \beta_R \left[\frac{V_{CC} - V_{CE3(sat)} - V_{BE1(sat)}}{R_1}\right] = 0.1\left[\frac{5 - 0.2 - 0.7}{4\ k\Omega}\right] = 102.5\ \mu A$$

La corriente de carga total en estado bajo para $N = 4$ es

$$I_{L0} = 4 \times 102.5\ \mu A = 410\ \mu A$$

Paso 5. Se calculan I_{B2}, I_{C2} e I_{E2} en estado alto. La I_{B2} en estado alto es

$$I_{B2} = -I_{C1} = (1 + \beta_R)I_{B1} = (1 + 0.1) \times 725\ \mu A = 798\ \mu A$$

La I_{C2} en estado alto es

$$I_{C2} = \frac{V_{CC} - V_{BE3(sat)} - V_{CE2(sat)}}{R_2} = \frac{5 - 0.7 - 0.2}{3.79\ k\Omega} = 1082\ \mu A$$

La I_{E2} en estado alto es

$$I_{E2} = I_{B2} + I_{C2} = 798\ \mu A + 1082\ \mu A = 1.88\ mA$$

Paso 6. Suponer que la mayor parte de I_{E2} fluye por la base de Q_3, y no por R_B. Sea $I_R = 0.4I_{E2} = 0.4 \times 1.88\ m = 0.75\ mA$. Luego se calcula el valor de R_B:

$$R_B = \frac{V_{BE3(sat)}}{I_R} = \frac{0.7}{0.75\ mA} = 933\ \Omega$$

Se elige $R_B = 1\ k\Omega$

Paso 7. Se calcula la corriente máxima permisible en estado bajo del colector para llevar Q_3 a saturación:

$$I_{B3} = I_{E2} - I_R = 1.88\ m - 0.75\ m = 1.13\ mA$$

e

$$I_{C3(máx)} = \beta_{F(sat)} I_{B3} = 10 \times 1.13\ mA = 11.3\ mA$$

que es mayor que $I_{L0} = 410\ \mu A$, del paso 4. Por tanto, el diseño deberá ser satisfactorio. (De lo contrario, deben repetirse los pasos 1 a 7 utilizando un valor más bajo de N, un valor más alto de $\beta_{F(sat)}$ o un valor más bajo de I_{N1}.) El factor de sobreexcitación es

$$k_{ODF} = I_{C3(sat)}/I_{L0} = 11.3\ m/410\ \mu = 27.6$$

www.elsolucionario.net

Paso 8. Se calcula la corriente de base de Q_4 en la salida alta:

$$I_{B4} = \frac{N_H I_{N1}}{1+\beta_F} = \frac{4 \times 72.5\ \mu A}{1+10} = 26.4\ \mu A$$

Paso 9. Con la ecuación (12.92), se calcula el valor de R_4 para $v_O = v_{OH}$:

$$R_4 = \frac{V_{CC} - V_{OH} - V_{CE4(sat)} - V_{D1}}{I_{C4(máx)}} = \frac{5 - 3.5 - 0.2 - 0.7}{1\ mA} = 600\ \Omega$$

La disipación nominal de potencia de R_4 es $P_{R4} = (1\ mA)^2 R_4 = (1\ mA)^2 \times 600 = 0.6$ mW.

Paso 10. Se calcula la disipación nominal de potencia R_2 debida a I_{C2} o I_{B2}, cualquiera que tenga el valor más alto. Dado que $I_{C2} = 1082\ \mu A$ e $I_{B2} = 798\ \mu A$, se utiliza I_{C2}.

$$P_{R2} = (1.082\ mA)^2 R_2 = (1.082\ mA)^2 \times 3.79\ k\Omega = 4.44\ mW$$

Paso 11. Se calcula la disipación nominal de potencia R_1 debida a I_{B1} en la salida alta, o a I_{B1} en la salida baja, cualquiera que tenga el valor más elevado. Ya que la corriente de base de Q_1 en la salida alta es

$$I_{B1} = \frac{V_{CC} - V_{BE2(sat)}}{R_1} = \frac{5 - 0.7}{4\ k\Omega} = 1.075\ mA$$

e I_{B1} en la salida baja es 725 μA (del paso 3), se utiliza I_{B1} en la salida alta.

$$P_{R1} = (1.075\ mA)^2 R_2 = (1.075\ mA)^2 \times 4\ k\Omega = 4.6\ mW$$

(b) Cada transistor tiene capacitancias de unión que afectarán la velocidad de conmutación. A fin de examinar el tiempo de propagación, se supondrá que se conectan a la salida una resistencia de carga

$$R_L = V_{OH}/(NI_{N1}) = 3.5/(4 \times 72.5\ \mu A) = 12\ k\Omega$$

y una capacitancia equivalente

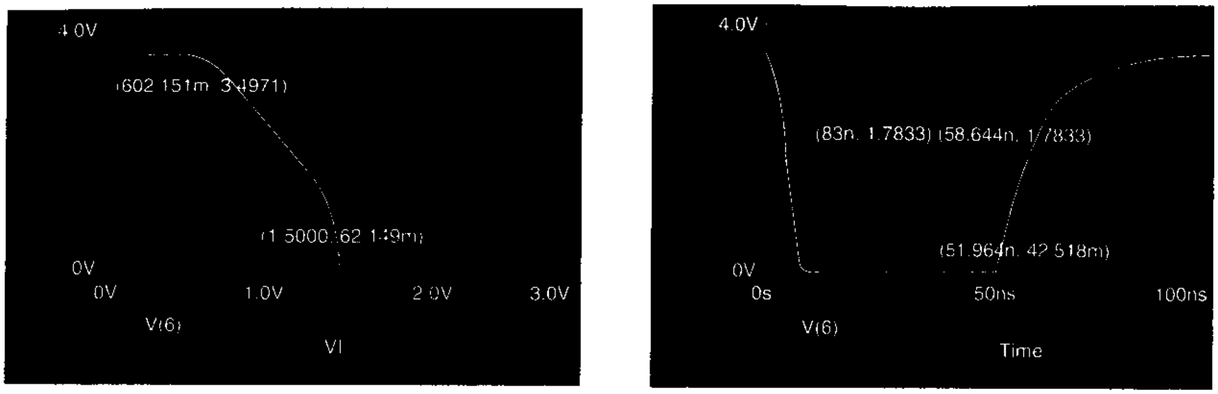
$$C_L = 4 \times 5\ pF = 20\ pF$$

El listado del archivo de circuito para la compuerta TTL NAND de la figura 12.36, es el siguiente:

```
Ejemplo 12.7 Compuerta TTL NAND
VI  1  0  DC  5V  PULSE (0 5V  0  1NS 1NS 50NS 100NS)
R1  8  2  4K
R2  8  5  3.79K
RB  4  0  1K
R4  8  9  600
RL  6  0  12K              ; Resistencia de carga equivalente
CL  6  0  20pF             ; Capacitancia de carga equivalente
VCC  8  0  DC  5V
D1  7  6  DMOD             ; Diodo con el modelo DMOD
.MODEL DMOD D (RS=4 TT=0.1NS)
Q1  3  2  1  QMOD          ; Transistores npn con el modelo QMOD
Q2  5  3  4  QMOD
Q3  6  4  0  QMOD
Q4  9  5  7  QMOD
.MODEL QMOD NPN (BF=10 BR=0.1 TF=0.1NS TR=10NS VJC=0.85 VAF=50)
.DC  VI  0  5V  0.10V      ; Barrido de cd con incremento de 0.01 V
.TRAN 0.2NS 100NS
.PROBE                     ; Posprocesador de gráficos
.END
```

www.elsolucionario.net

FIGURA 12.39 Gráficas de PSpice para las características TTL



(a) Característica de transferencia de voltaje **(b) Respuesta transitoria**

Las gráficas generadas por PSpice de las características, que se observan en la figura 12.39, dan $V_{OH} = 3.53$ V (el valor esperado es 3.5 V), $V_{IL} = 0.6$ V a $V_O = 3.49$ V, $V_{OL} = 42$ mV a $V_O = 5$ V y $V_{IH} = 1.5$ V a $V_O = 62$ mV.

$$NM_L = V_{IL} - V_{OL} = 0.6 - 0.042 \text{ V} \approx 0.56 \text{ V}$$

y

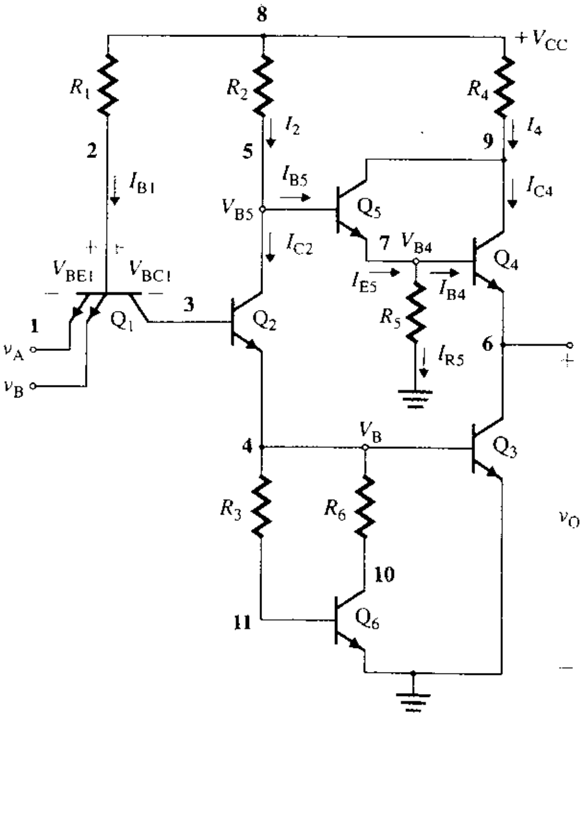
$$NM_H = V_{OH} - V_{IH} = 3.53 - 1.5 = 2.03 \text{ V}$$

$t_{pHL} = 4.53$ ns, $t_{pLH} = 6.68$ ns, y $t_{pd} = 5.61$ ns.

Compuertas TTL NAND de alta velocidad

De la ecuación (12.90), ha de observarse que la caída de voltaje a través de R_2 causada por el flujo de corriente de carga reduce el voltaje v_O de salida alta. El voltaje de salida se puede incrementar remplazando Q_4 de la figura 12.36 por un par Darlington, como se ve en la figura 12.40. Los transistores Q_4 y Q_5 forman el par Darlington. La unión base-emisor de Q_5 ofrece el voltaje de offset y cumple con la misma función que el diodo D_1 de la figura

FIGURA 12.40
Compuerta TTL NAND de alta velocidad



www.elsolucionario.net

12.36. Se incluye el resistor R_5 para ayudar a la corriente de recuperación de polarización inversa de Q_4. La operación y el análisis de esta compuerta son similares a las de la compuerta de la figura 12.36.

La corriente por R_5 es

$$I_{R5} = \frac{V_{B4}}{R_5} = \frac{v_O + V_{BE4}}{R_5}$$

la corriente de emisor de Q_5 es

$$I_{E5} = I_{B4} + I_{R5}$$

de donde su corriente de base es

$$I_{B5} = \frac{I_{E5}}{1 + \beta_{F5}} = \frac{I_{B4} + I_{R5}}{1 + \beta_{F5}} = \frac{I_{E4}}{(1 + \beta_{F4})(1 + \beta_{F5})} + \frac{I_{R5}}{1 + \beta_{F5}}$$

La ecuación (12.90)se puede modificar para dar el voltaje de salida como

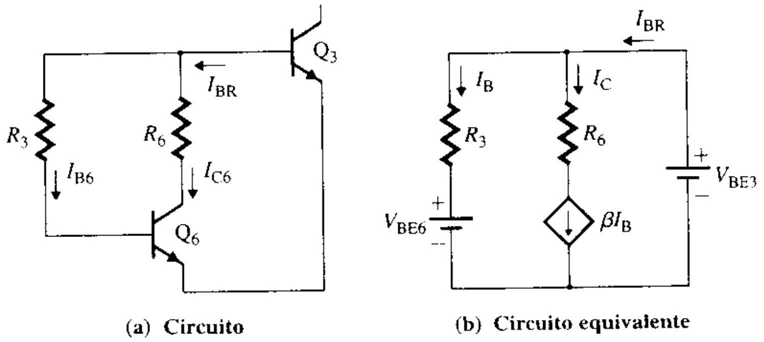
$$V_{CC} = R_2 I_{B5} + V_{BE4} + V_{BE5} + v_O$$

o

$$v_O = V_{CC} - (R_2 I_{B5} + V_{BE4} + V_{BE5}) \tag{12.93}$$

Además, se remplaza la resistencia R_B por un circuito activo de recuperación de base formado por R_3, R_6 y Q_6. Este circuito de recuperación reduce la cantidad de desvío de la corriente en la base de Q_3. Como resultado, la característica de transferencia de voltaje se hace más abrupta, se mejora el margen de ruido y se reduce el tiempo de retraso. El circuito de recuperación y su equivalente se muestran en las figuras 12.41(a) y 12.41(b), respectivamente. I_{BR} es la corriente de recuperación de base de Q_3.

FIGURA 12.41
Circuito de recuperación de base



Suponiendo que Q_6 está cerca de la saturación, pero sin estarlo la corriente de colector de Q_6 está dada por

$$I_{C6} = \frac{I_{BR}}{1 + 1/\beta_{F6}}$$

misma que, al borde de la saturación, debe ser igual a

$$I_{C6} = \frac{V_{BE3} - V_{CE6(sat)}}{R_6}$$

Igualando las ecuaciones anteriores, y suponiendo que $\beta_F = \beta_{F(forzada)}$, se puede determinar el valor de R_6 como

$$R_6 = \frac{V_{BE3} - V_{CE6(sat)}}{I_{BR}/(1 + 1/\beta_{F(forzada)})} \tag{12.94}$$

www.elsolucionario.net

Supóngase que se escoge R_6 para tener el mismo valor de I_{BR} que se obtuvo al utilizar una resistencia pasiva R_B; esto es, $I_{BR} = V_{BE3}/R_B$. Sustituyendo en la ecuación (12.94)

$$R_6 = \frac{R_B(V_{BE3} - V_{CE6(sat)})}{V_{BE3}/(1 + 1/\beta_{F(forzada)})} \tag{12.95}$$

En resumen, las compuertas TTL de alta velocidad tienen las características siguientes:

1. Un tiempo de retraso de propagación breve
2. Inmunidad al ruido baja
3. Característica de transferencia de voltaje abrupta
4. Factor de carga de salida grande
5. Voltaje máximo de salida, limitado a un valor típico de 3.6 V

EJEMPLO 12.8 **D**

Diseño de una compuerta TTL NAND

(a) Diseñar la compuerta TTL NAND del circuito de la figura 12.40. Ésta tiene dos entradas y alimenta cuatro compuertas NAND idénticas. El voltaje de salida en la salida alta $V_{OH} = 3.5$ V e $I_{N1} = 72.5$ μA. Suponer que $V_{CC} = 5$ V, $V_D = 0.7$ V, $V_{CE(sat)} = 0.2$ V, $V_{BE} = 0.7$ V, $\beta_{F(forzada)} = 10$, $\beta_R = 0.1$, $I_{C3(sat)} = 1$ mA, $I_{C4(máx)} = 1$ mA e $I_{BR} = 750$ μA.

(b) Utilizar PSpice/SPICE para verificar el diseño trazando la característica de transferencia. Determinar NM_L y NM_H. Los parámetros de modelo para los transistores son

```
BF=10 BR=0.1 TF=0.1NS TR=10NS VJC=0.85 VAF=50
```

SOLUCIÓN

(a) Los pasos de diseño son similares a los del ejemplo 12.7. Después de cumplir los pasos 1, 6 y 9 del ejemplo 12.7 para determinar los valores de R_1, R_B y R_4, se siguen estos pasos.

Paso 1. Con la ecuación (12.94) se calcula la resistencia de colector de Q_6:

$$R_6 = \frac{V_{BE3} - V_{CE6(sat)}}{I_{BR}/(1 + 1/\beta_F)} = \frac{0.7 - 0.2}{0.75 \text{ mA}/(1 + 1/10)} = 733\ \Omega$$

Se elige $R_3 = 2R_6 = 2 \times 733 = 1466\ \Omega$.

Paso 2. Se escoge un valor de I_{R5}. Sea $I_{R5} = 1130$ μA (el mismo que el valor para el TTL) ≈1.2 mA. Para $v_O = V_{OH}$, determinar el valor de R_5:

$$R_5 = \frac{V_{OH} + V_{BE4}}{I_{R5}} = \frac{3.5 + 0.7}{1.2 \text{ mA}} = 3.5\ \text{k}\Omega$$

Paso 3. Se calcula la corriente de base de Q_4 en la salida alta y la corriente de base de Q_5:

$$I_{B4} = \frac{N_H I_{N1}}{1 + \beta_{F4}} = \frac{4 \times 72.5\ \mu\text{A}}{1 + 10} = 26.4\ \mu\text{A}$$

$$I_{B5} = \frac{I_{B4} + I_{R5}}{1 + \beta_{F5}} = \frac{26.4\ \mu\text{A} + 1.2 \text{ mA}}{1 + 10} = 111.5\ \mu\text{A}$$

Paso 4. Utilizando la ecuación (12.93) para $v_O = V_{OH}$, se determina el valor de R_2 que cumple con el requisito de salida:

$$R_2 = \frac{V_{CC} - V_{BE4} - V_{BE5} - V_{OH}}{I_{B5}} = \frac{5 - 0.7 - 0.7 - 3.5}{111.5\ \mu\text{A}} = 897\ \Omega$$

Paso 5. Mediante la ecuación (12.89), se calcula el valor de R_1:

$$R_1 = \beta_R\left[\frac{V_{CC} - 2V_{BE(sat)} - V_{BC1}}{I_{N1}}\right] = 0.1\left[\frac{5 - 2 \times 0.7 - 0.7}{72.5\ \mu\text{A}}\right] = 4\ \text{k}\Omega$$

www.elsolucionario.net

Paso 6. Con la ecuación (12.86), se halla el valor de I_{B1} en la salida baja, y se calcula I_{B2} en estado alto:

$$I_{B1} = \frac{V_{CC} - V_{BE2(sat)} - V_{BE3(sat)} - V_{BC1}}{R_1} = \frac{5 - 0.7 - 0.7 - 0.7}{4\ \text{k}\Omega} = 725\ \mu\text{A}$$

$$I_{B2} = -I_{C1} = (1 + \beta_R)I_{B1} = (1 + 0.1) \times 725\ \mu\text{A} = 798\ \mu\text{A}$$

Paso 7. Se calculan I_{C2}, I_{E2} e I_{B3} en estado alto. La I_{C2} en estado alto para una salida baja es

$$I_{C2} = \frac{V_{CC} - V_{BE3(sat)} - V_{CE2(sat)}}{R_2} = \frac{5 - 0.7 - 0.2}{897} = 4.57\ \text{mA}$$

En el estado alto,

$$I_{E2} = I_{B2} + I_{C2} = 798\ \mu\text{A} + 4.57\ \text{mA} = 5.37\ \text{mA}$$

Para la corriente de base,

$$I_{B3} = I_{E2} - I_R = 5.37\ \text{mA} - 0.75\ \text{mA} = 4.62\ \text{mA}$$

Paso 8. Se calcula la corriente de colector máxima permisible en estado bajo para llevar Q_3 a la saturación:

$$I_{C3(\text{máx})} = \beta_{F(\text{forzada})} I_{B3} = 10 \times 4.62\ \text{mA} = 46.2\ \text{mA}$$

que es más grande que la $I_{L0} = 410\ \mu\text{A}$ del paso 4 del ejemplo 12.7. Por tanto, el diseño ha de ser satisfactorio. (De lo contrario, deberán repetirse los pasos 1 a 8 con un valor más pequeño de N, un valor más grande de $\beta_{F(sat)}$ o un valor más bajo de I_{N1}.) El factor de sobreexcitación es

$$k_{ODF} = I_{C3(sat)}/I_{L0} = 46.2\ \text{mA}/410\ \mu\text{A} = 113$$

que es grande. Esto es, el factor de carga de salida puede ser mucho mayor que $N = 4$.

(b) Para examinar el tiempo de propagación, se supondrá que se conectan una resistencia de carga

$$R_L = V_{OH}/(NI_{L0}) = 3.5/(4 \times 72.5\ \mu\text{A}) = 12\ \text{k}\Omega$$

y una capacitancia equivalente

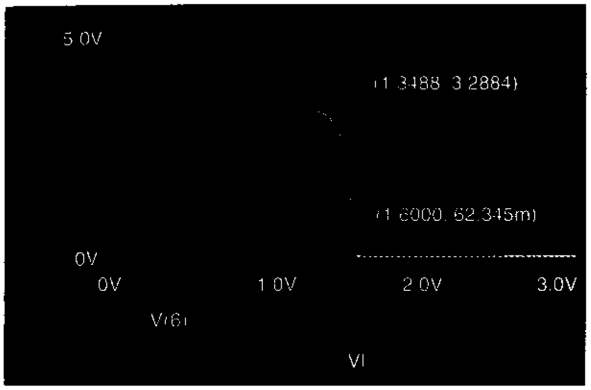
$$C_L = 4 \times 5\ \text{pF} = 20\ \text{pF}$$

a la salida. El listado del archivo de circuito para la compuerta TTL NAND de la figura 12.40, es el siguiente:

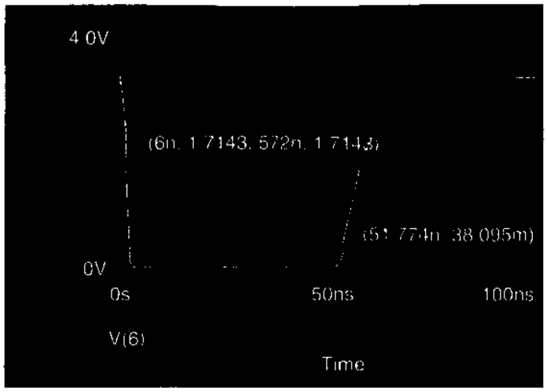
```
Ejemplo 12.8 Compuerta TTL NAND de alta velocidad
VI   1   0   DC   5V   PULSE  (0 5V   0 1NS 1NS   1NS   50NS 100NS)
R1   8   2   4K
R2   8   5   897
R3   4   11   1466
R4   8   9   600
R5   7   0   3.5K
R6   4   10   733
RL   6   0   12K              ; Resistencia de carga equivalente
CL   6   0   20pF             ; Capacitancia de carga equivalente
VCC   8   0   DC   5V
Q1   3   2   1   QMOD         ; Transistores npn con el modelo QMOD
Q2   3   2   1   QMOD
Q3   6   4   0   QMOD
Q4   9   7   6   QMOD
Q5   9   5   7   QMOD
Q6   10   11   0   QMOD
.MODEL QMOD NPN (BF=10 BR=0.1 TF=0.1NS TR=10NS VJC=0.85 VAF=50)
.DC   VI   0   5V   0.01V     ; Barrido de cd con incremento de 0.01 V
.TRAN   0.2NS   100NS
.PROBE                        ; Posprocesador de gráficos
.END
```

www.elsolucionario.net

FIGURA 12.42 Gráficas generadas por PSpice para las características TTL



(a) Característica de transferencia de voltaje



(b) Respuesta transitoria

Las gráficas producidas por PSpice, que se muestran en la figura 12.42, dan $V_{OH} = 3.3$ V (el valor esperado es 3.5 V), $V_{IL} = 1.35$ V a $V_O = 3.3$ V, $V_{OL} = 62$ mV a $v_O = 3.3$ V y $V_{IH} = 1.6$ V a $V_O = 62$ mV.

$$NM_L = V_{IL} - V_{OL} = 1.35 - 0.062 \text{ V} \approx 1.29 \text{ V}$$

y

$$NM_H = V_{OH} - V_{IH} = 3.3 - 1.6 = 1.7 \text{ V}$$

$t_{pHL} = 1.93$ ns, $t_{pLH} = (57.57 \text{ ns} - 51.77 \text{ ns}) = 5.8$ ns, y $t_{pd} = (t_{pHL} + t_{pLH})/2 = 3.87$ ns.

Compuertas NAND Schottky TTL

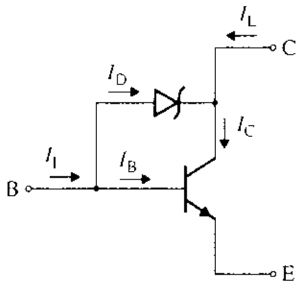
En las compuertas TTL, los transistores son excitados hacia la saturación. En vista de que el tiempo de retraso de una compuerta TTL es una función fuerte del tiempo de almacenamiento de los transistores saturados, una compuerta lógica que no se sature tendrá ventajas. Un transistor Schottky fijo, al cual se le impide ser llevado hasta la saturación, puede conmutar con más rapidez que un transistor saturado. Los transistores Schottky fijos han sido incorporados en muchas compuertas lógicas de transistores.

Básicamente, el transistor Schottky fijo está formado por un transistor bipolar con un diodo Schottky fijo de fijación de nivel, según se muestra en la figura 12.43(a). Su símbolo aparece en la figura 12.43(b). La caída de voltaje en polarización directa de un diodo Schottky es pequeña, comúnmente de 0.3 V. Cuando el transistor Q_1 está en su región activa de operación, la unión base-colector está polarizada en inversa. El diodo fijo también está polarizado en inversa y no afecta el funcionamiento del circuito. Q_1 se comporta como un transistor *npn* normal. Conforme el transistor Q_1 pasa a saturación, la unión base-colector se adquiere polarización directa, con un voltaje igual al voltaje del diodo Schottky que es 0.3 V. La corriente de base excedente es derivada por el diodo, y al transistor se le impide que se sature mucho.

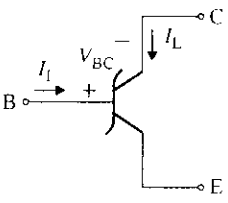
Suponiendo que el transistor Q_1 está fijo en el borde de la saturación, $I_C = \beta I_B$. La corriente del diodo se puede relacionar con las corrientes de entrada y de base mediante

$$I_D = I_I - I_B = I_I - \frac{I_C}{\beta_F}$$

FIGURA 12.43
Transistor Schottky fijo



(a) Transistor Schottky fijo



(b) Símbolo

www.elsolucionario.net

Utilizando la LKC en la unión del colector, se obtiene

$$I_C = I_D + I_L = I_I - \frac{I_C}{\beta_F} + I_L$$

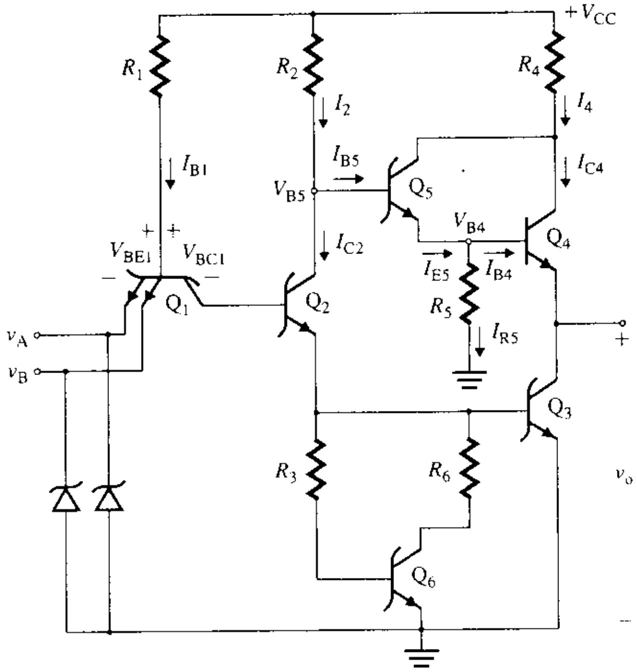
que da

$$I_C = \frac{I_I + I_L}{1 + 1/\beta_F}$$

Por tanto, para un valor incrementado de la corriente de carga I_L, el valor de I_C aumenta y se reduce el valor de la corriente del diodo I_D. Esto es, la mayor parte de la corriente de entrada es derivada a la base del transistor, manteniendo a éste en el borde de la saturación. Para un valor pequeño de la corriente de carga, el valor de I_C se vuelve pequeño, y gran parte de la corriente de entrada se deriva a través del diodo. Las corrientes de base y del diodo cambian con las condiciones de carga, en tanto que el transistor se conserva en el borde de la saturación. El diodo Schottky de barrera no tiene un almacenamiento de carga de portadores minoritarios, y el transistor jamás está totalmente saturado. Por tanto, la recuperación es muy rápida.

En la compuerta NAND Schottky TTL que aparece en la figura 12.44, todos los transistores, excepto Q_4, son transistores Schottky fijos. Este circuito es similar al de la figura 12.40. Los dos diodos Schottky de las terminales de entrada a tierra actúan como fijadores, para suprimir cualquier oscilación que pudiera deberse a los transitorios de voltaje y para fijar cualquier valor negativo en -0.3 V, aproximadamente.

FIGURA 12.44
Compuerta NAND Schottky TTL



El análisis de una compuerta Schottky TTL es similar al de una compuerta TTL estándar. Cuando el transistor de salida Q_3 está activado, $V_{BE} = 0.7$ V, la caída de voltaje a través del diodo Schottky está fija en $V_{BC} = 0.3$ V, y

$$V_{CE} = V_{CB} + V_{BE} = -V_{BC} + V_{BE} = -0.3 + 0.7 = 0.4 \text{ V}$$

Por tanto, el voltaje de salida de una compuerta Schottky en su estado de salida bajo, es ligeramente más grande que el valor $V_{CE(sat)}$ para compuertas TTL estándar. El voltaje de salida en el estado de salida alto es esencialmente el mismo que el de una compuerta TTL estándar.

www.elsolucionario.net

En resumen, las compuertas Schottky TTL tienen las características siguientes:

1. Un tiempo de retraso mínimo. Debido a que un transistor Schottky fijo opera con una saturación baja, el tiempo de retraso es de 2 a 5 ns, aproximadamente, en comparación con los 10 a 15 ns de las compuertas TTL estándar y de alta velocidad; esto es, el tiempo de retraso de propagación se reduce en un factor de 5 a 10.
2. Una característica de transferencia de voltaje más abrupta que las de las compuertas TTL estándar
3. Baja inmunidad al ruido
4. Un voltaje de salida un poco más grande en el estado de salida bajo, que en las compuertas TTL estándar; normalmente de 0.4 V

El éxito de la compuerta Schottky llevó al desarrollo de otras compuertas Schottky: Schottky de baja potencia (LS), Schottky avanzada (AS) y Schottky avanzada de baja potencia (ALS).

ASPECTO PRINCIPAL DE LA SECCIÓN 12.11

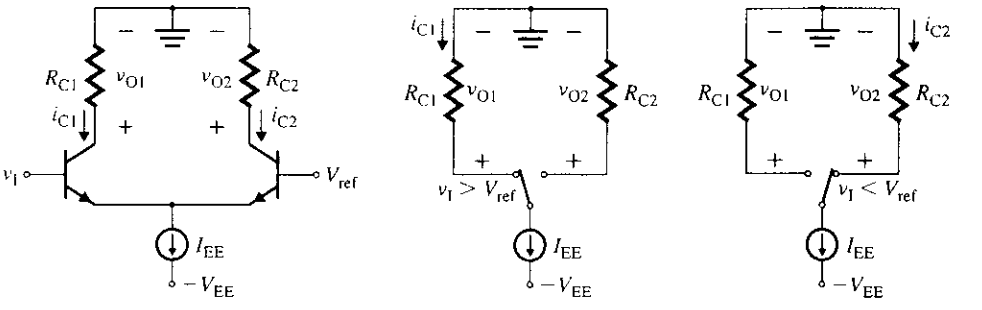
- Las familias TTL han pasado por muchas etapas de desarrollo, lo que las ha llevado a una mejor velocidad de conmutación y una menor disipación de potencia. Las aplicaciones se enfocan en las familias Schottky de baja potencia (LS) y Schottky avanzada de baja potencia (ALS), y sus familias, ya que ofrecen la velocidad más grande.

12.12 ▸ *Compuertas lógicas OR/NOR de emisor acoplado (ECL)*

El tiempo de almacenamiento es el parámetro dominante que afecta el tiempo de retraso de los transistores que son llevados a la saturación. El tiempo de almacenamiento se puede minimizar al impedir que los transistores fucionen en saturación. Las compuertas Schottky TTL minimizan la saturación del transistor fijando la unión base-colector en el borde de la condición de saturación. Esto reduce de manera significativa el tiempo de almacenamiento y el tiempo de retraso, pero una ligera saturación de los transistores Schottky aumenta el tiempo de conmutación. Los transistores de las compuertas ECL jamás son llevados hasta la saturación, por lo que, prácticamente, el tiempo de almacenamiento es cero. Las primeras compuertas lógicas no saturadas ECL fueron introducidas en 1962 por Motorola, bajo el nombre de familia MECL I. Desde entonces, las compuertas MECL han progresado a través de varias generaciones: MECL II, MECL III, MECL 10K y MECL 10KH.

El ECL utiliza un *par acoplado por emisor* como circuito de conmutación de corriente, según se muestra en la figura 12.45(a). Está formado por dos transistores idénticos Q_1 y Q_2, dos resistores pareados $R_C = R_{C1} = R_{C2}$ y una fuente de corriente I_{EE}. El voltaje de entrada v_I, que es aplicado a la base de Q_1, se compara con el voltaje de referencia V_{ref}, que se aplica a la base de Q_2. Si v_I es mayor que V_{ref} en unos cuantos cientos de milivolts, la corriente de la fuente I_{EE} fluye por Q_1. Por tanto el voltaje de salida se convierte en v_{O1} =

FIGURA 12.45
Circuito de conmutación de corriente para ECL



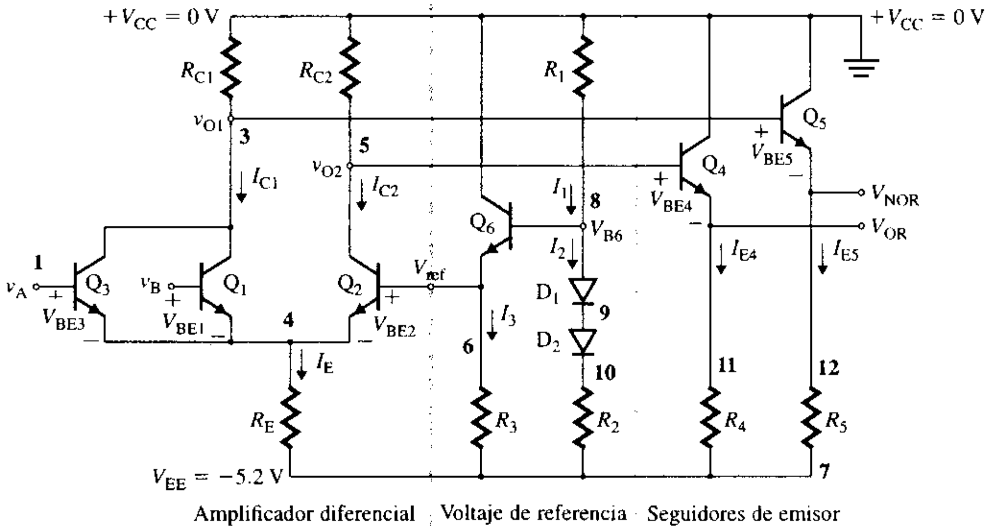
(a) Circuito de conmutación de corriente **(b) Posición del interruptor para $v_I > V_{ref}$** **(c) Posición del interruptor para $v_I < V_{ref}$**

www.elsolucionario.net

$v_{C1} = -R_C i_{C1} = -R_C I_{EE}$, como se observa en la figura 12.45(b). Por tanto, si v_I es menor a V_{ref} en unos pocos cientos de milivolts, la corriente de la fuente I_{EE} fluye por Q_2. El voltaje de salida se convierte en $v_{O2} = v_{C2} = -R_C i_{C2} = -R_C I_{EE}$, como se muestra en la figura 12.45(c). Por tanto, el voltaje de entrada v_I hace que la corriente I_{EE} fluya por Q_1 o de Q_2.

La compuerta OR/NOR ECL, que se basa en un par diferencial, se muestra en la figura 12.46. Los transistores de entrada Q_1 y Q_3 están conectados en paralelo. Si el voltaje de entrada diferencial $v_d = v_A$ (o v_B) $- V_{ref}$ es mayor a 100 mV, aproximadamente el voltaje de salida v_{O1} es directamente proporcional a v_d. De manera similar, el voltaje de salida v_{O2} es directamente proporcional al voltaje diferencial $-v_d = V_{ref} - v_A$ (o v_B). Sin embargo, para que los transistores funcionen como interruptores, el voltaje diferencial debe ser mayor que 120 mV, aproximadamente. Los transistores Q_4 con R_4 y Q_5 con R_5 funcionan como seguidores de emisor. Por lo común, las terminales del colector se colocan a un voltaje cero, ya que se puede demostrar de manera analítica que al colocar la tierra cerca de los colectores de los transistores da como resultado una menor sensibilidad al ruido. Por esta razón, los voltajes de alimentación son, en general, $V_{CC} = 0$ V y $V_{EE} = -5.2$ V.

FIGURA 12.46
Compuerta OR/NOR ECL



El circuito de referencia está formado por los resistores R_1, R_2 y R_3, los diodos D_1 y D_2, y el transistor Q_6. Los diodos D_1 y D_2 proporcionan la compensación de temperatura para la unión base-emisor de Q_6. Despreciando la corriente de base de Q_6, se obtiene

$$I_1 = I_2 = \frac{V_{CC} - 2V_D - V_{EE}}{R_1 + R_2}$$

El voltaje en la base del transistor Q_6 es

$$V_{B6} = V_{CC} - I_1 R_1$$

lo que da el voltaje de referencia como

$$V_{ref} = V_{B6} - V_{BE6}$$

La corriente de emisor de Q_6 está dada por

$$I_{E6} \approx \frac{V_{ref} - V_{EE}}{R_3}$$

El funcionamiento del circuito se puede dividir en dos modos.

Durante el modo 1, la entrada v_A o la entrada v_B está en el alto lógico (V_{OH}). Esto es, v_A (o v_B) $= V_{CC} - 0.7$ V. El OR lógico está en la salida v_{O2}, y el NOR lógico en la salida

www.elsolucionario.net

v_{O1}. El transistor Q_2 está desactivado. Esto es, $i_{C2} = 0$ A y $v_{O2} = V_{CC}$. El voltaje de salida V_{OR} está dado por

$$V_{OR} = V_{O2} - 0.7 = V_{CC} - 0.7 \text{ V}$$

Si $v_A = V_{OH} = V_{CC} - 0.7$ V, entonces Q_1 está activado, y se obtiene

$$V_E = v_A - V_{BE1}$$

que da el valor de la corriente del emisor I_E como

$$I_E = \frac{V_E - V_{EE}}{R_E}$$

Suponiendo que $i_{C1} \approx oI_E$, el voltaje v_{O1} se puede obtener de

$$v_{O1} = V_{CC} - i_{C1}R_{C1}$$

y la salida V_{NOR} se convierte en

$$V_{NOR} = v_{O1} - V_{BE5}$$

La corriente I_{E4}, que es la corriente de emisor de Q_4, es

$$I_{E4} = \frac{V_{E4} - V_{EE}}{R_4} = \frac{V_{OR} - V_{EE}}{R_4}$$

y la corriente de emisor de Q_5 es

$$I_{E5} = \frac{V_{E5} - V_{EE}}{R_5} = \frac{V_{NOR} - V_{EE}}{R_5}$$

Durante el modo 2, las entradas v_A y v_B están en el bajo lógico (V_{OL}). Los transistores Q_1 y Q_3 están desactivados. Esto es, $i_{C1} = 0$ A y $v_{O1} = V_{CC}$. El voltaje de salida V_{NOR} está dado por

$$V_{NOR} = V_{OH} = v_{O1} - 0.7 = V_{CC} - 0.7 \text{ V}$$

El transistor Q_2 está activado, y se obtiene

$$V_E = V_{ref} - V_{BE2}$$

de donde da la corriente de emisor I_E es

$$I_E = \frac{V_E - V_{EE}}{R_E}$$

Suponiendo que $i_{C2} \approx I_E$, el voltaje v_{O2} se convierte en

$$v_{O2} = V_{B4} = V_{CC} - i_{C2}R_{C2}$$

y la salida V_{OR} es

$$V_{OR} = v_{O2} - V_{BE4}$$

La corriente i_{E4}, que es la corriente del emisor de Q_4, es

$$I_{E4} = \frac{V_{E4} - V_{EE}}{R_4} = \frac{V_{OR} - V_{EE}}{R_4}$$

y la corriente de emisor de Q_5 es

$$I_{E5} = \frac{V_{E5} - V_{EE}}{R_5} = \frac{V_{NOR} - V_{EE}}{R_5}$$

www.elsolucionario.net

Si se definen el alto lógico como

$$V_{OH} = V_{CC} - 0.7 = -0.7 \text{ V}$$

y el bajo lógico como

$$V_{OL} = v_{O1} - V_{BE5} = V_{CC} - i_{C1}R_{C1} - V_{BE5} = V_{NOR} = -1.63 \text{ V}$$

se obtienen los voltajes de entrada y de salida que se muestran en la tabla 12.7.

TABLA 12.7
Función lógica de la compuerta ECL/OR

v_A	v_B	V_{OR}	V_{NOR}
V_{OL} (para 0)	V_{OL} (para 0)	V_{OL} (para 0)	V_{OH} (para 1)
V_{OH} (para 1)	V_{OL} (para 0)	V_{OH} (para 1)	V_{OL} (para 0)
V_{OL} (para 0)	V_{OH} (para 1)	V_{OH} (para 1)	V_{OL} (para 0)
V_{OH} (para 1)	V_{OH} (para 1)	V_{OH} (para 1)	V_{OL} (para 0)

En resumen, las compuertas OR/NOR ECL tienen las características siguientes:

1. Carecen de saturación del transistor y tienen un tiempo de retraso despreciable
2. Una elevada disipación de potencia; normalmente, de 50 a 70 mW (comparada con los 2 a 10 mW de los circuitos Schottky TTL)
3. Disponibilidad de salidas complementarias, lo que elimina la necesidad de incluir inversores por separado para obtenerlas
4. Un factor de carga de salida grande; normalmente, en el rango de 50 a 100
5. Un margen de ruido bajo, ya que los voltajes de salida de alto lógico y de bajo lógico son, más o menos, de −0.7 V y −1.63 V, respectivamente
6. Una característica de transferencia de voltaje abrupta

EJEMPLO 12.9 D

Diseño de una compuerta OR/NOR ECL

(a) Diseñar la compuerta OR/NOR ECL del circuito de la figura 12.46. Ésta tiene dos entradas. Las corrientes deseadas de colector son $I_{C1} = 3$ mA e $I_{C4} = I_{C5} = 3$ mA. En el alto lógico, $V_{OR} = -0.7$ V, $V_{NOR} = -1.63$ V, y v_A (o v_B) $= V_{OR} = -0.7$ V. Suponer que $V_{EE} = -5.2$ V, $V_{BE} = 0.7$ V y $\beta_F = 100$.

(b) Calcular el factor de carga de salida máximo con compuertas ECL similares si se permite que V_{OR} caiga de $V_{OR(máx)} = -0.7$ V a $V_{OR(mín)} = -0.75$ V.

(c) Utilizar PSpice/SPICE para verificar el diseño trazando la función de transferencia. Calcular NM_L y NM_H.

(d) Utilizar PSpice/SPICE para determinar $P_{estática}$ si $v_A = v_B = -0.7$ V.

SOLUCIÓN

(a) Suponiendo que v_A (o v_B) $= V_{OR} = -0.7$ V, los pasos para completar el diseño son los siguientes:

Paso 1. Se calculan V_{CC}, v_A y V_E. El valor de V_{CC} es

$$V_{CC} = V_{OR} + 0.7 = -0.7 + 0.7 = 0 \text{ V}$$

El voltaje de entrada del alto lógico es

$$v_A = V_{OH} = V_{CC} - 0.7 \text{ V} = 0 - 0.7 = -0.7 \text{ V}$$

El voltaje del emisor es

$$V_E = v_A - V_{BE1} = -0.7 - 0.7 = -1.4 \text{ V}$$

Paso 2. Se calcula la resistencia del emisor R_E:

$$R_E = \frac{V_E - V_{EE}}{I_E} = \frac{-1.4 - (-5.2)}{3 \text{ mA}} = \frac{-1.4 + 5.2}{3 \text{ mA}} = 1.27 \text{ k}\Omega$$

www.elsolucionario.net

Paso 3. Se calcula el voltaje v_{O1}, la resistencia del colector R_{C1}, R_4 y R_5:

$$v_{O1} = V_{NOR} + V_{BE5} = -1.63 + 0.7 = -0.93 \text{ V}$$

$$R_{C1} = \frac{V_{CC} - v_{O1}}{I_{C1}} = \frac{V_{CC} - v_{O1}}{I_E} = \frac{0 - (-0.93)}{3 \text{ mA}} = \frac{0.93}{3 \text{ mA}} = 310\ \Omega$$

$$R_4 = \frac{V_{OR} - V_{EE}}{I_{E4}} = \frac{-0.7 - (-5.2)}{3 \text{ mA}} = 1.5 \text{ k}\Omega$$

$$R_5 = \frac{V_{NOR} - V_{EE}}{I_{E5}} = \frac{-1.63 - (-5.2)}{3 \text{ mA}} = 1.19 \text{ k}\Omega$$

Paso 4. Dado que los voltajes de entrada v_A y v_B son mayores que V_{ref} cuando el circuito está en el estado de alto lógico, y menores que V_{ref} cuando está en el estado bajo lógico, V_{ref} se ajusta en el punto medio entre los niveles del bajo lógico y el alto lógico, y se calcula el voltaje en la base de Q_6:

$$V_{ref} = \frac{V_{NOR} + V_{OR}}{2} = \frac{-1.63 - 0.7}{2} = -1.165 \text{ V}$$

$$V_{B6} = V_{ref} + V_{BE6} = -1.165 + 0.7 = -0.465 \text{ V}$$

Paso 5. Se calculan los valores de R_1, R_2 e I_1. Utilizando la LKV, se puede escribir:

$$I_1(R_1 + R_2) = -V_{EE} - 2V_D$$

$$I_1R_1 = -V_{B6}$$

lo cual da

$$\frac{I_1(R_1 + R_2)}{I_1R_1} = \frac{-V_{EE} - 2V_D}{-V_{B6}}$$

es decir,
$$1 + \frac{R_2}{R_1} = \frac{-V_{EE} - 2V_D}{-V_{B6}} = \frac{-(-5.2) - 2 \times 0.7}{-(-0.465)} = 8.172$$

Se elige $R_1 = 300\ \Omega$. Entonces,

$$R_2 = (8.172 - 1)R_1 = (8.172 - 1) \times 300 = 2.15 \text{ k}\Omega$$

Se calcula el valor de I_1 como

$$I_1 = I_2 = -\frac{V_{B6}}{R_1} = -\frac{-0.465}{300} = 1.55 \text{ mA}$$

Paso 6. Se calcula el valor de R_3. Para una buena compensación de temperatura, la corriente por el emisor de Q_6 deberá ser la misma que la corriente por los diodos D_1 y D_2. Esto es,

$$I_3 = I_2 = \frac{V_{ref} - V_{BE}}{R_3} = \frac{-1.165 - (-5.2)}{R_3} = 1.55 \text{ mA}$$

es decir, $R_3 = 2.6 \text{ k}\Omega$.

Paso 7. Se escoge R_{C2} para que sea ligeramente mayor que R_{C1} (aproximadamente, 3% más para el caso de resistores de tolerancias del 1%); esto es, 2% más que el valor de tolerancia. Por tanto,

$$R_{C2} = 1.03 \times R_{C1} = 1.03 \times 310 = 319.3\ \Omega$$

Sea $R_{C2} = 320\ \Omega$.

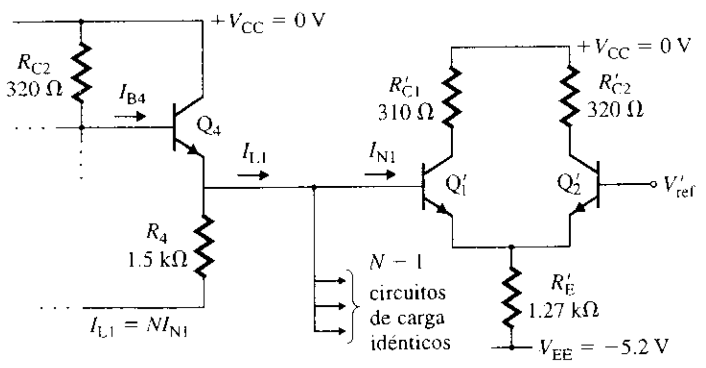
(b) Se puede determinar el factor de carga de salida a partir de la figura 12.47, la cual muestra la etapa de salida del seguidor de emisor de un circuito ECL que maneja la etapa de entrada de un amplificador diferencial de una carga ECL. Este circuito se muestra para V_{OR} en el nivel de alto lógico. El transistor de carga Q_1 está activado, y la corriente de carga del emisor está dada por

$$I_E = \frac{V_{OR(máx)} - V_{BE} - V_{EE}}{R_E}$$

$$= \frac{-0.7 - 0.7 - (-5.2)}{1.27 \text{ k}\Omega} = 2.99 \text{ mA}$$

www.elsolucionario.net

FIGURA 12.47 Circuitos del excitador de compuerta ECL y de la carga de compuerta ECL



La corriente de base de entrada para cada carga de salida está dada por

$$I_{N1} = \frac{I_E}{1+\beta_F} = \frac{2.99\text{ mA}}{1+100} = 29.6\ \mu\text{A}$$

Por tanto, la corriente de carga total es

$$I_{L1} = NI_{N1} = N \times 29.6\ \mu\text{A}$$

La corriente del emisor de Q_4 es

$$I_{E4} = \frac{V_{OR(\text{mín})} - V_{EE}}{R_4} = \frac{-0.75-(-5.2)}{1.5\text{ k}\Omega} = 2.97\text{ mA}$$

La corriente de base I_{B4} necesaria para suministrar la corriente de carga I_L y la corriente I_{E4} es

$$I_{B4} = \frac{I_{E4}+I_L}{1+\beta_F} = \frac{V_{CC} - B_{BE4} - V_{OR(\text{mín})}}{R_{C2}}$$

de donde

$$\frac{2.97\text{ mA} + (N \times 29.6\ \mu\text{A})}{1+100} = \frac{0-0.7-(-0.75)}{320}$$

o, $N = 432$.

(c) Suponiendo que la compuerta ECL maneja compuertas similares, el listado del archivo de circuito es el siguiente:

```
Ejemplo 12.9 Compuerta OR/NOR ECL
VI   0   1   DC   2V   PULSE  (0 5V 0 1NS 1NS 50NS 100NS)
RS   1   2   10K
RC1   0   3   310
RC2   0   5   320
RE   4   7   1.27K
R1   0   8   300
R2   10   7   2.15K
R3   6   7   2.6K
R4   11   7   1.5K
R5   12   7   1.19K
RL   11   0   12K        ; Resistencia de carga equivalente
CL   11   0   20pF       ; Capacitancia de carga equivalente
VEE   0   7   5.2V
D1   8   9   DMOD        ; Diodo con el modelo DMOD
D2   9   10   DMOD
.MODEL DMOD D (RS=4 TT=0.1NS)
Q1   3   2   4   QMOD    ; Transistores npn con el modelo QN
Q2   5   6   4   QMOD
```

www.elsolucionario.net


```
Q4   0   5   11   QMOD
Q5   0   3   12   QMOD
Q6   0   8   6   QMOD
.MODEL QMOD NPN (BF=100 BR=0.1 TF=0.1NS TR=10NS VJC=0.85 VAP=50)
.DC   VI   0   2V   0.01V          ; Barrido de cd con incremento de 0.01 V.
.TRAN/OP   0.2NS   100NS
.PROBE                             ; Posprocesador de gráficos
.END
```

Las gráficas producidas por PSpice, que se muestran en la figura 12.48, dan $V_{OH} = -0.81$ V (el valor esperado es -0.7 V), $V_{IL} = 0.95$ V a $v_O = -0.855$ V, $V_{OL} = -1.59$ V a $v_I = 2$ V, y $V_{IH} = 1.33$ V a $V_O = -1.55$ V. Obsérvese que V(11) y V(12) son los voltajes en las terminales OR y NOR, respectivamente.

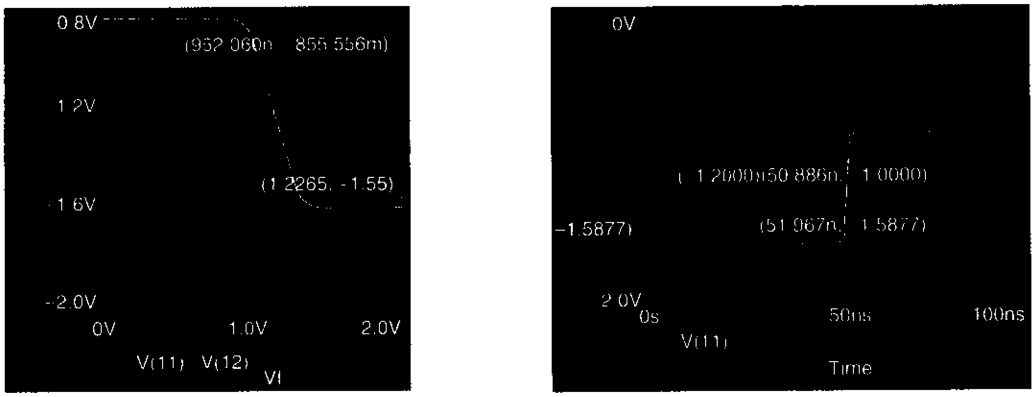
$$NM_L = V_{IL} - |V_{OL}| = 0.95 - 1.59 \text{ V} = -0.64 \text{ V}$$

y

$$NM_H = |V_{OH}| - V_{IH} = 0.81 - 1.33 = -0.52 \text{ V}$$

$t_{pHL} = 1.05$ ns, $t_{pLH} = 1.22$ ns y $t_{pd} = 1.13$ ns. El archivo de salida de PSpice da $P_{\text{estática}} = 62$ mW.

FIGURA 12.48 Gráficas producidas por PSpice para las características ECL



(a) Característica de transferencia de voltaje **(b) Respuesta transitoria**

ASPECTO PRINCIPAL DE LA SECCIÓN 12.12

- Los transistores de las compuertas ECL no son llevados nunca hasta la saturación, por lo que el tiempo de almacenamiento es prácticamente cero. Desde su introducción en 1962 por Motorola, las compuertas MECL han progresado a través de varias generaciones: MECL I, MECL II, MECL III, MECL 10K y MECL 10KH.

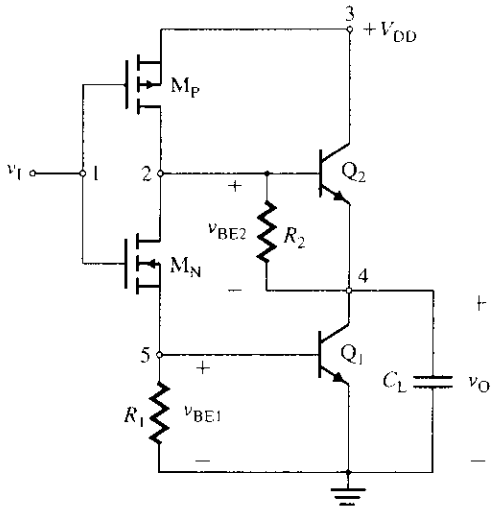
12.13 ▸ *Inversores BiCMOS*

El inversor CMOS es un inversor de baja potencia, compacto, que exhibe una elevada resistencia de entrada. Sin embargo, sus circuitos bipolares tienen bajos retrasos de propagación. Un BiCMOS combina un CMOS con un separador de salida BJT, con lo que incorpora las mejores características de ambas tecnologías. El inversor BiCMOS se muestra en la figura 12.49. La etapa de salida tipo tótem del BJT proporciona la elevada capacidad de corriente para cargar con rapidez la capacitancia de la carga C_L, manteniendo al mismo tiempo la ventaja de una baja potencia del CMOS. En la práctica, R_1 y R_2 son resistores de polisilicio o resistores MOS. Para examinar la carga y la descarga de C_L, el funcionamiento se dividirá en dos modos.

Durante el modo 1, el voltaje de entrada v_I es bajo (en V_{OL}). El NMOS M_N está desactivado. Q_1 también está desactivado porque su base está aterrizada a través de R_1. El PMOS

www.elsolucionario.net

FIGURA 12.49
Inversor BiCMOS



M_P está activado, con $V_{GSP} = -V_{DD}$, y proporciona la corriente de base a Q_2. Por tanto, la capacitancia de la carga C_L se carga a través de Q_2 (en la región activa) hasta $V_{DD} - V_{BE2}$, aproximadamente. En $v_O = V_{DD} - V_{BE2}$, Q_2 está en corte, y entonces C_L se continúa cargando hasta V_{DD} a través de M_P y de R_2. Por tanto, V_{BE2} se reduce aproximadamente hasta 0 V, y $v_O \approx V_{OH} = V_{DD}$. La base de Q_2 también se descarga a través de R_2.

En el modo 2, el voltaje de entrada v_I pasa a alta (a V_{OH}). Tanto M_P como Q_2 están en corte. M_N está activado. El capacitor C_L se descarga a través de R_2 y de M_N. Como resultado del flujo de corriente por R_1, Q_1 es activado, y la corriente del colector de Q_1 hace que C_L se descargue rápidamente hasta que V_{BE1} caiga por debajo del voltaje de activación. Después de esto, Q_1 se desactiva, y C_L se sigue descargando por R_2, M_N y R_1, hasta aproximadamente cero. Esto es, $V_{OL} \approx 0$ V. La base de Q_1 también se descarga por R_1.

Retraso de propagación

El tiempo de retraso de propagación de un BiCMOS se ve reducido por las mayores corrientes de carga y de descarga disponibles de los BJT. Cuando la entrada se conmuta del alto lógico al bajo lógico, M_P proporciona la corriente de carga I_B para Q_2. Debido a Q_1, el valor mínimo de v_I es V_{BE}. Por consiguiente, $V_{SGP} = V_{DD} - V_{BE}$, e I_B está dada por

$$I_B = K_P(V_{DD} - V_{BE} - |V_{tP}|)^2$$

La corriente de carga suministrada por Q_2 en el modo activo es

$$I_E = \beta_F I_B$$

Por tanto, el tiempo t_{pLH} requerido para cargar C_L desde V_{OL} hasta $(V_{OL} + V_{OH})/2 \approx V_{DD}/2$ (despreciando las capacitancias de unión de los transistores), está dado por

$$t_{pLH} \approx \frac{(V_{OL} + V_{OH})C_L}{2I_E} = \frac{V_{DD}C_L}{2\beta_F K_P(V_{DD} - V_{BE} - |V_{tP}|)^2} \qquad \textbf{(12.96)}$$

Si la entrada se conmuta del bajo lógico al alto lógico, M_N proporcionará la trayectoria de descarga de C_L. Por tanto, el tiempo t_{pHL} para descargar C_L desde $V_{OH} = (V_{OL} + V_{OH})/2 \approx V_{DD}/2$ hasta V_{OL}, está dado por

$$t_{pHL} = \frac{(V_{OL} + V_{OH})C_L}{2I_E} = \frac{V_{DD}C_L}{2\beta_F K_N(V_{DD} - V_{BE} - V_{tN})^2} \qquad \textbf{(12.97)}$$

Cuando los BJT son idénticos y los voltajes de umbral de los MOSFET tienen la misma magnitud, $t_{pLH} = t_{pHL}$ y $t_{pd} = t_{pLH}$.

www.elsolucionario.net

EJEMPLO 12.10 ▸ **Cálculo de los retrasos de propagación de un inversor BiCMOS** El inversor BiCMOS que aparece en la figura 12.49 tiene: $V_{DD} = 5$ V, $V_{BE} = 0.7$ V, $R_1 = 1$ kΩ, $R_2 = 4$ kΩ, $C_L = 0.5$ pF y $\beta_F = 100$. Los voltajes de umbral son: $V_{tP} = -1$ V, $V_{tN} = 1$ V y $K_P = 20$ μA/V^2. Suponer que $V_{OL} = 0$ V y $V_{OH} = 5$ V.

(a) Calcular t_{pLH}, t_{pHL} y t_{pd}.

(b) Utilizar PSpice/SPICE para trazar la característica de transferencia de voltaje, y la respuesta transitoria.

SOLUCIÓN

(a) Utilizando la ecuación (12.96), se tiene

$$t_{pLH} = 5 \times 0.5 \text{ pF}/[2 \times 100 \times 20\ \mu \times (5 - 0.7 - 1)^2] = 0.06 \text{ ns}$$

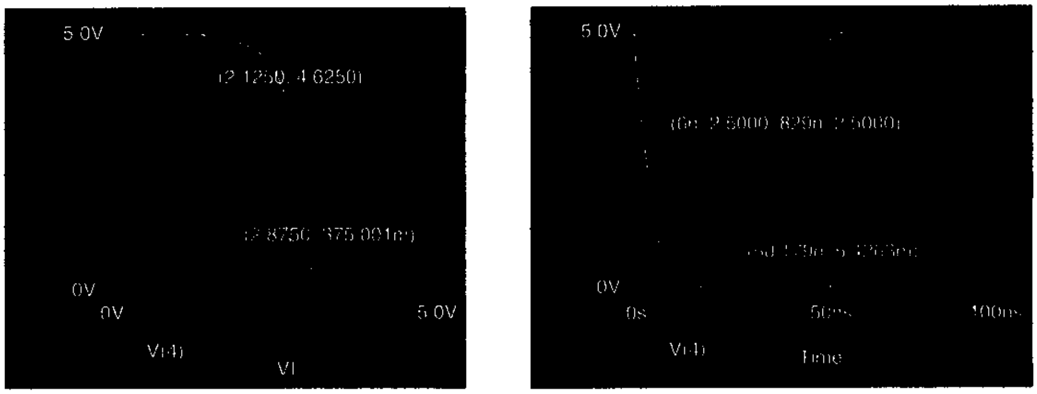
y

$$t_{pd} = t_{pHL} = t_{pLH} = 0.06 \text{ ns}$$

Si bien t_{pLH} es independiente de la relación L/W de los MOSFET, en PSpice su valor depende de la relación L/W. Esto es la causa de la diferencia entre el valor calculado en el inciso (a) y el valor de PSpice del inciso (b).

(b) La gráfica producida por PSpice de la característica de transferencia de voltaje que se muestra en la figura 12.50(a), da $V_{IL} = 2.125$ V, $V_{IH} = 2.875$ V, $V_{OL} = 0$ V a $V_{OH} = 5$ V y $V_{I(tran1)} = 2.5$ (el valor esperado es 2.5 V). La respuesta transitoria se muestra en la figura 12.50(b), que da $t_{pHL} = 2.93$ ns, $t_{pLH} = 0.65$ ns y $t_{pd} = 1.79$ ns, menor que los $t_{pd} = 3.91$ ns para el CMOS del ejemplo 12.5.

FIGURA 12.50 Gráficas producidas por PSpice para el inversor BiCMOS



(a) Característica de la transferencia de voltage

(b) Respuesta transitoria

▸ **NOTA:** En la figura 12.50 se ilustran los tiempos extremadamente rápidos de levantamiento y caída mientras los BJT están conduciendo. La señal de salida es prácticamente V_{DD}, y los márgenes de ruido para este circuito son grandes, siendo ambos mayores que 2 V.

ASPECTO PRINCIPAL DE LA SECCIÓN 12.13

- El BiCMOS combina un CMOS con un separador de salida BJT , con lo que se incorporan las mejores características de ambas tecnologías.

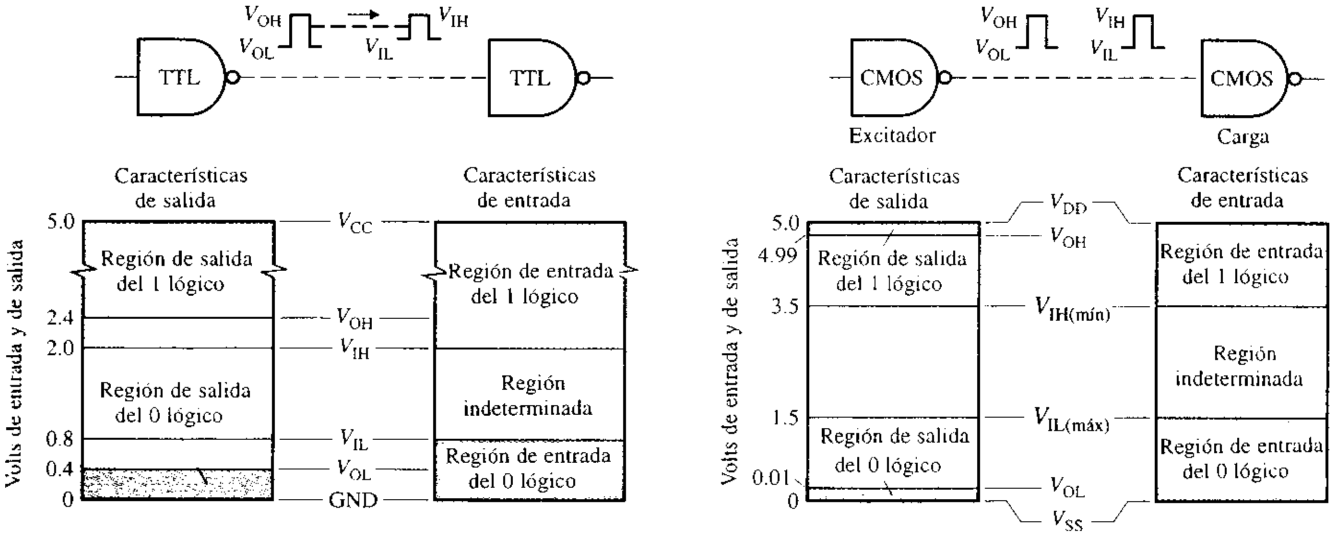
12.14 ▸ *Interfaz de compuertas lógicas*

En la práctica, la carga de una compuerta lógica es otra compuerta lógica. Esto es, una compuerta actúa como excitador, y la otra, como carga. La interfaz de distintas compuertas lógicas requiere que los circuitos funcionen con un voltaje de alimentación común y sean compatibles a nivel lógico. Además, los dispositivos deben mantener niveles seguros de disipación de potencia y una buena inmunidad al ruido en las temperaturas de operación requeridas.

www.elsolucionario.net

Las características de voltaje requeridas en las terminales de salida y de entrada de las familias TTL se muestran en la figura 12.51(a) para $V_{CC} = 5$ V. Las características de voltaje para las familias CMOS se muestran en la figura 12.51(b). Las compuertas CMOS están diseñadas para conmutar estados a niveles de voltaje más elevados que las compuertas TTL. En la interfaz de un tipo de compuerta lógica con otra, debe tenerse atención a la excursión lógica, a la capacidad de excitación de la salida, a la corriente de entrada de cd, a la inmunidad al ruido y a la velocidad de cada uno de los tipos. Los valores representativos de los parámetros de interfaz, tales como V_{OL}, V_{OH}, I_{OL}, I_{OH}, V_{IL}, V_{IH}, I_{IL} e I_{IH}, se muestran en la tabla 12.3 para dispositivos CMOS y TTL.

FIGURA 12.51 Características de entrada y de salida de las compuertas lógicas



(a) Compuertas TTL (b) Compuertas CMOS

Circuitos CMOS excitados por circuitos TTL

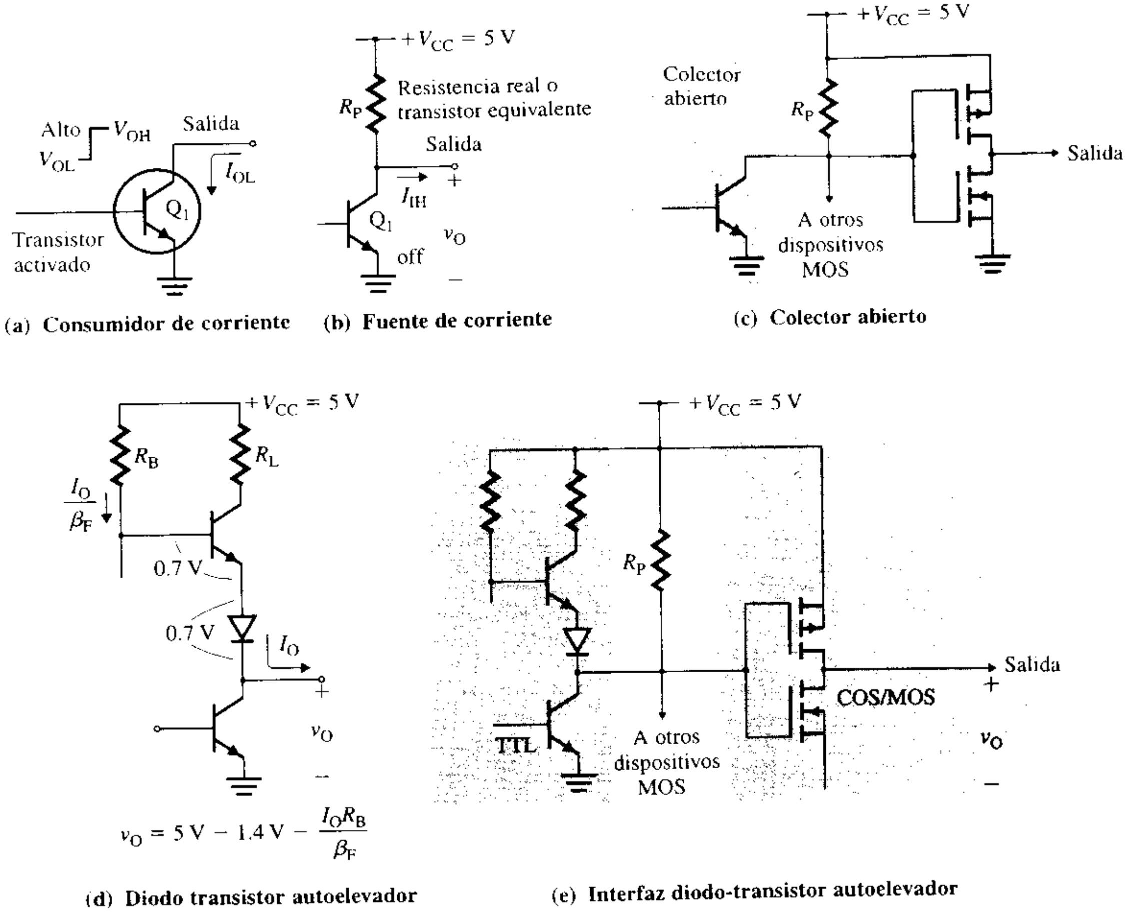
Cuando se utiliza un dispositivo TTL para excitar un CMOS, la capacidad de excitación de la salida del dispositivo excitador, los niveles de conmutación y corrientes de entrada de los dispositivos excitados son consideraciones de importancia. Las corrientes de entrada para un CMOS son muy pequeñas, tanto en el estado 1 como en el estado 0 (en promedio $I_{IL} = I_{IH} = 10$ pA), y los umbrales para un CMOS son, en general, $V_{IL(\text{máx})} = 1.5$ V y $V_{IH(\text{mín})} = 3.5$ V. Por tanto, a fin de obtener cierta inmunidad al ruido, la salida del excitador TTL no debe ser mayor que $V_{OL} = 1.5$ V en el 0 lógico, ni menor que $V_{OH} = 3.5$ V en el 1 lógico. Dependiendo de si el dispositivo está en el estado 0 o en el estado 1, el excitador será el que esté consumiendo o suministrando la corriente.

Consumidor de corriente Cuando la salida del dispositivo TTL está en el estado bajo (en V_{OL}), el colector de Q_1, que se muestra en la figura 12.52(a), tiene en esencia el potencial de tierra. El transistor Q_1 debe pasar a saturación para asegurar un nivel 0 estable, normalmente de 0.3 V. Para alcanzar este nivel de voltaje, debe existir una trayectoria de impedancia grande desde la salida hasta la fuente de alimentación V_{CC}. Ya que el CMOS tiene impedancias de entrada extremadamente grandes, normalmente de 10^{11} Ω, éste no contribuirá con ninguna corriente significativa a través de Q_1. Por tanto, la capacidad de consumo de corriente no resulta un problema. Tampoco lo es el nivel de voltaje, pues los dispositivos CMOS tienen una elevada inmunidad al ruido, por lo general superior a 1 V.

Fuente de corriente Cuando Q_1, de la figura 12.52(b), está desactivado (en la salida del 1 lógico V_{OH}), existe un flujo de corriente desde la terminal V_{CC} del excitador, el resistor de elevación R_p, hasta las etapas de entrada de la carga. Esto es, la compuerta de excitación

www.elsolucionario.net

FIGURA 12.52 Dispositivos CMOS excitados por dispositivos TTL



actúa como fuente de corriente para la carga. La corriente de carga total (NI_{IH}) no debe reducir el nivel de salida por debajo del V_{IH} requerido por la carga del CMOS. Un excitador con un resistor de elevación interconstruido R_p, como se muestra en la figura 12.52(b), no presenta ningún problema en la interfaz con el CMOS. Sin embargo, un excitador con un colector abierto requiere un resistor de elevación externo R_p, como se ve en la figura 12.52(c).

Considérese el arreglo diod0-transistor de la figura 12.52(d), que reducirá el voltaje de salida v_O dado por

$$v_O = V_{CC} - V_{BE} - V_D - \frac{i_O R_B}{\beta_F} \tag{12.98}$$

Dependiendo de la corriente de carga i_O, el nivel de salida mínimo de $V_{OH} = 2.4$ V tal vez no pueda asegurar un estado aceptable de $V_{IH(\text{mín})} = 3.5$ V para el dispositivo CMOS, lo que podría causar un problema en estado del 1 lógico. Sin embargo, el nivel mínimo de $V_{OH} = 2.4$ V para una compuerta TTL a menudo se especifica a una corriente de carga dada ($I_{OH} = 200\ \mu$A). Ya que el CMOS consume muy poca corriente, estará disponible el nivel de salida de $V_{OH} = 3.5$ V, pero no habrá inmunidad al ruido. Por tanto, deberá agregarse un resistor de elevación R_P en la terminal de salida del excitador, como se muestra en la figura 12.52(e). El valor mínimo de R_P se puede obtener a partir de

$$R_{P(\text{mín})} = \frac{V_{DD} - V_{OL(\text{máx})}}{I_{OL} - NI_{IL}} \tag{12.99}$$

www.elsolucionario.net

donde N es el número de compuertas de carga CMOS. El valor máximo del resistor de elevación externo se puede determinar con

$$R_{P(\text{máx})} = \frac{V_{CC} - V_{IH(\text{mín})}}{MI_{CEX(\text{máx})} - NI_{IH}} \qquad \textbf{(12.100)}$$

donde M es la cantidad de excitadores TTL e $I_{CEX(\text{máx})}$ es la corriente de fuga máxima colector-emisor de Q_1 en el estado alto.

Como ejemplo, considérese un caso donde $V_{CC} = V_{DD} = 5$ V, $V_{OL} = 0.4$ V, $V_{IH} = 3.5$ V, $M = N = 1$, $I_{OL} = 2$ mA (para el TTL), $I_{IL} = 10$ pA (para el CMOS), $I_{IH} = 10$ pA (para el CMOS) e $I_{CEXI} = 100$ μA (para el TTL). A partir de las ecuaciones (12.99) y (12.100), se obtiene

$$R_{P(\text{mín})} = (5 - 0.4)/(2 \text{ mA} - 1 \times 10 \text{ pA}) \approx 2.3 \text{ k}\Omega$$
$$R_{P(\text{máx})} = (5 - 3.5)/(1 \times 100\ \mu\text{A} - 1 \times 10 \text{ pA}) \approx 15 \text{ k}\Omega$$

Circuitos TTL excitados por circuitos CMOS

Si el dispositivo CMOS excita al dispositivo TTL, el Q_1 de la figura 12.52(a) será remplazado por un MOSFET. La capacidad de consumo de corriente del CMOS debe tomarse en consideración cuando excita a un TTL de potencia media. Normalmente, el dispositivo TTL no requiere más de $I_{IL} = 0.18$ mA en el estado 0 de entrada y un máximo de $I_{IH} = 10$ μA en el estado 1 de entrada. El CMOS debe ser capaz de suministrar y consumir estas corrientes, mientras mantiene los niveles de salida de voltaje requeridos por las compuertas TTL.

Fuente de corriente En el estado de operación en alta, V_{DD} normalmente está conectado a la salida a través de uno o más dispositivos de canal p, los cuales deberán ser capaces de alimentar la corriente total de fuga de la carga de las etapas de carga TTL. La I_{OH} de la etapa CMOS debe coincidir con las corrientes de fuga NI_{IH} (para la etapa del 1 lógico) con un factor de carga de salida N.

Consumidor de corriente Cuando la salida del CMOS está en estado bajo (en V_{OL}), el dispositivo de canal n está activado, y la salida está aproximadamente al potencial de tierra. El dispositivo CMOS consume la corriente que fluye de la etapa de carga de entrada del TTL. La I_{OL} de la etapa CMOS debe coincidir con las corrientes de entrada NI_{IL} (para la etapa del 0 lógico), con un factor de carga de salida igual a N.

ASPECTO PRINCIPAL DE LA SECCIÓN 12.14

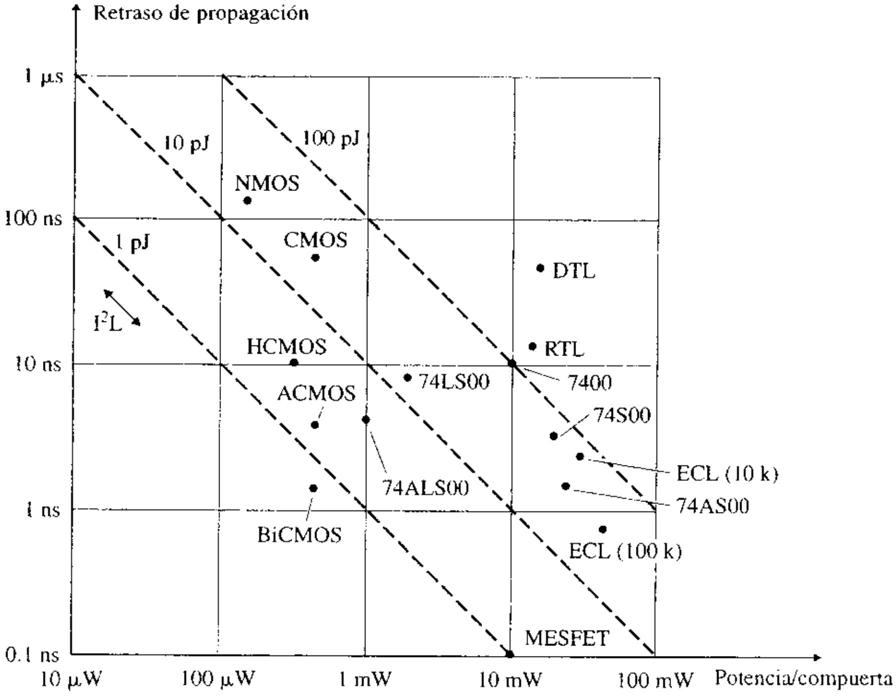
- A menudo, la carga de una compuerta lógica es otra compuerta lógica. Es esencial que las compuertas lógicas sean compatibles en función del voltaje de alimentación, de los niveles lógicos y de la inmunidad al ruido.

12.15 ▸ Comparación de compuertas lógicas

En general, existen tres familias lógicas: TTL, ECL y CMOS. Cada una tiene sus ventajas y sus desventajas. El producto retraso-potencia DP, que es el producto de la disipación de potencia P_D y el retraso de propagación t_{pd}, es el parámetro clave para la conmutación de alta velocidad. En la figura 12.53 se compara el tiempo de retraso con la disipación de potencia para diversas familias lógicas. Obsérvese que la primera generación de la familia CMOS se ha identificado como CMOS; HCMOS se refiere a los CMOS de alta velocidad, y ACMOS, a los CMOS de tipo avanzado. Las compuertas de lógica diodo-transistor (DTL) y de lógica resistor-transistor (RTL) se desarrollaron antes, y tienen el producto retraso-potencia más grande. Las compuertas lógicas de inyección integrada (I^2L) tienen baja potencia, pero son relativamente más lentas. Las compuertas MESGET (arseniuro de galio) son extremadamente rápidas, por la elevada movilidad de los electrones del GaAs —normalmente de cinco a seis veces mayor que la de los electrones del silicio de tipo n—. Se sabe de retrasos de compuerta tan bajos como de 20 a 100 ps, pero esta velocidad debe ponderarse contra la disipación de potencia, que en general es de 10 mW.

www.elsolucionario.net

FIGURA 12.53
Comparación ante el tiempo de retraso y la disipación de energía para familias lógicas



En la tabla 12.8 se muestran los valores normales de diversos parámetros para las familias TTL, ECL y CMOS. A partir estos datos se puede concluir lo siguiente:

- La familia TTL (LS) de compuertas lógicas tiene una elevada velocidad y una baja disipación de potencia, y es compatible con muchas aplicaciones. Además, esta tecnología ya es madura, por lo que tiene un bajo costo.
- La familia ECL tiene una velocidad muy alta, pero a un gran costo en potencia. Los niveles lógicos de estas compuertas difieren de las de otras familias principales, y requieren alimentación negativa.
- La familia CMOS de compuertas lógicas requiere de prácticamente cero potencia en espera, y muy poca potencia a velocidades de conmutación moderadas. La velocidad de estas compuertas es ahora comparable a la de los TTL. Ésta es la tecnología preferida para la mayoría de los nuevos diseños, rivalizando con los TTL.

TABLA 12.8
Comparación de las familias lógicas

Parámetro	TTL 74LSxx	ECL 10K	CMOS 400B
V_{OH}, en V	3.4	−0.9	5
V_{OL}, en V	0.25	−0.7	0
NM_H, en V	1.4	0.36	2.25
NM_L, en V	0.6	0.33	2.25
P_D/compuerta	2 mW	24 mW	1.5 $\mu W \times f_{clk}$
t_{pd}, en ns	9.5 a 15 pF	2	30 + 1.7/pF

ASPECTO PRINCIPAL DE LA SECCIÓN 12.15

- Las diferentes familias de compuertas lógicas tienen distintas ventajas y desventajas que, en el diseño, deberán tomarse en consideración. A menudo, el diseñador debe aceptar compromisos entre velocidad y disipación de potencia.

www.elsolucionario.net

12.16 Diseño de circuitos lógicos

En los ejemplos de diseño de las secciones precedentes, se calcularon los valores de los componentes de los inversores MOS y de los inversores bipolares, y se determinaron sus parámetros de desempeño, tal como V_{OL}, V_{OH}, t_{pd}, NM_L y NM_H. Dado que las compuertas bipolares y MOS están disponibles en circuitos integrados, rara vez se hacen diseños utilizando dispositivos discretos. Estos ejemplos, sin embargo, dieron una idea del funcionamiento interno de las compuertas. Por lo general, el diseño de circuitos que utilizan compuertas involucra aplicaciones de compuertas lógicas, y los siguientes puntos deben mantenerse en mente:

- Las compuertas lógicas tienen una alta no linealidad, y su salida debe considerarse o alta o baja. El ancho del rango de voltaje de entrada no definido debe mantenerse en un mínimo, de tal forma que el margen de ruido sea lo más grande posible.
- Los niveles de voltaje de salida de una compuerta deben ser compatibles con los niveles de voltaje de entrada de compuertas iguales o similares. Esto es, el diseño debe resolver problemas de interfaz.
- La salida de una compuerta debe ser capaz de excitar las entradas de más de una compuerta. Esto es, el factor de carga de salida de una compuerta debe ser tan grande como sea posible para un circuito formado por muchas compuertas.
- La compuerta lógica debe disipar sólo la potencia necesaria para funcionar a la velocidad requerida. Además, la alimentación de cd debe cumplir el requisito de diseño.

EJEMPLO 12.11 **D**

Diseño de un circuito de reloj

(a) Diseñar un circuito de reloj para producir un impulso de salida a una frecuencia de f_{clk} = 100 kHz. El voltaje de alimentación de cd es 5 V.

(b) Utilizar PSpice/SPICE para verificar el diseño trazando el voltaje de salida.

SOLUCIÓN

(a) Dado que $T = 1/f_{clk} = 1/100$ kHz $= 10$ μs, los pasos de diseño se llevan a cabo como sigue.

Paso 1. Escoger la topología del circuito. En la figura 12.54(a) se muestra un circuito que utiliza inversores; se podrían utilizar compuertas NOR en su lugar.

Paso 2. Elegir los tipos de compuerta. Aunque el uso de inversores CMOS simplificaría el análisis, se utilizarán inversores bipolares del tipo 7404. Se deducirá una ecuación general para la frecuencia del reloj que pueda aplicarse también a los inversores CMOS. De la hoja de datos, los parámetros del inversor son: $V_{CC} = 5$ V, $V_{OH} = 3.4$ V, $V_{OL} = 0.5$ V, $V_{IH} = 2$ V, $V_{IL} = 0.8$ V, $I_{IL} = 0.1$ mA e $I_{IH} = 20$ μA.

Paso 3. Analizar el circuito. Supóngase que, en $t = 0$, v_{O1} (esto es, la salida del inversor U_1) está en alta, en V_{OH}, v_O está en baja, en V_{OL}, y v_I (la entrada del inversor U_1) está en $V_{IH} - V_{OH}$ (del ciclo previo). El capacitor C se cargará exponencialmente, con una constante de tiempo $\tau = RC$. El circuito equivalente durante la carga se muestra en la figura 12.54(b). El voltaje de entrada v_I tendrá un componente de cd y un componente de decaimiento exponencial. Por tanto,

$$v_I(t) - V_{OH} = RI_{IL} + [v_I(0^+) - v_O(0^+)]e^{-t/\tau} = RI_{IL} + (V_{IH} - 2V_{OH})e^{-t/\tau} \quad \text{para } 0 \le t \le T_2$$

En $t = T_2$, v_I se eleva hasta V_{IL}, y se puede determinar T_2 a partir de la condición $v_I(t = T_2) = V_{IL}$:

$$T_2 = RC \ln\left(\frac{V_{IH} - 2V_{OH}}{V_{IL} - V_{OH} - RI_{IL}}\right) \qquad \textbf{(12.101)}$$

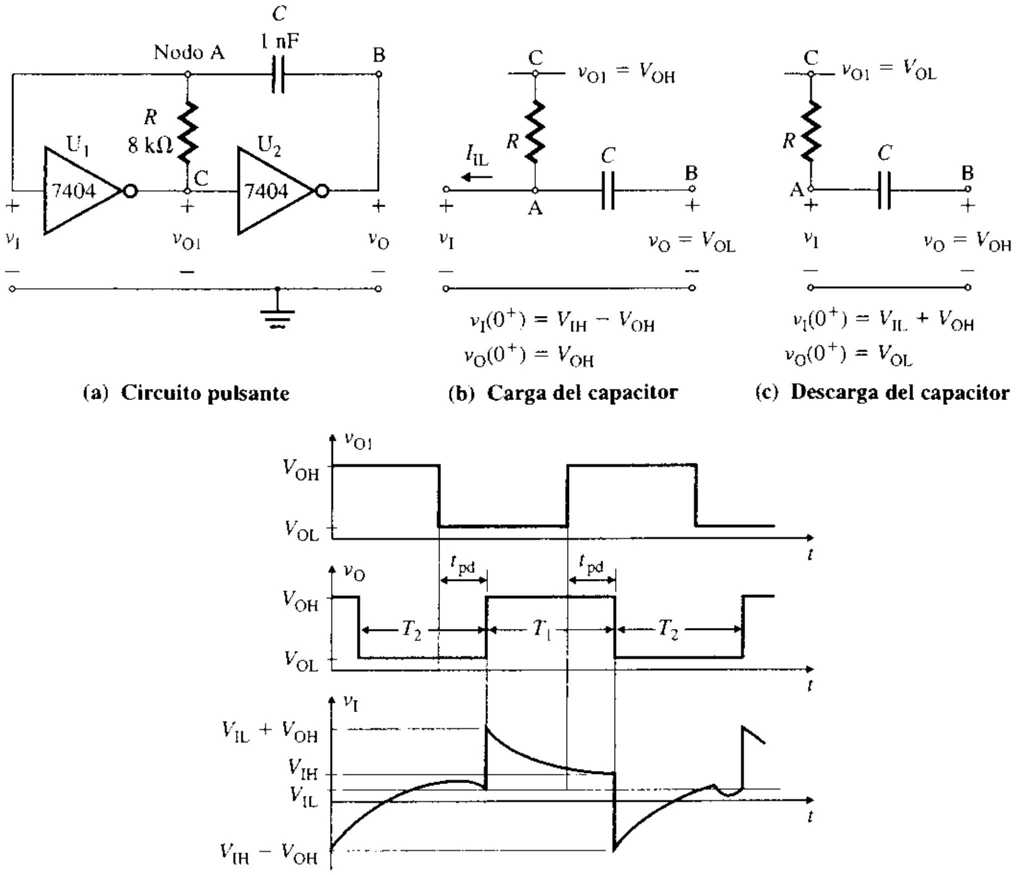
donde I_{IL} es la corriente de entrada en el estado bajo lógico. Cuando v_I alcanza a V_{IL} en $t = T_2$, v_{O1} pasa a bajo, V_{OL}, y v_O se eleva a V_{OH} después de un tiempo de retraso t_{pd}. El capacitor alimenta esta carga en v_O de regreso al lado de entrada. Como resultado, v_I salta de V_{IL} a $V_{IL} + V_{OH}$.

Ahora, con $v_I = V_{IL} + V_{OH}$, $v_{O1} = V_{OL}$ y $v_O = V_{OH}$, el capacitor C se descargará exponencialmente, con una constante de tiempo $\tau = RC$. El circuito equivalente durante la descarga se ilustra en la figura 12.54(c). El voltaje de entrada v_I tendrá un componente de cd V_{OL} y un componente de decaimiento. Volviendo a definir el origen del tiempo $t = 0$ (en $t = T_2$), se obtiene el voltaje de entrada v_I:

$$v_I(t) = V_{OL} + [v_I(0^+) - v_O(0^+)]e^{-t/\tau} = V_{OL} + (V_{OH} + V_{IL} - V_{OL})e^{-t/\tau} \quad \text{para } 0 \le t \le T_1$$

www.elsolucionario.net

FIGURA 12.54 Circuito pulsante que utiliza inversores



(a) **Circuito pulsante** (b) **Carga del capacitor** (c) **Descarga del capacitor**

(d) **Formas de onda del voltaje**

En $t = T_1$, v_I cae a V_{IH}, y se puede determinar T_1 a partir de la condición $v_I(t = T_1) = V_{IH}$:

$$T_1 = RC \ln\left(\frac{V_{OH} + V_{IL} - V_{OL}}{V_{IH} - V_{OL}}\right) \tag{12.102}$$

Cuando v_I cae hasta V_{IH} en $t = T_1$, v_{O1} se hace alto en V_{OH} y v_O cae a V_{OL} después de un tiempo de retraso t_{pd}. Debido a que el capacitor alimenta este cambio en v_O de regreso al lado de entrada, v_I cae de V_{IH} a $V_{IH} - V_{OH}$, y se repite el ciclo. Las formas de onda del voltaje se muestran en la figura 12.54(d). El periodo T del voltaje de salida está dado por

$$T = T_1 + T_2 = RC\left(\ln \frac{V_{OH} + V_{IL} - V_{OL}}{V_{IH} - V_{OL}} + \ln \frac{V_{IH} - 2V_{OH}}{V_{IL} - V_{OH} - RI_{IL}}\right) \tag{12.103}$$

▸ **NOTA:** Para una compuerta CMOS, V_{OL} 0 V, $V_{OH} = V_{DD}$, $I_{IL} \equiv 0$ y $V_{IL} = V_{IH} = V_t$ (voltajes de umbral del NMOS). Por tanto, la ecuación (12.103) se convierte en

$$T = T_1 + T_2 = RC\left(\ln \frac{V_{DD} + V_{IL}}{V_{IH}} + \ln \frac{V_{IH} - 2V_{OH}}{V_{IL} - V_{OH}}\right) \tag{12.104}$$

Paso 4. Determinar los valores de R y C. Utilizando la ecuación (12.103), se obtiene

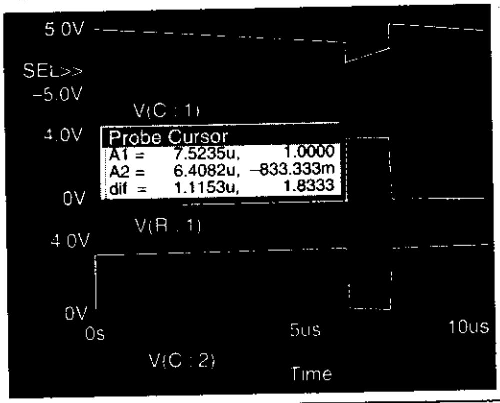
$$10\ \mu\text{A} = RC\left(\ln \frac{3.4 + 0.8 - 0.5}{2 - 0.5} + \ln \frac{2 - 2 \times 3.4}{0.8 - 3.4 - R \times 0.1\ \text{mA}}\right)$$

Elegir un valor adecuado para C. Sea $C = 1$ nF. Despejando R mediante iteración, se obtiene $R \approx 8$ kΩ. Entonces $\tau = RC = 8$ μs, $T_1 = 7.22$ μs y $T_2 = 2.76$ μs.

www.elsolucionario.net

(b) Las gráficas producidas por PSpice, que se muestran en la figura 12.55, dan $T = 7.53\ \mu s$, $T_1 = 6.41\ \mu s$ y $T_2 = 1.12\ \mu s$. Por lo que será necesario un valor más grande de R (por ejemplo, $R = 10\ k\Omega$).

FIGURA 12.55 Gráficas producidas por PSpice para el circuito de reloj: $v_{O1} \equiv$ V(R:1) y $v_O \equiv$ V(C:2)



Resumen

Los circuitos electrónicos se utilizan para llevar a cabo diversas funciones lógicas, tales como NOT, AND, OR, NOR y NAND. Los transistores se emplean como interruptores de activación y desactivación. En este capítulo se analizaron las características de los inversores NMOS y CMOS, que son la base de los circuitos digitales y tienen aplicaciones en las compuertas NAND y NOR. El uso de un transistor de carga decremental permite que el nivel lógico sea el mismo que el voltaje de alimentación, y proporciona los tiempos de conmutación NMOS más breves. Por lo general, las compuertas de transmisión NMOS y CMOS se utilizan en funciones de lógica de conexión. El consumo de energía en las compuertas CMOS es muy pequeño, esencialmente cero. En general, las compuertas CMOS tienen muchas ventajas sobre las NMOS.

Las compuertas DTL son sencillas, pero su velocidad de conmutación es baja porque incluyen transistores saturados. Las compuertas TTL son mejores que las DTL en función de la velocidad de conmutación, de la densidad de componentes y del factor de carga de salida. Las compuertas I^2L tienen la densidad de componentes más elevada, un factor de carga de salida más grande y una disipación de potencia menor, que las compuertas TTL. Las compuertas Schottky TTL minimizan la saturación del transistor, y tienen velocidades de conmutación más grandes que las compuertas TTL estándar. En las compuertas ECL, los transistores funcionan en la región activa y se evita totalmente la región de saturación, lo cual reduce retrasos de propagación. Sin embargo, las compuertas ECL tienen una disipación de potencia más elevada que las compuertas TTL e I^2L. Cada compuerta tiene sus ventajas y limitaciones, y el ingeniero de aplicaciones tendrá que decidir qué tipos utilizar en un caso específico.

Referencias

1. S. G. Burns y P. R. Bond, *Principles of Electronic Circuits*. Boston: PWS Publishing, 1997.
2. K. Gopalan, *Introduction to Digital Microelectronic Circuits*. Chicago: Richard D. Irwin, 1996.
3. R. C. Jaeger, *Microelectronic Circuit Design*. Nueva York: McGraw-Hill Inc., 1997.
4. R. A. Colclaser, D. A. Neamen y C. F. Hawking, *Electronic Circuit Analysis—Basic Principles*. Nueva York: John Wiley and Sons, 1984.
5. D. A. Hodges y H. G. Jackson, *Analysis and Design of Digital Integrated Circuits*. Nueva York: McGraw-Hill Inc., 1988.
6. G. M. Glasford, *Digital Electronic Circuits*, Englewood Cliffs, NJ: Prentice Hall, Inc., 1988.

Preguntas de repaso

1. ¿Cuáles son las ventajas y desventajas de un inversor NMOS con una carga resistiva?

2. ¿Cuáles son los intervalos de operación de un inversor NMOS con una carga resistiva?

3. ¿Cuáles son las ventajas y desventajas de un inversor NMOS con una carga saturada?

4. ¿Cuáles son los intervalos de operación de un inversor NMOS con una carga saturada?

www.elsolucionario.net

5. ¿Cuál es el efecto de la relación K_D/K_L en la característica de transferencia de un inversor NMOS con una carga saturada?
6. ¿Cuáles son las ventajas y desventajas de un inversor NMOS con una carga decremental?
7. ¿Cuáles son los intervalos de operación de un inversor NMOS con una carga decremental?
8. ¿Cuál es el efecto de la relación K_D/K_L en la característica de transferencia de un inversor NMOS con una carga decremental?
9. ¿Cuál es la función de una compuerta de transmisión NMOS?
10. ¿Cuáles son las ventajas y desventajas de un inversor CMOS?
11. ¿Cuáles son los intervalos de operación de un inversor CMOS?
12. ¿Cuál es la función de una compuerta de transmisión CMOS?
13. ¿Cuáles son las diferencias entre las compuertas de transmisión CMOS y NMOS?
14. ¿Cuáles son las ventajas y desventajas de las compuertas CMOS y NMOS?
15. ¿En qué consiste la saturación de un transistor?
16. ¿Cuál es el factor de sobreexcitación de un transistor?
17. ¿Cuál es el β_F forzado de un transistor?
18. ¿A qué se le llama tiempo de retraso?
19. ¿Qué es la carga de saturación de un transistor?
20. ¿En qué consiste el tiempo de almacenamiento de un transistor?
21. ¿Qué es el factor de carga de salida de una compuerta?
22. ¿Qué es el margen de ruido de una compuerta?
23. ¿Qué es la resistencia de elevación de una compuerta?
24. ¿Qué es un transistor multiemisor?
25. ¿Cuáles son las ventajas y limitaciones de una compuerta TTL?
26. ¿Qué es una etapa de salida tipo tótem?
27. ¿Qué es el circuito de recuperación de base activa?
28. ¿Cuáles son las ventajas y limitaciones de las compuertas TTL de alta velocidad?
29. ¿Qué es un transistor Schottky fijo?
30. ¿Cuáles son las ventajas y limitaciones de las compuertas Schottky TTL?
31. ¿Cuáles son las ventajas y limitaciones de las compuertas ECL?
32. ¿Cuál es el propósito de conectar los colectores de una compuerta ECL a tierra?
33. ¿Qué problemas resultan de la saturación en las compuertas de transistores?

Problemas

El símbolo **D** indica que se trata de un problema de diseño. El símbolo **P** indica que la solución al problema se puede verificar con PSpice/SPICE o con Electronics Workbench.

▸ 12.4 *Parámetros de desempeño de las compuertas lógicas*

D **12.1** Un inversor como el que se muestra en la figura 12.8, maneja inversores idénticos y tiene: V_{OL} = 0.4 V, I_{OL} = 1 mA, V_{OH} = 2.4 V, I_{OH} = 100 μA y V_{CC} = 5 V. Las corrientes de entrada utilizadas por cada inversor de carga son I_{IL} = 0.1 mA (en el bajo lógico) e I_{IH} = 10 μA (en el alto lógico).

(a) Si existen tres inversores de carga, determine el valor de la resistencia de elevación R_P que asegurará una salida de 1 lógico de V_{OH} = 2.4 V.

(b) Si R_P = 2.5 kΩ, determine el factor de carga de salida N.

12.2 El inversor que se muestra en la figura 12.10(a) tiene: V_{OL} = 0.4 V, V_{OH} = 2.4 V, V_{CC} = 5 V, R_{on} = 200 Ω, $R_{off} \approx \infty$, R_P = 2.5 kΩ, C_L = 2 pF y f_{clk} = 100 kHz.

(a) Determine los tiempos de retraso para que el voltaje de salida se eleve de 0.4 V a 2.4 V, y para que caiga de 5 V a 0.4 V.

(b) Determine la disipación de potencia P_D.

www.elsolucionario.net

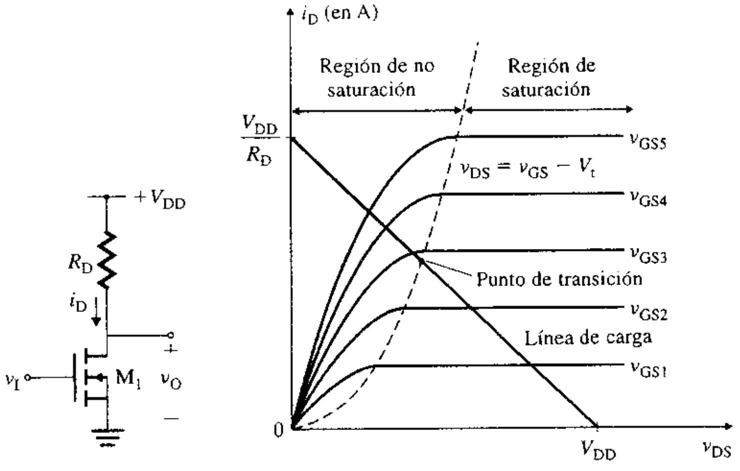
▸ 12.5 *Inversores NMOS*

12.3 Los parámetros del inversor NMOS de la figura P12.3 son: $V_{tL} = 1.5$ V, $V_{DD} = 5$ V, $R_D = 1.5$ kΩ y $K_L = 0.5$ mA/V^2.

(a) Determine el voltaje de entrada en el punto de transición $V_{I(tran1)}$.

(b) Calcule el voltaje de salida v_O, la corriente de drenaje I_D y la disipación de potencia P_D para $v_I = 2.5$ V y para $v_I = 5$ V.

FIGURA P12.3



(a) Circuito **(b) Características *v-i***

12.4 Los parámetros del inversor NMOS de la figura P12.3 son: $V_{tL} = 1$ V, $V_{DD} = 5$ V y $R_D = 1.5$ kΩ. Determine el parámetro de conducción K_L, de modo que el voltaje de salida v_O sea de 0.5 V en $v_I = 5$ V.

12.5 Los parámetros del inversor NMOS de la figura 12.12(a) con una carga saturada son: $V_{tL} = V_{tD} = 1.5$ V, $V_{DD} = 5$ V, $K_L = 0.1$ mA/V^2 y $K_D = 50$ μA/V^2.

(a) Determine el voltaje de entrada en el punto de transición $V_{I(tran)}$.

(b) Calcule el voltaje de salida, la corriente de drenaje y la disipación de potencia P_D para $v_I = 2.5$ V y para $v_I = 5$ V.

12.6 Los parámetros del inversor NMOS de la figura 12.12(a) con una carga saturada son $V_{tL} = V_{tD} = 1$ V y $V_{DD} = 5$ V. Determine la relación K_D/K_L de tal forma que **(a)** $v_O = 0.25$ V en $v_I = 5$ V y **(b)** $v_O = 0.25$ V en $v_I = 4.5$ V.

12.7 Los parámetros del inversor NMOS de la figura 12.12(a) con una carga incremental son: $V_{tL} = V_{tD} = 1$ V, y $V_{DD} = 5$ V, $K_L = 0.25$ mA/V^2 y $K_D = 1$ mA/V^2.

(a) Determine el voltaje de entrada del punto de transición $V_{I(tran)}$.

(b) Calcule el voltaje de salida y la corriente de drenaje para $v_I = 2$ V y para $v_I = 5$ V.

D P 12.8 Diseñe un inversor NMOS con carga incremental, como el de la figura 12.12(a), a fin de obtener un margen de ruido $NM_L \geq 0.9$ V. Los voltajes de umbral son $V_{tL} = V_{tD} = 1$ V y $K_L = 40$ μA/V^2. El voltaje de alimentación es $V_{DD} = 5$ V. Suponga que $V_{OH} = V_{IH} = 5$ V, la capacitancia de la carga $C_L = 2$ pF y la frecuencia de reloj $f_{clk} = 1$ MHz.

(a) Determine el parámetro de diseño $K_R = K_D/K_L$, despreciando el efecto de cuerpo.

(b) Calcule NM_L si se incluye el efecto de cuerpo. Suponga que $\gamma = 0.5\ \sqrt{V}$ y $2\phi_f = 0.6$ V.

(c) Calcule el tiempo de propagación de bajo a alto t_{pLH}.

(d) Calcule el tiempo de propagación de alto a bajo t_{pHL}.

(e) Calcule el producto retraso-potencia DP.

12.9 Los parámetros del inversor NMOS de la figura 12.16(a) con una carga decremental son: $V_{tL} = -1.5$ V, $V_{tD} = 1$ V, $V_{DD} = 5$ V, $K_D = 1.5$ mA/V^2 y $K_L = 0.1$ mA/V^2.

(a) Determine los voltajes de entrada y de salida en el primero y segundo puntos de transición.

(b) Calcule el voltaje de salida, las corrientes de drenaje y la disipación de potencia P_D para $v_I = 2.5$ V y para $v_I = 5$ V.

www.elsolucionario.net

12.10 Los parámetros del inversor NMOS de la figura 12.16(a) con una carga decremental son: $V_{tL} = -1.5$ V, $V_{tD} = 1$ V y $V_{DD} = 5$ V. Determine la relación K_D/K_L de tal forma que **(a)** $v_O = 0.25$ V en $v_I = 5$ V y que **(b)** $v_O = 0.25$ V en $v_I = 4.5$ V.

12.11 Los parámetros del inversor NMOS de la figura 12.16(a) con una carga decremental son: $V_{tD} = 1$ V, $V_{DD} = 5$ V, $K_D = 1.5$ mA/V^2 y $K_L = 0.1$ mA/V^2. Determine el valor de V_{tL} de manera que $v_O = 0.15$ V en $v_I = 5$ V.

12.12 Los parámetros del inversor NMOS de la figura 12.16(a) con una carga decremental son: $V_{tL} = -2$ V, $V_{tD} = 1$ V, $V_{DD} = 5$ V, $K_D = 1$ mA/V^2 y $K_L = 0.25$ mA/V^2.

(a) Determine los voltajes de entrada y de salida en el primero y segundo puntos de transición.

(b) Calcule el voltaje de salida y las corrientes de drenaje para $v_I = 1.5$ V y para $v_I = 5$ V.

12.13 Diseñe un inversor NMOS con carga decremental, como el que se muestra en la figura 12.16(a) para obtener un margen de ruido $NM_H \geq 2.5$ V. Los voltajes de umbral son: $V_{tL} = -1.5$ V, $V_{tD} = 1$ V, y $K_L = 40$ μA/V^2. El voltaje de alimentación es $V_{DD} = 5$ V. Suponga que $V_{OH} = V_{DD} = 5$ V, la capacitancia de la carga $C_L = 2$ pF y que la frecuencia $f_{clk} = 1$ MHz.

(a) Determine el parámetro de diseño $K_R = K_D/K_L$, despreciando el efecto de cuerpo.

(b) Calcule NM_L si se desprecia el efecto de cuerpo.

(c) Calcule NM_H si se incluye el efecto de cuerpo. Suponga que $\gamma = 0.5\sqrt{V}$ y $2\phi_f = 0.6$ V.

(d) Calcule el tiempo de propagación de bajo a alto t_{pLH}.

(e) Calcule el tiempo de propagación de alto a bajo t_{pHL}.

(f) Calcule el producto retraso-potencia DP.

▸ 12.6 *Circuitos lógicos NMOS*

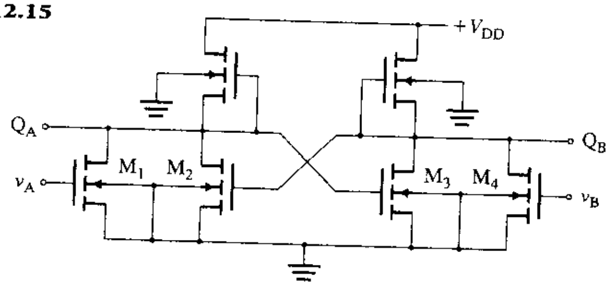
12.14 Los parámetros de la compuerta de transmisión NMOS de la figura 12.22 son: $V_t = 1.5$ V, $K = 0.1$ mA/V^2, $C_L = 5$ pF y $V_G = 5$ V.

(a) ¿Cuál es el voltaje de salida de estado estable si el voltaje de entrada cambia en la secuencia siguiente: $v_I = 0$ V, $v_I = 5$ V y $v_I = 3$ V?

(b) ¿Cuál sería el voltaje de salida de estado estable en el caso de que v_G se conmutara a 0 V?

12.15 En la figura P12.15 se muestra un circuito flip-flop *RS* NMOS. Las condiciones de entrada, que son secuenciales del tiempo 1 al tiempo 4, también se listan en la figura P12.15. Determine el estado de cada transistor (activado o desactivado) en cada tiempo y las salidas lógicas en Q_A y Q_B para cada condición de entrada.

FIGURA P12.15



Tiempo	v_A	v_B
1	0	0
2	0	1
3	1	0
4	1	1

▸ 12.7 *Inversores CMOS*

12.16 Los parámetros del inversor CMOS de la figura 12.25(a) son: $V_{tN} = 1.5$ V, $V_{tP} = -1.5$ V, $V_{DD} = 5$ V, $K_N = 1$ mA/V^2 y $K_P = 100$ mA/V^2.

(a) Determine los voltajes de entrada y de salida en el primero y segundo puntos de transición.

(b) Calcule el voltaje de salida y las corrientes de drenaje para $v_I = 1.5$ V y para $v_I = 4.5$ V.

12.17 Los parámetros del inversor CMOS de la figura 12.25(a) son: $V_{tN} = 1.5$ V, $V_{tP} = -1.5$ V, $V_{DD} = 5$ V, $K_N = 0.2$ mA/V^2 y $K_P = 100$ mA/V^2.

(a) Determine los voltajes de entrada y de salida en el primero y segundo puntos de transición.

(b) Calcule el voltaje de salida y las corrientes de drenaje para $v_I = 1.5$ V y para $v_I = 4.5$ V.

12.18 Los parámetros del inversor CMOS de la figura 12.25(a) son: $V_{tN} = 1$ V, $V_{tP} = -1$ V, $V_{DD} = 5$ V, $K_N = 1$ mA/V^2 y $K_P = 1$ mA/V^2.

www.elsolucionario.net

(a) Determine los voltajes de entrada y de salida en el primero y segundo puntos de transición.

(b) Calcule el voltaje de salida y las corrientes de drenaje para $v_I = 1.5$ V y para $v_I = 3.5$ V.

12.19 Los parámetros del inversor CMOS de la figura 12.25(a) son: $V_{tN} = 1.5$ V, $V_{tP} = -1.5$ V y $V_{DD} = 5$ V. Determine la relación K_N/K_P de forma que la transición ocurra a un voltaje de entrada $v_I = V_{I.(tran\,I)} = V_{DD}/2$.

12.20 Los parámetros del inversor CMOS de la figura 12.25(a) son: $V_{tN} = 1.5$ V, $V_{tP} = -1$ V y $V_{DD} = 5$ V. Calcule los voltajes de salida si el voltaje de entrada se varía de 0 a 5 V con un escalón de 0.25 V. Suponga que $K_N/K_P = 1$.

12.21 Los parámetros del inversor CMOS de la figura 12.25(a) son: $V_{tN} = 1.5$ V, $V_{tP} = -1.5$ V y $V_{DD} = 5$ V. Calcule los voltajes de salida si el voltaje de entrada se varía de 0 a 5 V con un escalón de 0.5 V. Suponga que $K_N/K_P = 1$.

12.22 Los parámetros del inversor CMOS de la figura 12.25(a) son: $V_{tN} = 1$ V, $V_{tP} = -1$ V, $V_{DD} = 5$ V, $K_N = 1$ mA/V^2 y $K_P = 1$ mA/V^2.

(a) Determine los voltajes de entrada y de salida en el primero y segundo puntos de transición.

(b) Calcule el voltaje de salida y las corrientes de drenaje para $v_I = 1.5$ V y para $v_I = 3.5$ V.

D P **12.23** Diseñe un inversor CMOS, como el de la figura 12.25(a), para que funcione a un voltaje de transición $V_M = 2.5$ V. Los voltajes de umbral son: $V_{tP} = -1.5$ V, $V_{tN} = 1$ V y $K_P = 40$ μA/V^2. El voltaje de alimentación es $V_{DD} = 5$ V. Suponga que $V_{IH} = V_{OH} = 5$ V, capacitancia de carga $C_L = 2$ pF y que la frecuencia $f_{clk} = 1$ MHz.

(a) Determine el parámetro de diseño $K_R = K_N/K_P$, despreciando el efecto de cuerpo.

(b) Calcule NM_L y NM_H.

(c) Calcule el retraso de propagación t_{pd}.

(d) Calcule el producto retraso-potencia DP.

▸ 12.8 *Circuitos lógicos CMOS*

12.24 Los parámetros de la compuerta de transmisión CMOS de la figura 12.27 son: $V_{tN} = 1.5$ V, $V_{tP} = -1.5$ V y $V_{DD} = 5$ V, $K_N = 0.1$ mA/V^2, $K_P = 0.1$ mA/V^2, $C_L = 2$ pF, $\bar{v}_G = 5$ V y $v_G = 0$ V.

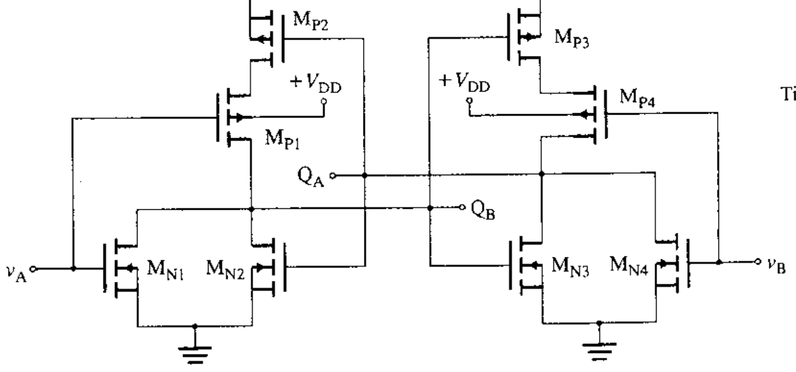
(a) ¿Cuál es el voltaje de salida en estado estable si se cambia el voltaje de entrada siguiendo la secuencia: $v_I = 0$ V, $v_I = 5$ V y $v_I = 3$ V?

(b) ¿Cuál sería el voltaje de salida en estado estable si los voltajes de la compuerta se conmutaran a $\bar{v}_G = 0$ V y $v_G = 5$ V?

12.25 Los parámetros de la compuerta de transmisión CMOS de la figura 12.27 son: $V_{tN} = 1.5$ V, $V_{tP} = -1.5$ V, $V_{DD} = 5$ V, $K_N = 0.1$ mA/V^2, $K_P = 0.1$ mA/V^2, $C_L = 2$ pF, $\bar{v}_G = 5$ V y $v_G = 0$ V. Utilice PSpice/SPICE para trazar la característica de transferencia v_O en contraposición con v_I, si se varía v_I desde 0 hasta 5 V con un incremento en escalón de 0.5 V. Indique las regiones en las que los transistores de canal *n* y *p* están o activados o desactivados.

12.26 En la figura P12.26 aparece un circuito flip-flop *RS* CMOS. También se listan las condiciones de entrada, que son secuenciales del tiempo 1 al tiempo 4. Determine el estado de cada transistor (activado o desactivado) en cada tiempo y las salidas lógicas en Q_A y Q_B para cada condición de entrada.

FIGURA P12.26

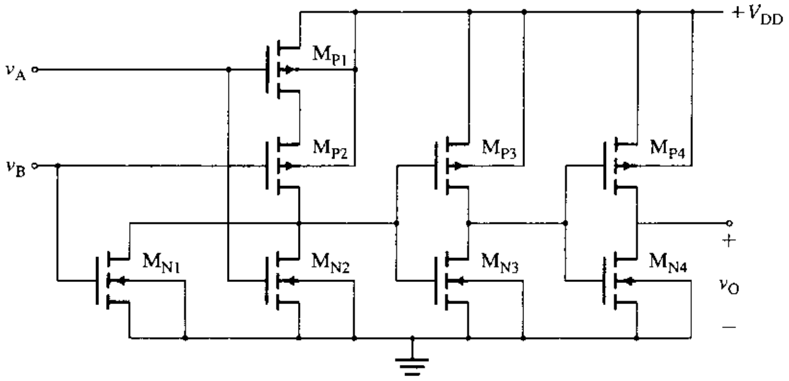


Tiempo	v_A	v_B
1	0	0
2	0	1
3	1	0
4	1	1

www.elsolucionario.net

12.27 Considere el circuito lógico CMOS de la figura P12.27. Las condiciones de entrada, que son secuenciales del tiempo 1 al 4, también aparecen listadas. Determine el estado de cada transistor (activado o desactivado) en cada tiempo, así como la salida lógica v_O.

FIGURA P12.27



Tiempo	v_A	v_B
1	0	0
2	0	1
3	1	0
4	1	1

▸ 12.10 *Inversores BJT*

Para los problemas 12.28-12.30, suponga que los parámetros del modelo de PSpice/SPICE son

```
CCS=2PF TF=0.1NS TR=10NS VJC=0.85 VAP=50
```

(β_F es el que se especifica).

12.28 El transistor bipolar de la figura 12.31(a) tiene una β_F en el rango de 10 a 50. La resistencia de la carga es $R_C = 10\ k\Omega$. El voltaje de alimentación de cd es $V_{CC} = 5$ V, y el voltaje de entrada al circuito de la base es $v_I = 5$ V. Si $V_{CE(sat)} = 0.1$ V y $V_{BE(sat)} = 0.7$ V, determine **(a)** el valor de R_B que da como resultado la saturación con un factor de sobreexcitación de 5,**(b)** la β_F forzada, y **(c)** la pérdida de potencia P_D en el transistor.

12.29 El transistor bipolar de la figura 12.31(a) tiene una β_F en el rango de 8 a 40. La resistencia de la carga es $R_C = 1\ k\Omega$. El voltaje de alimentación de cd es $V_{CC} = 5$ V, y el voltaje de entrada al circuito de la base es $v_I = 5$ V. Si $V_{CE(sat)} = 0.2$ V y $V_{BE(sat)} = 0.7$ V, determine **(a)** el valor de R_B que da como resultado la saturación con un factor de sobreexcitación de 5, **(b)** la β_F forzada, y **(c)** la pérdida de potencia P_D en el transistor.

D P 12.30 Diseñe un inversor BJT, como el de la figura 12.33, para excitar cuatro inversores idénticos ($N = 4$) y para dar $V_{OH} = 2.5$ V y $NM_L = 0.2$ V. El transistor tiene: $I_{C(máx)} = 4$ mA, $\beta_F = 80$ a 120, $V_{BE(corte)} = 0.5$ V, $V_{CE(sat)} = 0.7$ V, $t_d = 2$ ns y $t_s = 2$ ns. El voltaje de alimentación V_{CC} es 5 V.

(a) Determine los valores de R_C y R_B.

(b) Calcule k_{ODF} y NM_H.

(c) Determine el factor de carga de salida máximo N para $V_{IH} = 2.0$ V y $k_{ODF} = 1$.

(d) Calcule el retraso de propagación t_{pd}. Suponga que la capacitancia de la unión base emisor de cada transistor de carga es $C_B = 1.5$ pF (durante la conmutación).

(e) Calcule el producto retraso-potencia DP a una frecuencia $f_{clk} = 1$ MHz

▸ 12.11 *Compuertas lógicas transistor-transistor (TTL)*

Para los problemas 12.31 al 12.42, suponga que los parámetros del modelo de PSpice/SPICE son

```
CCS=2PF TF=0.1NS TR=10NS VJC=0.85 VAF=50
```

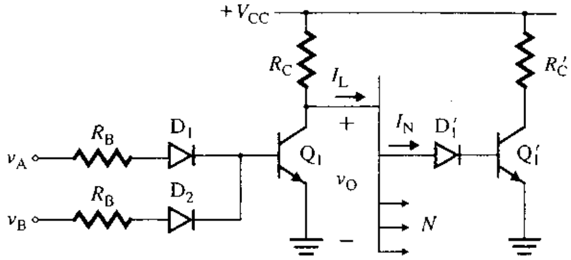
(β_F es el que se especifica).

D P 12.31 **(a)** Diseñe la compuerta del circuito de la figura P12.31. Éste tiene dos entradas y alimenta una compuerta similar con una entrada. Suponga que $V_{CC} = 5$ V, $V_D = 0.7$ V, $V_{CE(sat)} = 0.1$ V, $V_{BE} = 0.7$ V, $\beta_{F(forzado)} = 10$ e $I_{C(sat)} = 1$ mA.

www.elsolucionario.net

(b) Si el voltaje de salida debe mantenerse a más del 30% de V_{CC}, ¿cuál es el valor máximo del factor de carga de salida N?

FIGURA P12.31

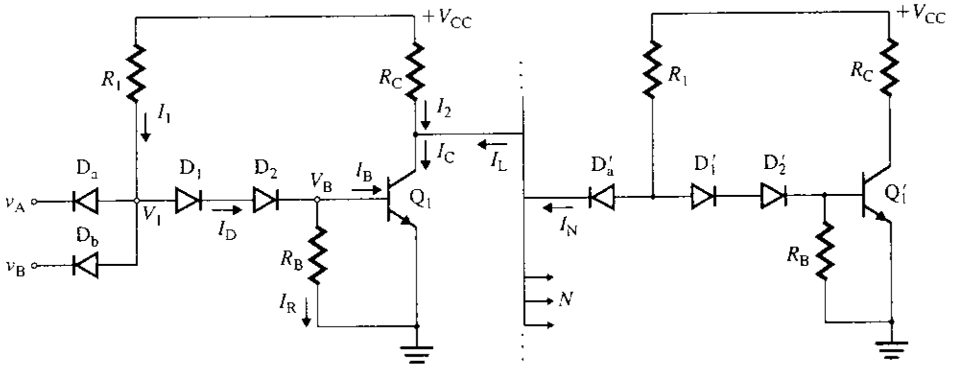


D P 12.32 **(a)** Diseñe la compuerta del circuito de la figura P12.31. Ésta tiene dos entradas y alimenta una compuerta similar con una entrada. Suponga que $V_{CC} = 5$ V, $V_D = 0.7$ V, $V_{CE(sat)} = 0.2$ V, $V_{BE} = 0.7$ V, $\beta_{F(forzado)} = 4$ e $I_{C(sat)} = 1$ mA.

(b) Si el voltaje de salida debe mantenerse a más del 30% de V_{CC}, ¿cuál es el valor máximo del factor de carga de salida N? A partir de la función de transferencia, calcule NM_L y NM_H.

D P 12.33 Diseñe la compuerta TTL NAND del circuito de la figura P12.33. Éste tiene dos entradas y alimenta tres compuertas NAND similares. Suponga que $V_{CC} = 5$ V, $V_D = 0.7$ V, $V_{CE(sat)} = 0.2$ V, $V_{BE} = 0.7$ V, $\beta_{F(forzado)} = 10$ e $I_{C(sat)} = 1$ mA. A partir de la función de transferencia, calcule NM_L y NM_H.

FIGURA P12.33



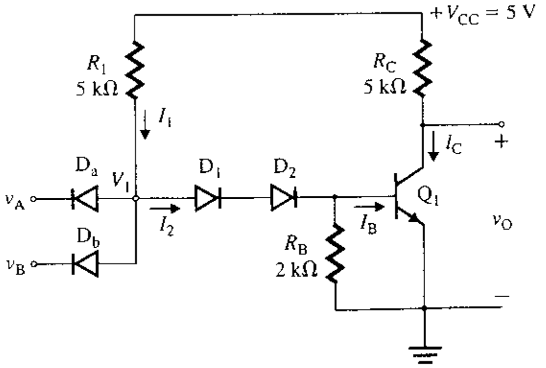
Compuerta DTL NAND — Circuito de carga

P 12.34 En la figura P12.34 se muestra una compuerta TTL.

(a) Calcule las corrientes I_1, I_2, I_C e I_B, así como los voltajes V_1 y V_O para las condiciones de entrada $v_A = v_B = 0$ V y $v_A = v_B = 5$ V.

(b) Calcule el factor de carga de salida para la condición de bajo de salida. Suponga que $I_{N0} = 50\ \mu$A e $I_{L0} = 200\ \mu$A.

FIGURA P12.34

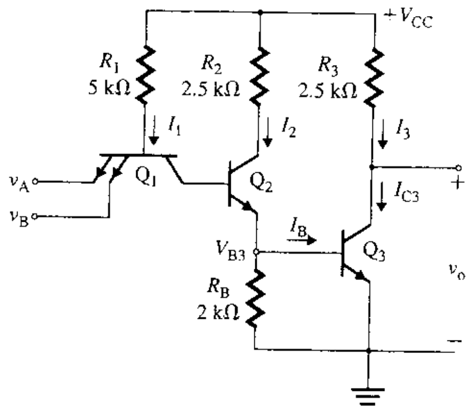


www.elsolucionario.net

D P 12.35 Diseñe la compuerta TTL NAND del circuito de la figura 12.36. Tiene dos entradas y alimenta dos compuertas NAND similares. El voltaje de salida en el alto de salida es $V_{OH} = 3.5$ V e $I_{NI} = 650\ \mu$A. Suponga que $V_{CC} = 5$ V, $V_D = 0.7$ V, $V_{CE(sat)} = 0.2$ V, $V_{BE} = 0.7$ V, $\beta_{F(forzado)} = 10$, $\beta_R = 0.2$, $I_{C3(sat)} = 1$ mA e $I_{C4(máx)} = 2$ mA. A partir de la función de transferencia, calcule NM_L y NM_H.

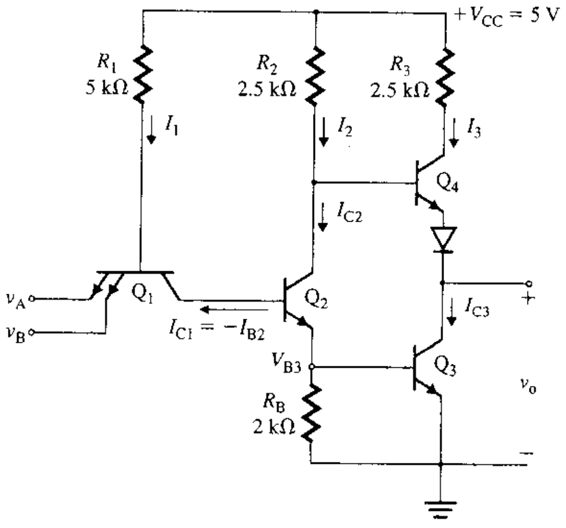
P 12.36 En la figura P12.36 se muestra una compuerta TTL. Calcule el voltaje de salida y todas las corrientes de los transistores, así como el factor de carga de salida para las condiciones $v_A = v_B = 5$ V y $v_A = v_B = 0$ V. Suponga que $V_{CC} = 5$ V, $V_{CE(sat)} = 0.2$ V, $V_{BE} = 0.7$ V, $V_{BC1} = 0.7$ V, $\beta_{F(forzada)} = 10$, y $\beta_R = 0.4$.

FIGURA P12.36



P 12.37 En la figura P12.37 se muestra una compuerta TTL. Calcule el voltaje de salida y todas las corrientes de los transistores, así como el factor de carga de salida para las condiciones $v_A = v_B = 5$ V y $v_A = v_B = 0$ V. Suponga que $V_{CC} = 5$ V, $V_{OH} = 3$ V, $V_{CE(sat)} = 0.2$ V, $V_{BE} = 0.7$ V, $V_{BC1} = 0.7$ V, $\beta_{F(forzada)} = 10$, y $\beta_R = 0.4$.

FIGURA P12.37



D P 12.38 Diseñe la compuerta TTL NAND del circuito de la figura 12.36. Tiene dos entradas y alimenta cuatro compuertas NAND idénticas. El voltaje de salida en la salida en alto es $V_{OH} = 2.8$ V, e $I_{NI} = 72.5\ \mu$A. Suponga que $V_{CC} = 5$ V, $V_D = 0.7$ V, $V_{CE(sat)} = 0.3$ V, $V_{BE} = 0.8$ V, $\beta_{F(forzada)} = 20$, $\beta_R = 0.1$, $I_{C3(sat)} = 2$ mA e $I_{C4(máx)} = 2$ mA. A partir de la característica de transferencia de voltaje, determine NM_L y NM_H.

D P 12.39 Diseñe la compuerta TTL NAND de alta velocidad del circuito de la figura 12.40. Tiene dos entradas y alimenta cuatro compuertas NAND similares. El voltaje de salida en el alto es $V_{OH} = 3.5$ V, e

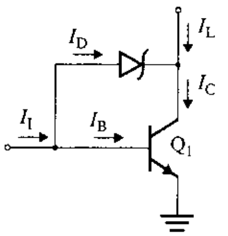
www.elsolucionario.net

I_{N1} = 650 μA. Suponga que V_{CC} = 5 V, $V_{CE(sat)}$ = 0.2 V, V_{BE} = 0.7 V, $\beta_{F(forzada)}$ = 10, β_R = 0.2, $I_{C3(máx)}$ = 1 mA, $I_{C4(máx)} \approx$ 2 mA e I_{BR} = 0.7 mA. A partir de la característica de transferencia de voltaje, determine NM_L y NM_H.

D P **12.40** Diseñe la compuerta TTL NAND del circuito de la figura 12.40. Tiene dos entradas y alimenta cuatro compuertas NAND idénticas. El voltaje de salida en el alto de salida es V_{OH} = 2.8 V, e I_{N1} = 65 μA. Suponga que V_{CC} = 5 V, V_D = 0.7 V, $V_{CE(sat)}$ = 0.3 V, V_{BE} = 0.7 V, $\beta_{F(forzada)}$ = 40, β_R = 0.1, $I_{C3(sat)}$ = 2 mA, $I_{C4(máx)}$ = 2 mA e I_{BR} = 700 μA. Con base en la característica de transferencia de voltaje, determine NM_L y NM_H.

12.41 En la figura P12.41 se muestra un transistor Schottky fijo. Si la corriente de entrada es I_I = 2 mA, calcule I_D, I_B e I_C para las condiciones I_L = 5 mA e I_L = 20 mA. Suponga que β_F = 25, V_{BE} = 0.7 V y que V_D = 0.3 V.

FIGURA P12.41

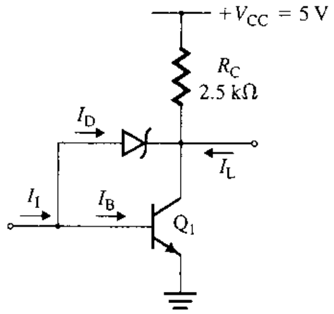


12.42 En la figura P12.42, se muestra un transistor Schottky fijo.

(a) Si la corriente de entrada es I_I = 2 mA, calcule I_D, I_B e I_C para la condición I_L = 0 A.

(b) Determine el valor máximo de la corriente de carga I_L que el transistor puede consumir y todavía conservarse en el límite de saturación. Suponga que β_F = 25, V_{BE} = 0.7 V, $V_{CE(sat)}$ = 0.2 V y V_D = 0.3 V.

FIGURA P12.42



▸ 12.12 *Compuertas lógicas OR/NOR de emisor acoplado (ECL)*

D P **12.43** **(a)** Diseñe la compuerta ECL OR/NOR del circuito de la figura 12.46. Tiene dos entradas. Las corrientes deseadas de colector son I_{C1} = 2 mA e I_{C4} = I_{C5} = 1 mA. En el 1 lógico, V_{OR} = −0.7 V, V_{NOR} = −1.5 V y v_A (o v_B) = V_{OR} = −0.7 V. Suponga que V_{EE} = −5.2 V, V_{BE} = 0.7 V y β_F = 50.

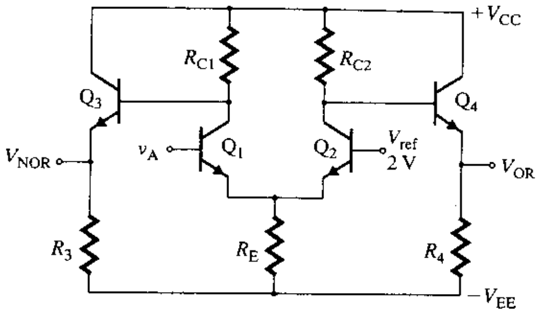
(b) Calcule el factor de carga de salida máximo con compuertas ECL similares si se permite que V_{OR} se reduzca desde $V_{OR(máx)}$ = −0.7 V hasta $V_{OR(mín)}$ = −0.75 V.

12.44 Repita el problema 12.43 si V_{CC} = 3 V, V_{EE} = −3.2 V, V_{OR} = 0.5 V, V_{NOR} = 1.5 V y v_A (o v_B) = V_{OR} = 0.5 V.

D P **12.45** En la figura P12.45 se muestra una compuerta lógica ECL con una entrada. Calcule las resistencias R_{C1}, R_{C2}, R_E y R_4. La corriente deseada de emisor de todos los transistores es de 2 mA. En el 1 lógico, las salidas son V_{OR} = 2.5 V y V_{NOR} = 3.5 V. Suponga que V_{CC} = 5 V, V_{EE} = 0 V, V_{BE} = 0.7 V y β_F = 200. A partir de la función de transferencia, calcule NM_L y NM_H.

www.elsolucionario.net

FIGURA P12.45



D P **12.46** (a) Diseñe la compuerta ECL OR/NOR del circuito de la figura 12.46. Tiene dos entradas. Las corrientes deseadas de colector son $I_{C1} = 2$ mA e $I_{C4} = I_{C5} = 1$ mA. En el alto lógico, $V_{OR} = -0.7$ V, $V_{NOR} = -1.63$ V y v_A (o v_B) $= V_{OR} = -0.7$ V. Suponga que $V_{EE} = -5.2$ V, $V_{BE} = 0.7$ V y $\beta_F = 50$.

(b) Calcule el factor de carga de salida máximo con compuertas ECL similares, si V_{OR} puede caer de $V_{OR(máx)} = -0.7$ V a $V_{OR(mín)} = -0.75$ V.

(c) A partir de la característica de transferencia de voltaje, calcule NM_L y NM_H.

▸ 12.13 *Inversores BiCMOS*

12.47 El inversor BiCMOS que se muestra en la figura 12.49 tiene: $V_{DD} = 5$ V, $V_{BE} = 0.7$ V, $R_1 = 2$ kΩ, $R_2 = 6$ kΩ, $C_1 = 2$ pF y $\beta_F = 150$. Los voltajes de umbral son $V_{tP} = -1.5$ V, $V_{tN} = 1.5$ V y $K_P = K_N = 40$ μA/V^2. Suponga que $V_{OL} = 0$ V y $V_{OH} = 5$ V.

(a) Calcule t_{pLH}, t_{pHL} y t_{pd}.

(b) Utilice PSpice/SPICE para trazar la característica de transferencia de voltaje y la respuesta transitoria.

www.elsolucionario.net

13

Fuentes activas y amplificadores diferenciales

Contenido del capítulo

13.1 Introducción
13.2 Estructura interna de los amplificadores diferenciales
13.3 Fuentes de corriente BJT
13.4 Fuentes de corriente JFET
13.5 Fuentes de corriente MOSFET
13.6 Diseño de fuentes de corriente activas
13.7 Fuentes de voltaje activas
13.8 Características de los amplificadores diferenciales
13.9 Amplificadores diferenciales BJT
13.10 Amplificadores diferenciales BJT con cargas activas
13.11 Amplificadores diferenciales JFET
13.12 Amplificadores diferenciales MOS
13.13 Amplificadores diferenciales BiCMOS
13.14 Respuesta en frecuencia de los amplificadores diferenciales
13.15 Diseño de amplificadores diferenciales

RESUMEN ▶ REFERENCIAS
PREGUNTAS DE REPASO ▶ PROBLEMAS

13.1 Introducción

Los amplificadores diferenciales se usan comúnmente como etapa de entrada en diversos tipos de circuitos integrados analógicos, tales como amplificadores operacionales, comparadores de voltaje, reguladores de voltaje, amplificadores de video, amplificadores de potencia y en moduladores y demoduladores balanceados. El amplificador diferencial es una etapa construida con transistores muy importante y determina muchas de las características de desempeño de un circuito integrado. En los circuitos integrados, incluidos los amplificadores diferenciales, es innecesario polarizar los transistores ajustando los valores de los resistores de polarización. Debido a las variaciones en los valores de los resistores, en la fuente de alimentación y en la temperatura, el punto de polarización de los transistores cambia. Éstos a su vez se pueden utilizar para obtener las características de fuentes de corriente de cd constante. También se pueden emplear para producir una fuente de salida de voltaje que sea independiente de su carga o, de manera equivalente, de la corriente de salida. En este capítulo se estudian el funcionamiento, el análisis y las características de los amplificadores diferenciales construidos con BJT, JFET y MOSFET. También se ocupa de las fuentes de corriente y de voltaje activas.

Los objetivos de aprendizaje de este capítulo son los siguientes:

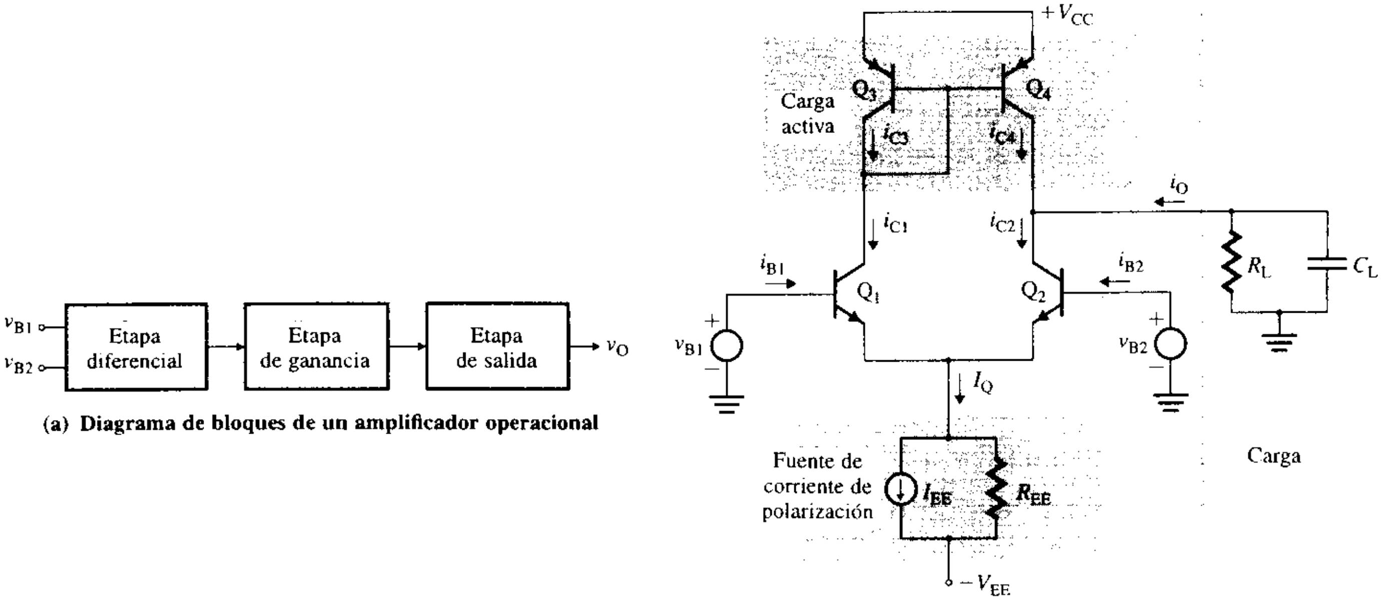
- Comprender los diferentes tipos de fuentes de corriente constante para polarizar amplificadores de transistores
- Estudiar las características de señal pequeña y de cd de los amplificadores diferenciales
- Examinar los parámetros que afectan las ganancias diferencial y de modo común de un amplificador diferencial
- Conocer los métodos para la creación de conexiones de transistores de tipo cascode a fin de obtener ganancias en voltaje diferencial más elevadas.

www.elsolucionario.net

13.2 *Estructura interna de los amplificadores diferenciales*

El amplificador diferencial actúa como una etapa de entrada; su voltaje de salida es proporcional a la diferencia entre sus dos voltajes de entrada v_{B1} y v_{B2}. En la figura 13.1(a) se muestra un amplificador operacional con una etapa diferencial. Tiene una ganancia en voltaje elevada y está acoplado en cd directamente a los voltajes de la entrada y a la carga. Como se verá posteriormente en este capítulo, la ganancia en voltaje de un amplificador diferencial depende directamente de la resistencia de salida de la fuente de corriente que actúa como carga activa.

FIGURA 13.1 Amplificador diferencial común



(a) Diagrama de bloques de un amplificador operacional

(b) Etapa diferencial

En amplificadores con componentes discretos, los componentes pasivos, como los resistores y los capacitores, son menos costosos que los dispositivos activos, como los transistores (es decir los BJT y los FET); por tanto, en amplificadores de varias etapas, el acoplamiento entre etapas se lleva a cabo por medio de capacitores. Sin embargo, en los circuitos monolíticos, la superficie del dado es el factor principal que determina el costo. En los circuitos integrados no se pueden incluir capacitores del valor y tamaño utilizados en amplificadores fabricados con componentes discretos, y deben quedar fuera del circuito. No obstante, el uso de capacitores externos aumenta tanto el número de terminales del encapsulado como el costo del circuito integrado. Con el fin de eliminar capacitores, se utiliza un circuito acoplado por cd. El componente más económico de un circuito integrado es aquel que se puede fabricar en la menor superficie, por lo general éste es el transistor. Un circuito integrado óptimo es aquel que tiene el menor número de resistencias y la mayor cantidad de transistores posibles.

El amplificador diferencial puede servir como etapa diferencial acoplada por cd. El amplificador común, como el que se ilustra en la figura 13.1(b), puede dividirse en cuatro partes: (1) una fuente de corriente constante de polarización de cd, representada por I_Q y R_{EE}; (2) una carga activa, formada por los transistores Q_3 y Q_4 ; (3) una carga, representada por R_L y C_L para la etapa siguiente y (4) un par diferencial de acoplamiento directo, formado por los transistores Q_1 y Q_2.

ASPECTO PRINCIPAL DE LA SECCIÓN 13.2

- El amplificador diferencial consiste de un circuito de polarización activo, una carga activa y un par diferencial de transistores.

www.elsolucionario.net

13.3 ▸ *Fuentes de corriente BJT*

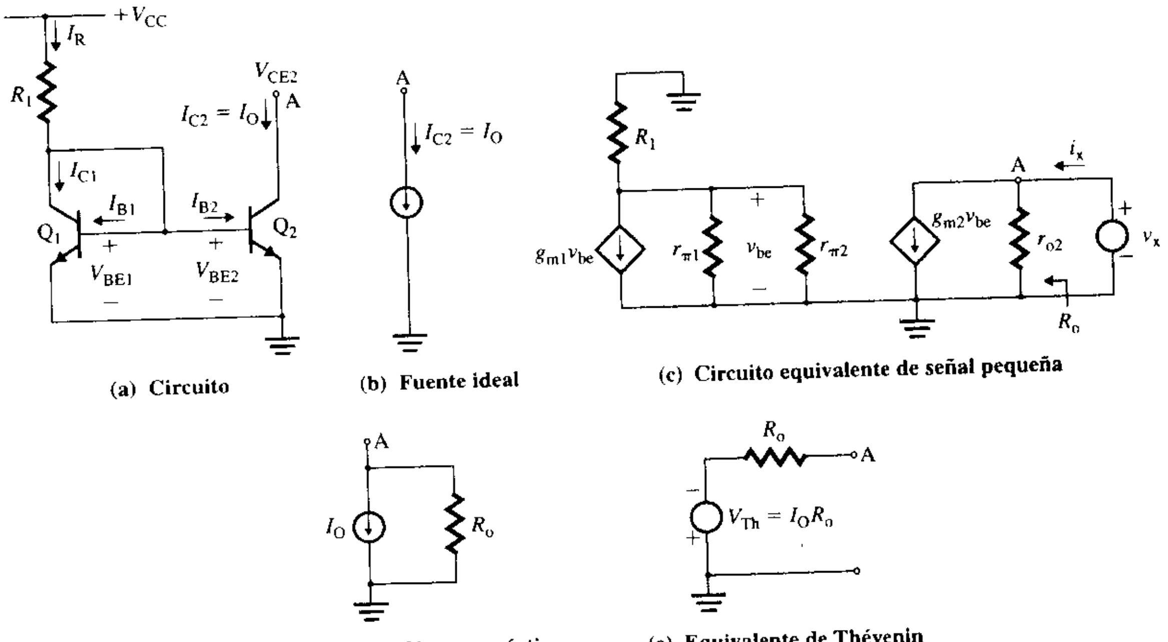
Los circuitos integrados analógicos utilizan ampliamente fuentes de corriente de transistores, como elementos de polarización y como cargas para las etapas de amplificación. Las fuentes de corriente de transistores son menos sensibles que los resistores tanto a las variaciones en la fuente de alimentación de cd, como a la temperatura. Especialmente para valores pequeños de corriente de polarización, las fuentes de corriente de transistores son más económicas que los resistores, debido a que estos últimos requieren una mayor superficie del dado de silicio.

En la figura 13.1(b), el flujo de la corriente se dirige *hacia* el circuito de la fuente de corriente; a menudo, este tipo de fuente de corriente constante se conoce como *consumidor de corriente*. En contraste, la corriente de la carga activa, formada por los transistores Q_3 y Q_4, fluye hacia *afuera* del circuito de la fuente de corriente; este tipo de fuente de corriente constante se conoce como *fuente de corriente*. Por tanto, una fuente de corriente constante puede comportarse como fuente de corriente o como consumidor de corriente. Una fuente ideal de corriente debe mantener, bajo todas las condiciones de operación, una corriente constante con una resistencia infinita de salida. Las fuentes de corriente de uso más común son la fuente básica de corriente, la fuente básica modificada de corriente, la fuente de corriente Widlar, la fuente de corriente cascode y la fuente de corriente Wilson.

Fuente básica de corriente

La fuente de corriente más sencilla está formada por un resistor y dos transistores, como se muestra en la figura 13.2(a). El transistor Q_1 está conectado con diodo, y su voltaje colector-base está forzado a cero: $v_{CB} = 0$. Por tanto, la unión colector-base está desactivada, y Q_1 funcionará en la región activa. El transistor Q_2 puede estar tanto en la región activa como en la de saturación.

FIGURA 13.2 Fuente básica de corriente



(a) Circuito (b) Fuente ideal (c) Circuito equivalente de señal pequeña

(d) Fuente de Norton práctica (e) Equivalente de Thévenin

Supóngase que Q_1 y Q_2 son dos transistores idénticos, con corrientes de fuga despreciables, y resistencias de salida infinitas. Dado que los dos transistores tienen los mismos voltajes base-emisor (esto es, $V_{BE1} = V_{BE2}$), las corrientes de colector y de base son iguales: $I_{C1} = I_{C2}$ e $I_{B1} = I_{B2}$. Aplicando la LKC en el colector de Q1, se obtiene la corriente de referencia:

$$I_R = I_{C1} + I_{B1} + I_{B2} = I_{C1} + 2I_{B1}$$

www.elsolucionario.net

como $I_{C1} = \beta_F I_{B1}$,

$$I_R = I_{C1} + 2I_{B1} = I_{C1} + 2I_{C1}/\beta_F$$

la corriente de colector I_{C1} es

$$I_{C1} = I_{C2} = \frac{I_R}{1 + 2/\beta_F} \tag{13.1}$$

$$= \frac{V_{CC} - V_{BE1}}{R_1} \times \frac{1}{1 + 2/\beta_F} \tag{13.2}$$

Si la ganancia en corriente de cd es $\beta_F >> 2$, que es el caso general, la ecuación (13.2) se reduce a

$$I_{C1} = I_{C2} \approx I_R$$

Por consiguiente, para dos transistores idénticos, las corrientes de referencia y de salida son casi iguales. I_{C2}, que es la imagen especular de I_{C1}, se conoce como *corriente espejo* de I_{C1}. Para transistores con valores pequeños de β_F, la relación de corrientes no será la unidad. En la práctica, sin embargo, los transistores pueden no ser idénticos, y las dos corrientes de colector tendrán una relación constante. El circuito equivalente de la fuente ideal de corriente se muestra en la figura 13.2(b).

Para un transistor con una resistencia finita de salida, deberá tomarse en consideración el efecto de voltaje Early V_A, con lo que la corriente de colector dada por la ecuación (5.7) puede modificarse de la siguiente manera

$$I_C = I_S\left[\exp\left(\frac{V_{BE}}{V_T}\right) - 1\right]\left(1 + \frac{V_{CE}}{V_A}\right) \tag{13.3}$$

Si se toma en cuenta la variación en la corriente de colector, debida al voltaje colector-emisor, la relación de las dos corrientes de colector puede obtenerse de

$$\frac{I_{C2}}{I_{C1}} = \frac{1 + V_{CE2}/V_A}{1 + V_{CE1}/V_A} \tag{13.4}$$

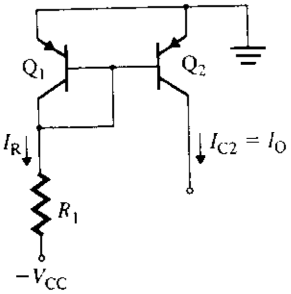
Resistencia de salida R_o El circuito equivalente de señal pequeña de ca para la determinación de la resistencia de salida, se muestra en la figura 13.2(c). La resistencia de salida R_o es la misma que r_{o2}. Esto es,

$$R_o = \frac{v_x}{i_x} = r_{o2} = \frac{V_A}{I_{C2}} \tag{13.5}$$

El voltaje equivalente de Thévenin está dado por

$$V_{Th} = I_O R_o = I_{C2} R_o = I_{C2}\frac{V_A}{I_{C2}} = V_A \tag{13.6}$$

FIGURA 13.3
Fuente de corriente con transistores *pnp*



Los equivalentes de Norton y de Thévenin de la fuente de corriente se muestran en las figuras 13.2(d) y 13.2(e), respectivamente. Si la salida de la fuente de corriente se pone a circuito abierto, cabe esperar que aparezca un voltaje $-V_{Th}$ a través del transistor Q_1. Sin embargo, esto no ocurrirá, porque el transistor Q_1 se saturará cuando el voltaje a través de la fuente de corriente (esto es, el voltaje colector-emisor de Q_1) llegue a cero.

La fuente de corriente de la figura 13.2(a) se comporta como un consumidor de corriente, no como una fuente. Al utilizar transistores *pnp* y una fuente de alimentación negativa, se puede obtener una fuente de corriente equivalente a este consumidor de corriente. Esta configuración se muestra en la figura 13.3.

EJEMPLO 13.1 ▸ Diseño de una fuente básica simple de corriente

D

(a) Diseñar la fuente básica de corriente de la figura 13.2(a), a fin de obtener una corriente de salida $I_O = 5\ \mu A$. Los parámetros del transistor son: $\beta_F = 100$, $V_{CC} = 30$ V, $V_{BE1} = V_{BE2} = V_{CE1} = 0.7$ V y $V_A = 150$ V.

(b) Calcular la resistencia de salida R_o, el voltaje equivalente de Thévenin V_{Th} y la relación de corriente de colector, si $V_{CE2} = 20$ V.

www.elsolucionario.net

SOLUCIÓN $V_{BE1} = V_{BE2} = V_{CE1} = 0.7$ V y $V_A = 150$ V.

(a) De acuerdo con la ecuación (13.1),

$$I_O = I_{C2} = I_{C1} = I_R/(1 + 2/\beta_F)$$

que, para $I_O = 5$ μA, da $I_R = (5\ \mu A)(1+2/\beta) = 5.1$ μA. De acuerdo con la ecuación (13.2),

$$R_1 = (V_{CC} - V_{BE1})/I_R = (30 - 0.7)/(5.1\ \mu A) = 5.75\ M\Omega$$

(b) De la ecuación (13.5),

$$R_o = V_A/I_{C2} = 150/(5\ \mu A) = 30\ M\Omega$$

Según la ecuación (13.6),

$$V_{Th} = V_A = 150\ V$$

De la ecuación (13.4),

$$\frac{I_{C2}}{I_{C1}} = \frac{1 + V_{CE2}/V_A}{1 + V_{CE1}/V_A} = \frac{1 + 20/150}{1 + 0.7/150} = 1.128$$

Por tanto $I_{C2} = 1.128 \times I_{C1} = 1.128 \times 5$ μA $= 5.64$ μA, lo que concuerda, con cierto grado de error, con el valor deseado de $I_O = 5$ μA.

▸ **NOTAS:**

1. Para una fuente de corriente de 5 μA, se requeriría un resistor de 5.75 MΩ . Los resistores de un valor tan grande son muy costosos, en términos de la superficie del dado de silicio. Generalmente, para aplicaciones de circuitos integrados, se evitan resistores mayores que 50 kΩ. Por tanto, esta fuente de corriente no es adecuada para generar una corriente menor que unos 0.6 μA a V_{CC} = 30 V, y 0.3 mA a V_{CC} = 15 V.
2. Si la salida de la fuente de corriente se pone a circuito abierto, no aparecerá un voltaje $-V_{Th} = -150$ V a través del transistor Q_1. Más bien, el voltaje será $V_{CE1(sat)} \approx 0.2$ V.

Fuente básica modificada de corriente

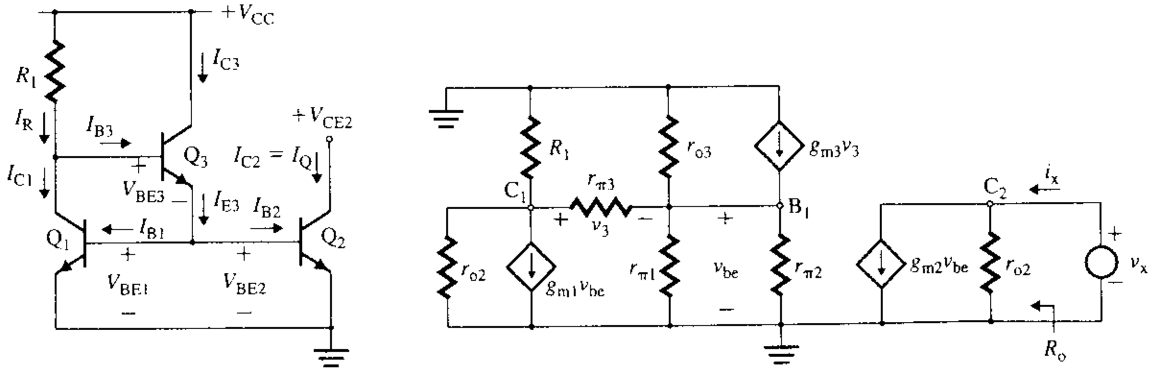
Obsérvese, de la ecuación (13.1), que la corriente de colector I_{C2} ($=I_{C1}$) difiere de la corriente de referencia I_R en un factor $(1 + 2/\beta_F)$. Para transistores de ganancia baja (en especial los de tipo *pnp*), I_{C2} puede ser significativamente distinta de I_R. El error puede reducirse agregando otro transistor, de manera que I_{C2} se haga menos dependiente del parámetro β_F del transistor. Este tipo de circuito se muestra en la figura 13.4(a). Aplicando la LKC en el emisor del transistor Q_3, se tiene

$$I_{E3} = I_{B1} + I_{B2} = \frac{I_{C1}}{\beta_F} + \frac{I_{C2}}{\beta_F} \qquad \textbf{(13.7)}$$

Ya que $V_{BE1} = V_{BE2}$, se deduce que $I_{C1} = I_{C2}$. Por tanto la ecuación (13.7) se convierte en

$$I_{E3} = \frac{2}{\beta_F} I_{C2}$$

FIGURA 13.4 Fuente básica modificada de corriente



(a) Circuito **(b) Circuito equivalente de señal pequeña**

www.elsolucionario.net

La corriente de base de Q_3 está relacionada con I_{E3} mediante

$$I_{B3} = \frac{I_{E3}}{1 + \beta_F} = \frac{2}{\beta_F(1 + \beta_F)} I_{C2} \tag{13.8}$$

Utilizando la LKC en el colector de Q_1, se obtiene

$$I_R = I_{C1} + I_{B3} = I_{C1} + \frac{2}{\beta_F(1 + \beta_F)} I_{C2} \tag{13.9}$$

En vista de que $I_{C1} = I_{C2}$, la ecuación (13.9) da la corriente de salida I_O como

$$I_O = I_{C2} = \frac{I_R}{1 + 2/(\beta_F^2 + \beta_F)} \tag{13.10}$$

lo que indica que la corriente de referencia I_R está relacionada con la corriente de salida I_O por un factor de sólo $[1 + 2/(\beta_F^2 + \beta_F)]$. La corriente de referencia se puede obtener de

$$I_R = \frac{V_{CC} - V_{BE1} - V_{BE3}}{R_1} \tag{13.11}$$

En la deducción de la ecuación (13.10), se han despreciado las resistencias de salida de los transistores. Sin embargo, para una resistencia finita de salida de transistor, se aplica la relación de corrientes de colector de la ecuación (13.4).

Resistencia de salida R_o El circuito equivalente de señal pequeña para la determinación de la resistencia de salida, se muestra en la figura 13.4(b). La resistencia de salida R_o es la misma que r_{o2}. Esto es,

$$R_o = \frac{v_x}{i_x} = r_{o2} = \frac{V_A}{I_{C2}} \tag{13.12}$$

El voltaje equivalente de Thévenin está dado por

$$V_{Th} = I_O R_o = I_{C2} R_o = I_{C2} \frac{V_A}{I_{C2}} = V_A \tag{13.13}$$

EJEMPLO 13.2 **D**

Diseño de una fuente básica modificada simple de corriente

(a) Diseñar la fuente básica modificada de corriente de la figura 13.4(a), de manera que se obtenga una corriente de salida $I_O = 5\ \mu A$. Los parámetros del transistor son: $\beta_F = 100$, $V_{CC} = 30$ V, $V_{BE1} = V_{BE2} = V_{BE3} = 0.7$ V y $V_A = 150$ V.

(b) Calcular la resistencia de salida R_o, el voltaje equivalente de Thévenin V_{Th} y la relación de corrientes de colector, si $V_{CE2} = 20$ V.

SOLUCIÓN

$I_O = I_{C2} = 5\ \mu A$, $V_{BE1} = V_{BE2} = V_{BE3} = 0.7$ V y $V_A = 150$ V.

(a) De acuerdo con la ecuación (13.10),

$$I_O = I_{C2} = I_R/[1 + 2/(\beta_F^2 + \beta_F)]$$

que, para $I_O = 5\ \mu A$, da $I_R = (5\ \mu A)[(1 + 2/\beta_F^2 + \beta_F)] = 5\ \mu A$. De la ecuación (13.11),

$$R_1 = (V_{CC} - V_{BE1} - V_{BE3})/I_R = (30 - 0.7 - 0.7)/(5\ \mu A)$$

que da el valor requerido del resistor $R_1 = 5.72$ MΩ.

(b) De la ecuación (13.12),

$$R_o = V_A/I_{C2} = 150/(5 \mu A) = 30\ M\Omega$$

De acuerdo con la ecuación (13.13),

$$V_{Th} = V_A = 150\ V$$

www.elsolucionario.net

De la ecuación (13.4),

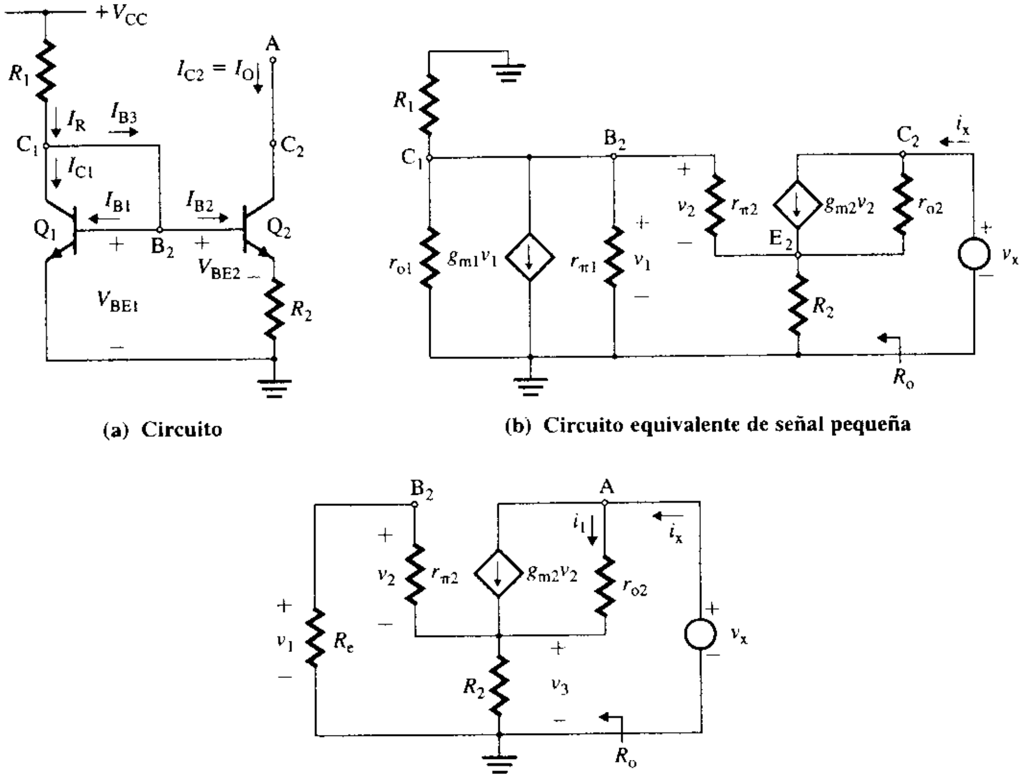
$$\frac{I_{C2}}{I_{C1}} = \frac{1 + V_{CE2}/V_A}{1 + (V_{BE1} + V_{BE3})/V_A} = \frac{1 + 20/150}{1 + (0.7 + 0.7)/150} = 1.123$$

Despreciando I_{B3}, se tiene que $I_{C1} \approx I_O = 5\ \mu A$. Por tanto, $I_{C2} = 1.123 \times I_{C1} = 1.123 \times 5\ \mu A = 5.62\ \mu A$, lo que está de acuerdo, con cierto grado de error, con el valor deseado de $I_O = 5\ \mu A$.

Fuente de corriente Widlar

En muchas aplicaciones se requieren corrientes de polarización de baja magnitud, normalmente del orden de 5 μA. Las corrientes de baja magnitud se pueden obtener insertando una resistencia de valor moderado en serie con el emisor Q_2, como se muestra en la figura 13.2(a). El circuito con esta modificación, figura 13.5(a), se conoce como *fuente de corriente Widlar*. Como resultado de la adición de R_2 en el circuito, I_{C2} ya no es igual a I_R, y el valor de I_{C2} puede hacerse mucho menor que el correspondiente a I_{C1}. Este circuito puede dar corrientes en el rango de los μA, con valores de resistencia de circuito aceptables, menores que 50 kΩ.

FIGURA 13.5
Fuente de corriente Widlar



(a) Circuito **(b) Circuito equivalente de señal pequeña**

(c) Circuito equivalente

Aplicando la LKV alrededor del lazo base-emisor de la figura 13.5(a), se obtiene

$$V_{BE1} - V_{BE2} - (I_{C2} + I_{B2})R_2 = 0$$

Como $I_{C2} >> I_{B2}$,

$$V_{BE1} - V_{BE2} - I_{C2}R_2(1 + 1/\beta_F) = 0 \qquad \textbf{(13.14)}$$

Suponiendo que los transistores tienen resistencias de salida infinitas, $V_A = \infty$, la ecuación (13.3) se convierte en

$$I_C = I_S \exp\left(\frac{V_{BE}}{V_T}\right)$$

www.elsolucionario.net

que da como resultado

$$V_{BE} = V_T \ln\left(\frac{I_C}{I_S}\right) \tag{13.15}$$

Al aplicar el V_{BE} de la ecuación (13.15) en la (13.14), se obtiene

$$V_T \ln\left(\frac{I_{C1}}{I_{S1}}\right) - V_T \ln\left(\frac{I_{C2}}{I_{S2}}\right) - I_{C2}R_2 = 0 \quad \text{para } \beta_F >> 1$$

la cual, para el caso de transistores idénticos con $I_{S1} = I_{S2}$,se puede simplificar a

$$V_T \ln\left(\frac{I_{C1}}{I_{S1}} \times \frac{I_{S2}}{I_{C2}}\right) - I_{C2}R_2 = 0$$

Esta ecuación da la relación de I_{C1} respecto a I_{C2} y a R_2 como

$$V_T \ln\left(\frac{I_{C1}}{I_{C2}}\right) = I_{C2}R_2 \tag{13.16}$$

La corriente de referencia I_R se puede obtener a partir de

$$I_R = \frac{V_{CC} - V_{BE1}}{R_1} \tag{13.17}$$

que también está relacionada con las corrientes de base y de colector. Esto es,

$$\begin{aligned} I_R &= I_{C1} + I_{B1} + I_{B2} \\ &= I_{C1}\left(1 + \frac{1}{\beta_F}\right) + \frac{I_{C2}}{\beta_F} \end{aligned} \tag{13.18}$$

Sustituyendo I_{C1} de la ecuación (13.16) en la ecuación anterior, se obtiene I_R en función de I_{C2} y R_2:

$$I_R = \frac{1 + \beta_F}{\beta_F} I_{C2} \exp\left(\frac{I_{C2}R_2}{V_T}\right) + \frac{I_{C2}}{\beta_F} \tag{13.19}$$

Por tanto, I_{C2} es una función no lineal de I_R y de R_2. A fin de determinar I_{C2}, se debe resolver esta ecuación trascendental, mediante prueba y error, utilizando valores conocidos de I_R y R_2. Sin embargo, para fines de diseño, I_{C2} y I_R se conocen, y sólo es necesario determinar el valor de R_2.

Resistencia de salida R_o El circuito equivalente de señal pequeña para la determinación de la resistencia de salida, se muestra en la figura 13.5(b). Este circuito se puede reducir al de la figura 13.5(c), donde R_e es el equivalente en paralelo de $r_{\pi 1}$, $1/g_{m1}$, r_o y R_1. Esto es,

$$R_e = r_{\pi 1} \,\|\, \frac{1}{g_{m1}} \,\|\, R_1 \,\|\, r_{o1} \tag{13.20}$$

Utilizando la ecuación (5.11), se puede relacionar la resistencia de entrada $r_{\pi 1}$ con la transconductancia g_{m1} y con la ganancia en corriente de señal pequeña $\beta_F (\approx \beta_F)$:

$$r_{\pi 1} = \frac{\beta_f (\approx \beta_F)}{g_{m1}}$$

Como $\beta_f >> 1$, $r_{\pi 1} >> 1/g_{m1}$, y en general $R_1 >> 1/g_{m1}$, la ecuación (13.20) se puede aproximar como

$$R_e \approx \frac{1}{g_{m1}} \tag{13.21}$$

www.elsolucionario.net

La corriente del colector fluye por la combinación en paralelo de R_2 y $(r_{\pi 2} + R_e)$, por lo que

$$v_3 = i_x[R_2 \parallel (r_{\pi 2} + R_e)] \quad \textbf{(13.22)}$$

El voltaje v_3 está relacionado con v_2 mediante

$$v_2 = -\frac{v_3 r_{\pi 2}}{r_{\pi 2} + R_e} = -\frac{i_x r_{\pi 2} R_2 \parallel (r_{\pi 2} + R_e)}{r_{\pi 2} + R_e} \quad \textbf{(13.23)}$$

Entonces, la corriente i_1 se convierte en

$$i_1 = i_x - g_{m2} v_2$$

El voltaje de prueba v_x es

$$v_x = v_3 + r_{o2} i_1 = v_3 + r_{o2} i_x - r_{o2} g_{m2} v_2$$

$$= v_3 + i_x r_{o2} + \frac{r_{o2} g_{m2} v_3 r_{\pi 2}}{r_{\pi 2} + R_e} \quad \textbf{(13.24)}$$

Sustituyendo v_3 de la ecuación (13.22) en la ecuación (13.24) y simplificando, se obtiene la resistencia en el colector del transistor:

$$R_o = \frac{v_x}{i_x} = R_2 \parallel (r_{\pi 2} + R_e) + r_{o2}\left[1 + \frac{g_{m2} r_{\pi 2}}{r_{\pi 2} + R_e} R_2 \parallel (r_{\pi 2} + R_e)\right] \quad \textbf{(13.25)}$$

Puesto que r_{o2} es grande, el primer término es mucho más pequeño que el segundo. Si se desprecia el primer término, la ecuación (13.25) se reduce a

$$R_o \approx r_{o2}\left[1 + \frac{g_{m2} r_{\pi 2}}{r_{\pi 2} + R_e} R_2 \parallel (r_{\pi 2} + R_e)\right] \quad \textbf{(13.26)}$$

De la ecuación (5.10), se obtiene

$$\frac{1}{g_{m1}} = \frac{1}{I_{C1}/V_T} = \frac{V_T}{I_{C1}} \quad \textbf{(13.27)}$$

$$r_{\pi 2} = \frac{\beta_F}{g_{m2}} = \frac{\beta_F}{I_{C2}/V_T} = V_T \frac{\beta_F}{I_{C2}} = \beta_F \frac{V_T}{I_{C1}} \times \frac{I_{C1}}{I_{C2}} = \frac{\beta_F}{g_{m1}} \times \frac{I_{C1}}{I_{C2}} \quad \textbf{(13.28)}$$

Como $I_{C1} >> I_{C2}$, $r_{\pi 2} >> 1/g_{m1}$ y $r_{\pi 2} >> R_e$. Esto es,

$$R_e + r_{\pi 2} \approx r_{\pi 2} \quad \textbf{(13.29)}$$

Sustituyendo R_e de la ecuación (13.21) en la (13.25),

$$R_o \approx r_{o2}[1 + g_{m2}(R_2 \parallel r_{\pi 2})] \quad \textbf{(13.30)}$$

Como $\beta_F >> 1$ y $r_{\pi 2} = \beta_F/g_{m2}$, se puede volver a escribir la ecuación (13.30) como

$$R_o = r_{o2}\frac{g_{m2}R_2(1 + \beta_F) + \beta_F}{g_{m2}R_2 + \beta_F} = r_{o2}\left[\frac{1 + g_{m2}R_2}{1 + g_{m2}R_2/\beta_F}\right] \quad \textbf{(13.31)}$$

En general, $\beta_F >> g_{m2}R_2$, por lo que la ecuación (13.31) se puede aproximar de la siguiente manera

$$R_o \approx r_{o2}(1 + g_{m2}R_2) \quad \textbf{(13.32)}$$

$$\approx r_{o2}\left(1 + \frac{I_{C2}R_2}{V_T}\right) \quad \textbf{(13.33)}$$

Por tanto, R_O depende de $I_{C2}R_2$, que es la caída de voltaje de cd a través de R_2. Cuanto mayor se haga esta caída de voltaje, más elevada será la resistencia de salida. Para la fuente Widlar, $I_{C2}R_2$ está limitada a varios cientos de milivolts para relaciones de corriente prácticas, y el valor correspondiente de V_{Th} está limitado a $10V_A$, aproximadamente.

www.elsolucionario.net

EJEMPLO 13.3 **D**

Diseño de una fuente de corriente Widlar

(a) Diseñar la fuente de corriente Widlar de la figura 13.5(a) para obtener $I_O = 5\ \mu A$ e $I_R = 1\ \mu A$. Los parámetros son: $V_{CC} = 30$ V, $V_{BE1} = 0.7$ V, $V_T = 26$ mV, $V_A = 150$ V y $\beta_F = 100$.
(b) Calcular la resistencia de salida R_O y el voltaje de Thévenin V_{Th}. Suponer que $V_T = 26$ mV.

SOLUCIÓN

$I_{C2} = 5\ \mu A$, y $V_T = 26$ mV.
(a) De acuerdo con la ecuación (13.17),

$$1 \text{ mA} = (30 - 0.7)/R_1$$

por lo que $R_1 = 29.3\ k\Omega$. De la ecuación (13.18),

$$1 \text{ mA} = I_{C1}(1 + 1/100) + 5\ \mu A/100$$

de donde $I_{C1} \approx 990\ \mu A$. De la ecuación (13.16),

$$26 \text{ mV} \times \ln(990\ \mu/5\ \mu A) = 5\ \mu A \times R_2$$

por tanto $R_2 = 27.5\ k\Omega$.
(b) $r_{o2} = V_A/I_{C2} = 150/(5\ \mu A) = 30\ M\Omega$. De la ecuación (13.28),

$$r_{\pi 2} = V_T\beta_F/I_{C2} = 26 \text{ m} \times 100/(5\ \mu) = 520\ k\Omega$$

También de la ecuación (13.28),

$$g_{m2} = I_{C2}/V_T = 5\ \mu A/26 \text{ mV} = 192.3\ \mu A/V$$

De acuerdo con la ecuación (13.30),

$$R_o \approx 30\ M\Omega \times [1 + 192.3\ \mu \times (27.5\ k\Omega \parallel 520\ k\Omega)] = 180.68\ M\Omega$$

Utilizando la aproximación de la ecuación (13.33), se tiene

$$R_o \approx 30\ M\Omega \times (1 + 5\ \mu A \times 27.5\ k\Omega/26 \text{ mV}) = 188.65\ M\Omega$$

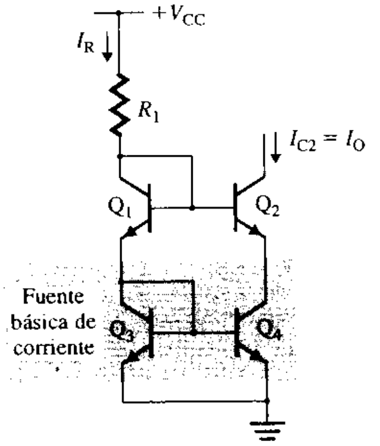
y, por tanto, $V_{Th} = R_o I_{C2} = 188.65\ M\Omega \times 5\ \mu A = 943.3$ V

▸ **NOTA:** La fuente de corriente Widlar proporciona una corriente de salida pequeña con una resistencia de salida grande, y un voltaje equivalente de Thévenin muy grande.

Fuente de corriente cascode

La resistencia de emisor R_2 de la fuente de corriente Widlar puede ser remplazada por una fuente básica de corriente, formada por los transistores Q_3 y Q_4. Esta configuración, que se ilustra en la figura 13.6, dará una resistencia de salida más grande. En una conexión de tipo cascode, se conectan dos o más transistores en serie (por ejemplo los transistores Q_1 y

FIGURA 13.6
Fuente de corriente cascode



www.elsolucionario.net

Q_3), de manera que sus corrientes de polarización de colector sean casi idénticas; en tanto que, en una conexión de tipo cascada, los transistores trabajan en paralelo, de modo que un transistor excita al otro (por ejemplo, los transistores Q_1 y Q_4). De acuerdo con las ecuaciones (5.56) y (5.108), cuanto mayor sea la resistencia de salida, mayor será la ganancia en voltaje de un amplificador. Si se sustituye la resistencia de salida r_{o4} del transistor Q_4 por R_2 en la ecuación (13.30), se obtiene la resistencia de salida de esta fuente cascode:

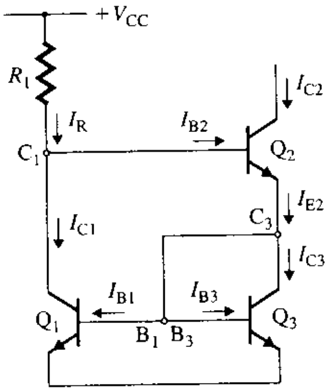
$$R_o \approx r_{o2}[1 + g_{m2}(r_{o4} \| r_{\pi 2})] = r_{o2}(1 + g_{m2} r_{\pi 2}) = r_{o2}(1 + \beta_F) \qquad \textbf{(13.34)}$$

Fuente de corriente Wilson

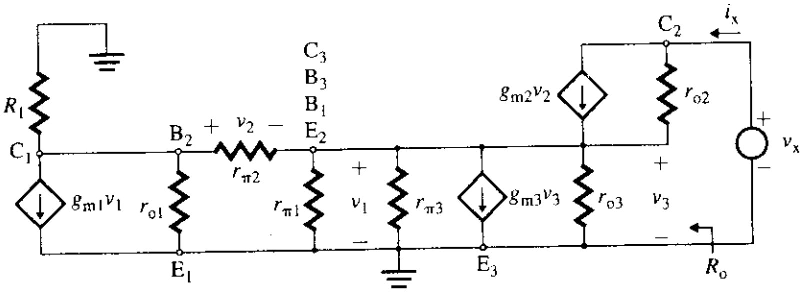
La fuente de corriente Wilson, mostrada en la figura 13.7(a), también proporciona una resistencia de salida grande. Sin embargo, la corriente de salida es aproximadamente igual a la de referencia. La corriente de base I_{B2}, que es la diferencia entre la corriente de referencia I_R y la corriente de colector I_{C1}, se multiplica por $(1 + \beta_F)$ para dar I_{E2}, que fluye en el transistor Q_3 conectado como diodo y hace que fluya una corriente de colector de la misma magnitud en Q_1. Existe una trayectoria de retroalimentación que regula a I_{C1}, que es aproximadamente igual a I_{E2} e I_{C2}. Por tanto, I_{C2} se conserva prácticamente igual a I_{C1} y casi constante, lo cual da una resistencia de salida grande:

$$I_{E2} = (1 + \beta_F) I_{B2} = (I_R - I_{C1})(1 + \beta_F)$$

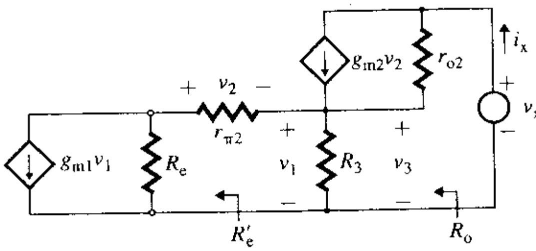
FIGURA 13.7 Fuente de corriente Wilson



(a) Circuito



(b) Circuito equivalente de ca de señal pequeña



(c) Circuito equivalente

Suponiendo que los transistores tienen resistencias de salida infinitas, $V_A = \infty$, y que los transistores son idénticos, de manera que $I_{C1} = I_{C3}$, se puede escribir

$$I_{E2} = I_{C3} + I_{B3} + I_{B1} = I_{C3}\left(1 + \frac{1}{\beta_F}\right) + \frac{I_{C1}}{\beta_F}$$

$$= I_{C3}\left(1 + \frac{2}{\beta_F}\right) \qquad \textbf{(13.35)}$$

www.elsolucionario.net

Mediante la ecuación (13.35) es posible relacionar I_{C2} con I_{E2} e I_{C3}:

$$I_{C2} = I_{E2}\frac{\beta_F}{1+\beta_F} = I_{C3}\left(1+\frac{2}{\beta_F}\right)\frac{\beta_F}{1+\beta_F} = I_{C3}\frac{2+\beta_F}{1+\beta_F}$$

lo que da

$$I_{C3} = I_{C2}\frac{1+\beta_F}{2+\beta_F} \tag{13.36}$$

I_{C1} está relacionada con la corriente de referencia I_R por medio de

$$I_{C1} = I_R - I_{B2} = I_R - \frac{I_{C2}}{\beta_F} \tag{13.37}$$

Como $I_{C3} = I_{C1}$, al igualar la ecuación (13.36) con la (13.37), se obtiene

$$I_{C1} = I_{C3} = I_{C2}\frac{1+\beta_F}{2+\beta_F} = I_R - \frac{I_{C2}}{\beta_F}$$

de donde la corriente de salida $I_O = I_{C2}$ es

$$I_O = I_{C2} = I_R\left[\frac{(2+\beta_F)\beta_F}{\beta_F^2+2\beta_F+2}\right] = I_R\left[1-\frac{2}{\beta_F^2+2\beta_F+2}\right] \tag{13.38}$$

Como $\beta_F >> 1$, se puede tener una aproximación de la ecuación (13.38)

$$I_O \approx I_R \tag{13.39}$$

Por consiguiente la corriente de salida es casi igual a la corriente de referencia, y es menos sensible a la ganancia en corriente β_F, que varía en respuesta a cambios de temperatura.

Resistencia de salida R_o El circuito equivalente de ca de señal pequeña para la determinación de la resistencia de salida se muestra en la figura 13.7(b), que a su vez puede reducirse a la figura 13.7(c), donde R_e es el equivalente en paralelo de r_{o1}, $1/g_{m1}$ y R_1, y donde R_3 es el equivalente en paralelo de $r_{\pi 1}$, $r_{\pi 3}$, $1/g_{m3}$, y r_{o3}. En general, $1/g_{m1}$ es mucho menor que r_{o1} y R_1, y $1/g_{m3}$ es mucho menor que $r_{\pi 1}$, $r_{\pi 3}$ y r_{o3}. Por tanto,

$$R_e = r_{o1} \| R_1 \tag{13.40}$$

y

$$R_3 = r_{\pi 1} \| r_{\pi 3} \| \frac{1}{g_{m3}} \| r_{o3} \approx \frac{1}{g_{m3}} \tag{13.41}$$

Al aplicar la LKC al circuito que está a la izquierda de $r_{\pi 1}$, se obtiene

$$v_1 = ir_{\pi 2} + (r_o \| R_1)(i - g_{m1}v_1)$$

de donde la resistencia equivalente R'_e es

$$R'_e = \frac{v_1}{i} = \frac{r_{\pi 2} + (r_{o1} \| R_1)}{1 + (r_{o1} \| R_1)g_{m1}} \tag{13.42}$$

ya que $r_{o1} >> R_1$,

$$R'_e = \frac{r_{\pi 2} + R_1}{1 + g_{m1}R_1}$$

que, para $R_1 >> r_{\pi 2}$ y $g_{m1}R_1 >> 1$, se puede simplificar a

$$R'_e \approx \frac{1}{g_{m1}}$$

www.elsolucionario.net

La resistencia de salida se puede determinar a partir de la ecuación (13.25), sustituyendo R_3 en lugar de R_2 y R'_e en lugar de $r_{\pi 2} + R_e$. Esto es,

$$R_o = \frac{v_x}{i_x} = R_3 \| R'_e + r_{o2}\left[1 + \frac{g_{m2} r_{\pi 2}}{R'_e} R_3 \| R'_e\right] \quad \textbf{(13.43)}$$

Puesto que r_{o2} es grande, el primer término es mucho más pequeño que el segundo y se puede omitir. La ecuación (13.42) se puede aproximar mediante

$$R_o \approx r_{o2}\left[1 + \frac{g_{m2} r_{\pi 2}}{R'_e} R_3 \| R'_e\right] \quad \textbf{(13.44)}$$

Suponiendo que $(R_3 \| R'_e)R'_e = 1/2$, $R'_e = 1/g_{m1}$, y $g_{m1} = g_{m3}$, la ecuación (13.44) se transforma en

$$\begin{aligned} R_o &\approx r_{o2}(1 + g_{m2} r_{\pi 2}/2) \\ &\approx r_{o2}(1 + \beta_F/2) \end{aligned} \quad \textbf{(13.45)}$$

EJEMPLO 13.4 ▸ D

Diseño de una fuente de corriente Wilson

(a) Diseñar la fuente de corriente Wilson de la figura 13.7(a), para que dé $I_O = 5\ \mu A$. Los parámetros son: $V_{CC} = 30$ V, $V_{BE1} = V_{BE2} = V_{BE3} = 0.7$ V, $V_T = 26$ mV, $V_A = 150$ V y $\beta_F = 100$. Suponer que todos los transistores son idénticos.

(b) Calcular la resistencia de salida R_o y el voltaje equivalente de Thévenin V_{Th}.

(c) Utilizar PSpice/SPICE para calcular la corriente de salida, la resistencia de salida y la corriente de referencia para $\beta_F = 100$ y 400. Suponer que todos los transistores son idénticos, y que $V_{CE} = 10$ V.

SOLUCIÓN

$I_{C2} = 5\ \mu A$, y $V_T = 26$ mV.

(a) De acuerdo con la ecuación (13.38),

$$5\ \mu A = I_R[1 - 2/(100^2 + 2 \times 100 + 2)]$$

por lo que $I_R \approx 5\ \mu A$. La corriente de referencia es

$$I_R = (V_{CC} - V_{BE1} - V_{BE2})/R_1$$

Esto es,

$$5\ \mu A = (30 - 0.7 - 0.7)/R_1$$

lo que da $R_1 = 5.72$ MΩ.

(b) De la ecuación (13.36),

$$I_{C3} = I_{C1} = 5\ \mu A \times (1 + 100)/(2 + 100) = 4.95\ \mu A$$

Entonces $r_{o1} = r_{o3} = V_A/I_{C1} = 150/(4.95\ \mu) = 30.3$ MΩ

$$r_{o2} = V_A/I_{C2} = 150/(5\ \mu) = 30\ M\Omega$$

Como $1/g_{m1} = 1/g_{m3} = V_T/I_{C1} = 26\ mV/4.95\ \mu A = 5.25\ k\Omega$,

$$g_{m1} = g_{m3} = 190.4\ \mu A/V$$

Ya que $1/g_{m2} = 26\ m/5\mu A = 5.2\ k\Omega$,

$$g_{m2} = 192.3\ \mu V/A$$

Entonces $r_{\pi 1} = r_{\pi 3} = \beta/g_{m1} = 100 \times 5.25\ k = 525\ k\Omega$

$$r_{\pi 2} = 100 \times 5.2\ k = 520\ k\Omega$$

De acuerdo con la ecuación (13.42),

$$\begin{aligned} R'_e &= (520\ k + 30.3\ M \| 5.72\ M)/[1 + (30.3\ M \| 5.72\ M) \times 190.4\ \mu A/V] \\ &= 5.81\ k\Omega \end{aligned}$$

www.elsolucionario.net

De la ecuación (13.41),

$$R_3 = 525\text{ k} \,\|\, 525\text{ k} \,\|\, 5.25\text{ k} \,\|\, 30\text{ M} \approx 5.15\text{ k}\Omega$$

De la ecuación (13.44),

$$R_o = (30\text{ M})\left[1 + \frac{192.3\ \mu \times 520\text{ k}}{5.81\text{ k}} \times 5.15\text{ k} \,\|\, 5.81\text{ k}\right] = 1.44\text{ G}\Omega$$

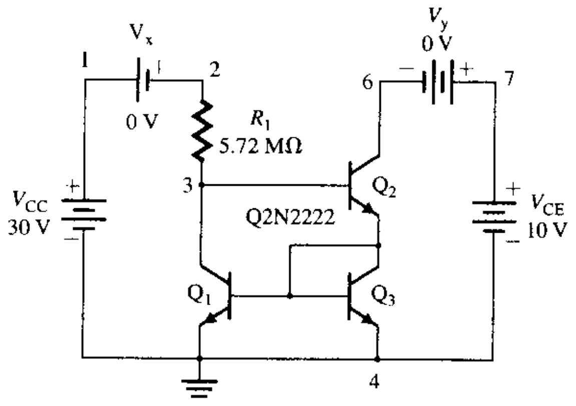
y $$V_{Th} = 1.44\text{ G} \times 5\ \mu = 7.2\text{ kV}$$

NOTA: Si se utiliza la ecuación 13.45,

$$R_o \approx (30\text{ M})(1 + 100/2) = 1.53\text{ G}\Omega$$

(c) En la figura 13.8 aparece la fuente de corriente Wilson para la simulación con PSpice. Se utilizará un barrido paramétrico para el parámetro β_F del modelo de los transistores. La fuente de voltaje V_y actúa como amperímetro para la corriente de salida. El listado del archivo de circuito es el siguiente:

FIGURA 13.8 Fuente de corriente Wilson para la simulación con PSpice




```
Ejemplo 13.4 Fuente de corriente Wilson
VCC  1  0  DC  30V
VX  1  2  DC  0V
VY  7  6  DC  0V
R1  2  3  5.72MEGOHMS
VCE  7  0  10V
Q1  3  4  0  QMOD
Q2  6  3  4  QMOD
Q3  4  4  4  0  QMOD
.MODEL QMOD NPN (BF=100 VA=150V)
.STEP NPN QMOD (BF) LIST 100 400      ; Barrido paramétrico para el
                                      ; parámetro BF del modelo
.TF I(VY) VCC                         ; Análisis de la función de transferencia
.OP                                   ; Imprime los detalles de la información
                                      ; de la polarización en el archivo de salida
.END
```

Los resultados de la simulación (análisis .TF) son los siguientes. (Los cálculos manuales aparecen entre paréntesis.) Para $\beta_F = 100$, la simulación da

```
VOLTAGE SOURCE CURRENTS
NAME CURRENT
```

www.elsolucionario.net


```
VCC      -5.022E-06
VX        5.022E-06    (I_R = 5 µA)
VY        5.006E-06    (I_R = 5 µA)
VCE      -5.006E-06
**** BIPOLAR JUNCTION TRANSISTORS
NAME      Q1          Q2          Q3
IB        4.95E-08    4.73E-08    4.95E-08
IC        4.98E-06    5.01E-06    4.95E-06
VBE       6.37E-01    6.36E-01    6.37E-01
VBC      -6.3E-01    -8.73E+00    0.00E+00
CVE       1.27E+00    9.36E+00    6.37E-01
BETADC    1.00E+02    1.06E+02    1.00E+02
GM        1.92E-04    1.94E-04    1.92E-04
RPI       5.22E+05    5.47E+05    5.22E+05 (r_π1 = 525 kΩ, r_π2 = 520 kΩ, r_π3 = 525 kΩ)
RO        3.03E+07    3.17E+07    3.03E+07 (r_o1 = 30.3 mΩ, r_o2 = 30 MkΩ, r_o3 = 30.3 MΩ)
**** SMALL-SIGNAL CHARACTERISTICS
I(VY)/VCC=1.739-07
INPUT RESISTANCE AT VCC=5.730E+06          (R_i = 5.72 MΩ)
OUTPUT RESISTANCE AT I(VY)=1.602E+09       (R_o = 1.44 GΩ)
```

En el caso $\beta_F = 400$, la simulación da

```
I(VY)/VCC=1.738E-07
INPUT RESISTANCE AT VCC=5.730E+06
OUTPUT RESISTANCE AT I(VY)=5.441E+09       (R_o = 6.03 GΩ)
```

▸ **NOTA:** R_o cambia desde 1.602E+09Ω (para $\beta_F = 100$) hasta 5.441E+09 Ω(para $\beta_F = 400\Omega$), y, tal y como se esperaba, depende de β_F.

Fuentes de corriente múltiples

En los circuitos integrados puede generarse una corriente de referencia de cd en un lugar y reproducirse en otro para polarizar circuitos de amplificación. En la figura 13.9 se muestra un grupo de fuentes de corriente con sólo una corriente de referencia y se trata de una extensión de la fuente básica modificada de corriente de la figura 13.4. El transistor Q_1 y el resistor R_1 sirven como referencia para los transistores consumidores de corriente Q_3 a Q_6. El transistor Q_2 suministra la totalidad de las corrientes de base para los transistores y hace que la corriente del colector de Q_1 sea casi igual a la corriente de referencia I_R. Esto es, $I_R \approx I_{C1}$. Las corrientes de colector I_1 e I_2 serán los espejos de la corriente I_R. En vista de que los transistores Q_5 y Q_6 están conectados en paralelo, I_3 será igual a dos veces I_R (esto es, $I_3 = 2I_R$). La combinación en paralelo de Q_5 y Q_6 debe ser equivalente a un solo transistor, cuya unión emisor-base tiene el doble del área de Q_1. Por tanto, en los circuitos integrados se pueden dimensionar las áreas de emisor de los transistores para proporcionar múltiplos de la corriente de referencia, tan sólo con diseñar los transistores de manera que tengan una relación de áreas igual al múltiplo deseado.

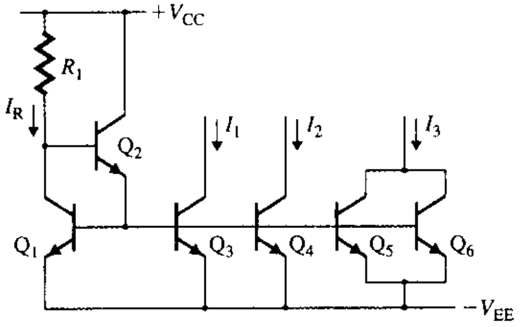


FIGURA 13.9 Fuentes de corriente múltiples

www.elsolucionario.net

ASPECTOS PRINCIPALES DE LA SECCIÓN 13.3

- Los transistores pueden generar las características de una fuente de corriente constante. Una fuente de corriente ideal tiene una resistencia de salida muy grande, y su corriente de salida no es sensible al parámetro β_F del transistor.
- En la tabla 13.1 se comparan varias fuentes de corriente con BJT.

TABLA 13.1
Comparación de fuentes de corriente con BJT

Tipo de fuente de corriente	Resistencia de salida R_o	Dependencia de I_O respecto a β_F	Comentarios
Fuente básica	r_o	$-2/\beta_F$	No es adecuada para corrientes bajas (normalmente, corrientes menores que 0.3 mA)
Fuente modificada	r_o	$-2/(\beta_F^2 + \beta_F)$	No es adecuada para corrientes bajas (normalmente, corrientes menos que 0.3 mA)
Fuente Widlar	$r_o(1 + g_{m2}R_2)$	No lineal	Adecuada para corrientes tan bajas como 5 μA; ofrece una resistencia de salida grande
Fuente cascode	$r_o(1 + g_{m2}r_{o4})$	$-2/\beta_F$	No es adecuada para corrientes bajas; ofrece una resistencia de salida grande
Fuente Wilson	$r_o(1 + g_{m2}R_3)$	$-2/(\beta_F^2 + 2\beta_F + 2)$	No es adecuada para corrientes bajas; ofrece una resistencia de salida grande

13.4 *Fuentes de corriente JFET*

Se puede utilizar un JFET como diodo regulador de corriente o fuente de corriente, para remplazar el resistor R_1, lo que produce la corriente de referencia de la figura 13.2. En la figura 13.10 se muestra una fuente de corriente JFET. En vista de que la compuerta está en cortocircuito con la fuente (esto es, $V_{GS} = 0$), siempre que $V_{DS} = (V_{CC} - V_{BE1}) > V_p$ (voltaje de estrechamiento), el JFET mantendrá una corriente prácticamente constante I_{DSS}. Ya que v_{DS} se mantiene siempre por arriba de V_p, el JFET funciona en la región de saturación, donde la corriente de drenaje permanece casi constante. El JFET J_1 regula la corriente por Q_2 a un valor de I_{DSS}. Como Q_1 y Q_2 son espejos de corriente, la corriente de colector I_{C1} es el espejo de la corriente I_{C2}. Por tanto, $I_O = I_{C2} = I_{C1} = I_{DSS}$.

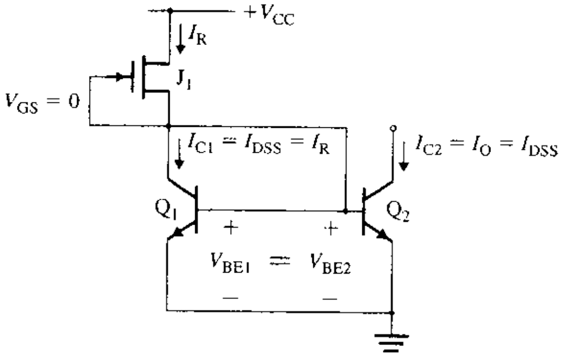


FIGURA 13.10
Fuente de corriente JFET

ASPECTO PRINCIPAL DE LA SECCIÓN 13.4

- Un JFET que funciona en la región lineal puede ser utilizado como resistor, con el propósito de generar una corriente de referencia.

www.elsolucionario.net

13.5 Fuentes de corriente MOSFET

Las fuentes de corriente MOSFET son análogas a las fuentes de corriente BJT. Es posible convertir una fuente de corriente BJT en una fuente de corriente MOSFET equivalente, suponiendo que la β_F del BJT es infinita. Ya que los MOSFET no consumen ninguna corriente de compuerta, no es necesaria la compensación de la corriente de base, como en el caso en los BJT. En general, la elección de una fuente BJT o MOSFET dependerá del tipo de circuito integrado de que se trate (por ejemplo, bipolar o MOS). Las fuentes BJT tienen ciertas ventajas sobre las fuentes MOSFET, como un rango más amplio de tolerancia, y una resistencia de salida más grande. Sin embargo, mediante conexiones de tipo cascode en los MOSFET se puede obtener una resistencia más grande de salida.

Fuente básica de corriente

En la figura 13.11 se muestra una fuente básica de corriente MOSFET. Supóngase que los transistores M_1 y M_2 son idénticos. Dado que sus voltajes compuerta-fuente son iguales, sus corrientes de drenaje son iguales. Esto es, $I_{D1} = I_{D2}$. Por tanto, la corriente de salida I_O $(=I_{D1})$ será el espejo de I_{D2}. Puesto que $V_{DS2} = V_{GS2}$, M_2 estará en saturación. Sean V_{t1} y V_{t2} los voltajes de umbral de M_1 y M_2, respectivamente. Para que M_1 también esté en saturación, V_{DS1}, que es mayor o igual que $(V_{GS2} - V_{t2})$ debe ser mayor que $(V_{GS1} - V_{t1})$. Esta condición reduce el rango de tolerancia de voltaje de la fuente de corriente MOSFET, e impide que pueda funcionar con una fuente de alimentación baja (por ejemplo, 1 V de una fuente de batería). Utilizando las ecuaciones que definen la región de saturación de los transistores MOS, se puede deducir la corriente de drenaje de un MOSFET de tipo incremental:

$$I_D = \frac{WK_x}{L}(V_{GS} - V_t)^2(1 + \lambda V_{DS}) \tag{13.46}$$

$$= K_P(V_{GS} - V_t)^2\left(1 + \frac{V_{DS}}{V_M}\right) \tag{13.47}$$

donde
V_t = voltaje de umbral
W = ancho del canal; normalmente, 10 μm-500 μm
L = longitud del canal; normalmente, 10 μm-500 μm
λ = longitud de modulación del canal; normalmente, 0.01 V^{-1}
$V_M = 1/\lambda$ = voltaje de modulación del canal, en V
$K_x = \mu_x C_{ox}$ = constante del canal; normalmente, 20 $\mu A/V^2$
μ_x = movilidad de los electrones en el canal; normalmente, 600 $cm^2/V \cdot s$
$C_{óx}$ = capacitancia por unidad de área debida al óxido de compuerta; normalmente, 3.54×10^{-4} $pF/\mu m^2$

K_P es una constante dada por

$$K_P = \frac{WK_x}{L} \tag{13.48}$$

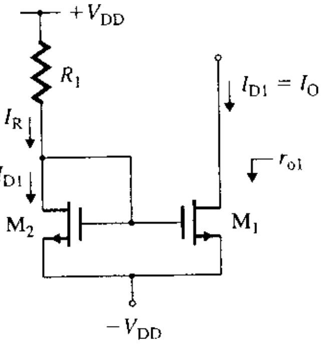


FIGURA 13.11
Fuente básica de corriente con MOSFET

www.elsolucionario.net

▸ **NOTA:** V_t (subíndice t minúscula) es el voltaje de umbral del MOSFET, en tanto que V_T (subíndice T mayúscula) es el voltaje térmico.

La corriente de salida, que es igual a la corriente del drenaje de M_1, está dada por

$$I_{D1} = I_O = K_{P1}(V_{GS1} - V_{t1})^2(1 + \lambda V_{DS1}) \tag{13.49}$$

La corriente de drenaje I_{D2}, que es igual a la corriente de referencia I_R, está dada por

$$I_{D2} = I_R = K_{P2}(V_{GS2} - V_{t2})^2(1 + \lambda V_{DS2}) \tag{13.50}$$

En la práctica, todos los componentes de la fuente de corriente se fabrican en el mismo circuito integrado y, por tanto, todos los parámetros físicos, como K_x y V_t, son idénticos para ambos dispositivos. Por tanto, la relación de I_O respecto a I_R es

$$\frac{I_O}{I_R} = \frac{K_{P1}(1 + \lambda V_{DS1})}{K_{P2}(1 + \lambda V_{DS2})} = \frac{(W/L)_1}{(W/L)_2} \times \frac{(1 + \lambda V_{DS1})}{(1 + \lambda V_{DS2})} \tag{13.51}$$

En la práctica, $\lambda V_{DS} << 1$. Por tanto, se puede hacer una aproximación de la ecuación (13.51) como

$$\frac{I_O}{I_R} = \frac{(W/L)_1}{(W/L)_2} \tag{13.52}$$

Por consiguiente, al controlar la relación W/L, es posible modificar la corriente de salida. Por lo general, la longitud L de la compuerta se mantiene fija, y el ancho W de la compuerta varía de un dispositivo a otro, para dar la relación deseada I_O/I_R de corriente. Al seleccionar transistores idénticos, con $W_1 = W_2$ y $L_1 = L_2$, el diseñador puede estar seguro de que la corriente de salida I_O es casi igual a la corriente de referencia I_R.

En vista de que $V_{GS2} = V_{DD} - R_1 I_R$ y $V_{DS2} = V_{GS2}$, la corriente de referencia I_R se puede determinar de manera aproximada a partir de la ecuación (13.50). Esto es,

$$I_R = I_{D2} = K_{P2}(V_{DD} - R_1 I_R - V_{t2})^2 \tag{13.53}$$

la cual puede resolverse para valores conocidos de V_{t2}, K_{P2}, V_{DD} y R_1.

La resistencia de referencia R_1 puede remplazarse con otro MOSFET M_3, según se puede observar en la figura 13.12. Los transistores M_2 y M_3 se utilizan como divisores de voltaje para controlar el voltaje compuerta-fuente del transistor M_1. Si M_1 y M_2 son idénticos, la corriente de salida I_O representa exactamente la corriente de drenaje a través de M_2 y M_3. El valor de V_{GS1} debe hacerse tan pequeño como sea posible, sin sacar a M_1 de la región de saturación.

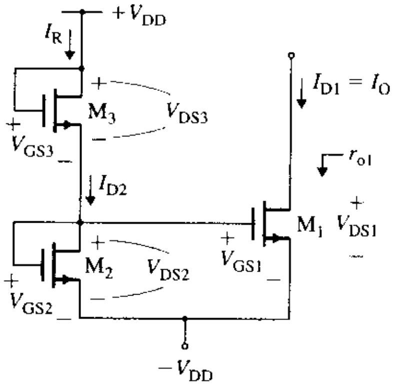


FIGURA 13.12
Fuente básica de corriente MOSFET sin resistencia

Ya que $V_{DS2} = V_{GS2}$, la corriente de drenaje I_{D2} es igual a la corriente de referencia I_R, y está dada por

$$I_{D2} = I_R = K_{P2}(V_{GS2} - V_{t2})^2(1 + \lambda V_{GS2}) \tag{13.54}$$

www.elsolucionario.net

Como $V_{GS3} = V_{DD} - V_{GS2}$, la corriente de drenaje de M_3 es

$$I_{D3} = I_R = K_{P3}(V_{GS3} - V_{t3})^2(1 + \lambda V_{DS3}) \\ = K_{P3}(V_{DD} - V_{GS2} - V_{t3})^2[1 + \lambda(V_{DD} - V_{GS2})] \quad \textbf{(13.55)}$$

Dado que $I_{D2} = I_{D3} = I_R$, de las ecuaciones (13.54) y (13.55) se tiene

$$\frac{K_{P2}(V_{GS2} - V_{t2})^2(1 + \lambda V_{GS2})}{K_{P3}(V_{DD} - V_{GS2} - V_{t3})^2[1 + \lambda(V_{DD} - V_{GS2})]} = 1 \quad \textbf{(13.56)}$$

Por tanto, si se controlan las constantes K_{P2} y K_{P3}, se puede obtener el valor deseado de $V_{GS2} = V_{GS1}$, el cual dará la corriente de salida deseada.

Resistencia de salida R_o A partir de la ecuación (13.47) se puede deducir la resistencia drenaje-fuente de señal pequeña r_{ds1}:

$$\frac{1}{r_{ds1}} = \frac{\delta i_{D1}}{\delta v_{DS1}} = \frac{K_{P1}}{V_M}(V_{GS} - V_t)^2 \approx \frac{I_{D1}}{V_M} \quad \textbf{(13.57)}$$

Por tanto, la resistencia de salida de señal pequeña de la fuente de corriente se convierte en

$$R_o = r_{ds1} = \frac{V_M}{I_{D1}} = \frac{1}{\lambda I_{D1}} \quad \textbf{(13.58)}$$

que es relativamente pequeña. Esta pequeña resistencia de salida es una de las desventajas de tener únicamente un MOSFET M_1 en el lado de salida de una fuente de corriente.

EJEMPLO 13.5 **D**

Diseño de una fuente simple de corriente MOSFET Los parámetros de la fuente de corriente MOSFET de la figura 13.12 son: $V_t = 1$ V, $I_O = 50$ μA, $I_R = 40$ μA, $V_{DD} = 10$ V y $V_M = 10$ V. Todas las longitudes de canal son iguales: $L_1 = L_2 = L_3 = L = 10$ μm, y $K_x = 20$ μA V^2. Calcular los valores requeridos de **(a)** K_{P1}, W_1, **(b)** K_{P2}, W_2, **(c)** K_{P3}, W_3 y **(d)** la resistencia de salida R_o de la fuente de corriente. Suponer que $V_{GS1} = 1.5$ V y que $V_{DS1} = 5$ V.

SOLUCIÓN

(a) De acuerdo con la ecuación (13.47),

$$50 \times 10^{-6} = K_{P1}(1.5 - 1)^2(1 + 5/10)$$

de donde $K_{P1} = 133.3$ μA/V^2. De la ecuación (13.48),

$$133.3 \times 10^{-6} = W_1 \times 20 \times 10^{-6}/(10 \times 10^{-6})$$

que da $W_1 = 66.65$ μm.

(b) $V_{DS2} = V_{GS2} = V_{GS1} = 1.5$ V. De la ecuación (13.54),

$$40 \times 10^{-6} = K_{P2}(1.5 - 1)^2(1 + 1.5/10)$$

de donde $K_{P2} = 139.1$ μA/V^2. De la ecuación (13.48),

$$139.1 \times 10^{-6} = W_2 \times 20 \times 10^{-6}/(10 \times 10^{-6})$$

que da $W_2 = 69.55$ μm.

(c) $V_{GS3} = V_{DS3} = V_{DD} - V_{DS2} = V_{DD} - V_{GS1} = 10 - 1.5 = 8.5$ V. De la ecuación (13.55),

$$40 \times 10^{-6} = K_{P3}(8.5 - 1)^2(1 + 8.5/10)$$

que da $K_{P3} = 0.384$ μA/V^2. De la ecuación (13.48),

$$0.384 \times 10^{-6} = W_3 \times 20 \times 10^{-6}/(10 \times 10^{-6})$$

www.elsolucionario.net

que da $W_3 = 0.192$ μm. En la práctica, debido a limitaciones en la manufactura, el valor mínimo de L o de W es de 10 μm. En vista de que el valor de W_3 es inferior a 10 μm, deberá incrementarse V_m, para que W_3 sea por lo menos igual a 10 μm.

(d) De acuerdo con la ecuación (13.58), la resistencia de salida R_O es

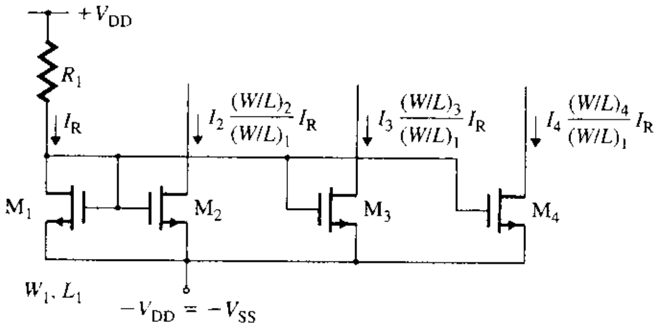
$$R_o = r_{ds1} = \frac{V_M}{K_{P1}(V_{GS1} - V_t)^2} = \frac{10}{133.3 \times 10^{-6} \times (1.5 - 1)^2} = 300\ \text{k}\Omega$$

Fuentes de corriente múltiples

Ya que en un MOSFET no existe corriente de compuerta, se pueden conectar varios MOSFET a un solo MOSFET de referencia M_1, según se observa en la figura 13.13. Se pueden obtener diferentes corrientes de salidas ajustando adecuadamente las relaciones ancho-longitud de los MOSFET (esto es, M_2, M_3 y M_4). En la práctica, normalmente la longitud de compuerta L se mantiene constante y se varían los anchos de compuerta (W) de M_2, M_3 y M_4 a fin de obtener las corrientes de salida deseadas. Por tanto, para L iguales, la ecuación (13.52) da la relación de corrientes de salida I_2, I_3 e I_4 o I_R como

$$I_2 = (W_2/W_1)I_R$$
$$I_3 = (W_3/W_1)I_R$$
$$I_4 = (W_4/W_1)I_R$$

FIGURA 13.13
Fuentes de corriente MOSFET múltiples



Resistencia de salida R_o La resistencia de salida de señal pequeña de la fuente de corriente es

$$R_o = r_{ds1} = V_M/I_{D1} = 1/\lambda I_{D1}$$

Fuente de corriente cascode

Según se observa en la figura 13.14(a), se puede incrementar la resistencia de salida de la fuente básica de corriente de la figura 13.11, agregando dos MOSFET más en una conexión de tipo cascode. El análisis del circuito es sencillo. El circuito de señal pequeña para determinar la resistencia de salida, aparece en la figura 13.14(b); su equivalente de señal pequeña se muestra en la figura 13.14(c); r_{o2} es la resistencia de salida del transistor M_2. Utilizando la LKV y la relación $v_{gs1} = -r_{o2}i_x$, se obtiene,

$$\begin{aligned} v_x &= r_{o1}i_1 + r_{o2}i_x \\ &= r_{o1}(i_x - g_{m1}v_{gs1}) + r_{o2}i_x \\ &= r_{o1}(i_x + g_{m1}r_{o2}i_x) + r_{o2}i_x \end{aligned}$$

que da la resistencia de salida R_o de la fuente de corriente como

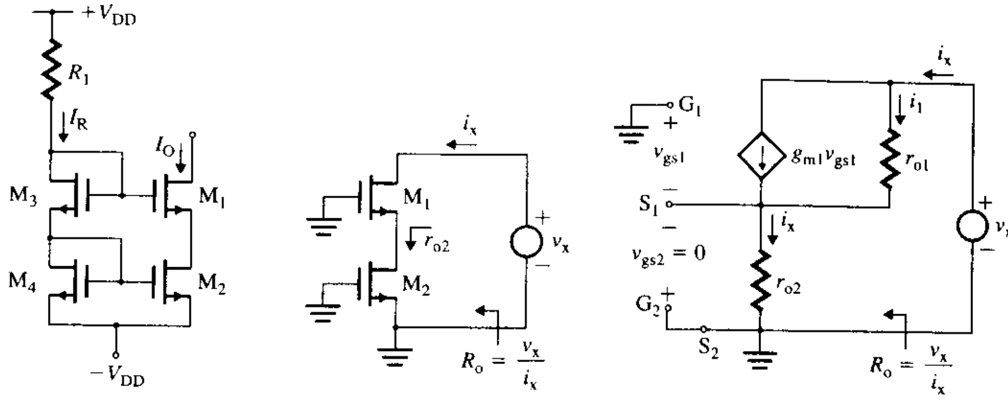
$$R_o = r_{o1}(1 + g_{m1}r_{o2}) + r_{o2} \tag{13.59}$$

Para transistores idénticos, $r_{o1} = r_{o2} = r_o$, y R_o se tiene que

$$R_o = r_o(2 + g_{m1}r_o) \tag{13.60}$$
$$\approx g_{m1}r_o^2 \tag{13.61}$$

www.elsolucionario.net

FIGURA 13.14 Fuente de corriente cascode



(a) Circuito **(b) Circuito de señal pequeña** **(c) Circuito equivalente**

Por tanto, la resistencia de salida se puede incrementar de manera significativa, a un nivel comparable con el de la resistencia de salida de una fuente con BJT. Sin embargo, el rango de tolerancia de voltaje se verá disminuido porque los dos voltajes de drenaje-fuente están en serie (esto es, $V_{DS1} + V_{DS2}$).

Fuente de corriente Wilson

La versión MOSFET de la fuente de corriente Wilson se muestra en la figura 13.15(a). El circuito equivalente para la determinación de la resistencia de salida R_o, aparece en la figura 13.15(b). Se tiene

$$v_{gs3} = i_x/g_{m2}$$

y

$$v_{gs1} + v_{gs3} = -g_{m3}v_{gs3}r_{o3}$$

que se puede simplificar, a fin de relacionar v_{gs1} con v_{gs3} y con v_{gs2}, mediante

$$v_{gs1} = -(1 + g_{m3}r_{o3})v_{gs3} = -(1 + g_{m3}r_{o3})i_x/g_{m2}$$

Al aplicar la LKV a la figura 13.15(b), se obtiene

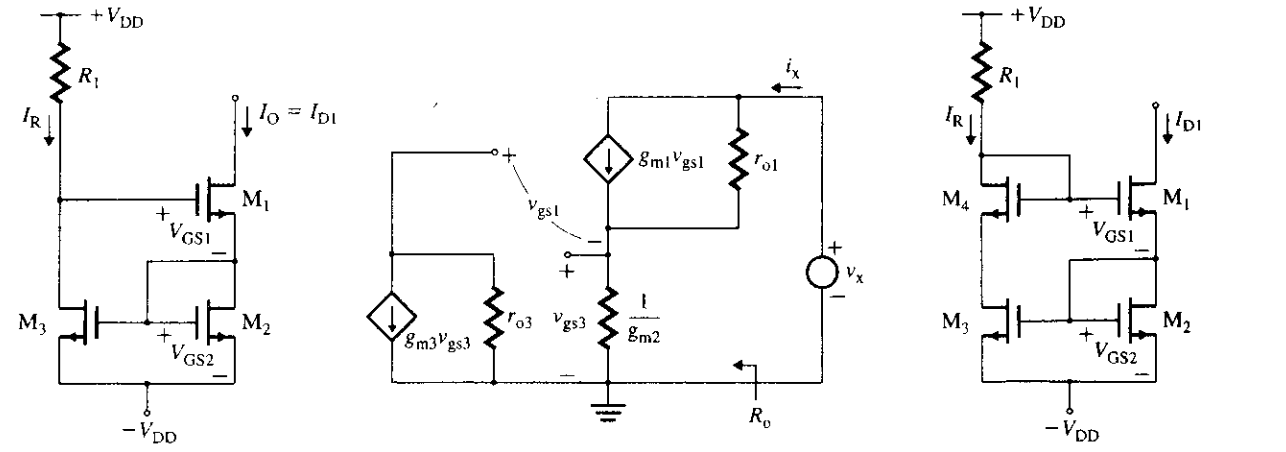
$$v_x = (i_x - g_{m1}v_{gs1})r_{o1} + i_x/g_{m2}$$

la cual, después de sustituir v_{gs1} y simplificar, da la resistencia de salida R_o como

$$R_o = \frac{v_x}{i_x} = r_{o1} + \frac{1}{g_{m2}} + \frac{g_{m1}}{g_{m2}} r_{o1}(1 + g_{m3}r_{o3})$$

$$\approx r_{o1} + r_{o1}(1 + g_{m3}r_{o3}) \quad \text{para } g_{m1} = g_{m2} = g_{m3} \tag{13.62}$$

FIGURA 13.15 Fuente de corriente Wilson



(a) Fuente de corriente Wilson **(b) Circuito equivalente para determinar R_o** **(c) Fuente de corriente Wilson modificada**

www.elsolucionario.net

donde r_{o2} y r_{o1} son las resistencias de salida de los transistores M_2 y M_1, respectivamente.

El problema que presenta este circuito es que los voltajes de drenaje V_{D1} y V_{D3} de M_1 y M_3 son distintos. Como resultado, sus corrientes de drenaje, I_{D1} e I_{D3} también son desiguales. Este problema se puede resolver agregando un MOSFET conectado como diodo, como se observa en la figura 13.15(c). Esta modificación asegura que M_1 y M_3 tengan voltajes de drenaje iguales y, por tanto, corriente de drenaje iguales.

ASPECTOS PRINCIPALES DE LA SECCIÓN 13.5

- Ya que los MOSFET no consumen ninguna corriente de compuerta, no hay necesidad de compensar la corriente de base, como ocurre en el caso de los BJT. Las fuentes con BJT tienen algunas ventajas sobre las fuentes con MOSFET, como un rango de tolerancia más alto y una resistencia de salida más grande. Sin embargo, es posible obtener una resistencia de salida mucho más grande si los MOSFET se conectan en una configuración cascode.
- Para el mismo voltaje de compuerta, la corriente de drenaje depende de la relación W/L; por tanto, se puede obtener una corriente baja seleccionando una relación W/L apropiada.
- Para la misma corriente de drenaje, los MOSFET con el drenaje y la compuerta en cortocircuito –por ejemplo, M_3 y M_4 de la figura 13.14(a)– pueden utilizarse como una red divisora de voltaje, a fin de generar voltajes de polarización de magnitudes diferentes.

13.6 *Diseño de fuentes de corriente activas*

Las especificaciones para el diseño de una fuente de corriente incluyen la corriente de salida I_Q, la resistencia de salida R_o y el voltaje de alimentación de cd, V_{DD} o V_{CC}. La secuencia de diseño es la siguiente:

Paso 1. Determinar las especificaciones de diseño: corriente de salida y resistencia de salida.

Paso 2. Decidir el tipo de dispositivo por utilizar: BJT o MOSFET.

Paso 3. Escoger la topología de circuito que mejor se adecue a las especificaciones. Utilizar modelos de transistor sencillos para un análisis manual, a fin de determinar la solución a nivel de circuito, que incluye los valores de los componentes y las especificaciones de los BJT o MOSFET.

Paso 4. Utilizar los valores estándar de los componentes; por ejemplo, $R_1 = 5.6\ \text{M}\Omega \pm 5\%$ en lugar de 5.75 MΩ en el ejemplo 13.4, $R_1 = 30\ \text{K}\Omega \pm 5\%$ en lugar de 29.3 KΩ y $R_2 = 27\ \text{K}\Omega \pm 5\%$ en lugar de 27.5 KΩ en el ejemplo 13.3. Evaluar el diseño y modificar sus valores, si fuera necesario.

Paso 5. Utilizar la verificación con PSpice/SPICE, empleando modelos complejos de circuito para calcular los resultados en el peor de los casos, debidos a variaciones en los componentes y en los parámetros. De ser necesario, modificar el diseño.

13.7 *Fuentes de voltaje activas*

La fuente de voltaje es el dual de la fuente de corriente constante. Generalmente, los amplificadores producen un voltaje de salida, del que se espera que se comporte como una fuente ideal de voltaje. Una fuente de este tipo tiene resistencia cero, según se observa en la figura 13.16(a). Sin embargo, como se ve en la figura 13.16(b), una fuente real tendrá una resistencia finita R_S; no es posible producir una fuente de voltaje exacta o ideal. Debido a esta resistencia R_S, el voltaje de la carga cae cuando se conecta una resistencia de carga R_L. Por tanto, el voltaje de la carga se convierte en

$$v_O = \frac{R_L}{R_L + R_S} v_S = \frac{1}{1 + R_S/R_L} v_S$$

Para que v_O sea igual a v_S, R_S/R_L deberá ser pequeño, tendiendo a cero. Es posible lograr circuitos electrónicos que reduzcan el valor efectivo de R_S y, por tanto, que se aproximen

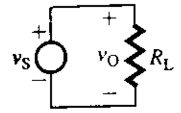
www.elsolucionario.net

bastante al comportamiento de una fuente ideal de voltaje. Por lo general, se utilizan dos técnicas: transformación de impedancia y retroalimentación negativa.

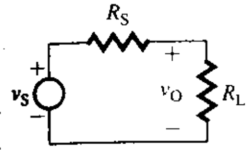
nsformación mpedancia

La transformación de impedancia involucra el uso de un seguidor de emisor con una ganancia en voltaje prácticamente unitaria, pero que también tenga una ganancia en corriente. El seguidor consume una corriente baja de la fuente y puede suministrar una corriente mucho más grande a la carga. En la figura 13.17(a) se muestra un circuito de este tipo. El transistor Q_1 hace el trabajo de transformación de impedancia debido a su ganancia en corriente h_{fe}. (Nótese que para un BJT h_{fe} es el mismo que la β_F.) Si la corriente de carga es I_L, la corriente de base se convierte en $I_B = I_L/(1 + h_{fe})$, que es la corriente suministrada por la fuente de voltaje v_S. La fuente equivalente, vista por la carga, se muestra en la figura 13.17(b). Debido a que el valor de la ganancia en corriente h_{fe} es grande (normalmente de 100), la corriente suministrada por la fuente de voltaje v_S es pequeña, y la fuente efectiva v'_S se convierte en

FIGURA 13.16
Fuente de voltaje



(a) Fuente ideal



(b) Fuente real

$$v_O = v'_S \approx v_S \tag{13.63}$$

La resistencia efectiva vista por la carga está dada por

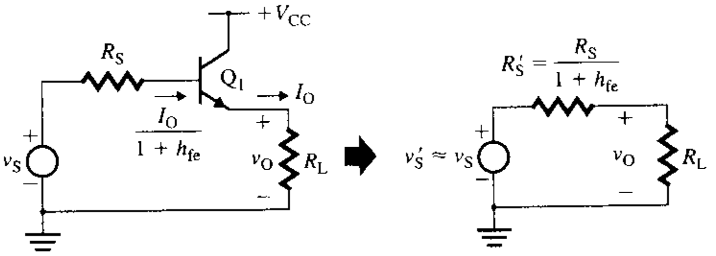
$$R'_S = \frac{R_S}{1 + h_{fe}} \tag{13.64}$$

y será pequeña. Por ejemplo, si $R_S = 500\ \Omega$ y $h_{fe} = 100$,

$$R'_S = 500/(1 + 100) = 4.95\ \Omega$$

Comúnmente la técnica de transformación de impedancia se utiliza en la etapa de salida de los amplificadores, como se analiza en la sección 15.6.

FIGURA 13.17
Fuente de voltaje que utiliza transformación de impedancia



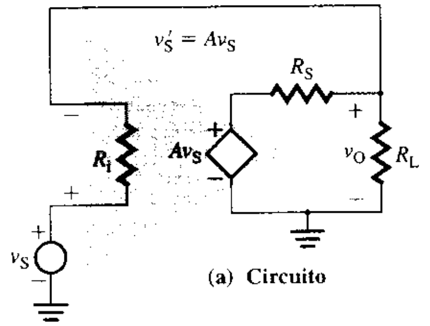
(a) Circuito (b) Circuito equivalente

Retroalimentación negativa

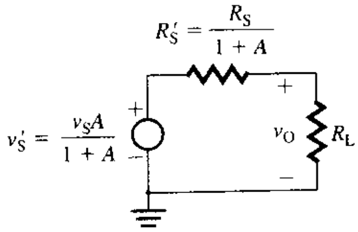
La retroalimentación negativa serie-paralelo puede reducir la resistencia efectiva de salida e incrementar la resistencia de entrada. Esto es, la carga verá una resistencia de fuente muy pequeña, en tanto que la fuente de voltaje verá una resistencia de carga muy elevada. Un circuito de este tipo aparece en la figura 13.18(a). La fuente equivalente, vista por la carga, se muestra en la figura 13.18(b). Debido a que el factor de retroalimentación es la unidad (esto es, $\beta = 1$), la fuente efectiva v'_S está dada por

$$v_O = v'_S \approx \frac{A}{1 + A} v_S \tag{13.65}$$

FIGURA 13.18
Fuente de voltaje que utiliza retroalimentación negativa



(a) Circuito



(b) Circuito equivalente

www.elsolucionario.net

La resistencia efectiva vista por la carga está dada por

$$R'_S = \frac{R_S}{1 + A} \tag{13.66}$$

Para $A >> 1$, $v_O = v'_S \approx v_S$, y R'_S será pequeña. Por ejemplo, si $R_S = 500\ \Omega$ y $A = 50$,

$$v_O = v'_S \approx 50v_S/(1 + 50) = 0.98v_S$$

y $$R'_S = 500/(1 + 50) = 9.8\ \Omega$$

Retroalimentación negativa y transformación de impedancia

A menudo se agrega un seguidor de emisor a la salida de un amplificador para incrementar el rango de corriente de salida, y la retroalimentación se utiliza para reducir aún más la resistencia de salida. Este tipo de circuito se muestra en la figura 13.19(a). En la figura 13.19(b) aparece la fuente equivalente vista por la carga. La fuente efectiva v'_S se convierte en

$$v_O = v'_S = \frac{A}{1 + A} v_S \tag{13.67}$$

La resistencia efectiva R'_S vista por la carga se ve reducida primero por la transformación de impedancia y, a continuación, de manera adicional, por la impedancia negativa. Por lo tanto R'_S está dada por

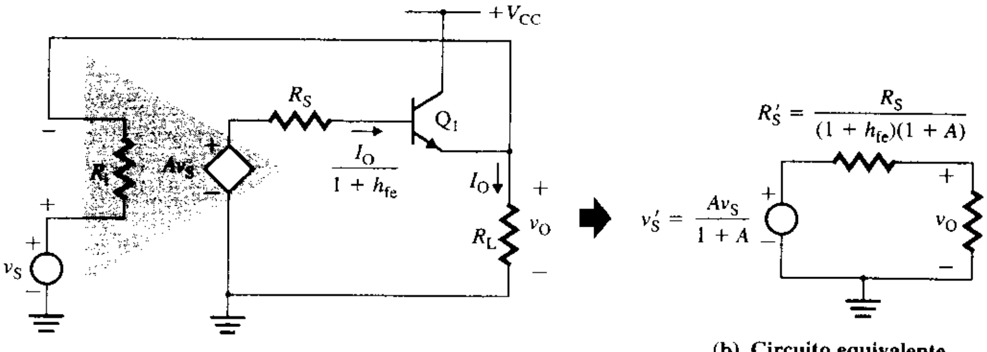
$$R'_S = \frac{R_S}{(1 + A)(1 + h_{fe})} \tag{13.68}$$

que es significativamente menor a lo que sería si sólo se hubiera utilizado o transformación de impedancia o retroalimentación negativa. Por ejemplo, casi $R_S = 500\ \Omega$, $h_{fe} = 100$ y $A = 50$,

$$v_O = v'_S \approx 50\ v_S/(1 + 50) = 0.98v_S$$

y $$R'_S = 500/(1 + 50)(1 + 100) = 97\ \text{m}\Omega$$

La resistencia de salida de este circuito tiene el valor muy reducido de 97 mΩ. La disminución del voltaje de salida para un incremento de corriente de carga de 1 mA, será de sólo 97 μV. Éste es un cambio muy pequeño en voltaje y, por tanto, el circuito representa una aproximación muy cercana a lo que es una fuente de voltaje ideal.



(a) Circuito

(b) Circuito equivalente

FIGURA 13.19 Fuente de voltaje que utiliza tanto retroalimentación negativa como transformación de impedancia

ASPECTO PRINCIPAL DE LA SECCIÓN 13.7

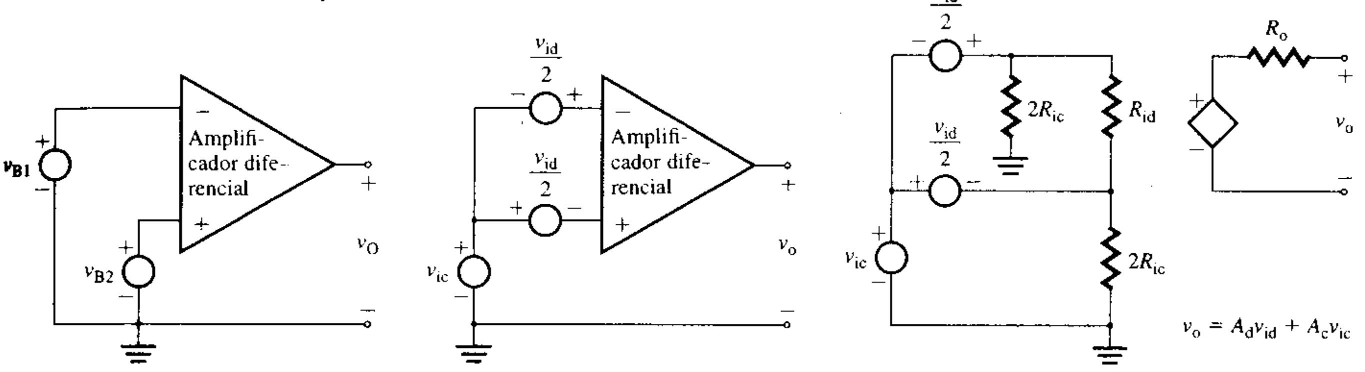
- La salida de muchos circuitos electrónicos no exhibe las características de una fuente de voltaje ideal. Sin embargo, utilizando seguidores de emisor junto con retroalimentación negativa, se puede obtener una aproximación muy cercana a un comportamiento ideal.

www.elsolucionario.net

13.8 Características de los amplificadores diferenciales

La etapa diferencial de la figura 13.1(b) se puede representar mediante un amplificador equivalente, como el que se ilustra en la figura 13.20(a). Si los dos voltajes de entrada son iguales, el amplificador diferencial proporciona un voltaje salida cuyo valor es casi cero. Su ganancia en voltaje es muy grande, por lo que el voltaje de entrada es pequeño, normalmente inferior a 50 mV. Así, se puede considerar que los voltajes de entrada son señales pequeñas, con cero componentes de cd. Esto es, $v_{B1} = v_{b1}$ y $v_{B2} = v_{b2}$.

FIGURA 13.20 Circuito equivalente de señal pequeña con entradas diferencial y de modo común



(a) Amplificador diferencial equivalente **(b) Entradas diferencial y de modo común de señal pequeña** **(c) Circuito equivalente**

Se define un voltaje diferencial v_{id} como

$$v_{id} = v_{b1} - v_{b2} \tag{13.69}$$

y un voltaje en modo común v_{ic} como

$$v_{ic} = \frac{v_{b1} + v_{b2}}{2} \tag{13.70}$$

De acuerdo con las ecuaciones (13.69) y (13.70), los dos voltajes de entrada se pueden expresar como

$$v_{b1} = v_{ic} + \frac{v_{id}}{2} \tag{13.71}$$

y

$$v_{b2} = v_{ic} - \frac{v_{id}}{2} \tag{13.72}$$

Al remplazar las señales de entrada con las señales diferencial y de modo común equivalentes, se puede representar la etapa diferencial mediante un amplificador equivalente, según se observa en la figura 13.20(b). Sean v_{o1} el voltaje de salida debido a v_{b1} únicamente, y v_{o2} el voltaje de salida debido a v_{b2} únicamente. Entonces, se puede definir un voltaje de salida diferencial v_{od} como

$$v_{od} = v_{o1} - v_{o2} \tag{13.73}$$

y un voltaje de salida de modo común como

$$v_{oc} = \frac{v_{o1} + v_{o2}}{2} \tag{13.74}$$

De acuerdo con las ecuaciones (13.73) y (13.74), los dos voltajes de salida se pueden expresar como

$$v_{o1} = v_{oc} + \frac{v_{od}}{2} \tag{13.75}$$

y

$$v_{o2} = v_{oc} - \frac{v_{od}}{2} \tag{13.76}$$

www.elsolucionario.net

Sea A_1 la ganancia en voltaje con un voltaje de entrada v_{b1} en la terminal 1 y la terminal 2 aterrizada (esto es, $v_{b2} = 0$). Sea A_2 la ganancia en voltaje con un voltaje de entrada v_{b2} en la terminal 2 y la terminal 1 aterrizada (esto es, $v_{b1} = 0$). Aplicando el teorema de superposición puede obtenerse el voltaje de salida de la etapa diferencial. Esto es,

$$v_o = A_1 v_{b1} + A_2 v_{b2} \tag{13.77}$$

Al sustituir las ecuaciones (13.71) y (13.72) en la (13.77), se obtiene

$$v_o = A_1\left(v_{ic} + \frac{v_{id}}{2}\right) + A_2\left(v_{ic} - \frac{v_{id}}{2}\right)$$

$$= \left(\frac{A_1 - A_2}{2}\right)v_{id} + (A_1 + A_2)v_{ic}$$

$$= A_d v_{id} + A_c v_{ic} \tag{13.78}$$

$$= A_d\left(v_{id} + \frac{A_c}{A_d}\, v_{ic}\right) \tag{13.79}$$

donde $A_d = (A_1 - A_2)/2 =$ ganancia en voltaje diferencial
$A_c = A_1 + A_2 =$ ganancia en voltaje de modo común

El voltaje de salida v_o de la ecuación (13.79) se debe a un voltaje de entrada de modo común v_{ic} y a un voltaje de entrada diferencial v_{id}. Si A_d es mucho mayor que A_c, el voltaje de salida será casi independiente de la señal de modo común v_{ic}. Cabe esperar que el amplificador diferencial amplifique el voltaje diferencial tanto como sea posible, y que al mismo tiempo rechace (no amplifique) señales de modo común, como las señales de ruido y otras no deseadas, que estarán presentes en ambas terminales.

La capacidad de un amplificador para rechazar señales de modo común se define mediante un criterio de desempeño, que se conoce como *relación de rechazo de modo común* CMRR:

$$\text{CMRR} = \left|\frac{A_d}{A_c}\right| \tag{13.80}$$

$$= 20 \log \left|\frac{A_d}{A_c}\right| \text{ (en dB)} \tag{13.81}$$

Al sustituir la ecuación (13.80) en la (13.79), se obtiene el voltaje de salida

$$v_o = A_d\left(v_{id} + \frac{1}{\text{CMRR}}\, v_{ic}\right) \tag{13.82}$$

lo que demuestra que, para reducir el efecto de v_{ic} sobre el voltaje de salida v_o —es decir, para hacer que v_{oc} se acerque a cero—, el valor de CMRR debe ser muy grande, tendiendo a infinito, para un amplificador ideal. Por tanto, el amplificador diferencial deberá comportarse de manera diferente para señales de modo común y diferenciales. El circuito equivalente de señal pequeña se muestra en la figura 13.20(c). R_{id} y R_{ic} son las resistencias de entrada debidas a las señales diferencial y de modo común, respectivamente. Los parámetros de un amplificador diferencial son: A_d (idealmente ∞), A_c (0), CMRR (∞), R_{id} (∞) y R_{ic} (∞). En las secciones subsecuentes, se determinarán los elementos de circuito que afectan a estos parámetros.

ASPECTOS PRINCIPALES DE LA SECCIÓN 13.8

- El desempeño de un amplificador diferencial se mide mediante una ganancia diferencial A_d (que es la respuesta a un voltaje diferencial entre dos terminales de entrada), una ganancia

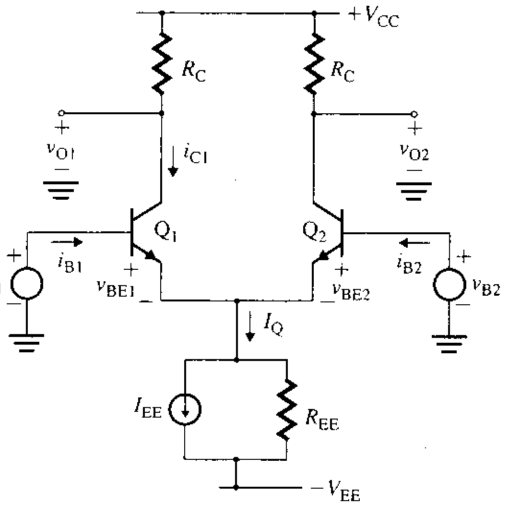
www.elsolucionario.net

de modo común A_c (que ocurre como respuesta a un voltaje común a ambas terminales de entrada), y una relación de rechazo de modo común CMRR.
- El CMRR es la relación de la ganancia diferencial respecto a la ganancia de modo común, y es una medida de la capacidad del amplificador para amplificar la señal diferencial y rechazar las señales de modo común.

13.9 Amplificadores diferenciales BJT

En un amplificador diferencial, por lo común se utiliza un par acoplado por emisor, como el que se muestra en la figura 13.21. La corriente de polarización debe ser tal que los transistores funcionen en las regiones activas. El circuito de polarización de cd, que se muestra como una fuente de corriente constante, puede ser o un resistor simple (en cuyo caso el generador equivalente de corriente será cero) o una fuente de corriente con transistor, que en general es lo que se utiliza en circuitos integrados.

FIGURA 13.21
Par diferencial acoplado por emisor



Características de transferencia de cd

La característica de transferencia de cd, que proporciona la relación entre los voltajes de entrada y de salida, se puede obtener a partir del análisis de señal grande, y debe ser lineal en un rango amplio. Se puede simplificar el análisis bajos los siguientes supuestos:

1. Las resistencias de salida de los transistores son infinitas: $r_o = \infty$.
2. La resistencia de salida de la fuente de corriente con transistor es infinita: $R_{EE} = \infty$.

Al aplicar la LKV alrededor del lazo formado por los dos voltajes de entrada y las dos uniones base-emisor, se obtiene

$$v_{B1} - v_{BE1} + v_{BE2} - v_{B2} = 0 \tag{13.83}$$

Suponiendo que v_{BE1}, $v_{BE2} >> V_T$ y corrientes de fuga iguales $I_{S1} = I_{S2} = I_S$, y utilizando las ecuaciones de corriente del transistor,

$$v_{BE1} = V_T \ln \frac{i_{C1}}{I_{S1}} = V_T \ln \frac{i_{C1}}{I_S} \tag{13.84}$$

$$v_{BE2} = V_T \ln \frac{i_{C2}}{I_{S2}} = V_T \ln \frac{i_{C2}}{I_S} \tag{13.85}$$

Si se sustituyen las ecuaciones (13.84) y (13.85) en la (13.83), se obtiene

$$v_{B1} - V_T \ln \frac{i_{C1}}{I_S} + V_T \ln \frac{i_{C2}}{I_S} - v_{B2} = 0$$

www.elsolucionario.net

Esto es,

$$v_{B1} - v_{B2} = V_T\left[\ln\frac{i_{C1}}{I_S} - \ln\frac{i_{C2}}{I_S}\right]$$

que se puede simplificar a

$$\frac{i_{C1}}{i_{C2}} = \exp\left(\frac{v_{B1} - v_{B2}}{V_T}\right) = \exp\left(\frac{v_{id}}{V_T}\right) \tag{13.86}$$

donde $v_{id} = v_{B1} - v_{B2}$ es el voltaje de entrada diferencial de cd.

Al aplicar la LKC en la terminal del emisor de los transistores, se obtiene

$$I_Q = \frac{1}{\alpha}(i_{C1} + i_{C2}) \tag{13.87}$$

donde $\alpha = \beta_F/(1 + \beta_F) \approx 1$. Utilizando las ecuaciones (13.86) y (13.87) para i_{C1} e i_{C2},

$$i_{C1} = \frac{\alpha I_Q}{1 + \exp(-v_{id}/V_T)} \tag{13.88}$$

$$\approx \alpha I_Q \text{ para } v_{id} >> V_T \tag{13.89}$$

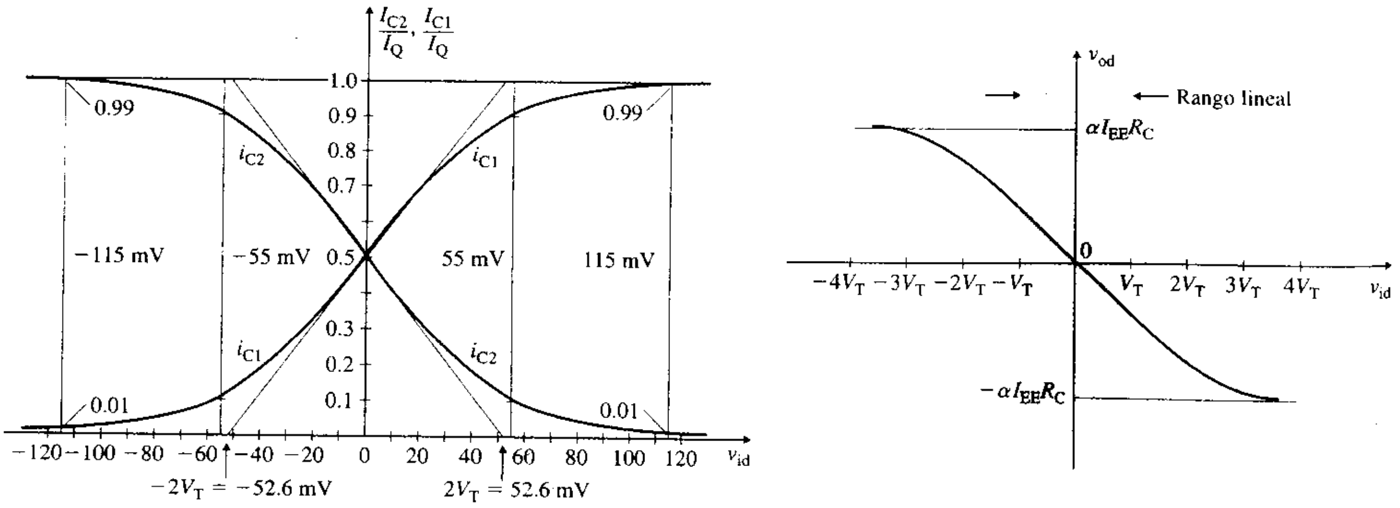
$$i_{C2} = \frac{\alpha I_Q}{1 + \exp(v_{id}/V_T)} \tag{13.90}$$

$$\approx 0 \quad \text{para } v_{id} >> V_T \tag{13.91}$$

Por tanto, si i_{C1} aumenta, i_{C2} disminuye, de modo que $i_{C1} + i_{C2} = \alpha I_Q = \alpha I_{EE}$ se mantiene constante.

Las gráficas de las dos corrientes de colector se muestran en función de v_{id} en la figura 13.22(a). Nótese que, para $v_{id} >> V_T$, i_{C1} e i_{C2} se hacen independientes de v_{id}, y todas las corrientes fluyen a través de uno de los transistores. Para $v_{id} \leq V_T$, i_{C1} e i_{C2} tienen una relación aproximadamente lineal. El cambio de voltaje diferencial Δv_{id} requerido para desplazar la distribución de corriente desde $i_{C1} = 0.9I_Q$ e $i_{C2} = 0.1I_Q$ hasta el caso opuesto, $i_{C1} = 0.1I_Q$ e $i_{C2} = 0.9I_Q$, se conoce como *voltaje de transición*; éste tendrá un valor aproximado de $2V_T = 52.6$ mV.

FIGURA 13.22 Características de transferencia del par acoplado por emisor



(a) Característica de transferencia

(b) Voltaje de salida diferencial

www.elsolucionario.net

Los voltajes de salida de cd son:

$$v_{O1} = V_{CC} - i_{C1}R_C \tag{13.92}$$

$$v_{O2} = V_{CC} - i_{C2}R_C \tag{13.93}$$

El voltaje de salida diferencial de cd es

$$v_{od} = v_{O1} - v_{O2} = R_C(i_{C2} - i_{C1})$$

Sustituyendo las ecuaciones (13.88) y (13.90) en la ecuación anterior y simplificando, se obtiene

$$v_{od} = \alpha I_{EE}R_C \tanh\left(-\frac{v_{id}}{2V_T}\right) \tag{13.94}$$

En vista de que, para un valor pequeño de x, $\tanh x \cong x$, la ecuación (13.94) se puede aproximar a

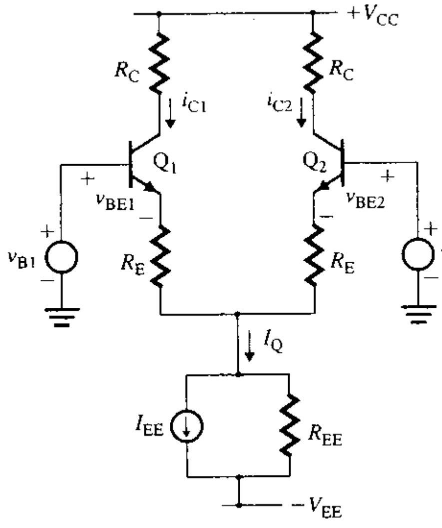
$$v_{od} \cong -\alpha I_{EE}R_C\left(\frac{v_{id}}{2V_T}\right) \tag{13.95}$$

La gráfica de v_{od} en función de v_{id} se ilustra en la figura 13.22(b). Si v_{id} es cero, v_{od} también es cero; esta característica permite el acoplamiento directo de etapas en cascada, sin la introducción de offsets de cd. Por tanto, el amplificador es un verdadero amplificador diferencial, o de diferencia, que responde sólo a la diferencia en los voltajes aplicados a las dos terminales de entrada. Si $v_{B1} = -v_{B2}$, entonces $v_{ic} = (v_{B1} + v_{B2})/2$ es cero, y sólo existirá un voltaje diferencial. Si, por otra parte, $v_{B1} = v_{B2}$, entonces v_{id} es cero y existirá un solo voltaje de modo común (esto es, no habrá voltaje de salida). Sin embargo, el rango del voltaje de entrada diferencial v_{id} sobre el que el par acoplado por emisor exhibe una característica lineal, es muy pequeño (normalmente, dos o tres veces V_T). Este rango se puede extender insertando resistores de degeneración de emisor, según se observa en la figura 13.23(a); en este caso, el rango sobre el que la característica es lineal es aproximadamente igual a I_QR_E. El factor mediante el cual se reduce la ganancia en voltaje es aproximadamente igual al factor por el que se incrementa el rango de entrada. En la figura 13.23(b) se muestran las variaciones de v_{od} con varios valores de R_E.

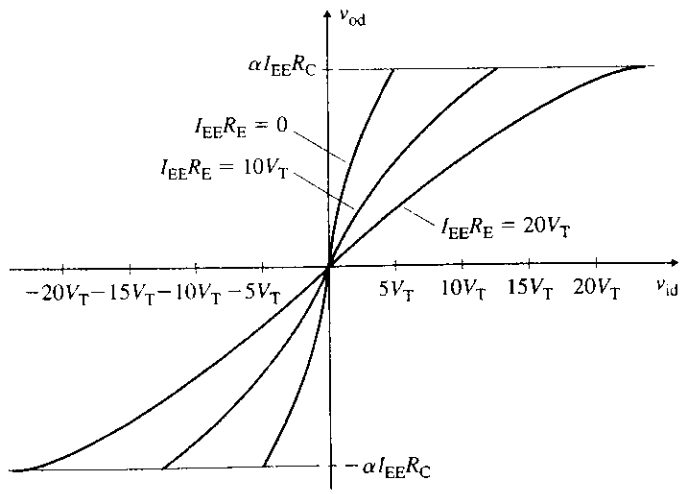
Análisis de señal pequeña

En el estudio de un amplificador diferencial con BJT, a menudo es interesante examinar el comportamiento de señal pequeña para voltajes diferenciales pequeños de cd cercanos a cero, cuando el amplificador funciona en la porción lineal de la característica de transferen-

FIGURA 13.23 Par acoplado por emisor con resistores de degeneración



(a) Degeneración de emisor



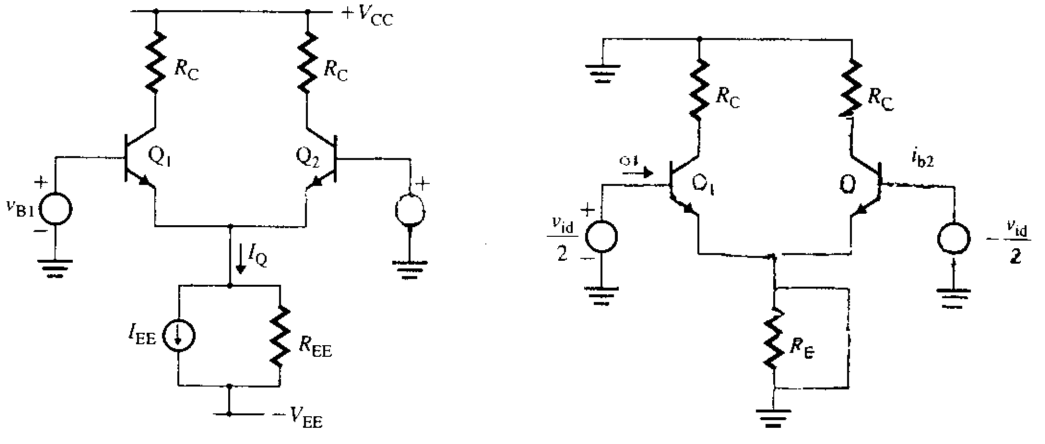
(b) Voltaje de salida diferencial

www.elsolucionario.net

cia. Las propiedades del circuito, como la ganancia en voltaje diferencial A_d, la ganancia de modo común A_c, la relación de rechazo de modo común CMRR, la resistencia de entrada de modo común R_{ic} y la resistencia de entrada de modo diferencial R_{id}, pueden determinarse a partir del análisis de señal pequeña.

Señal diferencial pequeña Supóngase que la señal de modo común es cero, $v_{ic} = 0$, y que sólo se aplica el voltaje diferencial de entrada v_{id}. Esta situación se muestra en la figura 13.24(a). Si se elimina la polarización diferencial de cd, se obtiene el circuito equivalente de señal pequeña de la figura 13.24(b). El voltaje de entrada a un transistor es $+v_{id}/2$, mientras que del otro es $-v_{id}/2$. Suponiendo que los dos transistores son idénticos y que el circuito está equilibrado, el incremento de voltaje en la unión del emisor, debido a $+v_{id}/2$, quedará compensado por una reducción igual de voltaje, debida a $-v_{id}/2$. Como resultado, el voltaje en los emisores de los transistores no cambiará en absoluto. La unión del emisor, que no experimenta ninguna variación de voltaje, se puede considerar como el potencial de tierra. Por tanto, el resistor R_{EE} puede remplazarse por un cortocircuito, como se indica en la figura 13.24(b), que muestra dos lados idénticos.

FIGURA 13.24
Par acoplado por emisor con entrada diferencial



(a) Circuito (b) Circuito equivalente de señal pequeña

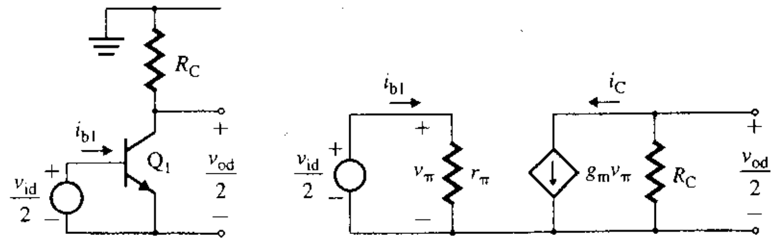
La característica de un amplificador equilibrado puede obtenerse considerando un sólo lado del amplificador. Este circuito simplificado, que se ve en la figura 13.25(a), se conoce como *semicircuito en modo diferencial*; su circuito equivalente de señal pequeña aparece en la figura 13.25(b). El voltaje de salida v_{od} está dado por

$$\frac{v_{od}}{2} = -g_m R_C \frac{v_{id}}{2}$$

de donde la ganancia en voltaje diferencial A_d es

$$A_d = \frac{v_{od}}{v_{id}} = -g_m R_C \tag{13.96}$$

FIGURA 13.25
Semicircuito en modo diferencial



(a) Circuito equivalente (b) Circuito equivalente de señal pequeña

www.elsolucionario.net

Para obtener un valor grande de A_d, se requieren valores grandes de R_C y g_m. Una carga activa (analizada en la sección 13.3), en lugar de una resistencia discreta, asegurará un valor grande de R_C y, en consecuencia, de A_d. De la figura 13.25(b), se puede escribir

$$\frac{v_{id}}{2} = i_{b1} r_\pi$$

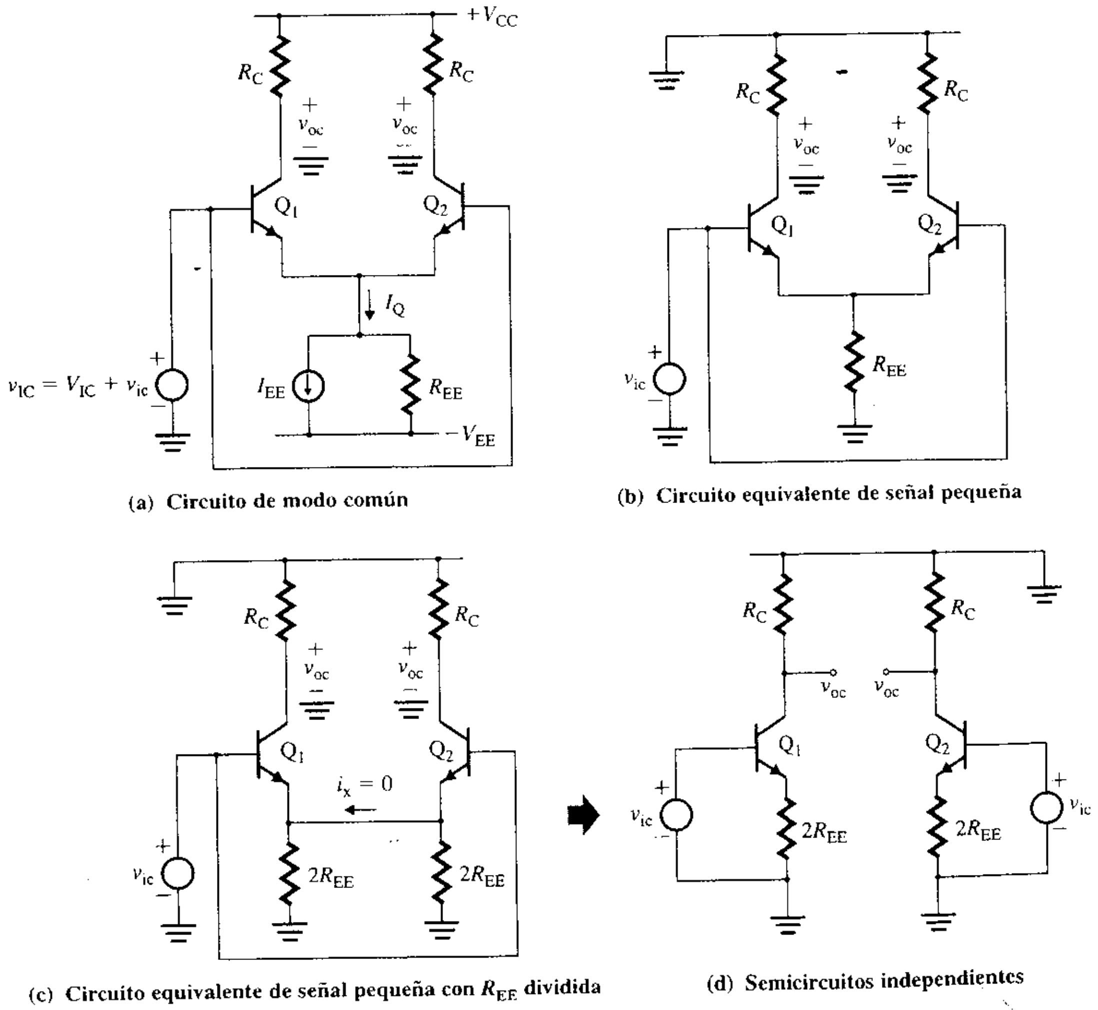
de donde la resistencia de entrada diferencial R_{id} es

$$R_{id} = \frac{v_{id}}{i_{b1}} = 2r_\pi \quad \textbf{(13.97)}$$

Se requiere un valor grande de r_π $(= V_T/I_C)$ —esto es, una corriente de polarización pequeña de colector $(I_{C1} = I_{C2} = I_Q/2)$— a fin de lograr un valor más grande de R_{id}.

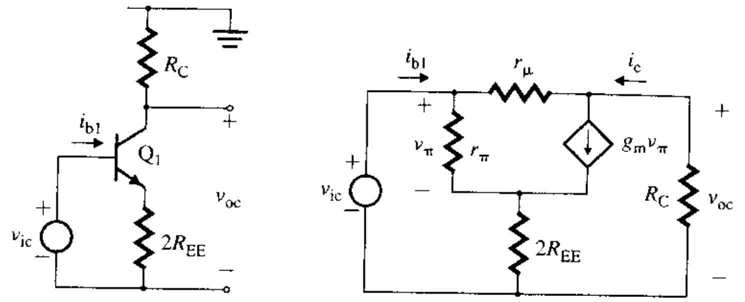
Señal de modo común pequeña En la figura 13.26(a) se muestra un par acoplado por emisor con sólo una entrada de modo común v_{ic}. Si se elimina la polarización de modo común de cd, el resultado es el circuito equivalente de señal pequeña que aparece en la figura 13.26(b). Suponiendo que ambos transistores son idénticos, las corrientes de colector deben ser idénticas, y el voltaje en la unión del emisor aumentará en la misma cantidad como respuesta a las entradas en ambos transistores. En vista de que el voltaje a través de R_{EE} será el mismo para ambas entradas, el resistor R_{EE} puede dividirse en dos resistores en pa-

FIGURA 13.26
Par acoplado por emisor con entrada de modo común



www.elsolucionario.net

FIGURA 13.27 Semicircuito de modo común



(a) Semicircuito de modo común **(b) Circuito equivalente de señal pequeña**

ralelo, cada uno con valor $2R_{EE}$, según se observa en la figura 13.26(c). Como resultado de la simetría, no fluirá corriente por la terminal que conecta ambos lados, e $i_x = 0$. Por tanto, esta terminal se puede desconectar sin afectar el comportamiento del circuito. Como se ve en la figura 13.26(d), los dos semicircuitos se pueden considerar totalmente independientes. El comportamiento de modo común se puede determinar a partir de sólo un lado, según se observa en la figura 13.27(a). El circuito equivalente de señal pequeña aparece en la figura 13.27(b), del cual se obtiene

$$v_{ic} = i_b r_\pi + i_b(1 + \beta_F)2R_{EE} \tag{13.98}$$

que da la resistencia de entrada en modo común R_{ic} como

$$R_{ic} = \frac{v_{ic}}{i_b} = r_\pi + (1 + \beta_F)2R_{EE} \tag{13.99}$$

La ecuación (13.99) dará un valor grande para R_{ic} y, por tanto, R_{ic} deberá calcularse utilizando la r_μ del modelo del BJT. La corriente a través de r_μ se puede encontrar a partir de

$$i_\mu = (v_{ic} - v_o)/r_\mu = (v_{ic} + \beta_F R_C i_b)/r_\mu$$

la cual, después de sustituir $i_b = v_{ic}/[r_\pi + (1 + \beta_F)2R_{EE}]$, da la resistencia efectiva como

$$R_{i\mu} = \frac{r_\mu}{1 + \beta_F R_C/[r_\pi + (1 + \beta_F)2R_{EE}}$$

En consecuencia, la resistencia de modo común R_{ic} se convierte en

$$R_{ic} = [r_\pi + 2R_{EE}(1 + \beta_F)] \parallel \frac{r_\mu}{r_\pi + (1 + \beta_F)2R_{EE}}$$

El voltaje de salida de modo común de v_{oc} es

$$v_{oc} = -R_C i_c = -R_C \beta_F i_b = v_{ic}\left[\frac{-\beta_F R_C}{r_\pi + (1 + \beta_F)2R_{EE}}\right]$$

de donde la ganancia en voltaje de modo común A_c es

$$A_c = \frac{v_{oc}}{v_{ic}} = \frac{-\beta_F R_C}{r_\pi + (1 + \beta_F)2R_{EE}} \tag{13.100}$$

$$= \frac{-g_m R_C}{1 + 2g_m R_{EE}(1 + 1/\beta_F)} \tag{13.101}$$

CMRR de señal pequeña A partir de las ecuaciones (13.96) y (13.101) se puede determinar la CMRR como

$$\text{CMRR} = \left|\frac{A_d}{A_c}\right| = 1 + 2g_m R_{EE}\left(1 + \frac{1}{\beta_F}\right) \tag{13.102}$$

$$\approx 1 + 2g_m R_{EE} \quad \text{para } \beta_F >> 1 \tag{13.103}$$

www.elsolucionario.net

lo que indica que una alta resistencia de salida R_{EE} en la fuente de corriente de polarización mejorará la CMRR. Esto es, el valor de R_{EE} debe ser tan grande como sea posible. Con el fin de obtener un valor elevado de g_m $(=I_C/V_T)$, la corriente de polarización del colector $(I_{C1} = I_{C2} = I_Q/2 = I_{EE}/2)$ debe hacerse grande.

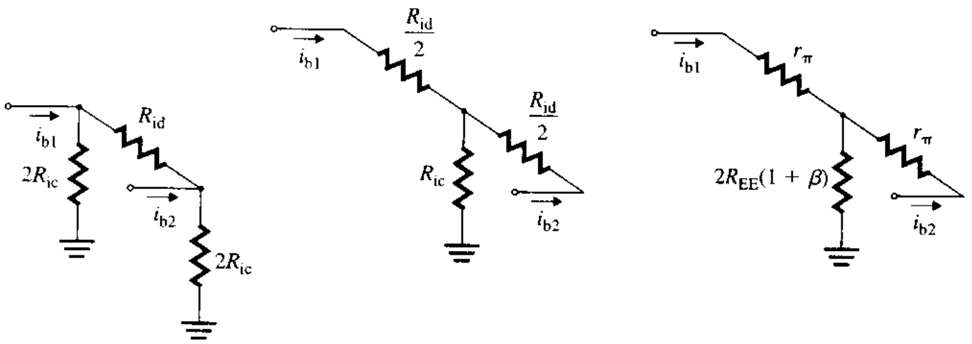
Las corrientes de entrada de señal pequeña, que fluirán cuando se apliquen v_{id} y v_{ic}, pueden obtenerse mediante superposición. Ya que R_{ic} es común a i_{b1} y a i_{b2},

$$i_{b1} = \frac{v_{ic}}{2R_{ic}} + \frac{v_{id}}{R_{id}} \quad \textbf{(13.104)}$$

$$i_{b2} = \frac{v_{ic}}{2R_{ic}} - \frac{v_{id}}{R_{id}} \quad \textbf{(13.105)}$$

Por tanto, la resistencia de entrada puede representarse por el circuito equivalente π de la figura 13.28(a), donde se supone que R_{ic} es mucho más grande que R_{id}. El circuito equivalente en T se muestra en la figura 13.28(b), y sus valores en la figura 13.28(c).

FIGURA 13.28
Circuitos equivalentes π y T



(a) Circuito equivalente π **(b) Circuito equivalente T** **(c) Circuito equivalente T**

EJEMPLO 13.6

Dálculo de los parámetros de desempeño de un par acoplado por emisor Los parámetros del par acoplado por emisor de la figura 13.21 son: $\beta_F = 100$, $R_{EE} = 50$ kΩ, $I_Q = 1$ mA, $V_{CC} = 15$ V y $R_C = 10$ kΩ.

(a) Calcular las corrientes de colector de cd de los transistores, si $v_{id} = 5$ mV.

(b) Suponiendo que $i_{C1} = i_{C2}$, calcular A_d, A_c y CMRR; R_{id} y R_{ic}, y el voltaje de salida de señal pequeña, si $v_{B1} = 20$ mV y $v_{B2} = 10$ mV. Suponer que $V_T \approx 26$ mV.

SOLUCIÓN

$\alpha = \beta_F/(1 + \beta_F) = 100/(1 + 100) = 0.99$.

(a) De acuerdo con la ecuación (13.88),

$$i_{C1} = \frac{\alpha I_Q}{1 + \exp(-v_{id}/V_T)} = \frac{0.99 \times 1 \text{ mA}}{1 + \exp(-5 \text{ m}/26 \text{ m})} = 0.542 \text{ mA}$$

y $$i_{C2} = \alpha I_Q - i_{C1} = 1 \text{ m} - 0.542 \text{ m} = 0.457 \text{ mA}$$

(b) Sabe que $i_{C1} = i_{C2} = 1$ mA/2 = 0.5 mA. Por tanto,

$$g_m = i_{C1}/V_T = 0.5 \text{ mA}/26 \text{ mV} = 19.2 \text{ mA/V}$$

De la ecuación (13.96),

$$A_d = -g_m R_C = -19.23 \text{ m} \times 10 \text{ k} = -192.3$$

De la ecuación (13.101),

$$A_c = \frac{-g_m R_C}{1 + 2g_m R_{EE}(1 + 1/\beta_F)}$$
$$= \frac{-19.23 \text{ m} \times 10 \text{ k}\Omega}{1 + 2 \times 19.23 \text{ m} \times 50 \text{ k}\Omega \times (1 + 1/100)} = -0.099$$

www.elsolucionario.net

Por tanto, CMRR = $|A_d/A_c|$ = 192.3/0.099 = 1942.4 (o 65.77 dB). De la ecuación (13.102),

$$\text{CMRR} \approx 1 + 2g_m R_{EE} = 1 + 2 \times 19.23\text{ m} \times 50\text{ k} = 1924$$

Se sabe que $r_\pi = \beta_F/g_m$ = 100/19.23 m = 5.2 kΩ. De acuerdo con la ecuación (13.97),

$$R_{id} = 2r_\pi = 2 \times 5.2\text{ k} = 10.4\text{ k}\Omega$$

De la ecuación (13.99),

$$R_{ic} = r_\pi + (1 + \beta_F)2R_{EE} = 5.2\text{ k} + (1 + 100) \times 2 \times 50\text{ k} = 10.1\text{ M}\Omega$$

Se sabe que v_{id} = 20 − 10 = 10 mV, y v_{ic} = (20 + 10)/2 = 15 mV. Según la ecuación (13.78),

$$v_o = A_d v_{id} + A_c v_{ic} = -192.3 \times 10\text{ mV} - 0.099 \times 15\text{ mV} = -1924.5\text{ mV}$$

▸ **NOTA:** Con el fin de aplicar la ecuación (13.78) y otras ecuaciones de la sección 13.8, se debe tener $|v_{id}| \leq V_T$. El voltaje de colector de cd de un transistor es

$$V_C = V_{CC} - I_C R_C = 15 - 0.5\text{ mA} \times 10\text{ k}\Omega = 10\text{ V}$$

Por tanto, para $|A_d|$ = 192.3, el voltaje diferencial máximo será v_{id} = 10/192.3 = 52 mV. En consecuencia, V_{CC} debe ser mayor que $I_C R_C$, para permitir la oscilación del voltaje de salida producida por los voltajes de entrada.

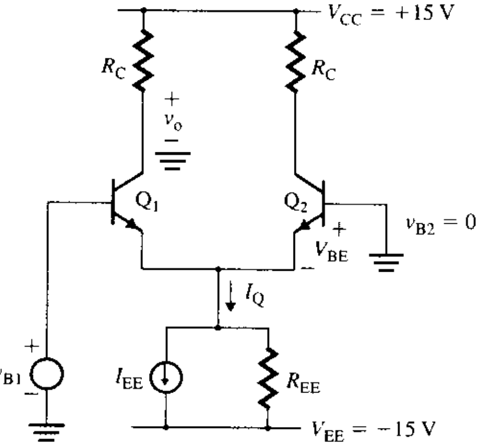
EJEMPLO 13.7 ▸ **D**

Diseño de un par acoplado por emisor

(a) Diseñar un par acoplado por emisor, como el que se muestra en la figura 13.29, en el cual una terminal de entrada está aterrizada. La salida se toma del colector del transistor Q_1. La corriente de polarización es I_{EE} = 1 mA, y $V_{CC} = -V_{EE}$ = 15 V. Los transistores son idénticos. Suponer que V_{BE} = 0.7 V, V_T = 26 mV, $V_A = \infty$ y β_F = 100. Se requiere una ganancia en voltaje de señal pequeña $A_1 = -250$.

(b) Calcular los valores de diseño de A_d, A_c y CMRR.

FIGURA 13.29 Par acoplado por emisor con una sola entrada



SOLUCIÓN

(a) I_{EE} = 1 mA. Ya que v_{B2} = 0, se puede escribir

$$R_{EE}I_{EE} + V_{BE} = -V_{EE} = 15\text{ V}$$

Entonces,

$$R_{EE} = (15 - 0.7)/1\text{ m} = 14.3\text{ k}\Omega$$

Se tiene

$$i_{C1} = i_{C2} = I_{EE}/2 = 1\text{ mA}/2 = 0.5\text{ mA}$$

y $$g_m = i_{C1}/V_T = 0.5\text{ mA}/26\text{ mV} = 19.23\text{ mA/V}$$

www.elsolucionario.net

Como $v_{B2} = v_{B2} + V_{b2} = 0$, $v_{b2} = 0$. Por tanto,

$$v_{id} = v_{b1} - v_{b2} = v_{b1}$$

y

$$v_{ic} = (v_{b1} + v_{b2})/2 = v_{b1}/2$$

De la ecuación (13.78), se obtiene

$$v_{o1} = A_c v_{ic} + \frac{A_d v_{id}}{2} = A_c \frac{v_{b1}}{2} + \frac{A_d v_{b1}}{2} = \frac{v_{b1}}{2}(A_c + 2A_d) \quad \textbf{(13.106)}$$

La sustitución de A_d y A_c de las ecuaciones (13.96) y (13.101) da la ganancia en voltaje A_1 como

$$A_1 = \frac{v_{o1}}{v_{b1}} = \frac{1}{2}(A_c + 2A_d) = -\frac{1}{2}\left[\frac{g_m R_C}{1 + 2g_m R_{EE}(1 + 1/\beta_F)} + 2g_m R_C\right] \quad \textbf{(13.107)}$$

Remplazando $A_1 = -250$, $g_m = 19.23$ mA/V, $R_{EE} = 14.3$ kΩ y $\beta_F = 100$ en la ecuación (13.107), se obtiene $R_C = 12.96$ kΩ.

(b) Según la ecuación (13.96),

$$A_d = -g_m R_C = -19.23 \text{ m} \times 12.96 \text{ k} = -249.12$$

De la ecuación (13.101),

$$A_c = \frac{-19.23 \text{ m} \times 12.96 \text{ k}\Omega}{1 + 2 \times 19.23 \text{ m} \times 14.3 \text{ k}\Omega \times (1 + 1/100)} = -0.448$$

Por lo que CMRR $= |A_d/A_c| = 249.12/0.45 = 553.6$ (o 54.86 dB).

ASPECTOS PRINCIPALES DE LA SECCIÓN 13.9

- La característica de transferencia de cd de un par diferencial con BJT, es no lineal. Sin embargo, un par diferencial con BJT normalmente funciona en la región lineal, donde $v_{id} < V_T$.
- Los valores de la resistencia de carga R_C y de la resistencia de la fuente de corriente R_{EE} deben ser grandes para valores grandes de la ganancia diferencia y de la CMRR, respectivamente. Un resistor discreto limita el rango de voltaje de entrada diferencial máximo.
- La ganancia en voltaje es $g_m R_C$ para la salida diferencial, y $g_m R_C/2$ para la salida en un solo lado. Una corriente de polarización pequeña I_Q incrementa la transconductancia y la ganancia en voltaje; no obstante, la resistencia de entrada diferencial se ve reducida.

13.10 ▸ *Amplificadores diferenciales BJT con cargas activas*

En la sección 13.9 se vio que la ganancia diferencial de un par diferencial con una carga resistiva R_C, es $-g_m R_C = -R_C I_C/V_T = -R_C I_Q/2V_T$. En los amplificadores diferenciales, a menudo se utiliza un valor muy pequeño de corriente de polarización I_Q, en el rango de los μA. Como resultado, se requerirá un valor muy grande de R_C, del orden de los MΩ, para proporcionar una ganancia en voltaje importante. Sin embargo, un valor grande de R_C dará origen a una caída de voltaje de cd grande, disminuyendo el voltaje del colector a $V_{CC} - R_C I_Q/2$, que será sustancialmente menor que V_{CC}. Este voltaje de colector pequeño disminuirá el rango de voltaje de entrada permisible del amplificador.

En un circuito integrado los dispositivos activos, como los transistores, ocupan mucho menos área que los resistores de tamaño medio o grande. En los amplificadores reales, el resistor de carga R_C normalmente es remplazado por una fuente de corriente constante, lo cual ofrece al amplificador una resistencia de carga muy elevada, lo que hace que la ganancia en voltaje pueda ser muy grande. Este tipo de carga, conocida como *carga activa*, tiene una caída de voltaje pequeña, normalmente de 0.7 V, y permite, por lo tanto, un rango más amplio de voltajes de entrada.

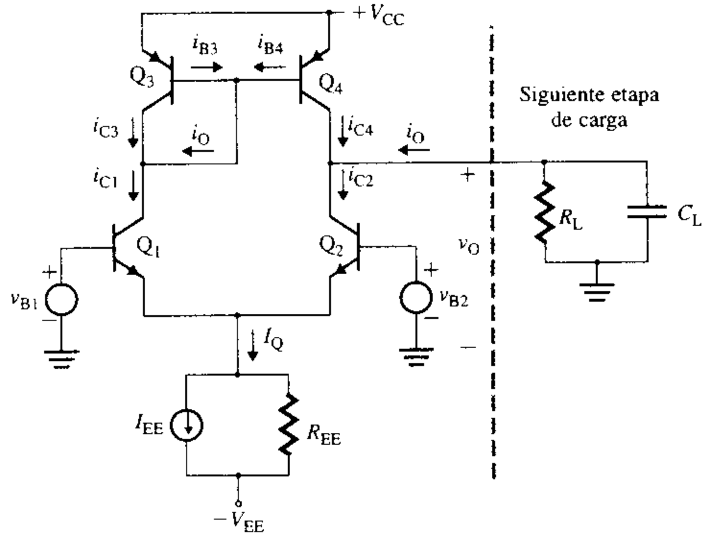
www.elsolucionario.net

En la figura 13.30 se muestra un amplificador diferencial con una fuente básica de corriente como carga activa. Esta carga está formada por los transistores Q_3 y Q_4. Ya que sus voltajes base-emisor son iguales, sus corrientes de colector también serán iguales. Esto es, $i_{C3} \equiv i_{C4}$. Por tanto, la corriente a través de Q_4 será el espejo de la corriente de Q_3. Bajo condiciones de polarización, los amplificadores diferenciales estarán equilibrados, de manera que $I_{C1} = I_{C2}$. Como $I_{C1} = I_{C2}$ e $I_{C3} = I_{C4}$, se puede determinar la corriente de carga de polarización:

$$I_O = I_{B3} + I_{B4} = (I_{C3} + I_{C4})/\beta_F \equiv (I_{C1} + I_{C2})/\beta_F = \alpha I_Q/\beta_F = I_Q/(1 + \beta_F)$$

Puesto que $\beta_F >> 1$, I_O será muy pequeña.

FIGURA 13.30 Amplificador diferencial con una carga activa de espejo de corriente básica



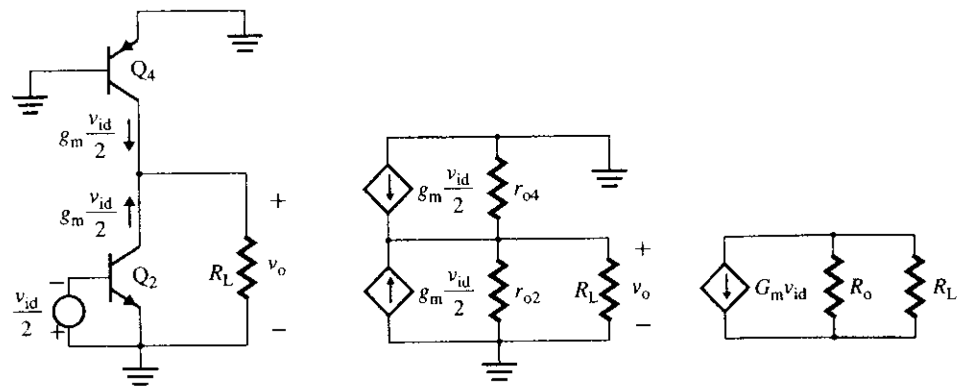
Análisis de señal pequeña

Señal diferencial pequeña Si los voltajes de entrada cambian en una pequeña cantidad diferencial v_{id}, la corriente de colector de Q_1 cambiará en una pequeña cantidad $g_m v_{id}/2$, y la corriente de colector de Q_3 cambiará en la misma cantidad. Dado que i_{C4} es espejo de i_{C3}, la corriente del colector de Q_4 cambiará en $g_m v_{id}/2$. El voltaje base-emisor de Q_2 disminuirá en $v_{id}/2$, haciendo que su corriente de colector cambie en una cantidad $-g_m v_{id}/2$. El semicircuito equivalente se muestra en la figura 13.31(a), y su equivalente de señal pequeña, en la figura 13.31(b).

Aplicando la LKC en el colector de los transistores Q_2 y Q_4, se puede determinar el voltaje de salida v_o en función de v_{id}:

$$-2 \times g_m v_{id}/2 = v_o/r_{o2} + v_o/r_{o4} + v_o/R_L$$
$$= v_o(1/r_{o2} + 1/r_{o4} + 1/R_L)$$

FIGURA 13.31 Circuito equivalente del espejo de corriente básico



(a) Semicircuito equivalente (b) Circuito equivalente de señal pequeña (c) Representación en transconductancia

www.elsolucionario.net

Después de la simplificación, el voltaje diferencial A_d es

$$A_d = \frac{v_o}{v_{id}} = -g_m(r_{o2} \,\|\, r_{o4} \,\|\, R_L) \tag{13.108}$$

Para $r_{o2} = r_{o4} = r_o$ y la condición sin carga ($R_L = \infty$), la ecuación (13.108) se convierte en

$$A_d = -\frac{g_m r_o}{2} \tag{13.109}$$

Remplazando $g_m = I_C/V_T$ y $r_o = V_A/I_C$ en la ecuación anterior, se obtiene

$$A_d = -\left(\frac{I_C}{V_T}\right)\left(\frac{V_A}{2I_C}\right) = -\frac{V_A}{2V_T} \tag{13.110}$$

que, para un transistor dado, es una constante. Para los valores promedio $V_A = 100$ y $V_T =$ 25.8 mV, la ganancia diferencial es $A_d = -100/(2 \times 25.8 \text{ mV}) = -1938$. Por tanto, se puede ver que, con una carga activa, es posible obtener una ganancia muy grande en voltaje con sólo una sola etapa de amplificación. La ganancia A_d depende únicamente de los parámetros físicos V_A y V_T. En vista de que V_T depende de la temperatura, A_d también dependerá de la temperatura.

La resistencia de entrada diferencial R_{id} está dada por

$$R_{id} = \frac{v_{id}}{i_d} = 2r_\pi \quad (\text{para } I_C > 0) \tag{13.111}$$

La ecuación (13.111) no es válida para la condición donde no hay carga —esto es, cuando $I_C = 0$—. Al sustituir $r_\pi = \beta_F V_T/I_C$ en la ecuación (13.111), se obtiene

$$R_{id} = 2\,\frac{\beta_F V_T}{I_C} = 2 \times \frac{\beta_F V_T}{I_Q/2} = \frac{4\beta_F V_T}{I_Q} \tag{13.112}$$

Esto indica que una corriente de polarización más pequeña que I_Q dará un valor más grande de R_{id}, mientras se mantiene todavía una ganancia grande en voltaje A_d. Sin embargo, un valor muy pequeño de I_Q afectará las respuestas en frecuencia y transitoria del amplificador, lo que no es deseable. Si se deseara una corriente de polarización pequeña, a fin de alcanzar una resistencia de entrada grande, entonces es preferible un amplificador diferencial con JFET o con MOSFET, ya que el amplificador puede funcionar con un valor relativamente más grande de la corriente de polarización, sin afectar las respuestas en frecuencias y transitoria.

La resistencia de salida R_o es la combinación en paralelo de r_{o2} y r_{o4}. Esto es,

$$\begin{aligned} R_o &= r_{o2} \,\|\, r_{o4} \\ &= r_o/2 \end{aligned} \tag{13.113}$$

(puesto que $r_{o2} = r_{o4}$).

Normalmente, a un amplificador diferencial le siguen otras etapas. La resistencia de entrada R_L de la siguiente etapa actúa como carga del amplificador y, por tanto, influye en la ganancia de voltaje total. A menudo, el amplificador se representa como un amplificador de transconductancia, de manera que la corriente en cortocircuito y el efecto de la resistencia de carga sobre el voltaje de salida puedan determinarse con facilidad. Esta configuración se muestra en la figura 13.31(c). La corriente total es $2g_m v_{id}/2 = g_m v_{id}$, lo que da la G_m efectiva como

$$G_m = g_m = I_C/V_T = I_Q/2V_T \tag{13.114}$$

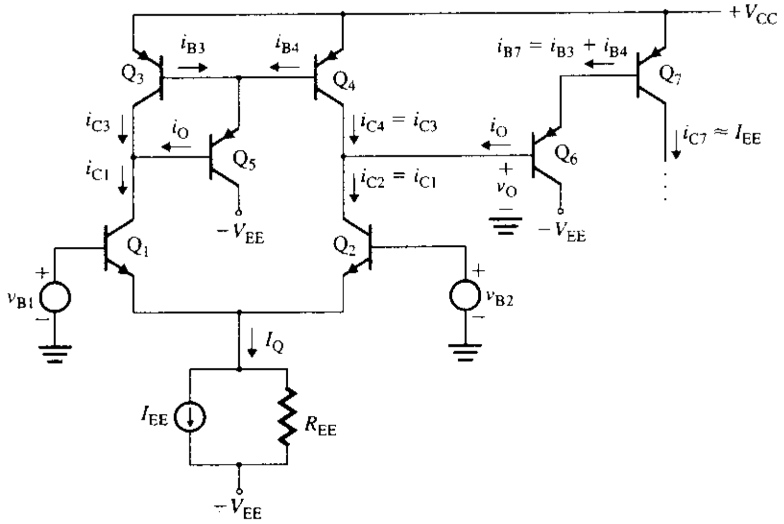
Señal de modo común pequeña La resistencia de entrada de modo común R_{ic} se puede determinar a partir de la ecuación (13.99). El valor aproximado de la ganancia de modo común A_c se puede calcular con la ecuación (13.100), remplazando R_C por R_{o4}. En los amplificadores reales, A_c generalmente es muy pequeña, y se puede despreciar al determinar el voltaje de salida.

www.elsolucionario.net

Amplificador diferencial con espejo de corriente modificado

Se usará la fuente de corriente básica modificada que aparece en la figura 13.4(a) como carga activa. Ese arreglo se muestra en la figura 13.32. La carga activa consiste de los transistores Q_3, Q_4 y Q_5. La adición de Q_5 hace que la relación i_{C4}/i_{C3} sea independiente de la ganancia en corriente β_F, e i_{C4} se aproxima a un espejo verdadero de i_{C3}. Los transistores Q_6 y Q_7 pertenecen a la segunda etapa y actúan como la carga del amplificador diferencial. Q_6 y Q_7 forman un transistor compuesto (par Darlington), en el que la corriente del emisor de Q_6 se convierte en la corriente de base de Q_7. Como resultado, la ganancia efectiva en corriente se convierte en β_F^2 de manera que $i_{C7} = \beta_F^2 i_{B6}$.

FIGURA 13.32 Amplificador diferencial con una carga activa de espejo de corriente modificado



Bajo condiciones de polarización con transistores idénticos, $I_{C1} + I_{C2} = I_Q$, $I_{C1} = I_{C2}$, e $I_{C3} = I_{C4}$. Por lo que $I_{B5} = I_{B6}$, de modo que $I_{E5} = I_{E6}$. Esto es,

$$I_{B7} = I_{E6} = I_{E5} = I_{B3} + I_{B4} = (I_{C3} + I_{C4})/\beta_F = I_Q/\beta_F$$

Por tanto, la corriente del colector de Q_7 se convierte en $I_{C7} = \beta_F I_{B7} = I_Q$. Esta corriente espejo hace que la corriente de polarización de la siguiente etapa tenga el mismo valor que la del amplificador diferencial, manteniendo el mismo desempeño del amplificador de la figura 13.30.

EJEMPLO 13.8 ▸ **Análisis de un amplificador diferencial con BJT, con una carga activa de espejo de corriente**

Los parámetros del amplificador diferencial de la figura 13.32 son: $\beta_F = 100$, $I_Q = 20\ \mu A$ y $V_{CC} = 15$ V. Calcular A_d, R_{id}, R_o y la ganancia en voltaje total con una carga $A_{d(carga)}$. Suponer que $V_T = 26$ mV y $V_A = 100$ V.

SOLUCIÓN

Se tiene

$$I_{C1} = I_{C2} = I_{C4} \approx 20\ \mu A/2 = 10\ \mu A$$
$$I_{B6} = I_{B7}/\beta_{F6} = I_Q/(\beta_{F7}\beta_{F6}) = 20\ \mu A/(100 \times 100) = 2\ nA$$
$$g_m = I_{C2}/V_T = 10\ \mu A/26\ mV = 384.6\ \mu A/V$$
$$r_{o2} = r_{o3} = r_o = V_A/I_C = 100\ V/10\ \mu A = 10\ M\Omega$$
$$r_\pi = \beta_F V_T/I_C = 100 \times 26\ mV/10\ \mu A = 260\ k\Omega$$

De acuerdo con la ecuación (13.110),

$$A_d = -V_A/2V_T = -100/(2 \times 26\ mV) = -1923\ V/V$$

De la ecuación (13.111),

$$R_{id} = 2r_\pi = 2 \times 260\ k\Omega = 520\ k\Omega$$

y

$$R_o = r_{o2} \| r_{o4} = r_o/2 = 10\ M\Omega/2 = 5\ M\Omega$$

Ya que Q_6 y Q_7 forman un transistor compuesto, su voltaje base-emisor efectivo es el correspondiente a dos uniones base-emisor en serie. Por tanto,

$$R_L = 2r_{\pi 6} = 2V_T/I_{B6} = 2 \times 26\ mV/2\ nA = 26\ M\Omega$$

www.elsolucionario.net

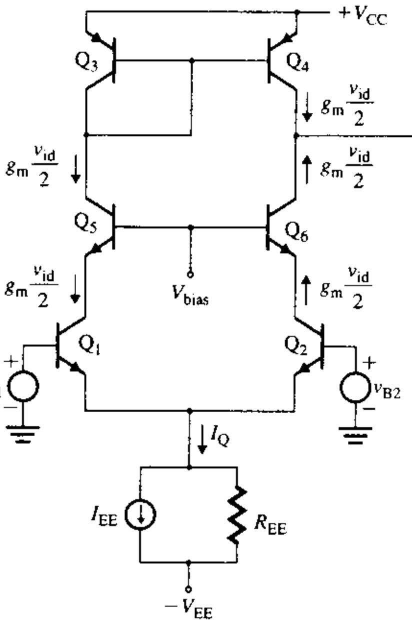
La transconductancia efectiva es $G_m = g_m = 384.6\ \mu A/V$. Por tanto, la ganancia en voltaje total, con carga $A_{d(carga)}$, es

$$A_{d(carga)} = -G_m(R_o \| R_L) = -384.6\ \mu A/V \times (5\ M\Omega \| 26\ M\Omega) = 1613\ V/V$$

Amplificador diferencial cascode

Nótese de la ecuación (13.109) que la ganancia diferencial aumenta con la resistencia de salida R_o del amplificador diferencial. A menudo, los transistores se conectan en configuraciones cascode para incrementar la resistencia de salida y además mejorar la respuesta en frecuencia. Una modificación común a la figura 13.32 es la que se ilustra en la figura 13.33. Los transistores Q_5 y Q_6 están conectados en una configuración de base común, y forman una etapa diferencial de base común.

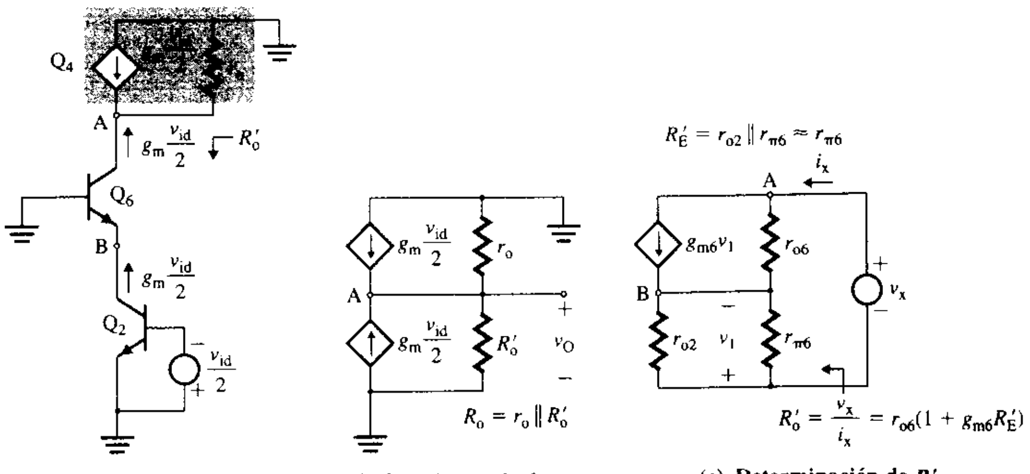
FIGURA 13.33 Amplificador diferencial cascode



El semicircuito equivalente se muestra en la figura 13.34(a), y su simplificación aparece en la figura 13.34(b). Q_4 es remplazado por su circuito equivalente. R'_o, que es la resistencia de salida equivalente de la combinación de Q_2 y Q_6, puede obtenerse a partir del circuito de prueba de la figura 13.34(c). La resistencia del emisor de Q_6 es la combinación en paralelo de $r_{\pi6}$ y r_{o2}. Esto es,

$$R'_E = r_{\pi6} \| r_{o2} \equiv r_{\pi6} \tag{13.115}$$

FIGURA 13.34 Circuito para la determinación de la resistencia de salida R'_o



(a) Semicircuito (b) Circuito equivalente (c) Determinación de R'_o

www.elsolucionario.net

(en vista de que $r_{o2} >> r_{\pi 6}$). Utilizando la ecuación (13.32), se obtiene R'_o:

$$\begin{aligned} R'_o &= r_{o6}(1 + g_{m6}R'_E) = r_{o6}(1 + g_{m6}r_{\pi 6}) \\ &= r_{o6}(1 + \beta_{F6}) \cong \beta_{F6}r_{o6} \end{aligned} \tag{13.116}$$

Ya que todos los dispositivos están polarizados con la misma corriente, $r_{o6} = r_{o3} = r_{o2} = r_o$, y todas las β_F son iguales. Por tanto,

$$R'_o = \beta_F r_o \tag{13.117}$$

La resistencia de salida del amplificador se convierte en

$$R_o = r_o \| R'_o = r_o \| \beta_F r_o \cong r_o \tag{13.118}$$

La ganancia diferencial es

$$A_d = -g_m R_o = -g_m r_o \tag{13.119}$$

Remplazando $g_m = I_C/V_T$ y $r_o = V_A/I_C$ en la ecuación (13.119), se obtiene

$$A_d = -\frac{V_A}{V_T} \tag{13.120}$$

Por consiguiente, la ganancia diferencial es el doble que la de la del amplificador con espejo de corriente modificado de la figura 13.32. El transistor Q_6 ofrece una resistencia muy grande, vista desde el lado de la salida.

El transistor Q_6 ofrece una resistencia de carga R_{L1} vista desde el colector de Q_2. Se puede determinar R_{L1} a partir del circuito de prueba de la figura 13.35; ésta es la combinación en paralelo de r_{o2}, r_{o6} y $r_{\pi 6}$ (referida al emisor del transistor Q_6). Esto es,

$$R_{L1} = r_{o2} \left\| \frac{r_{\pi 6}}{1 + \beta_F} \right\| r_{o6} \cong \frac{r_{\pi 6}}{1 + \beta_F} \tag{13.121}$$

que tendrá un valor bajo. Así, el transistor Q_5 (o el Q_6) actuará como el *separador de corriente*, aceptando la corriente de señal ($g_m v_{id}/2$) del colector de Q_1 con una resistencia baja R_{L1} y entregando una corriente casi igual ($g_m v_{id}/2$) a la carga con una resistencia muy grande R'_o. La baja resistencia en el colector de Q_2 mejora la respuesta en frecuencia. Además, las capacitancias internas de Q_6 (del colector a la base y del emisor a la base) están conectadas a tierra, por lo que no existe efecto de multiplicación de Miller. Como resultado, aumenta la frecuencia de corte alta.

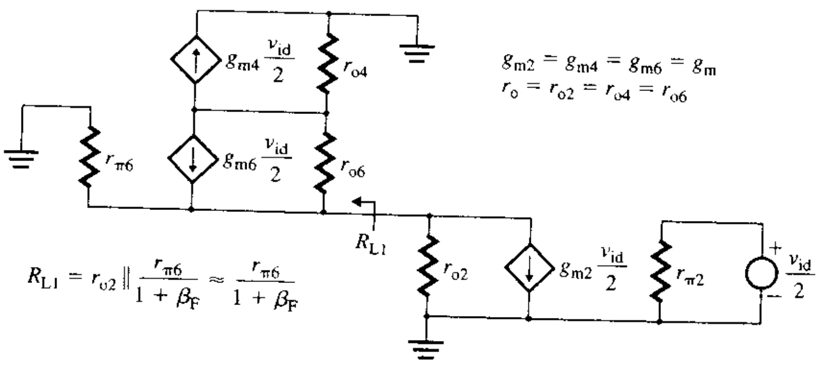


FIGURA 13.35 Circuito para la determinación de la resistencia de carga R_{L1} en colector de Q_2

ASPECTO PRINCIPAL DE LA SECCIÓN 13.10

- Una carga activa incrementa de manera considerable la ganancia diferencial. La ganancia es directamente proporcional a la relación V_A/V_T, y una conexión tipo cascode la aumenta.

www.elsolucionario.net

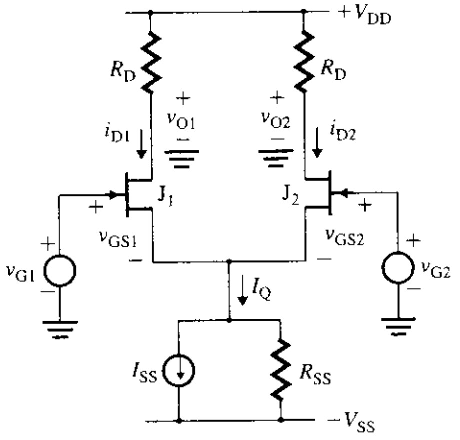
13.11 Amplificadores diferenciales JFET

Los JFET son dispositivos controlados por voltaje. Tienen una resistencia de entrada muy grande, en el rango de 10^9 a 10^{12} Ω, y corriente de polarización de entrada muy pequeña, del rango de 10^{-9} a 10^{-12} A. A menudo se utilizan en amplificadores diferenciales para proporcionar una resistencia diferencial de entrada grande y una corriente de polarización de entrada pequeña. Sin embargo, el uso del JFET en vez del BJT en circuitos integrados agrega una considerable complejidad al proceso de fabricación. La desventaja de los amplificadores diferenciales con JFET es que tienen una transconductancia menor y, por tanto, menor ganancia en voltaje. También, como resultado del desajuste del dispositivo, el par JFET tiene un voltaje de offset algo más grande que un par BJT.

Par diferencial JFET

El par JFET de canal *n* acoplado por fuente se muestra en la figura 13.36. Aunque el circuito de polarización de cd puede ser o bien un simple resistor (en cuyo caso el generador equivalente de corriente será cero) o una fuente de corriente de transistor, por lo general se utiliza una fuente de corriente.

FIGURA 13.36
Par diferencial JFET



Características de transferencia de cd El siguiente análisis se lleva a cabo para un par JFET de canal *n*, pero se aplica por igual a un par de canal *p*, con los cambios de signo apropiados. El análisis se puede simplificar bajo los siguientes supuestos:

1. Las resistencias de salida de los JFET son infinitas: $r_d = \infty$.
2. Los JFET son idénticos y funcionan en la región de saturación. Los voltajes de estrechamiento son los mismos, $V_{p1} = V_{p2} = V_p$, y las corrientes de drenaje (con $V_{GS} = 0$) son iguales, $I_{DSS1} = I_{DSS2} = I_{DSS}$.
3. La resistencia de salida de la fuente de corriente del transistor es infinita: $R_{SS} = \infty$.

Al aplicar la LKV alrededor del lazo formado por los dos voltajes de entrada y las dos uniones compuerta-fuente, se obtiene

$$v_{G1} - v_{GS1} + v_{GS2} - v_{G2} = 0 \tag{13.122}$$

Suponiendo que la corriente de drenaje está relacionada con v_{GS} mediante la ley cuadrática de la ecuación (5.67),

$$i_D = I_{DSS}\left(1 - \frac{v_{GS}}{V_p}\right)^2$$

a partir de la cual

$$\frac{v_{GS}}{V_p} = 1 - \left(\frac{i_D}{I_{DSS}}\right)^{1/2} \tag{13.123}$$

www.elsolucionario.net

Remplazando la ecuación (13.123) en la (13.122), se obtiene

$$\begin{aligned} -v_{G1} + v_{G2} &= -v_{GS1} + v_{GS2} \\ &= -V_p\left[1 - \left(\frac{i_{D1}}{I_{DSS}}\right)^{1/2}\right] + V_p\left[1 - \left(\frac{i_{D2}}{I_{DSS}}\right)^{1/2}\right] \\ &= V_p\left(\frac{i_{D1}}{I_{DSS}}\right)^{1/2} - V_p\left(\frac{i_{D2}}{I_{DSS}}\right)^{1/2} \end{aligned} \tag{13.124}$$

lo que da

$$-\frac{v_{G1} + v_{G2}}{V_p} = \frac{v_{id}}{V_p} = \left(\frac{i_{D1}}{I_{DSS}}\right)^{1/2} - \left(\frac{i_{D2}}{I_{DSS}}\right)^{1/2} \tag{13.125}$$

donde $v_{id} = v_{G2} - v_{G1}$ es el voltaje diferencial de cd.

Aplicando la LKC en los nodos de la fuente de los transistores, se obtiene

$$I_Q = i_{D1} + i_{D2} \tag{13.126}$$

Sustituyendo la ecuación (13.126) en la (13.125), y resolviendo la ecuación cuadrática resultante,

$$i_{D1} = \frac{I_Q}{2} + \frac{I_Q}{2}\left(\frac{v_{id}}{V_p}\right)\left[2\left(\frac{I_{DSS}}{I_Q}\right) - \left(\frac{v_{id}}{V_p}\right)^2\left(\frac{I_{DSS}}{I_Q}\right)^2\right]^{1/2} \tag{13.127}$$

$$i_{D2} = \frac{I_Q}{2} - \frac{I_Q}{2}\left(\frac{v_{id}}{V_p}\right)\left[2\left(\frac{I_{DSS}}{I_Q}\right) - \left(\frac{v_{id}}{V_p}\right)^2\left(\frac{I_{DSS}}{I_Q}\right)^2\right]^{1/2} \tag{13.128}$$

Si v_{id} es lo suficientemente grande, toda la corriente de polarización I_Q deberá fluir sólo a través de uno de los JFET. En vista de que el valor máximo de la corriente de drenaje para un JFET es I_{DSS}, el análisis anterior es válido para $I_Q \le I_{DSS}$. El rango de v_{id} para el cual ambos transistores conducen, se puede determinar a partir de la ecuación (13.127), con la condición $i_{D2} = 0$. Esto es,

$$\frac{I_Q}{2} - \frac{I_Q}{2}\left(\frac{v_{id}}{V_p}\right)\left[2\left(\frac{I_{DSS}}{I_Q}\right) - \left(\frac{v_{id}}{V_p}\right)^2\left(\frac{I_{DSS}}{I_Q}\right)^2\right]^{1/2} = 0$$

la cual da

$$\left|\frac{v_{id}}{V_p}\right| \le \sqrt{\frac{I_Q}{I_{DSS}}} \tag{13.129}$$

Esta ecuación proporciona el valor de v_{id} para el que la corriente I_Q es llevada por uno de los dos transistores. El valor de I_Q debe ser menor que I_{DSS}; de lo contrario, uno de los transistores llevará una corriente mayor que I_{DSS}, y la unión compuerta canal quedará con polarización directa. Por tanto, fuera del rango definido en la ecuación (13.129), las corrientes i_{D1} e i_{D2} serán cero o I_Q. Las corrientes de drenaje comunes para varios valores de I_Q se muestran en la figura 13.37. El rango de v_{id} con el que el circuito exhibe una característica lineal, es mucho mayor para los JFET que para los BJT. Para los JFET, este rango es aproximadamente igual al voltaje de estrechamiento $|V_p|$ (normalmente, de 2 a 5 V), en comparación con V_T (26 mV) para los BJT.

Los voltajes de salida para un par diferencial JFET son

$$v_{O1} = V_{DD} - i_{D1}R_D \tag{13.130}$$

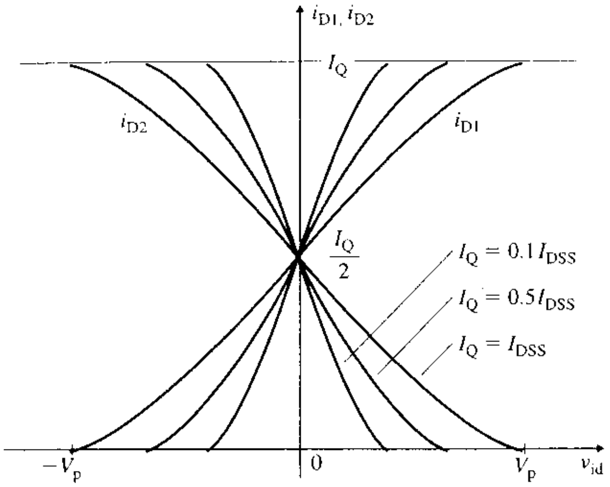
$$v_{O2} = V_{DD} - i_{D2}R_D \tag{13.131}$$

El voltaje de salida diferencial de cd es

$$v_{od} = v_{O1} - v_{O2} = R_D(i_{D2} - i_{D1})$$

www.elsolucionario.net

FIGURA 13.37 Característica de transferencia de cd de los pares JFET



Sustituyendo i_{D1} e i_{D2} de las ecuaciones (13.127) y (13.128) en la ecuación anterior y simplificando, se obtiene

$$v_{od} = -\frac{I_Q R_D}{V_p} v_{id}\left[2\left(\frac{I_{DSS}}{I_Q}\right) - \left(\frac{v_{id}}{V_p}\right)^2\left(\frac{I_{DSS}}{I_Q}\right)^2\right]^{1/2} \tag{13.132}$$

Al igual que en el caso del circuito diferencial con BJT, si v_{id} es igual a cero, v_{od} también será igual a cero. Un par acoplado JFET permite un acoplamiento directo de etapas en cascada, sin la introducción de offsets de cd.

Análisis de señal pequeña El modelo de señal pequeña para el par JFET es similar al del par BJT. Con modificaciones menores se pueden utilizar los resultados del análisis del par acoplado por emisor. Para los JFET, la resistencia compuerta-fuente es infinita —esto es, $r_\pi = \infty$—. De la ecuación (5.77), la transconductancia está dada por

$$g_m = \left|-\frac{2I_{DSS}}{V_p}\left(1 - \frac{V_{GS}}{V_p}\right)\right|$$

$$= \frac{2}{|V_p|}[|I_D I_{DSS}|]^{1/2} \tag{13.133}$$

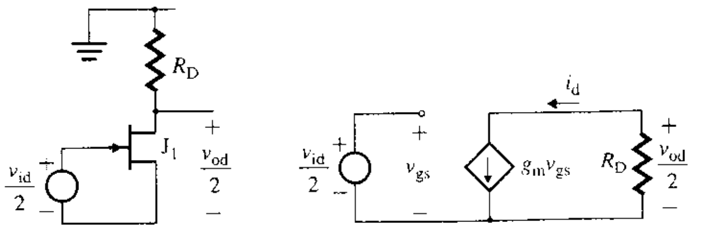
El semicircuito para el voltaje diferencial de entrada se muestra en la figura 13.38(a), y su circuito equivalente de señal pequeña, en la figura 13.38(b). La ganancia en voltaje diferencial A_d se puede deducir fácilmente como

$$A_d = \frac{v_{od}}{v_{id}} = -g_m R_D \tag{13.134}$$

que es idéntica a la ecuación (13.96) para un par BJT.

▸ **NOTA:** Si de define $v_{od} = v_{o2} - v_{o1}$ y $v_{gd} = v_{G1} - v_{G2}$, entonces $A_d = g_m R_D$.

FIGURA 13.38 Semicircuito de modo diferencial para un par JFET



(a) Circuito equivalente de ca **(b) Circuito equivalente de señal pequeña**

www.elsolucionario.net

El semicircuito para el voltaje de entrada de modo común aparece en la figura 13.39(a), y su circuito equivalente de señal pequeña, en la figura 13.39(b). Aplicando la LKV alrededor del lazo de entrada y de compuerta-fuente, se obtiene

$$v_{gs} = v_{ic} - v_{gs} g_m 2R_{SS}$$

lo que lleva a la siguiente relación entre v_{gs} y v_{ic}:

$$v_{gs}(1 + g_m 2R_{SS}) = v_{ic} \tag{13.135}$$

El voltaje de salida de modo común está dado por

$$v_{oc} = -R_D i_d = -R_D g_m v_{gs}$$

Sustituyendo v_{gs} de la ecuación (13.135) en la ecuación anterior,

$$v_{oc} = v_{ic}\left[\frac{-g_m R_D}{1 + g_m 2R_{SS}}\right]$$

con lo que se obtiene la ganancia en voltaje de modo común A_c (para una salida con una sola terminal) como

$$A_c = \frac{v_{oc}}{v_{ic}} = \frac{-g_m R_D}{1 + g_m 2R_{SS}} \tag{13.136}$$

▸ **NOTA:** Si $v_{od} = v_{o1} - v_{o2}$, entonces $A_c = 0$.

De acuerdo con las ecuaciones (13.102) y (13.103), se puede determinar la CMRR como

$$\text{CMRR} = \frac{A_d}{A_c} = 1 + 2g_m R_{SS} \tag{13.137}$$

que es válida sólo para una salida de una sola terminal. Si $v_{od} = v_{o1} - v_{o2}$, entonces CMRR = ∞.

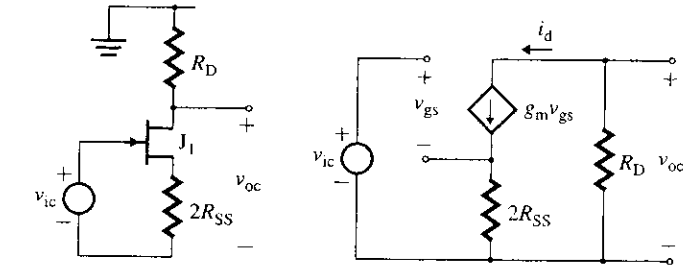


FIGURA 13.39 Semicircuito de modo común para un par JFET

(a) Circuito equivalente de ca (b) Circuito equivalente de señal pequeña

Las resistencias de entrada de modo común y diferencial están dadas por

$$R_{id} = R_{ic} = \infty \tag{13.138}$$

EJEMPLO 13.9

Análisis de un par diferencial JFET con una fuente de corriente activa Los parámetros del par diferencial JFET de la figura 13.36 son: $R_{SS} = 50\ \text{k}\Omega$, $I_Q = 10$ mA, $V_{DD} = 30$ V y $R_D = 5\ \text{K}\Omega$. Los JFET son idénticos y tienen $V_p = -4$ V e $I_{DSS} = 20$ mA.

(a) Calcular las corrientes de drenaje de cd a través de los JFET, si $v_{id} = 100$ mV.

(b) Suponiendo que $I_{D1} = I_{D2}$, calcular A_d, A_c y CMRR; R_{id} y R_{ic} y el voltaje de salida de señal pequeña, si $v_{g1} = 10$ mV y $v_{g2} = 20$ mV.

SOLUCIÓN

(a) Para $v_{id} = 100$ mV, la ecuación (13.127) da la corriente de drenaje de cd i_{D1} para el transistor J_1 como

$$i_{D1} = \frac{10\text{ m}}{2}\left\{1 + \frac{100\text{ m}}{-4}\left[2\left(\frac{20\text{ m}}{10\text{ m}}\right) - \left(\frac{100\text{ m}}{-4}\right)^2\left(\frac{20\text{ m}}{10\text{ m}}\right)^2\right]^{1/2}\right\} = 5.25\text{ mA}$$

$$i_{D2} = I_Q - i_{D1} = 10\text{ mA} - 5.25\text{ mA} = 4.75\text{ mA}$$

www.elsolucionario.net

(b) Se sabe que $I_{D1} = I_{D2} = I_Q/2 = 10\text{ mA}/2 = 5\text{ mA}$. De acuerdo con la ecuación (13.133),

$$g_m = 2[|I_D I_{DSS}|]^{1/2}/|V_p| = (2/4) \times \sqrt{5\text{ mA} \times 20\text{ mA}} = 5\text{ mA/V}$$

De la ecuación (13.134), la ganancia para una sola salida A_d es

$$A_d = -g_m R_D = -5\text{ m} \times 5\text{ k}\Omega = -25\text{ V/V}$$

De la ecuación (13.136), la ganancia para una sola salida A_c es

$$A_c = \frac{-g_m R_D}{1 + g_m 2R_{SS}} = \frac{-5\text{ m} \times 5\text{ k}\Omega}{1 + (2 \times 5\text{ m} \times 50\text{ k}\Omega)} = -0.0499$$

Por lo que CMRR = $|A_d/A_c| = 25/0.0499 = 501$ (o 54 dB). Para una ganancia diferencial, $A_c = 0$.

De la ecuación (13.138),

$$R_{id} = R_{ic} = \infty$$

Se sabe que

$$v_{id} = v_{g2} - v_{g1} = 20\text{ mV} - 10\text{ mV} = 10\text{ mV}$$

y

$$v_{ic} = (v_{g1} + v_{g2})/2 = (10\text{ mV} + 20\text{ mV})/2 = 15\text{ mV}$$

Utilizando la ecuación (13.78), se tiene

$$v_o = A_d v_{id} + A_c v_{ic} = -25 \times 10\text{ mV} - 0.0499 \times 15\text{ mV} = -250.7\text{ mV}$$

▸ **NOTA:** El voltaje de drenaje de cd en la terminal de drenaje de un transistor es

$$V_D = V_{DD} - I_D R_D = 30 - 5\text{ mA} \times 5\text{ k}\Omega = 5\text{ V}$$

Por tanto, para $A_d = -25$, el voltaje diferencial máximo será $v_{id} = 5/25 = 200$ mV. En consecuencia, V_{DD} debe ser mayor que $I_D R_D$, a fin de permitir la oscilación del voltaje de salida debida a los voltajes de entrada.

EJEMPLO 13.10 ▸ **Análisis de un par diferencial JFET con una fuente de corriente activa** Repetir el ejemplo 13.9, si la fuente de corriente con transistor es remplazada por una resistencia $R_{SS} = 50\text{ k}\Omega$. Esto es, $I_{SS} = 0$.

SOLUCIÓN

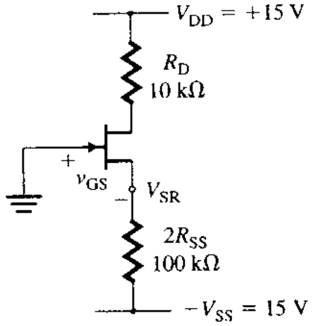
(a) La corriente de drenaje de cd y el voltaje compuerta-fuente de los JFET pueden determinarse a partir del semicircuito de modo común de cd para $v_{g1} = v_{g2} = 0$, que se muestra en la figura 13.40:

$$V_{GS} + 2I_D R_{SS} = -V_{SS}$$

Al sustituir V_{GS} de la ecuación (13.123) en la ecuación anterior, se obtiene

$$V_p\left(1 - \sqrt{\frac{I_D}{I_{DSS}}}\right) + 2I_D R_{SS} = -V_{SS}$$

FIGURA 13.40
Semicircuito de modo común para la polarización de cd de un par JFET



www.elsolucionario.net

Esta ecuación cuadrática da la solución

$$I_{D1,2} = I_{DSS}\left\{\frac{V_p}{4I_{DSS}R_{SS}}\left[1 - \sqrt{1 - \frac{8I_{DSS}R_{SS}}{V_p}\left(1 + \frac{V_{SS}}{V_p}\right)}\right]\right\}^2$$

$$= (20\text{ m})\left\{\frac{-4}{4 \times 20\text{ m} \times 50\text{ k}}\left[1 - \sqrt{1 - \frac{8 \times 20\text{ m} \times 50\text{ k}}{-4}\left(1 + \frac{-15}{-4}\right)}\right]\right\}^2$$

$$= 0.186\text{ mA}$$

De la ecuación (13.123), el voltaje compuerta-fuente de cd es

$$V_{GS} = V_p\left(1 - \sqrt{\frac{I_D}{I_{DSS}}}\right) = -4 \times \left(1 - \sqrt{\frac{0.186\text{ m}}{20\text{ m}}}\right) = -3.61\text{ V}$$

Por tanto, el voltaje en la terminal de la fuente con respecto a tierra es

$$V_{SR} = -V_{GS} = 3.61$$

y

$$I_Q = (-V_{GS} - V_{SS})/R_{SS} = (3.61 + 15)/50\text{ k}\Omega = 372\ \mu\text{A}$$

(b) De acuerdo con la ecuación (13.133),

$$g_m = 2[\,|I_D I_{DSS}|\,]^{1/2}/|V_p| = (2/4) \times \sqrt{0.186\text{ mA} \times 20\text{ mA}} = 0.964\text{ mA/V}$$

De la ecuación (13.134),

$$A_d = -g_m R_D = -0.964\text{ m} \times 5\text{ k} = -4.82$$

De la ecuación (13.136),

$$A_c = \frac{-g_m R_D}{1 + g_m 2R_{SS}} = \frac{-0.964\text{ m} \times 5\text{ k}\Omega}{1 + 2 \times 0.964\text{ m} \times 50\text{ k}\Omega} = -0.0495$$

Por tanto, CMRR = $|A_d/A_c|$ = 4.82/0.0495 = 97.4 (o 39.8 dB).

De la ecuación (13.138),

$$R_{id} = R_{ic} = \infty$$

Se sabe que

$$v_{id} = v_{g2} - v_{g1} = 20\text{ mV} - 10\text{ mV} = 10\text{ mV}$$

$$v_{ic} = (v_{g1} + v_{g2})/2 = (10\text{ mV} + 20\text{ mV})/2 = 15\text{ mV}$$

Utilizando la ecuación (13.78), se tiene

$$v_o = A_d v_{id} + A_c v_{ic} = -4.82 \times 10\text{ mV} - 0.0495 \times 15\text{ mV} = -48.94\text{ mV}$$

Por tanto, el voltaje de salida y la ganancia en voltaje son mucho menores que cuando se utiliza una fuente de corriente de polarización.

EJEMPLO 13.11 **D**

Diseño de un par diferencial JFET con una fuente de corriente activa

(a) Diseñar un par diferencial JFET como el que se muestra en la figura 13.41, en el cual una terminal de entrada está aterrizada. La salida se toma del drenaje del transistor J_1. La corriente de polarización de cd es I_Q = 10 mA, y $V_{DD} = -V_{SS}$ = 15 V. Los JFET son idénticos, y tienen V_p = −4 V e I_{DSS} = 20 mA. Se requiere una ganancia en voltaje de señal pequeña A_1 = −10.

(b) Calcular los valores de diseño de A_d, A_c y CMRR.

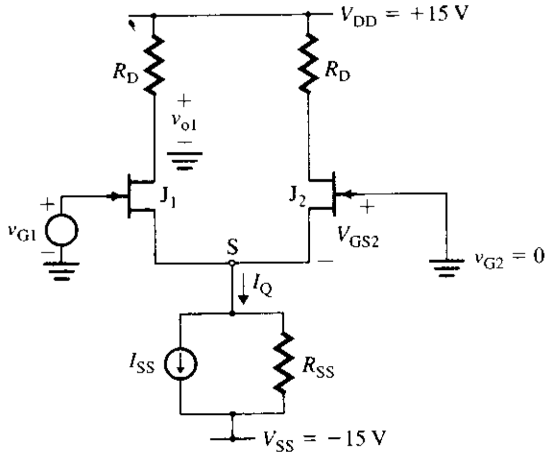
SOLUCIÓN

(a) I_Q = 10 mA e $I_{D1} = I_{D2} = I_Q/2$ = 10 mA/2 = 5 mA. De la ecuación (13.133),

$$g_m = (2/|V_p|)[\,|I_D I_{DSS}|\,]^{1/2} = (2/4) \times \sqrt{5\text{ mA} \times 20\text{ mA}} = 5\text{ mA/V}$$

www.elsolucionario.net

FIGURA 13.41 Par diferencial JFET con una sola entrada



De la ecuación (13.123), el voltaje compuerta-fuente de cd es

$$V_{GS} = V_p\left(1 - \sqrt{\frac{I_D}{I_{DSS}}}\right) = -4 \times \left(1 - \sqrt{\frac{5\text{ mA}}{20\text{ mA}}}\right) = -2\text{ V}$$

Por tanto, el voltaje en la terminal de fuente respecto a tierra es $V_{SR} = -V_{GS} = 2$ V, y

$$R_{SS} = (V_{SR} - V_{SS})/I_{SS} = (2 + 15)/(10\text{ mA}) = 1.7\text{ k}\Omega$$

(b) $v_{G1} = V_{G1} + v_{g1} = 0$ $V_{G1} = 0$, y $v_{G2} = v_{g2} = 0$. Entonces,

$$v_{id} = v_{g1} - v_{g2} = v_{g1}$$
$$v_{ic} = (v_{g1} + v_{g2})/2 = v_{g1}/2$$

De acuerdo con la ecuación (13.75),

$$v_{o1} = v_{oc} + \frac{v_{od}}{2} = A_c v_{ic} + A_d v_{id} = A_c \frac{v_{g1}}{2} + A_d v_{g1} = \frac{v_{g1}}{2}(A_c + A_d)$$

Sustituyendo A_d y A_c de las ecuaciones (13.134) y (13.136), se obtiene la ganancia en voltaje A_1 como

$$A_1 = \frac{v_{o1}}{v_{g1}} = \frac{1}{2}(A_c + 2A_d) = -\frac{1}{2}\left[\frac{g_m R_D}{1 + 2g_m R_{SS}} + 2g_m R_D\right]$$

Remplazando $A_1 = -10$, $g_m = 5$ mA/V y $R_{SS} = 1.7$ kΩ en la ecuación anterior, $R_D = 1.9$ kΩ.

De la ecuación (13.134),

$$A_d = -g_m R_d = -5\text{ m} \times 1.9\text{ k} = -9.5\text{ V/V}$$

De la ecuación (13.136),

$$A_c = \frac{-g_m R_D}{1 + g_m 2R_{SS}} = \frac{-5\text{ m} \times 1.9\text{ k}\Omega}{1 + 2 \times 5\text{ m} \times 1.7\text{ k}\Omega} = -0.53$$

Por lo que CMRR $= |A_d/A_c| = 9.5/0.53 = 17.9$ (o 25 dB).

▸ **NOTA:** Para $I_D = I_Q/2 = 5$ mA y $V_{DD} = 30$ V, el valor máximo de R_D es

$$R_{D\,(\text{máx})} = V_{DD}/I_D = 30/5\text{ mA} = 6\text{ k}\Omega$$

que da el valor máximo de

$$A_{d(\text{máx})} = -g_m R_{D(\text{máx})} = -5\text{ mA} \times 6\text{ k}\Omega = -30$$

www.elsolucionario.net

Par diferencial JFET con carga activa

Al igual que los amplificadores diferenciales con BJT, los amplificadores diferenciales con JFET utilizan una carga activa de espejo corriente para alcanzar una ganancia en voltaje grande. Un amplificador diferencial con JFET con una fuente básica de corriente como carga activa se muestra en la figura 13.42. De la ecuación (13.113), se sabe que la resistencia de salida R_o es la combinación en paralelo de r_{o2} y r_{o4}. Esto es,

$$R_o = r_{o2} \parallel r_{o4} \tag{13.139}$$

donde

$$r_{o2} = 2V_M/I_Q = \text{resistencia de salida del transistor } J_2$$
$$r_{o4} = 2V_A/I_Q = \text{resistencia de salida del transistor } Q_4$$

Utilizando la ecuación (13.108), la ganancia en voltaje diferencial A_d es:

$$A_d = \frac{v_o}{v_{id}} = -g_m(r_{o2} \parallel r_{o4}) \tag{13.140}$$

donde g_m, que es la transconductancia del JFET J_2, está dada por la ecuación (13.133).

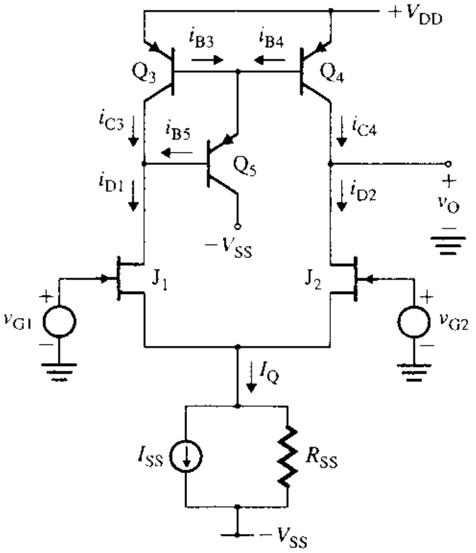


FIGURA 13.42
Amplificador diferencial con JFET con carga activa de espejo de corriente

ASPECTOS PRINCIPALES DE LA SECCIÓN 13.11

- El rango de v_{id} para el cual el circuito exhibe una característica lineal de cd, es mucho más elevado para los JFET que para los BJT. Para los primeros, el rango es aproximadamente igual al voltaje de estrechamiento $|V_p|$ (normalmente, de 2 a 5 V), en comparación con V_T (26 mV) para los segundos.
- El amplificador con JFET tiene una resistencia de entrada muy grande, del rango de 10^9 a $10^{12}\ \Omega$
- Al igual que en el caso del amplificador con BJT, una carga activa incrementa en forma considerable la ganancia diferencial de un amplificador con JFET.

13.12 ▸ *Amplificadores diferenciales MOS*

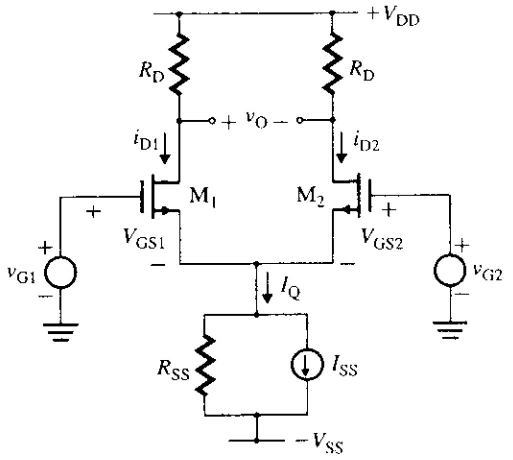
Durante los últimos años, la tecnología MOS se ha desarrollado considerablemente. Los transistores MOS se emplean cada vez más en los circuitos integrados analógicos. Es relativamente sencillo conectar transistores MOS en configuración cascode, con el propósito de controlar la corriente de drenaje y obtener una resistencia de salida grande. Los pares diferenciales MOS son los bloques de construcción básicos de los circuitos integrados con MOS.

www.elsolucionario.net

Par diferencial NMOS

En la figura 13.43 aparece un par NMOS de canal n. Normalmente, la polarización de cd se realiza con una fuente de corriente MOS. Aunque en la figura 13.43 se muestra un resistor R_D como carga, es común que se utilice como carga un espejo de corriente activo MOS.

FIGURA 13.43
Par diferencial MOS



Características de transferencia de cd El siguiente análisis se lleva a cabo para un par MOSFET de canal n, pero se aplica por igual a un par de canal p, con los cambios de signo apropiados. El análisis se puede simplificar bajo los siguientes supuestos:

1. Las resistencias de salida de los MOSFET son infinitas: $r_d = \infty$.
2. Los MOSFET son idénticos y funcionan en la región de saturación. Los voltajes de umbral son los mismos, $V_{t1} = V_{t2} = V_t$, y las constantes son iguales, $K_{P1} = K_{P2} = K_P$.
3. La resistencia de salida de la fuente de corriente con transistor es infinita: $R_{SS} = \infty$.

Suponiendo que la corriente de drenaje está relacionada con v_{GS} por la relación cuadrática aproximada de la ecuación (5.59), se puede escribir

$$i_D = K_P(v_{GS} - V_t)^2 \tag{13.141}$$

Extrayendo la raíz cuadrada a ambos lados de la ecuación (13.141), la raíz cuadrada de las corrientes de drenaje puede escribirse como

$$\sqrt{i_{D1}} = \sqrt{K_P}(v_{GS1} - V_t) \tag{13.142}$$

$$\sqrt{i_{D2}} = \sqrt{K_P}(v_{GS2} - V_t) \tag{13.143}$$

Al restar $\sqrt{i_{D2}}$ de $\sqrt{i_{D1}}$, la relación para el voltaje diferencial $v_{id} = v_{GS1} - v_{GS2}$ es:

$$\begin{aligned}\sqrt{i_{D1}} - \sqrt{i_{D2}} &= \sqrt{K_P}(v_{GS1} - V_t) - \sqrt{K_P}(v_{GS2} - V_t) = \sqrt{K_P}(v_{GS1} - v_{GS2}) \\ &= \sqrt{K_P}v_{id}\end{aligned} \tag{13.144}$$

La suma de i_{D1} e i_{D2} debe ser igual a I_Q. Esto es,

$$I_Q = i_{D1} + i_{D2} \tag{13.145}$$

Sustituyendo la ecuación (13.145) en la (13.144), y resolviendo la ecuación cuadrática resultante, las corrientes de drenaje son:

$$i_{D1} = \frac{I_Q}{2} + \sqrt{2K_PI_Q}\left(\frac{v_{id}}{2}\right)\left[1 - \frac{(v_{id}/2)^2}{(I_Q/2K_P)}\right]^{1/2} \tag{13.146}$$

$$i_{D2} = \frac{I_Q}{2} - \sqrt{2K_PI_Q}\left(\frac{v_{id}}{2}\right)\left[1 - \frac{(v_{id}/2)^2}{(I_Q/2K_P)}\right]^{1/2} \tag{13.147}$$

www.elsolucionario.net

En el punto de polarización $v_{id} = 0$, se obtiene

$$i_{D1} = i_{D2} = I_Q/2$$

$$v_{GS1} = v_{GS2} = V_{GS}$$

$$I_Q = 2I_D = 2K_P(V_{GS} - V_t)^2$$

$$\sqrt{2K_P I_Q} = 2K_P(V_{GS} - V_t)^2/(V_{GS} - V_t) = I_Q/(V_{GS} - V_t)$$

$$(I_Q/2K_P) = (V_{GS} - V_t)^2$$

Al sustituir estas relaciones en las ecuaciones (13.146) y (13.147), se puede volver a escribir $i_{D1} = i_{D2}$ como

$$i_{D1} = \frac{I_Q}{2} + \left(\frac{I_Q}{V_{GS} - V_t}\right)\left(\frac{v_{id}}{2}\right)\left[1 - \left(\frac{v_{id}/2}{V_{GS} - V_t}\right)^2\right]^{1/2} \tag{13.148}$$

$$i_{D2} = \frac{I_Q}{2} - \left(\frac{I_Q}{V_{GS} - V_t}\right)\left(\frac{v_{id}}{2}\right)\left[1 - \left(\frac{v_{id}/2}{V_{GS} - V_t}\right)^2\right]^{1/2} \tag{13.149}$$

Para el caso en que $v_{id}/2 << (V_{GS} - V_t)$, se puede aproximar a i_{D1} e i_{D2} mediante

$$i_{D1} = \frac{I_Q}{2} + \left(\frac{I_Q}{V_{GS} - V_t}\right)\left(\frac{v_{id}}{2}\right) \tag{13.150}$$

$$i_{D2} = \frac{I_Q}{2} - \left(\frac{I_Q}{V_{GS} - V_t}\right)\left(\frac{v_{id}}{2}\right) \tag{13.151}$$

Por consiguiente, el cambio en la corriente de drenaje con respecto al valor de polarización de $I_Q/2$, está dado por

$$\Delta I_D = \left(\frac{I_Q}{V_{GS} - V_t}\right)\left(\frac{v_{id}}{2}\right) \tag{13.152}$$

que se puede normalizar respecto al valor máximo $I_Q/2$ como

$$\frac{\Delta I_D}{I_Q/2} = \frac{v_{id}}{V_{GS} - V_t} = \frac{v_{id}}{\sqrt{I_Q/2K_P}} \tag{13.153}$$

Si v_{id} es lo suficientemente grande, toda la corriente de polarización I_D debe fluir por sólo uno de los MOSFET. El rango de v_{id} para el que ambos transistores conducen, se puede determinar a partir de la ecuación (13.153), bajo la condición $\Delta I_D = I_Q/2$. Esto es,

$$v_{id} \le \left(\frac{I_Q}{2K_P}\right)^{1/2} \tag{13.154}$$

La ecuación anterior proporciona el valor de v_{id} para el que la corriente I_Q circula por uno de los dos transistores. Por tanto, fuera del rango definido por la ecuación (13.154), las corrientes i_{D1} e i_{D2} serán o cero o I_Q. Las gráficas de las corrientes normalizadas i_{D1} e i_{D2} en función del voltaje diferencial v_{id}/v_n se muestran en la figura 13.44, donde $v_n = \sqrt{I_Q/2K_P}$.

Los voltajes de salida de un par MOSFET son los siguientes:

$$v_{O1} = V_{DD} - i_{D1}R_D \tag{13.155}$$

$$v_{O2} = V_{DD} - i_{D2}R_D \tag{13.156}$$

El voltaje de salida diferencial de cd es

$$v_{od} = v_{O1} - v_{O2} = R_D(i_{D2} - i_{D1}) = -R_D\,\Delta I_D$$

www.elsolucionario.net

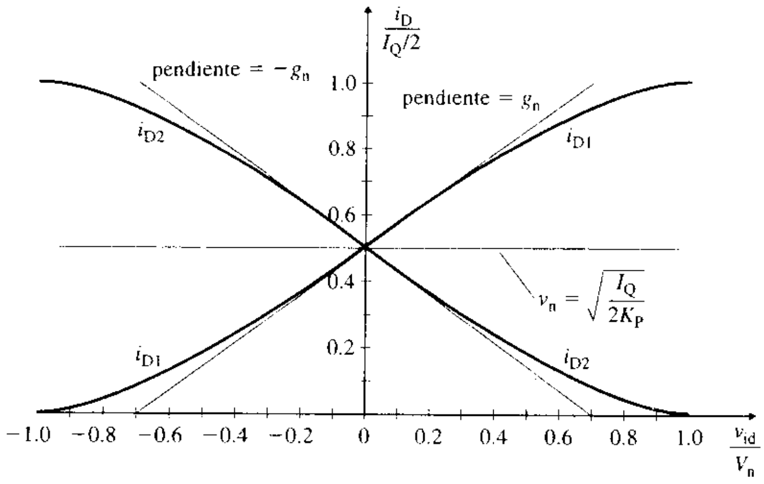


FIGURA 13.44 Característica de transferencia de cd normalizada del par MOSFET

Sustituyendo ΔI_D de la ecuación (13.151), se obtiene

$$v_{od} = -R_D\left(\frac{I_Q}{V_{GS} - V_t}\right)\left(\frac{v_{id}}{2}\right)$$
$$= -R_D\left(\frac{K_P I_Q}{2}\right)^{1/2} v_{id} \quad \textbf{(13.157)}$$

que muestra la relación entre el voltaje de salida v_{od} y el voltaje diferencial v_{id}. Si v_{id} es igual a cero, v_{od} también es cero.

Análisis de señal pequeña El modelo de señal pequeña para el par MOSFET es similar al del par JFET. De acuerdo con la ecuación (5.73), la transconductancia está dada por

$$g_m = 2K_P(V_{GS} - V_t)$$
$$= \sqrt{2K_P I_Q} \quad \textbf{(13.158)}$$

lo cual muestra que, para un MOSFET (en contraste con un BJT), un valor más elevado de g_m requiere un valor de corriente de polarización mayor I_Q. Los semicircuitos para los voltajes de entrada diferencial y de modo común son idénticos a los de un JFET. De la ecuación (13.134), la ganancia en voltaje diferencial A_d está dada por

$$A_d = \frac{v_{od}}{v_{id}} = -g_m R_D \quad \textbf{(13.159)}$$

De la ecuación (13.136), la ganancia en voltaje de modo común A_c es

$$A_c = \frac{v_{oc}}{v_{ic}} = \frac{-g_m R_D}{1 + g_m 2R_{SS}} \quad \textbf{(13.160)}$$

Par diferencial MOS con carga activa

Normalmente, los amplificadores diferenciales con MOS se utilizan con cargas activas de espejo de corriente. Una configuración de uso común aparece en la figura 13.45. El espejo de corriente está formado por los transistores M_3 y M_4. Al incrementar en $v_{id}/2$ el voltaje de entrada a M_1 se hará que la corriente de drenaje de M_1 se incremente en una cantidad $g_m v_{id}/2$. Este incremento creará un aumento similar en la corriente de drenaje de M_4 debido al efecto de espejo de corriente y una reducción en la corriente de drenaje de M_2. Ya que M_1 y M_2 son transistores NMOS y sus complementos (M_3 y M_4) son de tipo PMOS, esta configuración se conoce como *amplificador CMOS*; el proceso de manufactura mediante el cual se producen estos amplificadores se conoce como *tecnología CMOS*.

www.elsolucionario.net

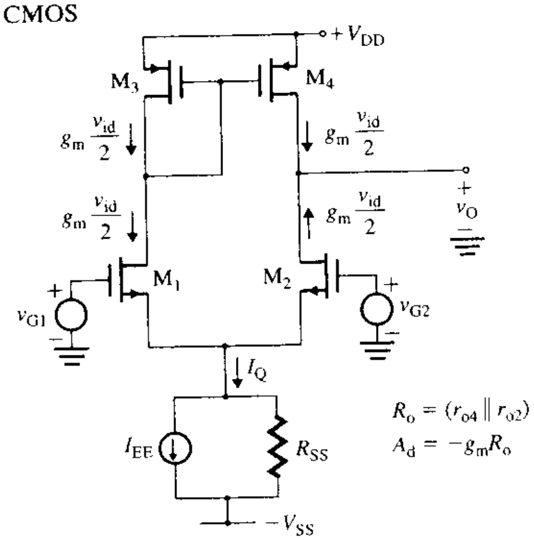


FIGURA 13.45 Amplificador diferencial CMOS

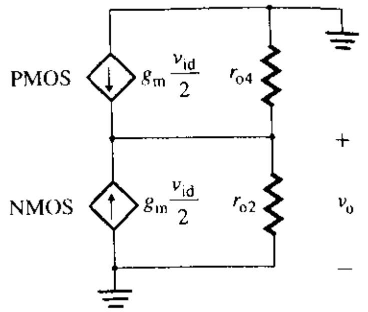


FIGURA 13.46 Equivalente de señal pequeña del amplificador CMOS

El equivalente de señal pequeña del lado de salida del amplificador CMOS se muestra en la figura 13.46. La ecuación (13.139) muestra que la resistencia de salida R_o es la combinación en paralelo de r_{o2} y r_{o4}. Esto es,

$$R_o = r_{o2} \| r_{o4} \tag{13.161}$$

donde

$$r_{o2} = 2V_M/I_Q = \text{resistencia de salida del transistor } M_2$$
$$r_{o4} = 2V_M/I_Q = \text{resistencia de salida del transistor } M_4$$

Utilizando la ecuación (13.140), la ganancia en voltaje diferencial A_d es:

$$A_d = \frac{v_o}{v_{id}} = -g_m(r_{o2} \| r_{o4}) \tag{13.162}$$

donde g_m, que es la transconductancia del MOSFET M_2, está dada por la ecuación (13.158). Sustituyendo $r_{o4} = r_{o2} = 2V_M/I_Q$ y $g_m = \sqrt{2K_P I_Q}$, y simplificando, se obtiene

$$A_d = -\sqrt{\frac{2K_P}{I_Q}}V_M \tag{13.163}$$

que da una ganancia en voltaje más grande para un valor más pequeño de I_Q.

EJEMPLO 13.12 **D**

Diseño de un amplificador CMOS

(a) Diseñar el amplificador CMOS que se muestra en la figura 13.47, determinando las relaciones W/L de los MOSFET y el voltaje de umbral V_t. La ganancia en voltaje diferencial debe ser $A_d = 60$ con una corriente de polarización $I_Q = 10$ μA. Suponer que se trata de transistores idénticos cuyo voltaje de modulación de canal es $V_M = 20$ V, la constante de canal es $K_x = 20$ μA/V^2 y la longitud del canal es $L = 10$ μm. La relación W/L de la fuente de corriente es dos, y $K_x = 10$ μA/V^2. Suponer que $V_{DD} = V_{SS} = 5$ V.

(b) Utilizar PSpice/SPICE para determinar la ganancia en voltaje diferencial de señal pequeña A_d para la que $v_{G1} = 1$ mV y $v_{G2} = 0$.

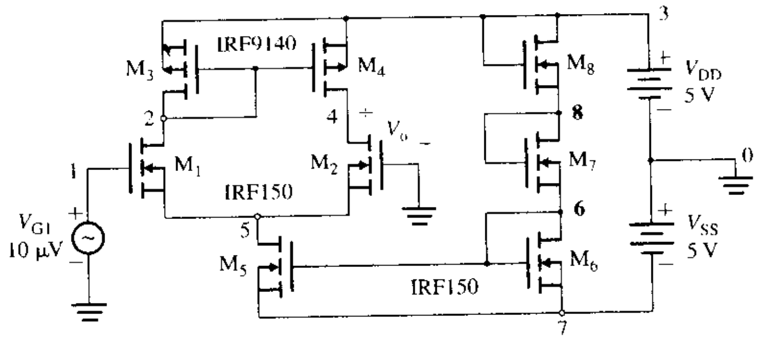
SOLUCIÓN

(a) $A_d = 60$, $I_Q = 10$ μA, $V_M = 20$ V, $K_x = 20$ μA/V^2, y $L = 10$ μm. De la ecuación (13.163), encontramos la constante K_P del MOS es

$$K_P = (I_Q/2)(A_d/V_M)^2 = (10\ \mu A/2)(60/20)^2 = 45\ \mu A/V^2$$

www.elsolucionario.net

FIGURA 13.47 Amplificador con CMOS



De acuerdo con la ecuación (13.48), el valor de la relación W/L es

$$W/L = K_P/K_x = (45\ \mu)/20 = 2.25$$

En vista de que $L = 10\ \mu$m, el valor deseado es $W = 2.25 \times 10\ \mu\text{m} = 22.5\ \mu$m. Con transistores idénticos para la fuente de corriente,

$$V_{GS6} = (V_{DD} + V_{SS})/3 = (5 + 5)/3 = 3.33\text{ V}$$

Ya que $W = 2L$ para los MOSFET de la fuente de corriente, la constante del MOS es

$$K_p = WK_x/2L = 2 \times 10\ \mu\text{A/V}^2/2 = 10\mu\text{A/V}^2$$

La corriente de polarización está dada por

$$I_Q = K_{P6}(V_{GS6} - V_t)^2$$

que, para $V_{GS6} = 3.33$ V, $I_Q = 10\ \mu$A y $K_{P6} = 10\ \mu\text{A/V}^2$, da $V_t = 2.33$ V. Entonces

$$r_{o2} = r_{o4} = 2V_M/I_Q = 2 \times 20/(10\ \mu) = 4\text{ M}\Omega$$
$$R_o = r_{o2} \| r_{o4} = 2\text{ M}\Omega$$

(b) El amplificador CMOS para la simulación con PSpice también se muestra en la figura 13.47. El listado del archivo de circuito es el siguiente:

```
Ejemplo 13.12 Amplificador CMOS
V1D1  1  0  DC  1mV     ; Voltaje de entrada diferencial de 1 mV
VDD  3  0  DC  5V
VSS  0  7  DC  5V
M1  2  1  5  5  NMOD
M2  4  0  5  5  NMOD
.MODEL NMOD NMOS (KP=45U VTO=2.33 L=10U W=22.5U LAMBDA=0.05)
M3  2  2  3  3  PMOD
M4  4  2  3  3  PMOD
.MODEL PMOD  PMOS  (KP=45U VTO=-2.33 L=10U W=22.5U LAMBDA=0.05)
M5  5  6  7  7  CMOD
M6  6  6  7  7  CMOD
M7  8  8  6  6  CMOD
M8  3  3  8  8  CMOD
.MODEL CMOD NMOS (KP=10U VTO=2.33 L=10U W=20U LAMBDA=0.05)
.TF V(4) V1D1           ; Análisis de la función de transferencia
.OP                     ; Imprime los detalles de la polarización
.END
```

Los resultados de la simulación (análisis .TF) son los siguientes. (Los valores esperados se listan a la derecha.)

www.elsolucionario.net


```
**** SMAL-SIGNAL CHARACTERISTICS
V(4)/VID1=7.943E+01=79.43                        (A_id = 60)
INPUT RESISTANCE AT VID1=1.000E+20               (R_id = ∞)
OUTPUT RESISTANCE AT V(4)=2.121E+06=2.12 MV      (R_od = 2 MΩ)
ID=1.13E-05                                      (I_Q = 10 µA)
```

▸ **NOTA:** Como se esperaba, los resultados de PSpice dependen de los valores de la relación W/L para los MOSFET. Si se ejecuta PSpice a partir del diagrama, será necesario cambiar los parámetros de modelo de los MOSFET; de lo contrario, los resultados serán distintos de los mostrados.

ASPECTOS PRINCIPALES DE LA SECCIÓN 13.12

- El amplificador MOS exhibe una característica lineal de cd, y tiene una resistencia de carga muy elevada, que tiende a infinito.
- Es relativamente fácil conectar transistores MOS en configuración de cascode, con el fin de controlar la corriente de drenaje y obtener una resistencia de salida grande. Se puede obtener una ganancia en voltaje grande con una conexión cascode.

13.13 *Amplificadores diferenciales BiCMOS*

Existen dos tecnologías establecidas para el diseño de circuitos integrados: la BJT y la CMOS, que utiliza NMOS y PMOS. Cada tipo tiene ventajas y desventajas específicas. Una tecnología de reciente aparición, que se conoce como *tecnología BiCMOS*, utiliza el proceso bipolar-CMOS (BiCMOS) y combina MOSFET de canal n y de canal p junto con BJT de tipo *npn* o *pnp* (o, a veces, ambos) sobre la misma pastilla de semiconductor. El circuito BiCMOS aprovecha las ventajas de cada tipo para proporcionar las funciones de circuito deseadas.

Comparaciones entre amplificadores con BJT y amplificadores con CMOS

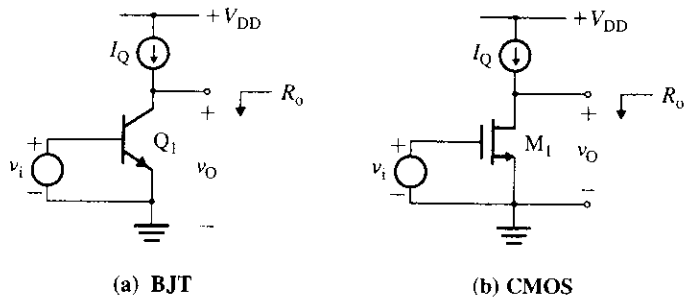
Primero se estudiarán los amplificadores básicos con BJT y con MOS. En la figura 13.48(a) se muestra un amplificador con BJT, con una carga activa similar a la del semicircuito de un par diferencial BJT. La resistencia de salida está dada por

$$R_o = r_o = \frac{V_A}{I_C} \tag{13.164}$$

donde V_A es el voltaje Early. Normalmente, $V_A = 50$ V e $I_C = 5$ µA, por lo que $r_o = 50/(5\ \mu\text{A}) = 10$ MΩ. Suponiendo que la carga de la fuente de corriente tiene una resistencia infinita, la ganancia en voltaje está dada por

$$\begin{aligned} A_d &= -g_m R_o = -g_m r_o \\ &= -\frac{I_C}{V_T} \times \frac{V_A}{I_C} = -\frac{V_A}{V_T} \end{aligned} \tag{13.165}$$

FIGURA 13.48 Amplificadores básicos BJT y CMOS



www.elsolucionario.net

que es independiente de la corriente de polarización I_C. Ya que, a temperatura ambiente $V_A = 50$ V y $V_T = 25.8$ mV, la ganancia intrínseca de un amplificador BJT es $A_d = -1938$ V/V. La resistencia de entrada es

$$R_i = r_\pi = \beta_F \frac{V_T}{I_C} \tag{13.166}$$

que generalmente es baja. Normalmente, $\beta_F = 60$ e $I_C = 5$ μA, por lo que $R_i = 60 \times 25$ mV/5 μA = 300 kΩ. Aunque el hecho de reducir el valor de I_C incrementaría R_i, esto disminuye la g_m del transistor y, por tanto, el límite superior de frecuencia del amplificador —esto es, la f_T de la ecuación (8.15).

Ahora se considerará el amplificador MOSFET que se muestra en la figura 13.48(b). La resistencia de salida está dada por

$$R_o = r_o = \frac{V_M}{I_D} \tag{13.167}$$

donde V_M es el voltaje de modulación del canal. Normalmente, $V_A = 20$ V e $I_D = 5$ μA, por lo que $r_o = 20/(5\ \mu A) = 4$ MΩ. Suponiendo que la carga de la fuente de corriente tiene una resistencia infinita, la ganancia en voltaje está dada por

$$\begin{aligned} A_d &= -g_m R_o = -g_m r_o \\ &= -2\sqrt{I_D K_P}\left(\frac{V_M}{I_D}\right) = -2\left(\frac{K_P}{I_D}\right)^{1/2} V_M \end{aligned} \tag{13.168}$$

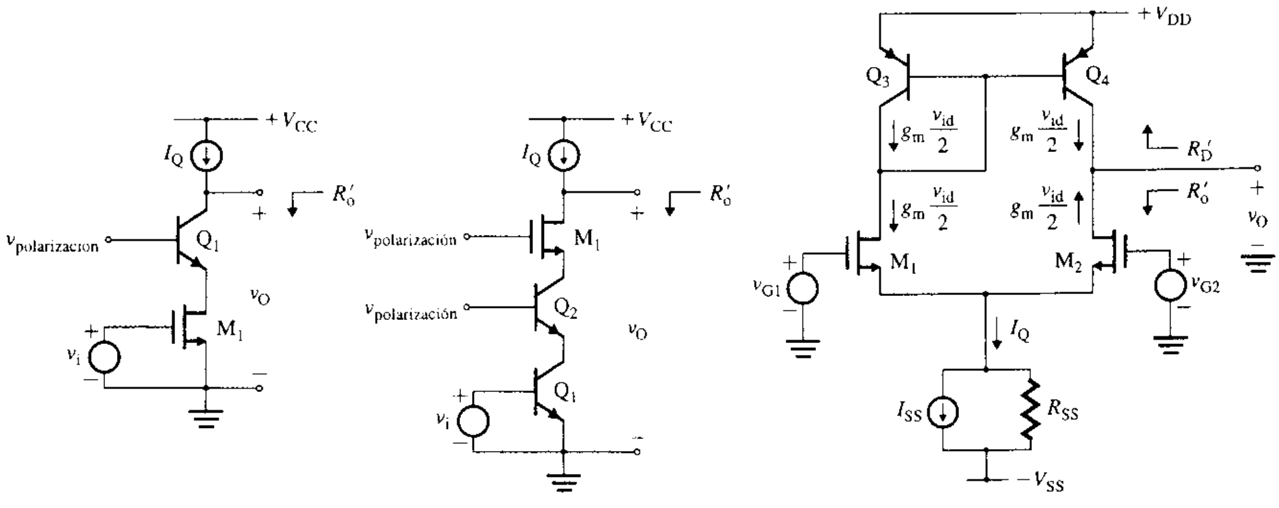
Por tanto, la ganancia es inversamente proporcional a $\sqrt{I_D}$, y se incrementará conforme disminuya la corriente de polarización. Sin embargo, la reducción de la corriente de polarización de cd disminuye el ancho de banda del amplificador. Por ejemplo, si $I_D = 5$ μA, $V_M = 20$ V y $K_P = 25\ \mu A/V^2$, $A_d = -89$.

En resumen, para el mismo valor de corriente de polarización I_D, los valores de g_m y de r_o son mucho más grandes para un amplificador BJT que para un amplificador MOSFET —comúnmente, en 2.5 veces—. El V_A de un amplificador BJT (50 V) es superior al V_M de un MOSFET (20 V). La ganancia en voltaje de un amplificador BJT es más grande que la de un amplificador MOSFET en un factor de 10, aproximadamente. No obstante, un amplificador MOSFET tiene una resistencia de entrada prácticamente infinita.

Amplificadores BiCMOS

El amplificador BiCMOS combina las mejores características de los amplificadores BJT y MOSFET. Está formado por conexiones de tipo cascode de BJT y de MOSFET. El semicircuito básico para la configuración BiCMOS se muestra en la figura 13.49(a). El

FIGURA 13.49 Amplificador BiCMOS



(a) Configuración CMOS básica **(b)** Configuración BiCMOS en cascode **(c)** Amplificador BiCMOS

www.elsolucionario.net

MOSFET M_1 actúa como dispositivo excitador, y el BJT Q_1, como carga. La configuración cascode se muestra en la figura 13.49(b). El BJT Q_1 actúa como dispositivo excitador, y el MOSFET M_1 y el BJT Q_2 actúan como carga. La figura 13.49(c) muestra un amplificador BiCMOS; este amplificador es idéntico al amplificador CMOS de la figura 13.45. Como su abreviatura lo indica, el espejo de corriente en un BiCMOS es bipolar, en lugar de unipolar, como en el caso de los dispositivos MOS. Los transistores M_1 y M_2 son los dispositivos amplificadores. El transistor Q_4 actúa como carga del transistor M_2. La resistencia de salida R_o es la combinación en paralelo de la resistencia de salida $r_{o2} = 2V_M/I_Q$ para el transistor M_2, y la resistencia de salida $r_{o4} = 2V_A/I_Q$ para el transistor Q_4. Esto es,

$$R_o = R'_o \| R'_D = r_{o2} \| r_{o4} \tag{13.169}$$

$$= \frac{2V_A V_M}{I_Q(V_A + V_M)} \tag{13.170}$$

La ganancia en voltaje diferencial A_d está dada por

$$A_d = \frac{v_o}{v_{id}} = -g_m(r_{o2} \| r_{o4}) \tag{13.171}$$

donde g_m, que es la transconductancia del MOSFET excitador M_2, está dada por la ecuación (13.158). Sustituyendo $(r_{o4} \| r_{o2}) = 2V_A V_M / I_Q(V_A + V_M)$ y $g_m = \sqrt{2K_P I_Q}$ en la ecuación anterior, se obtiene

$$A_d = -\sqrt{2K_P I_Q}\, \frac{2V_M V_A}{I_Q(V_A + V_M)} \tag{13.172}$$

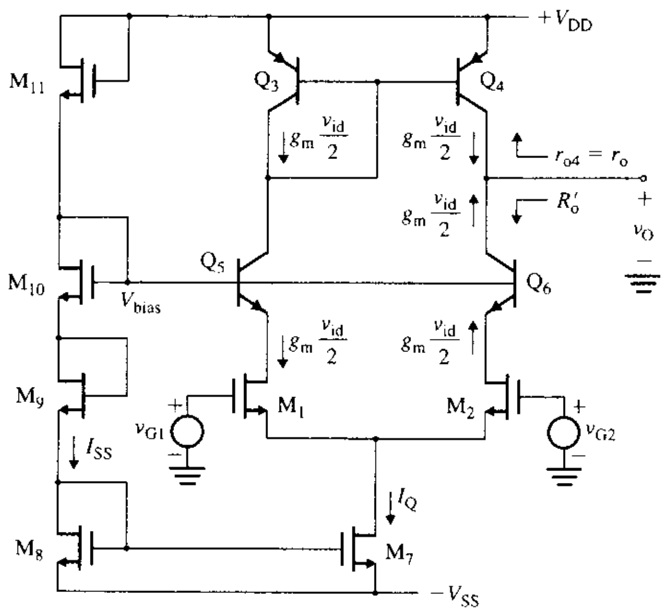
Ya que $r_{o4} > r_{o2}$, R_o y A_d serán mayores en un amplificador BiCMOS que en un amplificador CMOS.

Amplificadores BiCMOS en cascode

Igual que en el caso del amplificador BJT en cascode de la figura 13.33, los amplificadores BiCMOS pueden utilizar transistores en cascode para incrementar la ganancia en voltaje. Esta configuración se muestra en la figura 13.50. Los transistores Q_5 y Q_6 están conectados en una configuración de base común, y forman una etapa diferencial de base común. Como se muestra en la figura 13.34(c), la resistencia del emisor R'_E de Q_6 es la combinación en paralelo de $r_{\pi 6}$ y r_{o2}. Esto es,

$$R'_E = r_{\pi 6} \| r_{o2} \cong r_{\pi 6} \tag{13.173}$$

FIGURA 13.50 Amplificador BiCMOS en cascode



www.elsolucionario.net

(ya que $r_{o2} >> r_{\pi 6}$). Utilizando la ecuación (13.32), se obtiene R'_o como

$$R'_o = r_{o6}(1 + g_{m6}R'_E) = r_{o6}(1 + g_{m6}r_{\pi 6}) = r_{o6}(1 + \beta_{F6}) \equiv \beta_{F6}r_{o6} \quad (13.174)$$

En vista de que todos los dispositivos están polarizados por la misma corriente $r_{o6} = r_{o4} = r_o$, todas las β_F son iguales. Por tanto, R'_o, que es la resistencia de salida equivalente de la combinación de Q_2 y Q_6, está dada por

$$R'_o = \beta_F r_o \quad (13.175)$$

Por tanto, la resistencia de salida del amplificador se convierte en

$$R_o = r_o \| R'_o = r_o \| \beta_F r_o \equiv r_o \quad (13.176)$$

La ganancia en voltaje diferencial se convierte en

$$A_d = -g_m R_o = -g_{m1} r_o \quad (13.177)$$

Sustituyendo $g_m = \sqrt{2K_P I_Q}$ y $r_o = 2\,V_A/I_Q$ en la ecuación anterior, se obtiene

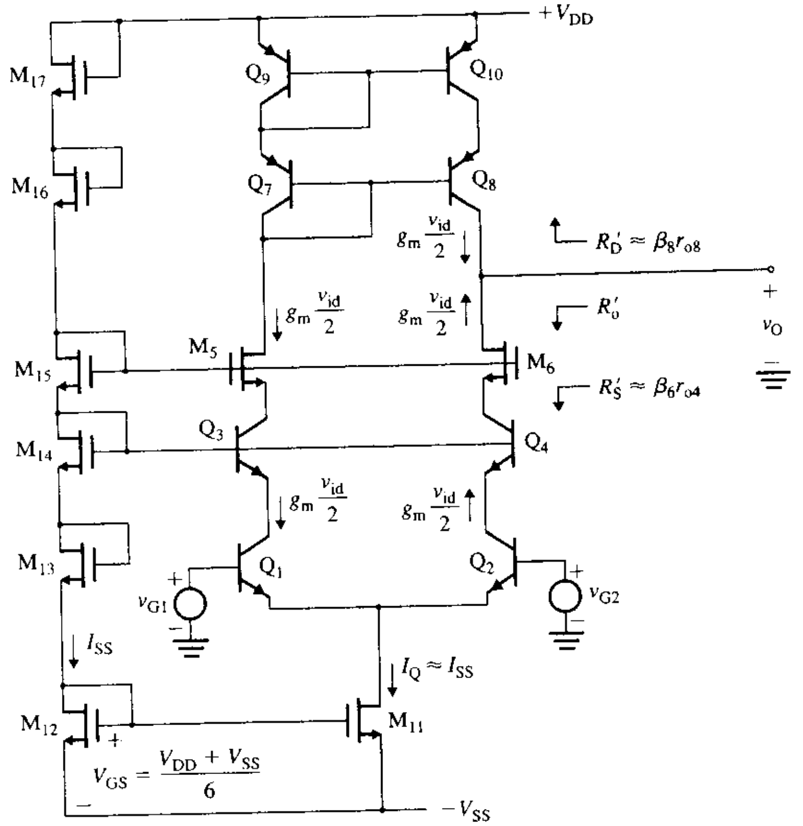
$$A_d = -\sqrt{2K_P I_Q}\,\frac{2V_A}{I_Q} = -2V_A\sqrt{\frac{2K_P}{I_Q}} \quad (13.178)$$

lo que da una ganancia en voltaje mayor que con la ecuación (13.172).

Se puede obtener una ganancia muy grande con un cascode doble, como se observa en la figura 13.51. Hay dos conexiones en cascode: la primera conecta los BJT Q_1, Q_2, Q_3 y Q_4, y la segunda conecta los MOSFET M_5 y M_6. La resistencia R'_S, vista desde el colector de Q_4, será

$$R'_S = r_{o4}(1 + \beta_{F4}) \equiv \beta_{F4}r_{o4} \quad (13.179)$$

FIGURA 13.51 Amplificador BiCMOS en cascode doble



www.elsolucionario.net

que será la resistencia de la fuente de M_6. Utilizando la ecuación (13.59), se puede calcular la resistencia de salida R'_o de M_6 como

$$R'_o \cong r_{o6}(1 + g_{m6}R'_S) = r_{o6}(1 + g_{m6}\beta_{F4}r_{o4}) \quad \textbf{(13.180)}$$

$$\cong r_{o6}g_{m6}\beta_{F4}r_{o4} \quad \textbf{(13.181)}$$

Al igual que los transistores Q_2 y Q_4, los transistores Q_8 y Q_{10} también están conectados en cascode, y sus ecuaciones serán similares a las correspondientes a Q_2 y a Q_4. De la ecuación (13.174), la resistencia vista desde el colector de Q_8 es

$$R'_D = r_{o8}(1 + \beta_{F8}) \cong \beta_{F8}r_{o8} \quad \textbf{(13.182)}$$

Por consiguiente, la resistencia de salida del amplificador se convierte en

$$R_o = R'_D \,\|\, R'_S = (r_{o6}g_{m6}\beta_{F4}r_{o4}) \,\|\, (\beta_{F8}r_{o8}) \quad \textbf{(13.183)}$$

$$= \beta_F r_o \quad (\text{para } r_{o4} = r_{o8} = r_o, \beta_{F8} = \beta_F) \quad \textbf{(13.184)}$$

La ganancia en voltaje diferencial se transforma en

$$A_d = -g_m R_o = -g_m(r_{o6}g_{m6}\beta_{F4}r_{o4}) \,\|\, (\beta_{F8}r_{o8}) \quad \textbf{(13.185)}$$

$$= -g_m\beta_F r_o \quad \textbf{(13.186)}$$

donde $g_m = I_Q/2V_T$. La ecuación (13.186) muestra un incremento considerable en la ganancia en voltaje.

EJEMPLO 13.13 ▸ **Análisis de amplificadores BiCMOS** La corriente de polarización de cd de un amplificador BiCMOS se mantiene constante en $I_Q = 10\ \mu A$. Todos los transistores bipolares son idénticos, con $V_A = 50$ V y $\beta_F = 40$. También, los transistores MOS son idénticos, con $V_M = 20$ V, $K_P = 25\ \mu A/V^2$, $W = 30\ \mu m$ y $L = 10\ \mu m$. Suponer que $V_T = 25.8$ mV. Determinar la ganancia en voltaje diferencial A_d para una salida de una sola terminal **(a)** para el amplificador BiCMOS de la figura 13.49(c), **(b)** para el amplificador BiCMOS en cascode de la figura 13.50 y **(c)** para el amplificador BiCMOS en doble cascode de la figura 13.51.

SOLUCIÓN $V_A = 50$ V y $\beta_F = 40$. Además, $V_M = 20$ V, $K_P = 25\ \mu A/V^2$, $W = 30\ \mu m$, $L = 10\ \mu m$ e $I_D = I_C = I_Q/2 = 10\ \mu A/2 = 5\ \mu A$.

(a) Se tiene

$$r_{o2} = 2V_M/I_Q = 2 \times 20/(10\ \mu A) = 4\ M\Omega$$
$$r_{o4} = 2V_A/I_Q = 2 \times 50/(10\ \mu A) = 10\ M\Omega$$
$$R_o = r_{o2} \,\|\, r_{o4} \cong 4\ M\Omega \,\|\, 10\ M\Omega = 2.86\ M\Omega$$
$$g_{m2} = \sqrt{2K_P I_Q} = \sqrt{2 \times 25\ \mu \times 10\ \mu} = 22.36\ \mu A/V$$

Por tanto, el voltaje diferencial se convierte en

$$A_d = -g_{m2}R_o = -22.36\ \mu \times 2.86\ M = -63.9$$

(b) Se tiene

$$r_{o4} = r_{o6} = 2V_A/I_Q = 2 \times 50/(10\ \mu A) = 10\ M\Omega$$
$$R'_o = \beta_F r_{o6} = 40 \times 10\ M\Omega = 400\ M\Omega$$
$$R_o = r_{o4} \,\|\, R'_o = 10\ M \,\|\, 400\ M = 10\ M\Omega$$
$$g_{m2} = \sqrt{2K_P I_Q} = \sqrt{2 \times 25\ \mu \times 10\ \mu} = 22.36\ \mu A/V$$

Por tanto, el voltaje diferencial se transforma en

$$A_d = -g_{m2}R_o = -22.36\ \mu \times 10\ M = -223.6$$

(c) De acuerdo con la ecuación (13.184),

$$R_o = \beta_F r_o = 40 \times 10\ M = 400\ M\Omega$$
$$g_{m2} = I_Q/2V_T = 10\ \mu A/(2 \times 25.8\ mV) = 193.8\ \mu A/V$$

www.elsolucionario.net

En consecuencia, la ganancia en voltaje diferencial se convierte en

$$A_d = -g_{m2}R_o = -193.8\ \mu A \times 400\ M = -77\ 520$$

que es considerablemente mayor que en el caso de las otras dos configuraciones.

ASPECTOS PRINCIPALES DE LA SECCIÓN 13.13

- El amplificador BiCMOS combina las ventajas de las tecnologías BJT y MOS, con el fin de obtener una resistencia infinita de entrada, y una ganancia en voltaje y una CMRR grandes, como características deseables del circuito.
- Los transistores BJT y MOS se pueden conectar en cascode para proporcionar una resistencia de salida extremadamente grande, así como una ganancia en voltaje grande.

13.14 *Respuesta en frecuencia de los amplificadores diferenciales*

Los transistores de los amplificadores diferenciales tienen capacitancias —por lo que la ganancia de este tipo de amplificadores dependerá de la frecuencia—. Para determinar la respuesta en frecuencia de los amplificadores diferenciales se pueden aplicar las técnicas del capítulo 8 para el análisis de la respuesta en frecuencia. En esta sección, se considerará únicamente la ganancia diferencial con cargas pasivas y activas. R_C representa la resistencia de salida de la fuente activa.

Primero se estudiará el semicircuito diferencial que se muestra en la figura 13.52(a). Al remplazar el transistor por su modelo en frecuencia, se obtiene el circuito de la figura 13.52(b). Dado que la señal de entrada es $v_{id}/2$, los parámetros r_π, C_π y C_μ del modelo de transistor se escalan por un factor de 2. Como $g_m(R_C \| r_{o1}) >> 1$, C_μ dominará la frecuencia de corte alta ω_H. Si se remplaza $C_\mu/2$ por su capacitancia Miller efectiva C_M, se obtiene el circuito equivalente que se muestra en la figura 13.52(c). Esto es,

$$C_M = (C_\mu/2)[1 + g_m(R_C \| r_{o1})] \tag{13.187}$$

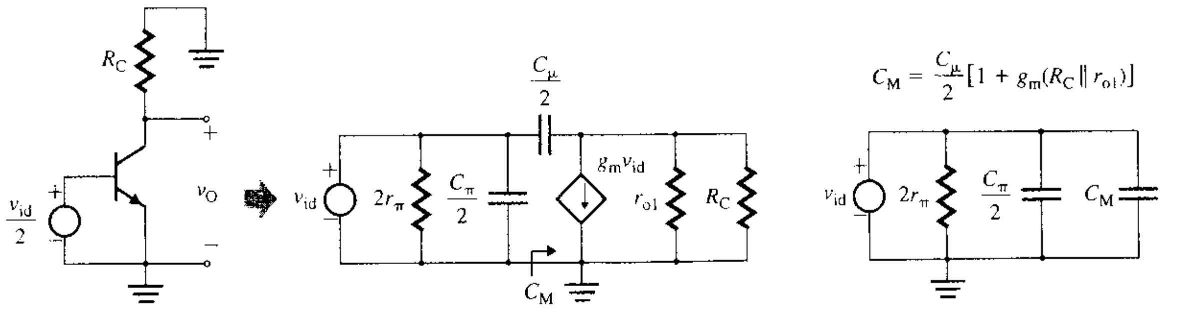
Por tanto, la frecuencia de corte alta ω_H está dada por

$$\omega_H = \frac{1}{2r_\pi(C_\pi/2 + C_M)} = \frac{1}{2r_\pi\{C_\pi/2 + (C_\mu/2)[1 + g_m(R_C \| r_{o1})]\}} \tag{13.188}$$

la cual, para $R_C = r_{o1} = r_o$ y $g_m(R_C \| r_{o1}) >> 1$, se puede aproximar mediante

$$\omega_H = \frac{1}{2r_\pi(C_\mu/2)g_m r_o/2} = \frac{2}{r_\pi C_\mu g_m r_o} = \frac{2}{r_\pi C_\mu g_m R_C} \tag{13.189}$$

FIGURA 13.52 Semicircuito diferencial y equivalente de frecuencia alta



(a) Semicircuito (b) Circuito equivalente de frecuencia alta (c) Circuito equivalente simplificado

www.elsolucionario.net

La resistencia de la fuente es $R_S = 0$. La resistencia efectiva para $C_\pi/2$ será $R_{C\pi} = (2r_\pi \| R_S) = 0$. Por tanto, la frecuencia de corte debida a $C_\pi/2$ estará en el infinito y no tendrá influencia sobre ω_H en la ecuación (13.189). Por tanto, la ganancia diferencial en función de la frecuencia está dada por

$$A_d(j\omega) = \frac{A_{do}}{1 + j\omega/\omega_H} \tag{13.190}$$

donde $A_{do} = g_m(r_{o2} \| r_{o4})$ es la ganancia diferencial a frecuencia baja con un voltaje de salida diferencial.

Ahora se analizará el circuito de salida para el amplificador con una carga activa, como el que se ve en la figura 13.30. El equivalente de ca de dicho circuito se muestra en la figura 13.53(a). Al remplazar los transistores por su modelo en frecuencia, se obtiene la figura 13.53(b). Ya que la transconductancia efectiva es $2g_m$, la capacitancia de Miller C_M se convierte en

$$C_M = (C_\mu/2)[1 + 2g_m(r_{o2} \| r_{o4})] \tag{13.191}$$

Por tanto, la frecuencia de corte alta ω_H está dada por

$$\omega_H = \frac{1}{2r_\pi\{C_\pi/2 + (C_\mu/2)[1 + 2g_m(r_{o2} \| r_{o4})]\}} \tag{13.192}$$

la cual, para $r_{o2} = r_{o4} = r_o$ y $2g_m(r_{o2} \| r_{o4}) >> 1$, se puede aproximar mediante

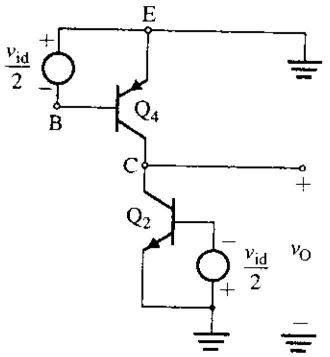
$$\omega_H = \frac{1}{2r_\pi(C_\mu/2)g_m r_o} = \frac{1}{r_\pi C_\mu g_m r_o} \tag{13.193}$$

Por tanto, la ganancia diferencial en función de la frecuencia está dada por

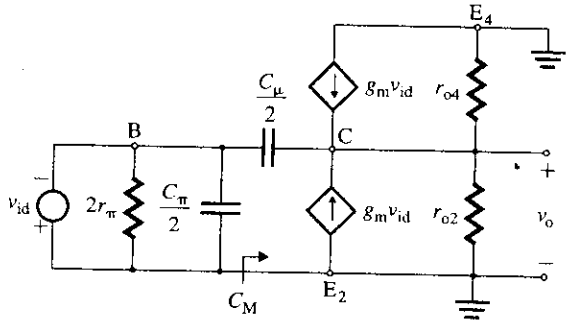
$$A_d(j\omega) = \frac{A_{do}}{1 + j\omega/\omega_H} \tag{13.194}$$

donde $A_{do} = -2g_m(r_{o2} \| r_{o4})$ es la ganancia diferencial a frecuencia baja con una carga activa y con una salida de una sola terminal.

FIGURA 13.53
Amplificador diferencial con carga activa y equivalente de frecuencia alta



(a) Circuito equivalente de ca



(b) Circuito equivalente de frecuencia alta

Se observa de la ecuación (13.189) que la frecuencia de corte alta es el doble que la correspondiente a un amplificador con una carga activa y una salida de una sola terminal. Sin embargo, esta frecuencia de corte alta para un amplificador con una carga pasiva se obtiene a costa de la ganancia en voltaje de salida. Por esta razón, la primera etapa de un amplificador de banda ancha a menudo utiliza un circuito balanceado con voltaje diferencial cuando la CMRR no es la principal consideración.

www.elsolucionario.net

13.15 *Diseño de amplificadores diferenciales*

Los amplificadores diferenciales se utilizan como etapa de entrada, y se diseñan para una ganancia diferencial elevada, una elevada CMRR y resistencias de entrada diferenciales y en modo común grandes. El diseño de una etapa diferencial involucra los pasos siguientes:

Paso 1. Identificar las especificaciones: la ganancia diferencial A_d, la CMRR, la resistencia de entrada R_{id} y los voltajes de alimentación de cd V_{CC} y V_{EE} (o V_{DD} y V_{SS}).

Paso 2. Seleccionar el tipo de amplificador diferencial (BJT, JFET, CMOS o BiCMOS).

Paso 3. Determinar la corriente de polarización I_Q requerida para la ganancia diferencial y la resistencia de entrada deseadas.

Paso 4. Elegir el tipo de fuente de corriente (BJT o MOSFET), y determinar los parámetros de sus componentes. Utilizar los valores estándar de los componentes.

Paso 5. Para una carga activa con espejo de corriente, escoger el tipo de fuente de corriente (BJT o MOSFET) necesaria para obtener la ganancia en voltaje deseada, y determinar los parámetros dè sus componentes.

Paso 6. Determinar los parámetros de voltaje, corriente y potencia de los componentes activos y pasivos.

Paso 7. Analizar y evaluar el amplificador diferencial completo para verificar las especificaciones deseadas.

Paso 8. Utilizar PSpice/SPICE para simular y comprobar el diseño, utilizando los valores estándar de los componentes estándar, con sus tolerancias.

Resumen

Las fuentes de corriente activas son de uso común en los circuitos integrados para polarizar los circuitos con transistor en los puntos de operación apropiados. Existen varios tipos de fuentes de corriente. La corriente de salida de una buena fuente es independiente de los parámetros del transistor, y ofrece una resistencia de salida grande. El diseño de las fuentes de corriente con BJT puede simplificarse despreciando las corrientes de base de los transistores, y suponiendo una caída constante de voltaje entre la base y el emisor. Por lo general, en las fuentes de corriente se utilizan BJT y MOSFET conectados como diodos, en lugar de diodos, con el fin de dar características de pareamiento tipo espejo.

La fuente de corriente puede ser o fuente o consumidor, dependiendo de la forma en que se conecte. A menudo se conectan espejos de corriente como carga activa para incrementar la resistencia de salida y la ganancia en voltaje de un amplificador diferencial. Las conexiones de tipo cascode también incrementan la ganancia en voltaje.

Los amplificadores acoplados por emisor (o acoplados por fuente) ofrecen la ventaja del acoplamiento directo de las etapas en cascada. Por lo general, se utilizan como etapa de entrada de los amplificadores diferenciales para proporcionar una elevada resistencia de entrada y una CMRR alta. Sin embargo, el rango del voltaje de entrada diferencial es muy pequeño (normalmente, de dos a tres veces V_T para el amplificador con BJT). La CMRR depende de la resistencia de salida de la fuente de corriente de polarización. Por tanto, es deseable una fuente de corriente con un valor de resistencia de salida grande. Los pares diferenciales acoplados por fuente ofrecen una resistencia de entrada más elevada que los pares acoplados por emisor, pero tienen una CMRR baja.

Referencias

1. P. E. Allen y D. R. Holberg, *CMOS Analog Circuit Design.* Nueva York: Oxford University Press, 1996.
2. P. M. Chirlian, *Analysis and Design of Integrated Electronic Circuits.* Nueva York: John Wiley and Sons, 1986.
3. L. J. Giacoletto, *Differential Amplifiers.* Nueva York: John Wiley and Sons, 1970.
4. V. H. Grinich y H. G. Jackson, *Introduction to Integrated Circuits.* Nueva York: McGraw-Hill, Inc., 1975.

Preguntas de repaso

1. ¿Cuáles son las ventajas y desventajas de una fuente básica de corriente?

2. ¿Cuáles son las ventajas y desventajas de una fuente modificada de corriente?

3. ¿Cuáles son las ventajas y desventajas de una fuente de corriente Widlar?

www.elsolucionario.net

4. ¿Cuáles son las ventajas y desventajas de una fuente de corriente cascode?
5. ¿Cuáles son las ventajas y desventajas de una fuente de corriente Wilson?
6. ¿Cuáles son las diferencias entre las fuentes de corriente Widlar y Wilson?
7. ¿Qué es una carga espejo de corriente?
8. ¿Qué es la relación de rechazo de modo común CMRR?
9. ¿Cuáles son las ventajas de un par acoplado por emisor?
10. ¿Cuál es la característica de cd de un par acoplado por emisor?
11. ¿Qué criterios de diseño darán un valor elevado de la CMRR en un par acoplado por emisor?
12. ¿Cuáles son las ventajas de un par acoplado por fuente?
13. ¿Cuál es la característica de cd de un par acoplado por fuente?
14. ¿Qué criterios de diseño darán un valor elevado de la CMRR en un par acoplado por fuente?
15. ¿Cuál es el propósito de las conexiones de tipo cascode de los transistores?

Problemas

El símbolo **D** indica que se trata de un problema de diseño. El símbolo **P** indica que se puede verificar la solución de un problema utilizando PSpice/SPICE o Electronics Workbench.

Suponga que los parámetros del dispositivo son: diodos, $I_S = 10^{-13}$ A e $I_{D(mín)} = 1$ mA para asegurar la conducción; transistores, $\beta_F = h_{fe} = 50$, $V_{BE} = 0.7$ V, $I_S = 10^{-14}$ A y $V_{CE(sat)} = 0.2$ V.

▸ 13.3 *Fuentes de corriente BJT*

13.1 Los parámetros de la fuente básica de corriente de la figura 13.2(a) son: $\beta_F = 150$, $R_1 = 20$ kΩ, $V_{CC} = 15$ V, $V_{BE1} = V_{BE2} = 0.7$ V y $V_A = 100$. Calcule **(a)** la corriente de salida $I_O = I_{C2}$, **(b)** la resistencia de salida R_o, **(c)** el voltaje equivalente de Thévenin V_{Th}, y **(d)** la relación de corriente de colector I_{C2}/I_{C1} si $V_{CE2} = 30$ V.

D P 13.2 **(a)** Diseñe la fuente básica de corriente de la figura 13.2(a), para obtener una corriente de salida I_O = 200 μA. Los parámetros del transistor son $\beta_F = 100$, $V_{CC} = 30$ V, $V_{BE1} = V_{BE2} = V_{CE1} = 0.7$ V y $V_A = 150$.

(b) Calcule la resistencia de salida R_o, el voltaje equivalente de Thévenin V_{Th} y la relación de corriente del colector si $V_{CE2} = 30$ V.

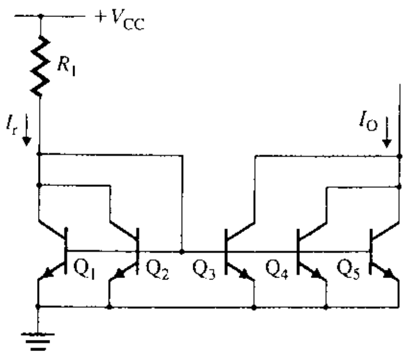
13.3 Los parámetros de la fuente modificada de corriente de la figura 13.4(a) son: $\beta_F = 150$, $R_1 = 10$ kΩ, $V_{CC} = 15$ V, $V_{BE1} = V_{BE2} = V_{BE3} = 0.7$ V y $V_A = 100$. Calcule **(a)** la corriente de salida $I_O = I_{C2}$, **(b)** la resistencia de salida R_o, **(c)** el voltaje equivalente de Thévenin V_{Th}, y **(d)** la relación de corriente de colector I_{C2}/I_{C1} si $V_{CE2} = 30$ V.

D P 13.4 **(a)** Diseñe la fuente básica modificada de corriente de la figura 13.4(a), para obtener una corriente de salida $I_O = 50$ μA. Los parámetros del transistor son: $\beta_F = 150$, $V_{CC} = 30$ V, $V_{BE1} = V_{BE2} = V_{BE3}$ = 0.7 V y $V_A = 100$.

(b) Calcule la resistencia de salida R_o, el voltaje equivalente de Thévenin V_{Th} y la relación de corriente del colector si $V_{CE2} = 20$ V.

13.5 Los transistores múltiples de la fuente de corriente de la figura P13.5 tienen: $\beta_F = 150$, $R_1 = 10$ kΩ, $V_{CC} = 15$ V y $V_A = 100$. Los voltajes base emisor son iguales, $V_{BE} = 0.7$ V. Calcule **(a)** la corriente de salida I_O, **(b)** la resistencia de salida R_o, **(c)** el voltaje equivalente de Thévenin V_{Th}, y **(d)** la relación de corriente de colector si $V_{CE2} = 15$ V.

FIGURA P13.5



www.elsolucionario.net

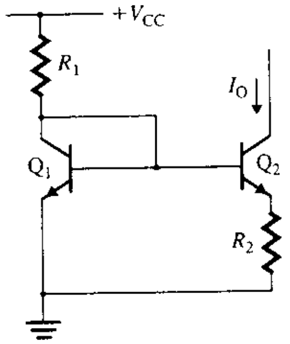
D P **13.6** (a) Diseñe la fuente de corriente Widlar de la figura 13.5(a), para obtener I_O = 10 μA e I_R = 2 mA. Los parámetros son: V_{CC} = 30 V, V_{BE1} = 0.7 V, V_T = 26 mV, V_A = 150 V y β_F = 100.

(b) Calcule la resistencia de salida R_o y el voltaje equivalente de Thévenin V_{Th}.

D P **13.7** Diseñe una fuente de corriente Widlar, como la que se muestra en la figura 13.5(a), para producir una corriente de salida de 10 μA. Suponga que β_F = 100, V_{CC} = 30 V y R_1 = 30 kΩ. Calcule la resistencia de salida R_o.

13.8 Determine la corriente de salida I_O y la resistencia de salida R_o del circuito de fuente de corriente de la figura P13.8. Suponga que V_{CC} = 30 V, R_1 = 20 kΩ, R_2 = 10 kΩ, V_{BE} = 0.7 V, V_A = 150 V y β_F = 100.

FIGURA P13.8

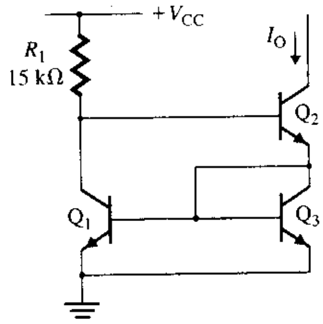


D P **13.9** (a) Diseñe la fuente de corriente Wilson de la figura 13.7(a) para obtener I_O = 10 μA. Los parámetros son: V_{CC} = 30 V, V_{BE} = 0.7 V, V_T = 26 mV, V_A = 100 V y β_F = 150.

(b) Calcule la resistencia de salida R_o y el voltaje equivalente de Thévenin V_{Th}.

13.10 Para la fuente de corriente Wilson de la figura P13.10, determine la corriente de salida I_O y la resistencia de salida R_o. Suponga que V_{CC} = 20 V, V_{BE} = 0.7 V, V_T = 26 mV, V_A = 150 V y β_F = 150.

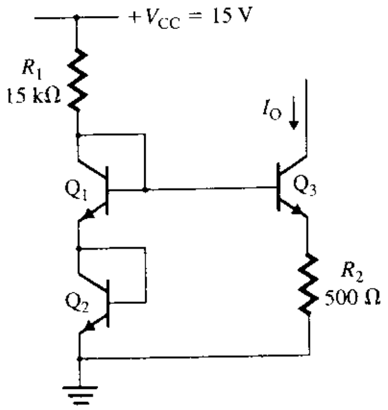
FIGURA P13.10



13.11 Repita el problema 13.10 para V_{CC} = 30 V.

13.12 Para la fuente de corriente de la figura P13.12, determine la resistencia de salida R_o y el voltaje equivalente de Thévenin V_{Th}. Suponga que V_{CC} = 30 V, V_{BE} = 0.7 V, V_T = 26 mV, V_A = 150 V y β_F = 150.

FIGURA P13.12

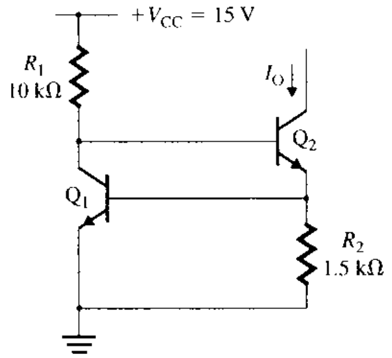


www.elsolucionario.net

13.13 Determine la sensibilidad S de la corriente de salida I_O para suministrar el voltaje V_{CC} para el circuito de la figura P13.13. S se define como

$$S = \frac{V_{CC}/I_O}{\delta I_O/\delta V_{CC}}$$

FIGURA P13.13



D **13.14** Diseñe una fuente de corriente BJT, de manera que $R_o \geq 50$ kΩ a una corriente de salida $I_O = 1$ mA.

D **13.15** Diseñe una fuente de corriente BJT, de manera que $R_o \geq 500$ kΩ a una corriente de salida $I_O = 1$ mA.

▸ 13.5 *Fuentes de corriente MOSFET*

13.16 Los parámetros de la fuente de corriente MOSFET de la figura 13.12 son: $V_t = 1$ V, $I_O = 20$ μA, $I_R = 20$ μA, $V_{DD} = 15$ V y $V_M = 40$ V. Las longitudes de canal son: $L_1 = L_2 = 10$ μm y $L_3 = 100$ μm, y $K_x = 20$ μA/V^2. Calcule los valores requeridos de **(a)** K_{P1}, W_1, **(b)** K_{P2}, W_2, **(c)** K_{P3}, W_3, y **(d)** la resistencia de salida R_o de la fuente de corriente. Suponga que $V_{GS1} = 1.5$ V y $V_{DS1} = 5$ V.

D **13.17** **(a)** Diseñe la fuente de corriente cascode de la figura 13.14(a) para obtener $I_O = 10$ μA. Suponga que $V_{DD} = 10$ V. Todos los MOSFET son idénticos, con $L = 20$ μm, $W = 60$ μm, $V_T = 1$ V, $K_x = 20$ μA/V^2 y $V_M = 40$ V.

(b) Calcule la resistencia de salida R_o y el voltaje equivalente de Thévenin V_{Th}.

D **13.18** **(a)** Diseñe la fuente de corriente Wilson de la figura 13.15(c), para obtener $I_O = 10$ μA. Suponga que $V_{DD} = 10$ V y $V_M = 40$ V. Todos los MOSFET son idénticos, con $L = 10$ μm, $W = 40$ μm, $K_x = 20$ μA/V^2 y $V_M = 40$ V.

(b) Calcule la resistencia de salida R_o y el voltaje equivalente de Thévenin V_{Th}.

D **13.19** Diseñe una fuente de corriente MOSFET, de manera que $R_o \geq 50$ kΩ a una corriente de salida $I_O = 1$ mA.

D **13.20** Diseñe una fuente de corriente MOSFET, de manera que $R_o \geq 500$ kΩ a una corriente de salida $I_O = 1$ mA.

▸ 13.9 *Amplificadores diferenciales BJT*

P **13.21** Los parámetros del par acoplado por emisor de la figura 13.21 son: $\beta_F = 150$, $R_{EE} = 20$ kΩ, $I_Q = 0.25$ mA, $V_{CC} = 12$ V y $R_C = 10$ kΩ.

(a) Calcule las corrientes de colector de cd a través de los transistores, si $v_{id} = 10$ mV.

(b) Suponiendo que $I_{C1} = I_{C2}$, calcule A_d, A_c y la CMRR; R_{id} y R_{ic}, y el voltaje de salida de señal pequeña, si $v_{B1} = 30$ mV y $v_{B2} = 20$ mV. Suponga que $V_T = 26$ mV.

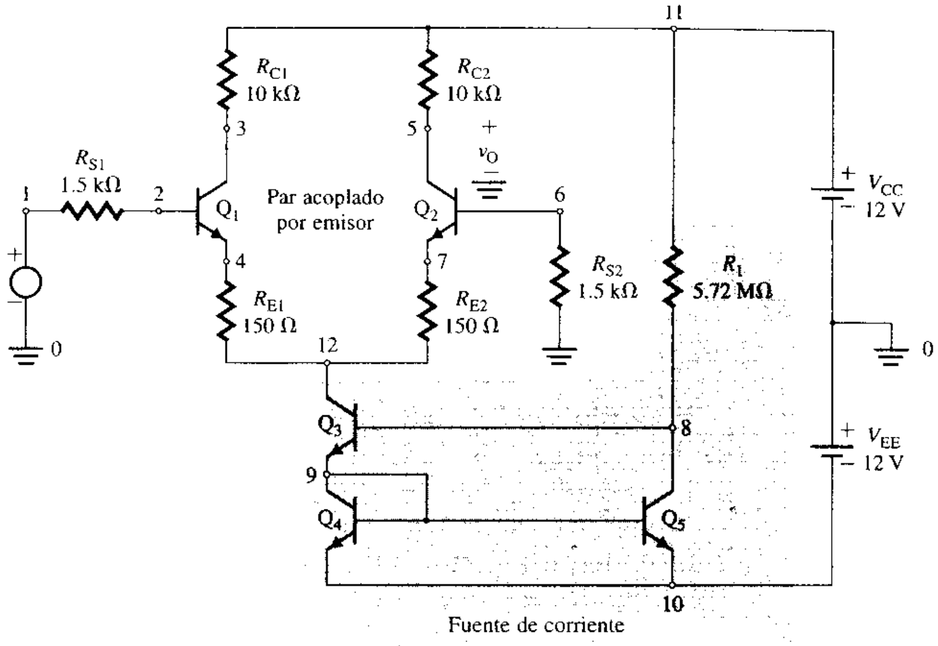
D **13.22** **(a)** Diseñe un par acoplado por emisor como el que se muestra en la figura 13.29, en el cual una terminal de entrada está aterrizada. La salida se toma del colector del transistor Q_2. La corriente de polarización es $I_Q = I_{EE} = 10$ mA, y $V_{CC} = -V_{EE} = 12$ V. Los transistores son idénticos. Suponga que $V_{BE} = 0.7$ V, $V_T = 26$ mV, $\beta_F = 100$ y $V_A = 40$ V. Se requiere una ganancia en voltaje de señal pequeña $A_1 = -150$.

(b) Calcule los valores de diseño de A_d, A_c y la CMRR.

P **13.23** En la figura P13.23 se muestra un amplificador diferencial. Los transistores son idénticos. Suponga que $V_{BE} = 0.7$ V, $V_T = 26$ mV, $\beta_F = 50$ y $V_A = 40$ V. Calcule los valores de A_d, R_{id}, A_c, R_{ic} y CMRR.

www.elsolucionario.net

FIGURA P13.23



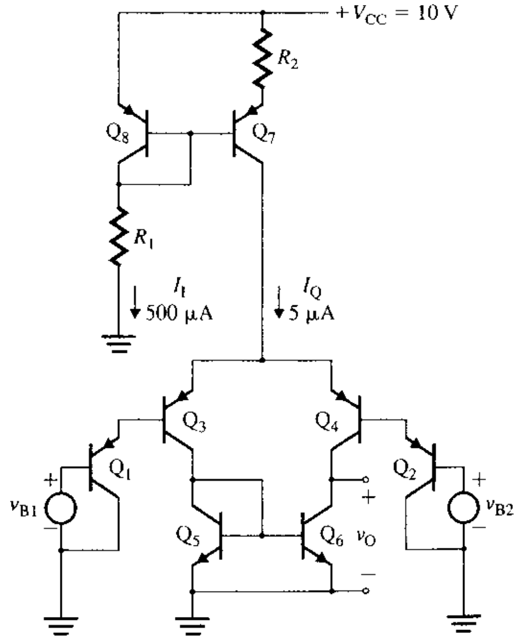
▸ **13.10** *Amplificadores diferenciales BJT con cargas activas*

13.24 Los parámetros del amplificador diferencial de la figura 13.32 son: $\beta_{F(npn)} = 100$, $\beta_{F(pnp)} = 50$, $V_A = 40$ V, $I_Q = 10$ μA y $V_{CC} = 10$ V. Calcule A_d, R_{id}, R_o y la ganancia en voltaje total $A_{d(carga)}$ con carga. Suponga que $V_T = 26$ mV.

13.25 Los parámetros del amplificador diferencial de la figura 13.33 son: $\beta_{F(npn)} = 100$, $\beta_{F(pnp)} = 50$, $V_A = 40$ V, $I_Q = 5$ μA y $V_{CC} = 10$ V. Calcule A_d, R_{id}, R_o y la ganancia en voltaje total $A_{d(carga)}$ con carga. Suponga que $V_T = 26$ mV.

P **13.26** En la figura P13.26 se muestra un amplificador diferencial. Los transistores son idénticos. Suponga que $V_{BE} = 0.7$ V, $V_T = 26$ mV, $\beta_{F(npn)} = 100$, $\beta_{F(pnp)} = 50$, $V_A = 40$ V y $V_{CC} = 10$ V. Calcule los valores de R_1, R_2, A_d, R_{id}, A_c, R_{ic} y la CMRR.

FIGURA P13.26



www.elsolucionario.net

▸ 13.11 *Amplificadores diferenciales JFET*

13.27 Los parámetros del par diferencial JFET de la figura 13.36 son: R_{SS} = 50 kΩ, I_Q = 1 mA, V_{DD} = V_{SS} = 30 V y R_D = 2 kΩ. Los JFET son idénticos, con V_P = −4 V e I_{DSS} = 20 mA.

(a) Calcule las corrientes de drenaje de cd a través de los JFET, si v_{id} = 30 mV.

(b) Suponiendo que $I_{D1} = I_{D2}$, calcule A_d, A_c y la CMRR; R_{id} y R_{ic}, y el voltaje de salida de señal pequeña, si v_{g1} = 50 mV y v_{g2} = 20 mV.

13.28 Repita el problema 13.27, si la fuente de corriente con transistor es remplazada con la resistencia R_{SS} = 100 kΩ. Esto es, I_{SS} = 0.

D P 13.29 **(a)** Diseñe un par diferencial JFET como el que se muestra en la figura 13.41, en la que una de las terminales de entrada está aterrizada. La salida se toma del drenaje del transistor J_2. La corriente de polarización de cd es I_Q y 5 mA, y $V_{DD} = V_{SS}$ = 15 V. Los JFET son idénticos, con V_p = −4 V, I_{DSS} = 20 mA. Se requiere una ganancia en voltaje de señal pequeña $|A_2|$ = 20.

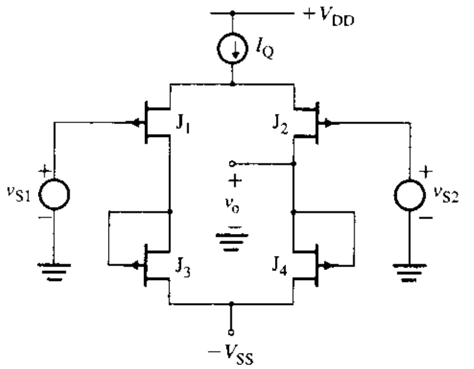
(b) Calcule los valores de diseño de A_d, A_c y la CMRR.

13.30 En la figura P13.30 se muestra un amplificador JFET. Los parámetros son: V_p = 4 V, I_{DSS} = −400 μA, V_M = 40 V, I_Q = 200 mA y $V_{DD} = -V_{SS}$ = 15 V.

(a) Calcule las corrientes de drenaje de cd de los JFET, si v_{id} = 10 mV.

(b) Suponiendo que $I_{D1} = I_{D2}$, calcule A_d, A_c y la CMRR; R_{id} y R_{ic}, y el voltaje de salida de señal pequeña, si v_{g1} = 20 mV y v_{g2} = 10 mV.

FIGURA P13.30

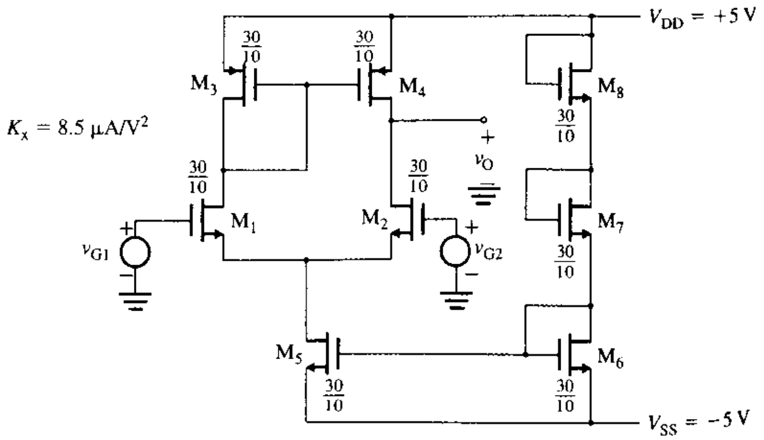


▸ 13.12 *Amplificadores diferenciales MOS*

D 13.31 Diseñe el amplificador CMOS que se muestra en la figura 13.47, determinando las relaciones W/L de los MOSFET y el voltaje de umbral V_t. La ganancia en voltaje diferencial debe ser A_d = 50 a la corriente de polarización I_Q = 1 mA. Suponga transistores idénticos, cuyo voltaje de modulación de canal es V_M = 40 V, la constante de canal es K_x = 10 μA/V² y la longitud del canal es L = 10 μm. La relación W/L de la fuente de corriente es la unidad, y $V_{DD} = -V_{SS}$ = 10 V.

13.32 En la figura P13.32 se muestra un amplificador CMOS. Los parámetros para el NMOS son: V_t = +2 V, V_M = −40 V y V_{GS} = +4 V en I_D = 1 mA; los parámetros para el PMOS son: V_t = −3 V, V_M = 40 V y V_{GS} = −6 V en I_D = 1 mA. Calcule **(a)** A_d, A_c y la CMRR, y **(b)** R_{id} y R_{ic}.

FIGURA P13.32

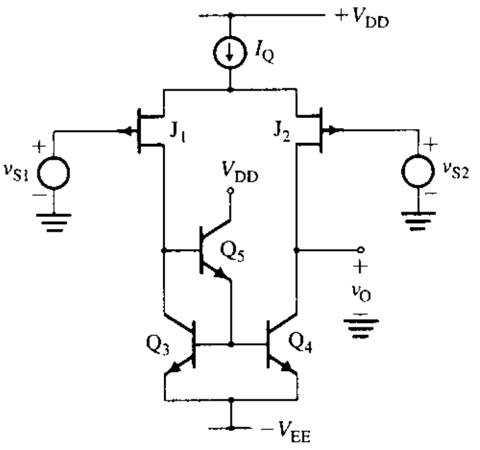


www.elsolucionario.net

▸ 13.13 *Amplificadores diferenciales BiCMOS*

13.33 En la figura P13.33 aparece un amplificador BiJFET. Los parámetros del JFET son: $V_p = 4$ V, $I_{DSS} = 400$ μA y $V_M = 100$ V. Los parámetros del BJT son: $\beta_{F(npn)} = 100$, $\beta_{F(pnp)} = 50$ y $V_A = 40$ V. Suponga que $V_{DD} = V_{EE} = 15$ V y que $I_Q = 200$ μA. Calcule A_d, A_c y la CMRR.

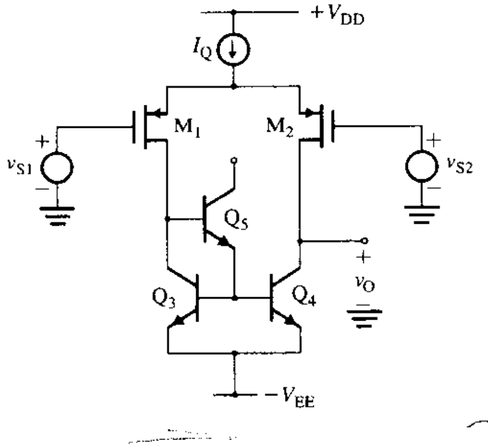
FIGURA P13.33



13.34 La corriente de polarización de cd de un amplificador BiCMOS se mantiene constante en $I_Q = 5$ μA. Todos los transistores bipolares son idénticos, con $\beta_{F(npn)} = 100$, $\beta_{F(pnp)} = 50$ y $V_A = 40$ V. Los transistores MOS también son idénticos, con $|V_M| = 20$ V. Para el NMOS, $V_t = +2$ V y $V_{GS} = +4$ V en $I_D = 1$ mA; para el PMOS, $V_t = -3$ V y $V_{GS} = -6$ V en $I_D = 1$ mA. Determine la ganancia en voltaje diferencial A_d para una salida de una sola terminal **(a)** para el amplificador BiCMOS básico de la figura 13.49(c), **(b)** para el amplificador BiCMOS en cascode de la figura 13.50, y **(c)** para el amplificador BiCMOS en cascode doble de la figura 13.51.

13.35 En la figura P13.35 aparece un amplificador BiCMOS. Los parámetros del PMOS son: $V_t = -3$ V y $V_{GS} = -6$ V a $I_D = 1$ mA. Los parámetros del BJT son: $\beta_{F(npn)} = 100$, $\beta_{F(pnp)} = 50$ y $V_A = 40$ V. Suponga que $V_{DD} = -V_{EE} = 15$ V y que $I_Q = 200$ μA. Calcule A_d, A_c y la CMRR.

FIGURA P13.35



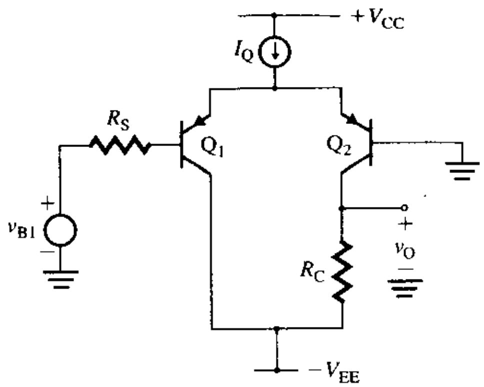
▸ 13.14 *Respuesta en frecuencia de los amplificadores diferenciales*

13.36 El par acoplado por emisor de la figura 13.21 tiene: $R_{EE} = 20$ kΩ, $I_Q = 5$ mA, $V_{CC} = 12$ V y $R_C = 10$ kΩ. Los parámetros de señal pequeña del transistor son: $C_\pi = 5$ pF, $C_\mu = 2$ pF, $\beta_{F(npn)} = 100$ y $\beta_{F(pnp)} = 50$. Determine las ganancias en función de la frecuencia $A_d(j\omega)$ y $A_c(j\omega)$.

13.37 El par acoplado por emisor de la figura P13.37 tiene $I_Q = 5$ mA, $V_{CC} = -V_{EE} = 15$ V y $R_C = 10$ kΩ. Los parámetros de señal pequeña del transistor son: $C_\pi = 5$ pF, $C_\mu = 2$ pF, $\beta_{F(npn)} = 100$ y $\beta_{F(pnp)} = 50$. Determine las ganancias en función de la frecuencia $A_d(j\omega)$ y $A_c(j\omega)$.

www.elsolucionario.net

FIGURA P13.37



13.38 El amplificador diferencial de la figura 13.30 tiene: $V_A = 40$ V, $I_Q = 10$ μA con $R_{EE} = 50$ kΩ, y $V_{CC} = -V_{EE} = 15$ V. Los parámetros de señal pequeña del transistor son: $C_\pi = 5$ pF, $C_\mu = 2$ pF, $\beta_{F(npn)} = 100$ y $\beta_{F(pnp)} = 50$. Determine las ganancias en función de la frecuencia $A_d(j\omega)$ y $A_c(j\omega)$.

www.elsolucionario.net

14

Amplificadores de potencia

Contenido del capítulo

14.1 Introducción
14.2 Clasificación de los amplificadores de potencia
14.3 Seguidores de emisor
14.4 Amplificadores clase A
14.5 Amplificadores clase B en contrafase
14.6 Amplificadores clase AB complementarios en contrafase
14.7 Amplificadores clase AB cuasicomplementarios en contrafase
14.8 Amplificadores clase AB en contrafase acoplados por transformador
14.9 Protección contra cortocircuito y protección térmica
14.10 Amplificadores operacionales de potencia
14.11 Consideraciones térmicas
14.12 Diseño de amplificadores de potencia

RESUMEN ▶ REFERENCIAS
PREGUNTAS DE REPASO ▶ PROBLEMAS

14.1 *Introducción*

Los amplificadores mencionados en el capítulo 5 funcionaban como etapa de entrada o intermedia, o como ambas para obtener una ganancia grande en voltaje o en corriente. Los transistores de los amplificadores operaban en la región activa, de manera que sus modelos de señal pequeña resultaban válidos. Estas etapas no requerían cantidades apreciables de potencia y la distorsión de la señal de salida era despreciable, puesto que los transistores funcionaban en la región activa.

Los requerimientos para las etapas de salida de los amplificadores de potencia de audiofrecuencia son significativamente distintos de los correspondientes a los amplificadores de baja potencia de señal pequeña. La etapa de salida debe entregar una cantidad apreciable de potencia, y ser capaz de manejar cargas de baja impedancia, como los altavoces. La distorsión de la señal de salida también debe ser baja. La distorsión se mide mediante un factor de calidad que se conoce como *distorsión armónica total* THD, que es el valor rms de las componentes armónicas de la señal de salida, excluida la fundamental, expresadas como un porcentaje del valor rms de la componente fundamental. Por lo general, la THD de los amplificadores de audio de alta fidelidad es inferior a 0.1 por ciento.

El requerimiento en potencia de corriente directa de un amplificador de audio debe ser lo más pequeño posible, de manera que la eficiencia del amplificador sea muy grande. El aumento en la eficiencia del amplificador disminuye la cantidad de potencia entregada por la fuente de alimentación de cd, así como la potencia disipada por los transistores, lo que a su vez permite reducir el costo de la fuente de alimentación y prolongar la vida útil de las baterías utilizadas en los sistemas de amplificación portátiles. Además, un requerimiento bajo en potencia de cd ayuda a mantener la temperatura interna de las uniones de los transistores por debajo del valor máximo permisible (en el rango 150 a 200 °C para dispositi-

www.elsolucionario.net

vos de silicio). Como resultado, un requerimiento bajo de potencia de cd minimiza el tamaño de los disipadores de calor y puede eliminar la necesidad de ventiladores. Por consiguiente, la etapa de salida debe entregar a la carga la cantidad requerida de potencia, *de una manera eficiente*.

Los objetivos de aprendizaje de este capítulo son los siguientes:

- Examinar los tipos de amplificador de potencia y sus características de transferencia, así como su eficiencia en potencia
- Estudiar métodos para eliminar la distorsión de cruce, y reducir los desvíos y las no linealidades en la etapa de salida
- Aprender a polarizar la etapa de salida utilizando una fuente activa de corriente
- Comprender la estructura interna de los amplificadores operacionales de potencia para circuitos integrados

14.2 *Clasificación de los amplificadores de potencia*

Generalmente, los amplificadores de potencia se clasifican en cuatro tipos: clase A, clase B, clase AB y clase C. La clasificación se basa en la forma de la onda de la corriente del colector producida por una señal de entrada senoidal. En un amplificador clase A, la corriente de polarización de cd del colector I_C de un transistor es mayor que la amplitud pico de la corriente de salida de ca I_p. Por tanto, el transistor de un amplificador clase A conduce durante todo el ciclo de la señal de entrada, y el ángulo de conducción es $\theta = \omega t = 360°$. Esto es, la corriente del colector de un transistor está dada por $i_C = I_C + I_p$ sen ωt, con $I_C > I_p$. I_p es el valor pico de la componente senoidal de la corriente del colector: no se debe confundir con el símbolo I_P (capítulo 13), que representa la corriente de drenaje de un MOSFET de canal *p*. La forma de onda de una corriente de colector para la operación clase A se muestra en la figura 14.1(a).

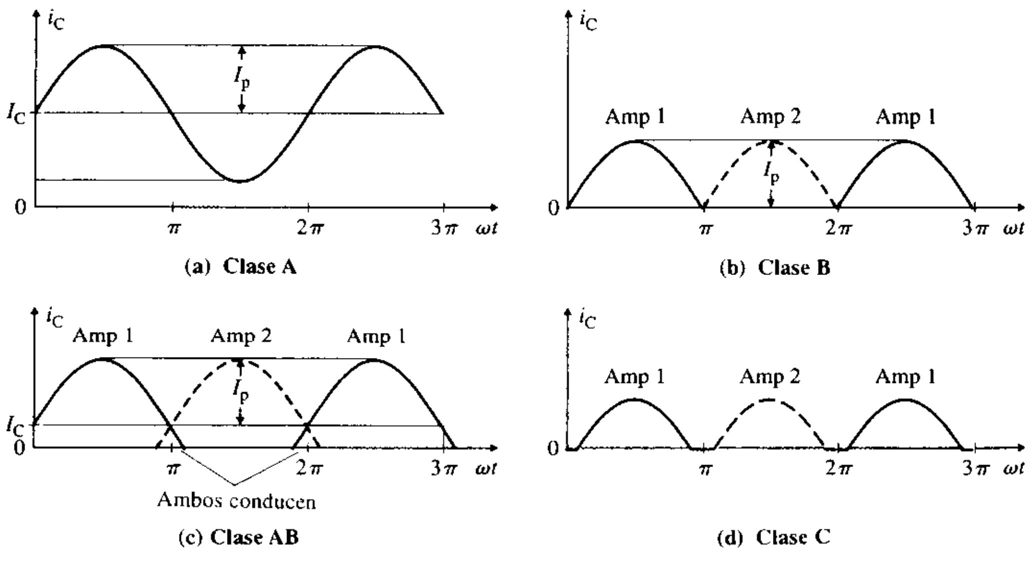


FIGURA 14.1 Corrientes de colector para diversas clases de amplificadores

En un amplificador de clase B, el transistor está polarizado con una corriente de cd igual a cero y conduce durante sólo medio ciclo de la señal de entrada, con un ángulo de conducción $\theta = 180°$. Esto es, $i_C = I_p$ sen ωt. La forma de onda de la corriente del colector para un amplificador clase B aparece en la figura 14.1(b). Las mitades negativas de la onda senoidal son aportadas por otro transistor, que también funciona en modo clase B, y que conduce durante los semiciclos alternos.

En un amplificador de clase AB, el transistor está polarizado con una corriente de cd distinta de cero, mucho menor que la amplitud pico de la corriente de salida de ca. El transistor conduce durante un poco más de la mitad de un ciclo de la señal de entrada. El ángulo de conducción es mayor que 180°, pero mucho menor que 360°; esto es, $180° < \theta << 360°$. Por tanto, $i_C = I_C + I_p$ sen ωt, con $I_C < I_P$. La forma de onda de la

www.elsolucionario.net

corriente del colector para un amplificador clase AB aparece en la figura 14.1(c). Las mitades negativas de la onda senoidal son aportadas por otro transistor, que también funciona en modo clase AB, y que conduce durante un intervalo ligeramente superior al semiciclo negativo. Las corrientes de ambos transistores se combinan para formar la corriente de carga, por lo que conducen durante un intervalo cercano al cruce por cero de la señal de entrada.

En un amplificador clase C, el transistor conduce durante un intervalo menor que un semiciclo. El ángulo de conducción del transistor es menor que 180°; esto es, $\theta < 180°$, e $i_C = I_p$ sen ωt. Las mitades negativas de la corriente del colector son aportadas por otro transistor. La corriente del colector es de tipo pulsátil, y tiene una distorsión mucho mayor que la corriente generada por otras clases de amplificador. La distorsión no lineal puede ser filtrada haciendo pasar esta salida a través de un circuito resonante *LC* en paralelo. El circuito resonante está sintonizado a la frecuencia de la señal de entrada, y actúa como un filtro pasabanda, dando un voltaje de salida proporcional a la amplitud de la componente fundamental de la forma de onda de la corriente. Los amplificadores de clase C normalmente se utilizan en aplicaciones de radiofrecuencia, y no se analizarán aquí.

En aplicaciones de audio frecuencia, por lo común se utilizan amplificadores de clase A y de clase B. Aunque existen muchos otros tipos de amplificadores, consideraremos los siguientes: seguidores de emisor, amplificadores clase A, amplificadores clase B contrafase, amplificadores clase AB complementarios en contrafase, amplificadores de clase AB cuasicomplementarios en contrafase, amplificadores clase AB en contrafase acoplados por transformador y amplificadores operacionales de potencia.

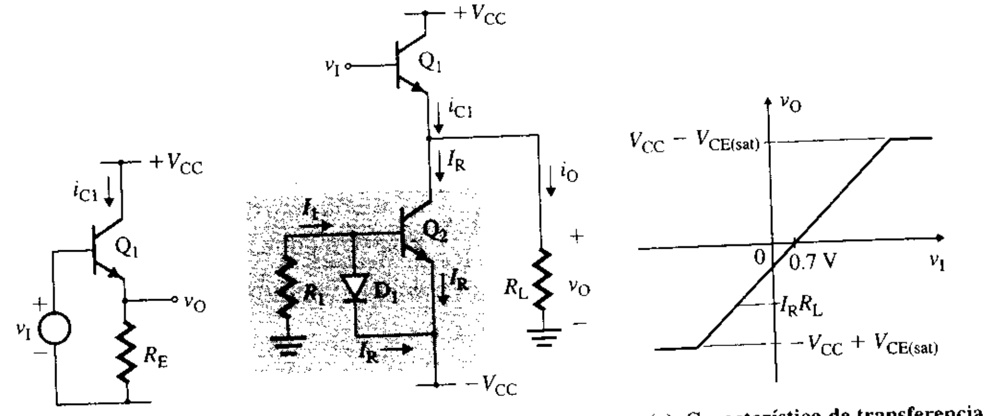
ASPECTOS PRINCIPALES DE LA SECCIÓN 14.2

- Los amplificadores de potencia se pueden clasificar en cuatro grupos —A, B, AB, o C—, dependiendo del intervalo de conducción de los transistores que se utilizan en el amplificador.
- La corriente pico máxima del colector de un transistor está limitada a un valor especificado, con el fin de evitar la distorsión por recorte de crestas.

14.3 ▸ *Seguidores de emisor*

Un seguidor de emisor es un amplificador clase A; su diagrama de circuito aparece en la figura 14.2(a). En la sección 5.2 se analizaron las características de un seguidor de emisor: una impedancia de salida muy baja, una impedancia de entrada muy grande, y una ganancia en voltaje casi unitaria con un valor grande de la resistencia de carga. La ganancia en voltaje y la corriente de cd del transistor Q_1 se ven afectadas por los valores de la resistencia de carga. La excursión del voltaje pico a pico es menor que V_{CC}. Si la resistencia del emisor R_E de la figura 14.2(a) puede remplazarse por una fuente de corriente, como se indica en la figura 14.2(b), la excursión de voltaje pico a pico aumenta a un valor mayor que V_{CC}. Es posible mantener la ganancia en voltaje prácticamente en la unidad, incluso con una resistencia de carga pequeña, del orden de los 100 Ω.

FIGURA 14.2
Seguidor de emisor



(a) Carga resistiva (b) Carga activa (c) Característica de transferencia

www.elsolucionario.net

Característica de transferencia

Si se supone que la caída de voltaje en el diodo es $V_{D1} = 0.7$ V, la caída de voltaje base-emisor de un transistor es $V_{BE} = 0.7$ V y la ganancia en corriente del transistor $\beta_F << 1$, se puede aproximar la corriente de referencia I_R con I_1. Aplicando la LKV a la fuente de corriente, se obtiene

$$0 = I_1 R_1 + V_{BE} - V_{CC} = I_R R_1 + V_{BE} - V_{CC}$$

donde la corriente de referencia I_R es

$$I_R = \frac{V_{CC} - V_{BE}}{R_1} \tag{14.1}$$

El voltaje de salida está dado por

$$v_O = v_I - V_{BE} \tag{14.2}$$

lo que da como resultado la característica de transferencia mostrada en la figura 14.2(c). Cuando $v_I = 0$ (esto es, $v_O = -V_{BE}$), la característica tiene un voltaje de offset. Por tanto, para $i_{C1} > 0$, Q_1 estará activado, y el valor pico positivo del voltaje de salida es

$$+V_{O(\text{máx})} = V_{CC} - V_{CE(\text{sat})} \tag{14.3}$$

Q_1 está desactivado cuando $i_{C1} = 0$ e $i_O = -I_R$. El voltaje de salida también se puede escribir como

$$v_O = i_O R_L = -I_R R_L$$
$$= -\frac{V_{CC} - V_{BE}}{R_1} R_L \tag{14.4}$$

Si el valor de R_L es menor que R_1, el valor pico negativo del voltaje de salida será menor que el valor pico negativo de $V_{CC} - V_{CE(\text{sat})}$, y la salida no será simétrica. Esto causa distorsión (o recorte de crestas). Por tanto, la condición que evita la distorsión y hace que la excursión del voltaje de salida sea máxima está dada por

$$R_L \geq R_1 \tag{14.5}$$

con lo que la excursión máxima de voltaje (pico a pico), sin recorte es

$$V_{pp} = 2(V_{CC} - V_{CE(\text{sat})}) \tag{14.6}$$

Formas de la señal

Supóngase que la entrada es un voltaje senoidal. Si se desprecia el voltaje de saturación $V_{CE(\text{sat})}$, el voltaje de salida v_O puede variar desde $-V_{CC}$ hasta V_{CC}, siendo el valor de polarización igual a cero, como se muestra en la figura 14.3(a). El voltaje colector-emisor se convertirá en $v_{CE1} = V_{CC} - v_O$, lo cual se observa en la figura 14.3(b). Suponiendo que se selecciona $I_R = I_Q$ para obtener la excursión máxima del voltaje de salida, entonces la corriente de colector i_{C1} es la que se muestra en la figura 14.3(c). La disipación instantánea de potencia en Q_1, mostrada en la figura 14.3(d), está dada por

$$P_{D1} \cong v_{CE1} i_{C1} = V_{CC}(1 - \text{sen}\,\omega t) I_R (1 + \text{sen}\,\omega t) \tag{14.7}$$

y tiene un valor promedio $V_{CC} I_R / 2$.

Potencia de salida y eficiencia

La eficiencia en potencia de la etapa de salida de un seguidor de emisor está definida por

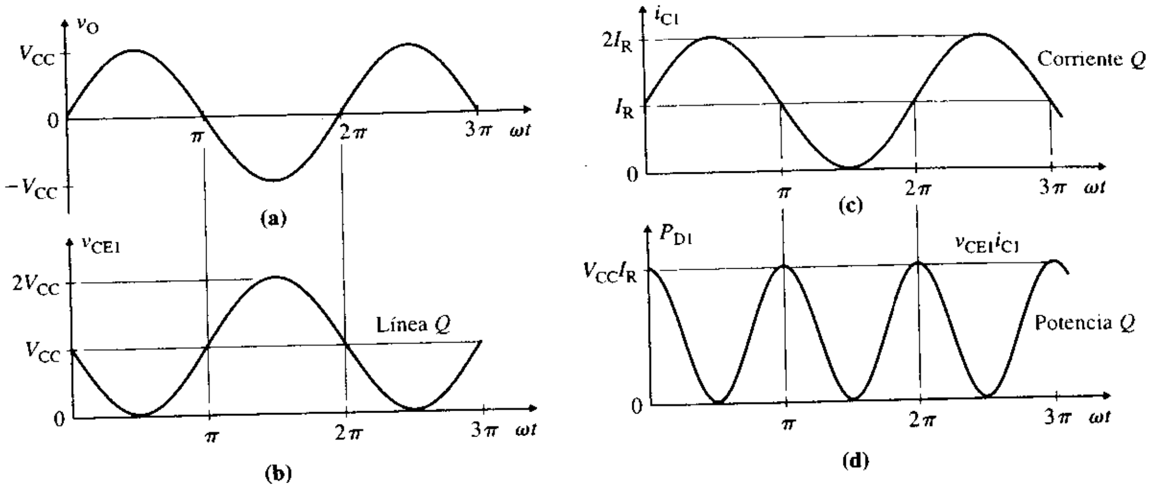
$$\eta = \frac{\text{Potencia de carga } P_L}{\text{Potencia de la alimentación } P_S} \tag{14.8}$$

Suponiendo que el voltaje de salida es senoidal, con un valor pico V_p, la potencia promedio de la carga es

$$P_L = \frac{V_p^2}{2R_L} \tag{14.9}$$

www.elsolucionario.net

FIGURA 14.3 Formas de onda de la señal en un seguidor de emisor



La corriente promedio por el transistor Q_1 es I_R; por tanto, la potencia promedio extraída de la fuente de alimentación positiva es $V_{CC}I_R$. Dado que la corriente del transistor Q_2 se mantiene constante en I_R, la potencia extraída de la fuente de alimentación negativa también es $V_{CC}I_R$, si se desprecia la potencia disipada por la fuente de corriente, formada por el diodo D_1 y el resistor R_1. Por tanto, la potencia total promedio de la fuente de alimentación es

$$P_S = 2V_{CC}I_R \tag{14.10}$$

De las ecuaciones (14.9) y (14.10), se obtiene la eficiencia en potencia como

$$\eta = \frac{V_p^2}{4R_L V_{CC} I_R} = \frac{1}{4}\left(\frac{V_p}{R_L I_R}\right)\left(\frac{V_p}{V_{CC}}\right) \tag{14.11}$$

donde la eficiencia máxima se obtiene cuando

$$V_p = V_{CC} \leq R_L I_R$$

esto es, $\eta_{máx} = 25\%$, lo que es bastante bajo. En realidad, el voltaje de salida pico está limitado a menos de V_{CC}, con el fin de evitar la saturación de los transistores y la distorsión no lineal asociada. Por tanto, la eficiencia estará en el rango de 10% a 20%. Los seguidores de emisor generalmente se utilizan como etapas de salida en amplificadores de alta frecuencia ($\approx$10 MHz) y baja potencia ($\leq$1 W).

EJEMPLO 14.1 **D**

Diseño de un seguidor de emisor

(a) Diseñar el seguidor de emisor del circuito de la figura 14.2(b). Suponer que V_{CC} = 12 V, V_{BE} = 0.7 V, $V_{CE(sat)}$ = 0.5 V, I_R = 5 mA y R_L = 650 Ω, y que los transistores son idénticos, con ganancia en corriente h_{fe} = 100.

(b) Determinar el valor crítico de la resistencia de carga, a fin de evitar el recorte (o distorsión).

(c) Calcular la excursión pico a pico del voltaje de salida, si R_L = 650 Ω.

(d) Calcular la excursión pico a pico del voltaje de salida y la eficiencia en potencia η, si R_L = 2.5 kΩ.

(e) Utilizar PSpice/SPICE para trazar la gráfica de la función de transferencia del seguidor de emisor para los valores del inciso (a). Los parámetros de modelo de PSpice para el diodo son

```
IS=100E-15 RS=16 BV=100 IBV=100E-15
```

y los correspondientes a los transistores son

```
BF=100 VA=100
```

www.elsolucionario.net

SOLUCIÓN

(a) Determinar el valor de R_1 con la ecuación (14.1):

$$R_1 = \frac{V_{CC} - V_{BE}}{I_R} = \frac{12 - 0.7}{5\text{ mA}} = 2260\ \Omega$$

(b) En la ecuación (14.5), el valor crítico de la carga para evitar el recorte es

$$R_{L(crít)} = R_1 = 2260\ \Omega$$

(c) Para $R_L = 650\ \Omega$, el voltaje pico de salida negativo es

$$-V_{O(máx)} = -I_R R_L = -5\text{ mA} \times 650 = -3.25\text{ V}$$

El voltaje pico de salida positivo es

$$+V_{O(máx)} = V_{CC} - V_{CE(sat)} = 12 - 0.5 = 11.5\text{ V}$$

Por tanto, la excursión del voltaje de salida pico a pico varía de 11.5 V a −3.25 V.

(d) Para $R_L = 2.5\text{ k}\Omega$ (que es mayor que $R_{L(crít)} = 2260\ \Omega$), el voltaje pico de salida negativo estará limitado a

$$-V_{O(máx)} = -V_{CC} + V_{CE(sat)} = -12 + 0.5 = -11.5\text{ V}$$

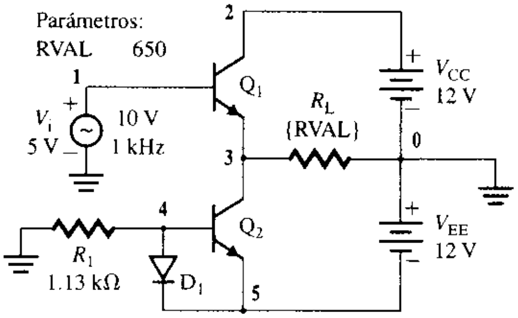
Por consiguiente, la excursión del voltaje de salida pico a pico varía desde −11.5 V hasta +11.5 V. Por tanto, la ecuación (14.11) da

$$\eta = (11.5)^2/(4 \times 2.5\text{ k} \times 12 \times 5\text{ mA}) = 22\%$$

(e) El circuito del seguidor de emisor para la simulación con PSpice se muestra en la figura 14.4. El listado del archivo del circuito es el siguiente:

```
Ejemplo 14.1 Seguidor de emisor
VI  1  0  DC  5V  SIN  (0 10V  1KHz)            ; Fuente de voltaje de cd de 5 V
.PARAM VAL=650                                 ; Se define una variable VAL
R1  0  4  1.13k
RL  3  0  {VAL}                                ; Se asigna VAL a RL
.STEP  PARAM  VAL  LIST 650 2.5K               ; Se listan los valores de la variable
VCC  2  0  12V
VEE  0  5  12V
Q1  2  1  3  QM                                ; BJT npn con modelo QM
Q2  3  4  5  QM
D1  4  5  D1N914                               ; Diodo con modelo D1N914
.MODEL D1N914 D (IS=100E-15 RS=16 BV=100 IBV=100E-15)
.MODEL  QM  NPN  (BF=100  VA=100)              ; Modelo QM para BJT npn
.DC  VIN  -15V  15V  0.1V                      ; Barrido de cd desde -15 V hasta 15 V
.TRAN  10US  2MS                               ; Análisis transitorio
.FOUR  1kHZ  V(3)                              ; Análisis de Fourier
.PROBE
.END
```

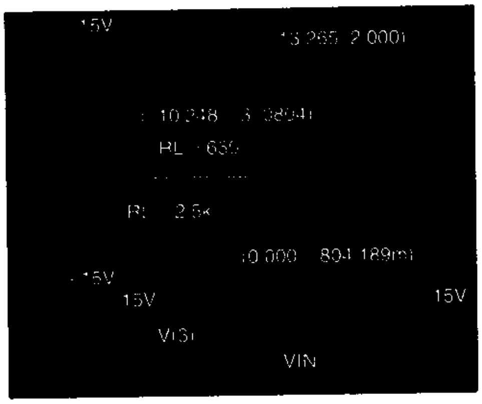
FIGURA 14.4 Circuito del seguidor de emisor para la simulación con PSpice



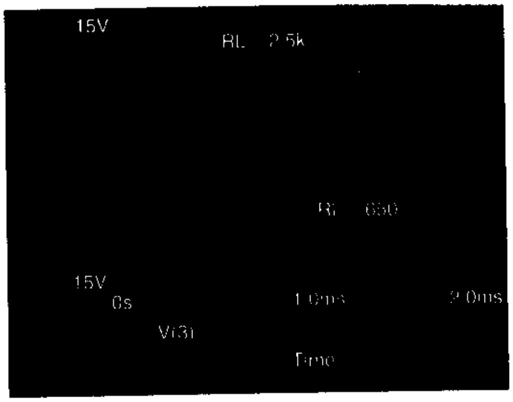
www.elsolucionario.net

La característica de transferencia se muestra en la figura 14.5(a). Para $R_L = 650\ \Omega$, da $+V_{O(máx)} = 12$ V (el valor esperado es 11.5 V) y $-V_{O(máx)} = -3.08$ V (el valor esperado es -3.25 V). Para $R_L = 2.5\ k\Omega$, da $+V_{O(máx)} = 13.26$ V (el valor esperado es 11.5 V) y $-V_{O(máx)} = -10.25$ V (el valor esperado es -11.5 V). El voltaje de salida, que se muestra en la figura 14.5(b), tiene un desvío de 0.8 V (el valor esperado es 0.7 V) y está fijo en cierto valor; por tanto, produce distorsión.

FIGURA 14.5 Característica de transferencia y voltaje de salida para el ejemplo 14.1



(a) Característica de transferencia



(b) Voltaje de salida

El análisis de Fourier (.FOUR) da los resultados siguientes (conforme a los datos del archivo de salida de PSpice). Para $R_L = 650\ \Omega$,

```
DC COMPONENT=1.300972E+00
TOTAL HARMONIC DISTORTION=3.131888E+01 PERCENT
```

Para $R_L = 2.5\ k\Omega$,

```
DC COMPONENT=-7.972313E-01
TOTAL HARMONIC DISTORTION=1.89555E-01 PERCENT
```

ASPECTOS PRINCIPALES DE LA SECCIÓN 14.3

- El seguidor de emisor polarizado utilizando una fuente activa de corriente, es la etapa de salida de uso más común.
- El seguidor de emisor tiene una impedancia de entrada elevada y una ganancia baja, prácticamente unitaria. Sin embargo, tiene un voltaje de offset de aproximadamente $-V_{BE} \approx -0.7$ V a $V_i = 0$ V.

14.4 *Amplificadores clase A*

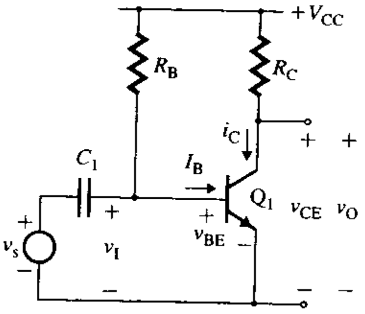
Muchos de los amplificadores con transistor que se analizaron en el capítulo 5 son de clase A, con una resistencia en serie con el colector (o con el drenaje) del transistor. En esta sección se estudia dos tipos sencillos de amplificadores clase A.

Amplificador de emisor común básico

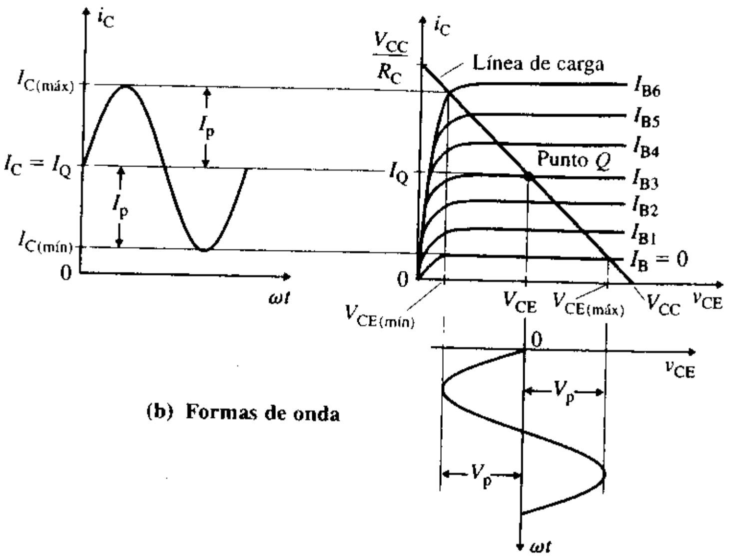
El tipo de amplificador clase A más sencillo es el que se muestra en la figura 14.6(a). Esta configuración carece de estabilidad en su polarización (es decir, la resistencia de emisor R_E) y no es adecuada para amplificadores de potencia. No obstante, se utiliza este circuito para deducir de él la eficiencia en potencia de los amplificadores clase A. Supóngase que la no linealidad introducida por el transistor es despreciable, de manera que las señales de salida serán senoidales cuando las señales de entrada sean senoidales. Estas suposiciones simpli-

www.elsolucionario.net

FIGURA 14.6 Amplificador de emisor común básico clase A



(a) Circuito



(b) Formas de onda

ficarán los diferentes cálculos de potencia. Las formas de onda de la corriente y de los voltajes del colector se ilustran en la figura 14.6(b).

Característica de transferencia El voltaje de entrada está relacionado con la corriente de colector I_C mediante

$$v_I = V_{BE} = V_T \ln\left(\frac{i_C}{I_S}\right) \tag{14.12}$$

Utilizando i_C de la ecuación (14.12), el voltaje de salida es

$$v_O = V_{CC} - R_C i_C = V_{CC} - R_C I_S \ln\left(\frac{v_I}{V_T}\right) \tag{14.13}$$

Por tanto, la característica de transferencia (v_O en función de v_I), que se muestra en la figura 14.7, es no lineal.

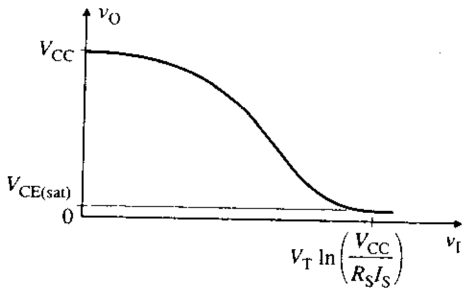


FIGURA 14.7 Característica de transferencia de un amplificador de emisor común clase A

Potencia de salida y eficiencia La potencia promedio de cd requerida de la fuente de alimentación está dada por

$$P_S = V_{CC} I_C \tag{14.14}$$

La carga promedio (o potencia de salida), está dada por

$$P_L = \left(\frac{V_p}{\sqrt{2}}\right)\left(\frac{I_p}{\sqrt{2}}\right) = \frac{V_p I_p}{2} \tag{14.15}$$

$$= \frac{I_p R_L I_p}{2} = \frac{I_p^2 R_L}{2} \tag{14.16}$$

www.elsolucionario.net

donde V_p e I_p son los valores pico del voltaje y la corriente de salida de ca, respectivamente. Utilizando los valores mínimo y máximo de las señales de salida, V_p e I_p se pueden expresar como

$$V_p = \frac{V_{CE(máx)} - V_{CE(mín)}}{2} \tag{14.17}$$

$$I_p = \frac{I_{C(máx)} - I_{C(mín)}}{2} \tag{14.18}$$

donde V_{CE}, de manera ideal, se extiende en todo su rango. Utilizando las ecuaciones (14.17) y (14.18), la ecuación (14.15) se expresa como

$$P_L = \frac{V_p I_p}{2} = \frac{(V_{CE(máx)} - V_{CE(mín)})(I_{CE(máx)} - I_{CE(mín)})}{8} \tag{14.19}$$

que da la potencia máxima de carga $P_{L(máx)}$ cuando $V_{CE(mín)} = 0$, $I_{C(mín)} = 0$, $V_{CE(máx)} = V_{CC}$ e $I_{C(máx)} = 2I_C$. Por tanto, la ecuación (14.19) da $P_{L(máx)}$ como

$$P_{L(máx)} = \frac{(V_{CC}(2I_C)}{8} = \frac{V_{CC}I_C}{4} \tag{14.20}$$

La eficiencia de conversión, definida como la relación de potencia de la carga respecto a la potencia de la fuente de alimentación de cd se expresa como

$$\eta = \frac{P_L}{P_S} \times 100\% \tag{14.21}$$

Sustituyendo las ecuaciones (14.14) y (14.19) en la (14.21), se obtiene la eficiencia máxima como

$$\eta_{máx} = \frac{(V_{CE(máx)} - V_{CE(mín)})(I_{C(máx)} - I_{C(mín)})}{8V_{CC}I_C} \tag{14.22}$$

misma que, para $V_{CE(mín)} = 0$, $I_{C(mín)} = 0$, $V_{CE(máx)} = V_{CC}$, $I_{C(máx)} = 2I_C$, se convierte en

$$\eta_{máx} = \frac{(V_{CE(máx)}I_{C(máx)}}{8V_{CC}I_C} = \frac{V_{CC}(2I_C)}{8V_{CC}I_C} = \frac{1}{4} = 25\% \tag{14.23}$$

Es por esto que, bajo condiciones ideales, la eficiencia máxima de un amplificador de clase A es de 25%. A pesar de que en la práctica la eficiencia real es inferior a 25%, este porcentaje se usa como guía para determinar los requerimientos de polarización I_C. Por ejemplo, si $V_{CC} = 30$ V y $P_{L(máx)} = 50$ W, entonces,

$$P_S = P_{L(máx)}/\eta_{máx} = 50/0.25 = 200 \text{ W}$$

y

$$I_C = P_S/V_{CC} = 200/30 = 6.67 \text{ A}$$

Con frecuencia, la calidad de un amplificador se mide utilizando la *cifra de mérito* F_m, misma que se define como

$$F_m = \frac{\text{Disipación máxima del colector}}{\text{Potencia máxima de salida}} = \frac{P_{C(máx)}}{P_{L(máx)}} \tag{14.24}$$

La disipación máxima del colector está dada por

$$P_{C(máx)} = \frac{V_{CC}I_C}{2} \tag{14.25}$$

www.elsolucionario.net

Al sustituir las ecuaciones (14.20) y (14.25) en la (14.24), se obtiene

$$F_m = \frac{V_{CC}I_C/2}{V_{CC}I_C/4} = 2 \quad (14.26)$$

por lo que la disipación de potencia del colector es dos veces la potencia máxima de salida. Por ello, para una salida máxima de 50 W, el colector debe ser capaz de disipar por lo menos 100 W. Este requerimiento es el inconveniente principal de los amplificadores de clase A, ya que para enfriar los transistores se necesita usar un disipador grande y costoso.

Amplificadores de emisor común

Debido a su elevada ganancia en voltaje, las etapas de emisor común se usan como excitadores de la etapa de salida en el diseño de circuitos integrados. En la figura 14.8(a) se muestra una etapa de emisor común. La fuente de corriente formada por Q_2 y Q_3 establece la corriente de referencia I_R, misma que está dada por

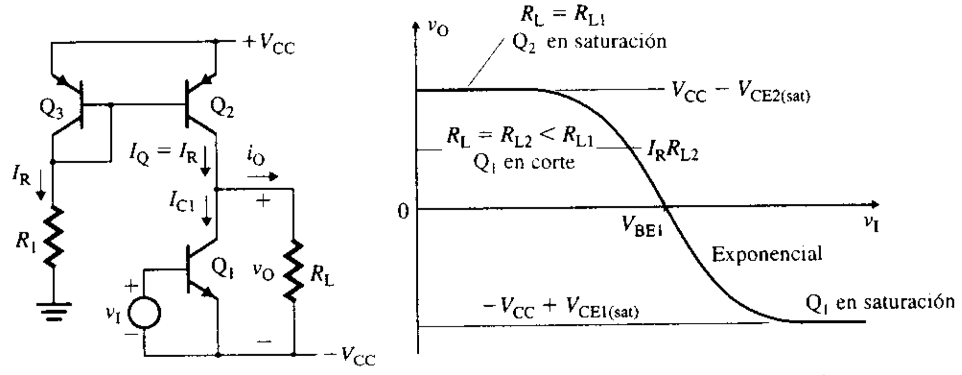
$$I_R = \frac{V_{CC} - V_{BE2}\,(=V_{BE3})}{R_1} \quad (14.27)$$

Sin carga, $R_L = \infty$, $i_O = 0$ e $i_{C1} = I_Q = I_R$. Por tanto, la corriente de carga i_O es

$$i_O = I_R - i_{C1} \quad (14.28)$$

donde la corriente de colector i_{C1} está relacionada con el voltaje de entrada v_I mediante

$$i_{C1} = I_S \exp\left(\frac{v_I}{V_T}\right) \quad (14.29)$$



(a) **Etapa de emisor común** (b) **Característica de transferencia**

FIGURA 14.8 Amplificador de emisor común clase A y su característica de transferencia

Característica de transferencia El voltaje de salida v_O está dado por

$$v_O = R_L i_O = R_L(I_R - i_{C1}) = R_L\left[I_R - I_S \exp\left(\frac{v_I}{V_T}\right)\right] \quad (14.30)$$

que es la característica de transferencia (v_O en función de v_I), mostrada en la figura 14.8(b). Cuando $i_{C1} = 0$, el transistor Q_1 está en corte y el transistor Q_2 suministra I_Q a la carga. El voltaje de salida se convierte en

$$v_O = R_L I_R = R_L \frac{V_{CC} - V_{BE2}}{R_1} \quad (14.31)$$

Si el valor de v_O es inferior al voltaje de salida positivo máximo posible $V_{CC} - V_{CE2(sat)}$, hay distorsión, como se observa en la figura 14.8(b). Por tanto, la condición para la excursión máxima del voltaje de salida positivo es que $R_L \geq R_1$. Conforme aumenta el voltaje de

www.elsolucionario.net

entrada v_I, la corriente en el transistor Q_1 se incrementa y v_O se hace negativo de acuerdo con la ecuación (14.30), hasta que Q_1 se satura y el voltaje de salida se convierte en

$$v_O = -V_{CC} + V_{CE1(sat)}$$

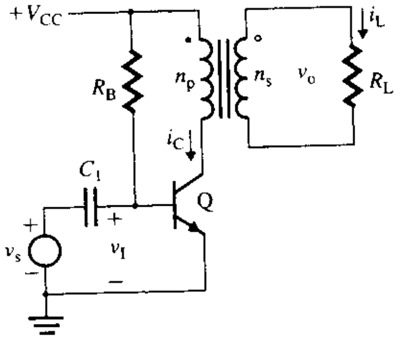
Básicamente, la característica de transferencia es una exponencial simple, y muestra distorsión en el voltaje de salida. El voltaje de entrada requerido para producir la máxima excursión del voltaje de salida es, en general, unas cuantas decenas de milivolts, o incluso menos.

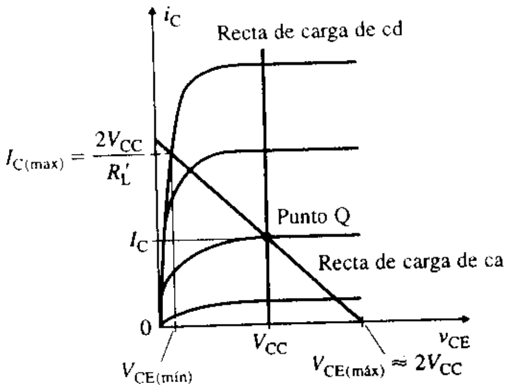
Potencia de salida y eficiencia Todas las ecuaciones deducidas para el seguidor de emisor y los circuitos básicos de emisor común son aplicables a esta etapa de emisor común. Por tanto, la eficiencia máxima es $\eta_{máx} = 25\%$, y la cifra de mérito es $F_m = 2$. El valor nominal del voltaje de ruptura de Q_1 y Q_2 debe ser $2V_{CC}$.

Amplificador con carga acoplada por transformador

La eficiencia de un amplificador se puede mejorar con una carga acoplada por transformador. En la figura 14.9(a) se muestra un amplificador clase A, con una carga acoplada por transformador. La eliminación de la resistencia de colector R_C, utilizada para la polarización de cd en la figura 14.6(a), es responsable del incremento en la eficiencia. El transformador de la etapa de salida proporciona un acoplamiento de impedancia con el fin de transferir la potencia máxima a la carga. Una carga, como la impedancia de un altavoz, por lo general es muy pequeña, normalmente de 4 a 16 Ω.

FIGURA 14.9
Amplificador clase A con carga acoplada por transformador





Las relaciones de voltaje y corriente del transformador de salida son

$$V_{pL} = \left(\frac{n_p}{n_s}\right) V_{sL}$$

$$I_{pL} = \left(\frac{n_s}{n_p}\right) I_{sL}$$

donde n_s y n_p se refieren a los devanados secundario y primario, respectivamente; V_{sL} y V_{pL}, a los voltajes del primario y del secundario, respectivamente; I_{sL} e I_{pL}, a las corrientes en el primario y en el secundario, respectivamente. La resistencia efectiva de la carga referida al primario se puede determinar de

$$R'_L = \frac{V_{pL}}{I_{pL}} = \left(\frac{n_p}{n_s}\right)^2 \left(\frac{V_{sL}}{I_{sL}}\right) = \left(\frac{n_p}{n_s}\right)^2 R_L \quad \textbf{(14.32)}$$

La recta de carga de cd (dinámica) queda determinada por R'_L. La recta de carga de cd (estática) es prácticamente vertical, debido a la muy pequeña resistencia en el primario del

www.elsolucionario.net

transformador. Si se supone que $V_{CE(mín)} = 0$ en la ecuación (14.17) y que $I_{C(mín)} = 0$ en la ecuación (14.18), los valores pico del voltaje de salida y de la corriente en el primario del transformador son

$$V_p = \frac{V_{CE(máx)}}{2} = V_{CC} \tag{14.33}$$

$$I_p = \frac{I_{C(máx)}}{2} = I_C \tag{14.34}$$

La ecuación (14.23) da la eficiencia máxima, como

$$\eta_{máx} = \frac{V_{CE(máx)} I_{C(máx)}}{8 V_{CC} I_C} = \frac{2V_{CC}(2I_C)}{8V_{CC}I_C} = \frac{1}{2} = 50\% \tag{14.35}$$

En consecuencia, la eficiencia máxima de una etapa de clase A se duplica utilizando un transformador acoplado con la carga. El valor de V_p para una etapa acoplada por transformador es V_{CC}, mientras que para el amplificador de emisor común básico es de sólo $V_{CC}/2$.

La ecuación (14.16) da la potencia máxima de la carga como

$$P_{L(máx)} = \frac{I_p^2 R_L'}{2} = \frac{V_{CC}^2}{2R_L'} \tag{14.36}$$

La disipación máxima del colector es

$$P_{C(máx)} = V_{CC} I_C = V_{CC} I_p = \frac{V_{CC}^2}{R_L'} \tag{14.37}$$

La sustitución de las ecuaciones (14.36) y (14.37) en la (14.24), da

$$F_m = \frac{V_{CC}^2/R_L'}{V_{CC}^2/2R_L'} = 2 \tag{14.38}$$

Por tanto, la cifra de mérito para una etapa del amplificador clase A acoplada por transformador es la misma que la correspondiente a la etapa de emisor común básica.

EJEMPLO 14.2 **D**

Diseño de un amplificador clase A acoplado por transformador Diseñar un amplificador clase A acoplado por transformador con eficiencia elevada para suministrar una potencia de salida $P_L = 10$ W a una resistencia de carga $R_L = 4\ \Omega$. Suponer un voltaje de alimentación de cd de 12 V, y un BJT con $\beta_F = h_{fe} = 100$ y $V_{CE(sat)} = 0.7$ V. Nótese que h_{fe} es un parámetro híbrido y tanto β_f ($\approx \beta_F$) como h_{fe} representan la ganancia en corriente del BJT.

SOLUCIÓN

Los pasos para realizar el diseño son:

Paso 1. Determinar el voltaje máximo de colector a emisor de los transistores:

$$V_{CE(máx)} \geq 2V_{CC} = 2 \times 12 = 24 \text{ V}$$

Paso 2. De la ecuación (14.38), calcular la disipación de potencia en el colector, que debe ser por lo menos el doble de la potencia de ca:

$$P_C \geq F_m P_L = 2P_L = 2 \times 10 = 20 \text{ W}$$

Paso 3. Calcular el valor de la corriente de polarización del colector I_C:

$$I_C = P_C/V_{CC} = 20/12 = 1.67 \text{ A}$$

Paso 4. Calcular la pendiente de la recta de carga para determinar la resistencia de carga de ca R_L':

$$R_L' = V_{CC}/I_C = 12/1.67 = 7.19\ \Omega$$

www.elsolucionario.net

Paso 5. Con la ecuación (14.32) calcular la relación de vueltas del transformador:

$$n_p/n_s = (R'_L/R_L)^{1/2} = (7.19/4)^{1/2} = 1.34$$

Paso 6. Calcular la corriente pico del colector:

$$I_{C(máx)} = 2I_C = 2 \times 1.67 = 3.34 \text{ A}$$

Paso 7. Calcular la corriente de polarización de base I_B:

$$I_B = I_C/h_{fe} = 1.67/100 = 16.7 \text{ mA}$$

Paso 8. Calcular la resistencia de base R_B:

$$R_B = (V_{CC} - V_{CE(sat)})/I_B = (12 - 0.7)/16.7 \text{ mA} = 677\ \Omega$$

ASPECTOS PRINCIPALES DE LA SECCIÓN 14.4

- En el amplificador clase A, el transistor conduce una corriente continua de polarización de cd. Como resultado, la eficiencia máxima en potencia es de sólo 25%. La cifra de mérito, que es la relación de la disipación máxima de potencia de colector respecto a la potencia de salida máxima, es 2.
- La eficiencia en potencia de una etapa de clase A se puede incrementar hasta 50% con una carga acoplada por transformador.

14.5 Amplificadores clase B en contrafase

En un amplificador clase B en contrafase se emplean dos transistores complementarios (un transistor *npn* y un transistor *pnp*) para llevar a cabo la operación de contrafase. En esta sección se analizan dos tipos de amplificadores clase B.

Amplificadores complementarios en contrafase

En la figura 14.10(a) se muestra un amplificador complementario en contrafase. Para $v_I > 0$, el transistor Q_P se mantiene desactivado y el transistor Q_N opera como seguidor de emisor. Para un valor suficientemente grande de v_I, Q_N se satura y el voltaje de salida máximo positivo es

$$V_{CE(máx)} = V_{CC} - V_{CE1(sat)}$$

Para $v_I < 0$, el transistor Q_N se mantiene desactivado y el transistor Q_P funciona como seguidor de emisor. Para un valor negativo lo suficientemente grande de v_I, Q_P se satura y el voltaje de salida máximo negativo es

$$-V_{CE(máx)} = -(V_{CC} - V_{CE2(sat)}) = -V_{CC} + V_{CE2(sat)}$$

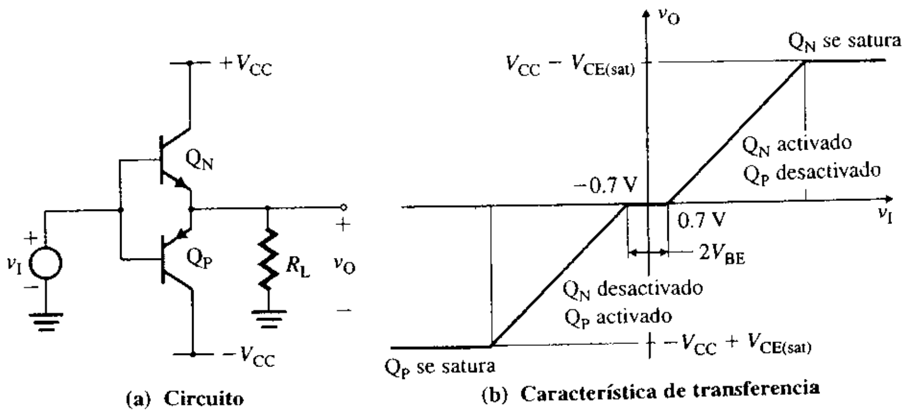


FIGURA 14.10 Amplificador clase B complementario en contrafase

www.elsolucionario.net

Si se supone que los transistores son idénticos, con $V_{BE1} = V_{BE2} = V_{BE}$, el voltaje de salida está dado por

$$v_O = v_I - V_{BE} \quad \text{para} -0.7\text{ V} \geq v_I \geq 0.7\text{ V} \tag{14.39}$$

que da la característica de transferencia de v_O en función de v_I de la figura 14.10(b). Sin embargo, durante el intervalo $-0.7\text{ V} \leq v_I \leq 0.7\text{ V}$, tanto Q_P como Q_N se mantienen desactivados, y $v_O = 0$. Esto crea una zona muerta y una distorsión por cruce en el voltaje de salida, como se ilustra en la figura 14.11.

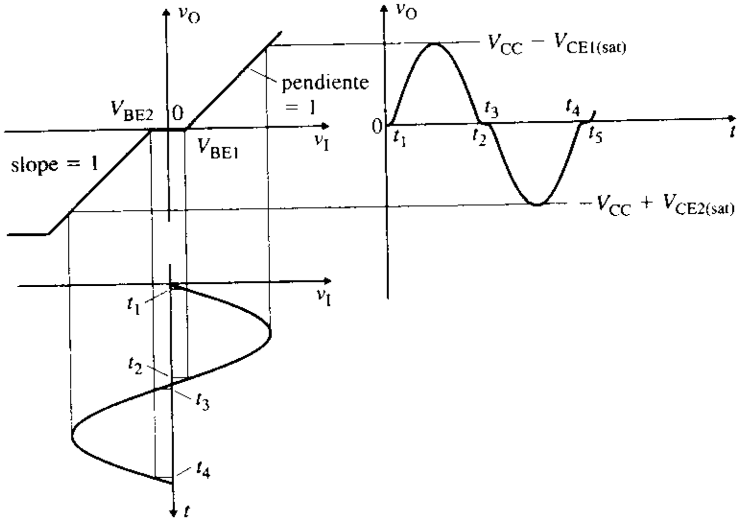


FIGURA 14.11
Distorsión por cruce en las formas de onda de entrada y de salida

Potencia de salida y eficiencia Supóngase que $V_{CE1(sat)} = V_{CE2(sat)} = V_{CE(sat)} = 0$ V y que $I_{C(mín)} = 0$ A. Si se supone una variación senoidal de la corriente de colector $i_{C1} = I_p \text{ sen } \omega t$, la corriente promedio del colector de un transistor se puede obtener a partir de

$$I_{C1} = \frac{1}{2\pi}\int_0^{\pi} i_{c1}\, dt = \frac{1}{2\pi}\int_0^{\pi} I_p \text{ sen}(\omega t)\, d(\omega t) = \frac{I_p}{\pi} \tag{14.40}$$

La corriente promedio, tomada de la fuente de alimentación de cd por los transistores Q_N y Q_P, es

$$I_{cd} = 2I_{C1} = \frac{2I_p}{\pi} \tag{14.41}$$

Por tanto, la potencia de entrada promedio proporcionada por la fuente de cd es de

$$P_S = I_{cd}V_{CC} = \frac{2I_pV_{CC}}{\pi} \tag{14.42}$$

De la ecuación (14.16), la potencia de salida es

$$P_L = \frac{I_p^2R_L}{2} = \frac{I_pV_p}{2}$$

Por tanto, la eficiencia en potencia es

$$\eta = \frac{P_L}{P_S} = \frac{I_pV_p/2}{2I_pV_{CC}/\pi} = \frac{\pi}{4}\left(\frac{V_p}{V_{CC}}\right) \tag{14.43}$$

lo que da $\eta = 50\%$ cuando $V_p = 2V_{CC}/\pi$ y $\eta = 78.5\%$ cuando $V_p = V_{CC}$. En $V_p = V_{CC}$, la potencia máxima de salida está dada por

$$P_{L(máx)} = \frac{I_p^2R_L}{2} = \frac{I_pV_p}{2} = \frac{I_pV_{CC}}{2} = \frac{V_{CC}^2}{2R_L} \tag{14.44}$$

www.elsolucionario.net

Por consiguiente, la eficiencia máxima en potencia es

$$\eta_{\text{máx}} = \frac{P_{L(\text{máx})}}{P_S} = \frac{I_p V_{CC}/2}{2I_p V_{CC}/\pi} = \frac{\pi}{4} = 78.5\%$$

En consecuencia, la eficiencia máxima de un amplificador clase B complementario en contrafase es mucho más elevada que la de uno de clase A.

La disipación promedio de potencia del colector para ambos transistores está dada por

$$2P_C = P_S - P_L = \frac{2I_p V_{CC}}{\pi} - \frac{I_p^2 R_L}{2} \qquad \textbf{(14.45)}$$

$$= \frac{2V_p V_{CC}}{\pi R_L} - \frac{V_p^2}{2R_L} \qquad \textbf{(14.46)}$$

La condición para la potencia máxima de colector se puede obtener derivando P_C en la ecuación (14.45) con respecto a I_p, e igualando el resultado a cero, esto es,

$$\frac{dP_C}{dI_p} = \frac{2V_{CC}}{\pi} - \frac{2I_p R_L}{2} = 0$$

donde la corriente pico para la disipación máxima de potencia en el colector es

$$I_{p(\text{máx})} = \frac{2V_{CC}}{\pi R_L} \qquad \textbf{(14.47)}$$

mientras que el voltaje pico máximo correspondiente es

$$V_{p(\text{máx})} = I_p R_L = \frac{2V_{CC}}{\pi} \qquad \textbf{(14.48)}$$

Cuando se sustituye $I_{p(\text{máx})}$ de la ecuación (14.47), así como $V_{p(\text{máx})}$ de la ecuación (14.48) en la (14.45), se obtiene la disipación máxima en el colector como

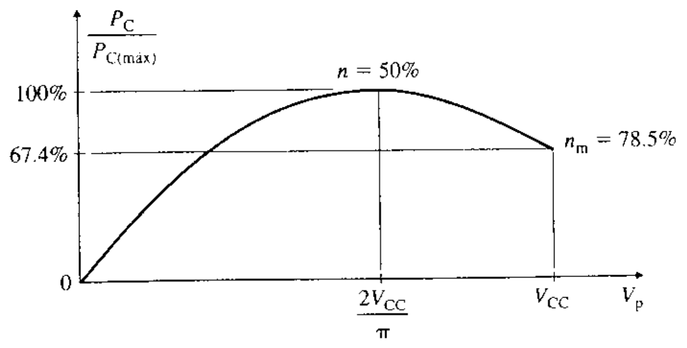
$$2P_{C(\text{máx})} = \frac{4V_{CC}^2}{\pi^2 R_L} - \frac{2V_{CC}^2}{\pi^2 R_L} = \frac{2V_{CC}^2}{\pi^2 R_L} \qquad \textbf{(14.49)}$$

Normalizando la P_C de la ecuación (14.46) respecto a la $P_{C(\text{máx})}$ de la ecuación (14.49), se obtiene

$$\frac{P_C}{P_{C(\text{máx})}} = \pi\left(\frac{V_p}{V_{CC}}\right) - \frac{\pi^2}{4}\left(\frac{V_p}{V_{CC}}\right)^2 \qquad \textbf{(14.50)}$$

que se convierte en 100% cuando $V_p = 2V_{CC}/\pi$ y en 67.4% cuando $V_p = V_{CC}$. En la figura 14.12 aparece la gráfica normalizada de P_C (respecto a $P_{C(\text{máx})}$) en función del voltaje pico V_p. La disipación de potencia máxima tiene una eficiencia de 50 por ciento.

FIGURA 14.12 Disipación de energía en función del voltaje pico de salida



www.elsolucionario.net

Se puede obtener la cifra de mérito partiendo de las ecuaciones (14.44) y (14.49) de la siguiente manera:

$$F_m = \frac{P_{C(\text{máx})}}{P_{L(\text{máx})}} = \frac{V_{CC}^2/\pi^2 R_L}{V_{CC}^2/2R_L} = \frac{2}{\pi^2} \approx \frac{1}{5} = \frac{2}{10} = 20\% \qquad \textbf{(14.51)}$$

Por tanto, la cifra de mérito para los amplificadores clase B excede la de los de clase A en un factor de diez. La disipación nominal de potencia de los transistores es de aproximadamente la quinta parte de la potencia de salida, y esto da como resultado disipadores de calor mucho más pequeños, los cuales son necesarios para mantener dentro del límite máximo permisible la temperatura de la unión de los transistores de potencia.

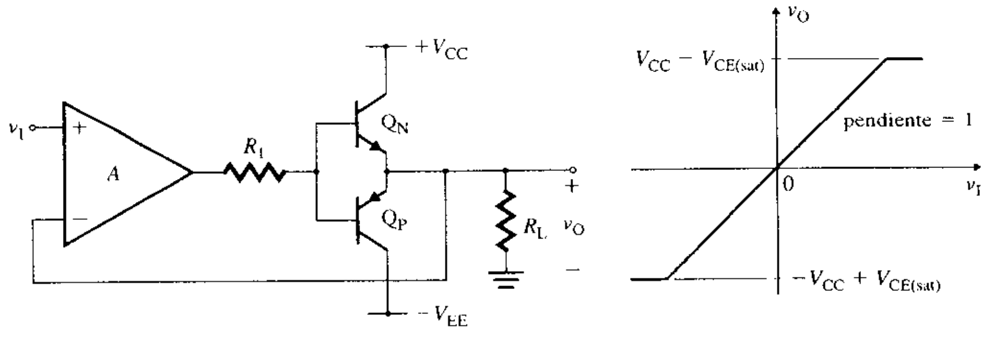
Minimización de la zona muerta La zona muerta puede reducirse prácticamente a cero mediante retroalimentación con un amplificador operacional, como se observa en la figura 14.13(a). El amplificador operacional se conecta en modo de ganancia unitaria, con una retroalimentación en serie-paralelo. Con esta configuración, Q_P o Q_N estarán activados si v_I y v_O difieren en $\pm V_{BE}/A$, donde A es la ganancia de lazo abierto del amplificador operacional. Por tanto, para $A = 10^5$ y $V_{BE} = 0.7$ V, la zona muerta se reduce a menos que $\pm(0.7/10^5) = \pm 7\ \mu$V. La característica de transferencia se muestra en la figura 14.13(b). La resistencia R_1 limita la corriente extraída por los transistores de la salida del amplificador operacional. Ésta también proporciona la corriente de base necesaria para la corriente de carga I_L. Puesto que la corriente de emisor de un transistor está relacionada con la corriente de base por un factor de $(1 + h_{fe})$, el valor máximo de R_1 puede obtenerse aproximadamente con la siguiente ecuación:

$$\frac{V_{BE}(1 + h_{fe})}{R_1} \geq \frac{V_{O(\text{máx})}}{R_L} = \frac{V_{CC} - V_{CE(\text{sat})}}{R_L}$$

donde el valor máximo de R_1 es

$$R_1 \leq \frac{V_{BE}(1 + h_{fe})R_L}{V_{CC} - V_{CE(\text{sat})}} \qquad \textbf{(14.52)}$$

FIGURA 14.13
Minimización o eliminación de la zona muerta mediante retroalimentación



(a) Circuito **(b) Característica de transferencia**

EJEMPLO 14.3 **Cálculo de la eficiencia y disipación de potencia de un amplificador complementario en contrafase**

(a) Calcular la eficiencia y la disipación de potencia de cada transistor en la etapa de salida complementaria en contrafase de la figura 14.10(a), si $V_{CC} = V_{BE} = 12$ V y $R_L = 50\ \Omega$. Los parámetros de los transistores son $\beta_F = h_{fe} = 100$, $V_{CE(\text{sat})} = 0.2$ V y $V_{BE} = 0.72$ V.

(b) Utilizar PSpice/SPICE para trazar la gráfica de la característica de transferencia. Los parámetros del modelo de PSpice de los transistores son:

```
BF=100 VJE=0.7V
```

www.elsolucionario.net

SOLUCIÓN

(a) El voltaje pico de la carga es

$$V_p = V_{CC} - V_{CE(sat)} = 12 - 0.2 = 11.8 \text{ V}$$

La corriente pico de la carga es

$$I_p = \frac{V_p}{R_L} = \frac{11.8}{50} = 0.236 \text{ A}$$

De la ecuación (14.42), la potencia de cd de la fuente de alimentación es

$$P_S = \frac{2I_p V_{CC}}{\pi} = \frac{2 \times 0.236 \text{ A} \times 12}{\pi} = 1.803 \text{ W}$$

De la ecuación (14.15), la potencia de salida es

$$P_L = \frac{I_p V_p}{2} = \frac{0.236 \times 11.8}{2} = 1.392 \text{ W}$$

Por tanto, la eficiencia en potencia es

$$\eta = \frac{P_L}{P_S} = \frac{1.392}{1.803} = 77.2\%$$

La disipación de potencia de cada transistor se puede obtener de

$$P_C = \frac{P_S - P_L}{2} = \frac{1.803 - 1.392}{2} = 206 \text{ mW}$$

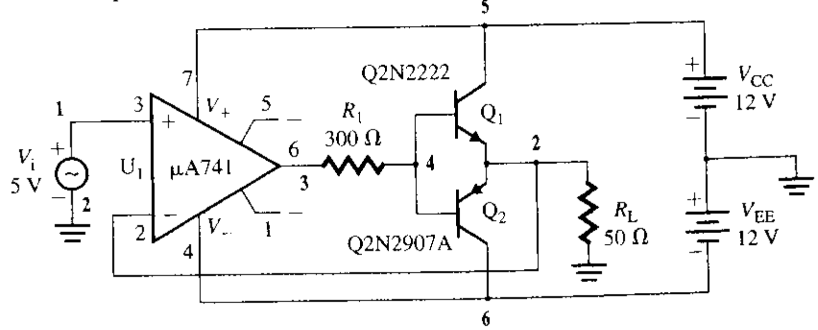
(b) De la ecuación (14.52), el valor máximo de R_1 es

$$R_1 \le 0.72 \times (1 + 100) \times 50/(12 - 0.2) = 308 \ \Omega$$

En éste ejemplo supondrá que $R_1 = 300 \ \Omega$. En la figura 14.4 se muestra el circuito amplificador clase B complementario en contrafase para la simulación con PSpice. El listado del archivo del circuito es el siguiente:

```
Ejemplo 14.3 Amplificador clase B complementario en contrafase
VI   1   0   DC   5V
R1   3   4   300
RL   2   0   50
VCC   5   0   12V
VEE   0   6   12V
Q1   5   4   2   0   QN                ; BJT npn con modelo QM
Q2   6   4   2   0   QP                ; BJT pnp con modelo QP
.MODEL   QN   NPN   (BF=100   VJE=0.7V)   ; Modelo QN para los BJT npn
.MODEL   QP   PNP   (BF=100   VJE=0.7V    ; Modelo QP para los BJT pnp
.LIB   NOM.LIB                           ; Llamado al archivo NOM.LIB de la biblioteca
                                         ; donde se encuentra el macromodelo UA741 de amplificador
                                         ; operacional
X1   1   2   5   6   3   UA741           ; Invoca el macromodelo UA741 de amplificador operacional
```

FIGURA 14.14 Circuito de amplificador clase B complementario en contrafase para la simulación con PSpice

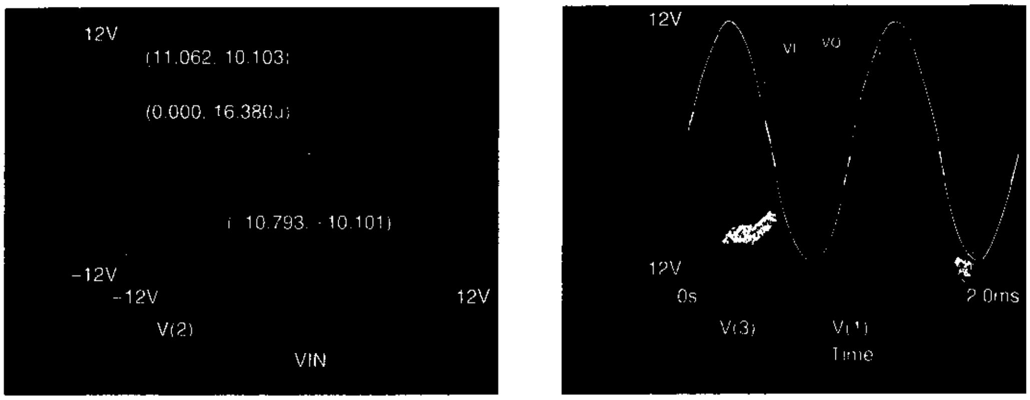


www.elsolucionario.net


```
*  vi+  vi-  vp-  vo
.DC  VIN  -12V  12V  0.25V          ; Barrido de cd desde -12 V hasta 12 V
                                    ; con incrementos de 025 V
.PROBE                              ; Posprocesador de gráficos
.END
```

La característica de transferencia aparece en la figura 14.15(a), donde $V_{O(máx)} = 10.1$ V (el valor esperado es 11.8), $V_{O(mín)} = -10.1$ V (el valor esperado es -11.8) y $v_O = 16.38$ μV (el valor esperado es 7 μV), con $v_I = 0$ V. Los voltajes de entrada y de salida se muestran en la figura 14.15(b) para $v_I = 10$ sen $(2000\pi t)$.

FIGURA 14.15 Característica de transferencia y formas de onda para el ejemplo 14.3



(a) Característica de transferencia **(b) Voltajes de entrada y de salida**

Amplificador en contrafase con carga acoplada por transformador

La eficiencia en potencia de un amplificador se puede mejorar de manera considerable utilizando una configuración de clase B en contrafase acoplada por transformador, como se muestra en la figura 14.16(a). El amplificador tiene tres etapas: el transformador de entrada TX_1, la etapa de ganancia de los transistores Q_1 y Q_2, y el transformador de salida TX_2. Para proporcionar el voltaje de polarización V_{BE} de cd para los transistores se emplean una resistencia y una batería. Para llevar a cabo la operación en contrafase se utilizan dos transistores. Para $v_I > 0$, la base del transistor Q_1 es positiva y, debido a la acción del transformador, la de Q_2 se vuelve negativa. El transistor *npn* Q_2 se mantiene desactivado y el transistor *npn* Q_1 funciona como amplificador. Para $v_I < 0$, la base del transistor Q_2 es positiva y, debido a la acción del transformador, la de Q_1 se vuelve negativa. El transistor Q_1 se mantiene desactivado y el transistor Q_2 funciona como amplificador. El transformador de entrada TX_1 de la etapa de entrada suministra una señal virtualmente libre de distorsión, y hace coincidir la impedancia de salida de la etapa excitadora con la impedancia de entrada de la etapa de salida.

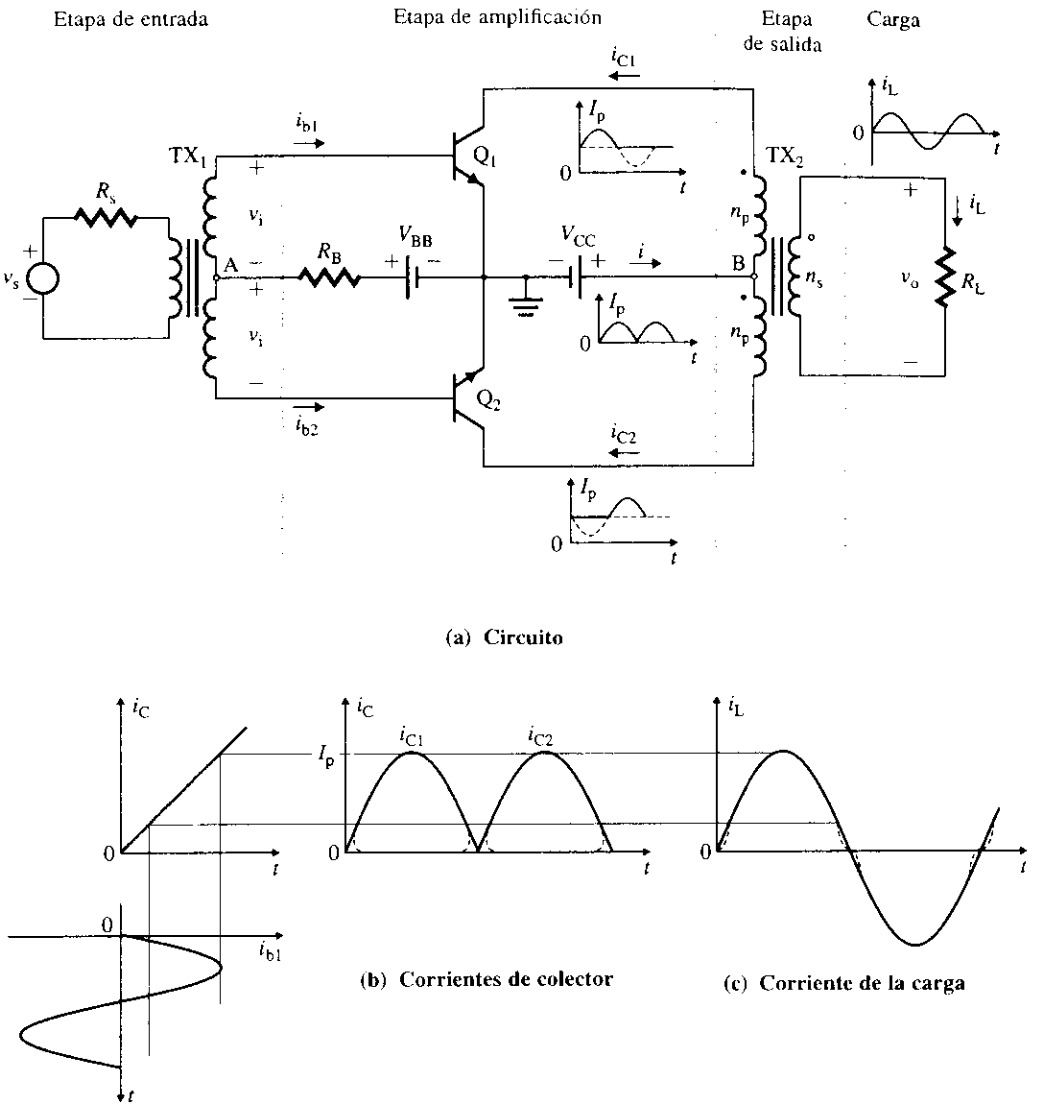
Formas de onda de la señal Si se supone que la corriente de entrada es senoidal, las corrientes de colector de los transistores son las que se muestran en la figura 14.16(b). La corriente de carga que aparece en la figura 14.16(c) está compuesta por las dos corrientes de colector i_{C1} e i_{C2}. La corriente de carga está distorsionada cerca del cruce con cero porque los transistores son dispositivos no lineales y porque la corriente de base es $i_B = 0$ (de ahí que $i_C = 0$) para $V_{BE} \leq 0.7$ V. Esta distorsión, que se muestra en la figura 14.16(c) mediante líneas discontinuas, en general se conoce como *distorsión de cruce.*

Potencia de salida y eficiencia En la figura 14.17 aparece la recta de carga de ca de un solo transistor (Q_N). La corriente pico máxima de un transistor es V_{CC}/R'_L. La corriente promedio tomada de la fuente de alimentación de cd por los transistores Q_N y Q_P es

$$I_{cd} = 2(I_{C1}) = \frac{2I_p}{\pi} \tag{14.53}$$

www.elsolucionario.net

FIGURA 14.16
Amplificador clase B en contrafase acoplado por transformador



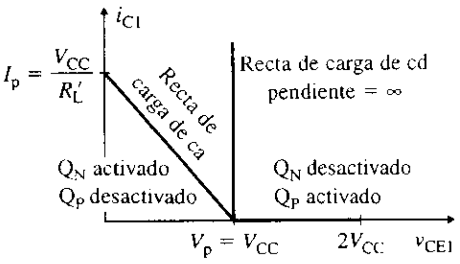
Por tanto, la potencia de entrada promedio, suministrada por la fuente de cd, es

$$P_{cd} = I_{cd}V_{CC} = \frac{2I_pV_{CC}}{\pi} \tag{14.54}$$

De acuerdo con la ecuación (14.16), la potencia máxima de salida es

$$P_{L(máx)} = \frac{I_p^2R_L'}{2} = \frac{I_pV_p}{2} = \frac{I_pV_{CC}}{2} = \frac{V_{CC}^2}{2R_L'} \tag{14.55}$$

FIGURA 14.17
Recta de carga de un solo transistor



www.elsolucionario.net

donde la resistencia efectiva de la carga R'_L (referida al primario de TX_2) está dada por

$$R'_L = \left(\frac{n_p}{n_s}\right)^2 R_L \tag{14.56}$$

Por tanto, la máxima eficiencia en potencia es

$$\eta_{máx} = \frac{P_{L(máx)}}{P_{dc}} = \frac{I_p V_{CC}/2}{2I_p V_{CC}/\pi} = \frac{\pi}{4} = 78.5\% \tag{14.57}$$

En consecuecia, la eficiencia máxima de un amplificador clase B en contrafase acoplado por transformador es mucho más grande que la correspondiente a un amplificador clase A.

La disipación promedio de potencia en el colector para ambos transistores está dada por las ecuaciones:

$$2P_C = P_{cd} - P_L = \frac{2I_p V_{CC}}{\pi} - \frac{I_p^2 R'_L}{2} \tag{14.58}$$

$$= \frac{2V_p V_{CC}}{\pi R'_L} - \frac{V_p^2}{2R'_L} \tag{14.59}$$

De la ecuación (14.47), la corriente pico para la disipación máxima de potencia en el colector es

$$I_{p(máx)} = \frac{2V_{CC}}{\pi R'_L} \tag{14.60}$$

De la ecuación (14.48), el voltaje pico para la disipación máxima de energía en el colector es

$$V_{p(máx)} = I_p R'_L = \frac{2V_{CC}}{\pi} \tag{14.61}$$

Sustituyendo las ecuaciones (14.60) y (14.61) en la (14.58), se obtiene la disipación máxima en el colector como

$$2P_{C(máx)} = \frac{4V_{CC}^2}{\pi^2 R'_L} - \frac{2V_{CC}^2}{\pi^2 R'_L} = \frac{2V_{CC}^2}{\pi^2 R'_L} \tag{14.62}$$

La eficiencia en potencia llega cuando $V_p = V_{p(máx)}$ es de 50%. Cuando $V_p = V_{CC}$, se tiene una eficiencia máxima de 78.5 por ciento.

Se puede obtener la cifra de mérito a partir de las ecuaciones (14.55) y (14.62), de la siguiente manera:

$$F_m = \frac{P_{C(máx)}}{P_{L(máx)}} = \frac{V_{CC}^2/\pi^2 R'_L}{V_{CC}^2/2R'_L} = \frac{2}{\pi^2} \approx \frac{1}{5} = 20\% \tag{14.63}$$

que es la misma de un amplificador complementario en contrafase. La cifra de mérito para los amplificadores acoplados por transformador excede la correspondiente a los amplificadores clase A en un factor de diez.

Polarización de cd El resistor R_B y la batería V_{BB} que se muestran en la figura 14.18(a), proporcionan el voltaje base-emisor de cd V_{BE}, que es aproximadamente 0.7 V para un transistor de silicio. En realidad, como puede observarse en la figura 14.18(b), en lugar de una fuente de alimentación adicional se utiliza la fuente de alimentación V_{CC}, con un divisor de

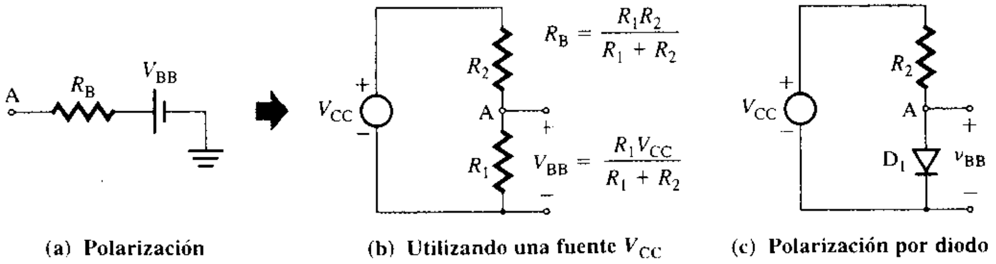


FIGURA 14.18
Polarización de cd de un amplificador de clase B en contrafase acoplado por transformador

www.elsolucionario.net

voltaje adecuado. Se escogen R_1 y R_2 de manera que $V_{BE} \approx 0.7$ V (para transistores de silicio). La combinación en paralelo de R_1 y R_2 se mantiene tan pequeña como sea posible, de manera que $2R_B I_{B1} << V_{BE}$, lo que se consigue al hacer que $2R_B I_{B1} = 0.1V_{BE}$. Dado que la caída de voltaje en el diodo es similar al voltaje base-emisor de un transistor, a menudo se utiliza un diodo de silicio en lugar de la resistencia R_1 como se indica en la figura 14.18(c).

EJEMPLO 14.4 ▸ **Diseño de un amplificador clase B acoplado por transformador** Diseñar un amplificador clase B en contrafase acoplado por transformador, como el que se muestra en la figura 14.16(a) para proporcionar una potencia máxima de salida $P_{L(máx)} = 10$ W a una resistencia de carga $R_L = 4\ \Omega$. Suponer un voltaje de alimentación de cd de 15 V, y transistores con $\beta_F = h_{fe} = 100$ y $V_{BE} = 0.7$ V.

D

SOLUCIÓN Los pasos para realizar el diseño son:

Paso 1. Determinar el voltaje máximo de colector a emisor de los transistores:

$$V_{CE(máx)} \geq 2V_{CC} = 2 \times 15 = 30 \text{ V}$$

Paso 2. De la ecuación (14.55), calcular la resistencia efectiva de carga:

$$R'_L = V_{CC}^2/2P_{L(máx)} = 15^2/(2 \times 10) = 11.25\ \Omega$$

Paso 3. Calcular la corriente pico de cada transistor:

$$I_p = V_{CC}/R'_L = 15/11.25 = 1.33 \text{ A}$$

Paso 4. De la ecuación (14.53), calcular la corriente promedio de cada transistor:

$$I_{C1} = I_p/\pi = 1.33/\pi = 0.424 \text{ A}$$

Paso 5. De la ecuación (14.63), calcular la disipación máxima de potencia en el colector:

$$P_C = (2/\pi^2)P_{L(máx)} = (2/\pi^2) \times 10 \approx 2 \text{ W}$$

Paso 6. Calcular la potencia de cd de la fuente:

$$P_S = 2I_{C1}V_{CC} = 2 \times 0.424 \times 15 = 12.72 \text{ W}$$

Paso 7. De la ecuación (14.56), calcular la relación de vueltas del transformador requerida:

$$n_p/n_s = (R'_L/R_L)^{1/2} = (11.25/4)^{1/2} = 1.68$$

Paso 8. Calcular la corriente de polarización de base I_{B1} requerida:

$$I_{B1} = I_{C1}/h_{fe} = 0.424/100 = 4.24 \text{ mA}$$

Paso 9. Calcular las resistencias de polarización R_1 y R_2. Se tiene

$$V_{BB} - V_{BE} = R_B(I_{B1} + I_{B2}) = R_B(2I_{B1})$$

Si se supone que $R_B(2I_{B1})$= 10% de $V_{BE} = 0.1V_{BE} = 0.1 \times 0.7 = 0.07$ V, entonces

$$R_B = 0.07/2I_{B1} = 8.25\ \Omega$$

y $$V_{BB} = V_{BE} + R_B(2I_{B1}) = 0.7 + 0.07 = 0.77 \text{ V}$$

Puesto que $$V_{BB} = R_1V_{CC}/(R_1 + R_2) = 0.77 \text{ V}$$

y $$R_B = R_1R_2/(R_1 + R_2) = 8.25\ \Omega$$

se obtiene $$R_1 = R_BV_{CC}/(V_{CC} - V_{BB}) = 8.25 \times 15/(15 - 0.77) = 8.7\ \Omega$$

$$R_2 = R_BV_{CC}/V_{BB} = 8.25 \times 15/0.77 = 161\ \Omega$$

ASPECTOS PRINCIPALES DE LA SECCIÓN 14.5

- En un amplificador clase B en contrafase, un transistor *pnp* y un transistor *npn* forman un par, y cada uno de ellos conduce durante sólo 180°. La corriente de polarización de cd es cero. Como resultado, la eficiencia en potencia máxima es de 78.5%, y la cifra de mérito máxima es de sólo 20 por ciento.

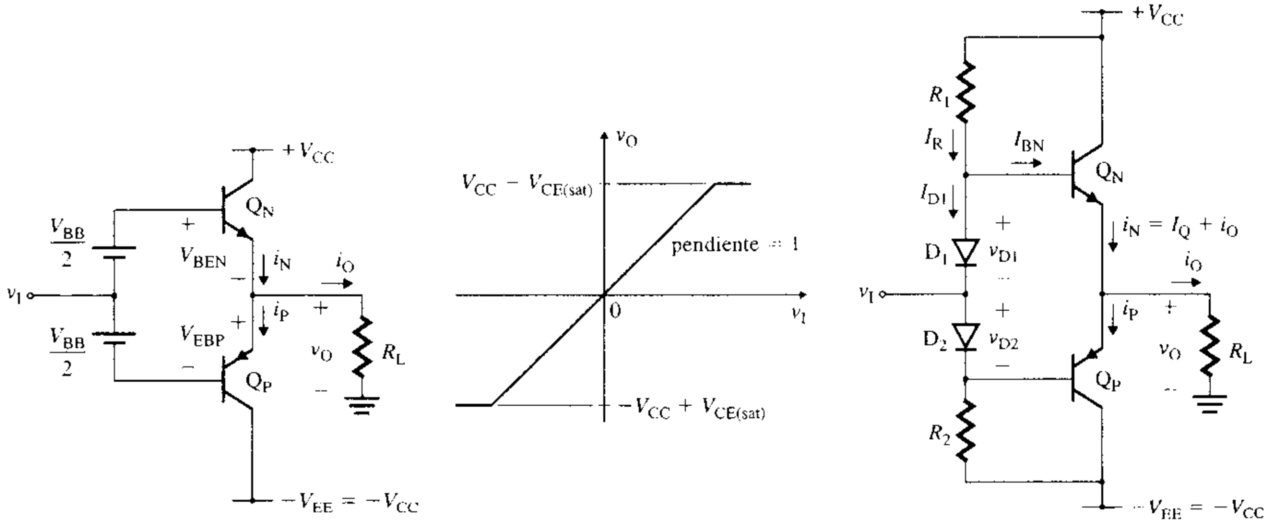
www.elsolucionario.net

- Debido a las caídas de voltaje base-emisor, el amplificador en contrafase exhibe una zona muerta en la característica de transferencia, lo que incrementa la distorsión del voltaje de salida. Aplicando retroalimentación se pueden reducir prácticamente a cero la distorsión por cruce y las no linealidades.

14.6 Amplificadores clase AB complementarios en contrafase

La distorsión por cruce de un amplificador clase B complementario en contrafase se minimiza o es eliminada con un amplificador clase AB, en el cual los transistores funcionan en la región activa cuando el voltaje de entrada v_I es pequeño ($v_I \approx 0$ V). Los transistores se polarizan de tal forma que cada uno de ellos conduce para una pequeña corriente de polarización I_Q cuando $v_I = 0$ V. En la figura 14.19(a) se ilustra un circuito de polarización. Se aplica un voltaje de polarización V_{BB} entre las bases de Q_N y Q_P. Para $v_I = 0$, aparece un voltaje $V_{BB}/2$ a través de la unión base-emisor de cada transistor Q_N y Q_P. Escogiendo $V_{BB}/2 = V_{BEN} = V_{EBP}$ se asegura que ambos transistores queden al borde de la conducción, esto es, $v_O = 0$ para $v_I = 0$. Un pequeño voltaje de entrada positivo v_I hará entonces que Q_N conduzca; de manera similar, un pequeño voltaje de entrada negativo hará que Q_P conduzca.

FIGURA 14.19 Eliminación de la zona muerta en un amplificador clase AB



(a) Salida de un amplificador clase AB **(b) Característica de transferencia** **(c) Implementación con diodo**

Característica de transferencia

El voltaje de salida v_O está dado por

$$v_O = v_I + V_{BB}/2 - V_{BEN}\,(=V_{EBP}) \tag{14.64}$$

el cual, para transistores idénticos con $V_{BEN} = V_{EBP}$ y $V_{BB}/2 = V_{BEN}$, da $v_O = v_I$. Por tanto, se elimina la mayor parte de la distorsión por cruce. La característica de transferencia se ilustra en la figura 14.19(b). Para un v_O positivo, fluye una corriente i_O por R_L. Esto es,

$$i_N = i_P + i_O \tag{14.65}$$

Cualquier incremento en i_N causa un incremento correspondiente en V_{BEN}, por encima del valor de polarización de $V_{BB}/2$. Dado que V_{BB} debe conservarse constante, el incremento en V_{BEN} causa un decremento igual en V_{EBP} y, por tanto, en i_P. Por consiguiente,

$$V_{BB} = V_{BEN} + V_{EBP} \tag{14.66}$$

www.elsolucionario.net

lo que, expresado en función de la corriente de saturación I_S se convierte en

$$2V_T \ln\left(\frac{I_Q}{I_S}\right) = V_T \ln\left(\frac{i_N}{I_S}\right) + V_T \ln\left(\frac{i_P}{I_S}\right)$$

Después de simplificar, se obtiene

$$I_Q^2 = i_N i_P \tag{14.67}$$

$$= i_N(i_N - i_O) = i_N^2 - i_N i_O \tag{14.68}$$

que se puede resolver para la corriente i_N, en términos de la corriente de polarización I_Q dada. Por tanto, a medida que aumenta i_N, i_P disminuye en la misma relación. Su producto, sin embargo, se mantiene constante. Conforme v_I se hace positivo, Q_N actúa como seguidor de emisor, entregando potencia de salida, y Q_P conduce sólo una corriente muy pequeña. Cuando v_I se hace negativo, ocurre lo opuesto: Q_P actúa como seguidor de emisor y v_O sigue a la señal de entrada v_I. El circuito funciona en el modo clase AB, ya que ambos transistores se mantienen activados y operan en la región activa.

Potencia de salida y eficiencia

Las relaciones de potencia en los amplificadores clase AB son idénticas en los clase B, excepto en que el circuito de clase AB disipa una potencia de polarización $I_Q V_{CC}$ por cada transistor. Por tanto, a partir de la ecuación (14.42) se puede determinar la potencia promedio suministrada por la fuente de cd como

$$P_S = \frac{2I_p V_{CC}}{\pi} + I_Q V_{CC} = V_{CC}\left(I_Q + \frac{2I_p}{\pi}\right) \tag{14.69}$$

Polarización con diodos

El circuito de polarización de la figura 14.19(a) tiene un problema serio cuando las temperaturas de Q_N y Q_P aumentan como resultado de su disipación de potencia. Recuérdese que el valor de V_{BE} para una corriente dada disminuye con la temperatura a una tasa aproximada de 2.5 mV/°C. Por tanto, si el voltaje de polarización $V_{BB}/2$ se mantiene constante con la temperatura, V_{BE} $(=V_{BB}/2)$ también se conserva constante, y la corriente de colector se incrementa conforme aumente la temperatura. El incremento en la corriente de colector aumenta la disipación de potencia, lo que a su vez incrementa la corriente de colector y hace que la temperatura se eleve aún más. Este fenómeno, en el que un mecanismo de retroalimentación positiva lleva a una elevación excesiva de la temperatura se conoce como *embalamiento térmico*. A menos que los transistores estén protegidos, el embalamiento térmico los puede llevar a su destrucción.

A fin de evitar el embalamiento térmico, los voltajes de polarización deben reducirse a medida que aumenta la temperatura. Una solución consiste en utilizar diodos que tengan un efecto de compensación, como se muestra en la figura 14.19(c). Los diodos deben colocarse cerca de los transistores de salida, de manera que su temperatura aumente en la misma cantidad que la de Q_N y Q_P. Por tanto, en los circuitos discretos, los diodos se montarán sobre la parte metálica de Q_N o de Q_P. Dado que las resistencias R_1 y R_2 proporcionan la corriente de polarización I_Q para los transistores y también aseguran que los diodos conduzcan, entonces, para garantizar la corriente de polarización de base para Q_N cuando la corriente de carga se hace máxima se debe tener

$$I_R = I_{D1} + \frac{i_N}{1 + h_{fe}} \approx I_{D1} + \frac{I_Q + i_O}{1 + h_{fe}}$$

En consecuencia, se pueden determinar los valores de R_1 y R_2 a partir de

$$R_1 = R_2 = \frac{V_{CC} - V_{D1}\,(=V_{D2}=V_{BB}/2)}{I_{D1\,(\text{mín})} + (I_Q + i_{O(\text{máx})})/(1 + h_{fe})} \tag{14.70}$$

donde $I_Q = I_S \exp(V_{BB}/2V_T)$ e $I_{D1(\text{mín})}$ es la corriente mínima necesaria para asegurar la conducción de los diodos. Dado que I_Q es, por lo general, más pequeña que $i_{O(\text{máx})}$, se puede despreciar I_Q al determinar los valores de R_1 y R_2.

www.elsolucionario.net

EJEMPLO 14.5 D

Diseño de un circuito de polarización para un amplificador clase AB

(a) Diseñar un circuito de polarización para el amplificador clase AB de la figura 14.19(c), a fin de suministrar un voltaje máximo de salida a la resistencia de carga $R_L = 50\ \Omega$. La corriente de polarización I_Q es 2 mA. Suponer un voltaje de alimentación de cd de 12 V. Los parámetros de los diodos son: $I_S = 10^{-13}$ A, $V_{D1} = V_{D2} = 0.7$ V e $I_{D(mín)} = 1$ mA para asegurar la conducción. Los parámetros del transistor son: $\beta_F = h_{fe} = 50$, $V_{BE} = 0.7$ V, $I_S = 10^{-14}$ A y $V_{CE(sat)} = 0.2$ V.

(b) Determinar el voltaje de polarización V_{BB} para $v_O = 0$ y para 11.8 V.

SOLUCIÓN

(a) El voltaje pico de carga máximo es

$$V_{p(máx)} = V_{CC} - V_{CE(sat)} = 12 - 0.2 = 11.8\ \text{V}$$

La corriente pico de carga máxima es

$$I_{p(máx)} = V_{p(máx)}/R_L = 11.8/50 = 236\ \text{mA}$$

De la ecuación (14.69) la potencia máxima de cd proporcionada por la fuente de alimentación es

$$P_S \approx \frac{2I_pV_{CC}}{\pi} + I_QV_{CC} = \frac{2 \times 236\ \text{mA} \times 12}{\pi} + 2\ \text{mA} \times 12 = 1.83\ \text{W}$$

De la ecuación (14.15), la potencia de salida es

$$P_{L(máx)} = I_{p(máx)}V_{p(máx)}/2 = 236\ \text{mA} \times 11.8/2 = 1.39\ \text{W}$$

Por tanto, la eficiencia máxima en potencia es

$$\eta_{máx} = P_{L(máx)}/P_S = 1.39/1.83 = 76.1\%$$

La disipación de potencia de cada transistor se puede determinar a partir de

$$P_C = (P_S - P_L)/2 = (1.83 - 1.39)/2 = 220\ \text{mW}$$

De la ecuación (14.70),

$$R_1 = R_2 = \frac{12 - 0.7}{1\ \text{mA} + (2\ \text{mA} + 236\ \text{mA})/(1 + 50)} = 1.99\ \text{k}\Omega$$

(b) Se tiene

$$I_R = I_{D1(mín)} + (I_Q + i_{O(máx)})/(1 + h_{fe}) = 1\ \text{mA} + (2\ \text{mA} + 236\ \text{mA})/(1 + 50) = 5.667\ \text{mA}$$

Para $v_O = 0$, $i_N = I_Q = 2$ mA. Por tanto, la corriente de base del transistor *npn* es

$$I_{BN} = I_Q/(1 + h_{fe}) = 2\ \text{mA}/(1 + 50) = 0.039\ \text{mA}$$

y

$$I_{D1} = I_R - I_{BN} = 5.667\ \text{mA} - 0.039\ \text{mA} = 5.628\ \text{mA}$$

Por tanto, el voltaje de polarización V_{BB} se convierte en

$$V_{BB} = 2V_T \ln (I_{D1}/I_S) = 2 \times 25.8\ \text{mV} \ln (5.628\ \text{mA}/10^{-13}\ \text{A}) = 1.277\ \text{V}$$

Para $v_O = 11.8$, $i_N = I_Q + i_{O(máx)} = 2\ \text{mA} + 236\ \text{mA} = 238$ mA. Por consiguiente,

$$I_{BN} = i_N/(1 + h_{fe}) = 238\ \text{mA}/(1 + 50) = 4.67\ \text{mA}$$

y

$$I_{D1} = I_R - I_{BN} = 5.667\ \text{mA} - 4.67\ \text{mA} = 1\ \text{mA}$$

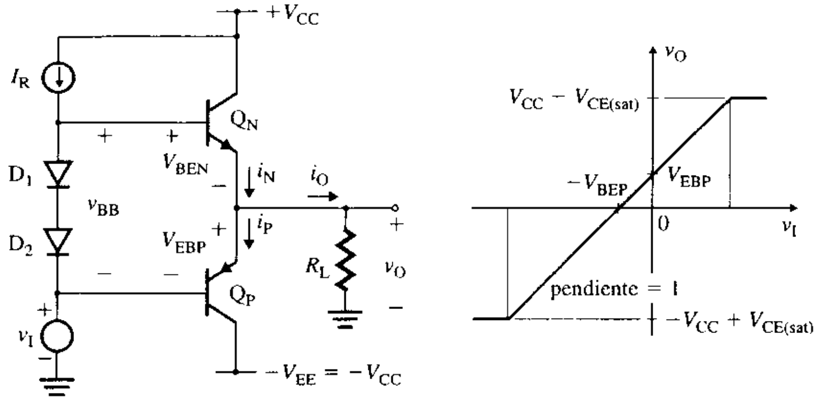
Por tanto, para $I_{D1} = 1$ mA, el voltaje de polarización V_{BB} es $V_{BB} = 1.19$ V.

Polarización con diodos y con una fuente activa de corriente

De manera común, la técnica de polarización de la figura 14.19(a) se utiliza en circuitos integrados; sin embargo, en vez de una resistencia discreta, es normal utilizar una fuente activa de corriente. Esta configuración se muestra en la figura 14.20(a). En los circuitos integrados, en vez de diodos, se utilizan transistores con el colector en cortocircuito. Si Q_N y Q_P deben manejar grandes cantidades de potencia, su geometría también debe ser grande. No obstante, los diodos pueden ser dispositivos más pequeños, de manera que $I_R = I_Q/n$,

www.elsolucionario.net

FIGURA 14.20
Polarización de un amplificador clase AB con diodos y con una fuente activa de corriente



(a) Circuito **(b) Característica de transferencia**

donde n es la relación del área de la unión del emisor de Q_N y Q_P respecto al área de la unión de D_1 y D_2. Esto es, la corriente de saturación I_S de Q_N y Q_P puede ser n veces la correspondiente a los diodos de polarización.

Característica de transferencia El voltaje entre las bases de Q_P y Q_N es igual a la caída de voltaje a través de los dos diodos, esto es,

$$V_{BB} = V_{D1} + V_{D2} \approx 0.7 + 0.7 = 1.4 \text{ V}$$

El voltaje base a emisor de Q_N está dado por

$$V_{BEN} = V_{BB} - V_{EBP} = 1.4 - V_{EBP} \tag{14.71}$$

Por tanto, las uniones base emisor de Q_N y de Q_P estarán siempre con polarización directa. Debido a la existencia de los diodos D_1 y D_2, cuando $v_I = 0$ V, Q_N y Q_P permanecen en la región activa. El voltaje de salida v_O está dado por

$$\begin{aligned} v_O &= v_I + V_{BB} - V_{BEN} \\ &= v_I + V_{EBP} = v_I - V_{BEP} \end{aligned} \tag{14.72}$$

lo que produce la característica de transferencia que se muestra en la figura 14.20(a). La zona muerta queda eliminada; sin embargo, existe, un voltaje de desvío V_{EBP}, que se puede reducir prácticamente a cero aplicando una retroalimentación similar a la aplicada al amplificador clase B de la figura 14.13.

EJEMPLO 14.6 ▸ **D**

Diseño de un circuito de polarización de fuente activa de corriente para un amplificador clase AB

(a) Diseñar una fuente activa de corriente para el amplificador clase AB de la figura 14.20(a), con la finalidad de proporcionar la corriente de polarización $I_R = 5.67$ mA necesaria para el ejemplo 14.5. Suponer que $V_{CC} = V_{EE} = 12$ V, $V_{BE} = 0.7$ V y $R_L = 50\ \Omega$.

(b) Utilizar PSpice/SPICE para trazar la gráfica de la característica de transferencia, y de i_N, i_P e i_O instantáneas para $v_I = 5$ sen $(2000\pi t)$. Los parámetros del modelo de PSpice para los transistores son:

```
IS=1E-14 BF=50 VJE=0.7
```

y para los diodos:

```
IS=1E-13  BV=100
```

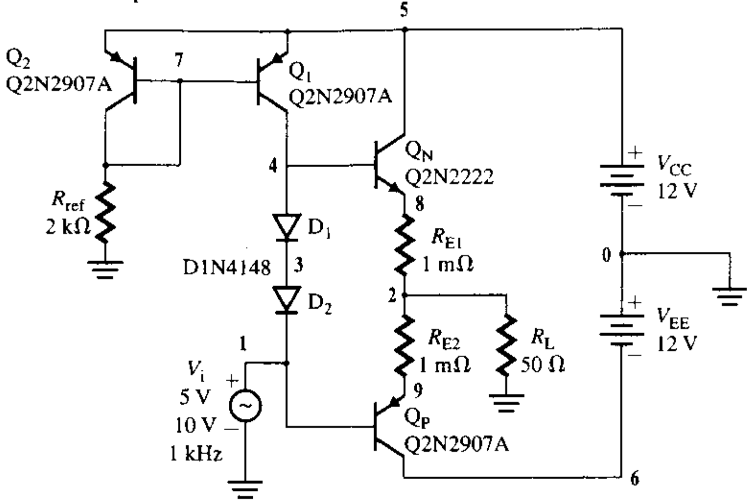
SOLUCIÓN

(a) La fuente de corriente de polarización I_R que aparece en la figura 14.21 puede obtenerse mediante dos transistores *pnp* Q_1 y Q_2, y una resistencia R_1. Por consiguiente,

$$I_R \approx I_{ref} = \frac{V_{CC} - V_{EBP}}{R_{ref}} \tag{14.73}$$

www.elsolucionario.net

FIGURA 14.21 Circuito amplificador clase AB complementario en contrafase para la simulación con PSpice



la que, para $I_R = 5.67$ mA, da

$$R_{\text{ref}} = (V_{CC} - V_{EBP})/I_R = (12 - 0.7)/5.67 \text{ mA} \approx 2 \text{ k}\Omega$$

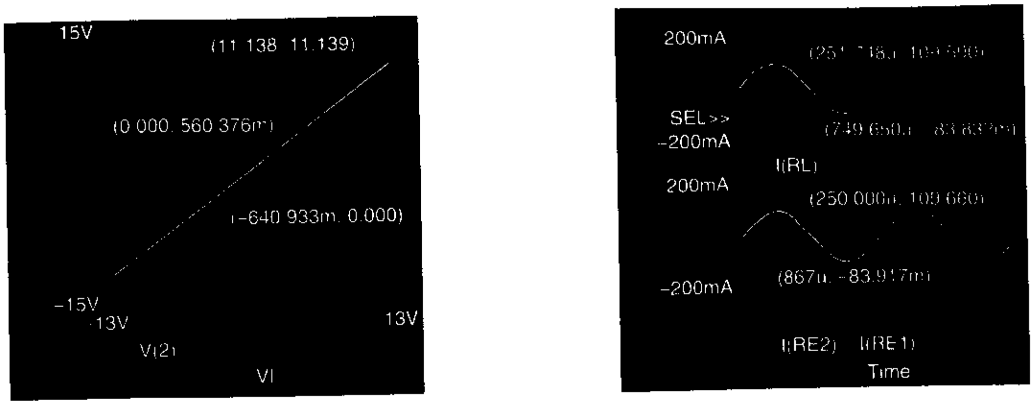
(b) En la práctica, las resistencias de emisor R_{E1} y R_{E2}, que aparecen en la figura 14.21, se conectan para asegurar la estabilidad del punto de polarización. El listado del archivo del circuito es el siguiente:

```
Ejemplo 14.6 Amplificador clase AB complementario en contrafase
VI   1   0   DC   5V   SIN  (0  5V  1KHZ)
RL   2   0   50
VCC   5   0   12V
VEE   0   6   12V
RE1   8   2   1M
RE2   9   2   1M
D1   4   3   DMOD
D2   3   1   DMOD
.MODEL DMOD  D(IS=1E-13 BV=100)          ; Modelo DMOD de diodo
QN   5   4   8   NMOD                    ; BJT npn con modelo NMOD
QP   6   1   9   PMOD                    ; BJT pnp con modelo PMOD
Q1   4   7   5   QMOD
Q2   7   7   5   QMOD
Rref   7   0   2k
.MODEL NMOD NPN(IS=1E-14 BF=50 VJE=0.7)   ; Modelo NMOD para los BJT npn
.MODEL PMOD PNP(IS=1E-14 BF=50 VJE=0.7)   ; Modelo PMOD para los BJT pnp
.MODEL QMOD PNP(IS=1E-14 BF=100 VJE=0.7)  ; Modelo QMOD para los BJT pnp
.DC  VI-13V  13V  0.01V                   ; Desde -13 V hasta 13 V
                                          ; con incremento de 0.01 V
.TRAN  5U  2MS
.PROBE
.END
```

La característica de transferencia para el circuito de la figura 14.21 aparece en la figura 14.22(a). De ésta se tiene que $V_{O(\text{máx})} \equiv V(2) = 11.139$ V y voltajes de offset $v_O = 560.4$ mV, con $v_I = 0$ y $v_O = 0$ V con $v_I = -640.9$ mV. Las gráficas de i_N, i_P e i_O se muestran en la figura 14.22(b), la cual da $i_{N(\text{pico})} \equiv I(RE1) = 109.66$ mA, $i_{P(\text{pico})} \equiv I(RE2) = -83.92$ mA e $i_{O(\text{pico})} \equiv I(RL) = 109.59$ mA con -83.83 mA. Por tanto, debido al voltaje de desvío, la corriente de la carga no es simétrica.

www.elsolucionario.net

FIGURA 14.22 Característica de transferencia y formas de onda de la corriente para el ejemplo 14.6



(a) Característica de transferencia **(b) Formas de onda de la corriente**

olarización con un ultiplicador V_{BE}

En la figura 14.23 se ilustra un *circuito multiplicador de* V_{BE}, que puede ajustar automáticamente el voltaje de polarización V_{BB}. El circuito está formado por un transistor Q_1 con un resistor R_1 conectado entre su base y su emisor, y un resistor de retroalimentación R_F conectado entre el colector y la base. La fuente de corriente I_R alimenta al circuito multiplicador y proporciona la corriente de base para Q_N. Dado que el voltaje a través de R_1 es V_{BE1}, la corriente por R_1 es

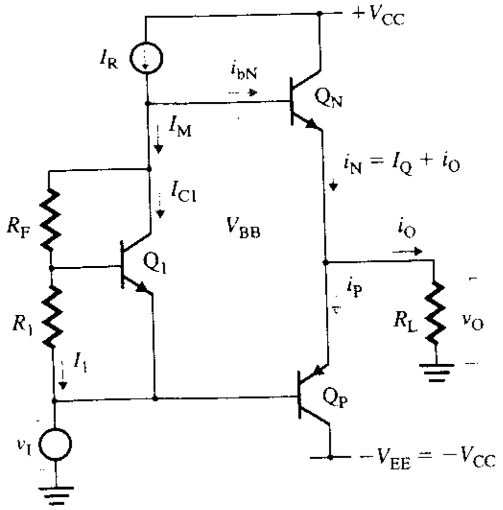
$$I_1 = \frac{V_{BE1}}{R_1} \tag{14.74}$$

En forma general, en comparación con I_1 la corriente de base de Q_1 es despreciable, y la corriente por R_F es aproximadamente igual a I_1. Por tanto, el voltaje de polarización se convierte en

$$\begin{aligned} V_{BB} &= I_1(R_1 + R_F) \\ &= \frac{V_{BE1}}{R_1}(R_1 + R_F) = V_{BE1}\left(1 + \frac{R_F}{R_1}\right) \end{aligned} \tag{14.75}$$

por lo que el circuito multiplica V_{BE1} por el factor $(1 + R_F/R_1)$ —de ahí el nombre de multiplicador de V_{BE}. Mediante la selección de la relación R_F/R_1, se puede ajustar el valor de

FIGURA 14.23 Polarización de un amplificador clase AB con un multiplicador de V_{BE}



www.elsolucionario.net

V_{BB} requerido para obtener una corriente de polarización deseada I_Q. Para $R_F/R_1 = 1$, $V_{BB} = 2V_{BE1}$. El valor de V_{BE1} está relacionado con i_{C1} por

$$V_{BE1} = V_T \ln\left(\frac{i_{C1}}{I_{S1}}\right) \tag{14.76}$$

donde I_{S1} es la corriente de saturación de Q_1, así como

$$i_{C1} = I_R - I_1 - \frac{I_Q + i_O}{1 + h_{fe}} \tag{14.77}$$

Bajo condiciones de polarización, $i_O = 0$ y la corriente de base de Q_N es lo suficientemente pequeña para que se pueda despreciar. Esto es, $I_Q/(1 + h_{fe}) \approx 0$, y Q_1 lleva entonces la corriente máxima: $i_{C1(máx)} \approx I_R - I_1$. Sin embargo, en el valor pico de v_O la corriente de base de Q_N será máxima, y la corriente disponible para el multiplicador mínima, por lo que

$$I_{C1(mín)} = I_R - I_1 - \frac{I_Q + i_{O(máx)}}{1 + h_{fe}} \tag{14.78}$$

Por tanto, i_{C1} puede variar ampliamente desde $I_{C(máx)}$ hasta $I_{C(mín)}$. No obstante, de acuerdo con la ecuación (14.76), un cambio grande en i_{C1} sólo causa una variación pequeña en V_{BE1}. Por tanto, I_1 y V_{BB} se mantendrán prácticamente constantes. Igual que en el caso de polarización con diodos, el transistor Q_1 debe montarse muy cerca de Q_N y Q_P para proporcionar el efecto de compensación térmica.

EJEMPLO 14.7 ▸ D

Diseño de un multiplicador de V_{BE} para un amplificador clase AB

(a) Diseñar un multiplicador de V_{BE} para el amplificador clase AB de la figura 14.23, a fin de proporcionar la corriente de polarización $I_R = 5.67$ mA necesaria para el ejemplo 14.5. Suponer que $V_{CC} = V_{EE} = 12$ V, $V_{BE} = 0.7$ V y $R_L = 50\ \Omega$. Suponer, además, una corriente mínima $I_{M(mín)} = 1$ mA para el multiplicador e $I_Q = 2$ mA.

(b) Utilizar PSpice/SPICE para trazar la gráfica de la característica de transferencia y de i_N, i_P e i_O instantáneas para $v_I = 5\ \text{sen}(2000\pi t)$. Los parámetros del modelo de PSpice para los transistores son:

```
IS=1E-14 BF=50 VJE=0.7
```

y para los diodos:

```
IS=1E-13 BV=100
```

SOLUCIÓN

(a) Dado que la fuente de corriente debe proporcionar la corriente de base cuando la corriente de carga es máxima, se tiene que

$$I_R = I_{M(mín)} + (I_Q + i_{O(máx)})/(1 + h_{fe}) = 1\text{ mA} + (2\text{ mA} + 236\text{ mA})/(1 + 50) = 5.67\text{ mA}$$

El voltaje de polarización V_{BB} requerido para obtener una corriente de polarización $I_Q = 2$ mA, es

$$V_{BB} = 2V_T \ln(I_Q/I_S) = 2 \times 25.8\text{ mV} \times \ln(2\text{ mA}/10^{-14}\text{ mA}) = 1.343\text{ V}$$

La corriente mínima por el multiplicador debe ser $I_{M(mín)} = 1$ mA. Sean $I_{1(mín)} = I_{M(mín)}/2 = 0.5$ mA e $I_{C(mín)} = I_{M(mín)}/2 = 0.5$ mA. Si $I_{C(mín)}$ es demasiado pequeña, el transistor Q_1 estará desactivado, lo cual no es deseable. La ecuación (14.75) da

$$R_1 + R_F = V_{BB}/I_{1(mín)} = 1.343/0.5\text{ mA} \approx 2.7\text{ k}\Omega$$

La fuente de corriente debe diseñarse para suministrar $I_R = 5.67$ mA. Sin embargo, cuando el voltaje de salida es cero, entonces $i_O = 0$, y a través del multiplicador debe fluir $I_R = 5.67$ mA. Esto es,

www.elsolucionario.net

el transistor Q_1 debe llevar $i_{C1} = 5.67 \text{ mA} - 0.5 \text{ mA} = 5.17 \text{ mA}$, y el voltaje base-emisor correspondiente será

$$V_{BE1} = V_T \ln (I_{C1}/I_S) = 25.8 \text{ mV} \times \ln (5.17 \text{ mA}/10^{-14} \text{ mA}) = 0.696 \text{ V}$$

Por tanto, el valor de R_1 se puede determinar a partir de la ecuación (14.74) como

$$R_1 = V_{BE1}/I_1 = 0.696/0.5 \text{ mA} = 1.39 \text{ k}\Omega \approx 1.4 \text{ k}\Omega$$

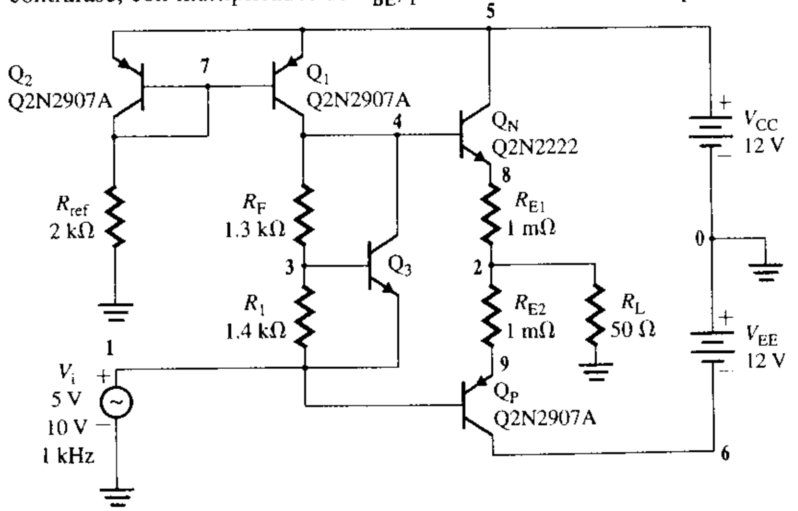
En consecuencia, el valor de R_F es

$$R_F = 2.7 \text{ k} - R_1 = 2.7 \text{ k} - 1.4 \text{ k} = 1.3 \text{ k}\Omega$$

(b) El archivo del circuito para la simulación con PSpice es similar al correspondiente del ejemplo 14.6, excepto en que los diodos han sido remplazados por el multiplicador de V_{BE}. Esta configuración aparece en la figura 14.24. El listado del archivo del circuito es el siguiente:

```
Ejemplo 14.7 Amplificador clase AB complementario en contrafase
VI   1   0   DC   5V   SIN   (0   5V   1KHZ)
RL   2   0   50
VCC   5   0   12V
VEE   0   6   12V
RE1   8   2   1M
RE2   9   2   1M
R1   3   1   1.4K
RF   4   3   1.3K
.MODEL DMOD D(IS=1E-13 BV=100)              ; Modelo DMOD de diodo
QN   5   4   8   NMOD                       ; BJT npn con modelo NMOD
QP   6   1   9   PMOD                       ; BJT pnp con modelo PMOD
Q1   4   7   5   QMOD
Q2   7   7   5   QMOD
Q3   4   3   1   QMOD
RREF   7   0   2K
.MODEL NMOD NPN(IS=1E-14 BF=50 VJE=0.7)     ; Modelo NMOD para los BJT npn
.MODEL PMOD PNP(IS=1E-14 BF=50 VJE=0.7)     ; Modelo PMOD para los BJT pnp
.MODEL QMOD PNP(IS=1E-14 BF=50 VJE=0.7)     ; Modelo QMOD para los BJT pnp
.DC VI-13V 13V 0.10V                        ; Desde -13 V hasta 13 V
                                            ; con incrementos de 0.01 V
.TRAN   5U   2MS
.PROBE
.END
```

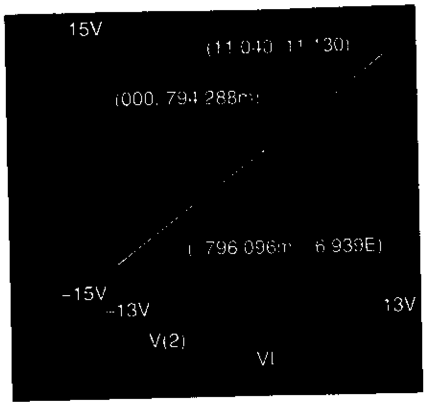
FIGURA 14.24 Circuito de amplificador clase AB complementario en contrafase, con multiplicador de V_{BE}, para la simulación con PSpice



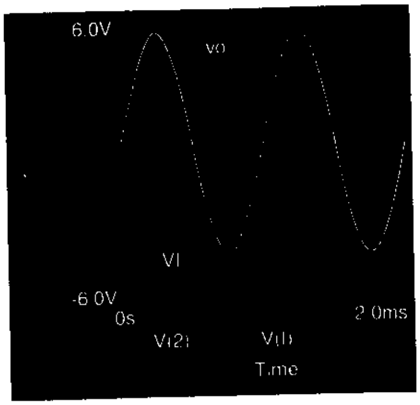
www.elsolucionario.net

La característica de transferencia se muestra en la figura 14.25(a). De ésta se tiene que $v_{O(\text{máx})} = 11.13$ V y voltajes de offset $v_O = 794.3$ mV con $v_I = 0$ y $v_O = 0$ V a $v_I = -796$ mV. Las gráficas de los voltajes de entrada y de salida se muestran en la figura 14.25(b). Sus formas de onda son prácticamente idénticas, excepto en que las magnitudes han quedado desplazadas en 763 mV.

FIGURA 14.25 Característica de transferencia y formas de onda de la corriente para el ejemplo 14.7



(a) Característica de transferencia



(b) Voltajes de entrada y de salida

ASPECTOS PRINCIPALES DE LA SECCIÓN 14.6

- El amplificador clase AB complementario es la etapa de salida de uso más común. El funcionamiento de su circuito es similar al de un amplificador clase B, excepto en que los transistores tienen una polarización ligeramente positiva, de manera que fluye una corriente de polarización de cd aun cuando el voltaje de entrada sea cero.
- Por lo general, el voltaje base-emisor de cd de cada transistor se ajusta a aproximadamente V_{BE}, que es el voltaje requerido para obtener la corriente de polarización deseada. Comúnmente, el amplificador se polariza con diodos y con una fuente activa de corriente, o bien, usando un multiplicador de V_{BE}.
- Los amplificadores clase AB exhiben un voltaje de salida de desvío cuando el voltaje de entrada es cero. Sin embargo, se puede aplicar retroalimentación para reducir el voltaje de offset.

14.7 *Amplificadores clase AB cuasicomplementarios en contrafase*

Debido a que los transistores *pnp* tienen una capacidad limitada de corriente, la etapa de salida complementaria sólo es adecuada para entregar una potencia de carga de unos cuantos cientos de miliwatts o menos. Si se requiere una potencia de salida de varios watts o más, deberán utilizarse transistores *npn*. Partiendo de un transistor *pnp* Q_P y de un transistor *npn* de alta potencia Q_{N1}, se puede fabricar un transistor *pnp* compuesto. Esta configuración, que se conoce como etapa de salida cuasicomplementaria, aparece en la figura 14.26(a).

El par formado por Q_P y Q_{N1} es equivalente a un transistor *pnp*, como se muestra en la figura 14.26(b). La corriente del colector de Q_P está dada por

$$I_{CP} = I_S \exp\left(\frac{V_{EBP}}{V_T}\right) \tag{14.79}$$

La corriente compuesta del colector I_C es la corriente del emisor de Q_{N1}. Esto es,

$$I_C = (1 + h_{fe})I_{CP} = (1 + h_{fe})I_S \exp\left(\frac{V_{EBP}}{V_T}\right) \tag{14.80}$$

que tiene la misma relación que un transistor *pnp* normal. Sin embargo, el transistor *npn* lleva la mayor parte de la corriente y el transistor *pnp* sólo una pequeña cantidad de la mis-

www.elsolucionario.net

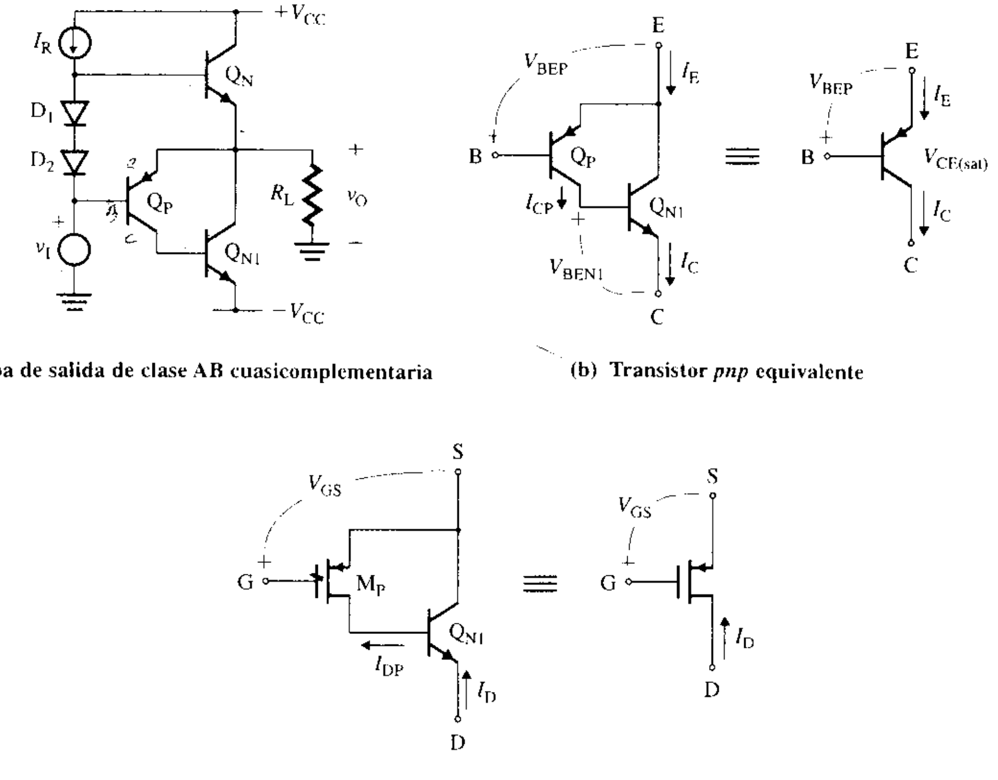
ma. El voltaje de saturación del *pnp* compuesto será $V_{CEP(sat)} + V_{BEN1}$, que es mayor que el de un transistor *pnp* normal.

El transistor *pnp* compuesto puede ser remplazado por una combinación MOS-bipolar [4], que se conoce como PMOS compuesto, como se puede observar en la figura 14.26(c). De la ecuación (5.58) la característica de transferencia total del PMOS compuesto está dada por

$$I_D = -(1 + h_{fe})I_{DP} = -(1 + h_{fe})\frac{\mu_n C_o}{2}\left(\frac{W}{L}\right)(V_{GS} - V_t)^2 \tag{14.81}$$

Por tanto, el PMOS compuesto tiene una relación *W/L* que es $(1 + h_{fe})$ veces más grande que la correspondiente a un dispositivo PMOS normal.

FIGURA 14.26
Etapa de salida del amplificador clase AB cuasicomplementario



(a) Etapa de salida de clase AB cuasicomplementaria

(b) Transistor *pnp* equivalente

(c) PMOS equivalente

ASPECTO PRINCIPAL DE LA SECCIÓN 14.7

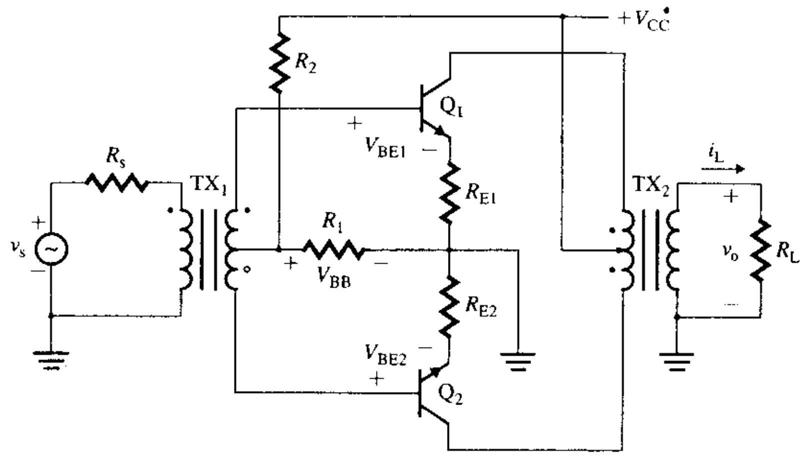
- El amplificador cuasicomplementario utiliza un transistor *pnp* compuesto, que puede entregar una potencia de salida más grande que un dispositivo *pnp* normal.

14.8 ▸ *Amplificadores clase AB en contrafase acoplados por transformador*

El circuito del amplificador clase AB de la figura 14.27 es idéntico al de clase B de la figura 14.16(a), excepto en que se polariza ligeramente hacia la conducción, de manera que por Q_1 y Q_2 fluya una corriente de polarización I_Q. Esta corriente se obtiene haciendo que V_{BB} sea un poco mayor que $V_{BE} = V_{BE1}$ $(= V_{BE2} \approx 0.7\text{ V})$. Se pueden seleccionar los resistores R_1 y R_2 para obtener el valor deseado de V_{BB}. Si bien los amplificadores acoplados por transformador ofrecen una elevada eficiencia en potencia, sufren de no linealidades y de distorsión introducidas por las características no lineales de los transformadores. En la actualidad, están siendo remplazados por circuitos totalmente transistorizados de acoplamiento directo.

www.elsolucionario.net

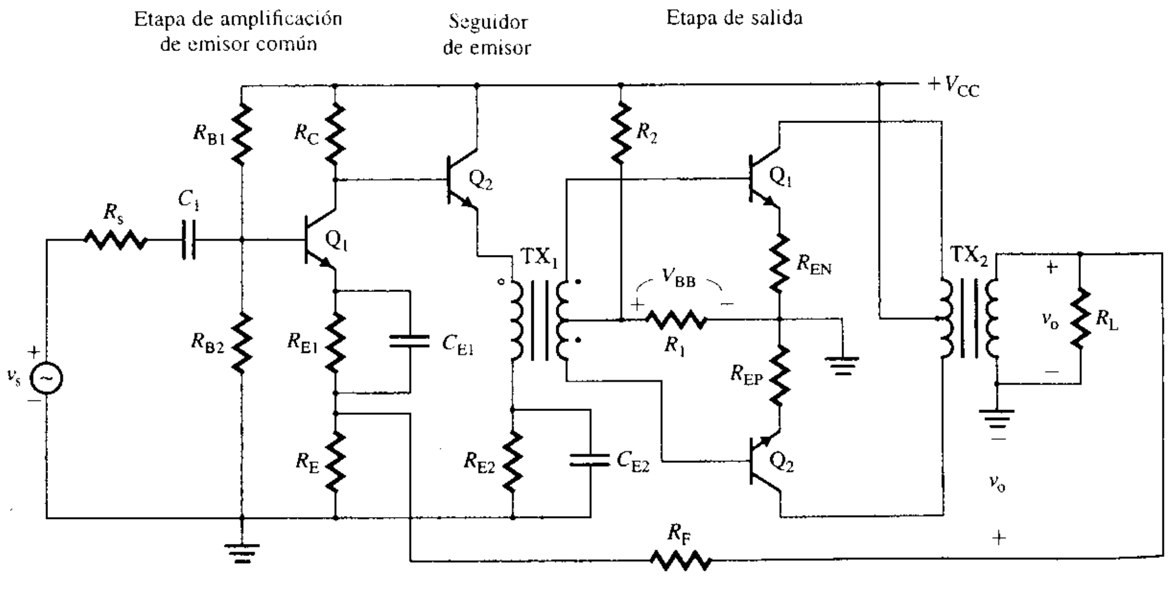
FIGURA 14.27 Amplificador clase AB en contrafase acoplado por transformador



Los efectos no lineales y la distorsión se pueden eliminar aplicando una retroalimentación negativa en serie-paralelo, como se muestra en la figura 14.28. El amplificador tiene tres etapas: una etapa de emisor común para ganancia en voltaje, un seguidor de emisor para acoplamiento de impedancia y una etapa de salida para una salida de alta potencia. La retroalimentación en serie-paralelo le da al amplificador las características deseables de una baja impedancia de salida y una elevada impedancia de entrada. La ganancia total en voltaje A_f depende en gran parte de la red de retroalimentación, por lo que

$$A_f \approx \frac{1}{\beta} = \frac{1}{R_E/(R_E + R_F)} = 1 + \frac{R_F}{R_E} \tag{14.82}$$

FIGURA 14.28 Amplificador clase AB acoplado por transformador, con retroalimentación en serie-paralelo



14.9 ▸ *Protección contra cortocircuito y protección térmica*

La etapa de salida normalmente está protegida contra cortocircuito y contra una elevación excesiva de la temperatura. En la figura 14.29 se muestra un amplificador clase AB con este tipo de protección.

www.elsolucionario.net

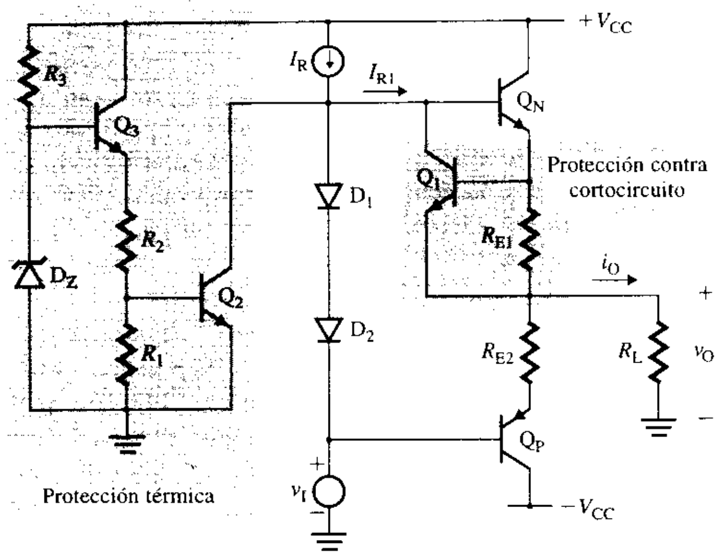


FIGURA 14.29 Protección contra cortocircuito y protección térmica en un amplificador clase AB

Protección contra cortocircuito

El circuito utilizado en la figura 14.29 para protección contra cortocircuito está formado por el transistor Q_1 y el resistor R_{E1}. Si ocurre un cortocircuito en la carga mientras Q_N está conduciendo, fluirá una corriente grande por R_{E1}, desarrollando un voltaje V_{RE1} proporcional a la corriente de cortocircuito a través de R_{E1}. Cuando el voltaje V_{RE1} llega a ser lo suficientemente grande, el transistor Q_1 se activa y lleva la mayor parte de la corriente de polarización I_{R1}. Por tanto, la corriente de base de Q_N es reducida a un nivel seguro. Las caídas de voltaje a través de los resistores de emisor disminuirán el voltaje de salida en la misma cantidad, por tanto, los valores de R_{E1} y R_{E2} deben ser tan bajos como sea posible (del orden de los mΩ). Sus valores quedan determinados a partir de

$$R_{RE1} = R_{RE2} = \frac{V_{BE1}}{i_{O(med)}} \tag{14.83}$$

donde $i_{O(corto)}$ es la corriente de cortocircuito permisible para activar el transistor Q_1. Para $V_{BE1} = 0.7$ V e $i_{O(corto)} = 200$ mA, $R_{E1} = R_{E2} = 0.7/200$ mA $= 3.5\ \Omega$. A pesar que R_{E1} y R_{E2} reducen la excursión del voltaje de salida, estabilizarán la corriente de polarización I_Q, protegiendo a Q_N y Q_P contra el embalamiento térmico (esto es, una elevación excesiva de la temperatura en la unión).

Protección térmica

El circuito utilizado en la figura 14.29 para la protección térmica está formado por dos transistores (Q_2 y Q_3), tres resistores (R_1, R_2 y R_3) y un diodo zener. Normalmente, el transistor Q_2 está desactivado. Si la temperatura aumenta, V_{BE3} disminuye debido al coeficiente negativo de temperatura de Q_3, y el voltaje zener V_Z aumenta, por el coeficiente positivo de temperatura del diodo zener D_Z. Como resultado, el voltaje en el emisor de Q_3 se eleva y el voltaje de la base de Q_2 también aumenta. Si la elevación de temperatura es adecuada, Q_2 se activa y desvía la corriente de referencia I_R del amplificador, desconectándolo. La elevación máxima permisible de temperatura ΔT se puede calcular a partir de

$$[\Delta T(K_{DZ} + K_{Q3}) + V_{BE3}]\frac{R_1}{R_1 + R_2} = V_{BE2} = V_T \ln\left(\frac{I_R}{I_S}\right) \tag{14.84}$$

donde
K_{DZ} = coeficiente de temperatura del diodo zener, en V/°C
K_{Q3} = coeficiente de temperatura del transistor Q_3, en V/°C
V_{BE3} = voltaje base-emisor de polarización de Q_3

www.elsolucionario.net

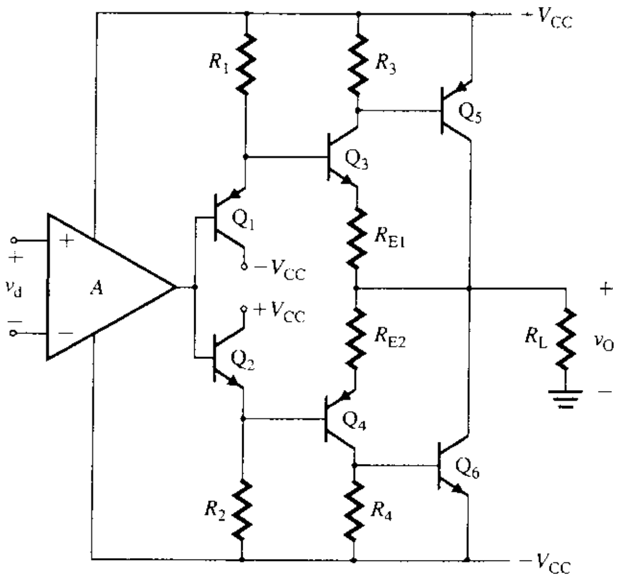
ASPECTOS PRINCIPALES DE LA SECCIÓN 14.9

- Los transistores de una etapa de salida normalmente están protegidos contra las corrientes excesivas que resultan de cortocircuitos. La protección se puede proveer agregando un transistor adicional y un pequeño resistor de colector para cada uno de los transistores de salida.
- La protección térmica se obtiene aprovechando el coeficiente negativo de temperatura de un transistor y el coeficiente positivo de temperatura de un diodo zener.

14.10 *Amplificadores operacionales de potencia*

Los amplificadores operacionales tienen algunas características deseables, como una ganancia de lazo abierto muy grande ($>10^5$), una impedancia de entrada muy alta (hasta de 10^9 Ω) y una corriente de polarización de entrada muy baja. Sin embargo, la potencia de salida de ca de los amplificadores operacionales por lo general es baja. Se puede obtener una potencia grande de un amplificador de potencia formado por un amplificador operacional seguido por un separador clase AB. La estructura general de un amplificador operacional de potencia aparece en la figura 14.30. La etapa de separación consiste de los transistores Q_1, Q_2, Q_3 y Q_4. R_1 y R_2 polarizan a los transistores Q_1 y Q_2, de manera que $-V_{BE1} + V_{BE3} \approx 0$ y $V_{BE2} - V_{BE4} = 0$. El transistor Q_3 proporciona la corriente positiva de carga hasta que el voltaje a través de R_3 es lo suficientemente grande para activar Q_5, quien proporciona corriente adicional de carga. De manera similar, los transistores Q_4 y Q_6 suministran la corriente de carga negativa. La etapa formada por Q_5 y Q_6 alimenta la corriente adicional de carga y actúa como *elevador de corriente*. Para estabilizar la polarización, se utilizan los resistores de emisor R_{E1} y R_{E2}.

FIGURA 14.30
Estructura general de un amplificador operacional de potencia



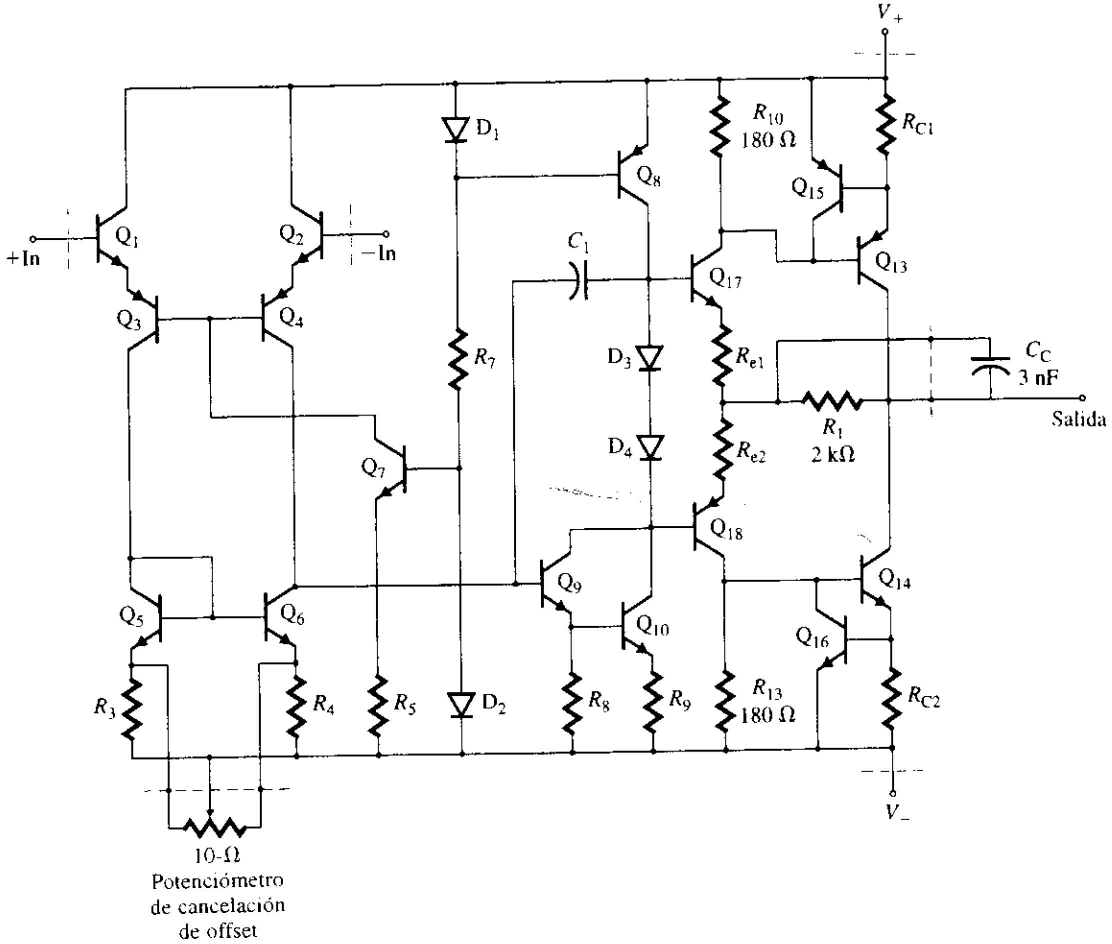
Amplificadores de potencia de circuito integrado

En el mercado existe una gran variedad de amplificadores de potencia que combinan una pastilla convencional de amplificador operacional con un elevador de corriente. Algunos ya cuentan con una retroalimentación negativa interna que da una ganancia en voltaje de lazo cerrado fija; otros no cuentan con la retroalimentación en el circuito integrado. Aquí se analizan dos de estos amplificadores operacionales representativos: el LH0021 y el LM380, fabricados por National Semiconductor.

Amplificador operacional de potencia LH0021 El diagrama esquemático del amplificador operacional de potencia LH0021 se muestra en la figura 14.31. El amplificador LH0021 está diseñado para funcionar con una fuente de alimentación de ±25 V, que es capaz de proporcionar una excursión de voltaje de salida pico de aproximadamente 12 V a una carga de 10 Ω en todo el rango de frecuencia, hasta 15 kHz. La distorsión del voltaje de salida es

www.elsolucionario.net

FIGURA 14.31 Amplificador operacional de potencia LH0021 (cortesía de National Semiconductor, Inc.)



menor a 1.6%. El circuito puede dividirse en tres etapas: una etapa diferencial, una de ganancia y una de salida.

La etapa de entrada diferencial está formada por los transistores Q_1 a Q_4 polarizados por Q_7, que consumen las corrientes de base de Q_3 y de Q_4. Los transistores Q_5 y Q_6 constituyen una carga activa de espejo de corriente.

La etapa de ganancia es una configuración de emisor común, y está formada por Q_9 y Q_{10} conectados como par Darlington. El transistor Q_8 sirve como una fuente activa de corriente para esta etapa. El capacitor C_1 es el capacitor de compensación para separar los polos, conectado en una retroalimentación en paralelo-paralelo.

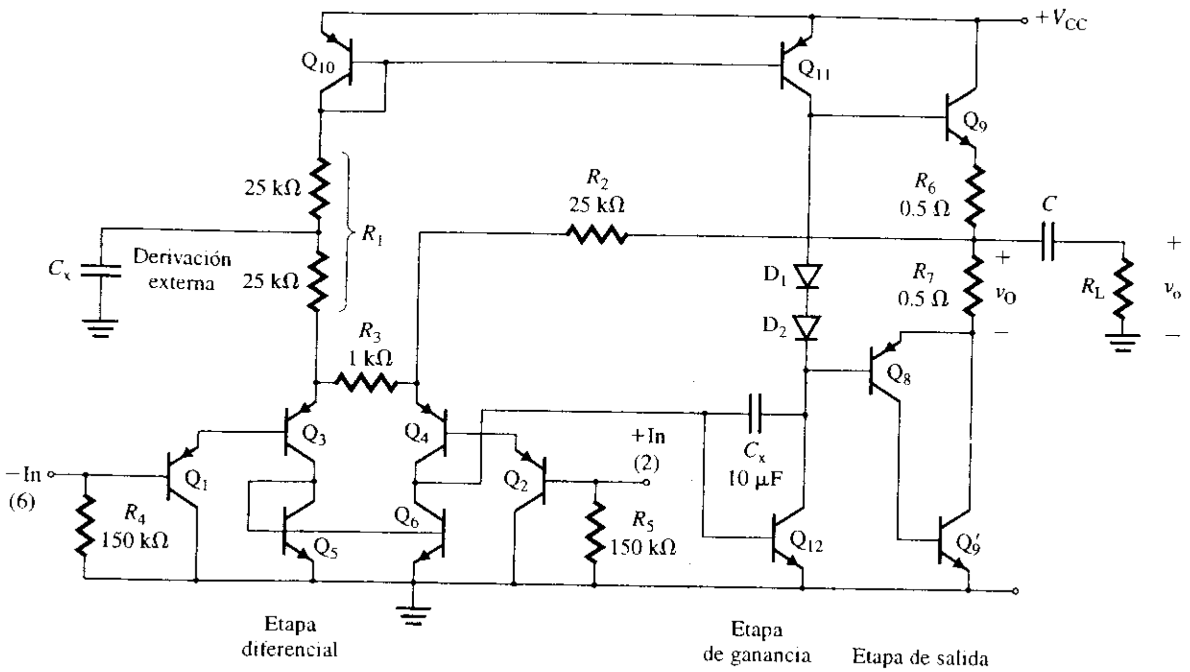
La etapa de salida es un circuito de clase AB complementario en contrafase. Está formada por los transistores Q_{13}, Q_{14}, Q_{15}, Q_{16}, Q_{17} y Q_{18}. Los diodos D_3 y D_4 proporcionan el voltaje de polarización para la operación de clase AB, a fin de minimizar la distorsión por cruce. Los transistores Q_{13} y Q_{14} actúan como elevador de corriente. Los resistores R_{C1} y R_{C2} limitan las corrientes a través de Q_{13} y Q_{14}, respectivamente, activando a Q_{15} y Q_{16}. El resistor R_1 protege a Q_{17} y a Q_{18} limitando el flujo de corriente que pasa por ellos.

Se conecta un capacitor C_C pequeño para ofrecer una baja impedancia a una carga capacitiva. La combinación de R_1 y el capacitor de carga no forman una red RC pasabajas, y puede evitarse cualquier retraso de fase en el voltaje de salida.

Amplificador operacional de potencia LM380 El diagrama esquemático del amplificador operacional de potencia LM380 aparece en la figura 14.32. El amplificador LM380 está diseñado para funcionar con una sola fuente de alimentación, en un rango de 12-22 V. La potencia de salida puede ser tan alta como 5 W con una carga de 10 Ω. La distorsión del

www.elsolucionario.net

FIGURA 14.32 Amplificador operacional de potencia LM380 (cortesía de National Semiconductor, Inc.)



voltaje de salida es menor a 3%. El circuito puede dividirse en tres etapas: una etapa diferencial, una de ganancia y una de salida. Con el fin de mejorar la respuesta en frecuencia baja, puede utilizarse un capacitor externo C_x para desviar la fuente de corriente.

La etapa de entrada diferencial está formada por los transistores *pnp* Q_3 a Q_6. El transistor Q_3 está polarizado por Q_{10}, en tanto que el transistor Q_4 está polarizado a través de R_2 por una corriente de cd que proviene de la terminal de salida. Bajo condiciones de polarización (esto es, con un voltaje de entrada), las corrientes de polarización de Q_3 y Q_4 son iguales. Por tanto, la corriente y el voltaje a través de R_3 son cero. Los transistores Q_5 y Q_6 sirven como carga activa de espejo de corriente para esta etapa. Los transistores *pnp* Q_1 y Q_2 actúan como seguidores de emisor para separar la entrada. Los resistores R_1 y R_2 proporcionan trayectorias de cd a tierra para las corrientes de base de Q_3 y de Q_4.

La etapa de ganancia, formada por Q_{12}, tiene una configuración de emisor común. El transistor Q_{11} sirve como carga activa de fuente de corriente para la etapa de ganancia. El capacitor C es el capacitor de compensación para separar los polos, y su función es dar un ancho de banda amplio.

La etapa de salida es un circuito clase AB cuasicomplementario en contrafase. Está formada por los transistores Q_8, Q_9 y Q_9'. Los diodos D_1 y D_2 proporcionan el voltaje de polarización para la operación de clase AB. Los resistores de emisor R_6 y R_7 dan estabilidad a la polarización.

El resistor R_2 proporciona la retroalimentación de cd del voltaje de salida de cd V_O al emisor de Q_4. Si por alguna razón V_O aumenta, entonces existe un incremento correspondiente en la corriente por R_2 y en la corriente de emisor I_{E4} de Q_4, lo que provoca un incremento en la corriente de colector de Q_4. Como resultado, aumentan el voltaje en la base de Q_{12} y su corriente de base. A su vez, esto incrementa la corriente de colector de Q_{12} y reduce la corriente de base de Q_9. Por tanto, V_O disminuye.

Para obtener V_O, supóngase que todos los transistores son idénticos y que las corrientes de base son despreciables, en comparación con las corrientes de emisor. La corriente de polarización de emisor de Q_3 se puede determinar, de manera aproximada, a partir de

$$I_{E3} = \frac{V_{CC} - V_{EB10} - V_{EB3} - V_{EB1}}{R_1} = \frac{V_{CC} - 3V_{EB}}{R_1} \qquad (14.85)$$

www.elsolucionario.net

Asimismo, la corriente de emisor de Q_4 se puede calcular con

$$I_{E4} = \frac{V_O - V_{EB4} - V_{EB2}}{R_2} = \frac{V_O - 2V_{EB}}{R_2} \tag{14.86}$$

donde V_O es el voltaje de salida de cd. Para $I_{E3} = I_{E4}$ (de manera que por R_3 no fluye corriente), se tiene

$$\frac{V_{CC} - 3V_{EB}}{R_1} = \frac{V_O - 2V_{EB}}{R_2}$$

que, para $R_1 = 2R_2$, como se observa en la figura 14.32, da el voltaje de salida de cd como

$$V_O = \frac{V_{CC} + V_{EB}}{2} = \frac{V_{CC} - V_{BE}}{2} \tag{14.87}$$

Por consiguiente, para $V_{BE} << V_{CC}$, que es lo más común, el voltaje de salida de cd es aproximadamente la mitad del voltaje de alimentación V_{CC}. Esto es, $V_O \approx V_{CC}/2$.

Amplificador de puente

La potencia de salida se puede duplicar utilizando dos amplificadores operacionales de potencia, como se puede observar en la figura 14.33. Esta configuración, que se conoce como *amplificador de puente*, se emplea en aplicaciones de alta potencia. El voltaje de entrada v_I se aplica tanto en la entrada no inversora de los amplificadores, como en la entrada inversora, de manera que los voltajes de salida están desfasados 180°. Por tanto, la salida del amplificador no inversor es

$$v_{O1} = \left(1 + \frac{R_F}{R_1}\right)v_I \tag{14.88}$$

El voltaje de salida del amplificador inversor es

$$v_{O2} = -\frac{R_3}{R_2}v_I \tag{14.89}$$

El voltaje a través de la carga se convierte en

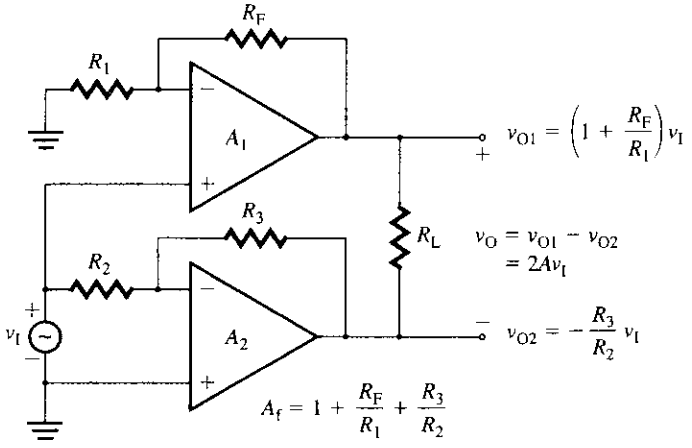
$$v_O = v_{O1} - v_{O2} = \left(1 + \frac{R_F}{R_1}\right)v_I + \frac{R_3}{R_2}v_I$$

el que, para $R_F/R_1 = 1 + R_3/R_2 = A_f$, es

$$v_O = 2A_f v_I \tag{14.90}$$

donde A_f es la ganancia en voltaje de lazo cerrado de cada uno de los amplificadores.

FIGURA 14.33
Amplificador de puente



www.elsolucionario.net

ASPECTOS PRINCIPALES DE LA SECCIÓN 14.10

- Los amplificadores de potencia de circuito integrado se conocen como amplificadores operacionales de potencia. Están formados por una etapa diferencial, una etapa de ganancia y una etapa de salida con un elevador de corriente.
- Los amplificadores operacionales de potencia normalmente se utilizan con retroalimentación, y están compensados para la respuesta en frecuencia mediante una capacitancia interna en la ganancia.

14.11 *Consideraciones térmicas*

Los transistores de potencia disipan grandes cantidades de potencia. La disipación de potencia se convierte en calor, que provoca el aumento de temperatura de la unión del colector. La estructura física, el encapsulado y las especificaciones de los transistores difieren de acuerdo con su capacidad de manejo de corriente y su disipación de potencia. La corriente nominal de los transistores de potencia puede llegar hasta los 500 A, con una disipación de potencia hasta de 200 W, en especial cuando se utilizan los transistores como elementos de conmutación para convertidores de potencia [2]. Los transistores de potencia deben estar protegidos contra un aumento excesivo de la temperatura. La temperatura de la unión T_J debe mantenerse dentro de un máximo especificado $T_{J(máx)}$ a fin de evitar daños al transistor. En el caso de los transistores de silicio, $T_{J(máx)}$ está en el rango de 150° a 200 °C.

Resistencia térmica

Si un transistor funciona al aire libre, sin ningún dispositivo de enfriamiento, el calor se transferirá de la unión del transistor al ambiente. La resistencia térmica es una medida de la transferencia de calor. Ésta es la caída de temperatura dividida entre la disipación de potencia, en condiciones de estado estable. Por tanto, sus unidades son °C/W. La resistencia térmica θ_{JA} del flujo de calor, desde la unión hasta el ambiente, está dada por

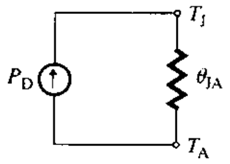
$$\theta_{JA} = \frac{T_J - T_A}{P_D} \quad \text{(en °C/W)} \tag{14.91}$$

donde T_J = temperatura de la unión, en °C

T_A = temperatura ambiente, en °C

FIGURA 14.34
Equivalente eléctrico del proceso térmico

T_J = temperatura de la unión
T_A = temperatura ambiente



La ecuación (14.91) representa el proceso de transferencia de calor, y es análoga a la ley de Ohm. La disipación de potencia corresponde a la corriente; la diferencia de temperatura, a la diferencia de voltaje y la resistencia térmica, a la resistencia eléctrica. Por tanto, el proceso térmico puede representarse mediante un circuito eléctrico análogo, como el que se muestra en la figura 14.34.

Disipación de calor y flujo de calor

Con el fin de mantener la temperatura de la unión por debajo de $T_{J(máx)}$, normalmente el transistor se monta sobre un disipador de calor que facilita la eliminación del calor del dispositivo hacia el aire circundante. En la figura 14.35 se muestran varios disipadores comunes de calor con dispositivos conectados. El calor se transfiere del dispositivo al aire mediante uno de tres métodos:

1. Conducción desde la unión hasta el encapsulado a través de una resistencia térmica θ_{JC}, y del encapsulado al disipador de calor a través de una resistencia térmica θ_{CS}. Los valores de θ_{JC} y θ_{CS} dependen de la sección transversal, de la longitud y de la diferencia de temperatura a través del medio conductor. Un acoplamiento imperfecto de las superficies adyacentes incrementará θ_{CS}. Se puede reducir el valor de θ_{CS} recubriendo las superficies de contacto del transistor y del disipador con un compuesto térmicamente conductor.
2. Convección desde el encapsulado hasta el ambiente a través de una resistencia térmica θ_{CA}, y del disipador de calor al ambiente a través de una resistencia térmica θ_{SA}. Los valores de θ_{CA} y θ_{SA} dependen del estado de la superficie, del tipo de flui-

www.elsolucionario.net

FIGURA 14.35 Transistores montados en disipadores de calor

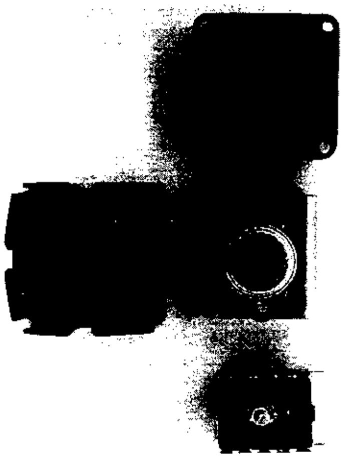
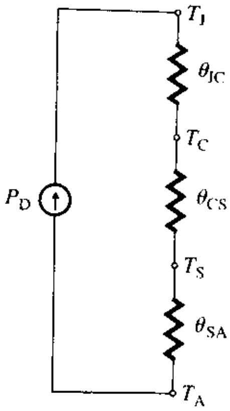


FIGURA 14.36 Circuito térmico equivalente



do de convección, de la velocidad y características del fluido y de la diferencia de temperatura entre la superficie y el fluido.

3. Radiación desde aletas de enfriamiento hasta el aire. La transferencia de calor dependerá de la capacidad de emisión de la superficie y del área, así como de la diferencia de temperatura entre las aletas radiantes y el aire.

El circuito térmico equivalente de un transistor montado sobre un disipador de calor se muestra en la figura 14.36. La disipación de potencia está relacionada con la temperatura de la unión T_J y con la temperatura ambiente T_A mediante

$$T_J - T_A = P_D(\theta_{JC} + \theta_{CS} + \theta_{SA}) \quad \textbf{(14.92)}$$

donde
θ_{JC} = resistencia térmica de la unión al encapsulado, en °C/W
θ_{CS} = resistencia térmica del encapsulado al disipador, en °C/W
θ_{SA} = resistencia térmica del disipador al ambiente, en °C/W

Los valores de θ_{JC} y θ_{CS} aparecen especificados en la hoja de datos del fabricante. El diseñador del circuito tiene que definir el valor requerido de θ_{SA} correspondiente al disipador de calor. El valor de θ_{SA} determinado a partir de la ecuación (14.92) podría resultar demasiado pequeño para coincidir con cualquier disipador estándar de calor con enfriamiento de aire natural. En este caso, puede ser necesario enfriar el disipador de calor utilizando líquido o aire forzado por un ventilador.

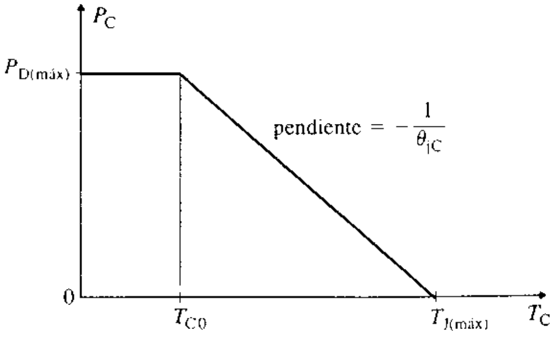
Disipación de potencia en función de la temperatura

La temperatura ambiente T_A y la temperatura en el encapsulado T_C están relacionadas con la disipación de potencia P_D mediante

$$T_C - T_A = P_D(\theta_{CS} + \theta_{SA}) \quad \textbf{(14.93)}$$

El fabricante del transistor normalmente especifica la temperatura máxima de la unión $T_{J(máx)}$, la disipación máxima de potencia $P_{D(máx)}$ a una temperatura especificada del encap-

FIGURA 14.37 Curva de reducción de potencia nominal



www.elsolucionario.net

sulado T_{C0} (por lo general, 25 °C) y la resistencia térmica θ_{JC}. En forma común, el fabricante proporciona una curva de reducción de potencia nominal, como la que se observa en la figura 14.37, que da la disipación de potencia máxima permisible en caso de que la temperatura del encapsulado sea superior a 25 °C. T_{C0} es la temperatura del encapsulado a la cual se inicia la reducción de potencia nominal. $T_{C(máx)}$ es el valor máximo de la temperatura del encapsulado en °C, y es igual a $T_{J(máx)}$. La disipación de potencia, a una temperatura del encapsulado T_C, se puede determinar a partir de

$$P_D(T = T_C) = P_{D(máx)} - \frac{P_{D(máx)}}{T_{J(máx)} - T_{C0}}(T_C - T_{C0}) \quad \text{for } T_C \geq T_{C0} \tag{14.94}$$

EJEMPLO 14.8 ▸ **Cálculo de la disipación de potencia de un transistor** La disipación de energía de un transistor se especifica como $P_{D(máx)} = 150$ W a $T_{C0} = 25$ °C. El transistor está montado en un disipador de calor. Las resistencias térmicas son: $\theta_{JC} = 0.5$ °C/W, $\theta_{CS} = 0.2$ °C/W y $\theta_{SA} = 1.5$ °C/W. Si $T_{J(máx)} = 200$ °C y $T_A = 45$ °C, calcular la disipación máxima permisible de potencia del transistor.

SOLUCIÓN Se puede calcular la disipación máxima de potencia P_D a partir de la ecuación (14.92):

$$200 - 45 = P_D(0.5 + 0.2 + 1.5) = 2.2P_{D(máx)}$$

que da

$$P_D = (200 - 45)/2.2 = 70.5 \text{ W}$$

Con $P_D = 70.5$ W, la ecuación (14.93) da la temperatura del encapsulado como

$$T_C = 45 + 70.5 \times (0.2 + 1.5) = 164.9\text{°C}$$

La disipación correspondiente de potencia se convierte en

$$P_D(T_C = 164.9\text{°C}) = 150 - \frac{150}{200 - 25} \times (164 - 25) = 30.1 \text{ W}$$

En otras palabras, para $P_D = 70.5$ W, $T_C = 164.9$ °C, lo que a su vez limita la disipación de potencia a 30.1 W. Por tanto, P_D no puede ser 70.5 W. Para determinar la potencia real, se sustituye T_C de la ecuación (14.92) en la (14.94) y se obtiene

$$P_D = P_{D(máx)} - \frac{P_{D(máx)}}{T_{J(máx)} - T_{C0}}[T_A + P_D(\theta_{CS} + \theta_{SA})]$$

que da

$$P_D\left[1 + \frac{P_{D(máx)}}{T_{J(máx)} - T_{C0}}(\theta_{CS} + \theta_{SA})\right] = P_{D(máx)}\left[1 - \frac{T_A}{T_{J(máx)} - T_{C0}}\right]$$

Puesto que

$$P_D\left[1 + \frac{150}{200 - 25}(0.2 + 1.5)\right] = 150 \times \left[1 - \frac{45}{200 - 25}\right]$$

la disipación permisible de potencia es $P_D = 45.35$ W.

▸ **NOTA:** $\theta_{JC} = P_{D(máx)}/(T_{J(máx)} - T_{C0}) = 150/(200 - 25) = 0.857$ °C/W. Pero en el ejemplo 14.8 se especificó $\theta_{JC} = 0.5$ °C/W, a fin de ilustrar el método para determinar la disipación real de potencia.

ASPECTOS PRINCIPALES DE LA SECCIÓN 14.11

- La potencia se disipa de un transistor en forma de calor, lo que causa la elevación de la temperatura en la unión del colector. Los transistores de potencia o amplificadores operacionales de potencia normalmente se montan en un disipador de calor, con lo que se obtiene una impedancia térmica reducida para el flujo de calor.
- La disipación máxima de potencia es especificada por el fabricante a una temperatura del encapsulado T_{C0} dada (por lo general, 25 °C), que no siempre se consigue. A menudo es necesario determinar la disipación de potencia permisible a partir de una curva de reducción de potencia nominal.

www.elsolucionario.net

14.12 Diseño de amplificadores de potencia

Dado que los amplificadores clase B y clase AB eliminan la zona muerta, generalmente se utilizan como las etapas de salida de los amplificadores reales. Por tanto, el diseño de un amplificador de potencia consiste principalmente en el diseño de la etapa de salida, que involucra los pasos siguientes:

Paso 1. Identificar las especificaciones de la etapa de salida (por ejemplo, la potencia de salida P_L, la resistencia de carga R_L y los voltajes de alimentación de cd V_{CC} y V_{EE}).

Paso 2. Seleccionar el tipo de operación de salida; por lo general, operación clase B o clase AB.

Paso 3. Determinar los valores nominales de voltaje y de corriente de todos los transistores.

Paso 4. Determinar los valores nominales y la potencia de todos los resistores. También, si se trata de una carga acoplada por transformador, determinar la relación de vueltas de los transformadores.

Paso 5. Seleccionar el tipo de circuito de polarización de cd. Determinar las especificaciones de los componentes activos y pasivos.

Paso 6. Seleccionar los transistores de potencia que cumplan con los requerimientos de voltaje, corriente y potencia. Determinar su temperatura máxima de unión $T_{J(máx)}$ y las resistencias térmicas θ_{JC} y θ_{CS}.

Paso 7. Determinar la disipación de potencia de los transistores y la resistencia térmica deseada del disipador de calor.

Paso 8. Utilizar PSpice/SPICE para simular y verificar el diseño, utilizando los valores estándar de los componentes junto con sus tolerancias.

Resumen

En general, el amplificador de potencia forma la etapa de salida de un amplificador de audiofrecuencia. Los requerimientos de los amplificadores de potencia son distintos de los requerimientos de los amplificadores de baja potencia de señal pequeña. Los amplificadores de potencia deben entregar una cantidad apreciable de potencia a una carga de baja impedancia, generando al mismo tiempo muy poca distorsión en la señal de salida. Generalmente, los amplificadores de potencia se clasifican en cuatro tipos: clase A, clase B, clase AB y clase C. La eficiencia de un amplificador clase A es de sólo 25%; la de uno de clase B, de 50%, y la de uno de clase AB en contrafase, de 78.5%. Los amplificadores clase AB complementarios en contrafase eliminan o reducen la distorsión y la zona muerta en la señal de salida. Normalmente, la etapa de salida está polarizada por una fuente activa de corriente a fin de suministrar una corriente de polarización cuando la señal de entrada es cero. El amplificador cuasicomplementario, que utiliza un transistor *pnp* compuesto por un transistor *pnp* y un transistor *npn*, puede incrementar la potencia de salida. Los amplificadores operacionales de potencia de circuitos integrados están formados por un amplificador operacional seguido de un separador clase AB. El transistor de potencia debe estar montado sobre un disipador de calor, con el fin de limitar a un valor aceptable la temperatura de la unión.

Referencias

1. M. H. Rashid, *Power Electronics—Circuits, Devices, and Applications*. Englewood Cliffs, NJ: Prentice Hall, Inc., 1993, capítulo 16.
2. S. Soclof, *Design and Applications of Analog Integrated Circuits*. Englewood Cliffs, NJ: Prentice Hall, Inc., 1991, capítulo 12.
3. E. S. Oxner, *Power FETs and Their Applications*. Englewood Cliffs, NJ: Prentice Hall, Inc., 1982.
4. P. R. Gray y R. C. Meyer, *Analysis and Design of Analog Integrated Circuits*. Nueva York: John Wiley and Sons, 1993, capítulo 5.

Preguntas de repaso

1. ¿Cuáles son los cuatro tipos de amplificadores de potencia?
2. ¿Cuáles son las diferencias principales entre los cuatro tipos de amplificadores de potencia?
3. ¿Cuáles son las ventajas de un seguidor de emisor con una polarización de fuente de corriente activa?
4. ¿Cuál es la condición limitadora de diseño para evitar el recorte de onda en el voltaje de salida?
5. ¿Qué es la cifra de mérito de un amplificador?

www.elsolucionario.net

6. ¿Qué es un amplificador clase A de emisor común?
7. ¿Cuáles son las ventajas y desventajas de un amplificador clase A de emisor común?
8. ¿Cuál es la eficiencia máxima de un amplificador clase A de emisor común?
9. ¿Cuál es la cifra de mérito para un amplificador clase A de emisor común?
10. ¿En qué consiste un amplificador clase A con carga acoplada por transformador?
11. ¿Cuáles son las ventajas y desventajas de un amplificador clase A con carga acoplada por transformador?
12. ¿Cuál es la eficiencia máxima de un amplificador clase A con carga acoplada por transformador?
13. ¿Cuál es la cifra de mérito para un amplificador clase A con carga acoplada por transformador?
14. ¿En qué consiste un amplificador clase B complementario en contrafase?
15. ¿Cuáles son las ventajas y desventajas de un amplificador clase B complementario en contrafase?
16. ¿Cuál es la eficiencia máxima de un amplificador clase B complementario en contrafase?
17. ¿Cuál es la cifra de mérito de un amplificador clase B complementario en contrafase?
18. ¿Cuál es la causa de la distorsión por cruce en un amplificador clase B complementario en contrafase?
19. ¿En qué consiste un amplificador clase B en contrafase con carga acoplada por transformador?
20. ¿Cuáles son las ventajas y desventajas de un amplificador clase B en contrafase con carga acoplada por transformador?
21. ¿Cuál es la eficiencia máxima de un amplificador clase B en contrafase con carga acoplada por transformador?
22. ¿Cuál es la cifra de mérito para un amplificador clase B en contrafase con carga acoplada por transformador?
23. ¿Cuáles son los métodos para eliminar o minimizar la distorsión por cruce en un amplificador clase B complementario en contrafase?
24. ¿En qué consiste un amplificador clase AB complementario en contrafase?
25. ¿Cuáles son las ventajas y desventajas de un amplificador clase AB complementario en contrafase?
26. ¿Cuál es la eficiencia máxima de un amplificador clase AB complementario en contrafase?
27. ¿Cuál es la cifra de mérito de un amplificador clase AB complementario en contrafase?
28. ¿Cuáles son los métodos para la polarización de cd de una etapa de salida?
29. ¿Cuáles son los métodos para proporcionar protección contra cortocircuito y protección térmica en una etapa de salida?
30. ¿Qué es un amplificador de potencia de circuito integrado?
31. ¿Cuál es el circuito térmico equivalente de un transistor?
32. ¿Qué es la curva de reducción de potencia nominal de un transistor de potencia?
33. ¿Cuál es el propósito de un disipador de calor para un transistor de potencia?

Problemas

El símbolo **D** indica que se trata de un problema de diseño. El símbolo **P** indica que se puede verificar la solución del problema utilizando PSpice/SPICE o Electronics Workbench. Suponga que los parámetros del modelo de PSpice para los diodos son:

```
IS=100E-15 BV=100 IBV=100E-13
```

y para los transistores son:

```
IS=100E-15 IBV=100E-14 BF=100 VJE=0.8 VA=100
```

(a menos que se especifique otra cosa).

▸ 14.3 *Seguidores de emisor*

D P 14.1 (a) Diseñe un seguidor de emisor como el que se muestra en la figura 14.2(b). Suponga $V_{CC} = 15$ V, $V_{BE} = 0.7$ V, $V_{CE(sat)} = 0.5$ V, $I_R = 10$ mA y $R_L = 1$ kΩ. Suponga transistores idénticos con $\beta_F = h_{fe} = 100$. Determine la capacidad nominal de voltaje, corriente y potencia de los transistores.

(b) Utilice PSpice/SPICE para verificar su diseño, trazando la gráfica de la función de transferencia.

14.2 Para el seguidor de emisor del problema 14.1, determine el valor crítico de la resistencia de carga para evitar el recorte de crestas (o distorsión), y calcule la excursión del voltaje de salida pico a pico V_{pp}, si $R_L = 2$ kΩ.

14.3 Los parámetros del seguidor de emisor de la figura 14.2(b) son: $V_{CC} = 12$ V, $R_1 = 2.5$ kΩ y $R_L = 750$ Ω. Los transistores son idénticos, y sus parámetros son: $V_{BE} = 0.7$ V, $V_{CE(sat)} = 0.5$ V y $\beta_F =$

www.elsolucionario.net

$h_{fe} = 100$. Determine **(a)** el voltaje y la corriente picos del transistor Q_1, y **(b)** la potencia promedio de salida P_L.

14.4 Para el seguidor de emisor del problema 14.3, calcule **(a)** la eficiencia en potencia, **(b)** el valor de R_L para una eficiencia máxima, y **(c)** el valor correspondiente de eficiencia $\eta_{máx}$.

▸ 14.4 *Amplificadores clase A*

D P **14.5** **(a)** Diseñe un amplificador clase A, como el que se muestra en la figura 14.6(a), para una alta eficiencia. La potencia de salida de audio es de 48 W. El voltaje de alimentación disponible es de 12 V. Suponga transistores con $\beta_F = h_{fe} = 100$. Determine los valores nominales de corriente, voltaje y potencia de los transistores.

(b) Utilice PSpice/SPICE para verificar su diseño, trazando las gráficas de la corriente y el voltaje de colector.

14.6 Los parámetros del amplificador clase A de la figura 14.8(a) son: $V_{CC} = 15$ V, $R_1 = 15$ kΩ y $R_L = 1$ kΩ. Los transistores son idénticos, y sus parámetros son: $V_{BE} = 0.7$ V, $V_{CE(sat)} = 0.5$ V y $\beta_F = h_{fe} = 100$. Determine **(a)** el voltaje y la corriente picos del transistor Q_1, **(b)** la potencia promedio de salida P_L, y **(c)** la eficiencia η.

D P **14.7** **(a)** Diseñe un amplificador clase A con carga acoplada por transformador, como el que se muestra en la figura 14.9(a), con una eficiencia elevada y que entregue una potencia de salida $P_L = 32$ W a una resistencia de carga $R_L = 8$ Ω. Suponga un voltaje de alimentación de cd $V_{CC} = 15$ V. Determine los valores nominales de voltaje, corriente y potencia de los transistores, y las relaciones de vueltas del transformador. Suponga que $\beta_F = 100$ y que $V_{CE(sat)} = 0.5$ V.

(b) Utilice PSpice/SPICE para verificar su diseño, trazando las gráficas de la corriente y el voltaje de colector.

14.8 Los parámetros del amplificador clase A con carga acoplada por transformador de la figura 14.9(a) son: $V_{CC} = 15$ V y $R_L = 16$ Ω. Los parámetros del transistor son: $V_{BE} = 0.7$ V, $V_{CE(sat)} = 0.5$ V y $h_{fe} = 100$. La relación de vueltas del transformador es 2:1. Determine **(a)** la corriente y el voltaje picos del transistor Q_1, **(b)** la potencia promedio de salida P_L, y **(c)** la eficiencia η.

▸ 14.5 *Amplificadores clase B en contrafase*

D P **14.9** **(a)** Diseñe un amplificador clase B complementario en contrafase, como el mostrado en la figura 14.10(a), para alimentar una potencia de salida $P_L = 16$ W a una resistencia de carga $R_L = 4$ Ω. Suponga un voltaje de alimentación de cd $V_{CC} = 15$ V, y transistores de $\beta_F = h_{fe} = 100$ y $V_{BE} = 0.7$ V. Determine los valores nominales de voltaje, corriente y potencia de los transistores.

(b) Utilice PSpice/SPICE para verificar su diseño, trazando las gráficas de la función de transferencia, del voltaje de salida y de la corriente de carga.

14.10 Para el amplificador del problema 14.9, calcule la eficiencia y la disipación de potencia de cada uno de los transistores.

14.11 Calcule la eficiencia en potencia η y la disipación de potencia P_D de cada transistor en la etapa de salida de clase B complementaria en contrafase de la figura 14.10(a), si $V_{CC} = 15$ V y $R_L = 10$ Ω. Los parámetros de los transistores son: $\beta_F = h_{fe} = 150$, $V_{CE(sat)} = 0.2$ V y $V_{BE} = 0.7$ V.

14.12 Calcule la eficiencia en potencia η y la disipación de potencia P_D de cada uno de los transistores en la etapa de salida de clase B complementaria en contrafase de la figura 14.10(a), si $V_{CC} = 12$ V y $R_L = 50$ Ω. Los parámetros de los transistores son: $\beta_F = h_{fe} = 100$, $V_{CE(sat)} = 0.2$ V y $V_{BE} = 0.7$ V.

D P **14.13** Diseñe un amplificador clase B en contrafase acoplado por transformador, como el que se muestra en la figura 14.16(a), para alimentar una potencia de salida $P_L = 32$ W a una resistencia de carga $R_L = 8$ Ω. Suponga un voltaje de alimentación de cd $V_{CC} = 15$ V, y transistores con $\beta_F = h_{fe} = 100$ y $V_{BE} = 0.7$ V.

14.14 Los parámetros del amplificador clase B en contrafase acoplado por transformador de la figura 14.16(a) son $V_{CC} = 15$ V y $R_L = 8$ Ω. Los parámetros del transistor son: $V_{BE} = 0.7$ V, $V_{CE(sat)} = 0.5$ V y $\beta_F = h_{fe} = 100$. La relación de vueltas del transformador es de 2:1. Determine **(a)** el voltaje y la corriente picos del transistor Q_1, **(b)** la potencia promedio de salida P_L, y **(c)** la eficiencia η.

▸ 14.6 *Amplificadores clase AB complementarios en contrafase*

D P **14.15** **(a)** Diseñe un circuito de polarización para el amplificador clase AB de la figura 14.19(c), para suministrar una potencia máxima de salida $P_{L(máx)} = 20$ W. La corriente de polarización I_Q es de 2 mA. Suponga un voltaje de alimentación de cd $V_{CC} = 15$ V. Los parámetros de los diodos son $I_S = 10^{-13}$ A e $I_{D(mín)} = 1$ mA para asegurar la conducción. Los parámetros de los transistores son: $h_{fe} = 50$, $V_{BE} = 0.7$ V y $V_{CE(sat)} = 0.2$ V.

www.elsolucionario.net

(b) Determine el voltaje de polarización V_{BB} para $v_O = 0$ y 11.8 V.

D P 14.16 (a) Diseñe una fuente activa de corriente para el amplificador clase AB de la figura 14.20(a), a fin de proporcionar una corriente de polarización $I_R = 10$ mA. Suponga que $V_{CC} = 15$ V, $V_{BE} = 0.7$ V y $R_L = 50\ \Omega$. Los parámetros de los diodos son $I_S = 10^{-13}$ A e $I_{D(mín)} = 1$ mA para asegurar la conducción. Los parámetros de los transistores son: $h_{fe} = 50$, $V_{BE} = 0.7$ V y $V_{CE(sat)} = 0.2$ V.

(b) Utilice PSpice/SPICE para trazar las gráficas de la característica de transferencia y de i_N, i_P e i_O instantáneas para $v_I = 5$ sen $(2000\pi t)$.

D P 14.17 (a) Diseñe un multiplicador V_{BE} para el amplificador clase AB de la figura 14.23, a fin de proporcionar una corriente de polarización $I_R = 10$ mA. Suponga que $V_{CC} = 15$ V, $V_{BE} = 0.7$ V y $R_L = 50\ \Omega$. Suponga una corriente mínima $I_{M(mín)} = 1$ mA para el multiplicador e $I_Q = 2$ mA. Los parámetros del transistor: son $\beta_F = h_{fe} = 50$, $V_{BE} = 0.7$ V y $V_{CE(sat)} = 0.2$ V.

(b) Utilice PSpice/SPICE para trazar la gráfica de la característica de transferencia y de i_N, i_p e i_O instantáneas para $v_I = 5$ sen $(2000\pi t)$.

▸ **14.9** *Protección contra cortocircuito y protección térmica*

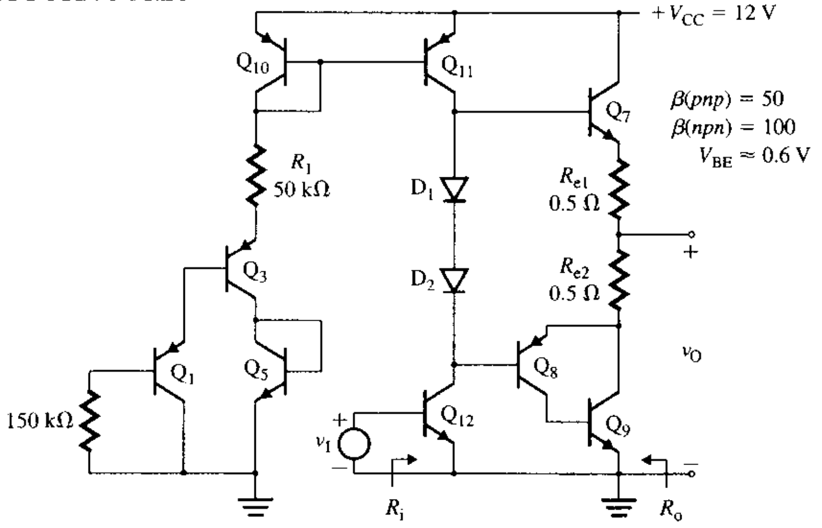
D 14.18 Diseñe un circuito de protección térmica como el que se muestra en la figura 14.29, para limitar la elevación máxima de temperatura a $\Delta T = 110$ °C. Los coeficientes de temperatura del diodo y de los transistores son $K_{DZ} = K_{Q3} = 2.5$ mV/°C. La corriente normal de polarización es $I_R = 5$ mA, y la corriente de colector de Q_3 es 1 mA. Suponga que $V_{BEQ2} = 0.7$ V y $V_{CC} = 15$ V.

▸ **14.10** *Amplificadores operacionales de potencia*

D 14.19 Utilice amplificadores operacionales de potencia LM380 para diseñar un amplificador de puente como el que se muestra en la figura 14.33. La potencia de salida es $P_L = 20$ W a $R_L = 4\ \Omega$. Suponga que $V_{CC} = 15$ V y $v_I = 100$ mV (pico).

14.20 Las etapas de ganancia y de salida de un amplificador operacional de potencia LM380 se muestran en la figura P14.20. Determine la ganancia en voltaje diferencial de señal pequeña $A_{id} = v_O/v_I$, la resistencia diferencial de entrada R_{id} y la resistencia de salida R_o. Los parámetros de los diodos son $I_S = 10^{-13}$ A e $I_{D(mín)} = 1$ mA para asegurar la conducción. Los parámetros de los transistores son: $\beta_F = h_{fe} = 50$, $V_{BE} = 0.7$ V, $V_A = 40$ V y $V_{CE(sat)} = 0.2$ V. Suponga un voltaje de alimentación de cd $V_{CC} = 15$ V y $R_L = 10$ kΩ.

FIGURA P14.20



▸ **14.11** *Consideraciones térmicas*

14.21 La disipación de potencia de un transistor se especifica como $P_{D(máx)} = 250$ W a $T_{C0} = 25$ °C. El transistor está montado sobre un disipador de calor. Las resistencias térmicas son: $\theta_{JC} = 0.7$ °C/W, $\theta_{CS} = 0.2$ °C/W y $\theta_{SA} = 0.8$ °C/W. Si $T_{J(máx)} = 200$ °C y $T_A = 45$ °C, calcule la disipación de potencia máxima permisible del transistor.

14.22 La disipación de potencia de un transistor se especifica como $P_{D(máx)} = 290$ W a $T_{C0} = 25$ °C. El transistor está montado en un disipador de calor. Las resistencias térmicas del transistor son $\theta_{JC} = 0.6$ °C/W y $\theta_{CS} = 0.2$ °C/W. Si $T_{J(máx)} = 200$ °C, $T_C = 150$ °C y $T_A = 45$ °C, calcule la resistencia térmica requerida del disipador de calor θ_{SA}.

www.elsolucionario.net

15

Amplificadores operacionales

Contenido del capítulo

15.1 Introducción
15.2 Estructura interna de los amplificadores operacionales
15.3 Parámetros de los amplificadores operacionales
15.4 Amplificadores operacionales JFET
15.5 Amplificadores operacionales CMOS
15.6 Amplificadores operacionales BiCMOS
15.7 Amplificadores operacionales BJT
15.8 Análisis del amplificador operacional LM741
15.9 Diseño de amplificadores operacionales

RESUMEN ▶ REFERENCIAS
PREGUNTAS DE REPASO ▶ PROBLEMAS

15.1 *Introducción*

Hasta aquí, se han presentado de manera separada el análisis y el diseño de amplificadores con transistores, de amplificadores diferenciales y de las etapas de salida. El amplificador operacional normalmente está formado por estas etapas. En este capítulo se estudiarán los circuitos internos de diez amplificadores operacionales existentes en el mercado. Gran parte de los circuitos estarán relacionados íntimamente con otros circuitos integrados. Se analizará con detalle uno de los amplificadores más antiguos, pero más populares, el LM741.

Los objetivos de aprendizaje de este capítulo son los siguientes:

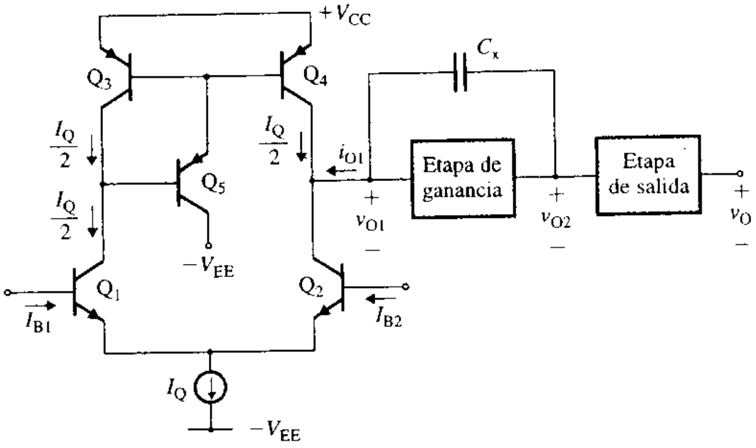
- Comprender la estructura interna y los tipos de amplificadores operacionales, así como los efectos que tienen las configuraciones del amplificador sobre el desempeño de los amplificadores operacionales
- Estudiar los parámetros de diseño interno que afectan el desempeño del amplificador operacional (es decir, el voltaje de offset, la corriente de offset y la frecuencia de ganancia unitaria)
- Conocer los valores normales de los parámetros de desempeño para distintos tipos de amplificadores operacionales
- Analizar circuitos con amplificadores operacionales para determinar las condiciones de polarización de cd y los parámetros de desempeño

15.2 *Estructura interna de los amplificadores operacionales*

En la figura 15.1 se ilustra la configuración general de un amplificador operacional. Todas las etapas están acopladas directamente —esto es, no hay capacitores de acoplamiento o de desvío. En vista de que los capacitores y los resistores de más de 50 kΩ ocupan mucho espacio en la superficie de las pastillas de los circuitos integrados y exhiben efectos parásitos, por lo general se evita su uso en los circuitos integrados. Por tanto, los circuitos de los

www.elsolucionario.net

FIGURA 15.1
Configuración general de un amplificador operacional



amplificadores operacionales se diseñan utilizando transistores con características muy similares. Sin embargo, existen pequeñas diferencias, y ello genera voltajes de offset.

La ganancia en voltaje de cada una de las etapas diferencial y de ganancia normalmente está en el rango de 300 a 1000. La etapa de salida es un seguidor de emisor, y su ganancia es unitaria. Por tanto, la ganancia en voltaje total de lazo abierto de un amplificador operacional es del orden de 10^5 a 10^6. La etapa de salida proporciona una impedancia de salida baja, de forma que se pueda excitar una carga con valores relativamente bajos de resistencia de carga. A fin de reducir la distorsión por cruce, la etapa de salida funciona en modo clase AB. En general, los amplificadores operacionales BJT tienen una ganancia en voltaje más grande, en tanto que los amplificadores operacionales FET tienen resistencias de entrada más elevadas.

Para la estabilidad del amplificador operacional se mantiene al mínimo el corrimiento en fase de cada una de las etapas. En vista de que cada etapa contribuye a este corrimiento en fase, la cantidad total de etapas por lo general se limita a tres, y se conecta un capacitor de compensación C_x a través de la segunda etapa.

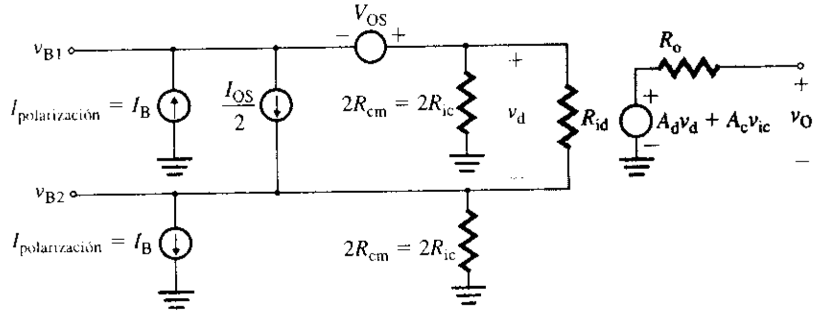
ASPECTO PRINCIPAL DE LA SECCIÓN 15.2

- En general, un circuito de amplificador operacional está formado por una etapa de entrada diferencial, una etapa de ganancia, una etapa de salida y por circuitos de protección. Cada etapa utiliza polarización activa y una carga activa.

15.3 *Parámetros de los amplificadores operacionales*

La mayoría de los amplificadores operacionales usa un par acoplado diferencial como etapa de entrada. Los amplificadores operacionales reales exhiben características que se desvían de manera importante de las características ideales. Estas desviaciones fueron analizadas con detalle en el capítulo 6. Aquí se consideran algunos de los parámetros que dependen del diseño interno del amplificador operacional. En el circuito equivalente del amplificador operacional pueden incorporarse, como se muestra en la figura 15.2, los efectos de las desviaciones respecto al ideal.

FIGURA 15.2
Circuito equivalente de un amplificador operacional



www.elsolucionario.net

Corriente de polarización de entrada

La corriente de polarización de entrada I_B se define como el promedio de las dos corrientes de entrada de cd de las bases de Q_1 y Q_2. Esto es,

$$I_B = \frac{I_{B1} + I_{B2}}{2} \tag{15.1}$$

$$\cong \frac{I_C}{\beta_F} = \frac{I_Q}{2\beta_F} \quad \text{(sólo para la etapa de entrada BJT)} \tag{15.2}$$

En la figura 15.2 se muestra la polaridad de I_B para una etapa de entrada de transistor *npn*. Para una etapa de entrada *pnp*, I_B fluye hacia afuera de las terminales de entrada del amplificador. Se supone que los transistores de amplificador operacional ideal tienen un valor grande de β_F, que tiende a infinito, y consumen cero corriente de entrada de cd. En un amplificador operacional real, sin embargo, β_F tiene un valor finito, por lo que I_B tiene un valor pequeño, pero finito. Las magnitudes comunes de las corrientes de polarización son de 10 a 100 nA para dispositivos de entrada BJT, y de 1 a 10 pA para dispositivos de entrada JFET. Esta corriente de polarización de entrada causa un voltaje pequeño de salida de cd, cuando el voltaje de entrada externo es cero.

Corriente de offset de entrada

Las corrientes de entrada de cd serán iguales, sólo si los dos transistores tienen ganancias en corriente (betas) iguales. Sin embargo, incluso dos transistores que en teoría son idénticos, uno justo al lado del otro en una pantalla de circuito integrado, no son idénticos. Normalmente, en una misma pastilla de circuito integrado, los dispositivos que son geométricamente idénticos, exhiben diferencias que tienen una distribución normal con una desviación estándar de 5 a 10%. La diferencia en las dos corrientes de polarización es aleatoria, cambia de un circuito a otro, y se describe mediante la corriente de offset de entrada I_{OS}, que se define como la diferencia entre las dos corrientes de base de los transistores:

$$I_{OS} = |I_{B1} - I_{B2}| \tag{15.3}$$

I_{OS} surge de la diferencia en el área y en la β_F de los transistores. Los valores de beta y de la corriente de colector comúnmente se desvían en 10% y 1%, respectivamente. Por tanto, I_{OS} puede obtenerse en forma aproximada a partir de

$$I_{OS} = (0.1 + 0.01)I_C/\beta_F = 0.11 I_Q/2\beta_F = 0.055 I_Q/\beta_F \tag{15.4}$$

Voltaje de offset de entrada y deriva térmica de voltaje

Debido a las diferencias, aun cuando la entrada externa sea cero, existirá un voltaje de salida. El voltaje diferencial que debe aplicarse a las terminales de entrada de un amplificador para llevar la salida a cero, se conoce como *voltaje de offset de entrada* V_{OS}. Este voltaje de offset de entrada es una función de la temperatura. La rapidez del cambio de voltaje de offset de entrada V_{OS} por unidad de cambio en la temperatura se conoce como *deriva térmica de voltaje*, y se expresa como

$$D_v = \frac{\Delta V_{OS}}{\Delta T} \quad (\text{en V/°C}) \tag{15.5}$$

Amplificadores BJT La diferencia en los voltajes base-emisor causa un voltaje de offset. Utilizando las ecuaciones (13.84) y (13.85), se puede expresar este voltaje de offset como

$$v_{BE1} - v_{BE2} = V_T\left[\ln\frac{i_{C1}}{I_{S1}} - \ln\frac{i_{C2}}{I_{S2}}\right] = V_T \ln\left(\frac{i_{C1}}{I_{S1}} \times \frac{I_{S2}}{i_{C2}}\right) \tag{15.6}$$

Debido a que, por lo general la diferencia en la corriente del colector es pequeña (esto es, $i_{C1} \cong i_{C2}$), se puede encontrar el voltaje de offset de entrada V_{OS} a partir de

$$V_{OS} = v_{BE1} - v_{BE2} = V_T \ln\left(\frac{I_{S2}}{I_{S1}}\right) \tag{15.7}$$

Por tanto, la corriente de saturación I_S es el principal factor que contribuye a V_{OS} en un amplificador BJT, y es proporcional al ancho de la base W_B del transistor. Su valor puede

www.elsolucionario.net

variar de un transistor a otro. Suponiendo que $W_{B1} = W_B$ y que $W_{B2} = W_B + \Delta W_B$ son los anchos de la base de los transistores Q_1 y Q_2, respectivamente, la ecuación (15.7) se convierte en

$$V_{OS} = V_T \ln\left(\frac{W_B + \Delta W_B}{W_B}\right) = V_T \ln\left(1 + \frac{\Delta W_B}{W_B}\right) \tag{15.8}$$

Para $W_B >> \Delta W_B$, que es el caso general, la ecuación (15.8) se puede aproximar como

$$V_{OS} = V_T\left(\frac{\Delta W_B}{W_B}\right) \tag{15.9}$$

La beta de un transistor es inversamente proporcional al ancho de la base W_B. Por tanto, cualquier cambio en W_B inducirá un cambio casi igual en beta. Esto es, $\Delta\beta_F/\beta_F = \Delta W_B/W_B$. En vista de que el cambio en el ancho de la base por lo general queda dentro de 10%, el voltaje de offset se puede obtener aproximadamente a partir de

$$V_{OS} = 0.1V_T \tag{15.10}$$

En el caso de dispositivos de entrada BJT, este valor es comúnmente de 2 a 5 mV (para dispositivos compuestos), y a menudo puede ser anulado utilizando un potenciómetro externo.

La relación $\Delta W_B/W_B$ es relativamente independiente de la temperatura. Puesto que $V_T = kT/q$, entonces $dV_T/dT = k/q = V_T/T$. Por tanto, la deriva térmica se puede determinar a partir de la ecuación (15.9) de la siguiente manera:

$$D_v = \frac{dV_{OS}}{dT} = \frac{V_T}{T}\left(\frac{\Delta W_B}{W_B}\right) = \frac{V_{OS}}{T} \tag{15.11}$$

Por ejemplo, si $V_{OS} = 2.6$ mV y $T = 25\ °C = 273 + 25 = 298°$ K.

$$D_v = 2.6\ \text{mV}/298 = 8.72\ \mu\text{V/K}$$

Amplificadores JFET De acuerdo con la ecuación (13.133), la transconductancia de un JFET está dada por

$$g_m = -\frac{2}{V_p}\sqrt{I_D I_{DSS}} \tag{15.12}$$

Si las corrientes de drenaje de los JFET difieren del valor de polarización en una cantidad pequeña ΔI_D, entonces para cancelar la diferencia ΔI_D debe aplicarse un voltaje diferencial pequeño de compuerta (esto es, $\Delta V_{GS} = V_{OS}$) entre ambas compuertas. Por tanto,

$$\Delta I_D = g_m\,\Delta V_{GS} = g_m V_{OS}$$

lo que da el voltaje de offset de entrada V_{OS} como

$$V_{OS} = -\frac{\Delta I_D}{\sqrt{I_D I_{DSS}}}\left(\frac{V_p}{2}\right) \tag{15.13}$$

Si los transistores están polarizados en $V_{GS} = 0$, entonces $I_D = I_{DSS}$, y la ecuación (15.13) se convierte en

$$V_{OS} = -\left(\frac{\Delta I_{DSS}}{I_{DSS}}\right)\left(\frac{V_p}{2}\right) \tag{15.14}$$

Por lo general, la variación en la corriente de drenaje I_{DSS} está dentro de 1%. Por consiguiente, V_{OS} se puede encontrar de manera aproximada a partir de

$$V_{OS} \approx -0.005V_p \tag{15.15}$$

Puesto que $|V_p| >> V_T$, el voltaje de offset de los amplificadores JFET en general es considerablemente mayor que el de los amplificadores BJT.

www.elsolucionario.net

Para los JFET la relación $\Delta I_{DSS}/I_{DSS}$ es relativamente independiente de la temperatura. Sin embargo, el voltaje de estrechamiento V_p depende principalmente de la frecuencia, por lo que, de acuerdo con la ecuación (15.14), la deriva térmica D_v es

$$D_v = \frac{dV_{OS}}{dT} = -\left(\frac{\Delta I_{DSS}}{2I_{DSS}}\right)\left(\frac{dV_p}{dT}\right) \tag{15.16}$$

$$= \left(\frac{V_{OS}}{V_p}\right)\left(\frac{dV_p}{dT}\right) \tag{15.17}$$

En vista de que dV_p/dT tiene un valor aproximado de 1 mV/°C, la ecuación (15.17) se convierte en

$$D_v = \left(\frac{V_{OS}}{V_p}\right) \quad \text{(en mV/°C)} \tag{15.18}$$

Por ejemplo, si $V_p = -4$ V, entonces $V_{OS} \approx 0.005 \times 4 = 20$ mV y $D_V = 0.02$ mV$/4 = 5$ μV/°C.

Amplificadores CMOS De la ecuación (13.158), la transconductancia de un MOSFET está dada por

$$g_m = 2K_P(V_{GS} - V_t) = \frac{2I_D}{V_{GS} - V_t} \tag{15.19}$$

Si ΔI_D es la diferencia entre las corrientes de drenaje de los MOSFET, entre las dos compuertas debe aplicarse un voltaje de offset de entrada $\Delta V_{GS} = V_{OS}$, a fin de cancelar dicha diferencia. Cualquier incremento en ΔV_{GS} genera un incremento en ΔI_D. Sin embargo, cualquier incremento diferencial ΔV_t en los voltajes de umbral provocará una reducción en la corriente de drenaje. Esto es:

$$\Delta I_D = \frac{g_m}{2}(\Delta V_{GS} - \Delta V_t) = \frac{g_m}{2}(V_{OS} - \Delta V_t)$$

lo que da el voltaje de offset de entrada V_{OS} como

$$V_{OS} = \Delta V_t + \frac{\Delta I_D}{I_D}(V_{GS} - V_t) \tag{15.20}$$

La relación $\Delta I_D/I_D$ depende de cualquier variación en la relación W/L del MOSFET. Por lo que se puede escribir la ecuación (15.20) en función de la relación W/L:

$$V_{OS} = \Delta V_t + \frac{\Delta(W/L)}{W/L}(V_{GS} - V_t) \tag{15.21}$$

En los amplificadores CMOS, el valor de ΔV_t, que está ausente en los BJT, puede llegar a ser tan grande como 2 mV —una magnitud tan grande como el V_{OS} de los BJT. El valor de $(V_{GS} - V_t)$ por lo general es mucho mayor que V_T. Por tanto, el voltaje de offset de los amplificadores CMOS será considerablemente más grande que el de los amplificadores BJT. A fin de conseguir un valor bajo de V_{OS}, los MOSFET deben funcionar con un valor bajo de $(V_{GS} - V_t)$.

Para los amplificadores MOSFET, la deriva térmica no se puede correlacionar con el voltaje de offset. Su magnitud será del mismo orden que el correspondiente a los JFET. La deriva térmica de $\Delta V_t/d_T$ puede resultar muy significativa.

Relación de rechazo de modo común

La CMRR, que se define como la relación de la ganancia en voltaje diferencial respecto a la ganancia en voltaje de modo común, también se puede definir como el cambio del voltaje de offset de entrada por unidad de cambio en el voltaje de modo común. Supóngase que $v_{ic} = 0$, y que se aplica v_{id} para llevar el voltaje de salida hasta cero. Por tanto, v_{id} debe-

www.elsolucionario.net

rá ser igual al voltaje de offset de entrada V_{OS}. Si v_{id} se mantiene constante y el incremento v_{ic} en una cantidad Δv_{ic}, el voltaje de salida se modificará en

$$\Delta v_O = A_c \, \Delta v_{ic} \tag{15.22}$$

Para llevar el voltaje de salida a cero, debe modificarse v_{id} en una cantidad Δv_{id}, donde

$$\Delta v_{id} = \frac{\Delta v_O}{A_d} = \frac{A_c \, \Delta v_{ic}}{A_d} = \Delta V_{OS} \tag{15.23}$$

La ecuación (15.23) indica que cualquier modificación en v_{ic} causa un cambio correspondiente en V_{OS}. De acuerdo con la ecuación (15.23), se tiene que

$$\text{CMRR} = \frac{A_d}{A_c} = \frac{\Delta v_{ic}}{\Delta v_{id}}\bigg|_{v_o=0} = \frac{\Delta v_{ic}}{\Delta V_{OS}} = \frac{\delta v_{ic}}{\delta V_{OS}}\bigg|_{v_o=0} \tag{15.24}$$

que muestra cómo el voltaje de offset de entrada depende de la CMRR y de la señal de modo común. Para una CMRR $= 10^5$ (es decir, 100 dB) y $\Delta v_{ic} = 15$ V, el cambio en el voltaje de offset de entrada será $\Delta V_{OS} = 150\ \mu$V.

Resistencia de entrada

La resistencia de entrada para una etapa de entrada FET es muy grande, en el intervalo de 10^9 a $10^{12}\ \Omega$. Sin embargo, para una etapa de entrada BJT, la resistencia de entrada está normalmente en el intervalo de 100 kΩ a 1 MΩ. En general, la ganancia en voltaje es lo suficientemente grande para que esta resistencia de entrada tenga poco efecto en el desempeño del circuito. En algunos amplificadores diferenciales se utiliza una configuración de transistores compuesta, conocida como *par Darlington*, para obtener una resistencia de entrada mucho más grande y una corriente de polarización de entrada mucho menor que lo que proporcionaría un solo transistor. El par Darlington se muestra en la figura 15.3. El voltaje base-emisor efectivo es

$$V_{BE} = V_{BE1} + V_{BE2} = V_T \ln\left(\frac{I_{C1}}{I_{S1}}\right) + V_T \ln\left(\frac{I_{C2}}{I_{S2}}\right)$$

$$= V_T \ln\left(\frac{I_{C1} I_{C2}}{I_{S1} I_{S2}}\right) \tag{15.25}$$

En vista de que $I_C = I_{C2} = \beta_F I_{C1}$, la ecuación (15.25) se convierte en

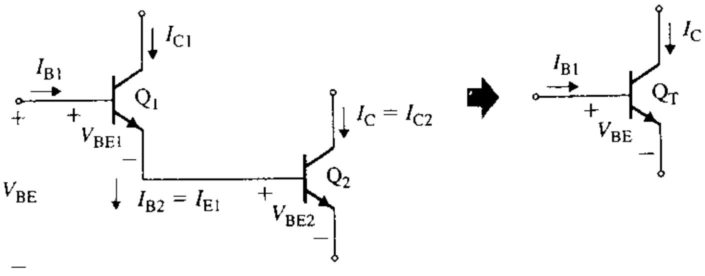
$$V_{BE} = V_T \ln\left(\frac{I_C^2}{\beta_F I_{S1} I_{S2}}\right) \tag{15.26}$$

Al despejar I_C, se obtiene

$$I_C = \sqrt{\beta_F I_{S1} I_{S2}} \exp\left(\frac{V_{BE}}{2V_T}\right)$$

$$= I_S \exp\left(\frac{V_{BE}}{V_T'}\right) \tag{15.27}$$

FIGURA 15.3
Par Darlington



www.elsolucionario.net

donde $I_S = \sqrt{\beta_F I_{S1} I_{S2}}$ = corriente de saturación efectiva

$V'_T = 2V_T$ = voltaje térmico efectivo

La corriente de colector I_C se puede relacionar con I_{B1} mediante

$$I_C = I_{C2} = \beta_F I_{B2} = (1 + \beta_F) I_{C1} = \beta_F (1 + \beta_F) I_{B1} \approx \beta_F^2 I_{B1} \tag{15.28}$$

Por consiguiente, la resistencia de entrada efectiva del par compuesto está dada por

$$r'_\pi = \frac{V'_T}{I_{B1}} = \beta_F^2 \frac{2V_T}{I_C} \tag{15.29}$$

que será $2\beta_F$ veces mayor que la correspondiente a un solo dispositivo. Para un solo transistor, $r'_\pi = 2\beta_F r_\pi$. Por tanto, si $I_C = 200\ \mu A$, $\beta_F = 100$ y $V_T = 26 mV$, se tiene

$$r_\pi = \beta_F V_T / I_C = 100 \times 26\ mV/200\ \mu A = 13\ k\Omega$$

para un solo transistor, y

$$r'_\pi = 100^2 \times 2 \times 26\ mV/200\ \mu A = 2.6\ M\Omega$$

para un par Darlington. Sin embargo, el voltaje de offset de entrada V_{OS}, se incrementa (generalmente $\sqrt{2}$ veces) como resultado del incremento en el voltaje térmico efectivo.

EJEMPLO 15.1 ▸ **Cálculo de los parámetros efectivos de un par Darlington** El par Darlington que se muestra en la figura 15.4 está polarizado de tal forma que la corriente de polarización del colector I_{C2} de Q_2 es 1 mA. Las ganancias en corriente de los dos transistores son iguales, $\beta_{F1} = \beta_{F2} = \beta_F = 100$, y el voltaje Early es $V_A = 75$ V. Calcular **(a)** la resistencia de entrada efectiva r_π, **(b)** la transconductancia efectiva g_m, **(c)** la ganancia en corriente efectiva $\beta_{F(ef)}$ y **(d)** la resistencia de salida efectiva r_o.

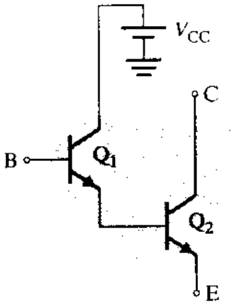


FIGURA 15.4 Dos transistores conectados como par Darlington

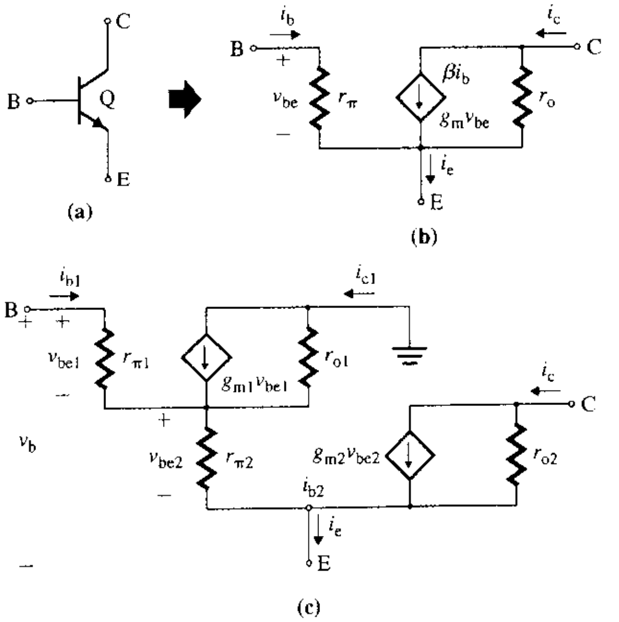


FIGURA 15.5 Modelo equivalente del par Darlington

SOLUCIÓN Los dos transistores de la figura 15.4 pueden ser remplazados por un transistor equivalente, como el que se muestra en la figura 15.5(a), que puede considerarse como el subcircuito de los dos transistores, modelado mediante el circuito de la figura 15.5(b). Al remplazar cada uno de los transistores por su modelo, se obtiene el circuito equivalente en señal pequeña del par Darlington de la figura 15.5(c).

www.elsolucionario.net

Supóngase que $r_o \approx \infty$. Las dos corrientes de colector y de base de los transistores serán diferentes. De acuerdo con la ecuación (5.8), r_π depende inversamente de la corriente del colector. Por tanto, las resistencias de entrada en señal pequeña $r_{\pi 1}$ y $r_{\pi 2}$ de los transistores son distintas. Si se supone que $V_T = 25.8$ mV:

$$g_{m2} = I_{C2}/V_T = 1 \text{ mA}/25.8 \text{ mV} = 38.76 \text{ mA/V}$$
$$r_{\pi 2} = \beta_F/g_{m2} = \beta_F V_T/I_{C2} = 100 \times 25.8 \text{ mV}/1 \text{ mA} = 2.58 \text{ k}\Omega$$
$$I_{B2} = I_{E1} = I_{C2}/\beta_F = 1 \text{ mA}/100 = 10 \text{ }\mu\text{A}$$
$$r_{o2} = V_A/I_{C2} = 75/(1 \text{ mA}) = 75 \text{ k}\Omega$$
$$I_{C1} = I_{B2}\beta_F/(1 + \beta_F) = 10 \text{ }\mu\text{A} \times 100/(1 + 100) = 9.9 \text{ }\mu\text{A}$$
$$g_{m1} = I_{C1}/V_T = 9.9 \text{ }\mu\text{A}/25.8 \text{ mV} = 383.7 \text{ }\mu\text{A/V}$$
$$r_{\pi 1} = \beta_F/g_{m1} = 100/(383.7 \text{ }\mu\text{A}) = 260.6 \text{ k}\Omega$$
$$r_{o1} = V_A/I_{C1} = 75/(9.9 \text{ }\mu\text{A}) = 7.6 \text{ M}\Omega$$

(a) La figura 15.5(c) es similar a la figura 5.11(b). Por consiguiente, se puede aplicar la ecuación (5.28) a la figura 15.5(c) si r_π y R_E se remplazan con $r_{\pi 1}$ y $r_{\pi 2}$, respectivamente. Al remplazar R_E en la ecuación (5.28) con $r_{\pi 2}$ y r_{o1} en paralelo se obtiene la resistencia de entrada

$$\begin{aligned} r_\pi &= r_{\pi 1} + (1 + \beta_F) r_{\pi 2} \parallel r_{o1} \\ &= 260.6 \text{ k} + (1 + 100) \times 2.58 \text{ k} \parallel 7.6 \text{ M}\Omega = 521.1 \text{ k}\Omega \end{aligned} \quad \textbf{(15.30)}$$

(b) El voltaje v_{be2} de la figura 15.5(c) es idéntico a v_o de la figura 15.5(c), siempre y cuando se sustituya $r_{\pi 2}$ por R_E. En consecuencia, utilizando la ecuación (5.44), v_{be2} se puede relacionar con el voltaje de entrada v_b de la siguiente manera:

$$v_{be2} = \frac{(1 + \beta_{F1}) r_{\pi 2}}{r_{\pi 1} + (1 + \beta_{F1}) r_{\pi 2}} v_b \quad \textbf{(15.31)}$$

La corriente de colector i_C del segundo transistor se puede obtener a partir de

$$i_c = g_{m2} v_{be2} = g_{m2} \frac{(1 + \beta_{F1}) r_{\pi 2}}{r_{\pi 1} + (1 + \beta_{F1}) r_{\pi 2}} v_b$$

lo que da la transconductancia equivalente g_m como

$$g_m = \frac{i_c}{v_b} = g_{m2} \frac{(1 + \beta_{F1}) r_{\pi 2}}{r_{\pi 1} + (1 + \beta_{F1}) r_{\pi 2}} = g_{m2} \frac{1}{1 + r_{\pi 1}/(1 + \beta_{F1}) r_{\pi 2}} \quad \textbf{(15.32)}$$

Si la corriente de emisor I_{E1} de Q_1 es igual a la corriente de base de I_{B2} de Q_2, la corriente de polarización de base I_{B2} de Q_2 estará relacionada con la corriente de polarización de base I_{B1} de Q_1 mediante

$$I_{B2} = I_{E1} = (1 + \beta_{F1}) I_{B1}$$

De acuerdo con la ecuación (5.8), r_π es inversamente proporcional a la corriente de polarización de base I_B. Por consiguiente, $r_{\pi 1}$ y $r_{\pi 2}$ estarán relacionadas mediante $r_{\pi 1} = (1 + \beta_{F1}) r_{\pi 2}$. Por tanto, la ecuación (15.32) se puede simplificar a

$$\begin{aligned} g_m &= \frac{g_{m2}}{2} \\ &= 38.76/2 = 19.38 \text{ mA/V} \end{aligned} \quad \textbf{(15.33)}$$

(c) La corriente de colector i_{c2} de Q_2 también se puede escribir como

$$i_c = \beta_{F2} i_{b2}$$

En vista de que $i_{b2} = (1 + \beta_{F1}) i_{b1}$, se tiene

$$i_c = \beta_{F2} i_{b2} = \beta_{F2}(1 + \beta_{F1}) i_{b1}$$

Por tanto, la ganancia en corriente efectiva $\beta_{F(ef)}$, que es la relación de i_c respecto a i_b, será

$$\begin{aligned} \beta_{F(ef)} &= \frac{i_c}{i_{b1}} = \beta_{F2}(1 + \beta_{F1}) \\ &= \beta_{F2}(1 + \beta_{F1}) = 100 \times (1 + 100) = 10\,100 \end{aligned} \quad \textbf{(15.34)}$$

www.elsolucionario.net

(d) La resistencia de salida efectiva r_o es

$$r_o = r_{o2} = 75\ \text{k}\Omega \tag{15.35}$$

En consecuencia, el modelo que puede representar los dos transistores en colector común o emisor común se muestra en la figura 15.5(b).

Resistencia de salida

Usualmente, la etapa de salida es un seguidor de emisor en operación clase AB, lo que da una resistencia de salida baja del orden de 40 a 100 Ω. Esta resistencia es lo suficientemente pequeña para que no afecte de manera importante el desempeño. Si $I_{C(sal)}$ es la corriente de polarización del colector de la etapa de salida, entonces la r_π del transistor de salida se convierte en $r_\pi = \beta_F V_T / I_{C(sal)}$, que si se refleja en la terminal del emisor, da aproximadamente la resistencia de salida del amplificador operacional, esto es,

$$R_{sal} = \frac{\beta_F V_T}{I_{C(sal)}(1 + \beta_F)} \approx \frac{V_T}{I_{C(sal)}} \tag{15.36}$$

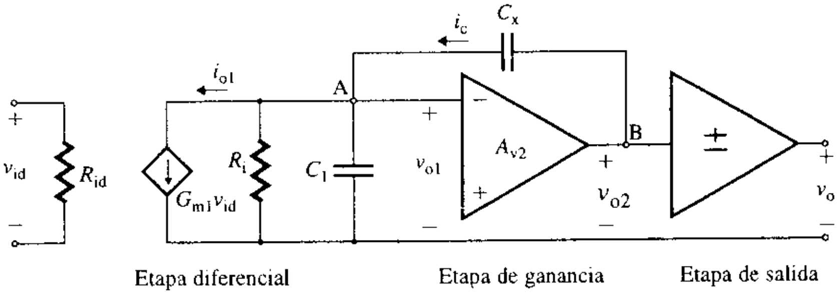
La corriente de polarización del colector de la etapa de salida (en mA), por lo general es mucho mayor que la correspondiente a la etapa diferencial (en μA). Por ejemplo, si $\beta_F = 100$, $V_T = 26$ mV e $I_{C(sal)} = 1$ mA, $R_{sal} = 26$ mV/1 mA $= 26\ \Omega$.

Respuesta en frecuencia

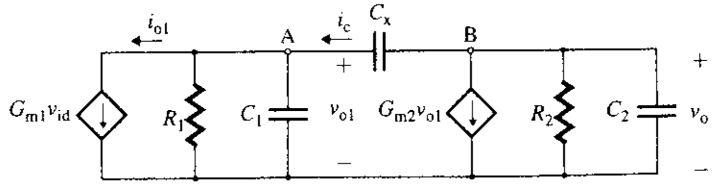
Debido a las capacitancias parásitas y al almacenamiento de carga de los portadores minoritarios en los dispositivos, dentro de los amplificadores operacionales, la ganancia en voltaje se reduce a frecuencias altas. La frecuencia en la que la ganancia en voltaje de lazo abierto desciende hasta la unidad se define como *el ancho de banda de ganancia unitaria*, y está en el rango de 1 a 20 MHz. La etapa diferencial de la figura 15.1 se puede representar por una fuente de corriente controlada por voltaje, como se ilustra en la figura 15.6(a). C_1 es la capacitancia efectiva debida a la capacitancia de salida de la etapa diferencial y a la capacitancia de entrada de la segunda etapa. R_1 es la resistencia efectiva debida a la resistencia de salida de la etapa diferencial y a la resistencia de entrada de la segunda etapa. G_{m1} es la transconductancia de la etapa diferencial.

Generalmente, la segunda etapa tiene una configuración de emisor común o de fuente común, con una carga activa para una ganancia en voltaje grande. También puede representarse mediante otra fuente de corriente controlada por voltaje, como se muestra en la figura 15.6(b). G_{m2} es la transconductancia de la segunda etapa. C_2 y R_2 son la capacitancia y

FIGURA 15.6 Circuito equivalente de frecuencia alta de un amplificador operacional



(a) Circuito equivalente de señal pequeña del amplificador operacional



(b) Circuito equivalente de frecuencia alta de señal pequeña

www.elsolucionario.net

la resistencia de salida efectivas de la segunda etapa, respectivamente. A_{v2} es la ganancia en voltaje de la segunda etapa y es negativa — esto es, $A_{v2} = -G_{m2}R_2$.

La ganancia de la etapa de salida por lo general es unitaria: $A_{v3} = 1$. Dado que la ganancia de la segunda etapa es negativa, la capacitancia C_x exhibirá el efecto de Miller y separará los polos. Además, C_x tendrá influencia tanto sobre la respuesta en frecuencia como sobre la rapidez de respuesta de manera considerable. De las ecuaciones (10.126) y (10.127), se pueden calcular los nuevos polos:

$$\omega_{p1} \approx \frac{1}{G_{m2}C_xR_1R_2} \tag{15.37}$$

$$\omega_{p2} \approx \frac{G_{m2}C_x}{C_1C_2 + C_x(C_1 + C_2)} \tag{15.38}$$

Si $C_x >> C_1$ y C_2, la ecuación (15.38) se puede aproximar mediante

$$\omega_{p2} \approx \frac{G_{m2}C_x}{C_x(C_1 + C_2)} = \frac{G_{m2}}{C_1 + C_2} \tag{15.39}$$

El primer polo se debe a la capacitancia de Miller:

$$C_M = C_x(1 + G_{m2}R_2) \approx C_xG_{m2}R_2$$

que es mucho mayor que C_1. Para hacer que ω_{p1} actúe como la frecuencia de ganancia unitaria ω_u, se puede seleccionar el valor adecuado de C_x. Dado que los valores de C_1 y C_2 son pequeños, el segundo polo ω_{p2} será muy grande, y se moverá hacia la izquierda, siempre que el valor de g_{m2} sea lo suficientemente grande.

Efectos de C_x sobre el ancho de banda de ganancia unitaria A fin de determinar el efecto de C_x sobre el ancho de banda, será de ayuda la figura 15.7, que es una versión simplificada de la figura 15.6(b) en la cual se considera que R_1 y R_2 son circuitos abiertos en el rango de frecuencia de interés. Bajo estos supuestos, ω_{p1} se mueve hasta la extrema izquierda —esto es, $\omega_{p1} \approx 0$— y no da el ancho de banda de ganancia unitaria. Utilizando la LKC en el nodo de entrada de la figura 15.7, se pueden escribir los voltajes del nodo como

$$(v_o - v_{o1})(\omega C_x) = G_{m1}v_{id} + v_{o1}(\omega C_1) \tag{15.40}$$

donde $G_{m1} = I_Q/2V_T$ es la transconductancia de la etapa diferencial.

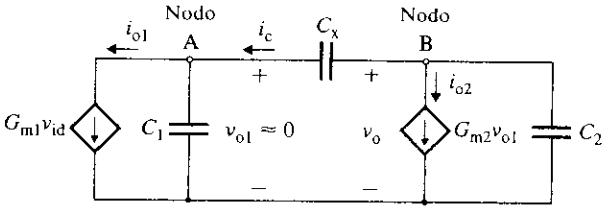


FIGURA 15.7
Circuito equivalente a frecuencia alta simplificado de un amplificador operacional

Al sustituir $v_o = -A_{v2}v_{o1}$ (esto es, $v_{o1} = -v_o/A_{v2}$) en la ecuación (15.40) y simplificar, se obtiene la ganancia en voltaje total A_o:

$$A_o(\omega) = \frac{v_o}{v_{id}} = \frac{G_{m1}}{(1 + 1/A_{v2})(\omega C_x) + (\omega C_1)/A_{v2}} \tag{15.41}$$

$$= \frac{G_{m1}/(\omega C_x)}{(1 + 1/A_{v2}) + (C_1/C_x)/A_{v2}} \tag{15.42}$$

Para $A_{v2} >> 1$, que es el caso normal, la ecuación (15.42) se puede simplificar a

$$A_o(\omega) = \frac{G_{m1}}{\omega C_x} \tag{15.43}$$

www.elsolucionario.net

A la frecuencia de ganancia unitaria ω_u, $|A(\omega)| = 1$. Por tanto, ω_u está dada por

$$\omega_u = \frac{G_{m1}}{C_x} \tag{15.44}$$

que da la frecuencia correspondiente (esto es, el ancho de banda de ganancia unitaria) f_u como

$$f_u = \frac{G_{m1}}{2\pi C_x} \tag{15.45}$$

$$= \frac{I_Q}{4\pi V_T C_x} \tag{15.46}$$

Por tanto, f_u es directamente proporcional a la corriente de polarización I_Q de la etapa diferencial, e inversamente proporcional a la capacitancia de compensación C_x. Para ajustar el valor deseado de f_u, al circuito se le agrega intencionalmente un valor específico de C_x, ya sea sobre la pastilla tratándose de amplificadores operacionales compensados o mediante un capacitor externo. Por ejemplo, si $I_Q = 20\ \mu A$, $V_T = 26$ mV y $C_x = 50$ pF, se obtiene $f_u = 1.22$ MHz.

Efecto de C_x sobre los ceros La capacitancia C_x también tiene un efecto de Miller en el lado de la salida de la segunda etapa, dado por

$$C_N = C_x\left(1 + \frac{1}{G_{m2}R_2}\right) \approx C_x$$

e introduce un cero en el semiplano derecho de la función de transferencia. La ω_z del cero puede ser determinada a partir de la figura 15.8, haciendo que el voltaje de salida sea $v_o \equiv 0$, como se muestra en la figura 15.8(a). Se obtiene

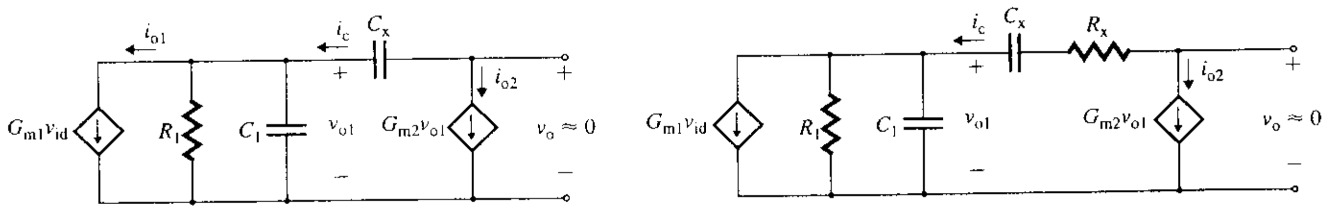
$$G_{m2}v_{o1} = (v_{o1} - v_o)(\omega C_x) = v_{o1}(\omega C_x)$$

que da la frecuencia del cero ω_z como

$$\omega_z = \frac{G_{m2}}{C_x} \tag{15.47}$$

Si G_{m2} es grande, que es el caso usual para los amplificadores BJT, entonces el cero aparecerá a una frecuencia muy grande. Sin embargo, si G_{m2} es de la misma magnitud que G_{m1}, que es el caso general para los amplificadores CMOS, la frecuencia del cero será cercana a la frecuencia de ganancia unitaria ω_u.

FIGURA 15.8 Circuito equivalente para la determinación de los ceros



(a) Determinación del cero **(b) Nueva localización del cero**

Puesto que un cero introduce un corrimiento en fase, el margen de fase del amplificador se reducirá, lo cual afecta la estabilidad del amplificador. Sin embargo, es posible remediar el problema de la estabilidad agregando una resistencia R_x en serie con C_x, como se muestra en la figura 15.8(b). La combinación de R_x y C_x puede mover el cero y hacer que ω_z sea una frecuencia muy grande. La frecuencia de cero ω_z se puede determinar haciendo el voltaje de salida $v_o \approx 0$. Esto es,

$$G_{m2}v_{o1} = (v_{o1} - v_o)\Big/\left(\frac{1}{\omega C_x} + R_x\right) = v_{o1}\Big/\left(\frac{1}{\omega C_x} + R_x\right)$$

www.elsolucionario.net

que da la nueva frecuencia del cero ω_z como

$$\omega_z = \frac{1}{C_x(1/G_{m2} - R_x)} \tag{15.48}$$

En tanto que R_x se aproxima a $1/G_{m2}$, la frecuencia cero ω_z tiende a aproximarse al infinito. Es importante observar que, al hacer $R_x > 1/G_{m2}$, se puede situar la frecuencia del cero en el eje real negativo, lo que incrementa el margen de fase.

De acuerdo con la ecuación (15.39), el segundo polo ω_{p2} puede quedar cerca de la frecuencia de ganancia unitaria ω_u para un valor bajo de g_{m2}. Como resultado, ω_{p2} puede introducir un corrimiento de fase apreciable y, por tanto, reducir el margen de fase. Este problema puede ser resuelto incrementando el valor de C_x a fin de separar aún más los polos.

Rapidez de respuesta

Los amplificadores operacionales están limitados por la *rapidez de respuesta* (SR), la cual especifica la tasa máxima a la que puede cambiar el voltaje de salida sin introducir ninguna cantidad importante de distorsión. Esto es, SR $= (dv_o/dt)_{\text{máx}}$. Al igual que la frecuencia de ganancia unitaria, la SR depende de la capacitancia C_x. La figura 15.7 muestra que la corriente i_c a través del capacitor está relacionada con el voltaje de salida v_o mediante

$$i_c = C_x \frac{d}{dt}(v_o - v_{o1}) \tag{15.49}$$

$$= C_x \frac{d}{dt}\left(v_o + \frac{v_o}{A_{v2}}\right)$$

(puesto que $v_{o1} = -v_o/A_{v2}$), de donde dv_o/dt es

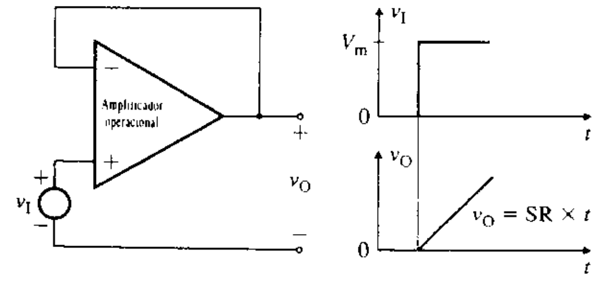
$$\frac{dv_o}{dt} = \frac{i_c}{C_x(1 + 1/A_{v2})} \tag{15.50}$$

Supóngase que $A_{v2} >> 1$ y que i_c se puede aproximar mediante la corriente de salida del amplificador diferencial (esto es, $i_c = i_{o1} = G_{m1}v_{id}$). Entonces, la ecuación (15.50) se puede aproximar por

$$\frac{dv_o}{dt} = \frac{i_c}{C_x} \approx \frac{i_{o1}}{C_x} \tag{15.51}$$

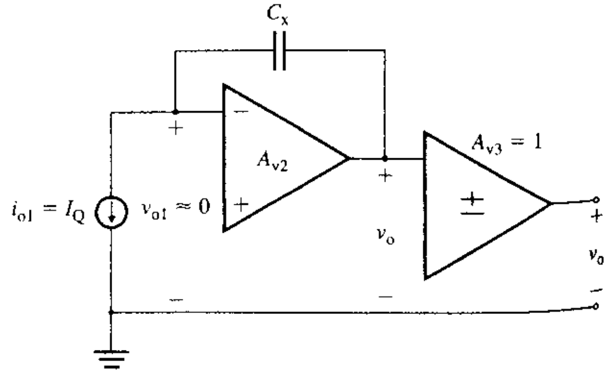
Considérese el seguidor de ganancia unitaria que se muestra en la figura 15.9(a). Si se le aplica una entrada escalón $v_I = V_m$ (por ejemplo, de 10 V), en un tiempo cero la salida no cambia, como se puede ver en la figura 15.9(b). Por tanto, V_m aparecerá como el voltaje diferencial entre las dos terminales de entrada, y la etapa diferencial de la figura 15.1 será sobreexcitada. Los transistores Q_1 y Q_3 de la figura 15.1 llevarán la totalidad de la corrien-

FIGURA 15.9 Seguidor de ganancia unitaria



(a) Seguidor de ganancia unitaria **(b) Formas de ondas**

FIGURA 15.10 Modelo de un integrador con amplificador operacional



www.elsolucionario.net

te de polarización I_Q, y el transistor Q_4 estará desactivado. Sin embargo, Q_4 es espejo de Q_3, y producirá una corriente I_Q, que fluirá a la segunda etapa.

La corriente de polarización limita el valor máximo de la corriente de salida i_{o1} de la etapa diferencial al valor I_Q en una dirección, y al valor $-I_Q$ en la otra dirección. Esto es, $i_{o1(máx)} = \pm I_Q$. Por tanto, la rapidez de respuesta que corresponde a $i_{o(máx)}$ está dada por

$$SR = \left.\frac{dv_O}{dt}\right|_{máx} = \frac{i_{o1(máx)}}{C_x} = \pm\frac{I_Q}{C_x} \tag{15.52}$$

Al igual que la frecuencia de ganancia unitaria f_u, la rapidez de respuesta es directamente proporcional a I_Q, e inversamente proporcional a C_x. Si la ganancia de la segunda etapa es grande, entonces el amplificador operacional se comporta como un integrador, como se ve en la figura 15.10.

Relación entre SR y f_u Al sustituir $I_Q = 4\pi V_T C_x f_u$ de la ecuación (15.46) en la (15.52), se puede encontrar una relación entre la SR positiva (conocida simplemente como SR) y f_u. Esto es,

$$SR = \frac{4\pi V_T C_x f_u}{C_x} = 4\pi V_T f_u \tag{15.53}$$

o

$$f_u = \frac{SR}{4\pi V_T} \tag{15.54}$$

Por consiguiente, existe una relación directa entre la rapidez de respuesta y la frecuencia de ganancia unitaria de un amplificador operacional. Por ejemplo, si I_Q = 20 μA, V_T = 26 mV, y C_x = 50 pF, entonces f_u = 1.22 MHz, y

$$SR = I_Q/C_x = 20\ \mu A/50\ pF = 0.4\ V/\mu s$$

ASPECTOS PRINCIPALES DE LA SECCIÓN 15.3

- El voltaje de offset de entrada de los amplificadores FET es considerablemente más grande que el de los amplificadores BJT. Esto se debe a las diferencias en los anchos de base de los BJT, en I_{DSS} y V_p en los JFET y en V_t y W/L en los MOSFET.
- Por lo común, se utiliza un par Darlington BJT para proporcionar una resistencia de entrada grande, una corriente de entrada y una ganancia en corriente grande.
- La frecuencia de ganancia unitaria f_u depende directamente de la corriente de polarización I_Q de la etapa diferencial, y es inversamente proporcional a la capacitancia de compensación C_x. La rapidez de respuesta SR es directamente proporcional a f_u.
- Si la transconductancia de la etapa de ganancia es del mismo orden que la de la primera etapa, la frecuencia del cero tendrá un valor cercano al de la frecuencia de ganancia unitaria, y se reducirá el margen de fase. Por lo general se conecta un resistor R_x en serie con C_x a fin de mover la frecuencia de cero hacia infinito.

15.4 ▸ *Amplificadores operacionales JFET*

Generalmente, los amplificadores operacionales JFET son amplificadores de tipo híbrido, que utilizan un par de transistores JFET para el amplificador diferencial de la etapa de entrada y transistores bipolares para el resto del circuito. Por tanto, a menudo los amplificadores operacionales JFET se conocen como BiFET. Esta configuración permite una resistencia de entrada grande y corrientes de polarización de entrada bajas, dando al mismo tiempo una ganancia grande a través de los transistores bipolares. Se considerarán cuatro ejemplos.

www.elsolucionario.net

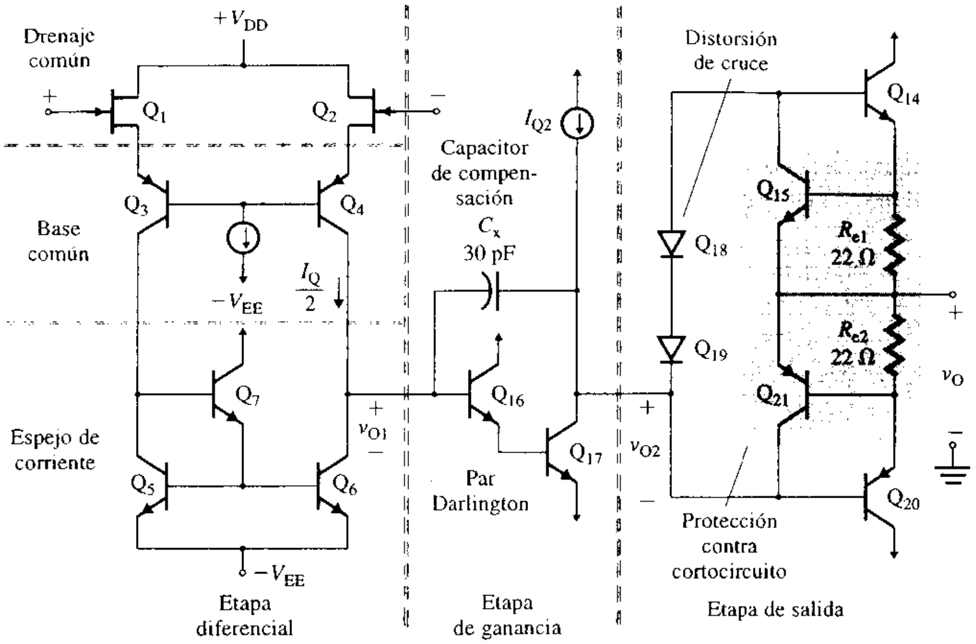


FIGURA 15.11 Diagrama esquemático simplificado del amplificador operacional LH0022 (cortesía de National Semiconductor, Inc.)

Amplificador operacional JFET LH0022

El diagrama esquemático simplificado del amplificador operacional LH0022 aparece en la figura 15.11. El LH0022 está diseñado para funcionar con una fuente de alimentación de ±15 V. La excursión pico del voltaje de salida es aproximadamente de 12 V con una carga de 1 kΩ en todo el rango de frecuencia hasta 1 MHz. El circuito puede ser dividido en una etapa diferencial, una etapa de ganancia, una etapa de salida, protección contra sobrecarga y un circuito de polarización de cd. Algunos parámetros del LH0022 se listan en la tabla 15.1.

Etapa diferencial La etapa de entrada diferencial está formada por los transistores Q_1 a Q_4. Los transistores Q_1 y Q_2 son JFET de canal *n* que funcionan en una configuración de drenaje común (o de seguidor de fuente). Estos JFET excitan los transistores Q_3 y Q_4, que funcionan en una configuración de base común. El espejo de corriente, formado por los transistores Q_5, Q_6 y Q_7, actúa como carga activa.

La combinación de configuraciones de drenaje y base común proporciona una resistencia de entrada muy grande y una corriente de polarización de entrada muy baja de los JFET, y al mismo tiempo da una gran ganancia en voltaje en los BJT. Además, la configuración de drenaje común lleva a cabo la función de desplazar los niveles de voltaje hacia el volta-

TABLA 15.1 Parámetros del amplificador operacional LH0022

Parámetro	Mínimo	Típico	Máximo	Unidades
Voltaje de alimentación de cd V_S			±15	V
Voltaje de offset de entrada V_{OS}		6.0	20	mV
Deriva térmica D_v		10		μV/°C
Corriente de polarización de entrada I_B		15	50	pA
Corriente de offset de entrada I_{OS}		2	10	pA
Resistencia de entrada diferencial R_{id}		10^{12}		Ω
Resistencia de entrada de modo común R_{ic}		10^{12}		Ω
Resistencia de salida R_o		75		Ω
Capacitancia de entrada C_i		4.0		pF
Ganancia en voltaje de lazo abierto A_o	25	100		V/mV
Relación de rechazo de modo común CMRR	70	80		dB
Ancho de banda de ganancia unitaria f_u		1.0		MHz
Rapidez de respuesta SR	1.0	3.0		V/μs
Relación de rechazo de la fuente de alimentación PSRR	70	80		dB

www.elsolucionario.net

je negativo de alimentación $-V_{EE}$, de manera que la señal de salida pueda ser desplazada hacia arriba en la dirección positiva, en las etapas siguientes. Obsérvese que el nivel de cd del voltaje de salida de esta etapa será aproximadamente de

$$-V_{EE} + V_{BE16} + V_{BE17} \equiv -V_{EE} + 1.2\text{ V}$$

Etapa de ganancia La etapa de ganancia tiene las configuraciones de colector común y de emisor común que constituyen un par Darlington formado por Q_{16} y Q_{17}. Esta configuración ofrece una resistencia de carga grande a la etapa diferencial y, por tanto, una ganancia en voltaje grande. El capacitor C_x es el capacitor de compensación que separa los polos, conectado en retroalimentación en paralelo-paralelo, y que controla el ancho de banda de ganancia unitaria y la rapidez de respuesta.

Etapa de salida La etapa de salida es un circuito clase AB complementario en contrafase formado por los transistores Q_{14} y Q_{20}. Los transistores conectados como diodos Q_{18} y Q_{19} proporcionan el voltaje de polarización para la operación de clase AB, a fin de reducir la distorsión por cruce.

Circuito de protección Los transistores Q_{15} y Q_{21} actúan como reforzadores de corriente. Los resistores R_{e1} y R_{e2} proporcionan protección contra cortocircuito al activar Q_{15} y Q_{21}, de manera que limitan las corrientes a través de Q_{14} y Q_{20}, respectivamente.

Circuito de polarización El diagrama esquemático completo, que incluye el circuito de polarización, se puede ver en la figura 15.12; tiene un circuito adicional de protección (formado por los transistores Q_{23} y Q_{24}) para poner en cortocircuito la terminal de entrada de Q_{16} (en la etapa de ganancia) a tierra, a través de Q_{23}. Los transistores Q_{10} y Q_{11} forman un espejo de corriente Widlar, que polariza los transistores Q_3 y Q_4 de la configuración de base común. La fuente de corriente formada por los transistores Q_{12} y Q_{13} polariza la etapa de ganancia y la etapa de salida. La corriente de referencia I_{ref} se puede obtener a partir de

$$I_{ref} = \frac{V_{CC} + V_{EE} - V_{BE11} - V_{EB12}}{R_5} \qquad \textbf{(15.55)}$$

El transistor Q_{13} es un dispositivo *pnp* lateral de varios colectores. Su geometría se muestra en la figura 15.13(a), y su símbolo en la figura 15.13(b). El anillo colector ha sido dividido en dos partes: una constituye tres cuartas partes de la periferia del emisor y recolecta los huecos inyectados en dicha periferia, y el segundo constituye la cuarta parte de la periferia del emisor y recolecta los huecos de esa periferia. La estructura es análoga a dos transistores *pnp* cuyas uniones base emisor están conectadas en paralelo, una con I_S (que es una cuarta parte de la de un transistor *pnp* estándar) y la otra con I_S (que es tres cuartas partes de un transistor *pnp* estándar). Esta equivalencia eléctrica se muestra en la figura 15.13(c). Por tanto, las corrientes I_{Q2} e I_{Q3} son tres cuartas partes y una cuarta parte de la corriente de referencia I_{ref}, respectivamente. Esto es,

$$I_{Q2} = \frac{3I_{ref}}{4} \qquad \text{y} \qquad I_{Q3} = \frac{I_{ref}}{4}$$

Amplificador operacional JFET LF411

El diagrama esquemático simplificado del amplificador operacional LF411 aparece en la figura 15.14. Su estructura interna es similar a la del amplificador operacional LH0022. La etapa de entrada diferencial está formada por los transistores de canal *p* J_1 y J_2 con una carga de espejo de corriente. Esta etapa tiene un offset pequeño, una deriva pequeña y un ancho de banda de ganancia unitaria grande. El diagrama esquemático completo aparece en la figura 15.15, que muestra en detalle el circuito de polarización. Existe un resistor R_3 en el drenaje de J_2, pero ninguno en el de J_1. El JFET J_2 funciona en una configuración de fuente común, en tanto que JFET J_1 funciona en una configuración de drenaje común. Este tipo de disposición da una ganancia en voltaje menor, pero un ancho de banda más amplio.

www.elsolucionario.net

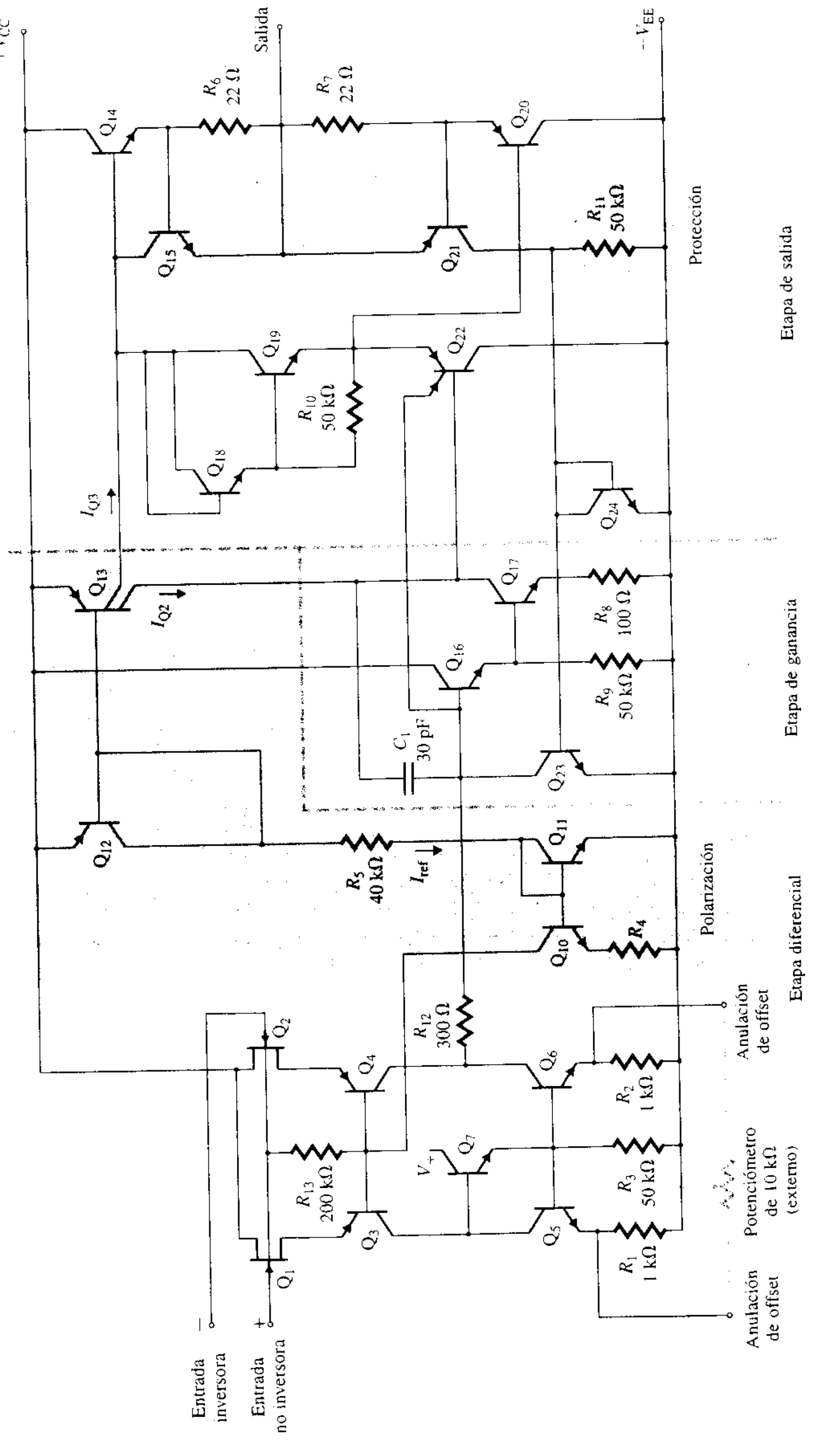


FIGURA 15.12 Diagrama esquemático del amplificador operacional LH0022 (cortesía de National Semiconductor, Inc.)

www.elsolucionario.net

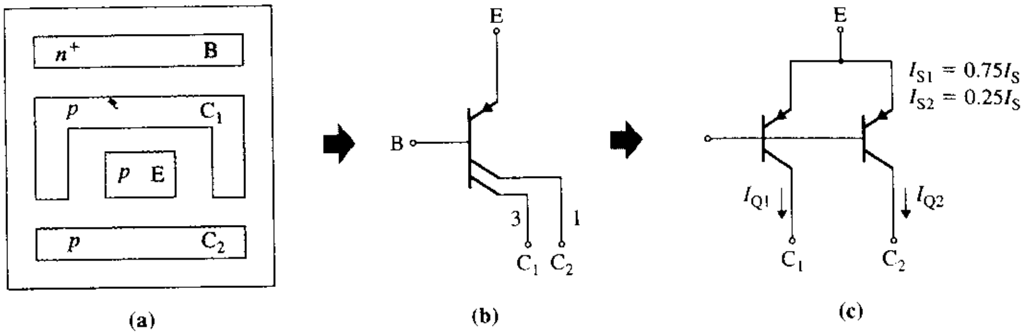


FIGURA 15.13 Equivalente eléctrico del transistor *pnp* lateral de varios colectores

Se puede utilizar un valor grande de corriente de polarización de cd I_Q (en mA) para los amplificadores diferenciales JFET, sin afectar de manera significativa las corrientes de polarización de entrada. Por otra parte, para los amplificadores diferenciales BJT I_Q se mantiene pequeña (en μA) a fin de proporcionar una corriente pequeña de polarización o una resistencia elevada de entrada grande. Algunos parámetros del amplificador operacional LF411 se listan en la tabla 15.2.

TABLA 15.2 Parámetros del amplificador operacional LF411

Parámetro	Mínimo	Típico	Máximo	Unidades
Voltaje de alimentación de cd V_S			±18	V
Voltaje de offset de entrada V_{OS}		0.8	2.0	mV
Deriva térmica D_v		7	20	μV/°C
Corriente de polarización de entrada I_B		50	200	pA
Corriente de offset de entrada I_{OS}		25	100	pA
Resistencia de entrada diferencial R_{id}		10^{12}		Ω
Resistencia de entrada de modo común R_{ic}		10^{12}		Ω
Resistencia de salida R_o		75		Ω
Capacitancia de entrada C_i		4.0		pF
Ganancia en voltaje de lazo abierto A_o	25	200		V/mV
Relación de rechazo de modo común CMRR	70	100		dB
Ancho de banda de ganancia unitaria f_u	2.7	4.0		MHz
Rapidez de respuesta SR	8.0	15		V/μs
Relación de rechazo de la fuente de alimentación PSRR	70	100		dB

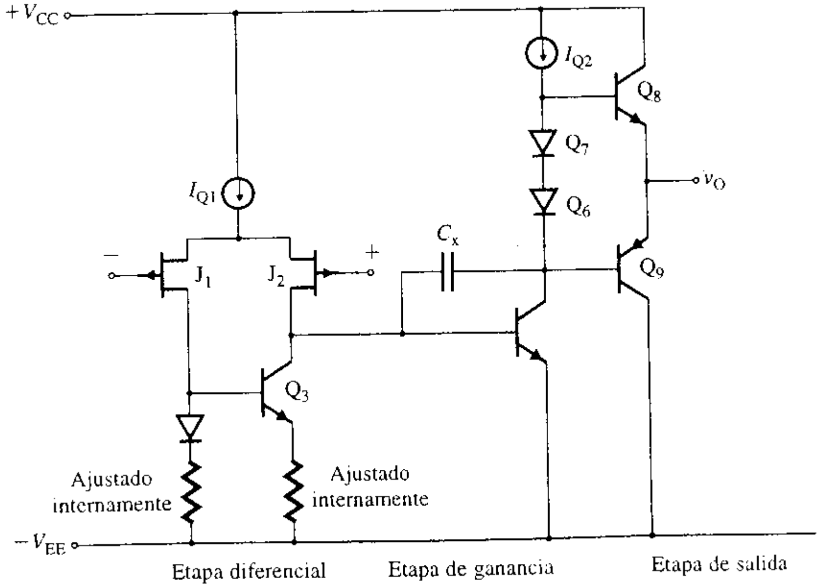
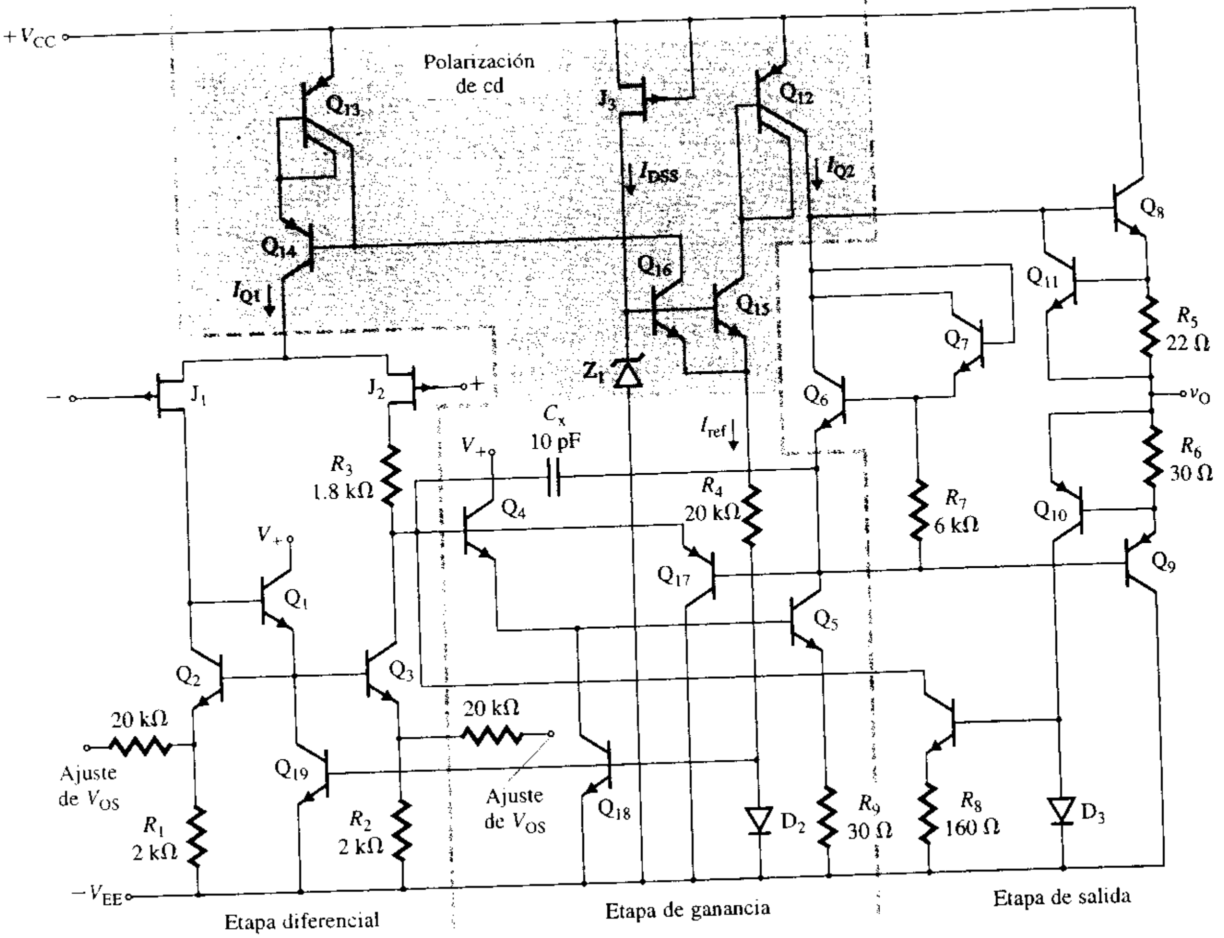


FIGURA 15.14 Diagrama esquemático simplificado del amplificador operacional LF411 (cortesía de National Semiconductor, Inc.)

www.elsolucionario.net

FIGURA 15.15 Diagrama esquemático del amplificador operacional LF411 (cortesía de National Semiconductor, Inc.)



Polarización de cd El diodo zener Z_1 permite una polarización estable de cd con compensación térmica a través del diodo D_2 y del resistor R_4. Al actuar el JFET J_3 como diodo regulador de corriente (véase la sección 13.4), la corriente a través del diodo zener Z_1 se mantiene constante e iguala I_{DSS}. Si V_Z es el voltaje del zener, entonces

$$I_{ref} = \frac{V_Z - V_{BE16} - V_{D2}}{R_4} \tag{15.56}$$

lo que a su vez determina las corrientes de polarización en cd I_{Q1} e I_{Q2}.

Protección térmica El transistor Q_{19} normalmente está desactivado. Si aumenta la temperatura, V_{BE16} disminuye debido al coeficiente negativo de temperatura de Q_{16}, y el voltaje zener V_Z aumenta por el coeficiente positivo de temperatura del diodo zener Z_Z. Como resultado, aumenta el voltaje en el emisor de Q_{16}; por lo que el voltaje en el ánodo de D_2 también aumenta. Si el aumento de temperatura es adecuado, Q_{18} y Q_{19} se activan, reduciendo así la ganancia y el voltaje de salida del amplificador.

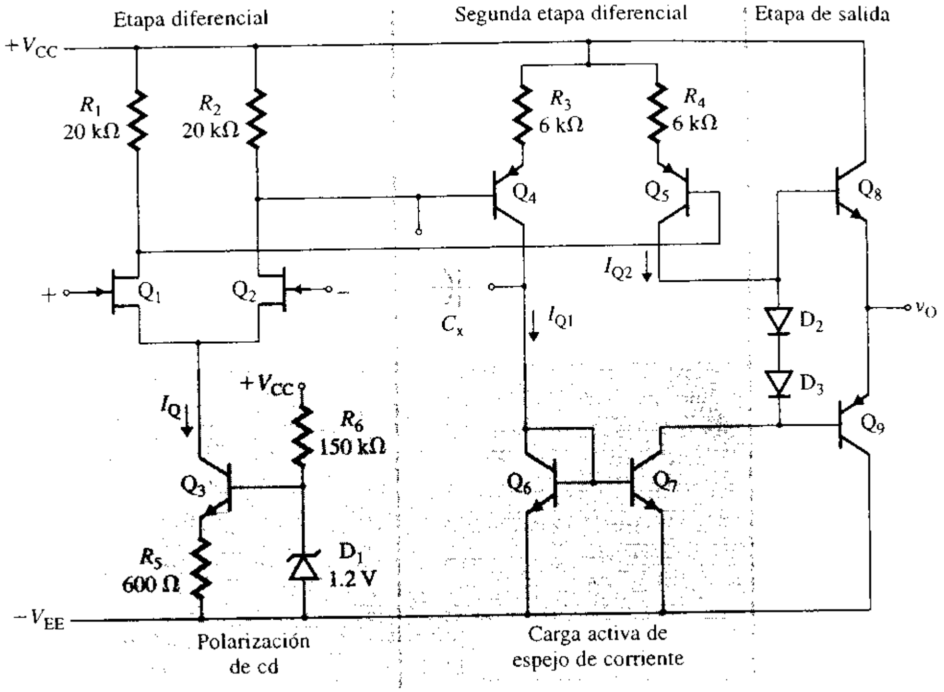
Amplificador operacional JFET LH0062

El diagrama esquemático simplificado del amplificador operacional LH0062 se observa en la figura 15.16. La estructura interna es similar a la del amplificador operacional LH0022.

Etapa diferencial La etapa de entrada diferencial está formada por los transistores de canal *n* Q_1 y Q_2 con una carga activa. Se trata de un par diferencial normal acoplado por fuente, con una salida diferencial que da una ganancia más baja, pero un ancho de banda mayor. La resistencia de entrada es muy grande para la etapa de entrada del JFET. La co-

www.elsolucionario.net

FIGURA 15.16
Diagrama esquemático simplificado del amplificador operacional LH0062 (cortesía de National Semiconductor, Inc.)



rriente de polarización de cd I_Q es ajustada mediante la fuente de corriente formada por el transistor Q_3 y el diodo zener D_1.

Por tanto,

$$I_Q = \frac{V_Z - V_{BE3}}{R_5} \tag{15.57}$$

$$= \frac{1.2 - 0.6}{600} = 1 \text{ mA}$$

Etapa de ganancia La etapa de ganancia consiste en un par acoplado de emisor común, que excita una carga de espejo de corriente formada por los transistores Q_6 y Q_7. La salida de una sola terminal proporciona una ganancia en voltaje más grande. La corriente de polarización I_{Q1} se puede determinar a partir de

$$I_{Q1}R_3 + V_{EB4} = \frac{R_2 I_Q}{2}$$

Esto es,

$$I_{Q1} = \frac{R_2 I_Q/2 - V_{EB4}}{R_3} \tag{15.58}$$

$$= \frac{20 \text{ k} \times 0.5 \text{ mA} - 0.6}{6 \text{ k}} = 1.6 \text{ mA}$$

La corriente de colector de Q_7 es el espejo de la de Q_6. Esto es, I_{Q2} es el espejo de I_{Q1}, e $I_{Q2} = I_{Q1} = 1.6$ mA, que también es la corriente de polarización de la etapa de salida. Al poner en cascada dos etapas diferenciales se obtienen una ganancia grande y un ancho de banda más amplio. La rapidez de respuesta también es grande debido a la mayor corriente de polarización de cd. Algunos parámetros del amplificador operacional LH0062 se listan en la tabla 15.3.

Amplificador operacional JFET LH0032

El LH0032 es un amplificador operacional ultrarrápido. Su diagrama esquemático se muestra en la figura 15.17. La estructura interna es similar a la del amplificador operacional LH0062, excepto en que la segunda etapa diferencial utiliza BJT en cascada de base común para una ganancia en voltaje más elevada. El diodo zener D_{Z1} proporciona un voltaje de

www.elsolucionario.net

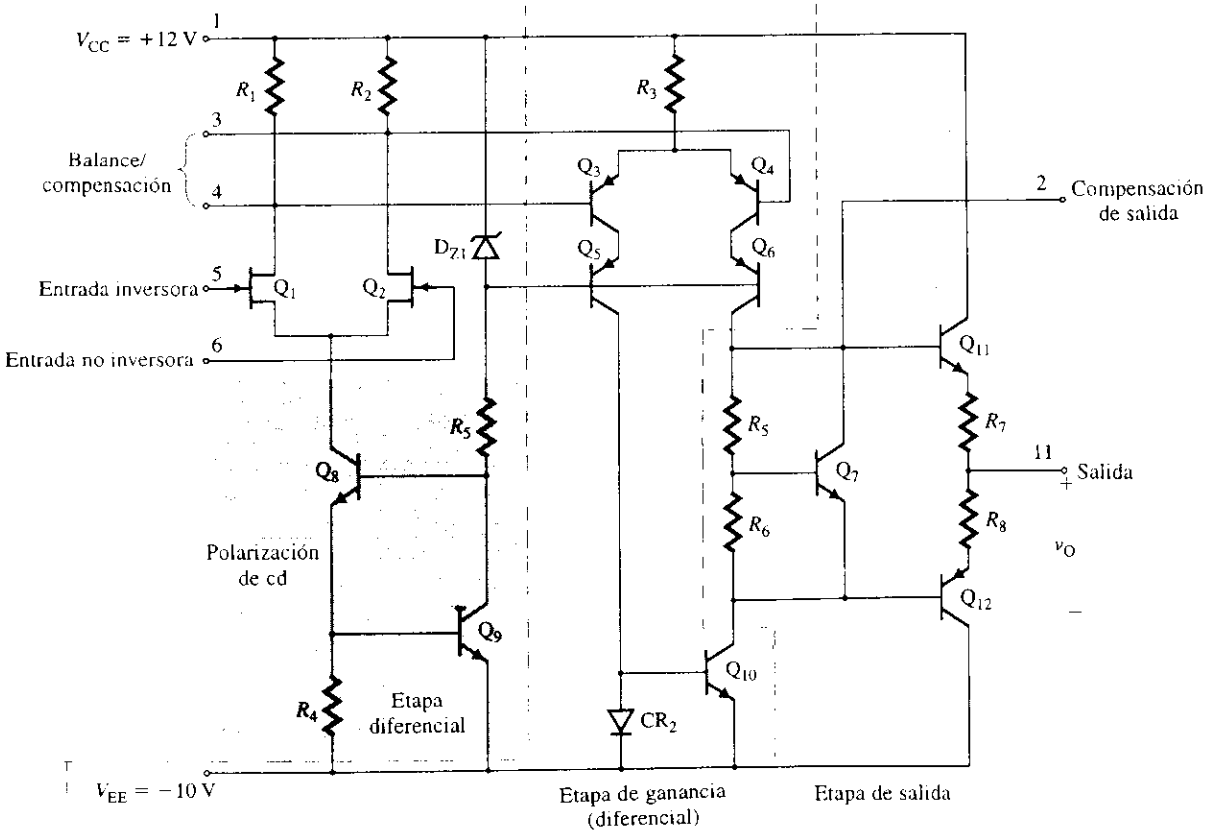
TABLA 15.3 Parámetros del amplificador operacional LH0062

Parámetro	Mínimo	Típico	Máximo	Unidades
Voltaje de alimentación de cd V_S			±18	V
Voltaje de offset de entrada V_{OS}		10	15	mV
Deriva térmica D_v		10	35	μV/°C
Corriente de polarización de entrada I_B		10	65	pA
Corriente de offset de entrada I_{OS}		1	5	pA
Resistencia de entrada diferencial R_{id}		10^{12}		Ω
Resistencia de entrada de modo común R_{ic}		10^{12}		Ω
Resistencia de salida R_o		75		Ω
Capacitancia de entrada C_i		4.0		pF
Ganancia en voltaje de lazo abierto A_o	25	160		V/mV
Relación de rechazo de modo común CMRR	70	90		dB
Ancho de banda de ganancia unitaria f_u		15		MHz
Rapidez de respuesta SR	50	75		V/μs
Relación de rechazo de la fuente de alimentación PSRR	70	90		dB

referencia estable para el circuito de polarización formado por los transistores Q_8 y Q_9. En general, una etapa diferencial con una salida de diferencia (es decir, la primera etapa diferencial) proporciona una ganancia en voltaje más baja, pero un ancho de banda más amplio. Un par diferencial con una salida de una sola terminal (es decir, la segunda etapa diferencial) proporciona una ganancia en voltaje más grande, pero un ancho de banda menor. Sin embargo, la conexión en cascada de base común ofrece un ancho de banda más amplio.

El amplificador operacional LH0032 tiene una ganancia muy grande, una rapidez de respuesta muy grande y un ancho de banda muy grande. Obsérvese que no existe un capacitor de compensación. Como resultado, el ancho de banda se amplía. Algunos parámetros del amplificador operacional LH0032 aparecen listados en la tabla 15.4.

FIGURA 15.17 Diagrama esquemático del amplificador operacional LH0032 (cortesía de National Semiconductor, Inc.)



www.elsolucionario.net

TABLA 15.4 Parámetros del amplificador operacional LH0032

Parámetro	Mínimo	Típico	Máximo	Unidades
Voltaje de alimentación de cd V_S			±18	V
Voltaje de offset de entrada V_{OS}		1.0	2.0	mV
Deriva térmica D_v		15	30	μV/°C
Corriente de polarización de entrada I_B		50	150	pA
Corriente de offset de entrada I_{OS}		10	30	pA
Resistencia de entrada diferencial R_{id}		10^{12}		Ω
Resistencia de entrada de modo común R_{ic}		10^{12}		Ω
Resistencia de salida R_o		75		Ω
Capacitancia de entrada C_i		4.0		pF
Ganancia en voltaje de lazo abierto A_o	60	70		dB
Relación de rechazo de modo común CMRR	50	60		dB
Ancho de banda de ganancia unitaria f_u		70		MHz
Rapidez de respuesta SR	350	500		V/μs
Relación de rechazo de la fuente de alimentación PSRR	50	60		dB

ASPECTOS PRINCIPALES DE LA SECCIÓN 15.4

- Por lo general, los amplificadores operacionales JFET son amplificadores de tipo híbrido, que utilizan un par de transistores JFET para el amplificador diferencial de la etapa de entrada y transistores bipolares para el resto del circuito. Esta configuración da una resistencia de entrada muy grande (del orden de 10^{12} Ω), una corriente de polarización de entrada baja (en pA), y una ganancia en voltaje grande (del orden de los 100 dB).
- La salida de diferencia (70 MHz para el amplificador operacional LH0032), da una ganancia menor con un ancho de banda más amplio, y normalmente es utilizada por amplificadores operacionales ultrarrápidos. Se evita la capacitancia de compensación (véase la figura 15.17).

15.5 *Amplificadores operacionales CMOS*

Los amplificadores CMOS pueden tener dos o tres etapas. Las etapas de ganancia y de salida se combinan en una sola etapa. Este tipo de amplificador tiene una resistencia de entrada muy grande y, por lo general, la ganancia en voltaje es comparable con la de otros tipos de amplificadores. En esta sección se estudiarán dos amplificadores CMOS.

Amplificador operacional CMOS MC14573

El diagrama esquemático simplificado del amplificador operacional MC14573 aparece en la figura 15.18. Su estructura interna se puede dividir en una etapa CMOS diferencial, una etapa de ganancia y un circuito de polarización. Este amplificador operacional tiene una re-

TABLA 15.5 Parámetros del amplificador operacional MC14573

Parámetro	Mínimo	Típico	Máximo	Unidades
Voltajes de alimentación de cd V_S			±18	V
Voltaje de offset de entrada V_{OS}		160	600	μV
Deriva térmica D_v		1		μV/°C
Corriente de polarización de entrada I_B			1.0	nA
Corriente de offset de entrada I_{OS}			200	pA
Resistencia de entrada diferencial R_{id}		10^{12}		Ω
Resistencia de entrada de modo común R_{ic}		10^{12}		Ω
Resistencia de salida R_o		50		Ω
Capacitancia de entrada C_i		1.0		pF
Ganancia en voltaje de lazo abierto A_o		90		dB
Relación de rechazo de modo común CMRR	75	95		dB
Ancho de banda de ganancia unitaria f_u		70		MHz
Rapidez de respuesta SR		2.5		V/μs
Relación de rechazo de la fuente de alimentación PSRR	75	97		dB

www.elsolucionario.net

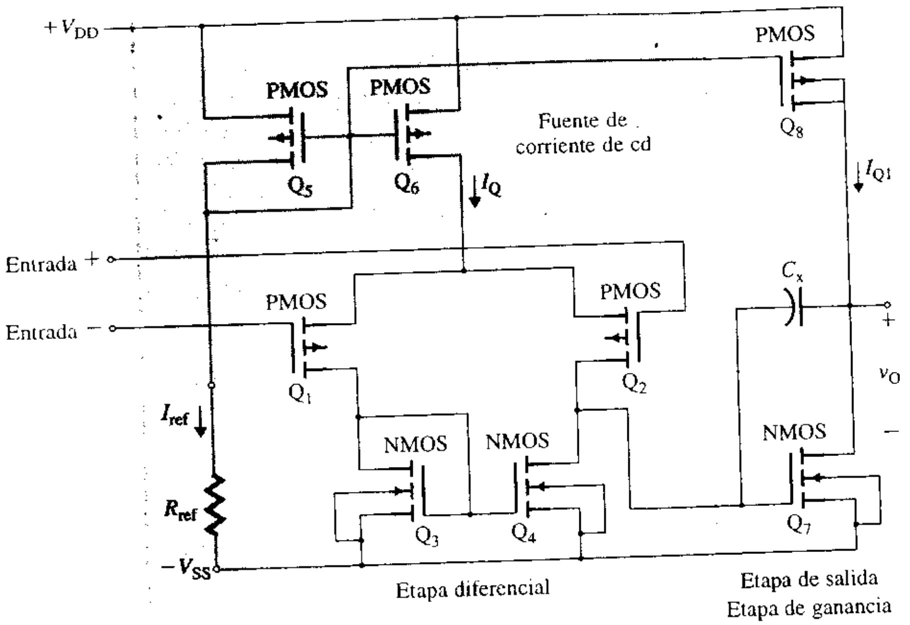


FIGURA 15.18 Diagrama esquemático del amplificador operacional MC14573 (derechos reservados Motorola. Reproducido con autorización.)

sistencia de entrada muy grande, pero la ganancia es menor que la de otros amplificadores operacionales. Algunos parámetros del amplificador operacional MC14573 se listan en la tabla 15.5.

Etapa diferencial La etapa de entrada es un amplificador diferencial PMOS, formado por los transistores Q_1 y Q_2. Su carga es un espejo de corriente formado por los transistores NMOS Q_3 y Q_4.

Etapa de ganancia La etapa de ganancia también es la etapa de salida. Se trata de un amplificador de fuente común con Q_8 como carga activa. C_x es el capacitor de compensación conectado a Q_7.

Polarización de cd La etapa diferencial está polarizada mediante los transistores Q_5 y Q_6 como fuente de corriente. Una resistencia externa R_{ref} ajusta la corriente de polarización de cd I_Q, la cual se puede determinar de manera aproximada a partir de

$$I_Q = \frac{V_{DD} + V_{SS} - V_{SG}}{R_{ref}} = K_p(V_{GS} - V_t)^2 \tag{15.59}$$

El transistor Q_8 sirve como carga de la etapa de salida. En vista de que los voltajes de compuerta de Q_5, Q_6 y Q_8 son iguales, la corriente de polarización de Q_8 es igual a $I_{Q1} = I_Q$.

EJEMPLO 15.2 **D**

Análisis del amplificador operacional CMOS MC14573 El amplificador CMOS de la figura 15.18 funciona con una corriente de polarización $I_Q = 40\ \mu A$. Los parámetros de los MOSFET son: $K_x = 10\ \mu A/V^2$, $|V_{M(NMOS)}| = V_{N(PMOS)} = 70$ V, $V_t = 0.5$ V y $W/L = 160\ \mu m/10\ \mu m$, excepto en el caso de Q_7, en el que $W/L = 320\ \mu m/10\ \mu m$. Si se supone que $V_{DD} = -V_{SS} = 5$V.

(a) Calcular V_{GS}, g_m y r_o para todos los MOSFET.

(b) Determinar la ganancia en voltaje en frecuencia baja del amplificador A_{vo}.

(c) Calcular el valor de la resistencia externa R_{ref}.

(d) Determinar el valor de la capacitancia de compensación C_x que permite obtener un ancho de banda de ganancia unitaria de 1 MHz, así como la rapidez de respuesta correspondiente.

(e) Calcular el valor de la resistencia R_x que se conectará en serie con C_x a fin de mover la frecuencia de cero a infinito.

(f) Determinar el rango de voltaje de entrada en modo común.

www.elsolucionario.net

(g) Calcular el rango de voltaje de salida.

SOLUCIÓN

(a) Se calculan K_P, V_{GS}, g_m y r_o utilizando las ecuaciones siguientes:

$$K_P = \frac{K_x W}{L} \tag{15.60}$$

$$V_{GS} = V_t + \sqrt{\frac{I_D}{K_P}} \tag{15.61}$$

$$g_m = 2K_P(V_{GS} - V_t) = 2\sqrt{K_P I_D} \tag{15.62}$$

$$r_o = \frac{|V_M|}{I_D} \tag{15.63}$$

Sus valores se muestran en la tabla 15.6.

(b) La ganancia en voltaje de la primera etapa con la carga activa está dada por

$$\begin{aligned} A_{v1} &= -g_{m4}(r_{o2} \| r_{o4}) \\ &= -113.1\ \mu \times (3.5\text{ M} \| 3.5\text{ M}) = -198 \end{aligned} \tag{15.64}$$

La ganancia en voltaje de la segunda etapa con la carga activa es

$$\begin{aligned} A_{v2} &= -g_{m7}(r_{o7} \| r_{o8}) \\ &= -226.3\ \mu \times (1.75\text{ M} \| 1.75\text{ M}) = -198 \end{aligned} \tag{15.65}$$

Por tanto, la ganancia en voltaje total es $A_{vo} = A_{v1}A_{v2} = 198 \times 198 = 39\,204$ (o 91.87 dB).

(c) De acuerdo con la ecuación (15.59), el valor de la resistencia externa R_{ref} es

$$R_{ref} = (V_{DD} + V_{SS} - V_{GS5})/I_Q = (5 + 5 - 1)/(40\ \mu\text{A}) = 225\text{ k}\Omega$$

(d) Para $f_u = 1$ MHz, la ecuación (15.45) da el valor de la capacitancia de compensación C_x como

$$C_x = G_{m1}/2\pi f_u = g_{m2}/2\pi f_u = 113.1\ \mu/(2\pi \times 1\text{ MHz}) = 18\text{ pF}$$

De la ecuación (15.52), la rapidez de respuesta es

$$\text{SR} = I_Q/C_x = 40\ \mu\text{A}/18\text{ pF} = 2.22\text{ V}/\mu\text{s}$$

(e) De la ecuación (15.48) el valor de la resistencia R_x es

$$R_x = 1/G_{m2} = 1/g_{m7} = 1/(226.3\ \mu) = 4.42\text{ kM}\Omega$$

(f) El transistor Q_6 saldrá de la saturación cuando el voltaje de entrada en modo común llegue a

$$v_{ic(máx)} = V_{DD} - |V_{GS6}| + |V_t| - |V_{GS1}| = 5 - 1 + 0.5 - 0.854 = 3.646\text{ V}$$

Los transistores Q_1 y Q_2 saldrán de la saturación cuando el voltaje de entrada en modo común sea menor que el voltaje en el drenaje de Q_1 en $|V_t|$; esto es, cuando

$$v_{ic(mín)} = -V_{SS} + |V_{GS3}| - |V_t| = -5 + 1 - 0.5 = -4.5\text{ V}$$

TABLA 15.6 Valores calculados del ejemplo 15.2

	Q_1	Q_2	Q_3	Q_4	Q_5	Q_6	Q_7	Q_8
W/L (en μm/μm)	160/10	160/10	160/10	160/10	160/10	160/10	320/10	160/10
K_P (en μm/V^2)	160	160	160	160	160	160	320	160
I_D (en μA)	20	20	20	20	40	40	40	40
V_{GS} (en V)	0.854	0.854	0.854	0.854	1	1	0.854	1
g_m (en μA/V)	113.1	113.1	113.1	113.1	160	160	226.3	160
r_o (en MΩ)	3.5	3.5	3.5	3.5	1.75	1.75	1.75	1.75

www.elsolucionario.net

Por consiguiente, el rango del voltaje de entrada de modo común va de −4.5 V a 3.646 V.

(g) El transistor Q_8 saldrá de la saturación cuando el voltaje de salida alcance el valor de

$$v_{o(\text{máx})} = V_{DD} - |V_{GS8}| + |V_t| = 5 - 1 + 0.5 = 4.5\text{ V}$$

El transistor Q_7 saldrá de la saturación cuando el voltaje de salida sea

$$v_{o(\text{mín})} = -V_{SS} + |V_{GS7}| - |V_t| = -5 + 0.854 - 0.5 = -4.646\text{ V}$$

Por tanto, el rango del voltaje de salida va de −4.646 V a 4.5 V.

Amplificador operacional TLC1078

El diagrama esquemático simplificado del amplificador operacional TLC1078 aparece en la figura 15.19. Su estructura es similar a la del amplificador operacional MC14573. La estructura interna se puede dividir en una etapa CMOS diferencial, una etapa de ganancia, una etapa de salida y un circuito de polarización. Algunos parámetros del amplificador operacional TLC1078 aparecen listados en la tabla 15.7.

Etapa diferencial La etapa de entrada es un amplificador diferencial PMOS, formado por los transistores Q_1 y Q_5. Su carga es un espejo de corriente, formado por los transistores NMOS Q_2 y Q_4, que tienen las fuentes R_2 y R_3 para obtener resistencias de salida grandes.

Etapa de ganancia La etapa de ganancia utiliza el NMOS Q_7 en una configuración de fuente común con el PMOS Q_6 como carga activa de la fuente de corriente. La combinación de C_x y R_5 es un circuito polo-cero, que puede reducir el polo más bajo o frecuencia de corte a un valor bajo, a fin de asegurar la estabilidad. También puede producir un cero para cancelar uno de los segundos polos de la respuesta en frecuencia de lazo abierto del amplificador.

Etapa de salida La etapa de salida está formada por un par de transistores NMOS que funcionan en modo clase AB en contrafase. El transistor Q_8 es el seguidor de fuente, que suministra corriente a la carga durante el intervalo en que la señal en la salida de Q_7 pasa por arriba del valor de polarización. El transistor Q_9 actúa como amplificador de fuente común, consumiendo corriente de la carga durante el intervalo en el que la señal en la salida de la etapa diferencial pasa por debajo del valor de polarización.

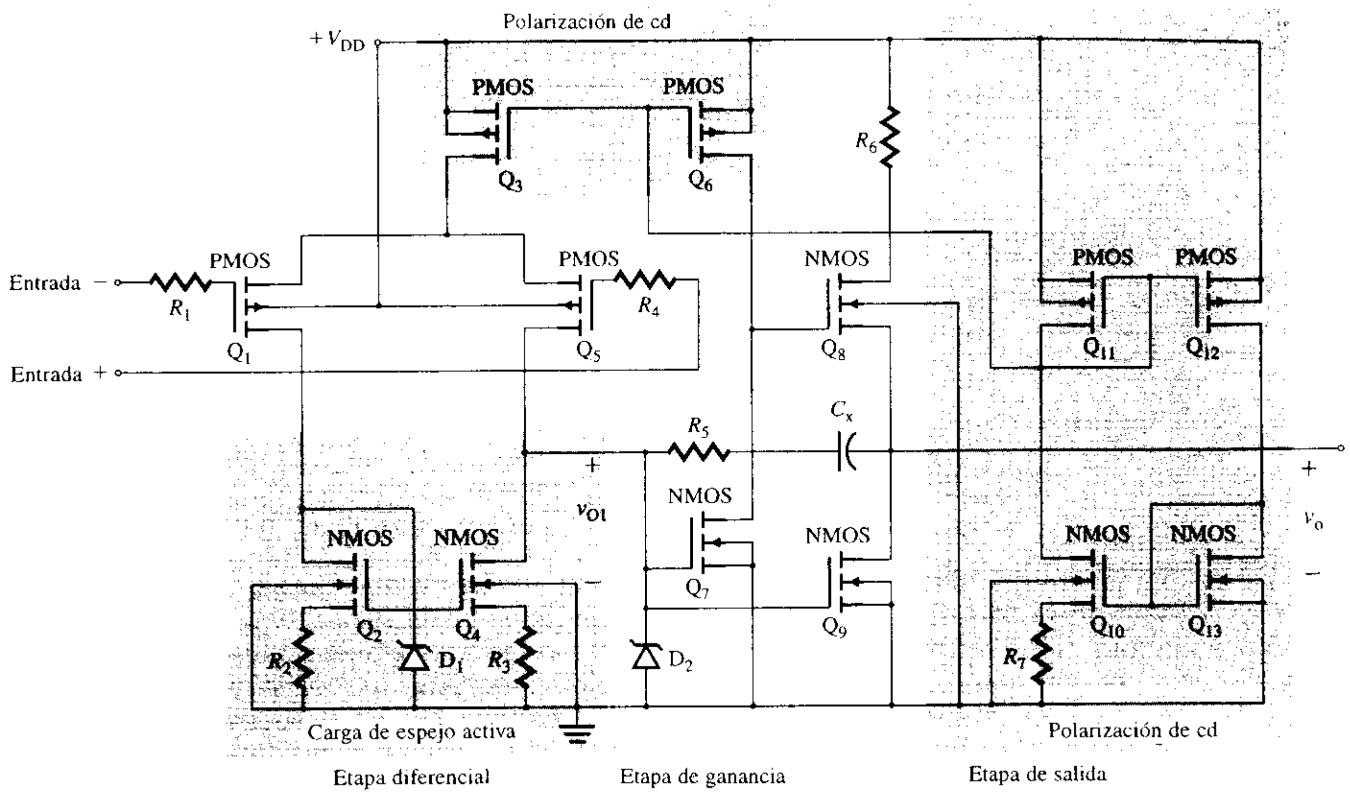
Una señal decreciente en la salida de la etapa diferencial será amplificada por Q_7 con un corrimiento de fase de 180°, y luego aparecerá a través del seguidor de fuente de Q_8 como una señal creciente hacia la carga. Sin embargo, una señal creciente será amplificada por el amplificador de fuente común de Q_9 con un corrimiento de fase de 180°, y luego aparecerá como una señal decreciente hacia la carga. Por tanto, los voltajes aplicados a las

TABLA 15.7 Parámetros del amplificador operacional TLC1078

Parámetro	Mínimo	Típico	Máximo	Unidades
Voltajes de alimentación de cd V_S			18	V
Voltaje de offset de entrada V_{OS}		180	600	μV
Deriva térmica D_v		1		μV/°C
Corriente de polarización de entrada I_B		0.7		pA
Corriente de offset de entrada I_{OS}		0.1		pA
Resistencia de entrada diferencial R_{id}		1.5		TΩ
Resistencia de entrada de modo común R_{ic}		1.5		TΩ
Resistencia de salida R_o		50		Ω
Capacitancia de entrada C_i		1.0		pF
Ganancia en voltaje de lazo abierto A_o	110	120		dB
Relación de rechazo de modo común CMRR	75	97		dB
Ancho de banda de ganancia unitaria f_u		110		MHz
Rapidez de respuesta SR		47		V/ms
Relación de rechazo de la fuente de alimentación PSRR	75	97		dB

www.elsolucionario.net

FIGURA 15.19 Diagrama esquemático del amplificador operacional TLC1078 (reproducido con autorización de Texas Instruments)



compuertas de Q_8 y Q_9 estarán desfasados 180°. No obstante, la ganancia en voltaje a través de las dos trayectorias será la misma.

Polarización de cd El amplificador diferencial está polarizado por los transistores Q_3 y Q_6 como fuente de corriente, cuyo voltaje de compuerta es ajustado por el circuito divisor de voltaje que forman los transistores Q_{10} a Q_{13}. Todos los transistores son idénticos, excepto Q_{10} y Q_{13}, cuyos canales tienen anchos distintos de los demás.

EJEMPLO 15.3 **D**

Análisis del amplificador operacional CMOS TLC1078 El amplificador CMOS de la figura 15.19 funciona con una corriente de polarización $I_Q = 40\ \mu A$. Los parámetros de los MOSFET son: $K_x = 10\ \mu A/V^2$, $|V_{M(NMOS)}| = V_{N(PMOS)} = 70$ V, $V_t = 0.5$ V y $W/L = 160\ \mu m/10\ \mu m$, a excepción de Q_{10}, para el cual $W/L = 400\ \mu m/10\ \mu m$. Determinar el valor de la resistencia R_7. Suponer que $V_{DD} = -V_{SS} = 5$ V.

SOLUCIÓN

Se tiene

$$K_P = K_x W/L = 10\ \mu \times 160/10 = 160\ \mu A/V^2 \quad \text{para todos los MOSFET, excepto } Q_{10}$$

$$K_{P10} = K_x W/L = 10\ \mu \times 40/10 = 40\ \mu A/V^2 \quad \text{para } Q_{10}$$

Para $I_Q = 40\ \mu A$ y $K_P = 160\ \mu A/V^2$, la ecuación (15.61) da

$$V_{GS} = V_t + \sqrt{I_D/K_P} = 0.5 + \sqrt{40/160} = 1 \text{ V}$$

Entonces,

$$V_{GS3} = V_{GS6} = V_{GS11} = V_{GS12} = 1 \text{ V}$$

Además,

$$I_{D3} = I_{D6} = I_{D11} = I_{D12} = I_{D10} = I_{D13} + I_Q$$

La corriente de drenaje I_{D13} de Q_{13} está dada por

$$I_{D13} = K_{P13}(V_{GS13} - V_t)^2 \tag{15.66}$$

www.elsolucionario.net

Puesto que $V_{GS10} = V_{GS13} - I_Q R_7$, la corriente de drenaje I_{D10} de Q_{10} es

$$I_{D10} = K_{P10}(V_{GS10} - V_t)^2 = K_{P10}(V_{GS13} - I_Q R_7 - V_t)^2 \qquad (15.67)$$

Los valores V_{GS} de Q_{10} y Q_{13} son diferentes, pero sus corrientes de drenaje son iguales. Esto es,

$$I_{D13} = I_{D10}$$

y

$$K_{P13}(V_{GS13} - V_t)^2 = K_{P10}(V_{GS13} - I_Q R_7 - V_t)^2$$

con lo que la relación entre R_7 e I_Q es la siguiente:

$$R_7 = \frac{V_{GS13} - V_t}{I_Q}\left[\left(\frac{K_{P13}}{K_{P10}}\right)^{1/2} - 1\right] \qquad (15.68)$$

En vista de que K_P es proporcional a la relación W/L, la ecuación (15.68) se puede expresar como

$$R_7 = \frac{V_{GS13} - V_t}{I_Q}\left[\left(\frac{W_{13}}{W_{10}}\right)^{1/2} - 1\right] \qquad (15.69)$$

misma que, para $I_Q = 40$ μA, $W_{10} = 40$ μm, $W_{13} = 160$ μm, $V_{GS13} = 1$V, y $V_t = 0.5$ V, da $R_7 =$ 12.5 kΩ. Por tanto, la relación $\sqrt{W_{13}/W_{10}}$ ajusta el valor de la resistencia R_7 o de I_Q.

ASPECTOS PRINCIPALES DE LA SECCIÓN 15.5

- Los amplificadores operacionales CMOS pueden tener dos o tres etapas. A menudo, las etapas de ganancia y de salida se combinan en una sola etapa. Este tipo de amplificador tiene una resistencia de entrada muy grande y, por lo general, la ganancia en voltaje es comparable con la de otros tipos de amplificadores.
- Puesto que los MOSFET tienen una transconductancia menor que la de otros amplificadores, la etapa de ganancia a menudo requiere compensación por ceros y polos (véase la figura 15.19).

15.6 *Amplificadores operacionales BiCMOS*

Los amplificadores operacionales BiCMOS contienen tanto transistores CMOS como BJT en una misma pastilla. Esta configuración aprovecha las ventajas de los BJT y de los MOSFET para conseguir ciertas características deseables, como una resistencia de entrada grande, un offset pequeño, una ganancia grande y un ancho de banda amplio.

Amplificador operacional BiCMOS CA3130

En la figura 15.20 se muestra el diagrama esquemático simplificado del amplificador operacional BiCMOS CA3130. La estructura interna se puede dividir en tres etapas: una etapa MOS diferencial, una etapa de ganancia y una etapa de salida. Algunos parámetros del amplificador CA3130 se listan en la tabla 15.8.

TABLA 15.8 Parámetros del amplificador operacional CA3130

Parámetro	Mínimo	Típico	Máximo	Unidades
Voltajes de alimentación de cd V_S			±18	V
Voltaje de offset de entrada V_{OS}		8.0	15.0	mV
Deriva térmica D_v		15	30	μV/°C
Corriente de polarización de entrada I_B		5	50	pA
Corriente de offset de entrada I_{OS}		0.5	30	pA
Resistencia de entrada diferencial R_{id}		1.5		TΩ
Resistencia de entrada de modo común R_{ic}		1.5		TΩ
Resistencia de salida R_o		75		Ω
Capacitancia de entrada C_i		4.3		pF
Ganancia en voltaje de lazo abierto A_o	50	320		V/mV
Relación de rechazo de modo común CMRR	70	90		dB
Ancho de banda de ganancia unitaria f_u		15		MHz
Rapidez de respuesta SR		10		V/μs
Relación de rechazo de la fuente de alimentación PSRR	70	90		dB

www.elsolucionario.net

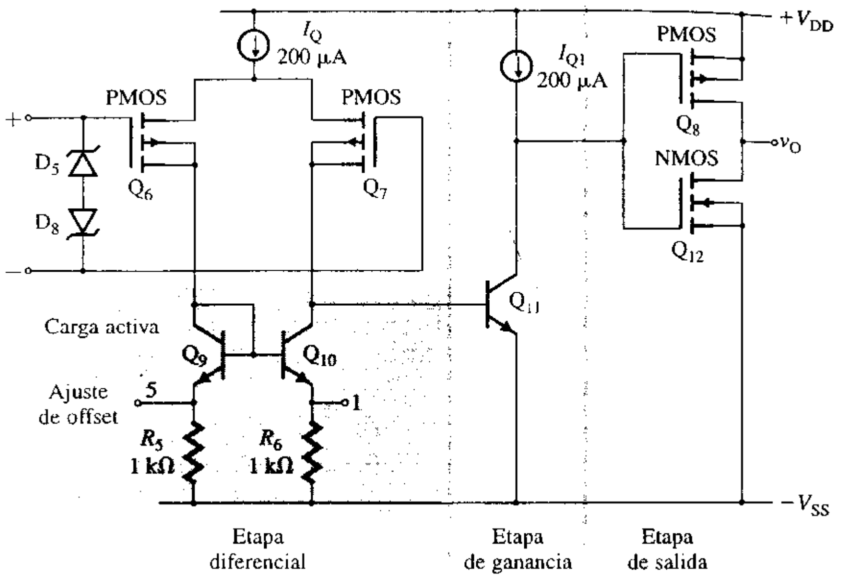


FIGURA 15.20 Diagrama esquemático simplificado del amplificador operacional CA3130 (cortesía de Harris Corporation, Semiconductor Sector)

Etapa diferencial La etapa de entrada es un amplificador PMOS diferencial, formado por los transistores Q_6 y Q_7. Esta etapa está polarizada por una fuente de corriente I_Q y excita una carga de espejo de corriente formada por los transistores BJT Q_9 y Q_{10}. A pesar de que una carga activa BJT ofrece una resistencia grande, la ganancia en voltaje es sólo aproximadamente 5 debido a la transconductancia relativamente baja de los MOSFET.

Los resistores R_5 y R_6 permiten el ajuste del voltaje de offset (en el rango de $\pm R_5 I_Q/2 = \pm 1 \text{ k} \times 100\ \mu = \pm 100$ mV) mediante un potenciómetro conectado externamente (por lo general de 10 kΩ) a través de las terminales 1 y 5. También, el resistor R_6 aumenta la resistencia de salida de la carga activa y, por tanto, la ganancia en voltaje. Los diodos zener D_5 y D_8 protegen el delgado óxido de compuerta de los MOSFET contra picos excesivos de voltaje y contra descargas estáticas que pudieran causar la ruptura de la capa de óxido y, con ello, dañar los transistores.

Etapa de ganancia La etapa de ganancia es un amplificador de emisor común formado por el transistor Q_{11}, y tiene una carga activa de corriente para obtener una considerable ganancia en voltaje (de aproximadamente 6000). Nótese que la ausencia de un capacitor de compensación permite tener un ancho de banda grande (15 MHz).

Etapa de salida La etapa de salida es una etapa CMOS en contrafase formada por el PMOS Q_8 y el NMOS Q_{12}. Si el voltaje en el colector de Q_{11} aumenta en una cantidad pequeña por encima del nivel de polarización, entonces el transistor NMOS Q_{12} se activa y el transistor PMOS Q_8 se mantiene desactivado. Por otra parte, si el voltaje se reduce en una cantidad pequeña, entonces el transistor PMOS Q_8 se activa y el transistor NMOS Q_{12} permanece desactivado. La ganancia en voltaje de la etapa de salida es aproximadamente 30.

Amplificador operacional BiCMOS CA3140

En la figura 15.21 se ilustra el diagrama esquemático simplificado del amplificador operacional BiCMOS CA3140. Es similar al amplificador operacional CA3130 en su estructura interna, excepto por la etapa de salida y por la adición de un capacitor de compensación C_x en la segunda etapa. La ganancia en voltaje de la etapa diferencial es aproximadamente 10. El ajuste del voltaje de offset está en el rango de $\pm R_5 I_Q/2 = \pm 500 \times 100\ \mu = \pm 50$ mV. C_x proporciona estabilidad en la retroalimentación, aunque reduce el ancho de banda. El seguidor de emisor Darlington *npn* de la etapa de salida aumenta la resistencia efectiva de carga vista por el transistor Q_{13} de la etapa de ganancia y, por tanto, aumenta la ganancia en voltaje hasta aproximadamente 10. La ganancia en voltaje de la etapa de ganancia es alrededor de 10,000. Algunos parámetros del amplificador operacional CA3140 se listan en la tabla 15.9.

www.elsolucionario.net

TABLA 15.9 Parámetros del amplificador operacional CA3140

Parámetro	Mínimo	Típico	Máximo	Unidades
Voltajes de alimentación de cd V_S			±18	V
Voltaje de offset de entrada V_{OS}		8.0	15.0	mV
Deriva térmica D_v		10	30	μV/°C
Corriente de polarización de entrada I_B		10	50	pA
Corriente de offset de entrada I_{OS}		0.5	30	pA
Resistencia de entrada diferencial R_{id}		1.5		TΩ
Resistencia de entrada de modo común R_{ic}		1.5		TΩ
Resistencia de salida R_o		50		Ω
Capacitancia de entrada C_i		1		pF
Ganancia en voltaje de lazo abierto A_o	20	100		V/mV
Relación de rechazo de modo común CMRR	70	90		dB
Ancho de banda de ganancia unitaria f_u		4.5		MHz
Rapidez de respuesta SR		9		V/μs
Relación de rechazo de la fuente de alimentación PSRR	76	80		dB

Etapa de salida El seguidor de emisor Darlington ofrece una resistencia de salida menor que la promedio y una resistencia grande a la etapa de ganancia. Si el voltaje en el colector del transistor Q_{13} aumenta por encima del valor de polarización en dirección positiva, el transistor Q_{18} excitará la carga y la fuente de corriente de I_{Q15}(2 mA). Sin embargo, si la corriente de Q_{18} disminuye por debajo del nivel de I_{Q15}(2 mA), el voltaje a través de la carga disminuye por debajo del nivel de polarización. El transistor Q_{18} estará siempre activado. Esto hará que el MOSFET Q_{21} se active. En vista de que la corriente de colector de Q_{16} será el espejo de la corriente de drenaje del MOSFET Q_{21}, el transistor Q_{16} consumirá la corriente de carga.

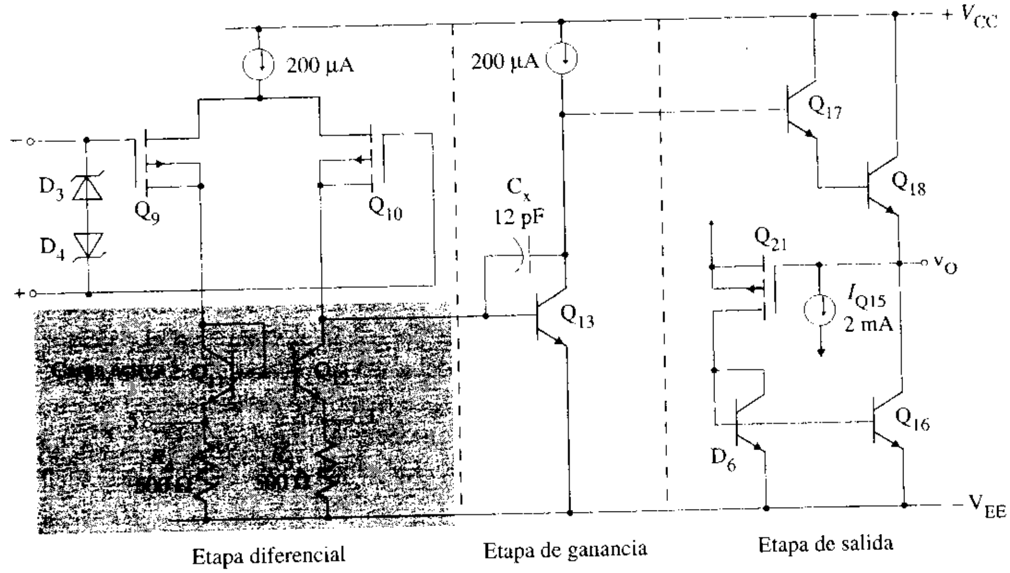


FIGURA 15.21 Diagrama esquemático simplificado del amplificador operacional CA3140 (cortesía de Harris Corporation, Semiconductor Sector)

ASPECTO PRINCIPAL DE LA SECCIÓN 15.6

- Los amplificadores operacionales BiCMOS contienen tanto transistores CMOS como BJT en una misma pastilla. Se aprovechan las ventajas de los BJT, así como las de los MOSFET para lograr características deseables como una resistencia de entrada grande (1.5 TΩ), una corriente de polarización de entrada (10 pA) pequeña, una ganancia grande (100 dB) y ancho de banda amplio (4.5 MHz).

www.elsolucionario.net

15.7 Amplificadores operacionales BJT

Al igual que en los amplificadores operacionales FET, los amplificadores BJT tienen tres etapas: una etapa diferencial, una etapa de ganancia y una etapa de salida. Tienen las desventajas de una resistencia de entrada menor y una corriente de polarización de entrada más grande. No obstante, los BJT proporcionan mayor ganancia en voltaje. En esta sección se analizarán dos amplificadores operacionales populares.

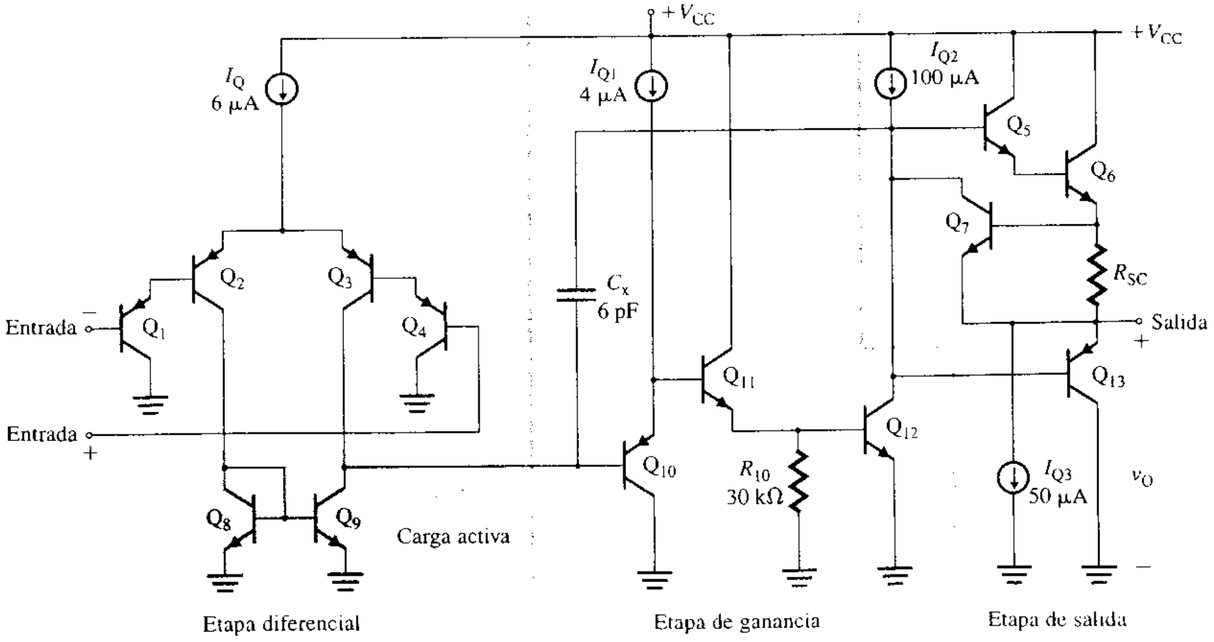
Amplificador operacional BJT LM124

El amplificador operacional LM124 está diseñado para funcionar con una fuente de alimentación de ±16 V, pero puede hacerlo con una fuente de sólo 5 V. El diagrama esquemático simplificado se muestra en la figura 15.22. Algunos de los parámetros de los amplificadores operacionales LM124 se listan en la tabla 15.10.

TABLA 15.10 Parámetros del amplificador operacional LM124

Parámetro	Mínimo	Típico	Máximo	Unidades
Voltajes de alimentación de cd V_S			±16	V
Voltaje de offset de entrada V_{OS}		1.0	2.0	mV
Deriva térmica D_v		100	200	μV/°C
Corriente de polarización de entrada I_B		20	50	nA
Corriente de offset de entrada I_{OS}		2.0	10	nA
Resistencia de entrada diferencial R_{id}		2		MΩ
Resistencia de entrada de modo común R_{ic}		2		MΩ
Resistencia de salida R_o		75		Ω
Capacitancia de entrada C_i		4.0		pF
Ganancia en voltaje de lazo abierto A_o	50	100		V/mV
Relación de rechazo de modo común CMRR	70	85		dB
Ancho de banda de ganancia unitaria f_u		1.0		MHz
Rapidez de respuesta SR		3.0		V/μs
Relación de rechazo de la fuente de alimentación PSRR	650	100		dB

FIGURA 15.22 Diagrama esquemático simplificado del amplificador operacional LM124 (cortesía de National Semiconductor, Inc.)



www.elsolucionario.net

Etapa diferencial La etapa de entrada diferencial está formada por los transistores bipolares Q_1 a Q_4. Están conectados en pares Darlington para obtener resistencias de entrada grandes y corrientes de polarización de entrada pequeñas. Estos BJT excitan la carga de espejo de corriente formada por los transistores Q_8 y Q_9 para una ganancia diferencial grande.

Etapa de ganancia La etapa de ganancia consiste de un amplificador de emisor común formado por el transistor *pnp* Q_{10} (con una carga activa), seguido de un par Darlington formado por los transistores Q_{11} y Q_{12}. La beta de un transistor *pnp* por lo general es baja. El par Darlington ofrece una carga grande al transistor Q_{10}. Esta configuración asegura una ganancia grande en voltaje (100 dB). La cantidad de polos del amplificador operacional aumenta con la cantidad de etapas del transistor. Para la compensación de la retroalimentación se utiliza C_x.

Etapa de salida El seguidor de emisor Darlington formado por los transistores Q_5 y Q_6 ofrece una resistencia de salida menor a la promedio y una resistencia grande a la etapa de ganancia. Si el voltaje en el colector del transistor Q_{12} aumenta en dirección positiva, el transistor Q_6 excitará la carga y la corriente de la fuente de I_{Q3} (50μA). Sin embargo, si la corriente de Q_6 cae por debajo del nivel de I_{Q3} (50μA), el transistor Q_6 estará desactivado, y el voltaje a través de la carga se reducirá por debajo del nivel de polarización. Esto hará que el transistor Q_{13} se active y consuma la corriente de carga. El transistor Q_7, junto con el resistor R_{SC}, proporciona protección contra cortocircuitos al limitar la corriente a través de Q_6. Esto se realiza activando Q_7 si el voltaje a través de R_{SC} excede el voltaje base-emisor V_{BE7}.

Amplificador operacional BJT LM741

El amplificador operacional LM741 es bien conocido por los estudiantes, ya que sus características comúnmente son utilizadas para ilustrar las aplicaciones de los amplificadores operacionales. Este amplificador operacional fue introducido por Fairchild Semiconductor, en 1966 y es relativamente sencillo. Tiene una ganancia en voltaje grande y una CMRR grande. El rango de voltajes de entrada de modo común y diferencial es amplio. El diagrama esquemático se muestra en la figura 15.23. El circuito del amplificador operacional se puede dividir en cinco partes: un circuito de polarización de cd, una etapa de entrada, una etapa de amplificación, una etapa de salida y una de protección contra sobrecarga. Algunos de los parámetros del amplificador operacional LM741 aparecen listados en la tabla 15.11.

TABLA 15.11 Parámetros del amplificador operacional LM741

Parámetro	Mínimo	Típico	Máximo	Unidades
Voltajes de alimentación de cd V_S			±22	V
Voltaje de offset de entrada V_{OS}		1.0	5.0	mV
Deriva térmica D_v		15		μV/°C
Corriente de polarización de entrada I_B		80	550	nA
Corriente de offset de entrada I_{OS}		20	200	nA
Resistencia de entrada diferencial R_{id}	0.3	2		MΩ
Resistencia de entrada de modo común R_{ic}		2		MΩ
Resistencia de salida R_o		75		Ω
Capacitancia de entrada C_i		4.0		pF
Ganancia en voltaje de lazo abierto A_o	50	200		V/mV
Relación de rechazo de modo común CMRR	70	90		dB
Ancho de banda de ganancia unitaria f_u		1.0		MHz
Rapidez de respuesta SR		0.5		V/μs
Relación de rechazo de la fuente de alimentación PSRR	70	90		dB

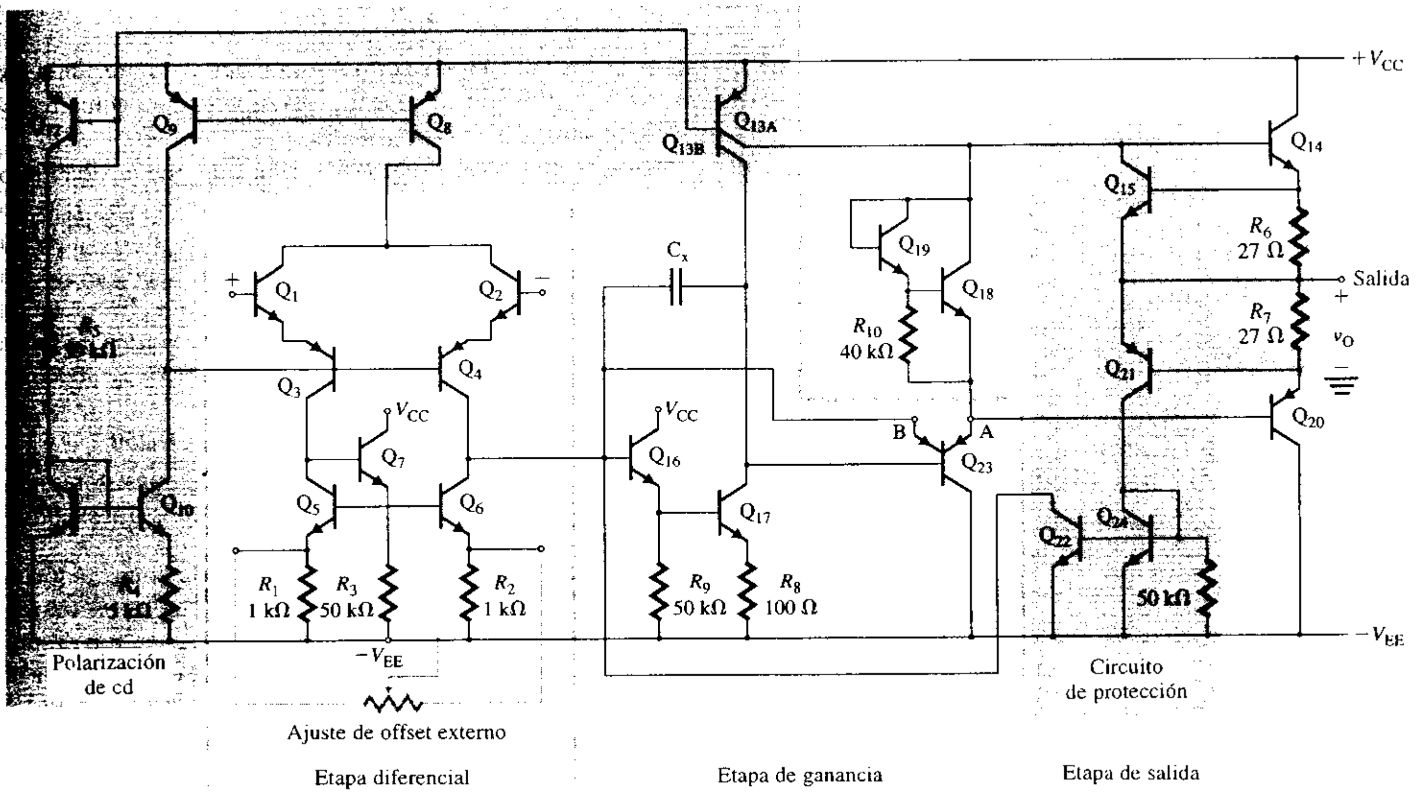
Etapa diferencial La etapa de entrada diferencial está formada por los transistores bipolares Q_1 a Q_4. Éstos forman configuraciones de emisor común y de base común (véase

www.elsolucionario.net

la figura 13.33) para obtener un ancho de banda y ganancia más grandes. Esta etapa está polarizada por la fuente de corriente formada por Q_8, y excita la carga activa de espejo de corriente formada por Q_5, Q_6 y Q_7. El lazo de retroalimentación de polarización formado por Q_8 y Q_9 estabiliza las corrientes de polarización en cada uno de los transistores de entrada a la mitad de la corriente de colector de Q_{10}, aproximadamente.

Etapa de ganancia La etapa de ganancia está formada por un amplificador en par Darlington de emisor común, compuesto por los transistores Q_{16} y Q_{17}. El transistor Q_{17} excita una carga activa formada por el transistor Q_{13B} para una ganancia grande, y está seguido por el transistor *pnp* Q_{23} en configuración de emisor común. El emisor adicional en Q_{23} previene que Q_{17} se sature al derivar la corriente de excitación de base proveniente de Q_{16} cuando el V_{CB} de Q_{17} llega a cero volts. Esta configuración elimina la posibilidad de una condición de alta corriente, que podría dañar a Q_{16}. Q_{23B} actúa como retroalimentación de cd, de manera que $V_{B16} - V_{C17} = V_{EB23B}$. Para compensación en frecuencia, se utiliza C_x.

FIGURA 15.23 Diagrama esquemático del amplificador operacional LM741 (cortesía de National Semiconductor, Inc.)



Etapa de salida Es una etapa de salida en contrafase y funciona en modo clase AB para reducir la distorsión por cruce. Está polarizada por un circuito multiplicador V_{BE} (véase la figura 15.24) formado por los transistores Q_{18} y Q_{19}.

Circuito de protección Los resistores R_6 y R_7 proporcionan protección contra cortocircuito al activar Q_{15} y Q_{21} a fin de limitar las corrientes a través de Q_{14} y Q_{20}, respectivamente. Cuando se activa Q_{21}, también se activan los transistores Q_{22} y Q_{24}, lo que pone en cortocircuito la señal de entrada a la base Q_{16} de la etapa de ganancia.

www.elsolucionario.net

ASPECTO PRINCIPAL DE LA SECCIÓN 15.7

- Por lo general, los amplificadores BJT tienen tres etapas: una etapa diferencial, una etapa de ganancia y una etapa de salida. Sus desventajas son las siguientes: tienen un voltaje de offset de entrada pequeño (1 mV), una resistencia de entrada baja (2 MΩ) y una corriente de polarización de entrada grande (60 nA), pero proporcionan una ganancia grande (100 dB) y un ancho de banda amplio (1 MHz).

15.8 ▸ *Análisis del amplificador operacional LM741*

Como ejemplo, se realizará el análisis completo del amplificador operacional LM741 que se ilustra en la figura 15.23, determinando las corrientes de polarización de cd, la ganancia en señal pequeña, las resistencias de entrada y de salida, y el ancho de banda de ganancia unitaria. El análisis se puede dividir en tres partes: análisis de cd, análisis de ca y análisis de la respuesta en frecuencia.

Análisis de cd

Con el fin de determinar las corrientes y los voltajes de polarización en la operación de los transistores, este análisis puede simplificarse bajo las hipótesis siguientes:

1. Las resistencias de salida de los transistores son muy grandes y no afectan a las corrientes que circulan en el circuito. Por lo general, esta hipótesis da como resultado un error de 10 a 20% en las corrientes calculadas.
2. El voltaje de salida se mantiene en un valor específico constante mediante el lazo de retroalimentación interno. Supóngase que el voltaje de salida es cero. Esta hipótesis es necesaria debido a la ganancia tan grande, normalmente de 10^5, que da por resultado un voltaje de entrada muy pequeño. Si el voltaje de salida se calcula con las dos terminales de entrada aterrizadas, cualquier cambio en la beta o en las resistencias de salida causaría una modificación importante en el voltaje de salida y los transistores podrían estar funcionando en la región de saturación, y no, como se esperaba, en la región activa.
3. Los transistores *npn* tienen betas grandes; supóngase que $\beta_{F(npn)} = 250$.
4. Las betas de los transistores *pnp* son mucho menores que las de los transistores *npn*; supóngase que $\beta_{F(pnp)} = 50$. Aceptamos $V_T = 26$ mV para todos los transistores.

Circuito de polarización Las corrientes en las fuentes de corriente de polarización de Q_{10} y Q_{13AB} pueden calcularse a partir de la figura 15.24. Supóngase que todos los transistores están funcionando en la región activa directa y que las corrientes de base son despreciables ($V_T = 26$ mV, y $V_{BE} = 0.7$ V). La corriente de referencia se puede calcular de la siguiente manera:

$$I_{ref} = \frac{V_{CC} - V_{EE} - V_{BE11} - V_{EB12}}{R_5} \tag{15.70}$$

$$= \frac{15 + 15 - 2 \times 0.7}{39\ \text{k}\Omega} = 0.73\ \text{mA}$$

Los transistores Q_{10} y Q_{11} forman una fuente de corriente de Widlar. Utilizando la ecuación (13.16), se puede hallar la corriente de salida I_1 a partir de

$$V_T \ln \frac{I_{ref}}{I_1} = R_4 I_1 \tag{15.71}$$

$$V_T \ln \frac{0.73\ \text{mA}}{I_1} = 5\ \text{k}\Omega \times I_1$$

que, mediante prueba y error, da $I_1 = 19\ \mu\text{A}$.

www.elsolucionario.net

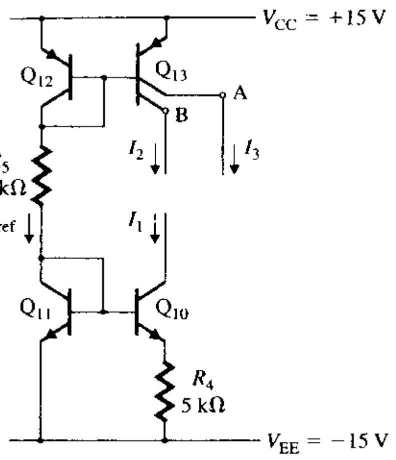


FIGURA 15.24
Circuito de polarización del amplificador operacional LM741

El transistor Q_{13} es un dispositivo *pnp* lateral de varios colectores. Por tanto, las corrientes I_2 e I_3 son, respectivamente, las tres cuartas partes y la cuarta parte de la corriente de referencia I_{ref}:

$$I_2 = (3/4) \times 0.73 \text{ mA} = 0.55 \text{ mA}$$

$$I_3 = (1/4) \times 0.73 \text{ mA} = 0.18 \text{ mA}$$

Si se remplaza el circuito de polarización de la figura 15.24 por las fuentes de corriente equivalentes de I_1, I_2 e I_3, el circuito de la figura 15.23 puede simplificarse al de la figura 15.25.

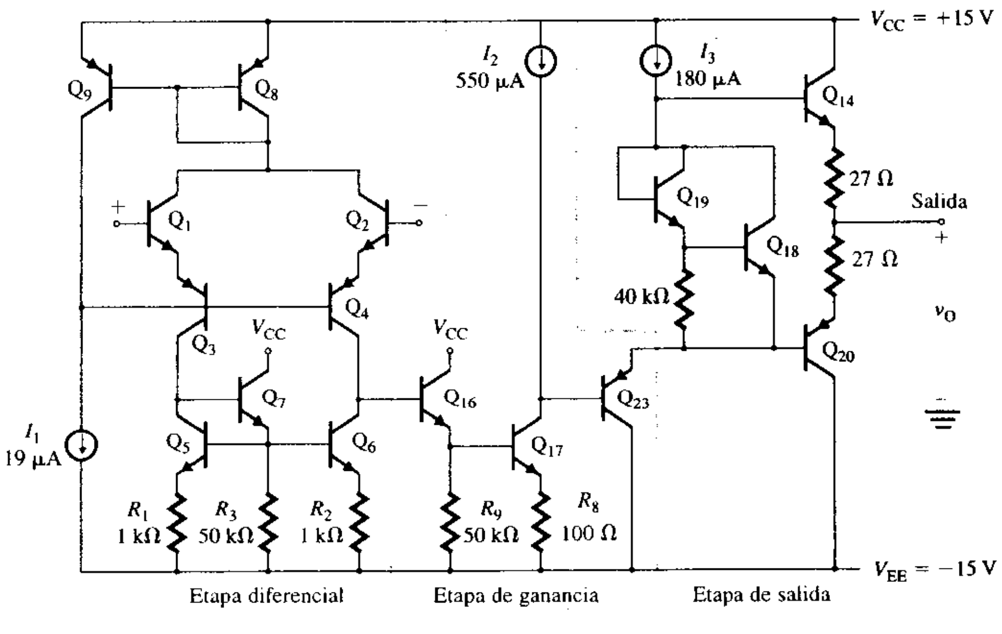


FIGURA 15.25
Amplificador operacional LM741 con fuentes de corriente de polarización

Etapa de entrada La etapa de entrada proporciona una resistencia de entrada grande para las señales de entrada diferencial y de modo común, para la salida de diferencial a simple, y cierta ganancia en voltaje. En la figura 15.26 aparece la etapa de entrada del LM741 con fuentes de corriente de polarización. Puesto que los transistores *npn* tienen betas de valor grande, las corrientes de base son despreciables en comparación con las corrientes de colector. En el caso de transistores idénticos, $I_{C9} = I_{C8}$.

La corriente I_T, que es la suma de I_{C8} más las corrientes de base de Q_8 y Q_9, se puede determinar a partir de

$$I_T = I_{C8} + I_{B8} + I_{B9} = I_{C9}\left(1 + \frac{2}{\beta_{F(pnp)}}\right) \quad \textbf{(15.72)}$$

www.elsolucionario.net

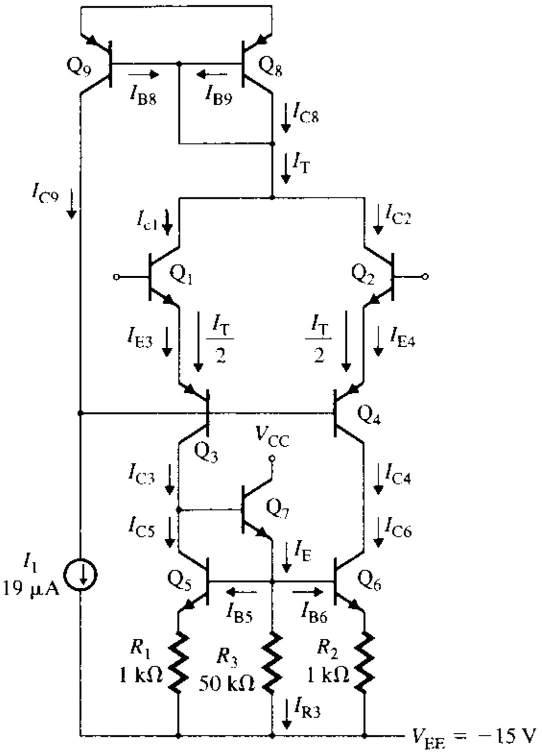


FIGURA 15.26
Etapa de entrada del amplificador operacional LM741

donde $\beta_{F(pnp)}$ es la ganancia en corriente para los transistores *pnp*. Despreciando las corrientes de base de Q_1 y Q_2, se ve que las corrientes de emisor de Q_3 y Q_4 son

$$I_{E3} = I_{E4} = \frac{I_T}{2} = \frac{I_{C9}}{2}\left(1 + \frac{2}{\beta_{F(pnp)}}\right) \tag{15.73}$$

La suma de las corrientes de base de Q_3 y Q_4, así como la corriente de colector de Q_9 deben ser iguales a la corriente de polarización $I_1 = 19\ \mu A$. Por tanto,

$$I_1 = I_{C9} + \frac{I_{E3}}{1 + \beta_{F(pnp)}} + \frac{I_{E4}}{1 + \beta_{F(pnp)}} = I_{C9}\left[1 + \frac{1 + 2/\beta_{F(pnp)}}{1 + \beta_{F(pnp)}}\right] \tag{15.74}$$

Al sustituir I_{C9} de la ecuación (15.74) en la (15.72), se obtiene

$$\begin{aligned} I_T &\approx I_1\left(1 + \frac{1}{\beta_{F(pnp)}}\right) \\ &\approx (19\ \mu A)(1 + 1/50) = 19.38\ \mu A \end{aligned} \tag{15.75}$$

Entonces,

$$I_{C1} = I_{C2} = 19.38\ \mu A/2 = 9.69\ \mu A$$

$$I_{C3} = I_{C4} = \frac{\beta_{F(pnp)}}{1 + \beta_{F(pnp)}} I_{E3} = \frac{50}{1 + 50} \times 9.69\ \mu A = 9.5\ \mu A$$

y $$I_{C5} = I_{C6} \approx I_{C3} = 9.5\ \mu A$$

Debido al lazo de retroalimentación de polarización formado por Q_8 y Q_9, las corrientes de polarización en cada uno de los transistores de entrada Q_1 y Q_2 son, aproximadamente, la mitad de la corriente de colector de Q_{10}; es decir, $I_1/2$.

www.elsolucionario.net

La corriente de emisor de Q_7 es la suma de las corrientes de base de Q_5 y Q_6, más la corriente que pasa por el resistor R_3:

$$I_{E7} = I_{B5} + I_{B6} + I_{R3} \approx I_{R3}$$

Suponiendo que $I_{E5} \approx I_{C5}$ y que $I_{E6} \approx I_{C6}$, el voltaje a través de R_3 es

$$V_{R3} = V_{BE5} + R_1 I_{E5} = V_{BE6} + R_2 I_{E6}$$

$$= V_T \ln\left(\frac{I_{C5}}{I_S}\right) + R_1 I_{E5} \quad (15.76)$$

$$= 26 \text{ mV} \times \ln\left(\frac{9.5\ \mu\text{A}}{10^{-14}}\right) + 1 \text{ k}\Omega \times 9.5\ \mu\text{A} = 537.5 \text{ mV} + 9.5 \text{ mV} = 547 \text{ mV}$$

La corriente de colector de Q_7 es

$$I_{C7} \approx I_{E7} = V_{R3}/R_3 = 547 \text{ mV}/50 \text{ k}\Omega = 10.9\ \mu\text{A}$$

Etapa de ganancia La etapa de ganancia proporciona una ganancia de voltaje grande con resistencia de entrada y de salida muy grande. La etapa de amplificación aparece en la figura 15.27. Ya que se supone que el voltaje de salida del amplificador es cero, la corriente de base de Q_{23} es cero y la corriente de colector de Q_{17} es $I_{C17} = I_2 = 550\ \mu$A. El voltaje en la base de Q_{17} es igual al voltaje base-emisor de Q_{17} más la caída de voltaje a través del resistor R_8. Suponiendo que $I_{E17} = I_{C17}$, el voltaje en la base de Q_{17} respecto a $-V_{EE}$ es

$$V_{B17} = V_{BE17} + R_8 I_{E17}$$

$$= V_T \ln\left(\frac{I_{C17}}{I_S}\right) + R_8 I_{E17} \quad (15.77)$$

$$= V_T \ln\left(\frac{550\ \mu\text{A}}{10^{-14}}\right) + 100 \times 550\ \mu\text{A} = 643 \text{ mV} + 55 \text{ mV} = 698 \text{ mV}$$

La corriente a través de R_9 es

$$I_{R9} = \frac{V_{B17}}{R_9} = \frac{698 \text{ mV}}{50 \text{ k}\Omega} = 13.96\ \mu\text{A}$$

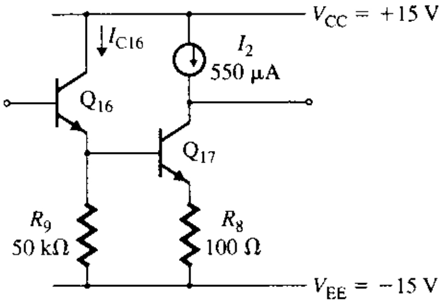
La corriente de base de Q_{B17} es

$$I_{B17} = \frac{I_{C17}}{\beta_{F(npn)}} = \frac{550\ \mu\text{A}}{250} = 2.2\ \mu\text{A}$$

La corriente de colector de Q_{16} es

$$I_{C16} \approx I_{E16} = I_{B17} + I_{R9} = 2.2\ \mu\text{A} + 13.94\ \mu = 16.14\ \mu\text{A}$$

FIGURA 15.27
Etapa de ganancia



www.elsolucionario.net

Etapa de salida La etapa de salida suministra una corriente de carga grande y ofrece una resistencia de salida baja. Esta etapa se muestra en la figura 15.28. Suponiendo que las corrientes de base son despreciables, la corriente en el colector de Q_{23} es $I_{C23} = I_3 = 180\ \mu A$. Asumiendo, además, que el circuito está conectado con la retroalimentación, de forma que el voltaje de salida es llevado a cero y que la corriente de salida también es cero, I_{C14} e I_{C20} son aproximadamente de igual magnitud. Por consiguiente,

$$I_{C14} = I_{C20} \tag{15.78}$$

Si se estima que $V_{BE18} = 0.6$ V y que la corriente de colector de Q_{19} está dada en forma aproximada por

$$I_{C19} \approx \frac{V_{BE18}}{R_{10}} = \frac{0.6}{40\ k\Omega} = 15\ \mu A$$

entonces,

$$I_{C18} = I_{C23} - I_{C19} = 180\ \mu - 15\ \mu = 165\ \mu A$$

Ahora se puede calcular un valor más preciso para V_{BE18}:

$$V_{BE18} = V_T \ln\left(\frac{I_{C18}}{I_S}\right) = (26\ mV)\ln\left(\frac{165\ \mu A}{10^{-14}}\right) = 611.7\ mV$$

La corriente de colector de Q_{19} es

$$I_{C19} = \frac{I_{C18}}{\beta_{F(npn)}} + \frac{V_{BE18}}{R_{10}} = \frac{165\ \mu A}{250} + \frac{611.7\ mV}{40\ k\Omega} = 16\ \mu A$$

y

$$I_{C18} = 180\ \mu - 16\ \mu - 164.0\ \mu A$$

valor que es muy cercano a la estimación original de 165 μA. En caso de que hubiera aparecido una diferencia significativa entre este valor y la estimación original, se habría utilizado este valor para calcular nuevos valores de V_{BE18}, I_{C19} e I_{C18}, continuando las iteraciones hasta llegar al valor deseado.

Aplicando la LKV alrededor del lazo formado por Q_{14}, Q_{20}, Q_{18} y Q_{19} en la figura 15.28, se obtiene

$$V_{BE18} + V_{BE19} = V_{BE14} + |V_{BE20}|$$

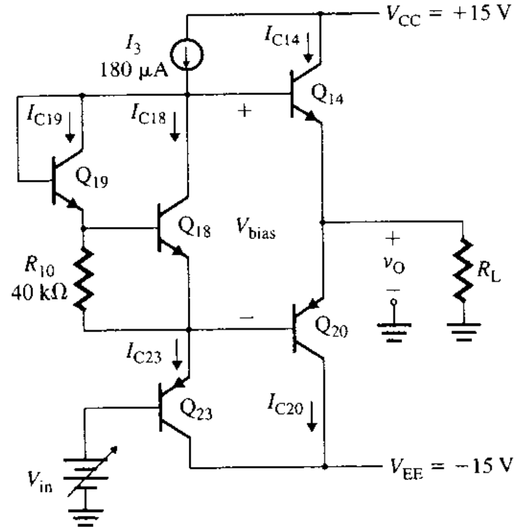


FIGURA 15.28
Etapa de salida

www.elsolucionario.net

que se puede escribir como

$$V_T \ln\left(\frac{I_{C18}}{I_{S18}}\right) + V_T \ln\left(\frac{I_{C19}}{I_{S19}}\right) = V_T \ln\left(\frac{I_{C14}}{I_{S14}}\right) + V_T \ln\left|\frac{I_{C20}}{I_{S20}}\right| \tag{15.79}$$

Para un voltaje de salida $v_O = 0$ y con $\beta_{F(npn)} >> 1$,

$$|I_{C14}| = |I_{C20}| \tag{15.80}$$

y la ecuación (15.79) puede simplificarse a

$$\frac{I_{C18}I_{C19}}{I_{S18}I_{S19}} = \frac{I_{C14}^2}{I_{S14}I_{S20}} \tag{15.81}$$

a partir de la cual se obtiene

$$I_{C14} = I_{C20} = \sqrt{I_{C18}I_{C19}}\sqrt{\frac{I_{S14}I_{S20}}{I_{S18}I_{S19}}} \tag{15.82}$$

Por tanto, las corrientes de colector dependen de los valores de I_S, que a su vez dependen de la geometría física de los transistores. Normalmente Q_{14} y Q_{20} se diseñan para llevar una corriente mucho mayor que la de los otros transistores. Las geometrías específicas utilizadas por diferentes fabricantes pueden ser distintas, pero el valor de I_S para Q_{14} y Q_{20} es, por lo general, el triple de la de Q_{18} y Q_{19}. Por lo que,

$$I_{S14} = I_{S20} \approx 3I_{S18} = 3I_{S19} \tag{15.83}$$

Al sustituir I_{S14} de la ecuación (15.83) en la (15.82), se obtiene

$$\begin{aligned} I_{C14} = I_{C20} &= 3\sqrt{I_{C18}I_{C19}} \\ &= 3 \times \sqrt{(164.0\ \mu A)(16.0\ \mu A)} = 153.7 \end{aligned} \tag{15.84}$$

Protección contra sobrecarga El transistor Q_{15} (en la figura 15.23) sólo se activa cuando el voltaje a través de R_6 excede 550 mV con una corriente de fuente de salida de 550 mV $/R_6$ = 550 mV/27 = 20 mA. Cuando Q_{15} se activa, limita la corriente en la base de Q_{14} y la corriente de salida ya no puede aumentar más. Por tanto, Q_{15} proporciona protección contra cortocircuito evitando daños al amplificador operacional debido al flujo excesivo de corriente y a la disipación de potencia. Estos problemas pueden presentarse si la salida se pone en cortocircuito con una fuente de alimentación negativa. De igual manera, los transistores Q_{21}, Q_{22} y Q_{24} protegen al transistor Q_{20} en caso de corriente de consumo. Cuando Q_{21} se activa, protege a Q_{20} al limitar la corriente hacia la base de Q_{20} y, por tanto, activa a Q_{22} y Q_{24}.

Si la terminal inversora se sobreexcita de forma que su voltaje se haga más positivo que el correspondiente a la terminal no inversora, Q_1 se desactiva. Como resultado, Q_6 también se desactiva y la corriente hacia la base de Q_{16} es I_T = 19.4 μA. Esta corriente es amplificada por la beta de Q_{16}, que puede llegar a ser de 1000, dando una corriente de colector I_{C16} = 1000 × 19.4 μA ≈ 19.4 mA que fluye hacia la base de Q_{17}. Entonces, Q_{17} se satura. La saturación da como resultado una disipación de potencia en Q_{16} igual a

$$I_{C6}(V_{CC} + V_{EE}) = 19.4\ \text{mA} \times 30\ \text{V} \approx 580\ \text{mW}$$

El emisor adicional de Q_{23} evita que Q_{17} desarrolle una situación de corriente elevada, la cual puede dañar a Q_{16}.

Análisis de señal pequeña de ca

El análisis de señal pequeña se lleva a cabo para determinar la resistencia de entrada, la resistencia de salida, la transconductancia y la ganancia en voltaje. El circuito del amplificador operacional puede subdividirse en tres etapas: la etapa de entrada, la etapa de ganancia y la etapa de salida. En vista de que el amplificador operacional puede considerarse como tres etapas en cascada, se representarán las etapas de entrada y de ganancia por sus equivalentes en transconductancia, con el objetivo de simplificar el análisis para determinar la ganancia total.

www.elsolucionario.net

Nótese, de la ecuación (15.24), que la CMRR es el cambio de voltaje de modo común por unidad de cambio en el voltaje de offset de entrada ΔV_{OS}, el cual se puede obtener con la ecuación (15.23), si se conoce A_d. Por tanto, sólo es necesario determinar A_d. Los parámetros de señal pequeña de los transistores son:

$$r_{\pi 16} = \frac{\beta_{F16} V_T}{I_{C16}} = \frac{250 \times 26 \text{ mV}}{16.1 \ \mu\text{A}} = 403.7 \text{ k}\Omega$$

$$r_{\pi 17} = \frac{\beta_{F17} V_T}{I_{C17}} = \frac{250 \times 26 \text{ mV}}{550 \ \mu\text{A}} = 11.82 \text{ k}\Omega$$

$$r_{\pi 23} = \frac{\beta_{F23} V_T}{I_{C23}} = \frac{50 \times 26 \text{ mV}}{180 \text{ mA}} = 7.2 \text{ k}\Omega$$

$$g_{m3} = g_{m4} = g_{m5} = g_{m6} = \frac{I_{C3}}{V_T} = \frac{I_{C4}}{V_T} = \frac{I_{C6}}{V_T} = \frac{9.5 \ \mu\text{A}}{26 \text{ mV}} = 365.4 \ \mu\text{A/V}$$

$$g_{m13A} = g_{m23} = \frac{I_{C13A}}{V_T} = \frac{180 \ \mu\text{A}}{26 \text{ mV}} = 6.92 \text{ mA/V}$$

$$g_{m13B} = g_{m17} = \frac{I_{C17}}{V_T} = \frac{550 \ \mu\text{A}}{26 \text{ mV}} = 21.15 \text{ mA/V}$$

La resistencia de salida r_o está dada por

$$r_o = \frac{V_A}{I_C} = \frac{V_A}{V_T g_m} = \frac{1}{\eta_n g_m} \quad \textbf{(15.85)}$$

donde $\eta_n = V_T/V_A$ es una constante del transistor. Suponiendo que, para los transistores *pnp*, $\eta_n = 5 \times 10^{-4}$, la ecuación (15.85) da

$$r_{o4} = \frac{1}{\eta_n g_{m4}} = \frac{1}{5 \times 10^{-4} \times 365.4 \ \mu\text{A/V}} = 5.47 \text{ M}\Omega$$

$$r_{o13A} = r_{o23} = \frac{1}{\eta_n g_{m13A}} = \frac{1}{5 \times 10^{-4} \times 6.92 \text{ mA/V}} = 289 \text{ k}\Omega$$

$$r_{o13B} = \frac{1}{\eta_n g_{m13B}} = \frac{1}{5 \times 10^{-4} \times 21.15 \text{ mA/V}} = 94.56 \text{ k}\Omega$$

Si se supone que $\eta_n = 2 \times 10^{-4}$ para los transistores *npn*, la ecuación (15.85) da

$$r_{o6} = \frac{1}{\eta_n g_{m6}} = \frac{1}{2 \times 10^{-4} \times 365.4 \ \mu\text{A/V}} = 13.68 \text{ M}\Omega$$

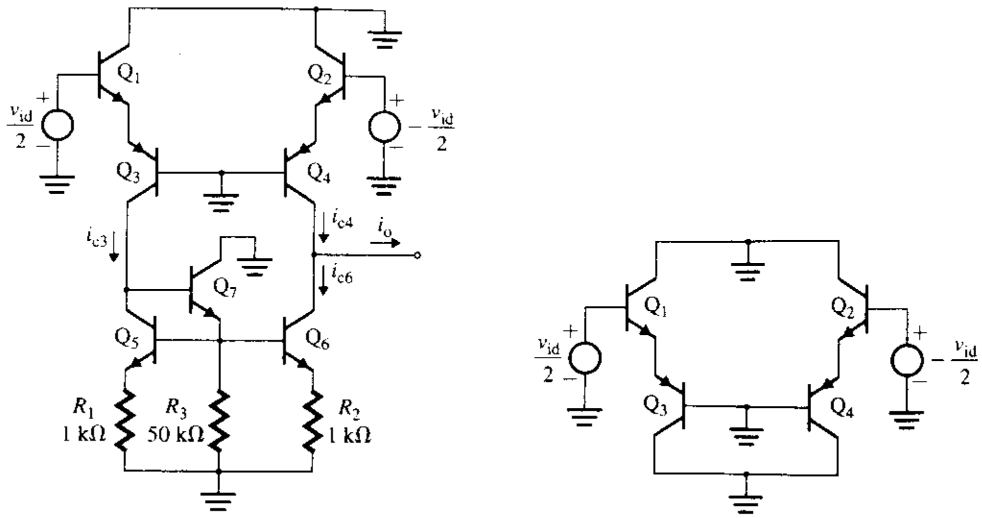
$$r_{o17} = \frac{1}{\eta_n g_{m17}} = \frac{1}{2 \times 10^{-4} \times 21.15 \text{ mA/V}} = 236.4 \text{ k}\Omega$$

Etapa de entrada Supóngase que $v_{ic} = 0$ y que sólo se aplica $v_{id}/2$. En la figura 15.29(a) se muestra el circuito equivalente de ca para la señal diferencial. El voltaje de entrada al transistor Q_1 es $+v_{id}/2$, y el del transistor Q_2 es $-v_{id}/2$. Al suponer que los transistores son idénticos y que el circuito está balanceado, un aumento de voltaje en la unión de la base de Q_3 y Q_4 debido a $+v_{id}/2$ se verá compensado por una reducción igual del voltaje debido a $-v_{id}/2$. El voltaje en las terminales de la base de los transistores *pnp* Q_3 y Q_4 no cambia en absoluto. Como resultado, las bases de Q_3 y Q_4 están, efectivamente, a potencial de tierra.

Si se pone en cortocircuito la salida a tierra y se calcula la corriente resultante, es posible determinar la transconductancia de la etapa de entrada. Ya que $i_{c3} = i_{c5}$ e i_{c6} es el es-

www.elsolucionario.net

FIGURA 15.29
Equivalente de ca de la etapa con entrada diferencial



(a) Circuito equivalente de ca (b) Circuito simplificado

pejo de la corriente i_{c5}, la corriente del circuito de carga activa (i_{c6}) será igual en magnitud a la corriente de colector de Q_3 (i_{c3}). Esto es,

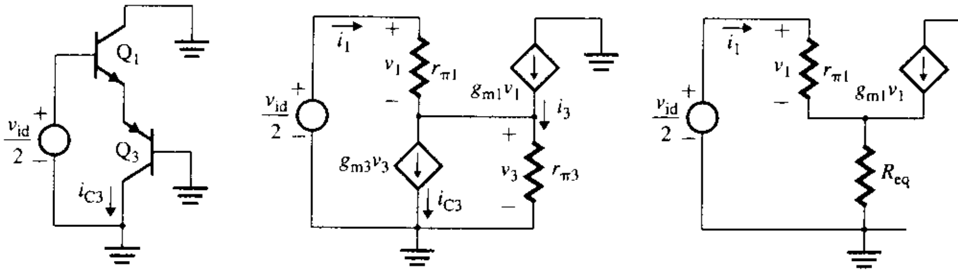
$$i_{c6} = i_{c3} \tag{15.86}$$

Por tanto, la corriente de salida bajo condiciones de cortocircuito es

$$i_o = i_{c4} - i_{c6} = i_{c4} - i_{c3} \tag{15.87}$$

Bajo estas condiciones, la figura 15.29(a) se puede reducir a la figura 15.29(b), que tiene dos lados idénticos. El semicircuito equivalente de ca aparece en la figura 15.30(a), y su circuito equivalente de señal pequeña, en la 15.30(b), la cual se puede simplificar hasta la figura 15.30(c).

FIGURA 15.30
Semicircuito equivalente de ca para la entrada diferencial



(a) Semicircuito (b) Circuito de señal pequeña (c) Circuito simplificado

De la figura 15.30(b),

$$\frac{v_{id}}{2} = v_1 + v_3 \tag{15.88}$$

Sumando las corrientes en la unión del emisor, se obtiene

$$g_{m1}v_1 + i_1 = g_{m3}v_3 + i_3 \tag{15.89}$$

Sustituyendo los valores de i_1 e i_3,

$$g_{m1}v_1 + \frac{g_{m1}v_1}{\beta_{F1}} = g_{m3}v_3 + \frac{g_{m3}v_3}{\beta_{F3}}$$

es decir,
$$g_{m1}v_1\left[1 + \frac{1}{\beta_{F1}}\right] = g_{m3}v_3\left[1 + \frac{1}{\beta_{F3}}\right] \tag{15.90}$$

www.elsolucionario.net

donde β_{Fi} es la ganancia en corriente de señal pequeña del i-ésimo transistor. Puesto que $|I_{C1}| = |I_{C3}|$, $g_{m1} \approx g_{m3}$. Suponiendo que $\beta_{F1} >> 1$ y que $\beta_{F3} >> 1$, la ecuación (15.90) queda reducida a

$$v_1 = v_3 \tag{15.91}$$

y la ecuación (15.88) se convierte en

$$\frac{v_{id}}{2} = v_1 + v_3 = v_3 + v_3 = 2v_3$$

es decir,
$$v_3 = \frac{v_{id}}{4} \tag{15.92}$$

Utilizando la ecuación (15.92), se puede determinar la corriente de colector de Q_3:

$$i_{c3} = g_{m3}v_3 = \frac{g_{m3}v_{id}}{4} \tag{15.93}$$

A partir de la simetría del circuito de la figura 15.29(a), se obtiene

$$i_{c4} = -i_{c3} = \frac{g_{m3}v_{id}}{4} \tag{15.94}$$

Si se sustituyen i_{c3} de la ecuación (15.93) e i_{c4} de la ecuación (15.94) en la (15.87), se obtiene la corriente de salida

$$i_o = \frac{g_{m3}v_{id}}{4} + \frac{g_{m3}v_{id}}{4} = \frac{g_{m3}v_{id}}{2} \tag{15.95}$$

que da el valor de la transconductancia de la etapa de entrada como

$$G_{m1} = \frac{i_o}{v_{id}} = \frac{g_{m3}}{2} \tag{15.96}$$

$$= \frac{I_{C3}}{2V_T} = \frac{9.5\ \mu A}{2 \times 26\ mV} = \frac{1}{5.47\ k\Omega} = 182.7\ \mu A/V$$

Q_3 puede ser remplazado por la resistencia equivalente R_{eq} vista desde el emisor de Q_3, según se puede observar en la figura 15.30(c). R_{eq} puede determinarse a partir de

$$R_{eq} = \frac{v_3}{g_{m3}v_3 + v_3/r_{\pi 3}} = \frac{1}{g_{m3} + 1/r_{\pi 3}} = \frac{1}{g_{m3}(1 + 1/\beta_{F3})} \tag{15.97}$$

$$\approx \frac{1}{g_{m3}} = \frac{r_{\pi 3}}{\beta_{F3}} = \frac{r_{\pi 1}}{\beta_{F1}} \tag{15.98}$$

De la ecuación (5.28) se puede relacionar v_{id} con i_1 de la manera siguiente:

$$\frac{v_{id}/2}{i_1} = r_{\pi 1} + R_{eq}(1 + \beta_{F1}) \tag{15.99}$$

La sustitución de $R_{eq} = r_{\pi 1}/\beta_{F1}$ de la ecuación (15.98) en la (15.99), da la resistencia de entrada como

$$R_{id} = \frac{v_{id}}{i_1} = 2\left[r_{\pi 1} + \frac{r_{\pi 1}}{\beta_{F1}}(1 + \beta_{F1})\right]$$

$$\approx 4r_{\pi 1}$$

$$= 4\frac{\beta_{F1}V_T}{I_{C1}} = 4 \times \frac{250 \times 26\ mV}{9.69\ \mu A} = 2.68\ M\Omega \tag{15.100}$$

www.elsolucionario.net

Obsérvese, de la ecuación (15.100) que la resistencia de entrada es cuatro veces la resistencia de entrada de los transistores de entrada. Además, debe notarse que, cuando v_{id} cambia, el voltaje de salida cambia y produce una retroalimentación hacia la entrada a través de la resistencia de salida de Q_4. Como resultado, las resistencias de entrada, vistas desde las dos terminales de entrada, no serán exactamente iguales. Este efecto se despreció al deducir R_{id}.

La resistencia de salida R_{o1} puede calcularse ajustando el voltaje de entrada a cero y aplicando un voltaje de prueba v_x, como se muestra en la figura 15.31(a). Se puede simplificar el análisis bajo las siguientes hipótesis:

1. La resistencia equivalente de Thévenin R_{th6} en la base de Q_6 es muy pequeña en comparación con la r_π de Q_6, por lo que la base de Q_6 está aterrizada. En realidad, el voltaje en este punto es muy pequeño, y este punto puede ser considerado como una tierra virtual, sin afectar de manera importante los resultados. Esto es, $v_{B6} \approx 0$. La figura 15.31(a) puede verse como se muestra en la figura 15.31(b).
2. La resistencia de salida de Q_2 es grande y no afecta los resultados.

La figura 15.31(b) se puede simplificar aún más al semicircuito que se muestra en la figura 15.31(c). Si se remplaza Q_2 por $1/g_{m2}$, la figura 15.31(c) puede ser representada por el circuito equivalente de la figura 15.32(a). Si R_{Q4} y R_{Q6} son las resistencias efectivas vistas desde los colectores de Q_4 y Q_6, respectivamente, la figura 15.32(a) puede ser representada mediante la figura 15.32(b). De la ecuación (13.31), se obtiene

$$R_{Q4} = r_{o4}\left[\frac{1 + g_{m4}(1/g_{m2})}{1 + g_{m4}/\beta_{F4}g_{m2}}\right] \tag{15.101}$$

$$\approx 2r_{o4}$$

$$= 2 \times 5.47\ \text{M}\Omega = 10.94\ \text{M}\Omega$$

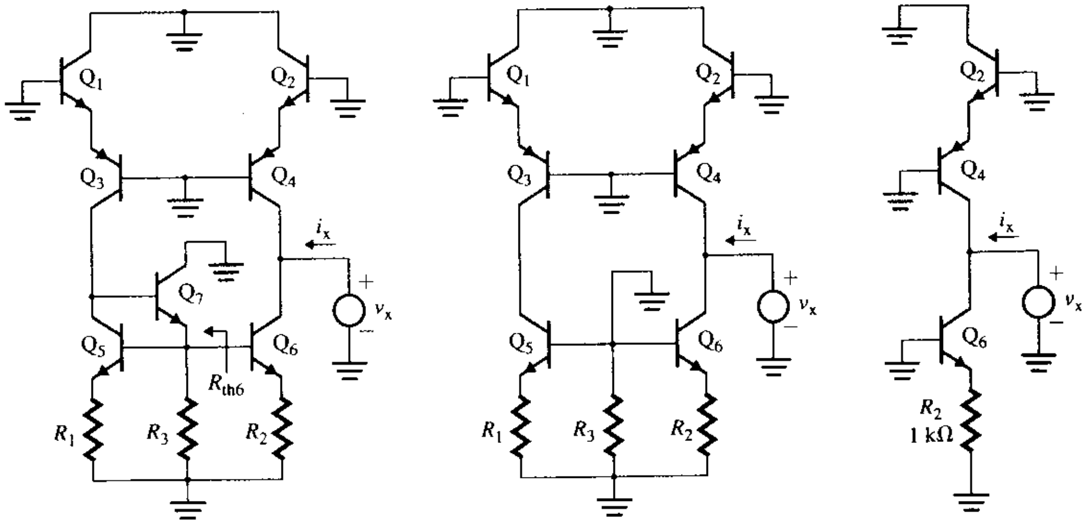
y

$$R_{Q6} = r_{o6}\left[\frac{1 + g_{m6}R_2}{1 + g_{m6}R_2/\beta_{F6}}\right] \tag{15.102}$$

$$= r_{o6}\left[\frac{1 + 365.4\ \mu\text{A/V} \times 1\ \text{k}\Omega}{1 + 365.4\ \mu\text{A/V} \times 1\ \text{k}\Omega/250}\right] = 1.36r_{o6}$$

$$= 1.36 \times 13.68\ \text{M}\Omega = 18.65\ \text{M}\Omega$$

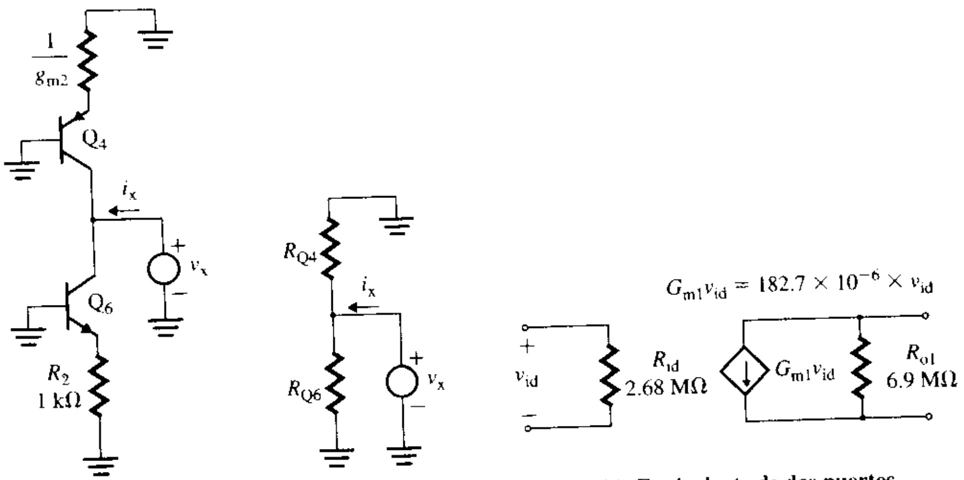
FIGURA 15.31 Circuito de prueba para el cálculo de R_{o1}



(a) Circuito equivalente de ca **(b) Circuito simplificado** **(c) Semicircuito**

www.elsolucionario.net

FIGURA 15.32
Equivalente de dos puertos de la etapa de entrada



(a) Semicircuito equivalente (b) Equivalente (c) Equivalente de dos puertos

La resistencia de salida de la etapa de entrada es

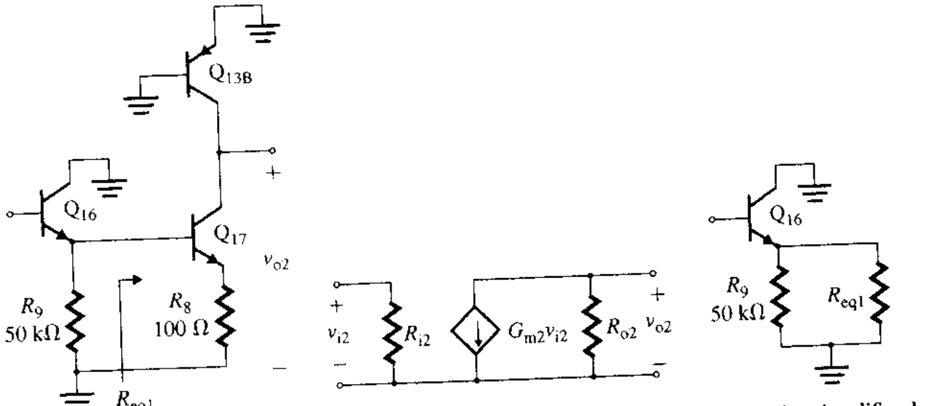
$$R_{o1} = R_{Q4} \parallel R_{Q6} = 10.94\ \text{M}\Omega \parallel 18.65\ \text{M}\Omega = 6.9\ \text{M}\Omega$$

El circuito equivalente de dos puertos de la etapa de entrada se muestra en la figura 15.32(c).

Etapa de ganancia El equivalente de ca de la etapa de ganancia, que se muestra en la figura 15.33(a), puede ser representado por el circuito equivalente de la figura 15.33(b). Si R_{eq1} es la resistencia equivalente de Thévenin, vista desde la base del transistor Q_{17}, la figura 15.33(a) puede reducirse a la forma que se muestra en la figura 15.33(c). De la ecuación (5.28) se puede determinar la resistencia de entrada de un amplificador de emisor común, con una resistencia en el emisor, de la siguiente manera:

$$R_{eq1} = r_{\pi 17} + (1 + \beta_{F17})R_8 \tag{15.103}$$
$$= 11.82\ \text{k}\Omega + (1 + 250) \times 100 = 36.9\ \text{k}\Omega$$

FIGURA 15.33
Circuito equivalente de señal pequeña de ca para la etapa de ganancia



(a) Circuito (b) Equivalente de dos puertos (c) Circuito simplificado

La resistencia de entrada de la etapa es

$$R_{i2} = r_{\pi 16} + (1 + \beta_{F16})(R_{eq1} \parallel R_9) \tag{15.104}$$
$$= 403.7\ \text{k}\Omega + (1 + 250)(36.9\ \text{k}\Omega \parallel 50\ \text{k}\Omega) = 5.73\ \text{M}\Omega$$

www.elsolucionario.net

Suponiendo que la ganancia en voltaje del seguidor de emisor Q_{16} es la unidad, la transconductancia G_{m2} de esta etapa es la del amplificador de emisor común de Q_{17} con resistencia en el emisor:

$$G_{m2} = \frac{g_{m17}}{1 + g_{m17}R_8} \tag{15.105}$$

$$= \frac{21.15 \text{ mA/V}}{1 + 21.15 \text{ mA/V} \times 100} = \frac{1}{147\ \Omega} = 6.79 \text{ mA/V}$$

El circuito para determinar la resistencia de salida aparece en la figura 15.34(a). El equivalente de señal pequeña de ca se muestra en la figura 15.34(b). Si R_{Q13B} y R_{Q17} son las resistencias efectivas vistas desde los colectores de Q_{13B} y Q_{17}, respectivamente, la figura 15.34(b) puede ser representada por el circuito equivalente de la figura 15.34(c), y

$$R_{Q13B} = r_{o13B} = 94.56 \text{ k}\Omega$$

De la ecuación (13.31), se obtiene

$$R_{Q17} \approx r_{o17}\left[\frac{1 + g_{m17}R_8}{1 + g_{m17}R_8/\beta_{F17}}\right] \tag{15.106}$$

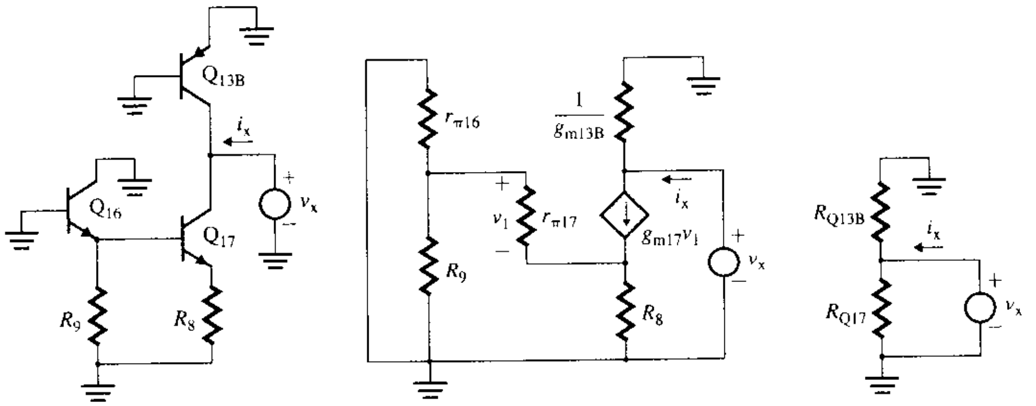
$$\approx r_{o17}\left[\frac{1 + 21.15 \text{ mA/V} \times 100}{1 + 21.15 \text{ mA/V} \times 100/250}\right] = 3.09r_{o17}$$

$$= 3.09 \times 236.4 \text{ k}\Omega = 730.5 \text{ k}\Omega$$

La resistencia de salida de la etapa de ganancia es

$$R_{o2} = R_{Q13B} \,\|\, R_{Q17} = 94.56 \text{ k}\Omega \,\|\, 730.5 \text{ k}\Omega = 83.72 \text{ k}\Omega$$

FIGURA 15.34
Circuito equivalente de ca para el cálculo de R_{o2}



(a) Circuito (b) Circuito de señal pequeña (c) Circuito equivalente

Etapa de salida Dado que el V_{CE} del transistor Q_{18} es la suma de los voltajes V_{BE} de Q_{18} y Q_{19}, los transistores Q_{18} y Q_{19} pueden ser remplazados por diodos, como se puede observar en la figura 15.35(a). La salida puede ser o bien una fuente o un consumidor, dependiendo del voltaje de salida y de la carga. Como resultado, la entrada y las resistencias de esta etapa dependen de manera importante de los valores particulares del voltaje y la corriente de salida. Considérense las hipótesis siguientes:

1. La salida es una fuente; esto es, la corriente de salida fluye hacia afuera de la etapa de salida.
2. La corriente de carga es $i_L = 2$ mA en $R_L = 5$ kΩ.

www.elsolucionario.net

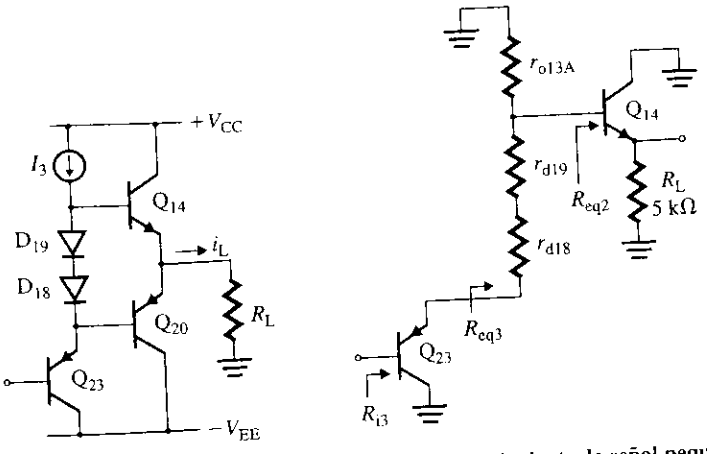


FIGURA 15.35 Circuito equivalente de ca para la etapa de salida

(a) Circuito equivalente de ca **(b) Circuito equivalente de señal pequeña**

3. El transistor Q_{14} está en la región activa.
4. El transistor Q_{20} conduce una cantidad muy pequeña de corriente, y se considera que está desactivado.

El equivalente de señal pequeña de ca de la figura 15.35(a) se muestra en la figura 15.35(b). Nótese que el circuito está formado por dos seguidores de emisor en serie, y que la ganancia en voltaje es la unidad, aproximadamente. Por tanto,

$$A_3 \approx 1 \tag{15.107}$$

En vista de que Q_{14} lleva la corriente de carga i_L y una corriente de polarización de cd sin carga de 151.4 μA,

$$I_{C14} = 2 \text{ mA} + 151.4\ \mu\text{A} = 2.15 \text{ mA}$$

Por consiguiente,

$$r_{\pi 14} = \frac{\beta_{F14} V_T}{I_{C14}} = \frac{250 \times 26 \text{ mV}}{2.15 \text{ mA}} = 3.02 \text{ k}\Omega$$

Ya que Q_{23} y los diodos D_{18} y D_{19} funcionan con una corriente de 180 μA,

$$r_{d18} = r_{d19} = \frac{V_T}{I_{d18}} = \frac{26 \text{ mV}}{180\ \mu\text{A}} = 144\ \Omega$$

Si R_{eq2} es la resistencia vista desde la base de Q_{14}, se puede utilizar la ecuación (5.28) para determinar R_{eq2}:

$$\begin{aligned} R_{eq2} &= r_{\pi 14} + (1 + \beta_{F14}) R_L \\ &= 3.02 \text{ k}\Omega + (1 + 250) \times 5 \text{ k}\Omega = 1258 \text{ k}\Omega \end{aligned} \tag{15.108}$$

La resistencia equivalente de Thévenin, vista desde el emisor de Q_{23}, puede determinarse con

$$\begin{aligned} R_{eq3} &= r_{d18} + r_{d19} + r_{o13A} \| R_{eq2} \\ &= 144\ \Omega + 144\ \Omega + (289 \text{ k}\Omega \| 1258 \text{ k}\Omega) = 235.3 \text{ k}\Omega \end{aligned} \tag{15.109}$$

Utilizando la ecuación (5.28), se puede calcular la resistencia de entrada de la etapa:

$$\begin{aligned} R_{i3} &= r_{\pi 23} + (1 + \beta_{F23}) R_{eq3} \\ &= 7.2 \text{ k}\Omega + (1 + 50) \times 235.3 \text{ k}\Omega = 12.0 \text{ M}\Omega \end{aligned} \tag{15.110}$$

Obsérvese que la resistencia de entrada de la etapa de salida (12.04 MΩ) es mucho mayor que la resistencia de salida de la etapa precedente (83.72 kΩ). Como resultado, la ganancia total del amplificador no es afectada por las variaciones en la resistencia de carga externa.

www.elsolucionario.net

La resistencia de salida de la etapa de salida puede determinarse a partir del circuito equivalente de ca que se muestra en la figura 15.36(a), el cual incluye la resistencia de salida R_{o2} de la etapa precedente. Al reflejar R_{o2} en la base de Q_{23} al emisor de éste, se obtiene la resistencia equivalente, vista desde la base de Q_{14} hacia Q_{23}:

$$R_{eq4} = r_{d18} + r_{d19} + \frac{R_{o2} + r_{\pi 23}}{1 + \beta_{F23}} \tag{15.111}$$

$$= 144 + 144 + \frac{83.72\ \text{k}\Omega + 7.2\ \text{k}\Omega}{1 + \beta_{F23}} = 2.07\ \text{k}\Omega$$

La resistencia, vista desde la base de Q_{14} hacia la izquierda, es

$$R_{eq5} = r_{d13A} \parallel R_{eq4} \tag{15.112}$$

$$= 289\ \text{k}\Omega \parallel 2.07\ \text{k}\Omega = 2.06\ \text{k}\Omega$$

La resistencia, vista en dirección de la terminal de salida, es

$$R_{sal} = \frac{R_{eq5} + r_{\pi 14}}{1 + \beta_{F14}} \tag{15.113}$$

$$= \frac{2.06\ \text{k}\Omega + 3.02\ \text{k}\Omega}{1 + 250} = 20.2\ \Omega$$

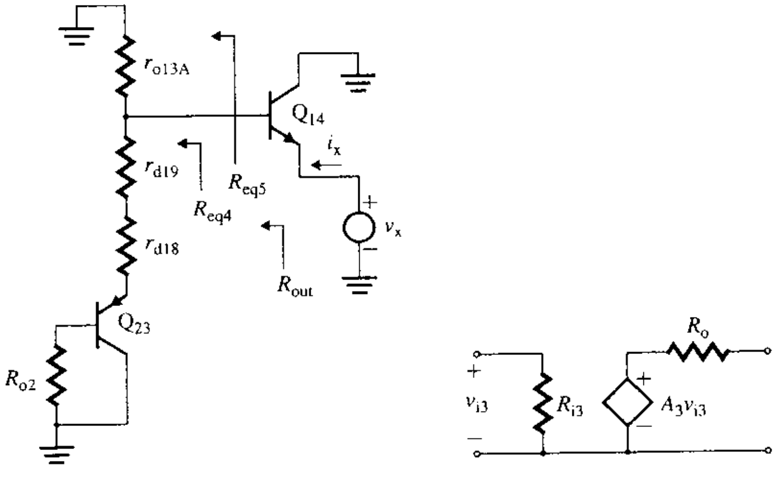
Para calcular la resistencia de salida real del amplificador operacional debe agregarse la resistencia limitadora de corriente R_6 a R_{sal}:

$$R_o = R_{sal} + R_6 \tag{15.114}$$

$$= 20.2 + 27 = 47.2\ \Omega$$

El circuito equivalente de dos puertos de la etapa de salida aparece en la figura 15.36(b).

FIGURA 15.36 Circuito equivalente de ca para el cálculo de R_o



(a) Circuito equivalente de ca   (b) Equivalente de dos puertos

nálisis de la espuesta en ecuencia

Para $G_{m1} = 182.7$ y $C_x = 30$ pF, la ecuación (15.45) da la frecuencia de ganancia unitaria (o ancho de banda) como

$$f_u = \frac{G_{m1}}{2\pi C_x} = \frac{182\ \mu}{2\pi \times 30\ \text{pF}} = 969.3\ \text{kHz}$$

De acuerdo con la ecuación (15.53), la rapidez de respuesta es

$$\text{SR} = 4\pi V_T f_u = 4\pi \times 26\ \text{mV} \times 969.3\ \text{k} = 0.317\ \text{V}/\mu\text{s}$$

www.elsolucionario.net

Los valores especificados por el fabricante son f_u = 1 MHz y SR = 0.5 V/μs. La discrepancia entre los valores calculados y los valores que da el fabricante se debe al hecho de que la ecuación (15.53) proporciona un valor aproximado de la rapidez de respuesta, y no toma en cuenta las resistencias de entrada y salida de las etapas anteriores y subsecuentes del amplificador.

Circuito equivalente de señal pequeña

El circuito equivalente de señal pequeña del circuito completo se muestra en la figura 15.37. La ganancia en voltaje es

$$A_v = G_{m1}(R_{o1} \parallel R_{i2})G_{m2}(R_{o2} \parallel R_{i3}) \quad (15.115)$$
$$= 182.7\ \mu A/V \times (6.9\ M\Omega \parallel 5.73\ M\Omega) \times 6.79\ mA/V \times 83.72\ K\Omega \parallel 12.0\ M\Omega)$$
$$= 571.9 \times 564.5 = 323\ 000$$

Las resistencias son

$$R_{id} = 2.68\ M\Omega$$
$$R_o = 49.5\ \Omega$$

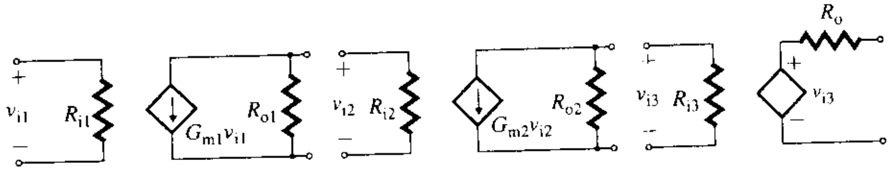


FIGURA 15.37 Circuito equivalente de señal pequeña para el amplificador operacional LM741

▸ **NOTAS:**

1. La etapa de entrada y la etapa de ganancia aportan casi la misma ganancia: 571.9 y 564.5, respectivamente. La etapa de ganancia carga a la etapa de entrada y reduce su ganancia a la mitad, aproximadamente. Esta carga hace que el amplificador operacional sea dependiente del valor de beta, haciendo que la ganancia varíe con la temperatura y con las tolerancias del proceso de fabricación.
2. La etapa de salida no carga de manera significativa la etapa de ganancia, y la ganancia en voltaje es casi independiente de la resistencia de carga externa.
3. Aunque los resultados del análisis son aproximados, dan una idea acerca del funcionamiento y el desempeño del amplificador operacional.
4. En el análisis de cd se despreciaron las resistencias de salida de los transistores. Si se tomaran en consideración, las corrientes de polarización cambiarían, con lo que se modificarían tanto la resistencia de salida de señal pequeña, como los resultados.
5. También se despreció la variación de beta del transistor. Pero la ganancia en corriente del transistor cae a niveles bajos de corriente de colector debido a la recombinación en la capa de carga del espacio emisor-base.

ASPECTOS PRINCIPALES DE LA SECCIÓN 15.8

- En esta sección se ilustró un análisis en tres partes del circuito completo del amplificador operacional LM741: un análisis de cd para determinar las corrientes de polarización de cd, un análisis de señal pequeña para calcular la ganancia en voltaje, y un análisis de la respuesta en frecuencia para determinar el ancho de banda de ganancia unitaria para todas las etapas del amplificador operacional.
- Los valores obtenidos de cálculos manuales corresponden adecuadamente con los valores especificados en la hoja de datos del fabricante. Esto es, A_v = 323 000 (en comparación con 200 000), R_{id} = 2.68 MΩ (en contraste con 2 MΩ), R_o = 47.2 Ω en contraste con 75 Ω), f_u = 969.3 kHz (comparado con 1 MHz) y SR = 0.317 V/μs (en comparación con 0.5 V/μs).

15.9 ▸ *Diseño de amplificadores operacionales*

El amplificador operacional es un circuito integrado completo, del que se espera que cumpla ciertas especificaciones en lo que se refiere a resistencia de entrada, resistencia de salida, ganancia, CMRR y ancho de banda. El amplificador operacional está diseñado a nivel de sistema. El proceso involucra el diseño de las etapas de amplificación y de los circuitos de protección, y requiere los pasos siguientes:

www.elsolucionario.net

Paso 1. Identificar las especificaciones de importancia: la ganancia en voltaje A_d, la CMRR, la resistencia de entrada R_{id}, la resistencia de salida R_o, el ancho de banda de ganancia unitaria y los voltajes de alimentación de cd V_{CC} y V_{EE} (o V_{DD} y V_{SS}).

Paso 2. Seleccionar el tipo de amplificador operacional (bipolar, BiFET, CMOS o BiCMOS).

Paso 3. Escoger las configuraciones y etapas del circuito.

Paso 4. Determinar el requerimiento de corriente de polarización I_Q para las especificaciones deseadas.

Paso 5. Elegir el tipo de fuente de corriente (BJT o MOSFET), y determinar los valores nominales de sus componentes.

Paso 6. Seleccionar la carga activa con un espejo de corriente (BJT o MOSFET) a fin de obtener la ganancia en voltaje deseada, y determinar los valores nominales de sus componentes.

Paso 7. Escoger el tipo de etapa de ganancia (BJT o MOSFET), y determinar los valores nominales de sus componentes.

Paso 8. Elegir el tipo de etapa de salida (BJT o MOSFET), y determinar los valores nominales de sus componentes.

Paso 9. Seleccionar el tipo de compensación de frecuencia (circuito de polo, o de polo y cero), y determinar los valores nominales de sus componentes.

Paso 10. Determinar el voltaje, la corriente y los valores nominales de potencia de los componentes activos y pasivos.

Paso 11. Analizar y evaluar el amplificador diferencial completo para asegurarse de que cumpla con las especificaciones deseadas.

Paso 12. Utilizar PSpice/SPICE para simular y verificar el diseño. Si se va a implantar con dispositivos discretos, habrán de usarse valores estándar para los componentes, con tolerancias de 5%, por ejemplo.

Resumen

Por lo general, la estructura interna de un amplificador operacional consiste de las etapas diferencial, de ganancia y de salida. Existen muchas combinaciones posibles de etapas de amplificador operacional, dependiendo de si éste es bipolar, JFET o CMOS. En general, el amplificador operacional FET ofrece una grande resistencia de entrada, pero menos ganancia; por su parte, el amplificador operacional bipolar brinda una ganancia más grande, pero una resistencia de entrada menor. Es común utilizar un par Darlington BJT para obtener una ganancia en corriente y una resistencia de entrada grandes. Una salida de diferencia de una etapa diferencial dará menos ganancia, pero con ella se obtiene un ancho de banda más amplio.

Los amplificadores operacionales exhiben voltajes y corrientes de offset, que pueden minimizarse mediante un diseño interno apropiado. El voltaje de offset de entrada depende de la CMRR y de la señal de modo común. Comúnmente se utiliza un circuito de compensación de polo, o de polo y cero, para la compensación en frecuencia, pero la compensación se obtiene a expensas del ancho de banda de ganancia unitaria.

La ganancia en voltaje de señal pequeña y las resistencias de entrada y de salida del amplificador operacional LM741, pueden determinarse para diversas condiciones de carga. En vista de que la ganancia en voltaje es muy grande, el amplificador presenta voltajes y corrientes de offset debido a variaciones en los parámetros de los transistores y en las resistencias del circuito. Aunque el análisis requerido para deducir las ecuaciones que describen las características de las fuentes de corriente y de los amplificadores operacionales puede simplificarse bajo algunos supuestos, por lo general, en la etapa final de diseño, se requiere un análisis asistido por computadora a fin de evaluar el desempeño real del amplificador operacional. El análisis de otros amplificadores operacionales sería similar al del LM741, que se realizó en este capítulo.

Referencias

1. A. B. Grebene, *Bipolar and MOS Analog Integrated Circuit Design.* Nueva York: John Wiley and Sons, 1984.
2. D. G. Ong, *Modern MOS Technology.* Nueva York: McGraw-Hill Inc., 1984.

www.elsolucionario.net

3. F. C. Franco, *Design with Operational Amplifiers and Analog Integrated Circuits*. Nueva York: McGraw-Hill Inc., 1988.
4. J. G. Graeme, G. E. Tobey y L. P. Huelsman, *Operational Amplifiers—Design and Applications*. Nueva York: McGraw-Hill Inc., 1971.
5. S. Soclof, *Design and Applications of Analog Integrated Circuits*. Englewood Cliffs, NJ: Prentice Hall, Inc., 1991.
6. P. R. Gray y R. G. Meyer, *Analysis and Design of Integrated Circuits*. Nueva York: John Wiley and Sons, 1992.

Preguntas de repaso

1. ¿Cuáles son las etapas principales de un amplificador operacional?
2. ¿Qué es la corriente de polarización de entrada de un amplificador operacional?
3. ¿Qué es la corriente de offset de entrada de un amplificador operacional, y qué factorés tienen influencia en su valor?
4. ¿Qué es el voltaje de offset de entrada de un amplificador operacional, y qué factores afectan su valor?
5. ¿Qué es la CMRR de un amplificador operacional?
6. ¿Qué factores influyen en el ancho de banda de ganancia unitaria de un amplificador operacional?
7. ¿Qué factores tienen influencia en la rapidez de respuesta de un amplificador operacional?
8. ¿Qué relación existe entre la rapidez de respuesta y el ancho de banda de ganancia unitaria?
9. ¿Qué es la compensación de polos y ceros de un amplificador operacional?
10. ¿Qué configuraciones de circuito se utilizan para amplificadores operacionales ultrarrápidos?
11. ¿Cuáles son las ventajas y desventajas de los amplificadores operacionales JFET?
12. ¿Qué ventajas y desventajas tienen los amplificadores operacionales bipolares?
13. ¿Cuáles son las ventajas y desventajas de los amplificadores operacionales CMOS?
14. ¿Qué ventajas y desventajas tienen los amplificadores operacionales BiCMOS?
15. ¿Cuál es la función de la protección contra cortocircuito en los amplificadores operacionales?
16. ¿Cuáles son los valores normales de la resistencia de entrada, de la resistencia de salida y de la ganancia en voltaje del amplificador operacional LM741?

Problemas

El símbolo **D** indica que se trata de un problema de diseño. El símbolo **P** indica que la solución al problema se puede verificar con PSpice/SPICE o con Electronics Workbench.

▸ 15.3 *Parámetros de los amplificadores operacionales*

15.1 El par Darlington que se muestra en la figura 15.4 está polarizado de forma tal que la corriente de polarización de colector I_{C2} de Q_2 es de 400 μA. Las ganancias en corriente de los dos transistores son iguales: $\beta_{F1} = \beta_{F2} = 80$, y el voltaje de Early es $V_A = 50$ V. Calcule **(a)** la resistencia de entrada efectiva r_π, **(b)** la transconductancia efectiva g_m, **(c)** la ganancia en corriente efectiva $\beta_{F(ef)}$, y **(d)** la resistencia de salida efectiva r_o.

▸ 15.4 *Amplificadores operacionales JFET*

15.2 Los JFET del amplificador operacional de la figura 15.11 tienen $I_{DDS} = 500\ \mu_A$ y $V_p = -4$ V. La corriente de polarización es $I_Q = 200$ μA.

(a) Si la corriente de polarización de entrada es $I_B = 1.0$ nA a 25 °C y se duplica para cada aumento de 10 °C en la temperatura, determine la corriente de polarización de entrada I_B a 75 °C, 100 °C y 125 °C.

(b) Si I_{DDS} cambia en un 2%, calcule el voltaje de offset de entrada V_{OS} y la deriva térmica D_v.

15.3 La corriente de polarización para el amplificador operacional JFET de la figura 15.11 es I_Q = 200 μA, y la capacitancia de compensación es $C_x = 30$ pF. Calcule **(a)** la rapidez de respuesta SR y **(b)** el ancho de banda de ganancia unitaria f_u.

▸ 15.5 *Amplificadores operacionales CMOS*

15.4 Los CMOS del amplificador operacional de la figura 15.18 tienen $K_x = 10\ \mu A/V^2$, W/L = 160 μm/10 μm y $V_t = 0.5$ V. La corriente de polarización es $I_Q = 40$ μA. Si V_t cambia en un 2%, y W/L, en 1%, calcule el voltaje de offset de entrada V_{OS}.

www.elsolucionario.net

D **15.5** El amplificador CMOS de la figura 15.18 funciona con una corriente de polarización $I_Q = 50\ \mu A$. Los parámetros de los MOSFET son: $K_x = 10\ \mu A/V^2$, $|V_{M(NMOS)}| = V_{N(PMOS)} = 60$ V, $V_t = 1$ V y $W/L = 80\ \mu m/10\ \mu m$, excepto en el caso de Q_7, para el cual $W/L = 160\ \mu m/10\ \mu m$. Suponga que $V_{DD} = -V_{SS} = 5$ V.

(a) Determine V_{GS}, g_m y r_o para todos los MOSFET.

(b) Calcule la ganancia en voltaje a frecuencia baja del amplificador A_{vo}.

(c) Halle el valor de la resistencia externa R_{ref}.

(d) Determine el valor de la capacitancia de compensación C_x que permite obtener un ancho de banda de ganancia unitaria de 1 MHz, y la rapidez de respuesta correspondiente.

(e) Calcule el valor de la resistencia R_x que debe conectarse en serie con C_x a fin de llevar la frecuencia de cero hasta infinito.

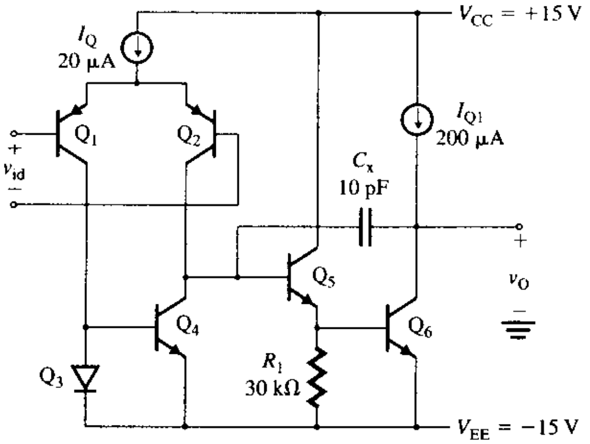
(f) Halle el rango del voltaje de entrada de modo común.

(g) Determine el rango del voltaje de salida.

▸ 15.7 *Amplificadores operacionales BJT*

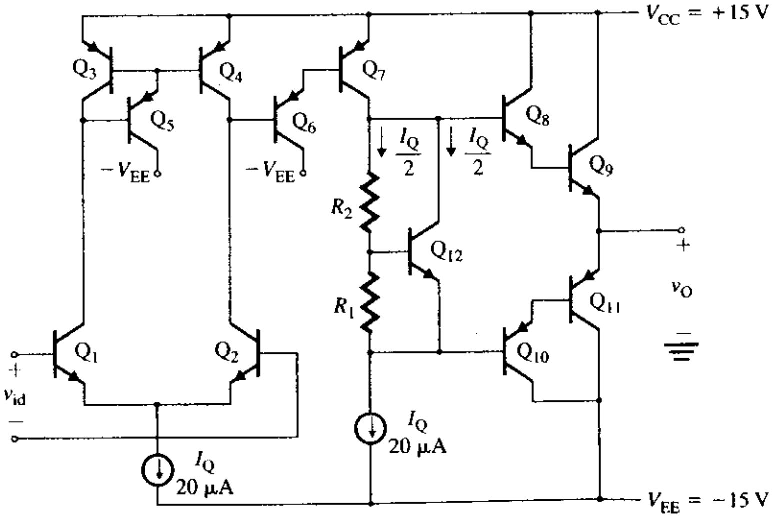
15.6 Los BJT del amplificador operacional que se muestra en la figura P15.6 tienen: $\beta_{F(npn)} = 100$, $\beta_{F(pnp)} = 50$, $V_{A(pnp)} = V_{A(npn)} = 80$ V, $V_{BE} = 0.6$ V e $I_S = 10^{-14}$ A. Determine **(a)** la corriente de polarización de entrada I_B, **(b)** la resistencia de entrada R_i, **(c)** el ancho de banda de frecuencia unitaria f_u y la rapidez de respuesta, y **(d)** la ganancia en voltaje total a frecuencia baja A_{vo}. Suponga que $V_{CC} = -V_{EE} = 15$ V.

FIGURA P15.6



15.7 Los BJT del amplificador operacional de la figura P15.7 tienen: $\beta_{F(npn)} = 100$, $\beta_{F(pnp)} = 50$, $V_{A(pnp)} = V_{A(npn)} = 80$ V, $V_{BE} = 0.6$ V e $I_S = 10^{-14}$ A. Determine **(a)** la corriente de polarización de entrada I_B, **(b)** la resistencia de entrada R_i y **(c)** la ganancia en voltaje total a frecuencia baja A_{vo}. Suponga que $V_{CC} = -V_{EE} = 15$ V.

FIGURA P15.7



www.elsolucionario.net

15.8 Los BJT del amplificador operacional LM124 de la figura 15.22 tienen: $\beta_{F(npn)} = 100$, $\beta_{F(pnp)} = 50$, $V_{A(pnp)} = V_{A(npn)} = 80$ V, $V_{BE} = 0.6$ V e $I_S = 10^{-14}$ A. Suponga que $V_{CC} = 12$ V. Determine **(a)** la corriente de polarización de entrada I_B, **(b)** la resistencia de entrada R_i, **(c)** el ancho de banda en ganancia unitaria f_u y la rapidez de respuesta, **(d)** la ganancia en voltaje total a frecuencia baja A_{vo}, y **(e)** el valor de R_{SC} para un límite de corriente en cortocircuito de 25 mA.

▸ 15.8 *Análisis del amplificador operacional LM741*

15.9 Calcule la ganancia del amplificador operacional LM741 de la figura 15.23, si R_8 se reduce de 100 Ω a 0.

15.10 Calcule la ganancia del amplificador operacional LM741 de la figura 15.23 si la ganancia en corriente para los transistores *npn* se modifica de $\beta_F = 250$ a $1.1 \times 250 = 275.0$ y la corriente de saturación cambia de $I_S = 10^{-14}$ A a $I_S = 1.05 \times 10^{-14}$ A.

15.11 Calcule la ganancia del amplificador operacional LM741 de la figura 15.23, si todas las resistencias aumentan en 1%.

15.12 Calcule la ganancia del amplificador operacional LM741 de la figura 15.23, si todas las resistencias disminuyen en 1%.

www.elsolucionario.net

16

Circuitos integrados analógicos y sus aplicaciones

Contenido del capítulo

16.1 Introducción
16.2 Comparadores
16.3 Detectores de cruce por cero
16.4 Disparadores Schmitt
16.5 Generadores de onda cuadrada
16.6 Generadores de onda triangular
16.7 Generadores de onda diente de sierra
16.8 Osciladores controlados por voltaje
16.9 Temporizador 555
16.10 Lazo amarrado por fase (PLL)
16.11 Convertidores de voltaje a frecuencia y de frecuencia a voltaje
16.12 Circuitos de muestreo y retención
16.13 Convertidores digital a analógico
16.14 Convertidores analógico a digital
16.15 Diseño de circuitos integrados analógicos

RESUMEN ▶ REFERENCIAS
PREGUNTAS DE REPASO ▶ PROBLEMAS

16.1 *Introducción*

Por lo general, los circuitos electrónicos se emplean para generar ondas de diversas formas con propósitos de control y de interfase. En este capítulo se examinarán los principios básicos de funcionamiento de los circuitos utilizados para generar formas de onda y las aplicaciones de algunos circuitos integrados de uso común.

Los objetivos de aprendizaje en este capítulo son:

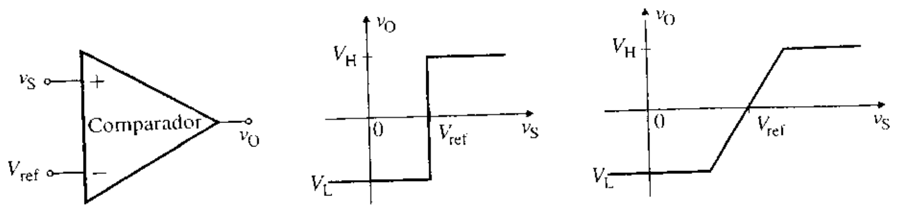
- Comprender las diferencias entre comparadores y amplificadores operacionales
- Estudiar las aplicaciones de los comparadores y de los amplificadores operacionales como detectores de cruce por cero, disparadores Schmitt y generadores de ondas cuadradas, triangulares y diente de sierra
- Examinar la estructura interna y los principios de funcionamiento de los circuitos integrados analógicos de uso común
- Familiarizarse con las aplicaciones de algunos circuitos integrados y diseñar circuitos para la generación, conversión y detección de formas de onda, y para el procesamiento de señales

16.2 *Comparadores*

El comparador compara el voltaje de una señal v_S en una terminal de entrada con un voltaje conocido, llamado *voltaje de referencia* V_{ref}, aplicado en la otra terminal de entrada. El símbolo de un comparador, que es similar al de un amplificador operacional, aparece en la figura 16.1(a). El comparador da un voltaje de salida digital v_O. Por tanto, se puede consi-

www.elsolucionario.net

FIGURA 16.1
Símbolo y características de transferencia de un comparador



(a) Símbolo (b) Característica de transferencia ideal (c) Característica de transferencia real

derar como un convertidor analógico a digital (A/D) simple de un bit, que producirá una salida 1 digital ($v_O = V_H$) siempre que el voltaje de entrada v_S sea mayor que el nivel de referencia V_{ref}, y una salida 0 digital ($v_O = V_L$) si el voltaje de entrada v_S es menor que el nivel de referencia V_{ref}. Los niveles de salida V_L y V_H pueden ser de polaridad opuesta (esto es, V_H positivo y V_L negativo, o viceversa) o tanto V_L como V_H pueden ser positivos o negativos. La característica de transferencia de un comparador ideal se muestra en la figura 16.1(b). La salida puede ser simétrica o asimétrica.

El comparador real tiene una ganancia en voltaje finita, en el intervalo de 3000 a 200 000, y hacer la transición de un nivel a otro (por ejemplo, de V_L a V_H) toma un periodo finito (de 10 ns a 1 μs). La característica de transferencia de un comparador real aparece en la figura 16.1(c). La excursión del voltaje de entrada requerida para producir la trancisión del voltaje de salida está en el rango de aproximadamente 0.1 mV a 4 mV. La salida de un comparador debe conmutar rápidamente entre ambos niveles. El ancho de banda debe ser grande, ya que cuanto más ancho sea, más rápida será la velocidad de conmutación. Algunos parámetros típicos (listados aquí para el comparador LM111), son:

- Funciona con una sola fuente de alimentación de 5 V
- Corriente de entrada: 150 nA (máximo)
- Corriente de offset: 20 nA (máximo)
- Voltaje de entrada diferencial: ±30 V
- Ganancia en voltaje: 200 V/mV (promedio)

Diferencias entre comparadores y amplificadores operacionales

El comparador está diseñado para funcionar bajo condiciones de lazo abierto, por lo general como dispositivo de conmutación, en tanto que el amplificador operacional normalmente funciona en condiciones de lazo cerrado, como amplificador lineal. Por lo demás, los comparadores son muy similares a los amplificadores operacionales. Al igual que el amplificador operacional, el comparador tiene un voltaje de offset (por lo general de 4 mV), una corriente de polarización (con un valor representativo de 150 nA) y una corriente de offset (en promedio de 20 nA). Las características de los comparadores y de los amplificadores operacionales se listan en la tabla 16.1.

Conexión en el lado de salida

A menudo, los comparadores se utilizan como interfase entre señales digitales y analógicas. La fuente de alimentación en el lado analógico (V_{CC} y V_{EE}, normalmente ±15 V) es

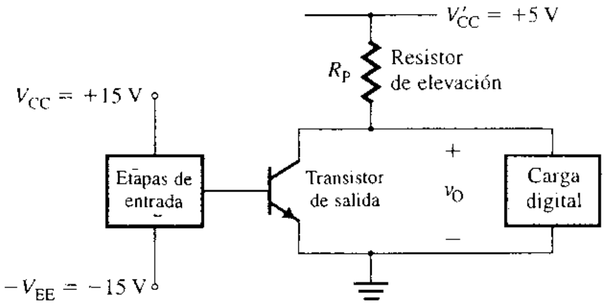
TABLA 16.1
Comparadores y amplificadores operacionales

Amplificadores operacionales	Comparadores
Funcionan en modo de lazo cerrado. A fin de evitar una respuesta oscilatoria inestable, por lo general se sacrifican el ancho de banda, el tiempo de levantamiento y la rapidez de respuesta.	Funcionan en modo de lazo abierto. No es necesario sacrificar las características de frecuencia, y se puede obtener un tiempo de respuesta muy rápido.
Por diseño, el voltaje de salida es igual a cero cuando el voltaje de entrada diferencial es cero.	El voltaje de salida se encuentra entre dos niveles fijos de salida: V_L (bajo) y V_H (alto).
El voltaje de salida se satura a aproximadamente 1 o 2 V más allá de los voltajes de alimentación positivo y negativo (V_{CC} y V_{EE}).	Los niveles de salida bajo y alto pueden modificarse para facilitar la interfase con circuitos lógicos digitales.

www.elsolucionario.net

diferente de la correspondiente al lado digital (V'_{CC}, normalmente de 0 a 5 V). Por lo general, los comparadores tienen una etapa de salida de colector abierto, lo que permite suministros de alimentación por separado para las partes analógica y digital. En la figura 16.2 se muestra el diagrama de bloques del comparador LM111. Las terminales de salida son el colector y el emisor de un transistor *npn*. Si el voltaje de entrada al transistor es bajo, el transistor estará desactivado, y el nivel lógico de salida será 1; esto es, la salida es alta (5 V), y la corriente fluye por el resistor de elevación R_P hacia la carga digital. Por otra parte, si el voltaje de entrada al transistor es grande, el transistor será llevado a la saturación y el nivel lógico de salida será 0; esto es, la salida es baja e igual al voltaje de saturación del transistor (normalmente de 0.2 V) y no fluye corriente por el resistor de elevación R_P hacia la carga digital.

FIGURA 16.2
Conexión de salida del comparador LM111



Comparadores de umbral

El voltaje al cual un comparador pasa de un nivel a otro se conoce como *voltaje de cruce* (o *de umbral*). Su valor puede ser ajustado agregando resistores, como se observa en el comparador no inversor de la figura 16.3(a). A partir del teorema de superposición, el voltaje V_+ en la terminal no inversora está dado por

$$V_+ = \frac{R_1}{R_1 + R_F} V_{ref} + \frac{R_F}{R_1 + R_F} v_S \tag{16.1}$$

Idealmente, el cruce ocurrirá cuando $V_+ = 0$. Esto es,

$$R_1 V_{ref} + R_F v_S = 0$$

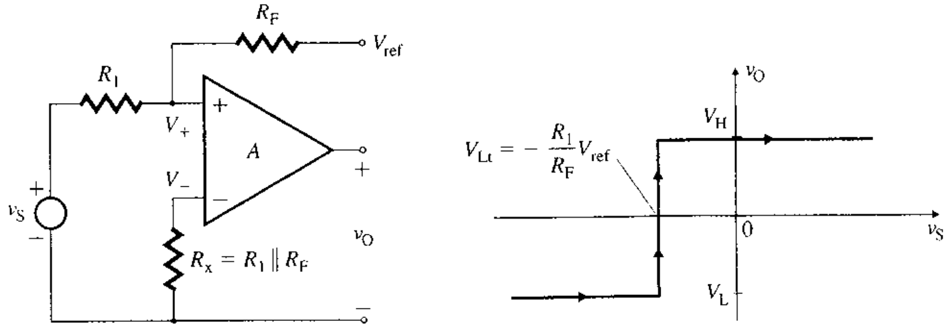
que da el voltaje de umbral inferior del comparador $V_{Lt} = v_S$ (para cambiar de bajo a alto) como

$$V_{Lt} = -\frac{R_1}{R_F} V_{ref} \tag{16.2}$$

Por tanto, el voltaje de salida llega a ser alto (V_H) e igual al voltaje de saturación positivo ($+V_{sat}$) cuando $V_+ > 0$ (esto es, $v_S > V_{Lt}$). La característica de transferencia aparece en la figura 16.3(b).

Si la señal de entrada v_S se conecta a la terminal inversora, como se muestra en la figura 16.4(a), la salida cambiará de alto (V_H) a bajo (V_L). Esta situación se muestra en la

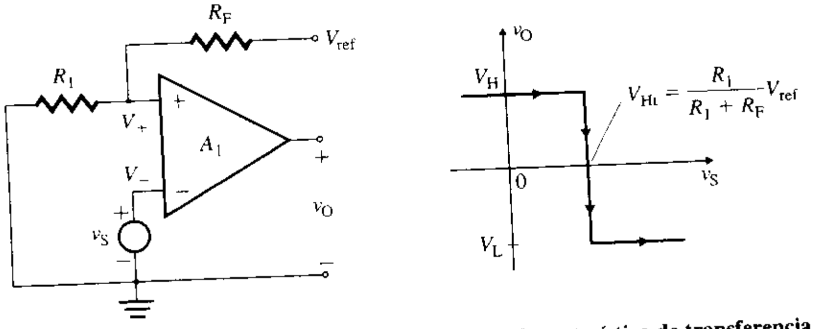
FIGURA 16.3
Comparador de umbral no inversor



(a) Circuito (b) Característica de transferencia

www.elsolucionario.net

FIGURA 16.4 Configuración inversora para el comparador de umbral no inversor



(a) Circuito (b) Característica de transferencia

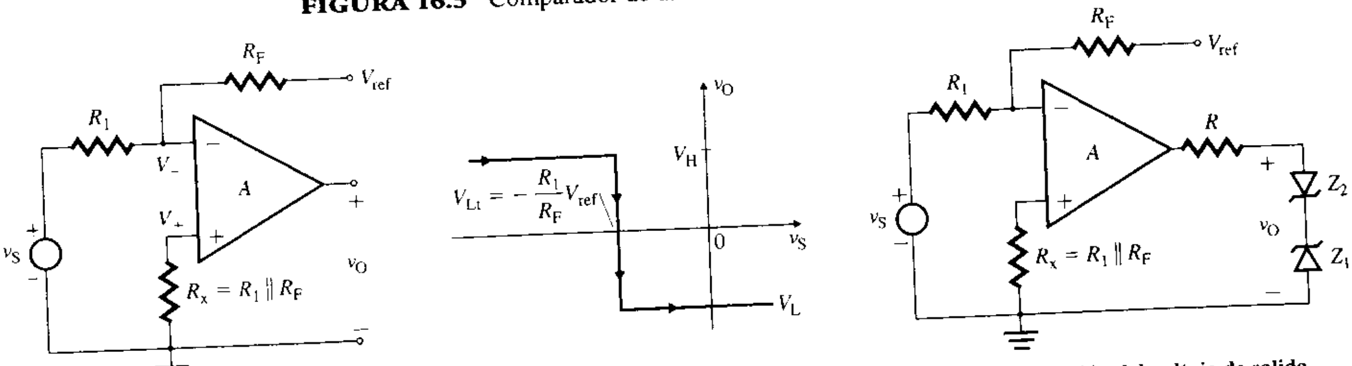
figura 16.4(b). El voltaje de umbral superior del comparador $V_{Ht} = v_S$ (para cambiar de alto a bajo) está dado por

$$V_{Ht} = \frac{R_1}{R_1 + R_F} V_{ref} \tag{16.3}$$

Por tanto, el voltaje de salida llega a ser bajo (V_L) e igual al voltaje de saturación negativo ($-V_{sat}$) cuando $v_S > V_+$ (esto es, $v_S > V_{Ht}$). La característica de transferencia se muestra en la figura 16.4(b).

Si tanto la señal de entrada v_S como la señal de referencia V_{ref} están conectadas a la terminal inversora, como se muestra en la figura 16.5(a), la salida será la inversión de la salida, que se muestra en la figura 16.3(b). Esto es, la salida cambiará de alto (V_H) a bajo (V_L) cuando la entrada sea $v_S = V_{Lt}$. Esta situación se muestra en la figura 16.5(b).

FIGURA 16.5 Comparador de umbral inversor



(a) Circuito (b) Característica de transferencia (c) Limitación del voltaje de salida

En las configuraciones inversora y no inversora, el voltaje de salida está limitado al voltaje de saturación del comparador. Sin embargo, el voltaje de salida puede ajustarse a límites especificados mediante limitadores externos, como los diodos zener conectados a través de las terminales de salida de las figuras 16.3(a), 16.4(a) y 16.5(a). Este procedimiento se ilustra en la figura 16.5(c), en la cual ha sido conectada la resistencia R para limitar la corriente por los diodos zener.

ASPECTOS PRINCIPALES DE LA SECCIÓN 16.2

- El comparador compara un voltaje de señal de una terminal de entrada con un voltaje conocido, llamado *voltaje de referencia*, existente en la otra terminal de entrada. Está diseñado para funcionar bajo condiciones de lazo abierto, por lo general como dispositivo de conmutación. Los comparadores se utilizan a menudo como interfase entre señales digitales y analógicas.

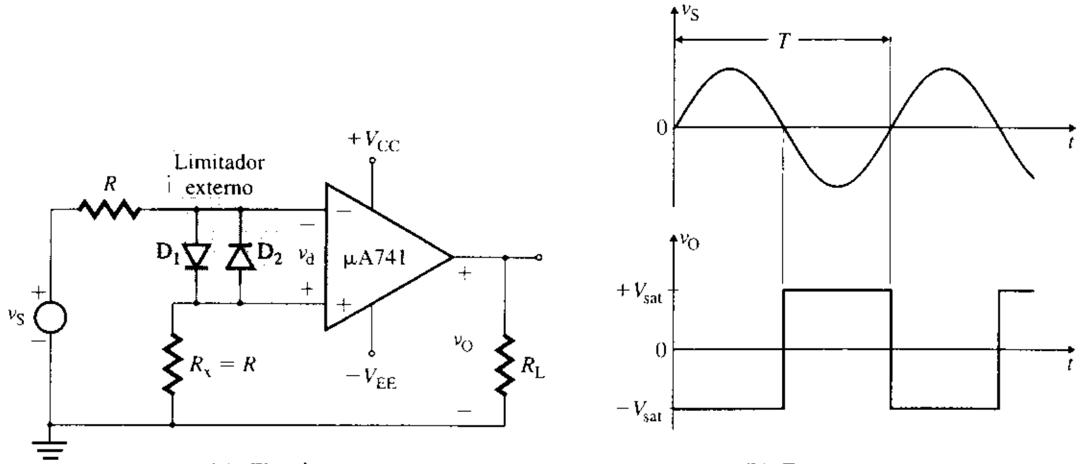
www.elsolucionario.net

- Se puede utilizar un comparador como *comparador de umbral*, ya sea en modo inversor o en modo no inversor. El voltaje al cual el comparador pasa de un nivel a otro se conoce como voltaje *de cruce* (o *de umbral*).

16.3 Detectores de cruce por cero

El comparador puede utilizarse como detector de cruce por cero, como se ilustra en la figura 16.6(a). La señal de entrada v_S es comparada con una señal de referencia de 0 V. Cuando v_S pasa a través del cero en la dirección positiva, la salida v_O es llevada a la saturación negativa ($-V_{sat}$) como resultado de la muy elevada ganancia del comparador. En cambio, cuando v_S pasa a través del cero en la dirección negativa, la salida es llevada a la saturación positiva ($+V_{sat}$). En la figura 16.6(b) se muestran las formas de onda de entrada y de salida.

FIGURA 16.6 Detector de cruce por cero



(a) Circuito **(b) Formas de onda**

Los diodos D_1 y D_2 de la figura 16.6(a) protegen al comparador contra daños ocasionados por un voltaje de entrada v_S muy grande. Debido a la presencia de estos diodos, el voltaje de entrada diferencial v_d del comparador se fija a 0.7 V o −0.7 V, aproximadamente. Estos diodos, conocidos como *diodos de fijación*, son externos al comparador. Queda a juicio del diseñador determinar si se requieren los diodos para proteger el circuito. A fin de limitar la corriente por D_1 y D_2, se conecta la resistencia R en serie con la señal de entrada v_S. La resistencia R_x se utiliza para reducir el efecto causado por los problemas de offset del comparador.

Si v_S tiene un valor tal que cruza el cero muy lentamente, entonces v_O pudiera no conmutar rápidamente de un voltaje de saturación a otro. En vez de ello, como resultado del voltaje de offset de la entrada o de señales de ruido en las terminales de entrada del comparador, v_O puede fluctuar entre los dos voltajes de saturación $+V_{sat}$ y $-V_{sat}$. Por tanto, el detector de cruce por cero no es adecuado para una señal de baja frecuencia o para una señal con ruido superpuesto.

ASPECTO PRINCIPAL DE LA SECCIÓN 16.3

- El detector de cruce por cero es una aplicación especial del comparador, en la que la señal de entrada es comparada con una señal de referencia de 0 V.

www.elsolucionario.net

16.4 ▸ Disparadores Schmitt

El *disparador Schmitt* compara una forma de onda regular o irregular con una señal de referencia, y convierte la forma de onda en una onda cuadrada o pulso. El disparador Schmitt se conoce como *circuito de conversión a onda cuadrada*. También se conoce como *multivibrador biestable*, ya que tiene dos estados estables: bajo y alto. Puede mantenerse indefinidamente en un estado; pasará al otro estado estable sólo cuando se le aplique una señal de disparo. Los disparadores Schmitt se pueden clasificar en dos tipos, dependiendo del tipo de configuración del amplificador operacional que se use: inversor o no inversor.

Disparador Schmitt inversor

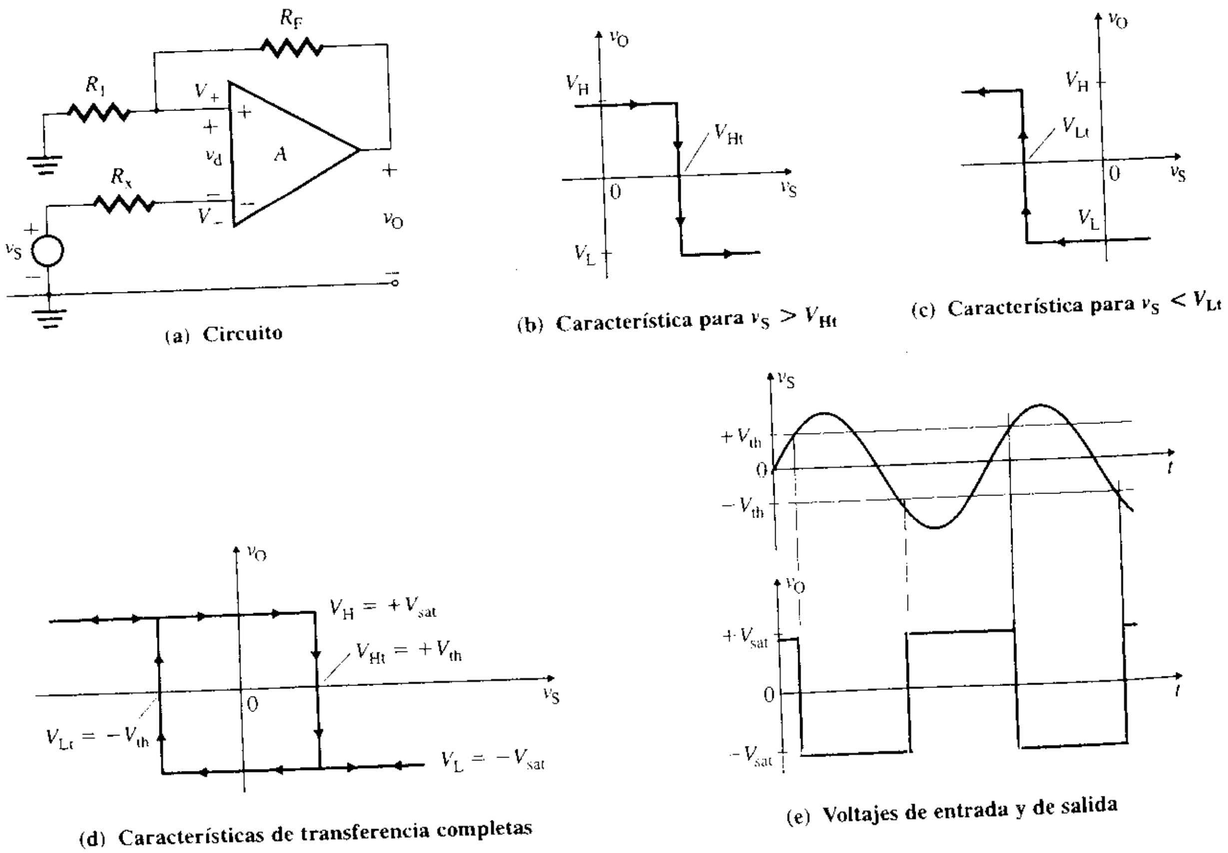
En un disparador Schmitt inversor, la señal de entrada es aplicada a la terminal inversora del comparador. El comparador de umbral inversor de la figura 16.4(a) puede funcionar como disparador Schmitt inversor si la resistencia R_F se conecta en el lado de la salida. Esta configuración se muestra en la figura 16.7(a). El divisor de voltaje formado por R_1 y R_F alimentará una fracción $\beta = R_1/(R_1 + R_F)$ del voltaje de salida, de regreso a la terminal positiva del comparador. Si A es la ganancia de lazo abierto del comparador, la ganancia en voltaje de lazo cerrado A_f está dada por

$$A_f = \frac{v_O}{v_S} = \frac{-A}{1 - \beta A} \tag{16.4}$$

Si $\beta A > 1$, que es lo más común, la señal de retroalimentación $V_+ = \beta v_O = \beta A_f v_S$ será mayor que su valor original. Para cualquier cambio en v_S, la salida v_O seguirá creciendo hasta llegar al límite de saturación.

Características de transferencia Supóngase que v_S es negativo y que la salida es igual al voltaje positivo de saturación, $V_H = +V_{sat}$. Si v_S aumenta desde 0, no existirá ningún cambio en la salida hasta que alcance un valor de $v_S = V_+ = \beta V_{sat}$. Si v_S empieza a ser ma-

FIGURA 16.7 Disparador Schmitt



(a) Circuito

(b) Característica para $v_S > V_{Ht}$

(c) Característica para $v_S < V_{Lt}$

(d) Características de transferencia completas

(e) Voltajes de entrada y de salida

www.elsolucionario.net

yor que $V_{Ht} = \beta V_{sat}$, el voltaje diferencial v_d, que es negativo, será amplificado por la ganancia en voltaje A del comparador. Esto es, v_O será negativo, haciendo por lo tanto que V_+ también sea negativo. El resultado será un incremento en la magnitud del voltaje diferencial v_d, y v_O será aún más negativo. Este proceso regenerativo continuará hasta que finalmente el comparador se sature, con un voltaje de salida igual al voltaje de saturación negativo, $v_O = V_L = -V_{sat}$, y $V_+ = -\beta V_{sat}$. Un aumento de v_S más allá de $v_S = \beta V_{sat}$, no tendrá ningún efecto en el estado del voltaje de salida. La característica de transferencia del incremento de v_S se muestra en la figura 16.7(b).

Si v_S se reduce todavía más mientras la salida es baja, no existirá ningún cambio en ésta hasta que v_S cambie a negativo, con un valor de $v_S = V_+ = -\beta V_{sat}$. Si v_S empieza a exceder a $V_{Lt} = -\beta V_{sat}$, el voltaje diferencial v_d, que es positivo, será amplificado por la ganancia del comparador. Esto es, V_+ será positivo. El resultado será un aumento en el voltaje diferencial v_d, y v_O se hará más positivo. Este proceso regenerativo continuará hasta que finalmente se sature el comparador, con un voltaje de salida igual al voltaje de saturación positivo, $v_O = V_H = +V_{sat}$, y $V_+ = \beta V_{sat}$. El hecho de reducir v_S aún más ($v_S \leq -\beta V_{sat}$) no tendrá ningún efecto en el estado del voltaje de salida. La característica de transferencia para la reducción de V_S se ilustra en la figura 16.7(c).

En la figura 16.7(d) aparecen las características de transferencia completas. El disparador Schmitt exhibe una condición de *histéresis*, o de *banda muerta*. Esto es, cuando la entrada del disparador Schmitt es mayor que $V_{Ht} = +V_{th}$, su salida conmuta de $+V_{sat}$ a $-V_{sat}$, y cuando la entrada pasa por debajo de $V_{Lt} = -V_{th}$, la salida vuelve a su estado original, $+V_{sat}$.

Cada vez que el voltaje de entrada v_S rebasa ciertos niveles, conocidos como *voltaje de umbral superior* $+V_{th}$ y voltaje *de umbral inferior* $-V_{th}$, el voltaje de salida v_O cambiará de estado. Si la señal de entrada es una onda senoidal, la salida será una onda cuadrada, como se observa en la figura 16.7(e). $+V_{th}$ y $-V_{th}$ están dados por

$$+V_{th} = V_{Ht} = \frac{R_1}{R_1 + R_F}(+V_{sat}) \tag{16.5}$$

$$-V_{th} = V_{Lt} = \frac{R_1}{R_1 + R_F}(-V_{sat}) \tag{16.6}$$

donde $V_{sat} = |+V_{sat}| = |-V_{sat}|$ y $V_{th} = |+V_{th}| = |-V_{th}|$.

Efecto de la retroalimentación positiva R_F proporciona retroalimentación positiva. En cuanto el voltaje de salida empieza a cambiar, la retroalimentación positiva aumenta el voltaje diferencial v_d, el cual, a su vez, modifica aún más el voltaje de salida. Una vez iniciada la transición por un cambio en la señal de entrada v_S, la retroalimentación positiva obliga al comparador a completar con rapidez la transición de un estado a otro y a que funcione en saturación, ya sea positiva o negativa. La retroalimentación positiva lleva a una transición rápida de la salida. Se evitan las oscilaciones, que por lo general ocurren en la región activa y durante poco tiempo.

EJEMPLO 16.1 D

Diseño de un disparador Schmitt con una banda de histéresis

(a) Diseñar un disparador Schmitt como el de la figura 16.7(a), de forma que $V_{th} = |+V_{th}| = |-V_{th}| = 5$ V. Suponer que $V_{sat} = |-V_{sat}| = 14$ V.

(b) Utilizar PSpice/SPICE para trazar la característica de histéresis para $v_S = 10$ sen $(800\pi t)$.

SOLUCIÓN

(a) Los pasos requeridos para diseñar el disparador Schmitt son los siguientes:

Paso 1. Determinar los valores de R_1 y de R_F. De la ecuación (16.5),

$$1 + \frac{R_F}{R_1} = \frac{V_{sat}}{V_{th}} \tag{16.7}$$

$$= 14/5 = 2.8$$

www.elsolucionario.net

así que $R_F/R_1 = 2.8 - 1 = 1.8$. Sea que $R_1 = 10\ k\Omega$; entonces

$$R_F = 1.8 \times R_1 = 18\ k\Omega \quad \text{(utilizar un potenciómetro de 20 k}\Omega\text{)}$$

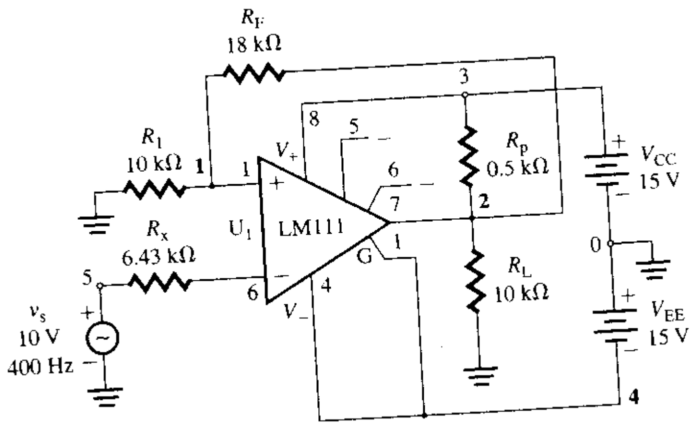
Paso 2. Escoger el valor de la resistencia de minimización de offset R_x:

$$R_x = R_1 \| R_F = 10\ k\Omega \| 18\ k\Omega = 6.43\ k\Omega$$

(b) El circuito para la simulación con PSpice aparece en la figura 16.8. El comparador es simulado utilizando el macromodelo de PSpice del LM111. A fin de obtener la excursión negativa del voltaje de salida, la terminal 1 se conecta a la fuente de alimentación negativa, en vez de a tierra. El listado del archivo del circuito es el siguiente:

```
Ejemplo 16.1 Disparador Schmitt
R1   0  1   10K
RF   1  2   18K
VCC  3  0   15V
VEE  0  4   15V
RL   2  0   10K
Vs   5  0   SIN (0  10V  400Hz)
Rx   5  6   6.43k
Rp   2  3   0.5k
.LIB NOM.LIB  ; Invoca al archivo NOM.LIB de la biblioteca para el macromodelo del comparador LM111
* Conexiones:
*       Entrada no inversora
*       |       Entrada inversora
*       |       |       Fuente de alimentación positiva
*       |       |       |       Fuente de alimentación negativa
*       |       |       |       |     Salida de colector abierto
*       |       |       |       |     |     Salida a tierra (no negativa)
*       |       |       |       |     |     |
XU1     1       6       3       4     2     4      LM111    ; Invoca al macromodelo del comparador LM111
*       vi+     vi-     vp+     vp    -vo   tierra nombre de modelo
.TRAN   1US   4MS
.PROBE
.END
```

FIGURA 16.8 Circuito disparador Schmitt para la simulación con PSpice

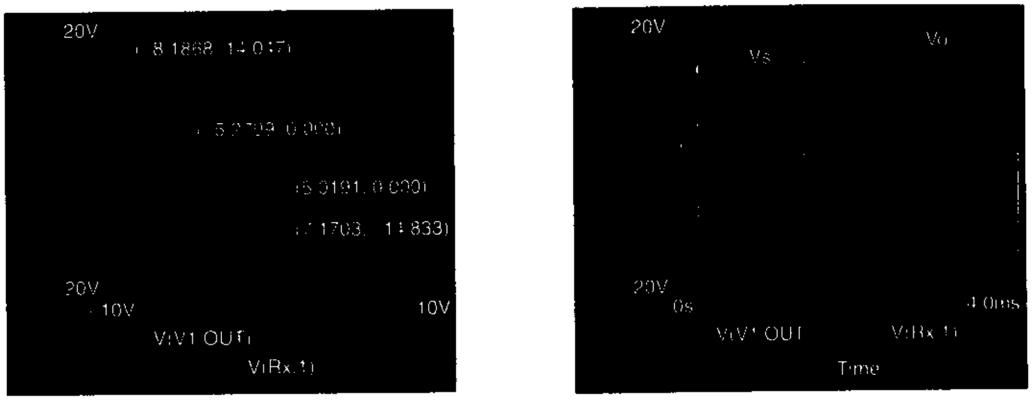


La característica de transferencia y el voltaje de salida v_O = V(U1: OUT) aparecen en la figura 16.9(a) y (b), respectivamente. Los valores de la simulación son: $V_{Ht} = 5.02$ V (el valor esperado es 5 V), $V_{Lt} = -5.28$ V (el valor esperado es -5 V), $V_H = 14.05$ V (el valor esperado es 14 V) y $V_L = -14.83$ V (el valor esperado es -14 V). Al principio, el voltaje de salida varía de manera lineal en

www.elsolucionario.net

función del voltaje de entrada, hasta que la entrada llega al nivel del umbral, después de lo cual la característica de transferencia sigue la banda normal de histéresis. Como resultado, la característica de transferencia se inicia a partir del origen ($v_O = 0$ y $v_S = 0$). Cuando el transistor de salida está desactivado, el resistor de elevación R_P, junto con el resistor de carga R_L, forma un divisor de voltaje. Como resultado, el voltaje de salida positivo dependerá de R_P, cuyo valor deberá ser pequeño en comparación con el de R_L. Obsérvese que la transición de alto o bajo y viceversa es muy nítida debido a la gran rapidez de respuesta del comparador.

FIGURA 16.9 Característica de transferencia y voltaje de salida para el ejemplo 16.1



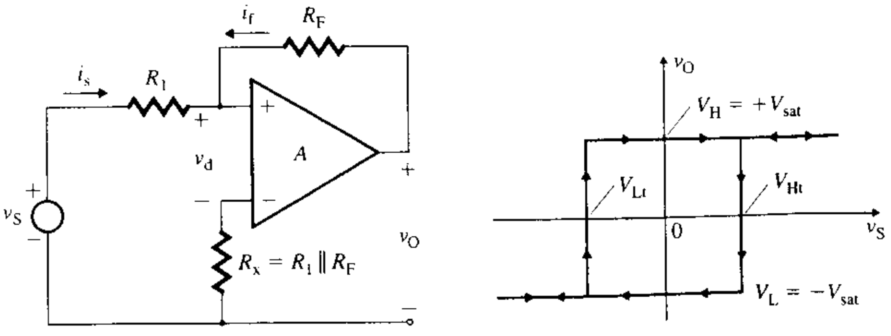
(a) Característica de transferencia **(b) Voltajes de entrada y de salida**

Disparador Schmitt no inversor

En un disparador Schmitt no inversor la señal de entrada se aplica a la terminal no inversora del comparador, y las características de transferencia se invierten. El comparador de umbral no inversor de la figura 16.3(a) puede funcionar como un disparador Schmitt no inversor, si se conecta la resistencia R_F al lado de la salida. Esta configuración se muestra en la figura 16.10(a). La resistencia R_F alimentará una señal de corriente, que es una fracción $\beta = 1/(R_F)$ del voltaje de salida, de regreso a la terminal positiva del comparador, proporcionando una retroalimentación positiva en paralelo-paralelo. En el momento en que el voltaje de salida empieza a cambiar, la retroalimentación positiva en paralelo-paralelo incrementa la corriente de retroalimentación i_f, la cual, a su vez, aumentará el voltaje diferencial v_d y, por tanto, cambiará aún más el voltaje de salida. Una vez que el cambio en la señal de entrada v_S inicia una transición, la retroalimentación positiva obliga al comparador a completar con rapidez la transición de un estado a otro y a funcionar en saturación, ya sea positiva o negativa.

Características de transferencia Para empezar, supóngase que v_S es negativo y que la salida es igual al voltaje de saturación negativo, $V_L = -V_{sat}$. Si v_S aumenta a partir de un valor negativo relativamente grande, entonces no habrá ningún cambio en la salida hasta

FIGURA 16.10 Disparador Schmitt no inversor



(a) Circuito **(b) Características de transferencia**

www.elsolucionario.net

que v_S alcance un valor de $v_S = V_{Lt} = -V_{sat}R_1/R_F$. Si v_S empieza a exceder a V_{Lt}, el voltaje diferencial v_d, que es positivo, será amplificado por la ganancia en voltaje A del comparador. Esto es, v_O será positivo, haciendo que, por tanto, v_+ también sea positivo. El resultado es un aumento en la magnitud del voltaje diferencial v_d, y v_O se hará aún más positivo. Este proceso regenerativo continuará hasta que finalmente el comparador se sature, con un voltaje de salida igual al voltaje de saturación positivo, $V_H = +V_{sat}$. El hecho de aumentar v_S aún más ($v_S \geq V_{Lt}$) no tiene ningún efecto sobre el estado del voltaje de la salida.

Si se disminuye v_S, mientras la salida es alta no habrá ningún cambio en la salida hasta que v_S se reduzca a un valor de $v_S = V_{Ht} = +V_{sat}R_1/R_F$. Si v_S empieza a disminuir más allá de V_{Ht}, el voltaje diferencial v_d será negativo, y será amplificado por la ganancia del comparador. Como resultado, v_O será más negativo. Este proceso regenerativo continuará hasta que finalmente el comparador se sature, con un voltaje de salida igual al voltaje de saturación negativo $-V_{sat}$. El hecho de reducir v_S aún más ($v_S \leq V_{Ht}$) no tiene ningún efecto en el estado del voltaje de salida. Las características de transferencia completas se muestran en la figura 16.10(b).

Disparador Schmitt con voltaje de referencia

El *voltaje de conmutación* de un circuito con disparador Schmitt se define como el promedio de V_{Lt} y V_{Ht}. Para los circuitos de las figuras 16.7(a) y 16.10(a), $V_{Lt} = -V_{Ht}$, por lo que el voltaje de conmutación V_{st}, que es el ancho de la banda de histéresis, es igual a cero; esto es, $V_{st} = (V_{Lt} + V_{Ht})/2 = 0$. Sin embargo, algunas aplicaciones requieren desplazar el voltaje de cruce, ya sea en dirección negativa o positiva a lo largo del eje v_S. Esto se puede lograr agregando un voltaje de referencia V_{ref} al circuito de la figura 16.7(a), como se ilustra en la figura 16.11(a) para un disparador Schmitt no inversor. Las características de transferencia completas se muestran en la figura 16.11(b). Suponiendo que V_{Lt} y V_{Ht} son simétricos respecto al eje cero, el voltaje de conmutación está dado por

$$V_{st} = \frac{R_F}{R_1 + R_F} V_{ref} \tag{16.8}$$

Por tanto, los voltajes de cruce superior e inferior se convierten en

$$V_{Ht} = V_{st} + \frac{R_1}{R_1 + R_F}(+V_{sat}) \tag{16.9}$$

$$V_{Lt} = V_{st} + \frac{R_1}{R_1 + R_F}(-V_{sat}) \tag{16.10}$$

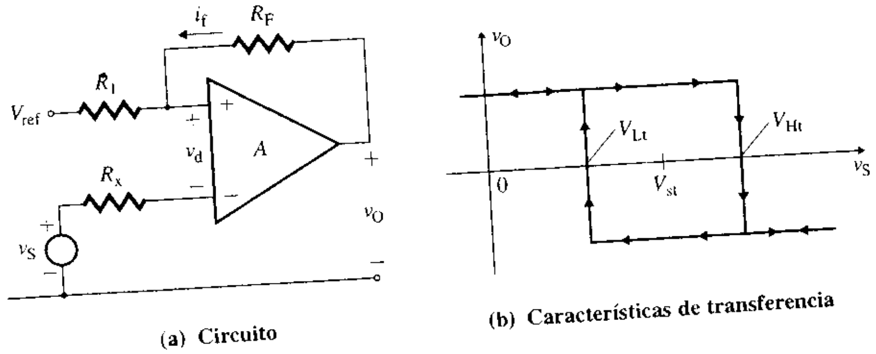
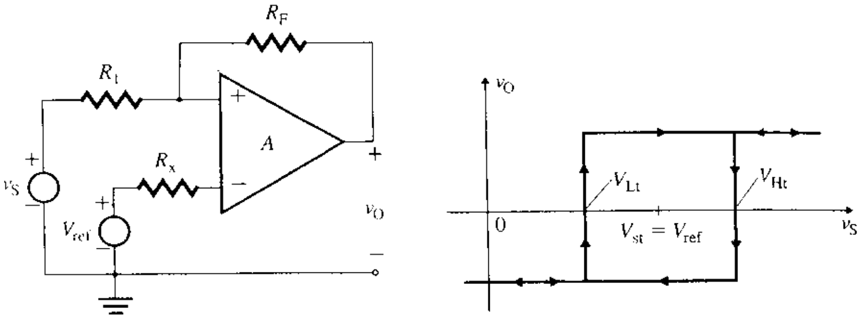


FIGURA 16.11
Disparador Schmitt no inversor con voltaje de referencia

Al aplicar un voltaje de referencia V_{ref} al circuito de la figura 16.10 (a) se puede invertir la dirección del lazo de histéresis de la figura 16.11(b). Esta configuración se ilustra en la figura 16.12(a), y las características de transferencia correspondientes aparecen en la figura 16.12(b).

www.elsolucionario.net

FIGURA 16.12
Disparador Schmitt no inversor con voltaje de referencia

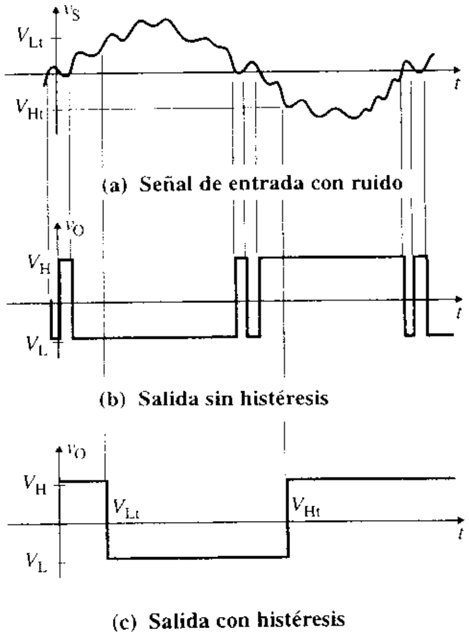


(a) Circuito (b) Características de transferencia

Efectos de la histéresis sobre el voltaje de salida

A fin de comprender el efecto de la condición de *histéresis*, o *de banda muerta*, considérese una señal senoidal con una señal de ruido superpuesta a ella, como se ilustra en la figura 16.13(a). Si no existe histéresis, el voltaje de salida pasará a su límite de saturación cuando la señal de entrada v_S cruce por cero, como se muestra en la figura 16.13(b). Sin embargo, si se hace que la salida cambie cuando la señal de entrada exceda los límites de voltaje especificados V_{Ht} y V_{Lt}, la conmutación del voltaje de salida será menor, como se muestra en la figura 16.13(c). Como resultado, cualquier señal no deseada (por ejemplo, el ruido) no hará que la salida cambie. También puede utilizarse una banda muerta para reducir la cantidad de rebotes de contacto en un sistema, como sucede en un sistema de control de temperatura, en el que el elemento calefactor se conecta y se desconecta cuando la temperatura cae por debajo de un valor establecido, o se eleva por encima del mismo.

FIGURA 16.13
Efectos de la histéresis sobre el voltaje de salida



EJEMPLO 16.2 D

Diseño de un disparador Schmitt con una banda de histéresis recorrida

(a) Diseñar un disparador Schmitt como el de la figura 16.11(a), de manera que $V_{Ht} = 7\text{V}$ y $V_{Lt} = 3\text{V}$. Suponer que $V_{sat} = |-V_{sat}| = 14$ V y una frecuencia de entrada de $f = 400$ Hz. Determinar los valores de R_1, R_F y V_{ref}.

(b) Utilizar PSpice/SPICE para trazar las características de histéresis para $v_S = 10$ sen $(800\pi t)$. Utilizar el macromodelo del amplificador operacional μA741.

SOLUCIÓN

(a) El disparador Schmitt puede ser diseñado utilizando los pasos siguientes:

www.elsolucionario.net

Paso 1. Determinar los valores de R_1 y R_F. A partir de las ecuaciones (16.9) y (16.10), se puede calcular el ancho de entrada de la banda de histéresis (HB) como sigue:

$$\text{HB} = V_{Ht} - V_{Lt} = \frac{2R_1}{R_1 + R_F} V_{sat}$$

lo que da

$$1 + \frac{R_F}{R_1} = \frac{2V_{sat}}{V_{Ht} - V_{Lt}} = \frac{2 \times 14}{7 - 3} = 7$$

Sea $R_1 = 10\ k\Omega$; entonces $R_F = (7 - 1) \times R_1 = 60\ k\Omega$.

Paso 2. Determinar el valor del voltaje de referencia V_{ref}.

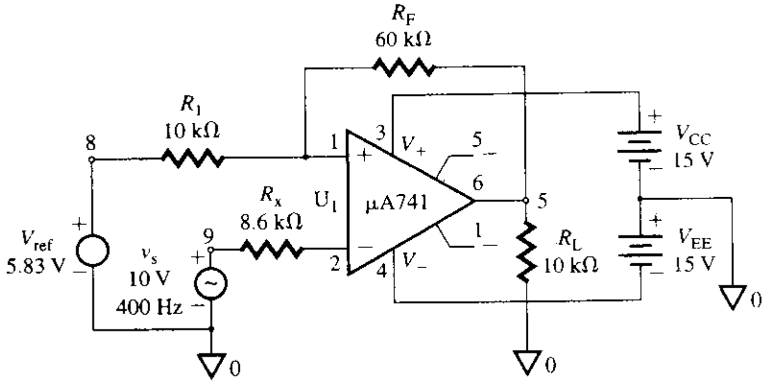
$$V_{st} = \frac{R_F}{R_1 + R_F} V_{ref} = \frac{V_{Ht} + V_{Lt}}{2} = \frac{7 + 3}{2} = 5\ V$$

lo que da $V_{ref} = 5.83$ V.

(b) Para ilustrar la ventaja del uso de un comparador con disparador Schmitt, se utilizará el amplificador operacional µA741 en vez del comparador LM111. El circuito para la simulación con PSpice aparece en la figura 16.14. El listado del archivo del circuito es como el siguiente:

```
Ejemplo 16.2 Disparador Schmitt con una banda de histéresis recorrida
R1    8   1   10k
RF    1   5   60k
Vref  8   0   DC   5.83V
VCC   3   0   15V
VEE   0   4   15V
RL    0   5   10k
Vs    9   0   SIN (0 10V 400Hz)
rx    9   2   8.6k
.LIB NOM.LIB    ; Invoca al archivo EVAL.LIB de la biblioteca para el macromodelo del
amplificador operacional UA741
XU1   1   2   3   4   5   uA741      ; Invoca al macromodelo del amplificador operacional
UA741
*     vi+ vi- vp+  vp- vo
.TRAN  1US  4MS                      ; Análisis transitorio
.PROBE                               ; Posprocesador de gráficos
.END
```

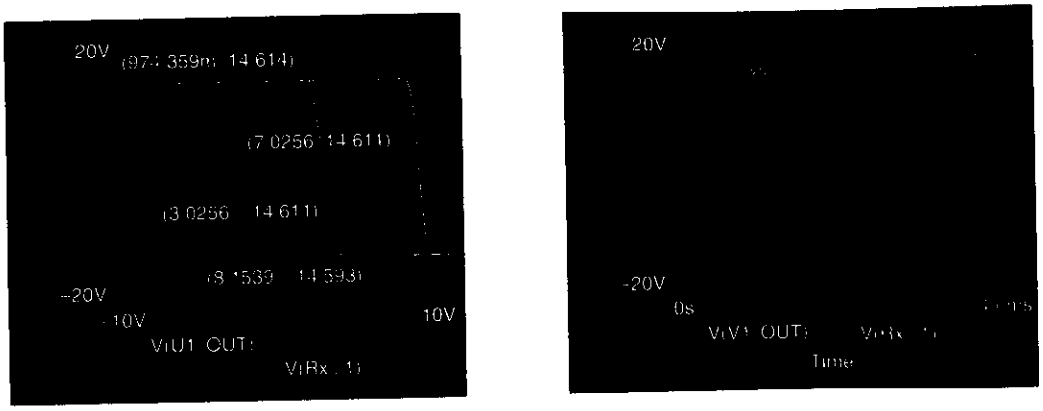
FIGURA 16.14 Circuito del disparador Schmitt para la simulación con PSpice



La característica de transferencia y el voltaje de salida se muestran en la figura 16.15(a), la cual da $V_{Ht} = 7.03$ V (el valor esperado es 7 V), $V_{Lt} = 3.03$ V (el valor esperado es 3 V) y $V_{sat} = 14.6$ V (el valor esperado es 14 V). La transición de bajo a alto y viceversa no es muy marcada, como resultado de la baja rapidez de respuesta del amplificador operacional (en comparación con la de un comparador, mostrada en la figura 16.9).

www.elsolucionario.net

FIGURA 16.15 Característica de transferencia y voltaje de salida para el ejemplo 16.2



(a) Característica de transferencia **(b) Voltajes de entrada y de salida**

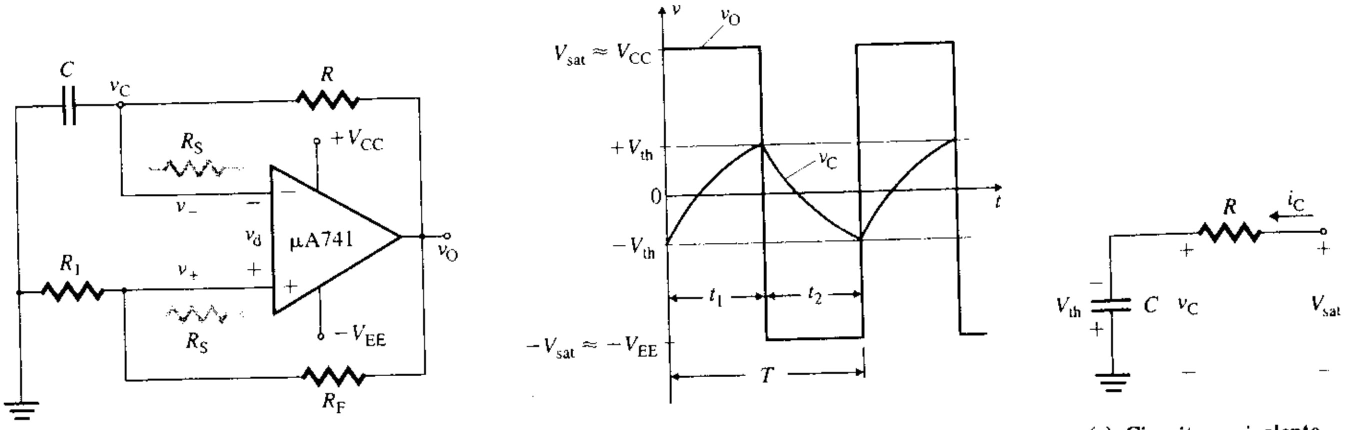
ASPECTOS PRINCIPALES DE LA SECCIÓN 16.4

- El *disparador Schmitt* compara una forma de onda regular o irregular con una señal de referencia, y convierte la forma de onda en una onda cuadrada o de pulso. El disparador Schmitt se conoce como *circuito de conversión a onda cuadrada*; también es llamado como *multivibrador biestable*, ya que tiene dos estados estables: bajo y alto. Los disparadores Schmitt pueden clasificarse en dos tipos, dependiendo de la configuración del amplificador operacional utilizado: inversor o no inversor.
- El disparador Schmitt exhibe una condición de *histéresis*, o *de banda muerta*. Esto es, cuando la entrada del disparador Schmitt excede $+V_{th}$, su salida conmuta de $+V_{sat}$ a $-V_{sat}$, y cuando la entrada se reduce por debajo de $-V_{th}$, la salida vuelve a su estado original, $+V_{sat}$.
- Cuando se utiliza un amplificador operacional de propósito general (por ejemplo, el μA741) para generar la característica de un lazo de histéresis, la transición de bajo a alto o viceversa no es tan marcada como la que se obtiene con un comparador.

16.5 *Generadores de onda cuadrada*

La onda cuadrada puede ser generada si la salida de un amplificador operacional es obligada a oscilar de manera repetitiva entre la saturación positiva $+V_{sat}$ y la saturación negativa $-V_{sat}$. Lo anterior puede hacerse conectando un multivibrador biestable (o un disparador Schmitt) con un circuito RC en el lazo de retroalimentación. La realización del circuito se muestra en la figura 16.16(a). Este generador de onda cuadrada también se conoce como *multivibrador libre* o *astable*, ya que la salida no tiene ningún estado estable. La salida del

FIGURA 16.16 Generador de onda cuadrada



(a) Circuito **(b) Formas de onda** **(c) Circuito equivalente**

www.elsolucionario.net

amplificador operacional estará o en la saturación positiva o en la saturación negativa, dependiendo de si el voltaje de entrada diferencial v_d es positivo o negativo.

Suponiendo que el voltaje a través del capacitor C sea cero, el voltaje en la terminal inversora inicialmente es cero; esto es, $v_- = 0$ en el instante en que se activen los voltajes de alimentación de cd V_{CC} y V_{EE}. Sin embargo, en ese mismo instante, el voltaje v_+ de la terminal no inversora tendrá un valor muy pequeño, que dependerá del voltaje de offset de salida V_{OO}. Esto es,

$$v_d = v_+ - v_- = v_+ = V_{OO}$$

que tiene un valor positivo. Pero v_d será amplificado como resultado de la muy elevada ganancia del amplificador operacional (típicamente 2×10^5), y alimentará la salida del amplificador operacional hasta la saturación positiva $+V_{sat}$. El capacitor C empezará a cargarse a través de R hasta $+V_{sat}$. No obstante, en cuanto el voltaje a través de C, que es igual a v_-, sea un poco mayor que v_+, entonces $v_d = v_+ - v_-$ se hará negativo y la salida del amplificador operacional cambiará el voltaje de saturación negativo $-V_{sat}$. El funcionamiento del circuito puede dividirse en dos modos: modo 1, para $v_d > 0$ V, y modo 2, para $v_d < 0$ V.

Durante el modo 1, $v_d > 0$ V y el voltaje de salida del amplificador operacional es igual al voltaje de saturación positivo $+V_{sat}$. El voltaje v_+ se convierte en

$$v_+ = \frac{R_1}{R_1 + R_F}(+V_{sat}) \tag{16.11}$$

El capacitor C de nuevo empezará a cargarse hacia $+V_{sat}$ a través de R. En cuanto el voltaje a través de C sea un poco mayor que v_+, entonces $v_d = v_+ - v_-$ se hará negativo y la salida del amplificador operacional es obligada a ir hacia el voltaje de saturación negativo $-V_{sat}$.

Durante el modo 2, $v_d < 0$ V y el voltaje de salida del amplificador operacional es igual al de saturación negativa $-V_{sat}$. El voltaje v_+ puede obtenerse con la regla del divisor de voltaje

$$v_+ = \frac{R_1}{R_1 + R_F}(-V_{sat}) \tag{16.12}$$

Siempre que v_d sea negativo, la salida se mantendrá en el voltaje de saturación negativa. El capacitor se descargará y a continuación se volverá a cargar a través de R hacia $-V_{sat}$. Cuando el voltaje a través de C sea un poco más negativo que v_+, entonces $v_d = v_+ - v_-$ se hará positivo y la salida del amplificador operacional se verá obligada a cambiar hacia el voltaje de saturación positivo $+V_{sat}$. Entonces, de nuevo, empieza el modo 1 y el ciclo se repite.

El voltaje v_+ actúa como referencia. El voltaje del capacitor v_- trata de seguir a v_+. Sin embargo, en cuanto la magnitud de v_- se hace ligeramente mayor que la de v_+, v_+ cambia su polaridad. Como resultado, la salida oscila del positivo al negativo y viceversa. Las formas de onda del voltaje de salida y del voltaje del capacitor se muestran en la figura 16.16(b).

Suponiendo que $+V_{sat}$ es el voltaje de salida y que el capacitor tiene un voltaje inicial $-V_{th}$ durante el modo 1, el circuito equivalente durante el periodo de carga es el que se muestra en la figura 16.16(c). Utilizando la LKV, se puede escribir

$$V_{sat} = Ri_C + \frac{1}{C}\int i_C\,dt - V_{th}$$

que da el valor de la corriente de carga $i_C(t)$ como

$$i_C(t) = \frac{V_{sat} + V_{th}}{R} e^{-t/RC} \tag{16.13}$$

donde $$V_{th} = \frac{R_1}{R_1 + R_F} V_{sat} \tag{16.14}$$

www.elsolucionario.net

El voltaje del capacitor $v_C(t)$ puede obtenerse de

$$v_C(t) = V_{sat} - (V_{sat} + V_{th})e^{-t/RC} \quad \textbf{(16.15)}$$

En $t = t_1$, el capacitor está recargado a V_{th}. Esto es, $v_C(t = t_1) = V_{th}$. De acuerdo con la ecuación (16.15),

$$V_{th} = V_{sat} - (V_{sat} + V_{th})e^{-t_1/RC} \quad \textbf{(16.16)}$$

lo que da

$$t_1 = -RC \ln \frac{V_{sat} - V_{th}}{V_{sat} + V_{th}} = -RC \ln \frac{V_{sat} - R_1 V_{sat}/(R_1 + R_F)}{V_{sat} + R_1 V_{sat}/(R_1 + R_F)}$$

$$= -RC \ln \frac{R_F}{2R_1 + R_F} = RC \ln \frac{2R_1 + R_F}{R_F} \quad \textbf{(16.17)}$$

El periodo T del voltaje de salida está dado por

$$T = t_1 + t_2 = 2t_1 = 2RC \ln \frac{2R_1 + R_F}{R_F} = 2RC \ln\left(1 + \frac{2R_1}{R_F}\right) \quad \textbf{(16.18)}$$

Por tanto, la frecuencia del voltaje de salida f_o está dada por

$$f_o = \frac{1}{T} = \frac{1}{2RC \ln (1 + 2R_1/R_F)} \quad \textbf{(16.19)}$$

La ecuación (16.19) demuestra que la frecuencia de salida depende no sólo de la constante de tiempo $\tau = RC$, sino también de la relación entre R_1 y R_F. Si $R_F \approx 1.164R_1$, la ecuación (16.19) se reduce a

$$f_o = \frac{1}{2RC} \quad \textbf{(16.20)}$$

▸ **NOTAS:**

1. Las entradas del amplificador operacional están sujetas a grandes voltajes diferenciales. Para prevenir que fluya una excesiva corriente diferencial hacia el amplificador operacional, lo que se hace es conectar una resistencia R_S en serie, del orden de los 100 kΩ, en cada una de las terminales inversora y no inversora del amplificador operacional.
2. Se puede reducir el voltaje de salida pico a pico conectando un par de diodos zener, uno contra otro en la terminal de salida.

EJEMPLO 16.3 D ▸ **Diseño de un generador de onda cuadrada**

(a) Diseñar el generador de onda cuadrada que se muestra en la figura 16.16(a), de manera que f_o = 5 kHz. Suponer que $+V_{sat} = |-V_{sat}| = 14$ V.

(b) Utilizar PSpice/SPICE para verificar el diseño. Para una transición más marcada, utilizar el macromodelo del LM111.

SOLUCIÓN

(a) Los pasos para diseñar el generador de onda cuadrada son los siguientes:

Paso 1. Elegir el valor de R_1: sea R_1 = 10 kΩ.

Paso 2. A fin de simplificar el diseño, escoger $R_F = 1.164R_1$ y determinar R_F:

$$R_F = 1.164R_1 = 1.164 \times 10\ \text{k}\Omega = 11.64\ \text{k}\Omega \qquad \text{(usar un potenciómetro de 20 k}\Omega\text{)}$$

Paso 3. Escoger un valor para C: sea C = 0.01 μF.

Paso 4. Calcular el valor de R a partir de la ecuación (16.20):

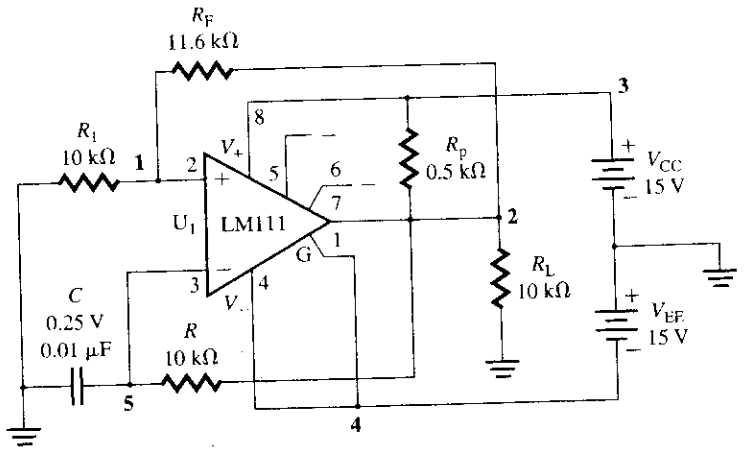
$$R = \frac{1}{2Cf_o} = \frac{1}{2 \times 0.01\ \mu\text{F} \times 5\ \text{kHz}} = 10\ \text{k}\Omega$$

www.elsolucionario.net

(b) El circuito para la simulación con PSpice se muestra en la figura 16.17. El listado del archivo de circuito es el siguiente:

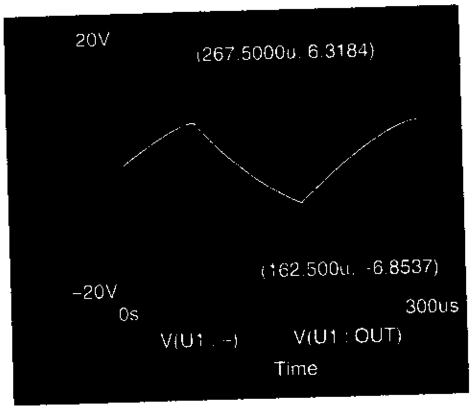
```
Ejemplo 16.3 Generador de onda cuadrada
R1    0  1   10k
RF    1  2   11.6k
VCC   3  0   15V
VEE   0  4   15V
RL    0  2   10k
R     5  2   10k
C     0  5   0.01µF    IC=0.25V          ; Asigna una condición inicial
.LIB NOM.LIB                             ; Invoca al archivo NOM.LIB de la biblioteca para el
                                           macromodelo del comparador LM111
XU1    1    5    3    4    2    4   LM111     ; Invoca al LM111
*      vi+  vi-  vp+  vp   -vo  tierra nombre del modelo
.TRAN  1US  300US  UIC                   ; Análisis transitorio usando la condición inicial
.PROBE
.END
```

FIGURA 16.17 Generador de onda cuadrada para la simulación con PSpice



Las formas de onda de salida se muestran en la figura 16.18. Los resultados son: V_{sat} = 13.53 V (el valor esperado es 14 V), $-V_{sat} = -14.83$ V (el valor esperado es -14 V), V_{th} = 6.3 V, $-V_{th}$ = -6.8 V y $T = 2 \times (267.5 - 162.5) = 210$ µs (el valor esperado es 200 µs). El voltaje de salida no cambia de manera marcada de un estado a otro. No se trata de una onda cuadrada completa, debido a la rapidez de respuesta y a los límites de ancho de banda del amplificador operacional.

FIGURA 16.18 Formas de onda del voltaje de salida del ejemplo 16.3



www.elsolucionario.net

ASPECTO PRINCIPAL DE LA SECCIÓN 16.5

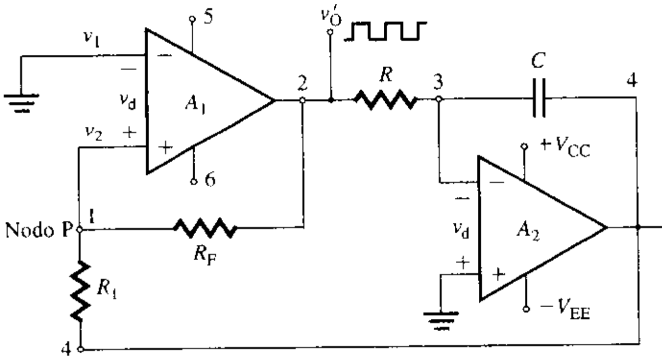
- Se puede generar una onda cuadrada haciendo que la salida del amplificador operacional oscile entre el voltaje de saturación positivo $+V_{sat}$ y el de saturación negativo $-V_{sat}$. Esto se logra conectando un multivibrador biestable (o un disparador Schmitt) en el lazo de retroalimentación. Este generador de onda cuadrada también se conoce como *multivibrador libre* o *astable.*

16.6 *Generadores de onda triangular*

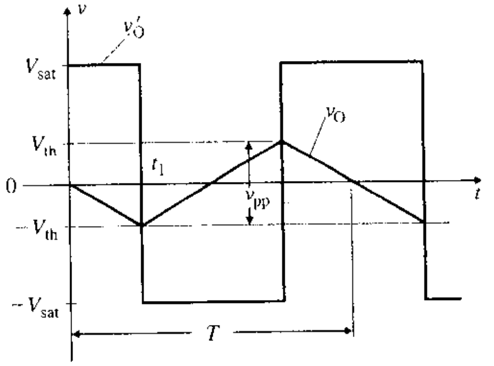
Se puede obtener un generador de onda triangular integrando la salida de onda cuadrada de un circuito disparador Schmitt. Lo anterior puede hacerse poniendo en cascada un integrador con un multivibrador biestable (o un disparador Schmitt), como se muestra en la figura 16.19(a), que está formada por un comparador A_1 y un integrador A_2. El comparador A_1 compara de manera continua la entrada en la terminal no inversora v_+ en el punto P con la entrada en la terminal inversora v_- (esto es, 0 V). Por tanto, el voltaje diferencial es $v_d = v_+ - v_- = v_+$. Debido a la elevada ganancia del amplificador operacional, la salida de A_1 será igual al voltaje de saturación negativo $-V_{sat}$ o positivo $+V_{sat}$ cuando v_+ sea un poco menor o mayor que 0 V, respectivamente.

A fin de examinar el principio del funcionamiento del generador de onda triangular, supóngase que cuando se habilitan los voltajes de alimentación V_{CC} y $-V_{EE}$, el voltaje de la terminal no inversora es un poco mayor que 0 V, como resultado del voltaje de offset de entrada del amplificador operacional. Debido a la elevada ganancia del amplificador operacional, la salida de A_1 se conmutará al voltaje de saturación positivo $+V_{sat}$. Por tanto, la salida del amplificador operacional se verá forzada a oscilar entre el voltaje de saturación positivo $+V_{sat}$ y el de saturación negativo $-V_{sat}$. Los voltajes de salida de A_1 y A_2 se ilustran en la figura 16.19(b). El funcionamiento del circuito puede dividirse en dos modos.

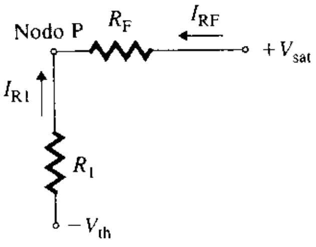
FIGURA 16.19 Generador de onda triangular



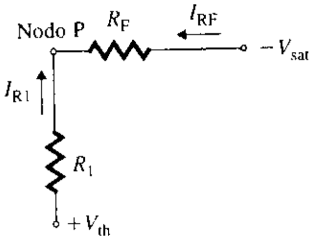
(a) Circuito



(b) Formas de onda



(c) Circuito equivalente



(d) Circuito equivalente

www.elsolucionario.net

Durante el modo 1, $v_+ > 0$ V y la salida de A_1 es igual al voltaje de saturación positivo $+V_{sat}$, que es la entrada del integrador inversor A_2. La salida de A_2 será una rampa con pendiente negativa. Por tanto, un lado de R_F estará a $+V_{sat}$ y un lado de R_1 estará en la rampa con pendiente negativa de A_2. Cuando la rampa con pendiente negativa excede un cierto valor $-V_{th}$, el voltaje en el punto P será un poco menor que 0 V, y la salida de A_1 conmutará del voltaje de saturación positivo $+V_{sat}$ al voltaje de saturación negativo $-V_{sat}$.

El circuito equivalente para determinar la condición bajo la cual el circuito conmuta hacia el voltaje de saturación negativo se muestra en la figura 16.19(c). Dado que la corriente que fluye hacia el amplificador operacional es despreciable, $I_{R1} = -I_{RF}$. Esto es,

$$\frac{-V_{th}}{R_1} = \frac{-V_{sat}}{R_F}$$

que da la condición para $v_+ < 0$ V como

$$-V_{th} = \frac{R_1}{R_F}(-V_{sat}) \tag{16.21}$$

Durante el modo 2, $v_+ < 0$ V y la salida de A_1 es igual al voltaje de saturación negativo $-V_{sat}$, que es la entrada del integrador A_2. La salida de A_2 será una rampa con pendiente positiva. Cuando la rampa con pendiente positiva excede un cierto valor $+V_{th}$, el voltaje en el punto P es un poco mayor que 0 V, y la salida de A_1 conmutará del voltaje de saturación negativo $-V_{sat}$ al voltaje de saturación positivo $+V_{sat}$. Cuando esto ocurre, de nuevo se inicia el modo 1, y el ciclo se repite.

El circuito equivalente para determinar la condición bajo la cual el circuito conmuta hacia el voltaje de saturación positivo se muestra en la figura 16.19(d). Despreciando la corriente que fluye hacia el amplificador operacional, se tiene que $I_{R1} = -I_{RF}$. Esto es,

$$\frac{V_{th}}{R_1} = \frac{V_{sat}}{R_F}$$

que da la condición para $v_+ > 0$ V como

$$V_{th} = \frac{R_1}{R_F}(+V_{sat}) \tag{16.22}$$

donde $V_{sat} = |+V_{sat}| = |-V_{sat}|$. La amplitud de salida pico a pico de la onda triangular está dada por

$$v_{pp} = V_{th} - (-V_{th}) = \frac{2R_1}{R_F} V_{sat} \tag{16.23}$$

Se pueden determinar el periodo y la frecuencia del voltaje de salida a partir del tiempo requerido para cargar el capacitor, desde $-V_{th}$ a V_{th}, o desde V_{th} a $-V_{th}$. Considérese el voltaje del capacitor durante el modo 2, cuando el voltaje de entrada al integrador es $-V_{sat}$. Esto es,

$$v_C(t) = -\frac{1}{RC}\int v'_O\, dt - V_{th} = -\frac{1}{RC}\int (-V_{sat})\, dt - V_{th}$$

$$= \frac{V_{sat}}{RC}t - V_{th} \tag{16.24}$$

A la mitad del periodo, $t = t_1 = T/2$ y $v_C(t = T/2) = V_{th}$, y con la ecuación (16.24) se obtiene

$$V_{th} = \frac{V_{sat}}{RC}\left(\frac{T}{2}\right) - V_{th}$$

www.elsolucionario.net

que da el periodo como

$$T = \frac{4RCV_{th}}{V_{sat}} \tag{16.25}$$

Remplazando el valor V_{th} de la ecuación (16.22), se tiene el periodo de la onda triangular

$$T = \frac{4RC}{V_{sat}} \times \frac{R_1 V_{sat}}{R_F} = \frac{4RCR_1}{R_F} \tag{16.26}$$

que da la frecuencia de oscilación como

$$f_o = \frac{R_F}{4RCR_1} \tag{16.27}$$

EJEMPLO 16.4 ▸ **D**

Diseño de un generador de onda triangular

(a) Diseñar el generador de onda triangular que se muestra en la figura 16.19(a), de manera que $f_o = 4$ kHz y $V_{th} = |-V_{th}| = 5$ V. Suponer que $+V_{sat} = |-V_{sat}| = 14$ V.

(b) Utilizar PSpice/SPICE para verificar el diseño.

SOLUCIÓN

(a) Los pasos que se siguen para diseñar el generador de onda triangular son:

Paso 1. Determinar los valores de R_1 y R_F. La ecuación (16.22) da

$$\frac{R_1}{R_F} = \frac{V_{th}}{V_{sat}} = \frac{5}{14} = 0.36$$

Sea $R_1 = 10$ kΩ; entonces

$$R_F = R_1/0.36 = 10\ \text{k}\Omega/0.36 = 28\ \text{k}\Omega \quad \text{(usar un potenciómetro de 30 k}\Omega\text{)}$$

Paso 2. Escoger un valor adecuado para C: sea $C = 0.01$ μF.

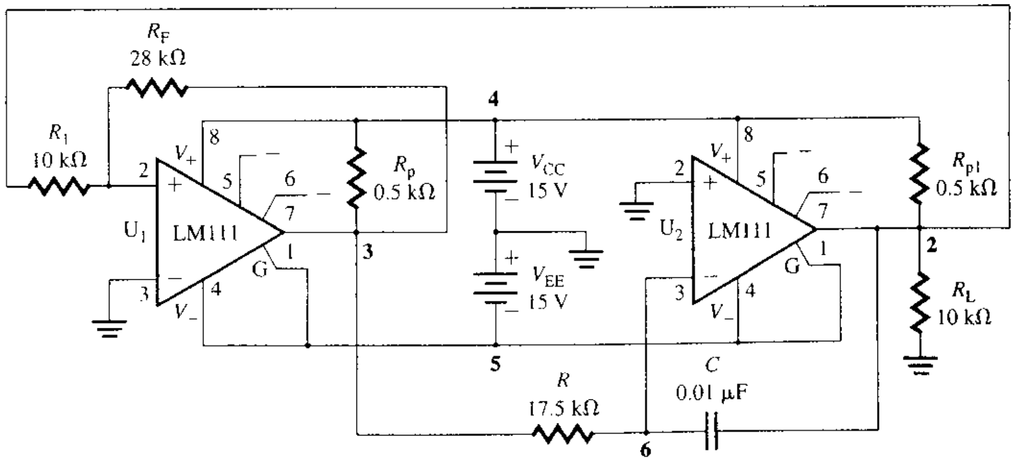
Paso 3. Determinar el valor de R. La ecuación (16.27) da

$$R = \frac{R_F}{4f_oCR_1} \tag{16.28}$$

$$= \frac{28\ \text{k}\Omega}{4 \times 4\ \text{kHz} \times 0.01\ \mu\text{F} \times 10\ \text{k}\Omega} = 17.5\ \text{k}\Omega \quad \text{(usar un potenciómetro de 20 k}\Omega\text{)}$$

(b) El circuito para la simulación con PSpice se muestra en la figura 16.20. El amplificador operacional está simulado con el macromodelo LM111 de PSpice. El listado del archivo del circuito es el siguiente:

FIGURA 16.20 Generador de onda triangular para la simulación con PSpice

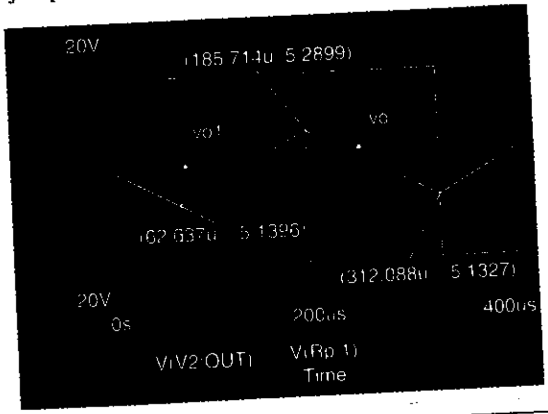


www.elsolucionario.net


```
Ejemplo 16.4 Generador de onda triangular
R1   2  1  10k
RF   1  3  28k
VCC  4  0  15V
VEE  0  5  15V
RL   2  0  10k        ; Resistencia de carga
R    3  6  17.5k
C    6  2  0.01uF
Rp   3  4  0.5k
Rp1  2  4  0.5k
.LIB NOM.LIB          ; Invoca al archivo NOM.LIB de la biblioteca para el macromodelo de LM111
XU1  1  0  4  5  3  5  LM111
XU2  0  6  4  5  2  5  LM111
*  vi+  vi-  vp+  vp  -vo   tierra nombre del modelo
.TRAN 1US 400US UIC   ; Análisis transitorio usando la condición inicial
.PROBE
.END
```

Las gráficas generadas por PSpice de los voltajes a la salida de los amplificadores A_1 y A_2 se muestran en la figura 16.21. Los resultados son: V_{sat} = 14.4 V (el valor esperado es 14 V), $-V_{sat}$ = $-$14.8 V(el valor esperado es $-$14 V), V_{th} = 5.3 V (el valor esperado es 5 V), $-V_{th}$ = $-$5.2 V (el valor esperado es $-$5 V) y T = 312.1 $-$ 62.6 = 249.5 μs (el valor esperado es 250 μs). Si se hace que la constante de tiempo del integrador $\tau = RC$ sea mucho menor que el periodo de la forma de onda de salida, la onda triangular puede hacerse muy parecida a una onda senoidal.

FIGURA 16.21 Formas de onda de salida para el ejemplo 16.4



ASPECTOS PRINCIPALES DE LA SECCIÓN 16.6

- Se puede producir un generador de onda triangular integrando la salida de onda cuadrada de un disparador Schmitt. Esto se puede hacer poniendo en cascada un integrador con un multivibrador biestable (o un disparador Schmitt).
- Si la constante de tiempo del integrador $\tau = RC$ se hace mucho menor que el periodo de la forma de onda de salida, la onda triangular es muy parecida a una onda senoidal.

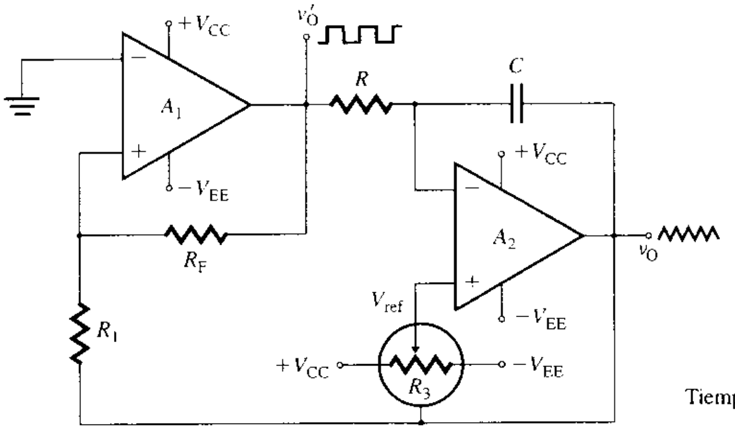
16.7 ▸ *Generadores de onda diente de sierra*

En una forma de onda triangular, el tiempo de levantamiento es siempre igual al tiempo de caída. Esto es, se necesita el mismo tiempo para que una onda triangular vaya de $-V_{th}$ a $+V_{th}$ y de $+V_{th}$ a $-V_{th}$. Por otra parte, una forma de onda diente de sierra tiene tiempos de levantamiento y caída diferentes. El tiempo de levantamiento puede ser más corto que el tiempo de caída, o viceversa. El generador de onda triangular de la figura 16.19(a) puede

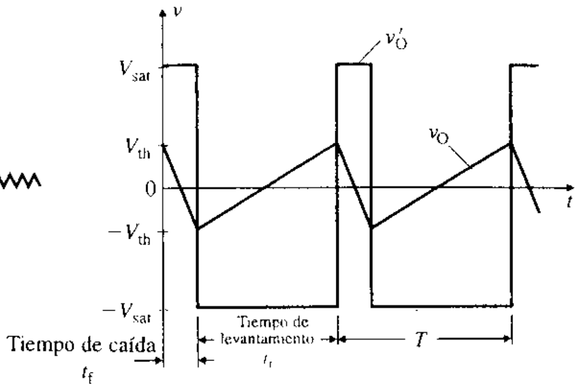
www.elsolucionario.net

ser convertido en un generador diente de sierra agregando un voltaje variable de cd V_{ref} a la terminal no inversora del amplificador operacional. La adición de V_{ref}, que actúa como señal de referencia para el integrador A_2, puede hacerse utilizando un potenciómetro, como se muestra en la figura 16.22(a). Las formas de onda del voltaje se muestran en la figura 16.22(b). Igual que en el caso del generador de onda triangular, el funcionamiento del circuito puede dividirse en dos modos.

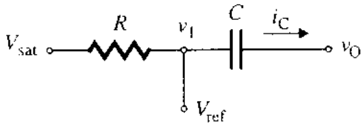
FIGURA 16.22 Generador de onda diente de sierra



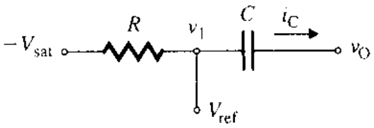
(a) Circuito



(b) Formas de onda



(c) Circuito equivalente



(d) Circuito equivalente

Durante el modo 1, $v_+ > 0$ V y la salida de A_1 es igual al voltaje de saturación positivo $+V_{sat}$, que es la señal de entrada al integrador A_2. El circuito equivalente para el funcionamiento del integrador se muestra en la figura 16.22(c). Al inicio de este modo, el voltaje de salida es V_{th}, y el voltaje en la terminal inversora es $v_1 \approx V_{ref}$. Por tanto, el voltaje inicial en el capacitor es

$$v_C(t = 0) = v_1 - v_O = V_{ref} - V_{th}$$

El voltaje instantáneo a través del capacitor $v_C(t)$ está dado por

$$V_{ref} - v_O(t) = \frac{1}{C}\int i_C\, dt + v_C(t = 0) = \frac{1}{C}\int \frac{V_{sat} - V_{ref}}{R}\, dt + V_{ref} - V_{th}$$

lo que da el voltaje de salida instantáneo como

$$v_O(t) = V_{th} - \frac{V_{sat} - V_{ref}}{RC}\, t \tag{16.29}$$

Al final de este modo (con $t = t_1$), el voltaje de salida ha cambiado a $-V_{th}$, cuyo valor se puede determinar a partir de la ecuación (16.21). Esto es, $v_O(t = t_1) = -V_{th}$. De la ecuación (16.29),

$$-V_{th} = V_{th} - \frac{V_{sat} - V_{ref}}{RC}\, t_1$$

www.elsolucionario.net

que da la duración del modo 1 como

$$t_1 = \frac{2RCV_{th}}{V_{sat} - V_{ref}} \tag{16.30}$$

Durante el modo 2, $v_+ < 0$ V y la salida de A_1 es igual al voltaje de saturación negativo $-V_{sat}$, que es la entrada al integrador A_2. El circuito equivalente para el funcionamiento del integrador se muestra en la figura 16.22(d). Al inicio de este modo el voltaje de salida es $-V_{th}$ y el voltaje inicial en el capacitor es

$$v_C(t = 0) = v_1 - v_O = V_{ref} + V_{th}$$

Si se redefine el origen de tiempo $t = 0$ para ser igual el inicio de este modo, el voltaje instantáneo a través del capacitor está dado por

$$V_{ref} - v_O(t) = \frac{1}{C}\int i_C\, dt + v_C(t = 0) = \frac{1}{C}\int \frac{-V_{sat} - V_{ref}}{R}\, dt + V_{ref} + V_{th}$$

que da el voltaje de salida instantáneo como

$$v_O(t) = -V_{th} + \frac{V_{sat} + V_{ref}}{RC}\, t \tag{16.31}$$

Al final de este modo (con $t = t_2$), el voltaje de salida ha cambiado a V_{th}, cuyo valor se puede determinar a partir de la ecuación (16.22). Esto es, $v_O(t = t_2) = V_{th}$. De la ecuación (16.31) se tiene

$$V_{th} = -V_{th} + \frac{V_{sat} + V_{ref}}{RC}\, t_2$$

lo que da la duración para el modo 2 como

$$t_2 = \frac{2RCV_{th}}{V_{sat} + V_{ref}} \tag{16.32}$$

El periodo de la onda diente de sierra se puede determinar a partir de las ecuaciones (16.30) y (16.32):

$$T = t_1 + t_2 = \frac{2RCV_{th}}{V_{sat} - V_{ref}} + \frac{2RCV_{th}}{V_{sat} + V_{ref}} = \frac{4RCV_{th}V_{sat}}{V_{sat}^2 - V_{ref}^2} \tag{16.33}$$

donde la frecuencia de oscilación es

$$f_o = \frac{V_{sat}^2 - V_{ref}^2}{4RCV_{th}V_{sat}} \tag{16.34}$$

El ciclo útil k, que se define como la relación de t_1 respecto a T, puede determinarse de la siguiente manera, a partir de las ecuaciones (16.30) y (16.33):

$$k = \frac{t_1}{T} = \frac{2RCV_{th}}{V_{sat} - V_{ref}} \times \frac{V_{sat}^2 - V_{ref}^2}{4RCV_{th}V_{sat}} = \frac{V_{sat} + V_{ref}}{2V_{sat}}$$

$$= \frac{1}{2}\left[1 + \frac{V_{ref}}{V_{sat}}\right] \tag{16.35}$$

▸ **NOTA:** Este circuito permite al diseñador contar con mayor control sobre el aspecto de la forma de onda de salida, debido a que se pueden variar los valores de k, T y V_{th}.

EJEMPLO 16.5 ▸ **D**

Diseño de un generador de onda diente de sierra Diseñar el generador de onda diente de sierra mostrado en la figura 16.22(a), de manera que $f_o = 4$ kHz, $V_{th} = 5$ V y un ciclo útil $k = 0.25$. Suponer que $V_{sat} = |-V_{sat}| = 14$ V.

SOLUCIÓN

Los pasos utilizados para diseñar el generador de onda diente de sierra son:

www.elsolucionario.net

Paso 1. Calcular el valor de V_{ref} que se requiere para obtener el ciclo útil k deseado. De la ecuación (16.35),

$$V_{ref} = (2k - 1)V_{sat} \tag{16.36}$$
$$= (2 \times 0.25 - 1) \times 14 = -7 \text{ V}$$

Paso 2. Determinar los valores de R_1 y R_F. La ecuación (16.22) da

$$\frac{R_1}{R_F} = \frac{V_{th}}{V_{sat}} = \frac{5}{14} = 0.36$$

Sea $R_1 = 10 \text{ k}\Omega$; por tanto,

$$R_F = R_1/0.36 = 10 \text{ k}\Omega/0.36 = 28 \text{ k}\Omega \quad \text{(usar un potenciómetro de 30 k}\Omega\text{)}$$

Paso 3. Escoger un valor adecuado para C: sea $C = 0.01\ \mu\text{F}$.

Paso 4. Calcular el valor de R. La ecuación (16.34) da

$$R = \frac{V_{sat}^2 - V_{ref}^2}{4f_o C V_{th} V_{sat}} \tag{16.37}$$
$$= \frac{14^2 - (-7)^2}{4 \times 4 \text{ kHz} \times 0.01\ \mu\text{F} \times 5 \times 14} = 13.1 \text{ k}\Omega \quad \text{(usar un potenciómetro de 15 k}\Omega\text{)}$$

ASPECTO PRINCIPAL DE LA SECCIÓN 16.7

- La forma de onda diente de sierra tiene tiempos de elevación y de caída diferentes. El tiempo de elevación puede ser más corto que el tiempo de caída, o viceversa. El generador de onda triangular puede convertirse en un generador de onda diente de sierra agregando un voltaje variable de cd V_{ref} a la terminal no inversora del amplificador operacional.

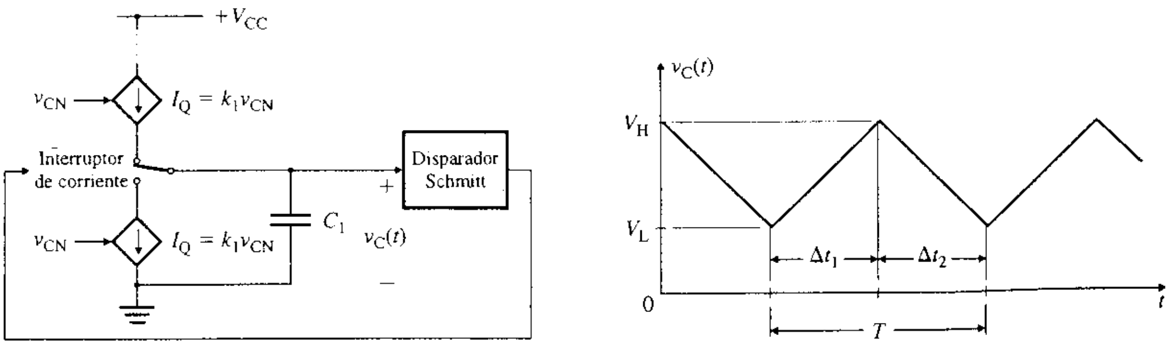
16.8 ▸ *Osciladores controlados por voltaje*

El *oscilador controlado por voltaje* (VCO, por sus siglas en inglés) es un circuito oscilador en el que la frecuencia de oscilación está controlada por un voltaje aplicado en forma externa. A menudo, en un VCO se requiere una relación lineal entre la frecuencia de oscilación f_o y el voltaje de control v_C. El oscilador controlado por voltaje también se conoce como *convertidor de voltaje a frecuencia* (V/F). Los osciladores controlados por voltaje se utilizan en muchas aplicaciones, como la modulación de frecuencia (FM), la generación de tonos y la manipulación por corrimiento de frecuencia (FSK).

Con el fin de convertir un voltaje en una frecuencia, lo que generalmente se hace es cargar y descargar un capacitor utilizando una corriente constante, cuyo valor dependerá de un voltaje aplicado en forma externa. La carga empieza cuando el voltaje del capacitor cae hasta el voltaje de umbral inferior V_L. De manera similar, la descarga se inicia cuando el voltaje del capacitor alcanza el voltaje de umbral superior V_H.

En la figura 16.23(a) se muestra el diagrama de bloques simplificado del funcionamiento de un VCO. Para cargar y descargar el capacitor C_1, se utilizan fuentes de corrien-

FIGURA 16.23 Principio de un oscilador controlado por voltaje



(a) Diagrama de bloques (b) Forma de onda del voltaje del capacitor

www.elsolucionario.net

te. La entrada al disparador Schmitt es el voltaje del capacitor; la salida del disparador Schmitt tiene dos niveles de voltaje de umbral de conmutación de V_L y V_H, que controlan el cierre y la apertura del interruptor de corriente. Por tanto, dependiendo del voltaje del capacitor $v_C(t)$, el interruptor de corriente conecta el capacitor, ya sea a la fuente de corriente superior, para la carga, o a la fuente de corriente inferior, para la descarga. La forma de onda del voltaje del capacitor aparece en la figura 16.23(b); éste tiene dos modos: carga y descarga.

Modo de carga

Durante el modo de carga, el capacitor es cargado por la fuente de corriente superior I_Q, desde el voltaje de umbral inferior V_L hasta el nivel de disparo superior V_H. El tiempo requerido para cargar el capacitor, de V_L hasta V_H, está dado por

$$\Delta t_1 = \frac{C_1}{I_Q} \Delta v_C = \frac{C_1}{I_Q} (V_H - V_L) \tag{16.38}$$

Modo de descarga

El modo de descarga se inicia cuando el capacitor está cargado al nivel de disparo superior V_H. En este punto, el interruptor de corriente desconecta el capacitor C_1 de la fuente de corriente superior y lo conecta a la fuente de corriente inferior. Luego, el capacitor es descargado por la fuente de corriente inferior hasta alcanzar el nivel de disparo inferior V_L. El tiempo requerido para la descarga del capacitor, de V_H a V_L, está dado por

$$\Delta t_2 = -\frac{C_1}{I_Q} \Delta v_C = -\frac{C_1}{I_Q} (V_L - V_H) = \frac{C_1}{I_Q} (V_H - V_L) \tag{16.39}$$

Siempre que las corrientes de carga y de descarga tengan la misma magnitud que I_Q, $\Delta t_1 = \Delta t_2$. El periodo de oscilación T está dado por

$$T = \Delta t_1 + \Delta t_2 = \frac{2C_1(V_H - V_L)}{I_Q} \tag{16.40}$$

lo que da la frecuencia de oscilación f_o como

$$f_o = \frac{1}{T} = \frac{I_Q}{2C_1(V_H - V_L)} \tag{16.41}$$

Supóngase que las fuentes de corriente controladas por voltaje tienen una relación lineal entre el voltaje y la corriente. Esto es,

$$I_Q = G_m(v_{CN} + V_{CO}) \tag{16.42}$$

donde G_m = transconductancia de la fuente de corriente, en A/V
v_{CN} = voltaje de control aplicado, en V
V_{CO} = voltaje constante

Por tanto, la frecuencia de oscilación será una función lineal del voltaje de control v_{CN}. Esto es,

$$f_o = \frac{I_Q}{2C_1(V_H - V_L)} = \frac{G_m(v_{CN} + V_{CO})}{2C_1(V_H - V_L)} \tag{16.43}$$

lo que da el coeficiente de transferencia voltaje a frecuencia K_{vf} como

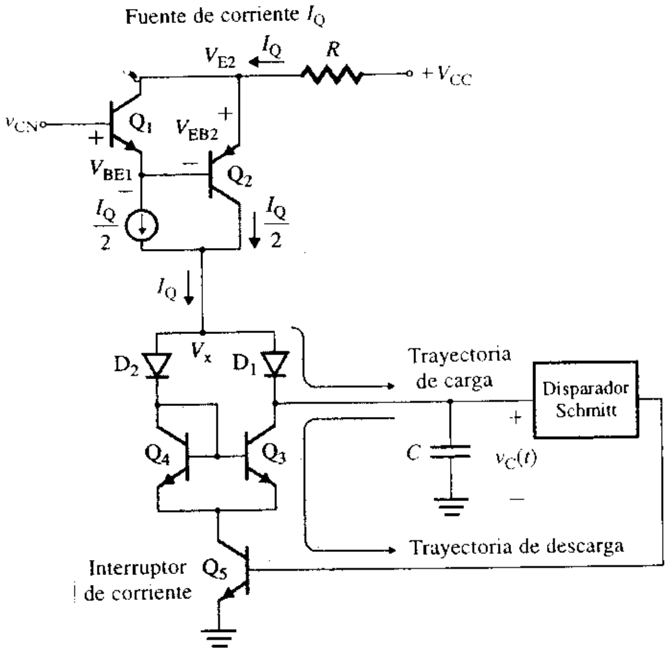
$$K_{vf} = \frac{df_o}{dv_{CN}} = \frac{G_m}{2C_1(V_H - V_L)} \tag{16.44}$$

Realización del circuito

En la figura 16.24 se muestra una realización del circuito de carga y descarga del capacitor. Se puede dividir en dos partes: una fuente de corriente controlada por voltaje y un interruptor de corriente.

www.elsolucionario.net

FIGURA 16.24
Realización del circuito



Fuente de corriente controlada por voltaje La fuente de corriente controlada por voltaje está formada por un transistor *npn* Q_1 y un transistor *pnp* Q_2. El voltaje en el emisor de Q_2 está dado por

$$V_{E2} = v_{CN} - V_{BE1} + V_{EB2}$$

lo que da la corriente de la fuente I_Q que fluye por R como

$$I_Q = \frac{V_{CC} - V_{E2}}{R} = \frac{V_{CC} - v_{CN} + V_{BE1} - V_{EB2}}{R} \quad \textbf{(16.45)}$$

Dado que V_{BE1} (para un transistor *npn*) $\approx V_{EB2}$ (para un transistor *pnp*) dentro del intervalo de 10 a 50 mV, I_Q de la ecuación (16.45) puede calcularse en forma aproximada mediante

$$I_Q \approx \frac{V_{CC} - v_{CN}}{R} \quad \textbf{(16.46)}$$

la cual da una relación lineal entre la fuente de corriente I_Q y el voltaje de control v_{CN}.

Interruptor de corriente El interruptor de corriente está formado por los diodos D_1 y D_2, y los transistores Q_3, Q_4 y Q_5. El transistor Q_5 está controlado por el disparador Schmitt, y funciona como interruptor de activación o desactivación. Cuando Q_5 está desactivado, el capacitor C es cargado por la fuente de corriente I_Q a través del diodo D_1. El diodo D_2 y los transistores Q_3 y Q_4 están desactivados. Cuando Q_5 está activado (en saturación) por acción del disparador Schmitt, D_2 , Q_3 y Q_4 también están activados. Como resultado, la corriente I_Q de la fuente fluye por D_2 y Q_4, en lugar de pasar por el diodo D_1. El voltaje en el ánodo del diodo D_2 se convierte en

$$V_x = V_{D2(\text{ánodo})} = V_{D2} + V_{BE4} + V_{CE5(\text{sat})} = 0.6 + 0.6 + 0.2 = 1.4\text{ V}$$

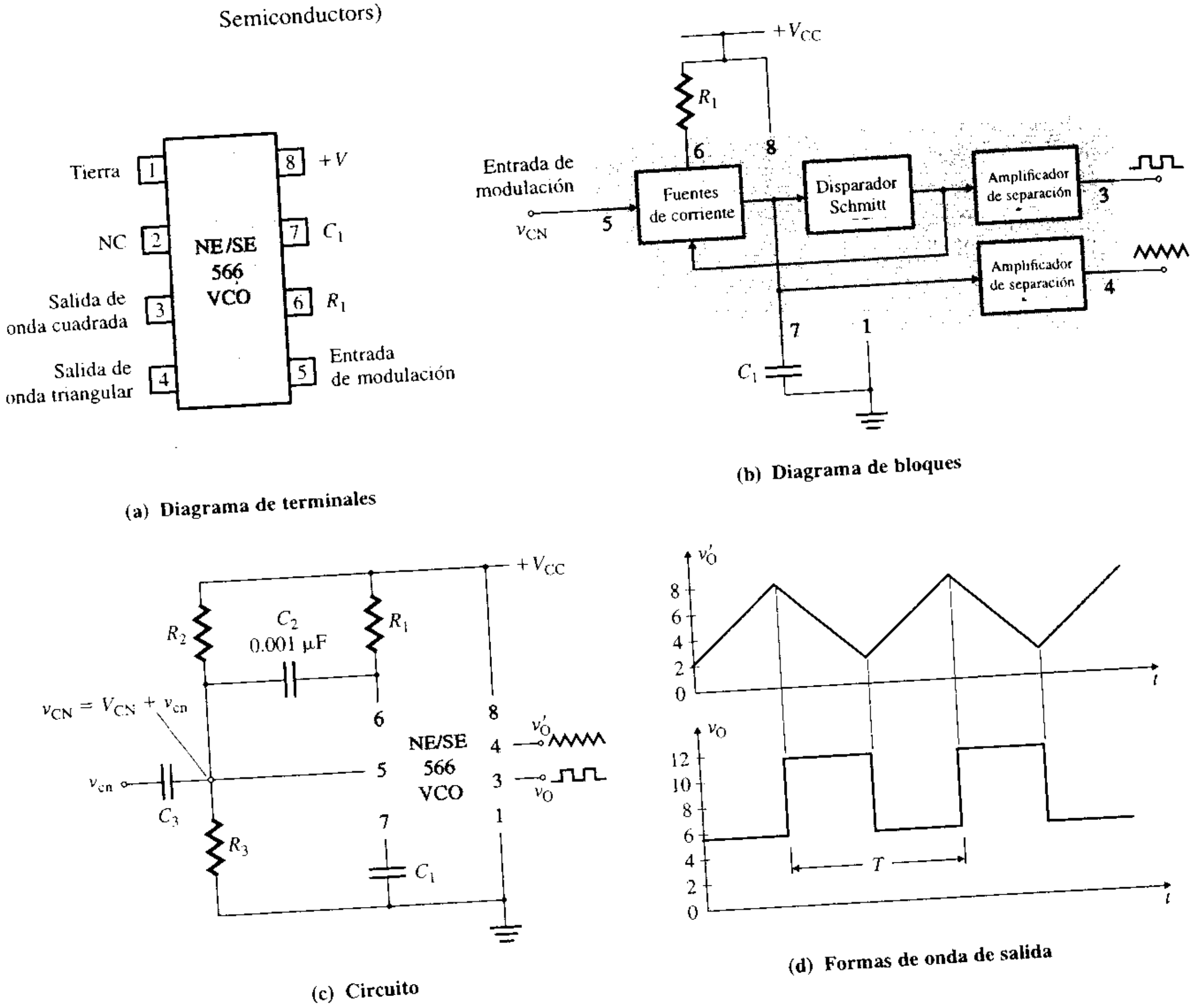
No obstante, el voltaje en el cátodo del diodo D_1 es el voltaje del capacitor $v_C(t)$, que será mayor que 1.4 V. Por tanto, el diodo D_1 estará en polarización inversa (esto es, estará desactivado). El capacitor C se descargará a través de Q_3 con una velocidad dada por I_Q. La corriente que pasa por Q_3 es igual a la corriente que fluye por Q_4. Por tanto, el transistor Q_5 llevará una corriente igual a $2I_Q$.

www.elsolucionario.net

El VCO NE/SE-566

Un ejemplo común de un circuito integrado de oscilador controlado por voltaje es el VCO NE/SE-566, cuyo diagrama de terminales aparece en la figura 16.25(a), mientras que el diagrama de bloques interno se muestra en la figura 16.25(b). Este VCO produce salidas simultáneas de onda cuadrada y de onda triangular, a frecuencias hasta de 1 MHz. Ambas salidas están separadas, de manera que la impedancia de salida de cada una de ellas es de 50Ω. La amplitud normal de la onda cuadrada es de 5.4 V pico a pico, y la de la onda triangular de 2.4 V pico a pico. En la figura 16.25(c) se muestra un diagrama común de conexiones y las salidas típicas están ilustradas en la figura 16.25(d).

FIGURA 16.25 Oscilador controlado por voltaje NE/SE-566 (cortesía de Philips Semiconductors)



(a) **Diagrama de terminales**

(b) **Diagrama de bloques**

(c) **Circuito**

(d) **Formas de onda de salida**

La frecuencia de salida está determinada por un resistor R_1 y un capacitor C_1 externos, y por el voltaje v_{CN} aplicado en la terminal de control 5. El valor de cd nominal V_{CN} de v_{CN} es ajustado por el divisor de voltaje formado por R_2 y R_3, y debe quedar dentro del intervalo

$$V_{CN} = \frac{R_3}{R_2 + R_3} V_{CC} \tag{16.47}$$

donde V_{CC} es el voltaje de alimentación de cd. V_{CN} debe satisfacer la restricción siguiente:

$$\tfrac{3}{4}V_{CC} \leq V_{CN} \leq V_{CC} \tag{16.48}$$

www.elsolucionario.net

La señal de modulación v_{cn} está acoplada en ca mediante el capacitor C_3, y su valor debe ser > 3 V pico a pico. Dado que v_{cn} está superpuesta sobre V_{CN}, el voltaje de control v_{CN} es la suma de V_{CN} y v_{cn}; esto es, $v_{CN} = V_{CN} + v_{cn}$. Si en la ecuación (16.41) se remplaza con $I_Q = (V_{CC} - v_{CN})/R_1$, la frecuencia de las formas de onda de salida pueden obtenerse de manera aproximada a partir de

$$f_o = \frac{V_{CC} - v_{CN}}{2R_1C_1(V_H - V_L)} \quad \textbf{(16.49a)}$$

la cual, si se supone que $V_H - V_L = V_{CC}/4$, puede escribirse de manera aproximada como

$$f_o \approx \frac{2(V_{CC} - v_{CN})}{R_1C_1V_{CC}} \quad \textbf{(16.49b)}$$

donde R_1 deberá estar en el intervalo de $2\ k\Omega < R_1 < 20\ k\Omega$. La frecuencia puede variarse de 10 a 1 seleccionando R_1 entre 2 kΩ y 20 kΩ para un v_{CN} fijo y un C_1 constante, o eligiendo el voltaje de control v_{CN} para un producto RC constante. A fin de eliminar las posibles oscilaciones en la fuente interna de control de corriente, deberá conectarse un capacitor pequeño $C_2 = 0.001\ \mu F$ entre las terminales 5 y 6.

EJEMPLO 16.6 ▸ Diseño de un oscilador controlado por voltaje

D

(a) Diseñar un oscilador controlado por voltaje, como el de la figura 16.25(c), que tenga una frecuencia nominal $f_o = 20$ kHz. Suponer que $V_{CC} = 12$ V.

(b) Calcular la modulación de las frecuencias de salida, si v_{CN} varía en ±10% debido a la señal de modulación v_{cn}.

SOLUCIÓN

(a) Los pasos que se siguen para el diseño del VCO son:

Paso 1. Calcular los valores limitantes de V_{CN}. De la ecuación (16.48), $9\ V \le V_{CN} \le 12\ V$.

Paso 2. Escoger un valor adecuado para C_1: sea $C_1 = 0.001\ \mu F$.

Paso 3. Escoger un valor de R_1 entre 2 kΩ y 20 kΩ: sea $R_1 = 10\ k\Omega$.

Paso 4. Calcular el valor de v_{CN}. De la ecuación (16.49b), v_{CN} está dado por

$$v_{CN} = V_{CC}\left(1 - \frac{R_1C_1f_o}{2}\right) \quad \textbf{(16.50)}$$

$$= 12\left(1 - \frac{10\ k\Omega \times 0.001\ \mu F \times 20\ kHz}{2}\right) = 12 \times 0.9 = 10.8\ V$$

que se encuentra dentro del intervalo especificado en el paso 1. Si el valor calculado cae fuera de dicho intervalo, elegir un valor diferente para R_1 o C_1, y volver a calcular v_{CN}.

Paso 5. Determinar los valores de R_2 y R_3. Siendo $V_{CN} = v_{CN} = 10.8$ del paso 4, ecuación (16.47), se obtiene

$$1 + \frac{R_2}{R_3} = \frac{V_{CC}}{V_{CN}} \quad \textbf{(16.51)}$$

$$= 12/10.8 = 1.11$$

por lo que $R_2/R_3 = 1.11 - 1 = 0.11$. Sea $R_3 = 100\ k\Omega$; entonces,

$$R_2 = 0.11 \times R_3 = 11\ k\Omega$$

(b) Para un incremento del 10% en v_{CN},

$$v_{CN}^{+} = V_{CN} + v_{cn} = 1.1 \times v_{CN} = 1.1 \times 10.8 = 11.88\ V$$

El valor correspondiente de la frecuencia de salida puede calcularse a partir de la ecuación (16.49b);

$$f_{o1} \approx \frac{2 \times (12 - 11.88)}{10\ k\Omega \times 0.001\ \mu F \times 12} = 2\ kHz$$

www.elsolucionario.net

Para una reducción del 10% en v_{CN},

$$v_{CN} = V_{CN} - v_{cn} = 0.9 \times V_C = 0.9 \times 10.8 = 9.72 \text{ V}$$

La frecuencia de salida es

$$f_{o2} \approx \frac{2 \times (12 - 9.72)}{10 \text{ k}\Omega \times 0.001 \text{ }\mu\text{F} \times 12} = 38 \text{ kHz}$$

Por tanto, el cambio en la frecuencia de salida es

$$\Delta f_o = f_{o2} - f_{o1} = 38 \text{ k} - 2 \text{ k} = 36 \text{ kHz}$$

Utilizando la ecuación (16.49b), se puede determinar el coeficiente de transferencia V/F, K_{vf}:

$$K_{vf} = \frac{df_o}{dv_{CN}} = -\frac{2}{R_1 C_1 V_{CC}} \tag{16.52}$$

$$= -\frac{2}{10 \text{ k}\Omega \times 0.001 \text{ }\mu\text{F} \times 12} = -16.67 \text{ kHz/V}$$

Por tanto, para $\Delta v_{CN} = 2v_{CN} = -2 \times 0.1 \times 10.8 = -2.16$ V,

$$\Delta f_o = f_{o2} - f_{o1} = K_{vf}\,\Delta v_{CN} = -16.67 \text{ kHz/V} \times (-2.16 \text{ V}) = 36.01 \text{ kHz}$$

que es el mismo valor obtenido al calcular las frecuencias individuales.

▸ **NOTA:** Si la señal de modulación es una onda senoidal, de manera que $v_{cn} = V_m$ sen ωt, entonces el voltaje de control se convierte en $v_{CN} = V_{CN} + v_m$ sen ωt. Durante el semiciclo positivo de la señal de modulación, el voltaje de control aumenta, y la frecuencia f_o del voltaje de salida disminuye. Sin embargo, durante el semiciclo negativo de la señal de modulación, el voltaje de control disminuye y la frecuencia f_o del voltaje de salida aumenta.

ASPECTOS PRINCIPALES DE LA SECCIÓN 16.8

- El *oscilador controlado por voltaje* (VCO) es un circuito oscilador en el que la frecuencia de oscilación está controlada por un voltaje aplicado en forma externa.
- Con el fin de convertir un voltaje en frecuencia, lo que se hace por lo general es cargar y descargar un capacitor, utilizando una corriente constante, cuyo valor depende de un voltaje aplicado de manera externa. La salida de un disparador Schmitt controla el tiempo de carga y de descarga del capacitor.
- El oscilador controlado por voltaje NE/SE-566 puede producir salidas simultáneas de onda cuadrada y de onda triangular a frecuencias hasta de 1 MHz. La frecuencia de salida está determinada por un resistor R_1 y un capacitor C_1 externos, y por el voltaje v_{CN} aplicado a la terminal de control 5.

16.9 ▸ *Temporizador 555*

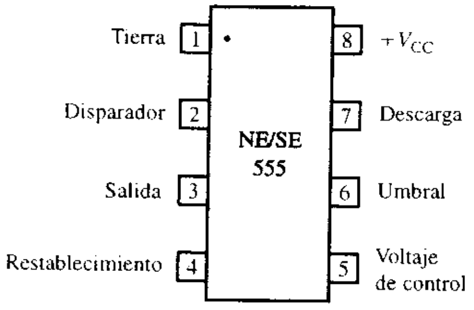
El temporizador 555, introducido a principios de los años setenta por Signetics Corporation, es uno de los circuitos integrados más versátiles. El 555 es un circuito monolítico de temporalización, que puede producir retrasos u oscilaciones muy precisas y estables. Se utiliza en muchas aplicaciones como multivibradores monoestables y astables, sondas lógicas digitales, medidores de frecuencia analógicos, tacómetros, transmisores de infrarrojo y en alarmas contra robo y contra gases tóxicos. Están disponibles diversas versiones del temporizador 555, de varios fabricantes. Además de analizar brevemente su estructura interna, aquí se estudiarán dos aplicaciones comunes del temporizador 555: el multivibrador monoestable y el multivibrador astable.

Diagrama de bloques funcional

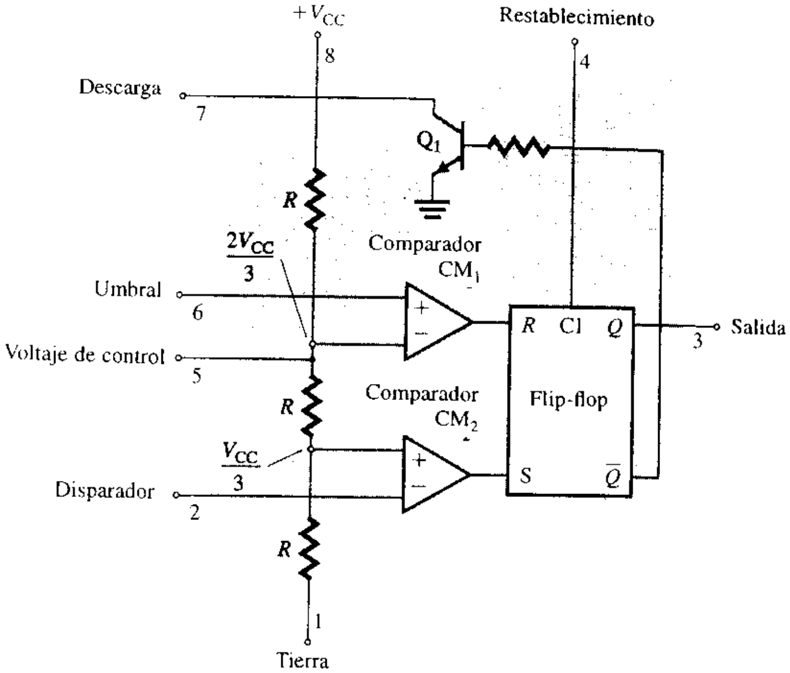
El diagrama de terminales del temporizador 555 se muestra en la figura 16.26(a), y su diagrama de bloques funcional, en la figura 16.26(b). El temporizador está formado por dos comparadores, CM_1 y CM_2, un flip-flop *RS*, un transistor de descarga Q_1 y una cadena re-

www.elsolucionario.net

FIGURA 16.26 Diagrama de bloques funcional del temporizador 555 (cortesía de Philips Semiconductors)



(a) Diagrama de terminales



(b) Diagrama de bloques interno

sistiva divisora de voltaje. El divisor de voltaje ajusta a $2V_{CC}/3$ el voltaje en la terminal inversora de CM_1, y a $V_{CC}/3$ el voltaje en la terminal no inversora de CM_2.

Las entradas de restablecimiento, de umbral y de disparo controlan el estado del flip-flop. Si la entrada de restablecimiento es baja, la salida Q del flip-flop es baja y $\overline{Q}$ es alta. Con $\overline{Q}$ alta, la corriente fluye por la base del transistor Q_1, y el transistor está activado (en saturación). Generalmente, esto proporciona una trayectoria para que el capacitor externo se descargue.

La entrada de restablecimiento tiene como prioridad establecer el estado del flip-flop. Por tanto, independientemente de las entradas de los comparadores, Q es baja si la entrada de restablecimiento es baja. Si el restablecimiento no se usa, entonces debe conectarse a la alimentación de cd positiva V_{CC}, de manera que no afecte el estado del flip-flop.

Si la entrada de disparo es menor que el voltaje en la entrada no inversora de CM_2 (esto es, $< V_{CC}/3$), la salida de CM_2 (es decir, la entrada S del flip-flop) será alta. Como resultado, la salida Q del flip-flop se establecerá en alta. Por tanto, $\overline{Q}$ será baja, y el transistor de descarga Q_1 estará desactivado.

Si la entrada de umbral es mayor que el voltaje en la entrada inversora de CM_1 (esto es, $> 2\ V_{CC}/3$), la salida de CM_1 será alta. Como resultado, la salida Q del flip-flop se restablecerá a baja. Por tanto $\overline{Q}$ será alta y el transistor de descarga Q_1 estará activado (en saturación), proporcionando una trayectoria de descarga.

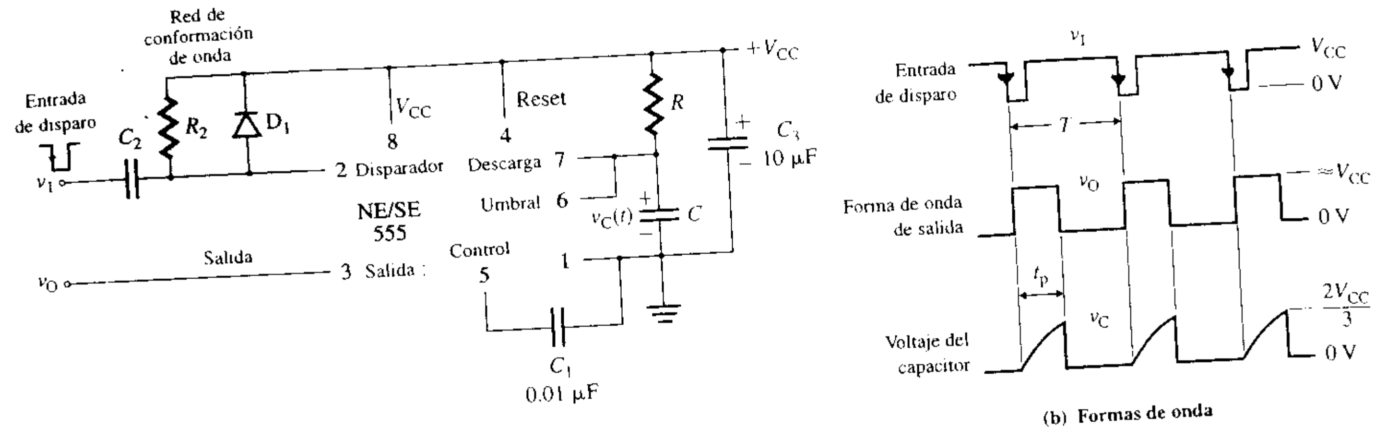
Multivibrador monoestable

El multivibrador monoestable es un circuito generador de pulsos *de un disparo*. Normalmente, su salida es cero —esto es, en el nivel bajo del estado estable. Este circuito sólo tiene un estado estable en la salida, baja —de ahí el adjetivo *monoestable*. La configuración del circuito del temporizador 555 para su funcionamiento monoestable aparece en la figura 16.27(a). Las terminales de descarga y de umbral se conectan juntas. El pulso externo v_I se aplica a la terminal de disparo a través del capacitor de acoplamiento C_2.

Si el pulso externo v_I es alto, la salida Q del flip-flop es baja; esto es, la salida del temporizador es baja. En el límite negativo de la señal de disparo, el flip-flop se ajustará a alto. Por tanto, la salida se conmutará a alta ($\approx V_{CC}$). Se mantendrá en alta hasta que se cargue

www.elsolucionario.net

FIGURA 16.27 Temporizador 555 conectado como multivibrador monoestable



(a) Circuito

(b) Formas de onda

el capacitor al voltaje de umbral $2V_{CC}/3$, momento en el cual el flip-flop se restablecerá y la salida volverá a cero.

La duración del pulso de salida (t_p) está determinada por la red RC conectada externamente al temporizador 555. Al final del intervalo de tiempo t_p, la salida regresa automáticamente a su estado estable de bajo. La salida se mantiene en bajo hasta que sea aplicado otro pulso de disparo con pendiente negativa. Entonces se repite el ciclo. En la figura 16.27(b) se muestran las formas de onda para el voltaje de entrada de disparo $v_I(t)$, el voltaje de salida $v_O(t)$ y el voltaje del capacitor $v_C(t)$.

El ancho del pulso de disparo debe ser menor que el ancho del pulso esperado de la forma de onda de salida. Además, el pulso de disparo debe ser una señal con pendiente negativa y debe tener una amplitud mayor que $V_{CC}/3$. El tiempo durante el cual la salida se mantiene en alto está dado por

$$t_p = 1.1RC \tag{16.53}$$

donde R y C son la resistencia y la capacitancia externas, respectivamente.

Es importante mencionar que, una vez disparado el multivibrador monoestable y que la salida esté en su estado alto, otro pulso de disparo no tendrá ningún efecto, hasta después de un intervalo t_p. Esto es, durante el intervalo de tiempo t_p no es posible volver a disparar el multivibrador.

Por lo general, a fin de eliminar crestas no deseadas de voltaje en la forma de onda de salida, se conecta un capacitor de desacoplamiento C_3, normalmente de 10 µF, entre V_{CC} (terminal 8) y tierra (terminal 1). Con el propósito de evitar cualquier disparo en falso ocasionado por pulsos de pendiente positiva, a menudo se conecta un circuito de conformación de onda, formado por R_2, C_2 y el diodo D_1, entre la entrada del disparador (terminal 2) y V_{CC} (terminal 8). Este circuito se muestra en la figura 16.27(a) dentro del área sombreada. Los valores de R_2 y C_2 deberán seleccionarse de forma que el ancho del pulso de salida t_p sea mucho mayor que la constante de tiempo R_2C_2. Esta condición, por lo general, se cumple manteniendo la relación siguiente:

$$t_p = 10R_2C_2 \tag{16.54}$$

EJEMPLO 16.7 ▶ **D**

Diseño de un multivibrador monoestable Diseñar un multivibrador monoestable como el de la figura 16.27(a), de forma que t_p = 5 ms. Suponer que V_{CC} = 12 V.

SOLUCIÓN

Los pasos que se siguen para diseñar un multivibrador monoestable son:

Paso 1. Escoger un valor adecuado para C: Sea C = 0.1 µF.

www.elsolucionario.net

Paso 2. Calcular el valor de R. De la ecuación (16.53),

$$R = \frac{t_p}{1.1C} = \frac{5 \text{ ms}}{1.1 \times 0.1 \ \mu\text{F}} = 45.5 \text{ k}\Omega \quad \text{(usar un potenciómetro de 50 k}\Omega\text{)}$$

Paso 3. Escoger un valor adecuado para C_2: Sea $C_2 = 0.01 \ \mu$F.

Paso 4. Determinar el valor de R_2. De la ecuación (16.54),

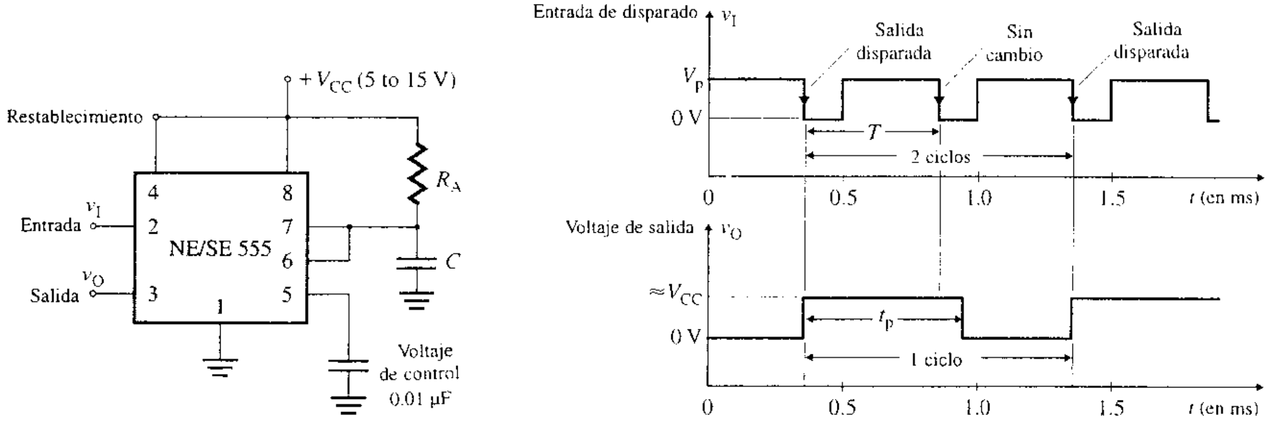
$$R_2 = \frac{t_p}{10C_2} = \frac{5 \text{ ms}}{10 \times 0.01 \ \mu\text{F}} = 50 \text{ k}\Omega$$

Aplicaciones de los multivibradores monoestables

Los multivibradores monoestables pueden emplearse en muchas aplicaciones, como divisores de frecuencia, detectores de pulso faltante y modificadores de duración de pulsos.

Divisor de frecuencia Si se conoce la frecuencia de la señal de entrada, el ajuste de la longitud del ciclo de tiempo t_p permitirá que se utilice un multivibrador monoestable como divisor de frecuencia. La configuración del circuito para un divisor de frecuencia aparece en la figura 16.28(a). Esta aplicación aprovecha el hecho de que el multivibrador monoestable no puede volver a dispararse durante el intervalo de temporización.

FIGURA 16.28 Multivibrador monoestable como divisor de frecuencia



(a) Circuito **(b) Salida dividida por 2**

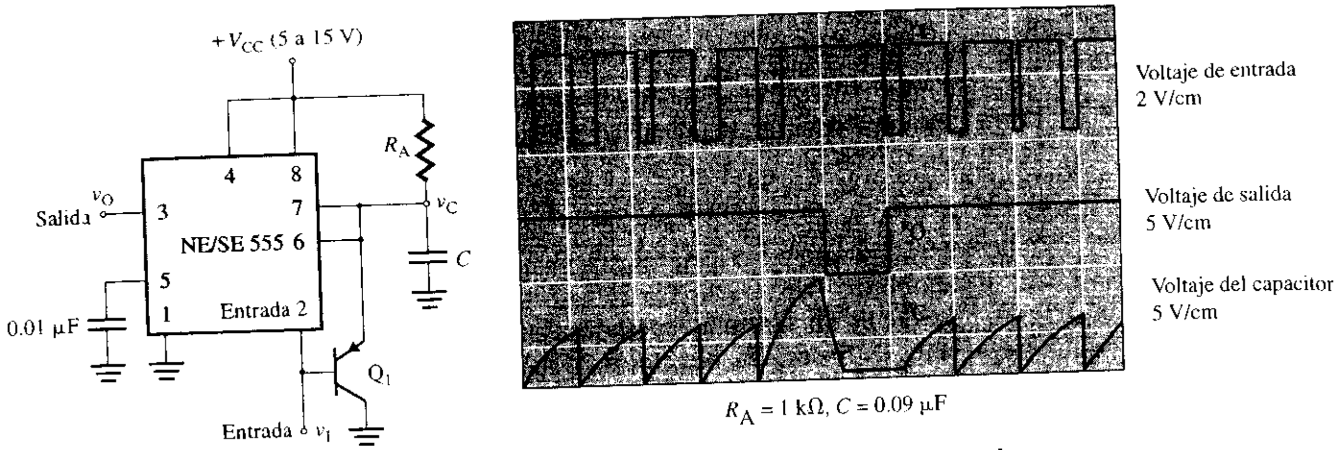
Para utilizar un multivibrador monoestable como circuito divisor por 2, el intervalo de temporización debe ser ligeramente mayor (por ejemplo, un 20%) que el periodo de la señal de disparo T, como se muestra en la figura 16.28(b); esto es, $t_p = 1.2T$. En el primer flanco de bajada, la salida es estable en alto. Sin embargo, en el segundo flanco de bajada, el capacitor todavía se está cargando y aún no ha alcanzado el valor de umbral $2V_{CC}/3$. Como resultado, la segunda señal de disparo no tiene ningún efecto sobre la salida, y ésta es establecida por pulsos de disparo alternos.

Para utilizar un multivibrador monoestable como circuito divisor por 3, t_p debe ser ligeramente mayor que el doble del periodo de la señal de disparo. Por tanto, para un circuito que divide por n, t_p debe ser ligeramente mayor que $(n - 1)T$; esto es, $t_p = [0.2 + (n - 1)]T$. Por ejemplo, para un circuito divisor por 2, si $f_o = 5$ kHz y $T = 1/f_o = 200 \ \mu$s, entonces $t_p = 1.2T = 240 \ \mu$s.

Detector de pulso faltante En algunas aplicaciones se requiere un tren de pulsos periódicos para el funcionamiento normal de un circuito o de un sistema. Cualquier pulso faltante puede ser la causa de un mal funcionamiento. En la figura 16.29(a) aparece la configuración de un multivibrador monoestable que puede detectar cualquier pulso faltante.

www.elsolucionario.net

FIGURA 16.29 Multivibrador monoestable detector de pulso faltante



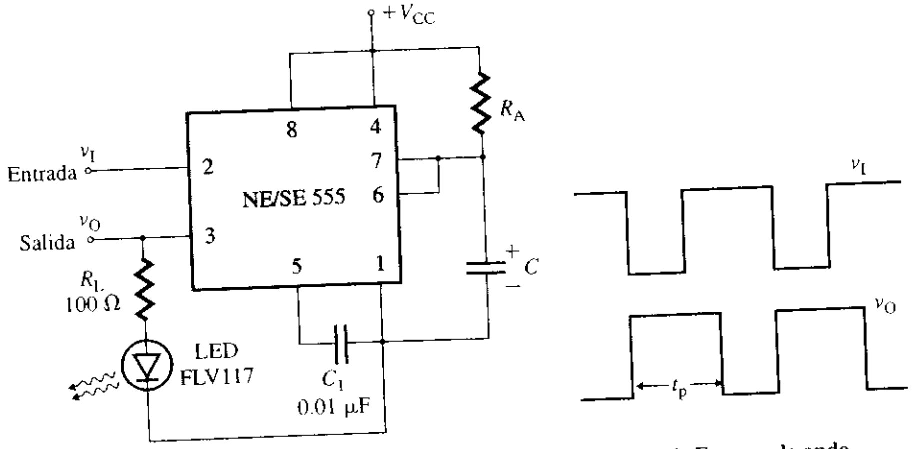
(a) **Circuito** (b) **Formas de onda**

El ciclo de temporización es restablecido continuamente por el tren de pulsos de entrada, pero su duración no es suficiente para completarlo. Cuando el pulso de disparo se vuelve bajo, el transistor Q_1 se activa, y proporciona una trayectoria de descarga para el capacitor *C*. Como resultado, el voltaje del capacitor no puede alcanzar el voltaje de umbral $2V_{CC}/3$. Un cambio de frecuencia, o algún pulso ausente, permite que se complete el ciclo de temporización, de manera que v_C llega a $2V_{CC}/3$, generando un cambio en el nivel de salida, debido a la descarga de *C* a través del transistor interno Q_1 de la figura 16.26(b). El retraso de tiempo t_p deberá ser ligeramente mayor que el tiempo normal entre pulsos de entrada. Las formas de onda aparecen en la figura 16.29(b).

Prolongador de pulsos No es deseable un pulso angosto para encender un LED, ya que el centelleo del LED no será visible para los ojos si el tiempo de encendido es muy pequeño, en comparación con el tiempo de apagado. Un pulso angosto puede ser prolongado utilizando un multivibrador monoestable. Esta aplicación es posible debido al hecho de que el intervalo de temporización t_p es más largo que el ancho del pulso negativo de la entrada de disparo.

La configuración del circuito de un prolongador de pulsos aparece en la figura 16.30(a). En el flanco de bajada del disparo, la salida será alta, y se mantendrá así hasta que el voltaje del capacitor llegue a $2V_{CC}/3$, después del tiempo t_p. Las formas de onda de los voltajes

FIGURA 16.30
Multivibrador monoestable prolongador de pulsos



(a) **Circuito** (b) **Formas de onda**

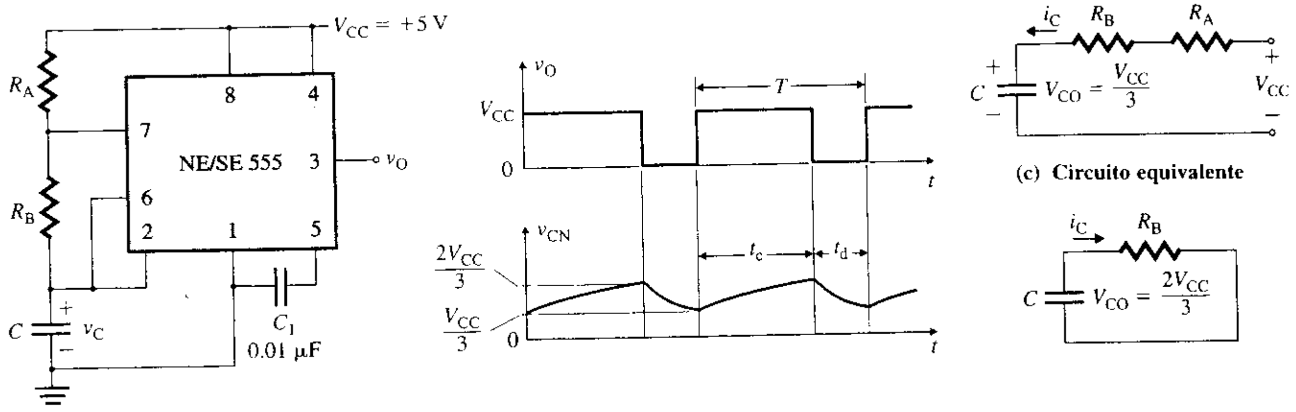
www.elsolucionario.net

jes de entrada y de salida aparecen en la figura 16.30(b). Dado que el pulso de salida puede considerarse como la versión alargada de la señal de entrada angosta, esta configuración también se conoce como *estirador de pulso*.

Multivibrador astable

El multivibrador astable es un circuito de generación de ondas rectangulares. Debido a que este circuito no requiere un disparador externo para modificar el estado de la salida, a menudo se le denomina *multivibrador libre*. En la figura 16.31(a) se muestra un temporizador 555 conectado como multivibrador astable. La duración de la salida en alto o en bajo queda determinada por los resistores R_A y R_B, así como por el capacitor C. Cuando la salida es en alto, el capacitor C empieza a cargarse hacia V_{CC} a través de R_A y R_B. En cuanto el voltaje del capacitor se hace igual a $2V_{CC}/3$, la salida se conmuta a bajo, y el capacitor C se descarga a través de R_B y del circuito interno del temporizador. Cuando el voltaje del capacitor se hace igual a $V_{CC}/3$, la salida pasa a alto y el capacitor se carga a través de R_A y R_B. Entonces se repite el ciclo. Las formas de onda para el voltaje de salida y el voltaje a través del capacitor aparecen en la figura 16.31(b).

FIGURA 16.31 Temporizador 555 conectado como multivibrador astable



(a) Circuito (b) Formas de onda (c) Circuito equivalente (d) Circuito equivalente

El capacitor se carga y se descarga periódicamente entre $2V_{CC}/3$ y $V_{CC}/3$. Suponiendo que el voltaje inicial del capacitor es $V_{CO} = V_{CC}/3$, el circuito equivalente durante el periodo de carga es el que se muestra en la figura 16.31(c). La corriente de carga $i_C(t)$ y el voltaje del capacitor $v_C(t)$ están dados por

$$i_C(t) = \frac{2V_{CC}}{3(R_A + R_B)} e^{-t/(R_A+R_B)C} \tag{16.55}$$

$$v_C(t) = V_{CC} - \frac{2V_{CC}}{3} e^{-t/(R_A+R_B)C} \tag{16.56}$$

En $t = t_c$, $v_C(t = t_c) = 2V_{CC}/3$, y la ecuación (16.56) da

$$\frac{2V_{CC}}{3} = V_{CC} - \frac{2V_{CC}}{3} e^{-t_c/(R_A+R_B)C}$$

que a su vez da el tiempo de carga t_c como

$$t_c = C(R_A + R_B) \ln(2) = 0.69C(R_A + R_B) \tag{16.57}$$

Durante el tiempo t_d, el capacitor C se descarga a través de R_B desde $2V_{CC}/3$ hasta $V_{CC}/3$. Suponiendo que el voltaje inicial del capacitor es $V_{CO} = 2V_{CC}/3$, el circuito equivalente du-

www.elsolucionario.net

rante el periodo de descarga es el que se muestra en la figura 16.31(d). La corriente $i_C(t)$ y el voltaje del capacitor $v_C(t)$ están dados por

$$i_C(t) = \frac{2V_{CC}}{3R_B}e^{-t/R_BC} \tag{16.58}$$

$$v_C(t) = \frac{2V_{CC}}{3}e^{-t/R_BC} \tag{16.59}$$

En $t = t_d$, $v_C(t = t_d) = V_{CC}/3$, y la ecuación (16.59) da

$$\frac{V_{CC}}{3} = \frac{2V_{CC}}{3}e^{-t_d/R_BC}$$

que a su vez nos da el tiempo de descarga t_d como

$$t_d = CR_B \ln(2) = 0.69CR_B \tag{16.60}$$

Por tanto, el periodo de la forma de onda de salida está dado por

$$T = t_c + t_d = 0.69C(R_A + R_B) + 0.69CR_B = 0.69C(R_A + 2R_B) \tag{16.61}$$

y, por consiguiente, la frecuencia del voltaje de salida es

$$f_o = \frac{1}{T} = \frac{1}{0.69C(R_A + 2R_B)} = \frac{1.45}{C(R_A + 2R_B)} \tag{16.62}$$

El ciclo útil k, que es la relación del tiempo de carga t_c respecto al periodo T, puede obtenerse de las ecuaciones (16.57) y (16.61):

$$k = \frac{t_c}{T} = \frac{R_A + R_B}{R_A + 2R_B} \tag{16.63}$$

Por tanto, el ciclo útil k puede ajustarse seleccionando R_A o R_B.

EJEMPLO 16.8 **D**

Diseño de un multivibrador astable Diseñar un multivibrador astable como el de la figura 16.31(a), de manera que $k = 75\%$ y $f_o = 2.5$ kHz. Suponer que $V_{CC} = 12$ V.

SOLUCIÓN

$k = 75\% = 0.75$, y $T = 1/f_o = 1/2.5$ kHz $= 400\ \mu$s. Los pasos utilizados para diseñar un multivibrador astable son los siguientes:

Paso 1. Determinar el tiempo de carga t_c y el tiempo de descarga t_d:

$$t_c = kT \tag{16.64}$$
$$= 0.75 \times 400\ \mu\text{s} = 300\ \mu\text{s}$$

$$t_d = (1 - k)T \tag{16.65}$$
$$= (1 - 0.75) \times 400\ \mu\text{s} = 100\ \mu\text{s}$$

Paso 2. Elegir un valor adecuado para C: sea $C = 0.01\ \mu$F.

Paso 3. Calcular el valor de R_B. De la ecuación (16.60),

$$R_B = \frac{t_d}{0.69C} \tag{16.66}$$
$$= \frac{100\ \mu\text{s}}{0.69 \times 0.1\ \mu\text{F}} = 1449\ \Omega$$

Paso 4. Determinar el valor de R_A. De la ecuación (16.57),

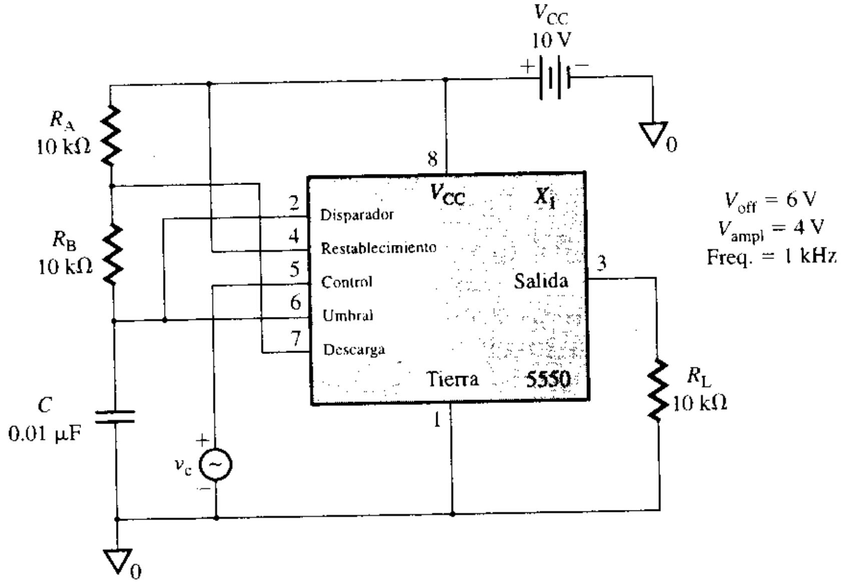
$$R_A = \frac{t_c}{0.69C} - R_B \tag{16.67}$$
$$= \frac{300\ \mu\text{s}}{0.69 \times 0.1\ \mu\text{F}} - 1449 = 2899\ \Omega$$

www.elsolucionario.net

EJEMPLO 16.9

Simulación con PSpice/SPICE de un multivibrador astable El multivibrador astable puede emplearse como oscilador controlado por voltaje si se aplica un voltaje de control externo en la terminal 5. Esta configuración se muestra en la figura 16.32, para $v_{CN} = 6 + 4 \text{ sen } (2000\pi t)$. Utilizar PSpice/SPICE para trazar la gráfica del voltaje de salida $v_O(t)$ de 0 a 2 ms, con un incremento de 10 ns.

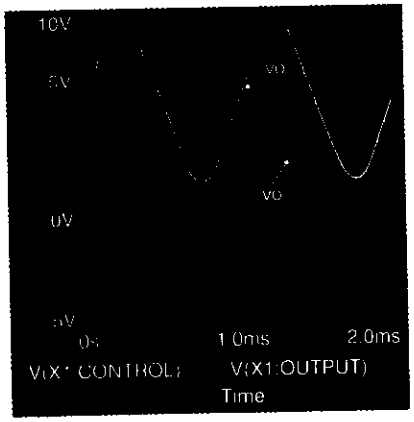
FIGURA 16.32 Multivibrador astable como oscilador controlado por voltaje para la simulación con PSpice



SOLUCIÓN

Las gráficas producidas por PSpice para los voltajes de control y de salida se muestran en la figura 16.33. Como se esperaba, la frecuencia se hace menor —esto es, el periodo aumenta— conforme se incrementa la magnitud del voltaje de control.

FIGURA 16.33 Voltajes de control y de salida para el ejemplo 16.9



Aplicaciones de los multivibradores astables

Como ejemplos de aplicación de un multivibrador astable, se considerará un generador de onda cuadrada, un generador en rampa y un modulador de manipulación por corrimiento de frecuencia (FSK).

Generador de onda cuadrada El multivibrador astable de la figura 16.31(a) puede modificarse para producir una onda cuadrada. Para ello, se conecta un diodo a través del resistor R_B, como se muestra en la figura 16.34. Para un valor finito de R_A en la ecuación

www.elsolucionario.net

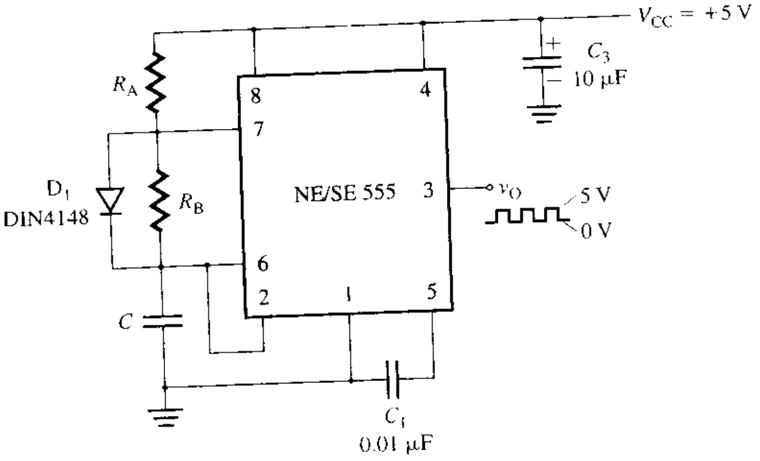


FIGURA 16.34 Temporizador 555 conectado como generador de onda cuadrada

(16.57), $t_c > t_d$, y el ciclo útil es $k > 50\%$. Sin embargo, a fin de obtener una onda cuadrada, el ciclo útil k debe ser de 50%. Esto es, el valor de R_A debe ser ajustado a cero. Con $R_A = 0\ \Omega$, la terminal 7 se conecta directamente a V_{CC}. Durante el tiempo de descarga, el capacitor C se descarga a través del circuito interno del temporizador y se aplica una corriente externa con V_{CC} a la misma trayectoria interna. La corriente que fluye por la trayectoria interna puede ser lo suficientemente grande como para dañar el temporizador. Esta situación debe evitarse conectando un diodo a través de R_B, de manera que R_B quede en paralelo durante el tiempo de carga. En este caso, las ecuaciones (16.61) y (16.62) quedan reducidas, respectivamente, a

$$T = 0.69C(R_A + R_B) \quad \text{para } k = 0.5 \tag{16.68}$$

y

$$f_o = \frac{1}{T} = \frac{1.45}{C(R_A + R_B)} \quad \text{para } k = 0.5 \tag{16.69}$$

▸ **NOTA:** Necesitamos ambos, R_A y D_1. Haciendo $R_A = 0$, el circuito no trabajará.

EJEMPLO 16.10 ▸ D

Diseño de un generador de onda cuadrada Diseñar un generador de onda cuadrada como el de la figura 16.34, de manera que $k = 50\%$ y $f_o = 2.5$ kHz. Suponer que $V_{CC} = 12$ V.

SOLUCIÓN

$k = 50\% = 0.5$, y $T = 1/f_o = 1/2.5\text{ kHz} = 400\ \mu\text{s}$. Los pasos que se siguen para diseñar el generador de onda cuadrada son:

Paso 1. Determinar el tiempo de carga t_c y el tiempo de descarga t_d:

$$t_c = t_d = kT = 0.5 \times 400\ \mu\text{s} = 200\ \mu\text{s} \tag{16.70}$$

Paso 2. Elegir un valor adecuado para C: Sea $C = 0.01\ \mu$F.

Paso 3. Calcular el valor de R_B. De la ecuación (16.60),

$$R_B = \frac{t_d}{0.69C} = \frac{200\ \mu\text{s}}{0.69 \times 0.1\ \mu\text{F}} = 2899\ \Omega \tag{16.71}$$

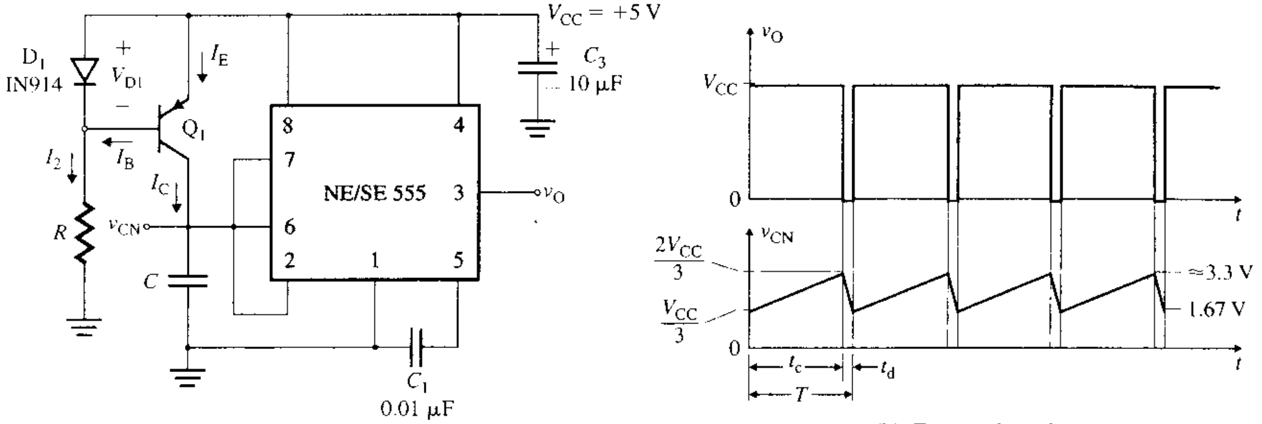
Paso 4. Determinar el valor de R_A. De la ecuación (16.69),

$$R_A = \frac{1.45}{Cf_o} - R_B = \frac{1.45}{0.1\ \mu\text{F} \times 2.5\text{ kHz}} - 2899 = 2901\ \Omega \tag{16.72}$$

www.elsolucionario.net

Generador de rampa El multivibrador astable de la figura 16.31(a) puede utilizarse como generador libre de rampa. Lo anterior se hace cargando el capacitor con una fuente de corriente constante, y descargándolo a través del circuito interno del temporizador. Esto es, los resistores R_A y R_B se remplazan por una fuente de corriente, como se muestra en la figura 16.35(a). Las formas de onda de los voltajes de salida, así como la del voltaje del capacitor, se muestran en la figura 16.35(b).

FIGURA 16.35 Temporizador 555 conectado como generador de rampa



(a) Circuito **(b) Formas de onda**

La corriente del colector, que es la corriente de carga, está dada por

$$I_C = I_E - I_B$$

Suponiendo que la caída de voltaje del diodo D_1 es aproximadamente igual al voltaje base-emisor V_{BE} del transistor, entonces la corriente del diodo es $I_D \approx I_E$. Por tanto,

$$I_C = I_D - I_B = I_2$$

$$= \frac{V_B}{R} = \frac{V_{CC} - V_{BE}}{R} \tag{16.73}$$

El capacitor se carga desde $V_{CC}/3$ hasta $2V_{CC}/3$ con una corriente constante de valor I_C. Para un tiempo de carga t_c, el cambio en el voltaje del capacitor Δv_C está dado por

$$\Delta v_C = \frac{2V_{CC}}{3} - \frac{V_{CC}}{3} = \frac{1}{C}\int_0^{t_c} I_C \, dt = \frac{1}{C} I_C t_c$$

que da el tiempo de carga t_c como

$$t_c = \frac{CV_{CC}}{3I_C} \tag{16.74}$$

El tiempo de carga está relacionado con el ciclo útil k y con el periodo T mediante

$$kT = t_c$$

$$= \frac{CV_{CC}}{3I_C} \tag{16.75}$$

Por tanto, la frecuencia de oscilación libre del generador de rampa está dada por

$$f_o = \frac{1}{T} = \frac{3kI_C}{CV_{CC}} \tag{16.76}$$

$$= \frac{3k(V_{CC} - V_{BE})}{CRV_{CC}} \tag{16.77}$$

www.elsolucionario.net

Si el tiempo de descarga t_d del capacitor es despreciable en comparación con su tiempo de carga t_c, entonces $k \approx 1$, y la frecuencia de oscilación libre se convierte en

$$f_o = \frac{3(V_{CC} - V_{BE})}{CRV_{CC}} \tag{16.78}$$

EJEMPLO 16.11 **D**

Diseño de un generador de rampa Diseñar un generador de rampa utilizando el circuito de la figura 16.35(a), de manera que $k = 50\%$ y $f_o = 2.5$ kHz. Suponer que $V_{CC} = 12$ V, $V_{BE} = 0.7$ V y un transistor con $\beta_F = 150$.

SOLUCIÓN

$k = 50\% = 0.5$, y $T = 1/f_o = 1/2.5\text{ kHz} = 400\ \mu\text{s}$. Los pasos utilizados para diseñar el generador de rampa son los siguientes:

Paso 1. Calcular el tiempo de carga t_c y el tiempo de descarga t_d:

$$t_c = t_d = kT \tag{16.79}$$
$$= 0.5 \times 400\ \mu\text{s} = 200\ \mu\text{s}$$

Paso 2. Escoger un valor adecuado para C: sea $C = 0.1\ \mu\text{F}$.

Paso 3. Determinar el valor de R. De la ecuación (16.77),

$$R = \frac{3k(V_{CC} - V_{BE})}{V_{CC}Cf_o} \tag{16.80}$$
$$= \frac{3 \times 0.5 \times (12 - 0.7)}{12 \times 0.1\ \mu\text{F} \times 2.5\text{ kHz}} = 5.65\text{ k}\Omega$$

Paso 4. Calcular la corriente de colector I_C del transistor. De la ecuación (16.73),

$$I_C = \frac{V_{CC} - V_{BE}}{R} = \frac{12 - 0.7}{5.65\text{ k}\Omega} = 2\text{ mA}$$

Paso 5. Determinar la corriente I_D por el diodo:

$$I_D = I_E = I_C + I_B = I_C\frac{1 + \beta_F}{\beta_F} = 2\text{ mA} \times \frac{1 + 150}{150} \approx 2.01\text{ mA}$$

Modulador de manipulación por corrimiento de frecuencia (FSK) En la comunicación periférica de las computadoras y en la radio (inalámbrica), los datos binarios, o códigos, son transmitidos mediante una frecuencia portadora que se corre entre dos frecuencias prestablecidas. Esta técnica para la transmisión de datos se conoce como *manipulación por corrimiento de frecuencia* (FSK, por sus siglas en inglés). Por lo general, el corrimiento de frecuencia se logra excitando con la señal de datos binarios un oscilador controlado por voltaje, de manera que los estados 0 a 1 (llamados comúnmente *espacio* y *marca*) de la señal de datos binarios producen dos frecuencias, conocidas como *frecuencias de espacio* y *de marca*. Por ejemplo, cuando la información del teletipo se transmite utilizando un modulador-demodulador (*módem*, abreviado), un par de frecuencias, 1070 Hz (para la marca) y 1270 Hz (para el espacio), representarán la señal original, en tanto que el par de frecuencias 2025 Hz (para la marca) y 2250 Hz (para el espacio) representarán la señal de respuesta.

Los moduladores FSK a menudo se utilizan en transmisores AM/FM, como se muestra en la figura 16.36(a). El multivibrador astable 555 puede utilizarse como generador FSK; la conexión se muestra en la figura 16.36(b). El estado activo o inactivo del transistor Q_1 dependerá de la señal de entrada. Por tanto, la frecuencia de la salida depende del estado lógico de la señal digital de entrada. En general, para la transmisión de datos se utiliza una frecuencia de señal de 150 Hz.

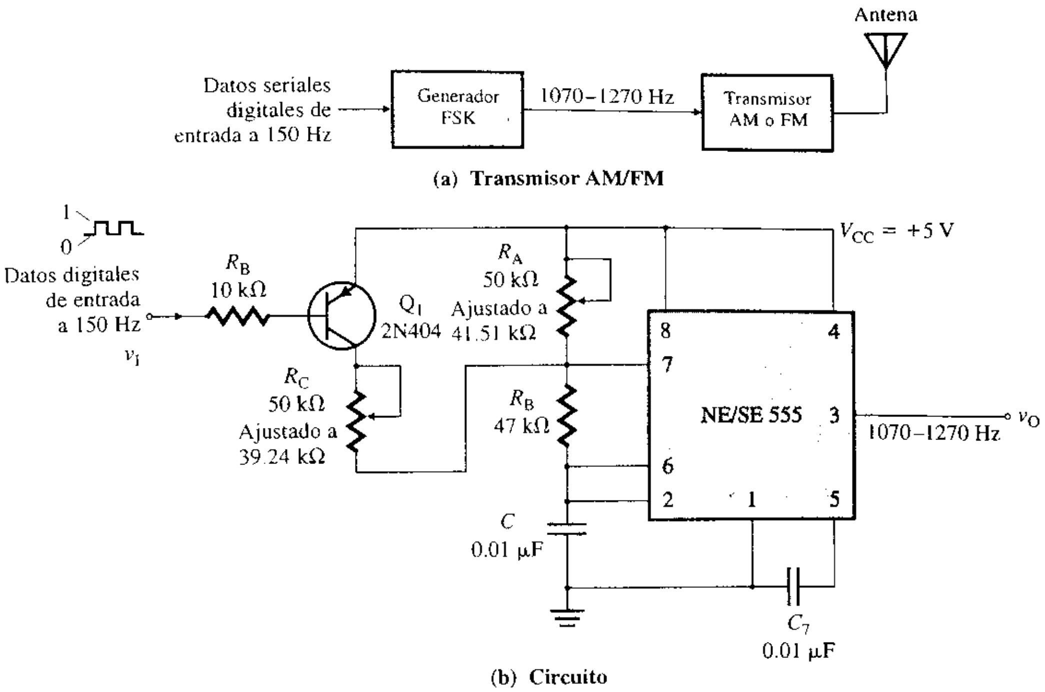
Cuando la señal de entrada es 1, el transistor Q_1 está desactivado, y el 555 funciona en su modo normal como multivibrador astable. Por tanto, la frecuencia de salida, que corresponde al 1 lógico, puede obtenerse de la ecuación (16.62) como

$$f_{o(\text{marca})} = \frac{1.45}{C(R_A + 2R_B)}$$

Los valores para C, R_A y R_B pueden seleccionarse a fin de obtener 1070 Hz.

www.elsolucionario.net

FIGURA 16.36
Multivibrador astable como modulador FSK (cortesía de Philips Semiconductors)



Cuando la señal de entrada es 0, el transistor Q_1 está activado (en saturación). Como resultado, R_C está conectado en paralelo con R_B. Esto reduce el tiempo de carga del capacitor C e incrementa la frecuencia de la salida. Por tanto, la frecuencia de la salida correspondiente al 0 lógico puede obtenerse de

$$f_{o(\text{espacio})} = \frac{1.45}{C(R_A \parallel R_C + 2R_B)}$$

El valor de R_C puede seleccionarse para obtener 1270 Hz.

Por lo anterior, con valores adecuadamente seleccionados de C, R_A, R_B y R_C, el multivibrador astable 555 puede producir frecuencias de 1070 Hz y de 1270 Hz, que corresponden al 1 y al 0, respectivamente. La diferencia entre las señales FSK de 1270 Hz y 1070 Hz (es decir, 200 Hz) se conoce como *corrimiento en frecuencia.*

ASPECTOS PRINCIPALES DE LA SECCIÓN 16.9

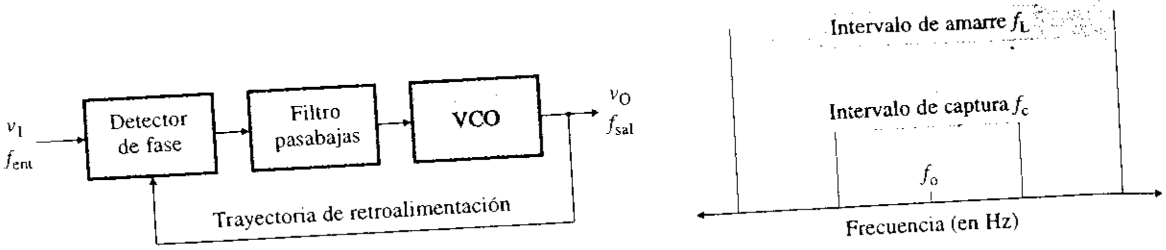
- El temporizador 555 es uno de los circuitos integrados con mayor versatilidad. Es utilizado como multivibrador monoestable o astable en muchas aplicaciones.
- El multivibrador monoestable es un circuito generador de pulsos *de un disparo*. Este circuito tiene sólo un estado astable en la salida en bajo —de ahí el adjetivo *monoestable*. El 555 puede ser configurado como multivibrador monoestable, mismo que puede ser utilizado como divisor de frecuencia, detector de pulso faltante o como prolongador de pulsos.
- El multivibrador astable es un circuito generador de ondas rectangulares. Dado que no requiere un disparador externo para cambiar el estado de la salida, a menudo es conocido como *multivibrador libre*. El 555 puede ser configurado como multivibrador astable, mismo que puede ser utilizado como generador de ondas cuadradas, generador de rampa o como modulador de manipulación por corrimiento de frecuencia.

16.10 ▸ *Lazo amarrado por fase (PLL)*

El lazo amarrado por fase (PLL, por sus siglas en inglés) es uno de los bloques de construcción fundamentales de los circuitos electrónicos utilizados en aplicaciones como controladores de velocidad de motores, decodificadores de FM estéreo, filtros de rastreo, transmisores y receptores de frecuencia sintetizada, y decodificadores FSK. El diagrama de bloques de un lazo amarrado por fase se muestra en la figura 16.37(a). El lazo está formado por un detector de fase, un filtro pasabajas y un oscilador controlado por voltaje (VCO).

www.elsolucionario.net

FIGURA 16.37 Diagrama de bloques de un lazo amarrado por fase



(a) Diagrama de bloques **(b) Relación de frecuencia**

El detector de fase (o comparador) compara la fase del voltaje de entrada con el de salida del VCO, e introduce un voltaje de cd o de frecuencia baja proporcional a su diferencia de fase. La salida del detector de fase, que se conoce como *voltaje de error*, es aplicada a un filtro pasabajas. El filtro elimina cualquier componente de frecuencia alta y produce un voltaje de cd suavizado. Luego, este voltaje de cd es aplicado a la entrada de control del VCO, cuya frecuencia de salida es proporcional al valor de cd. Si la frecuencia del voltaje de entrada se corre ligeramente, la diferencia de fase entre la señal de entrada y el voltaje de salida del VCO empezará a aumentar con el tiempo. Esto modificará el voltaje de control en el VCO, de forma que llevará la frecuencia del oscilador controlado por voltaje de regreso a la misma frecuencia que la del voltaje de entrada. La frecuencia del VCO es ajustada de manera continua hasta que sea igual a la frecuencia de entrada.

El funcionamiento de un PLL involucra tres modos: un *modo libre*, un *modo de captura* y un *modo de amarre por fase*. Durante el modo libre, no existe una frecuencia (o voltaje) de entrada y el VCO funciona a una frecuencia fija, correspondiente al voltaje de entrada aplicado que es igual a cero. Esta frecuencia se conoce como *frecuencia central*, o *libre*, f_o. Una vez aplicada una frecuencia de entrada, la frecuencia del oscilador controlado por voltaje empieza a cambiar, y se dice que el lazo amarrado por fase está en modo de captura. La frecuencia del VCO cambia continuamente para coincidir con la frecuencia de la entrada. Cuando la frecuencia de la entrada es igual a la frecuencia de la salida, se dice que el lazo amarrado por fase está en modo de amarrado por fase. El lazo de retroalimentación mantiene el amarre cuando cambia la frecuencia de la señal de entrada.

La frecuencia central f_o es la frecuencia libre del VCO. El *intervalo de amarre* f_L se define como el intervalo de frecuencias de entrada alrededor de la frecuencia central, para el cual el lazo puede mantener el amarre. El *intervalo de captura* f_c se define como el intervalo de frecuencias de entrada alrededor de la frecuencia central para el cual el lazo se amarrará partiendo de una condición sin amarre. Las relaciones entre f_o, f_L y f_c aparecen en la figura 16.37(b).

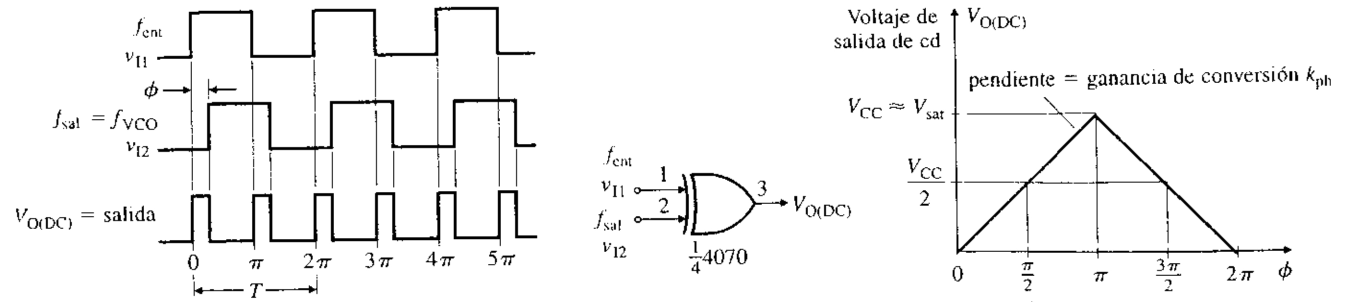
Detector de fase

El detector de fase toma dos voltajes de entrada y produce un voltaje de cd proporcional a su diferencia de fase. Para comprender el principio de funcionamiento, considérense dos voltajes v_{I1} y v_{I2}, como se muestra en la figura 16.38(a), con una diferencia de fase igual a ϕ. Se obtiene un voltaje de salida cuando difieren en fase; es decir, cuando sólo una entrada es alta. El detector de fase se puede implantar utilizando una compuerta OR exclusivo, como se muestra en la figura 16.38(b), o un multiplicador analógico [3]. La integración del voltaje de salida dará un voltaje de salida promedio, que será una función lineal de la diferencia de fase ϕ, como se observa en la figura 16.38(c). El voltaje de salida promedio $V_{O(DC)}$ puede expresarse como

$$V_{O(DC)} = \begin{cases} \dfrac{V_{CC}}{\pi}\,\phi & \text{para } 0 \le \phi \le \pi \\[2ex] \dfrac{V_{CC}}{\pi}\,(2\pi - \phi) & \text{para } \pi \le \phi \le 2\pi \end{cases} \tag{16.81}$$

www.elsolucionario.net

FIGURA 16.38 Detector de fase

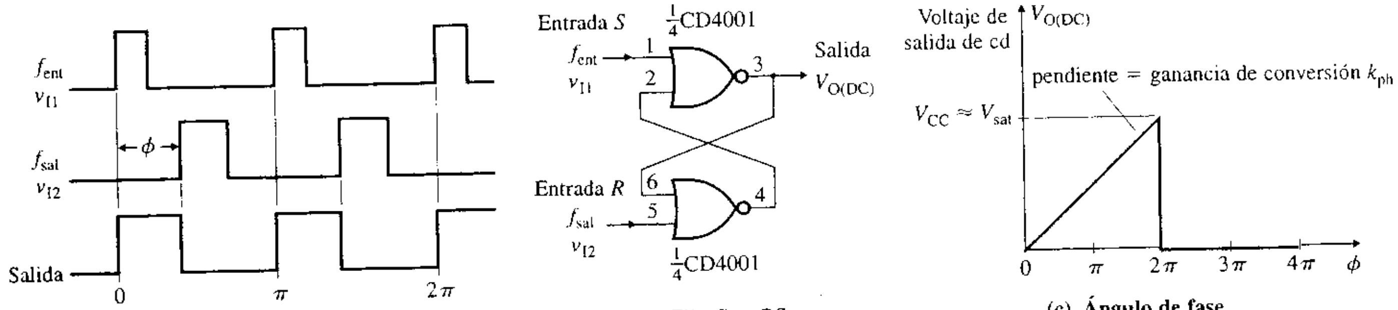


(a) **Diferencia de fase** (b) **Compuerta OR exclusivo** (c) **Ángulo de fase**

La diferencia de fase también puede ser detectada utilizando un flip-flop *RS* disparado por flanco. En la figura 16.39(a) se muestran dos señales de entrada. Si estas señales se hacen pasar a través de un flip-flop *RS*, como se muestra en la figura 16.39(b), disparado por flanco, el voltaje de salida será el que se muestra en la figura 16.39(a). Al integrar el voltaje de salida, se obtiene un voltaje de salida promedio, como se ve en la figura 16.39(c). El voltaje de salida promedio $V_{O(DC)}$ está dado por

$$V_{O(DC)} = \frac{V_{CC}}{2\pi} \qquad \text{para } 0 \leq \phi \leq 2\pi \tag{16.82}$$

FIGURA 16.39 Detector de fase disparado por flanco



(a) **Diferencia de fase** (b) **Flip-flop *RS*** (c) **Ángulo de fase**

En general, los detectores de fase se pueden dividir en dos tipos: detectores digitales y detectores analógicos. Los detectores digitales son fáciles de realizar mediante dispositivos digitales. No obstante, son sensibles al contenido armónico de la señal de entrada y a los cambios en los ciclos útiles de la señal de entrada y del voltaje de salida del oscilador controlado por voltaje. Los detectores analógicos son de tipo monolítico, como el CMOS MC4344/4044. Responden únicamente a transiciones en las señales de entrada. Por tanto, la sensibilidad al contenido armónico y al ciclo útil no resulta ser un problema. El voltaje de salida es independiente de variaciones en la amplitud y en el ciclo útil de la forma de onda de entrada. Generalmente, los detectores analógicos tienen la preferencia sobre los detectores digitales, especialmente en aplicaciones en las que la precisión es un factor decisivo.

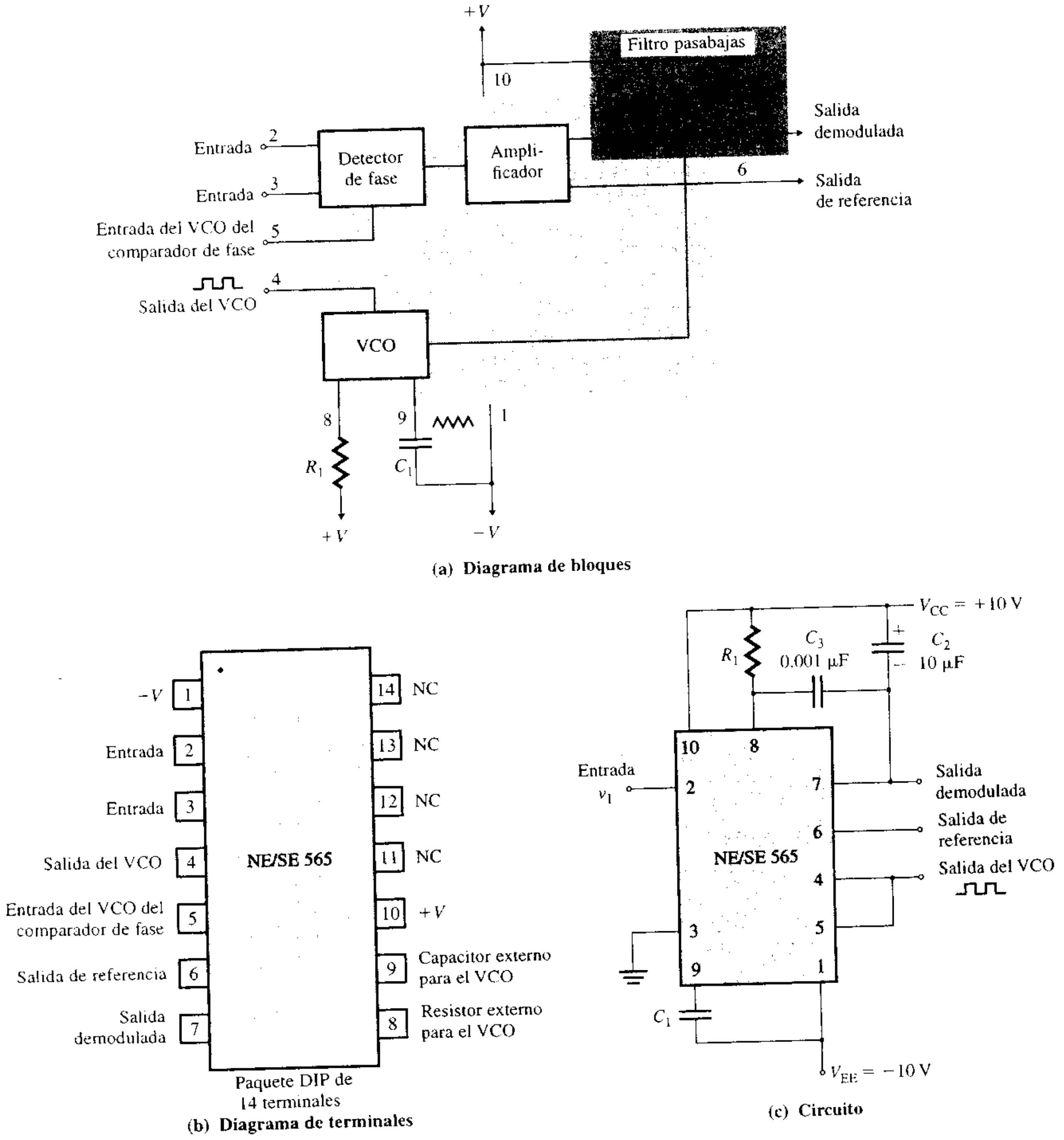
Circuito integrado de lazo amarrado por fase

El lazo amarrado por fase NE/SE 565 es uno de los dispositivos de circuito integrado de uso más común. Los elementos del lazo amarrado por fase de la figura 16.37(a) están incorporados en el circuito integrado 565. El diagrama de bloques interno del 565 aparece en la figura 16.40(a), y la configuración de las terminales, en la figura 16.40(b). En la figura 16.40(c) se muestra un diagrama de conexión común para el PLL NE/SE 565. Un pequeño capacitor C_3, normalmente de 0.001 μF, se conecta entre las terminales 7 y 8 a fin de eliminar posibles oscilaciones. La frecuencia central del PLL está dada aproximadamente por

$$f_o \approx \frac{1.2}{4R_1C_1} \tag{16.83}$$

www.elsolucionario.net

FIGURA 16.40 Diagrama de conexiones del PLL NE/SE 565



(a) **Diagrama de bloques**

(b) **Diagrama de terminales**

(c) **Circuito**

donde R_1 y C_1 son una resistencia y una capacitancia externas conectadas a las terminales 8 y 9, respectivamente. C_1 puede tener cualquier valor, pero R_1 debe tener un valor entre 2 kΩ y 20 kΩ. Se conecta un capacitor C_2 entre las terminales 7 y 10 para formar un filtro pasabajas de primer orden, con una resistencia interna de 3.6 kΩ. El capacitor del filtro C_2 debe ser lo suficientemente grande para eliminar variaciones en el voltaje de salida demodulado de la terminal 7, a fin de estabilizar la frecuencia del VCO.

www.elsolucionario.net

Normalmente, el PLL 565 puede amarrar y rastrear una señal de entrada en un ancho de banda de ±60% de la frecuencia central f_o. El intervalo de amarre f_L está dado por

$$f_L = \frac{8f_o}{V_{CC} - V_{EE}} \qquad \textbf{(16.84)}$$

donde V_{CC} y $-V_{EE}$ son las fuentes de alimentación positiva y negativa en volts, respectivamente. El intervalo de captura f_c está dado por

$$f_c = \left[\frac{f_L}{2\pi \times 3.6 \times 10^3 C_2}\right]^{1/2} \quad (C_2 \text{ en farads}) \qquad \textbf{(16.85)}$$

EJEMPLO 16.12 **D**

Diseño de un lazo amarrado por fase (PLL) Diseñar un PLL como el mostrado en la figura 16.40(c), de manera que $f_o = 2.5$ kHz y $f_c = 50$ Hz. Suponer que $V_{CC} = -V_{EE} = 12$ V.

SOLUCIÓN

Los pasos que se siguen en el diseño con el PLL 565 son:

Paso 1. Escoger un valor adecuado para C_1: sea $C_1 = 0.01$ μF.

Paso 2. Calcular el valor de R_1. De la ecuación (16.83),

$$R_1 = \frac{1.2}{4C_1 f_o} = \frac{1.2}{4 \times 0.01\ \mu\text{F} \times 2.5\ \text{kHz}} = 12\ \text{k}\Omega$$

Paso 3. Determinar el intervalo de amarre f_L. De la ecuación (16.84),

$$f_L = \frac{8 \times 2.5\ \text{kHz}}{12 - (-12)} = 833\ \text{Hz}$$

Paso 4. Calcular el valor de C_2. De la ecuación (16.85),

$$C_2 = \frac{f_L}{2\pi \times 3.6 \times 10^3 f_c^2} = \frac{833}{2\pi \times 3.6 \times 10^3 \times 50^2} = 14.17\ \mu\text{F}$$

Se elige $C_2 = 14$ μF.

Aplicaciones del PLL 565

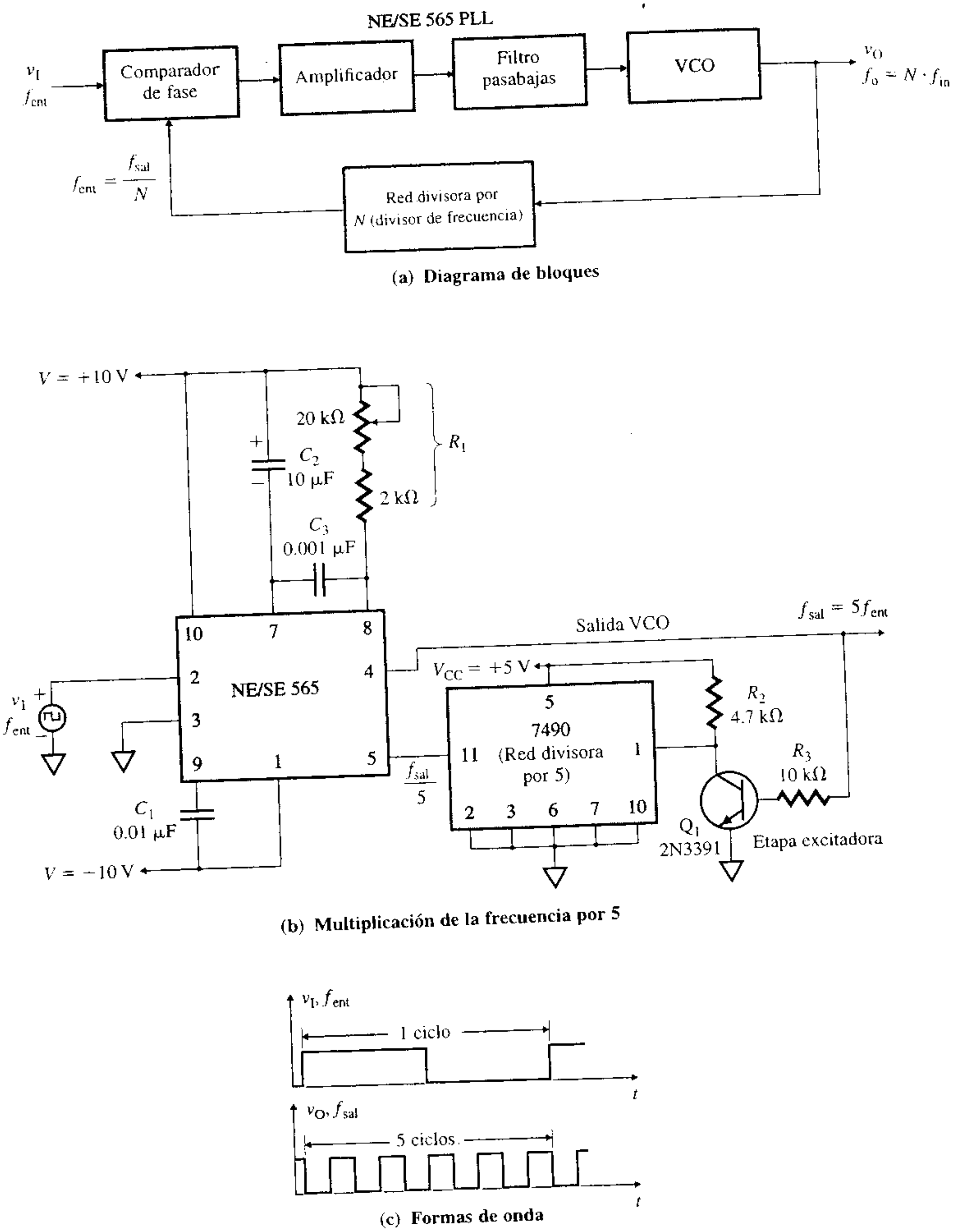
Como ejemplos de las aplicaciones del PLL 565, se considerará un multiplicador de frecuencia, un demodulador FSK y un decodificador SCA (autorización portadora subsidiaria)[2].

Multiplicador de frecuencia En la figura 16.41(a) aparece el diagrama de bloques de un multiplicador de frecuencia utilizando el PLL 565. Se inserta un divisor de frecuencia entre el VCO y el detector de fase. Dado que la frecuencia de salida del divisor está amarrada a la frecuencia de entrada, el VCO realmente estará funcionando a un múltiplo de la frecuencia de entrada. Esto es, $f_o = Nf_{ent}$, donde N es un entero. La cantidad de multiplicación deseada puede obtenerse seleccionando la red divisora apropiada. En la figura 16.41(b) se muestra una conexión común del PLL 565 para obtener una frecuencia de salida $f_o = 5f_{ent}$.

Para ajustar el circuito, deberán conocerse los límites de frecuencia de la señal de entrada. Entonces, la frecuencia de oscilación libre del VCO podrá ser ajustada utilizando a R_1 y C_1, de manera que la frecuencia de salida del divisor quede a la mitad, entre los límites de la frecuencia de entrada. Esto es, para $f_{ent} = 400$ Hz a 4 kHz, la frecuencia de salida sería $f_o = 2$ kHz a 20 kHz, con una frecuencia media de $f_{o(med)} = 11$ kHz. La capacitancia C_2 del filtro debe ser lo suficientemente grande (normalmente 10 μF) para eliminar variaciones en el voltaje de salida demodulado (en la terminal 7) a fin de estabilizar la frecuencia del VCO. La salida del oscilador controlado por voltaje VCO será una onda cua-

www.elsolucionario.net

FIGURA 16.41 PLL 565 como multiplicador de frecuencia

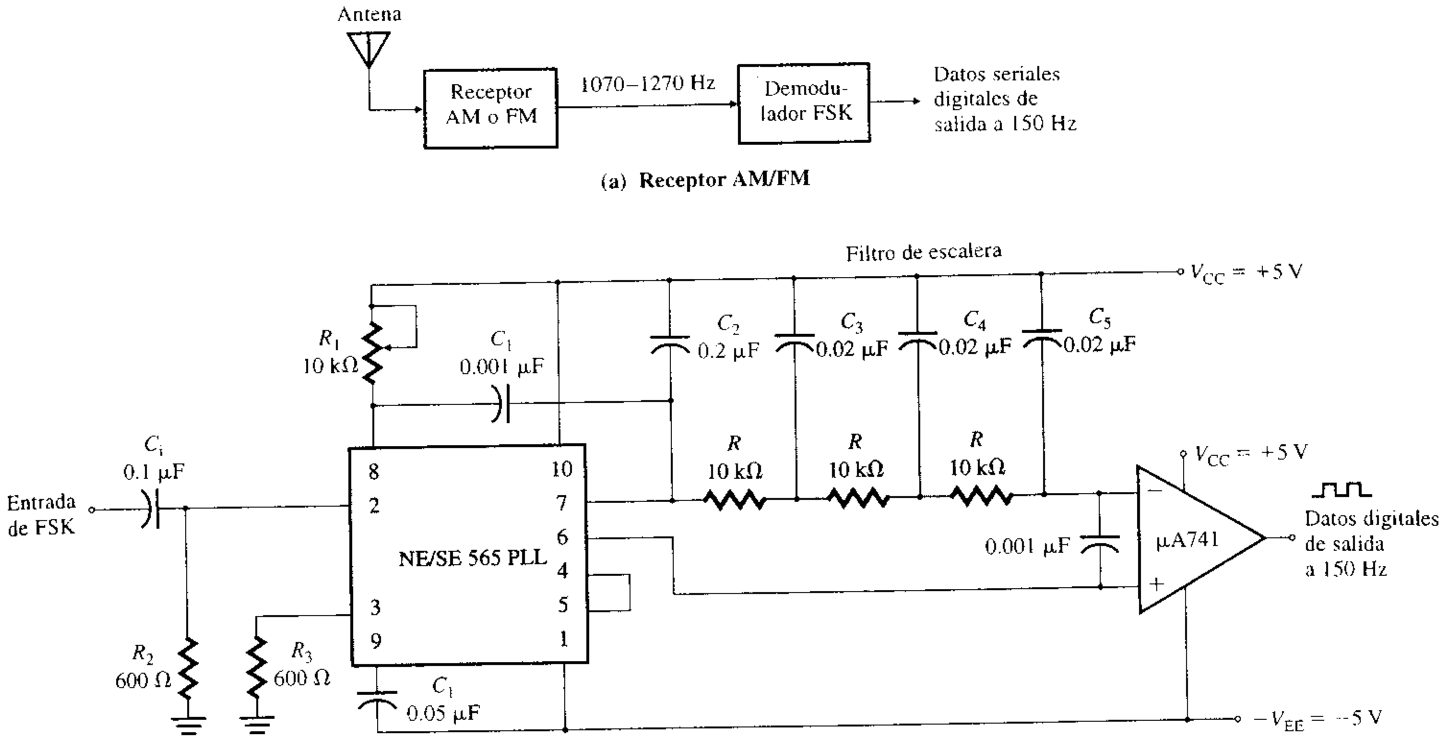


drada, cuya frecuencia es un múltiplo de la frecuencia de entrada, siempre que el lazo esté amarrado. Las formas de onda de entrada y de salida aparecen en la figura 16.41(c).

Demodulador FSK A menudo, los receptores de AM/FM utilizan un demodulador FSK, como se muestra en la figura 16.42(a). Una aplicación muy útil del PLL 565 es como demodulador FSK para recibir señales de manipulación por corrimiento de frecuencia de 1070 Hz y de 1270 Hz; la configuración aparece en la figura 16.42(b). Conforme la señal aparece en la entrada, el lazo amarrado por fase se amarra a la frecuencia de la entrada

www.elsolucionario.net

FIGURA 16.42 PLL 565 como demodulador FSK



(a) **Receptor AM/FM**

(b) **Circuito**

y la rastrea entre las dos frecuencias, con un corrimiento correspondiente de cd en la salida. La señal de entrada se conecta a través de un capacitor de acoplamiento C_i para bloquear el nivel de cd del receptor FSK. Ambas terminales de entrada están conectadas a tierra a través de los resistores R_2 y R_3, que son idénticos.

El capacitor C_2 del filtro de lazo determina las características dinámicas del demodulador y su valor debe ser menor que lo usual, a fin de eliminar la sobreexcitación en el pulso de salida. Para eliminar de la salida la componente portadora se utiliza un filtro pasabajas de escalera *RC* de tres etapas. La frecuencia de corte alta del filtro de escalera —esto es, $f_H = 1/2\pi RC$— deberá quedar aproximadamente a la mitad, entre la rapidez de manipulación máxima (150 Hz) y el doble de la frecuencia de entrada (2 × 1070 Hz es aproximadamente 2200 Hz).

La señal de salida de 150 Hz puede hacerse compatible a nivel lógico conectando un comparador de voltaje entre la salida y la terminal 6 del PLL 565. R_2 y C_1 determinan la frecuencia de oscilación libre del VCO. La frecuencia libre es ajustada utilizando R_1, de manera que se produzca un voltaje ligeramente positivo con f_o = 1070 Hz.

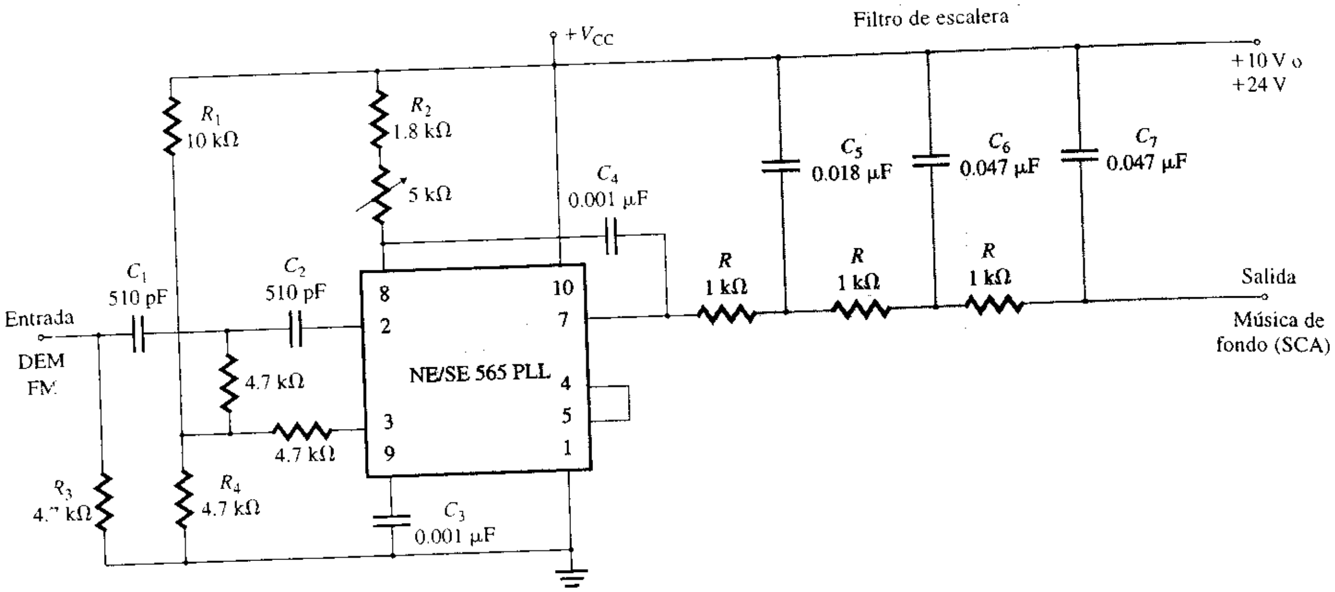
Decodificador SCA (de música de fondo) Algunas estaciones de FM han sido autorizadas por la FCC para difundir sin interrupción música de fondo para uso comercial, utilizando una subportadora modulada por frecuencia de 67 kHz. Esta frecuencia es elegida de forma que no interfiera con el espectro normal de frecuencias del material de programas de FM estéreo o monoaural, que es sustancialmente menor. Además, el nivel de la subportadora es de sólo 10% de la amplitud de la señal combinada.

Se puede utilizar un lazo amarrado por fase para captar la señal de SCA (con música de difusión comercial) de la señal combinada de muchas estaciones comerciales de radiodifusión de FM. Esta aplicación involucra la demodulación de una subportadora modulada por frecuencia separándola del canal principal. La señal SCA puede ser filtrada y demodulada utilizando el PLL 565 sin necesidad de utilizar algún circuito resonante. El diagrama

www.elsolucionario.net

de conexión aparece en la figura 16.43. El PLL se sintoniza a 67 kHz con un potenciómetro de 5 kΩ (sólo se requiere una sintonización aproximada, ya que el lazo buscará la señal).

FIGURA 16.43 PLL 565 como decodificador SCA (de música de fondo)



La salida demodulada (terminal 7) pasa a través de un filtro pasabajas de tres etapas, a fin de reducirla y atenuar el ruido de frecuencia alta que a menudo acompaña a las transmisiones SCA. Dado que en la terminal 7 no se ha incorporado directamente un capacitor, el circuito funciona como un lazo de primer orden. La señal de salida demodulada es del orden de los 50 mV, y la respuesta en frecuencia se extiende hasta 7 kHz. Conectando el circuito de la figura 16.43 a un punto entre el discriminador de FM y el filtro de reducción de un receptor de FM de banda comercial (doméstico) y sintonizando el receptor a una estación que difunda una señal SCA, se pueden obtener horas de música de fondo comercial sin costo.

ASPECTOS PRINCIPALES DE LA SECCIÓN 16.10

- El lazo amarrado por fase (PLL) está formado por un detector de fase, un filtro pasabajas y un oscilador controlado por voltaje. Los PLL encuentran aplicación como multiplicadores de frecuencia, demoduladores FSK y decodificadores SCA (de música de fondo).
- El funcionamiento de un PLL involucra tres modos: un modo libre, un modo de captura y un modo de amarre por fase. La frecuencia del VCO es ajustada continuamente hasta que resulte igual a la frecuencia de la entrada. Cuando la frecuencia de la entrada es igual a la frecuencia de la salida, se dice que el PLL está en amarre por fase.
- Normalmente, el PLL 565 puede amarrar y rastrear una señal de entrada en un ancho de banda de 60% de la frecuencia central.

16.11 *Convertidores de voltaje a frecuencia y de frecuencia a voltaje*

El VCO NE/SE 566, analizado en la sección 16.8, puede utilizarse como convertidor de voltaje a frecuencia. En muchas aplicaciones, también resulta necesario convertir frecuencia a voltajes. Los convertidores de la serie TelCom 9400 pueden emplearse como *convertidores de voltaje a frecuencia* (V/F) o *de frecuencia a voltaje* (F/V), y pueden producir salidas de pulso y de onda cuadrada con un intervalo de frecuencia de 1 Hz a 100 kHz. Para la conversión V/F, el dispositivo acepta una señal de entrada analógica y genera un tren de pulsos de salida, cuya frecuencia es linealmente proporcional al voltaje de entrada.

www.elsolucionario.net

e-
la

Para la conversión F/V, el dispositivo acepta cualquier forma de onda de frecuencia de entrada, y genera como salida un voltaje linealmente proporcional. La conversión completa V/F o F/V sólo requiere la adición de dos capacitores, tres resistores y un voltaje de referencia. La serie 9400 está formada por dispositivos CMOS y bipolares, que pueden funcionar con voltajes de alimentación sencillos o duales.

Convertidor V/F

El convertidor 9400 V/F funciona bajo el principio de equilibrio de cargas. El diagrama de bloques funcional se muestra en la figura 16.44(a). El voltaje de entrada v_I es convertido por el resistor de entrada R_{ent} en una corriente I_{ent}. Luego, esta corriente $I_{ent} = v_I/R_{ent}$ es convertida en una carga por el capacitor de integración interno C_{int}, dando un voltaje que decrece linealmente v_{O3} en la salida del integrador de amplificador operacional. Esto es,

$$v_{O3} = -\frac{I_{ent}}{C_{int}}t = -\frac{v_I}{R_{ent}C_{int}}t \qquad \textbf{(16.86)}$$

En cuanto el voltaje v_{O3} cae por debajo del nivel de umbral del detector de umbral, el interruptor se cierra y hace que al capacitor de referencia C_{ref} se le aplique el voltaje de referencia V_{ref}, durante un tiempo lo suficientemente largo para cargar el capacitor hasta el voltaje de referencia V_{ref}. Esta acción también reduce la carga del capacitor de integración en una magnitud fija ($q = C_{ref}V_{ref}$), haciendo que la salida del integrador aumente cierta cantidad. Al final del periodo de carga, C_{ref} se pone en cortocircuito, disipando la carga almacenada en el capacitor de referencia, de forma que el sistema quede listo para repetir el ciclo cuando la salida cruce de nuevo por cero.

La carga continua del capacitor de integración C_{int} por el voltaje de entrada es equilibrada mediante cargas fijas provenientes del voltaje de referencia. Conforme aumenta el voltaje de entrada, también lo hace la cantidad de pulsos de referencia requeridos para mantener este equilibrio, haciendo que la frecuencia de salida también aumente. Debido a que cada incremento de carga es fijo (es decir, $q = C_{ref}V_{ref}$), el incremento en frecuencia en relación con el voltaje es lineal. La frecuencia de salida f_o está relacionada con el voltaje de entrada mediante

$$f_o = \frac{v_I}{|V_{ref}|R_{ent}C_{ref}} \qquad \textbf{(16.87)}$$

donde v_I = voltaje de entrada
$|V_{ref}|$ = voltaje de referencia
C_{ref} = capacitancia de referencia

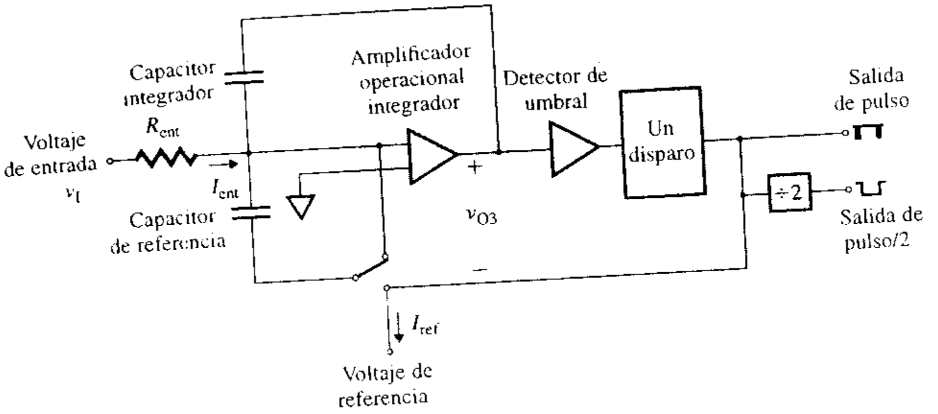
El diagrama de terminales del convertidor 9400 V/F aparece en la figura 16.44(b), y su diagrama de bloques interno en la figura 16.44(c). El detector de umbral detecta la salida del integrador. La salida del detector dispara una red de 3 μs cuando su voltaje de entrada pasa por el valor de umbral. El umbral nominal del detector queda a la mitad del valor de las fuentes de alimentación, es decir $(V_{DD} + V_{SS})/2 \pm 400$ mV. La salida de la red de 3 μs es aplicada al transistor de salida M_1, a la red divisora por 2 y al circuito de control de carga/descarga C_{ref}.

El circuito de autoarranque asegura que el convertidor V/F funcione correctamente cuando se aplica por primera vez la alimentación. Si la salida del integrador está por debajo del voltaje de umbral (esto es, 0 V) del detector de umbral y C_{ref} ya está cargado, entonces al ser habilitada la energía no ocurrirá un escalón positivo de voltaje. La salida del integrador continuará reduciéndose hasta que cruce el umbral de -3.0 V del comparador de autoarranque. Cuando esto ocurre, se conecta un resistor interno de 20 kΩ a la entrada del integrador del amplificador operacional, obligando por tanto a que la salida se haga positiva. En cuanto la salida del amplificador operacional se convierte en positiva, se deshabilita el circuito de autoarranque, y el 9400 funciona en su modo normal.

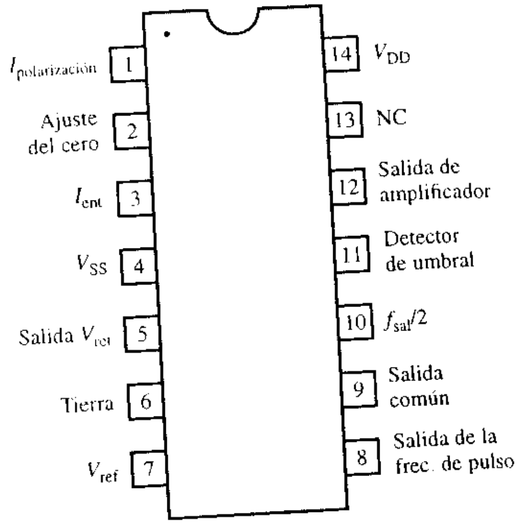
La salida del pulso f_{sal} $(=f_o)$ es un FET de canal n de drenaje abierto, que proporciona una onda cuadrada cuya frecuencia es proporcional al voltaje de entrada v_I. La salida de

www.elsolucionario.net

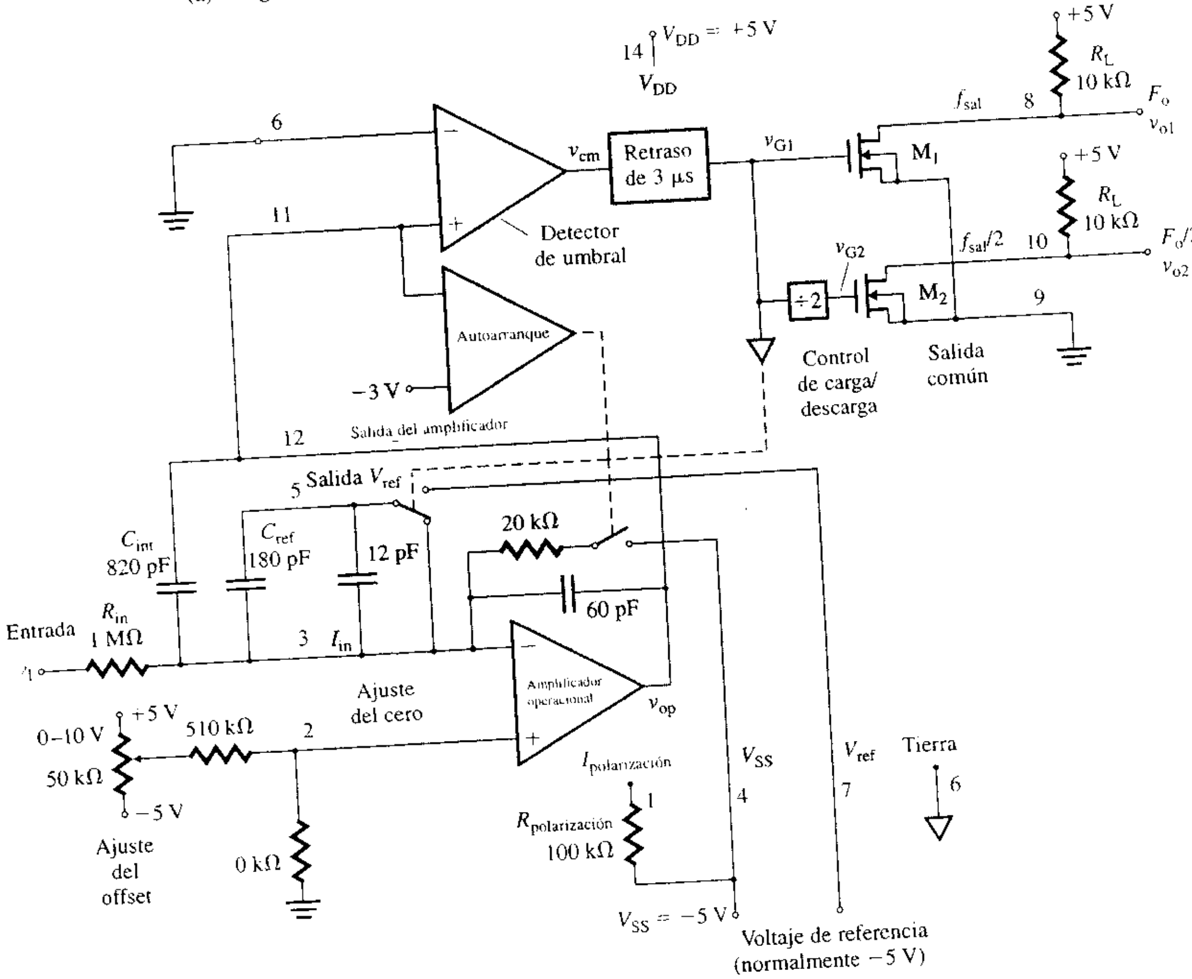
FIGURA 16.44 Convertidor 9400 V/F (cortesía de TelCom Semiconductor, Inc.)



(a) **Diagrama de bloques**



(b) **Diagrama de terminales**



(c) **Conexión de circuito**

www.elsolucionario.net

pulso $f_{sal}/2$ ($=f_o/2$) es un FET de canal n de drenaje abierto, que proporciona una onda cuadrada cuya frecuencia es la mitad de la del pulso. Esta salida cambia de estado en el flanco positivo de f_o. Tanto la salida f_o como la $f_o/2$ requieren un resistor de elevación, y se conectan directamente con circuitos lógicos MOS, CMOS y TTL.

Las formas de onda del convertidor V/F se muestran en la figura 16.45. Tres microsegundos después de que la salida V_d del detector conmute a bajo, la salida V_{G1} del circuito de retraso conmuta de bajo a alto. Cuando V_{G1} es bajo, el transistor M_1 estará desactivado y f_{sal} es alto (es decir, 5 V). La red divisora por 2 es un flip-flop disparado por el flanco negativo, cuya salida V_{G2} es el complemento (inversión) de V_{G1}. Por tanto, el transistor M_2 estará activado y $f_{sal}/2$ estará en bajo. Con V_{G1} en bajo, el control de carga/descarga está deshabilitado, y el capacitor C_{ref} se mantiene descargado (esto es, en cortocircuito).

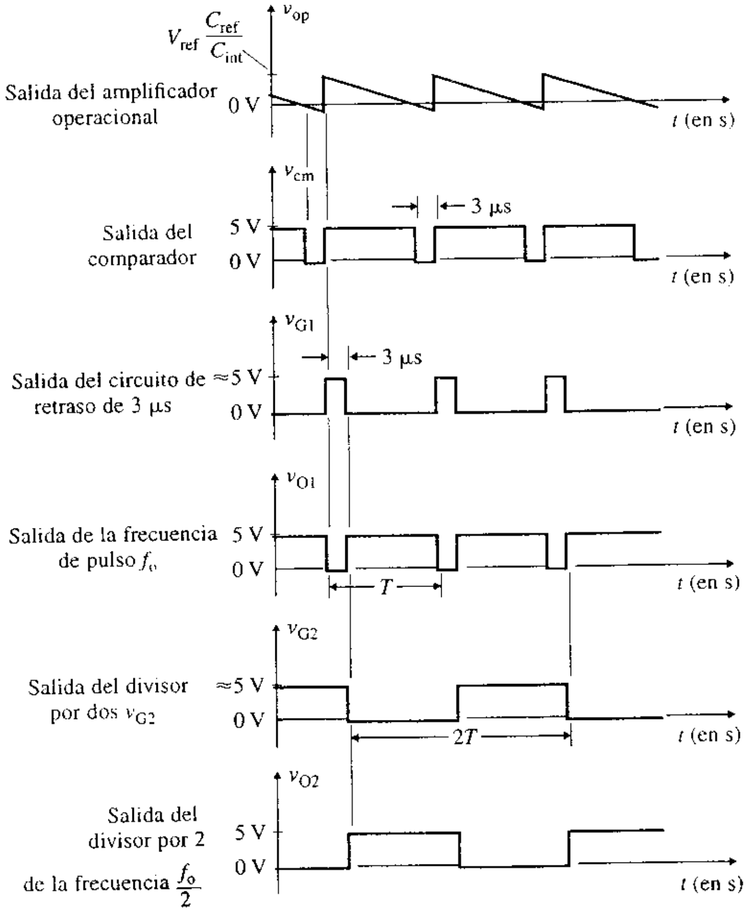


FIGURA 16.45 Formas de onda del convertidor 9400 V/F

EJEMPLO 16.13 D

Diseño de un convertidor V/F Utilizando el 9400, como se muestra en la figura 16.46, diseñar un convertidor V/F, de manera que $f_o = 5$ kHz en $v_I = 5$ V. El voltaje de entrada v_I puede variar entre 10 mV y 10 V. Suponer que $V_{DD} = -V_{SS} = 5$ V.

SOLUCIÓN

Los pasos utilizados para diseñar el convertidor V/F son los siguientes:

Paso 1. Escoger V_{DD} y V_{SS}, de manera que

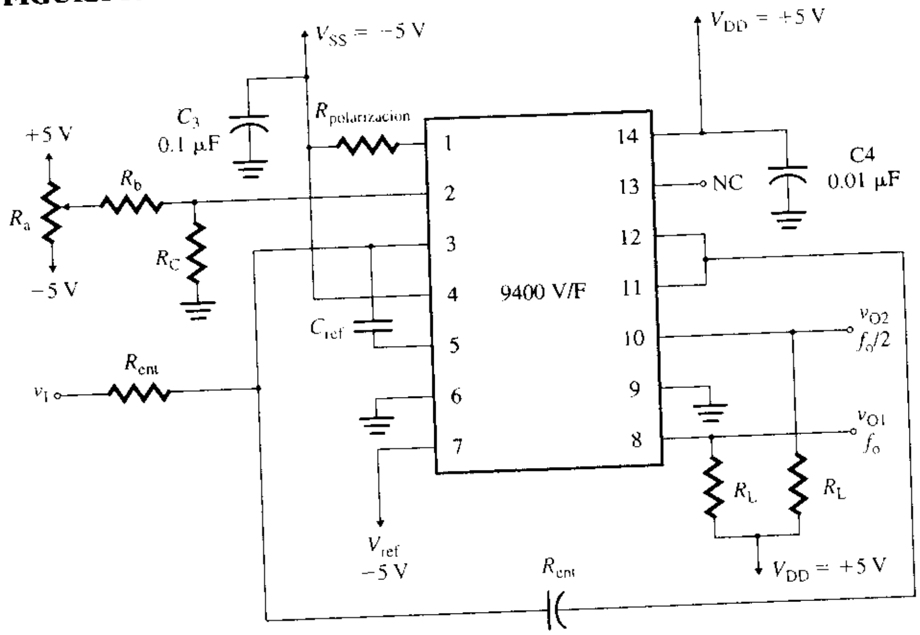
$$4\text{ V} \le V_{DD} \le 7.5\text{ V} \quad \text{y} \quad -7.5\text{ V} \le V_{SS} \le -4\text{ V}$$

Se elige $V_{DD} = 5$ V y $V_{SS} = -5$ V.

Paso 2. Elegir los capacitores, de manera que $C_3 = C_4 = 0.1$ μF. Estos capacitores deben quedar cerca de las terminales 4 y 14, respectivamente.

www.elsolucionario.net

FIGURA 16.46 Convertidor TelCom 9400 conectado como convertidor V/F



Paso 3. Escoger el voltaje de referencia $V_{ref} = V_{SS} = -5$ V.

Paso 4. Seleccionar $R_{ent} = 1$ MΩ.

Paso 5. Elegir $R_{polarización} = 100$ kΩ.

Paso 6. Escoger la resistencia de elevación $R_L = 10$ kΩ.

Paso 7. Seleccionar C_{ref}, de manera que $C_{ref} < 500$ pF. De la ecuación (16.87),

$$C_{ref} = \frac{v_I}{|V_{ref}|R_{ent}f_o} = \frac{5}{5 \times 1\text{ M}\Omega \times 5\text{ kHz}} = 200\text{ pF}$$

C_{ref} debe colocarse tan cerca como sea posible de las terminales 3 y 5. Para una exactitud alta, se recomiendan los capacitores de película de vidrio.

Paso 8. Elegir C_{int}, de forma que $4C_{ref} \le C_{int} \le 10C_{ref}$. Suponer que

$$C_{int} = 5 \times C_{ref} = 5 \times 200\text{ pF} = 1000\text{ pF}$$

C_{int} deberá colocarse tan cerca como sea posible de las terminales 3 y 12.

Paso 9. Determinar los valores de los resistores de offset. Puesto que $R_c \le R_a \le R_b$, suponer que R_a es un potenciómetro de 50 kΩ, $R_b = 450$ kΩ, y $R_c = 10$ kΩ.

Paso 10. Calcular la frecuencia mínima correspondiente al voltaje de entrada mínimo $v_I = 10$ mV. De la ecuación (16.87),

$$f_{o(mín)} = \frac{10\text{ mV}}{5 \times 1\text{ M}\Omega \times 200\text{ pF}} = 10\text{ Hz}$$

Paso 11. Ajustar el voltaje de entrada al valor mínimo $v_I = 10$ mV, y ajustar el potenciómetro R_a para obtener la frecuencia de salida mínima correspondiente $f_{o(mín)} = 10$ Hz.

Paso 12. Determinar la frecuencia máxima correspondiente al voltaje de entrada máximo $v_I = 10$ V. De la ecuación (16.87),

$$f_{o(máx)} = \frac{10\text{ V}}{5 \times 1\text{ M}\Omega \times 200\text{ pF}} = 10\text{ kHz}$$

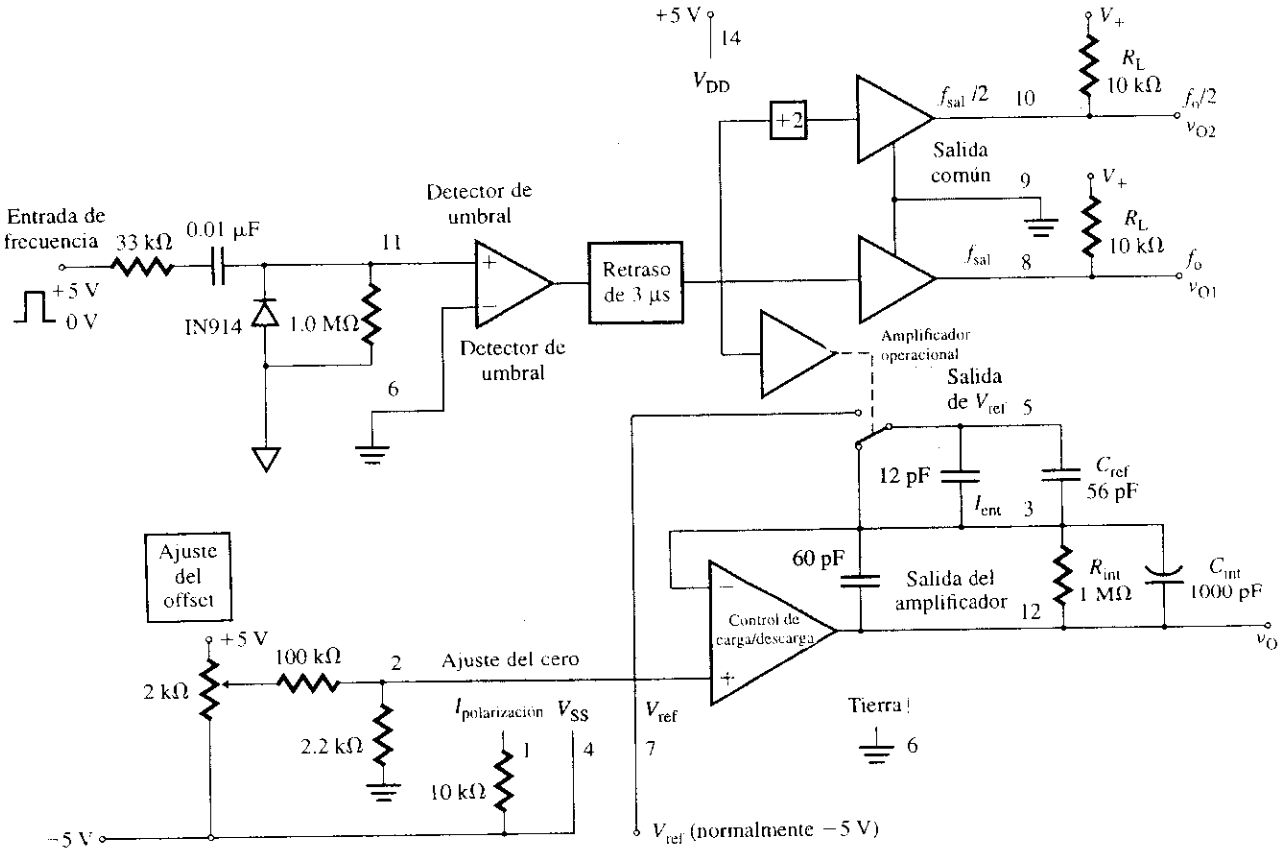
Paso 13. Ajustar el voltaje de entrada al valor máximo $v_I = 10$ V, y ajustar R_{ent}, V_{ref} o C_{ref}, con el fin de obtener la frecuencia de salida máxima correspondiente $f_{o(máx)} = 10$ kHz.

www.elsolucionario.net

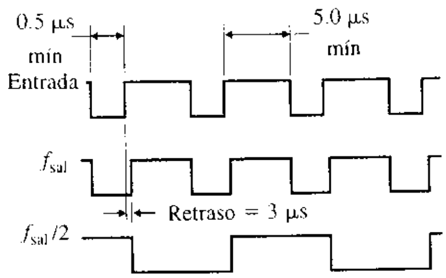
Convertidor F/V

Cuando se utiliza como convertidor F/V, el 9400 genera un voltaje de salida que es linealmente proporcional a la frecuencia de entrada f_{ent}. El diagrama de bloques interno del convertidor 9400 F/V aparece en la figura 16.47(a). La señal de entrada es derivada por una red *RC*, cuya salida es aplicada entonces a la entrada (+) del detector de umbral (es decir, a la terminal 11). El detector de umbral tiene aproximadamente ±200 mV de histéresis. Cada vez que la entrada al detector en la terminal 11 cruza el cero en la dirección negativa, su salida pasa a bajo. Tres microsegundos más tarde, se habilita el circuito de carga/descarga, conectando de manera instantánea el capacitor de referencia C_{ref}, que se mantiene descargado, al voltaje de referencia V_{ref}. Esto causa que una cantidad precisa de carga ($q = C_{ref} V_{ref}$) sea enviada a la unión de suma del amplificador operacional. Esta carga, a su vez, fluye por el resistor de retroalimentación R_{int}, y genera un pulso de voltaje en la salida del amplificador operacional. El capacitor C_{int} a través de R_{int} promedia estos pulsos y produce una señal de cd, que es linealmente proporcional a la frecuencia de entrada. Las formas de

FIGURA 16.47 Diagrama de bloques interno del convertidor 9400F/V (cortesía de TelCom Semiconductor, Inc.)



(a) Conexión del circuito



(b) Salida digital F/V

www.elsolucionario.net

onda del convertidor F/V se muestran en la figura 16.47(b). Para la carga q depositada en el capacitor C_{int}, en el tiempo T, se tiene

$$q = iT = \frac{V_O}{R_{int}} T$$

que, para $q = C_{ref}V_{ref}$, relaciona el voltaje de salida promedio V_O con la frecuencia de entrada f_{ent} de la siguiente manera:

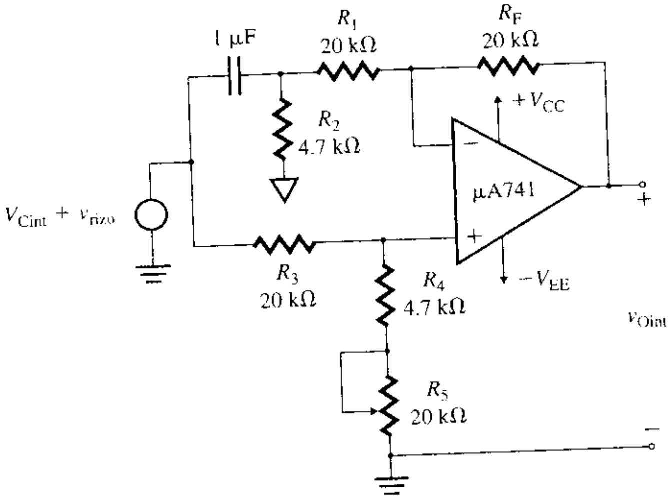
$$V_O = |V_{ref}| R_{int} C_{ref} f_{ent} \tag{16.88}$$

donde f_{ent} = frecuencia de entrada, en Hz
$|V_{ref}|$ = voltaje de referencia, en V
R_{int} = resistencia del integrador interno, en Ω
C_{ref} = capacitancia de referencia, en F

El convertidor F/V aceptará cualquier forma de onda de entrada. Sin embargo, el ancho del pulso positivo de la entrada del detector (terminal 11) debe ser por lo menos de 5 μs, y el ancho del pulso negativo deberá ser mayor que 0.5 μs. Cuando la frecuencia de entrada sea menor que 1 kHz, el ciclo útil deberá ser mayor un 20% para asegurar que C_{ref} se carga y se descarga completamente.

El voltaje de salida V_O tendrá cierta cantidad de rizo, que es inversamente proporcional a C_{int} y a la frecuencia de entrada f_{ent}. Por tanto, para frecuencias bajas, se puede incrementar C_{int} en el intervalo de 1 a 100 μF a fin de minimizar el rizo. Para eliminar el rizo en V_O se puede conectar un circuito de amplificador operacional en configuración de modo común a la salida del convertidor F/V. Esta configuración se muestra en la figura 16.48. Dado que el contenido de rizo de ca aparecerá tanto en la terminal (+) como en la (−) del amplificador operacional, el rizo de ca se anulará, y la salida sólo contendrá voltaje de cd.

FIGURA 16.48
Eliminación de rizo en un convertidor F/V



EJEMPLO 16.14 D

Diseño de un convertidor F/V Utilizando el 9400, como se muestra en la figura 16.49, diseñar un convertidor F/V de manera que V_O = 2.5 V a f_{ent} = 5 kHz. La frecuencia de entrada f_{ent} puede variar entre 0 Hz y 10 kHz. Suponer que V_{DD} = 5 V, $-V_{SS}$ = 0 V.

SOLUCIÓN

Los pasos que se siguen en el diseño del convertidor F/V son:

Paso 1. Escoger V_{DD} y V_{SS}, de forma que

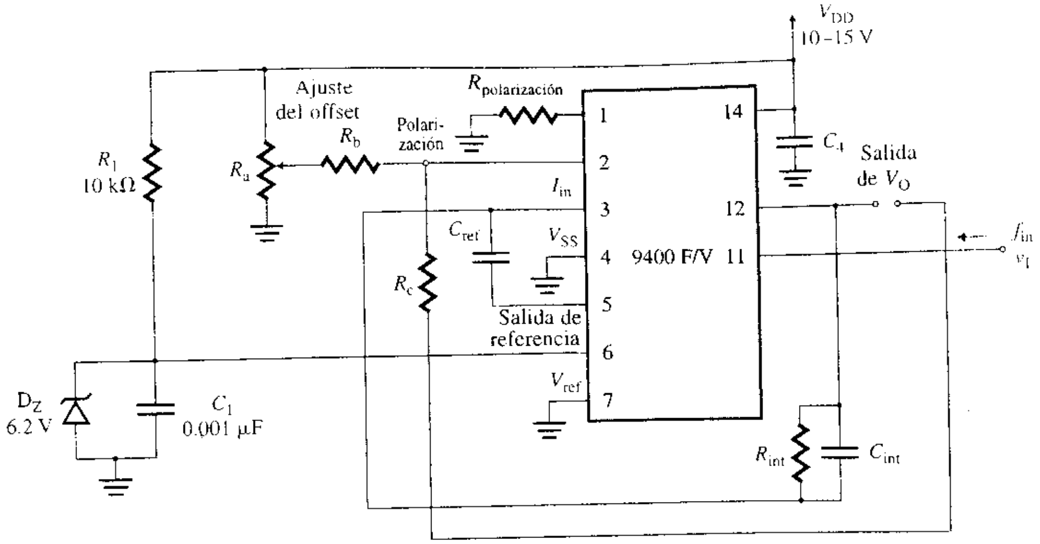
$$4\text{ V} \le V_{DD} \le 7.5\text{ V} \quad \text{y} \quad -7.5\text{ V} \le V_{SS} \le -4\text{ V}$$

Se elige V_{DD} = 5 V y V_{SS} = −5 V.

Paso 2. Escoger los capacitores, de manera que $C_3 = C_4$ = 0.1 μF. Estos capacitores deberán quedar cerca de las terminales 4 y 14, respectivamente.

www.elsolucionario.net

FIGURA 16.49 Convertidor TelCom 9400 conectado como convertidor F/V



Paso 3. Seleccionar el voltaje de referencia $V_{ref} = V_{SS} = 0$ V.

Paso 4. Elegir $R_{int} = 1$ MΩ.

Paso 5. Escoger $R_{polarización} = 100$ kΩ

Paso 6. Seleccionar la resistencia de elevación $R_L = 10$ kΩ.

Paso 7. Elegir C_{ref}. De la ecuación (16.88),

$$C_{ref} = \frac{V_O}{|V_{ref}|R_{int}f_{ent}} = \frac{2.5}{5 \times 1\text{ M}\Omega \times 5\text{ kHz}} = 100\text{ pF}$$

C_{ref} deberá quedar localizado tan cerca como sea posible de las terminales 3 y 5. Para una exactitud alta, se recomiendan los capacitores de película de vidrio.

Paso 8. Escoger C_{int}. Sea

$$C_{int} = 10 \times C_{ref} = 10 \times 100\text{ pF} = 1000\text{ pF}$$

C_{int} deberá localizarse tan cerca como sea posible de las terminales 3 y 12. En vista de que la cantidad de rizo del voltaje de salida es inversamente proporcional a C_{int} y a la frecuencia de entrada, C_{int} se puede aumentar para reducir el rizo. Los valores aceptables de C_{int} para frecuencias bajas son de 1 μF a 100 μF.

Paso 9. Determinar los valores de los resistores de offset. Puesto que $R_c \leq R_a \leq R_b$, suponer que R_a es un potenciómetro de 50 kΩ, $R_b = 450$ kΩ y $R_c = 10$ kΩ.

Paso 10. Sin ninguna señal de entrada aplicada ($f_{ent} = 0$), ajustar el potenciómetro R_a para obtener el voltaje de salida mínimo $V_{O(mín)} = 0$ V.

Paso 11. Calcular el voltaje de salida máximo que corresponde a la frecuencia de entrada máxima $f_{ent} = 10$ kHz. De la ecuación (16.88),

$$V_{O(máx)} = 5 \times 1\text{ M}\Omega \times 100\text{ pF} \times 10\text{ kHz} = 5\text{ V}$$

Paso 12. Ajustar la frecuencia de entrada al valor máximo $f_{ent} = 10$ kHz, y ajustar C_{ref} de forma que V_O sea de aproximadamente 2.5 V.

ASPECTOS PRINCIPALES DE LA SECCIÓN 16.11

- El convertidor TelCom 9400 puede utilizarse como convertidor de voltaje a frecuencia (V/F) o como convertidor de frecuencia a voltaje (F/V), y puede producir salidas de pulso y de onda cuadrada, con un intervalo de frecuencia de 1 Hz a 100 kHz.
- En un convertidor V/F, el voltaje de entrada se convierte en una carga mediante un integrador de amplificador operacional, lo cual da un voltaje de salida linealmente decreciente. En

www.elsolucionario.net

cuanto este voltaje cae por debajo del nivel de umbral, un detector de umbral hace que la salida suba cierta cantidad, de forma que el sistema quede listo para repetir el ciclo cuando la salida vuelva a pasar por el cero.

- En un convertidor F/V, una cantidad precisa de carga suministrada a la unión de suma del amplificador operacional genera un pulso de voltaje en la salida de este amplificador. Entonces, se utiliza un capacitor para promediar estos pulsos, convirtiéndolos en una señal de cd que es linealmente proporcional a la frecuencia de entrada.

16.12 Circuitos de muestreo y retención

Los circuitos de muestreo y retención (SAH, por sus siglas en inglés) se utilizan en una amplia variedad de aplicaciones como interfase entre una señal analógica y un circuito digital, en la adquisición de datos, en la conversión analógico a digital (A/D) y en la demodulación de datos síncronos. El circuito de muestreo y retención se utiliza para *muestrear* una señal analógica en un instante en particular y *retener* el valor de la muestra tanto como se requiera. Los instantes de muestreo y la duración de la retención quedan determinados por una señal lógica de control. La duración de la retención depende del tipo de aplicación. Por ejemplo, en la conversión A/D, las muestras deben ser retenidas lo suficiente para que se complete la conversión.

El principio de funcionamiento de un circuito de muestreo y retención puede ser explicado con la figura 16.50(a), que muestra un circuito formado por un capacitor C, el interruptor S_1 y un resistor interno R_s. El capacitor se utiliza para retener la muestra. El interruptor proporciona un medio para cargar rápidamente el capacitor al voltaje de la muestra, y después eliminar la entrada, de forma que el capacitor pueda retener el voltaje deseado. Cuando la señal de control v_{CN} es alta, el interruptor está cerrado. Si la constante de tiempo R_sC es muy pequeña, el voltaje de salida v_O estará muy cerca del voltaje de entrada v_I, y será igual a éste en el instante en que la señal de control se convierta en baja y se abra el interruptor. En la figura 16.50(b) se muestran las formas de onda idealizadas para el voltaje de salida v_O, el voltaje de entrada v_I y el voltaje de control v_{CN}.

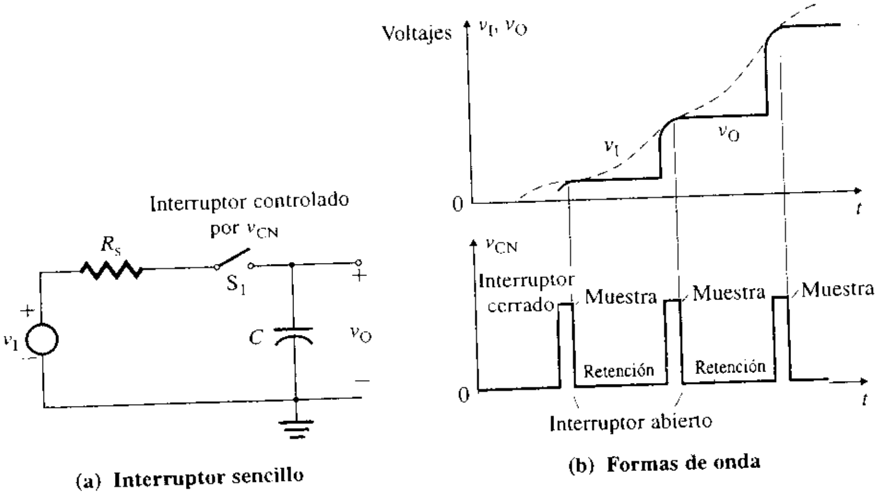


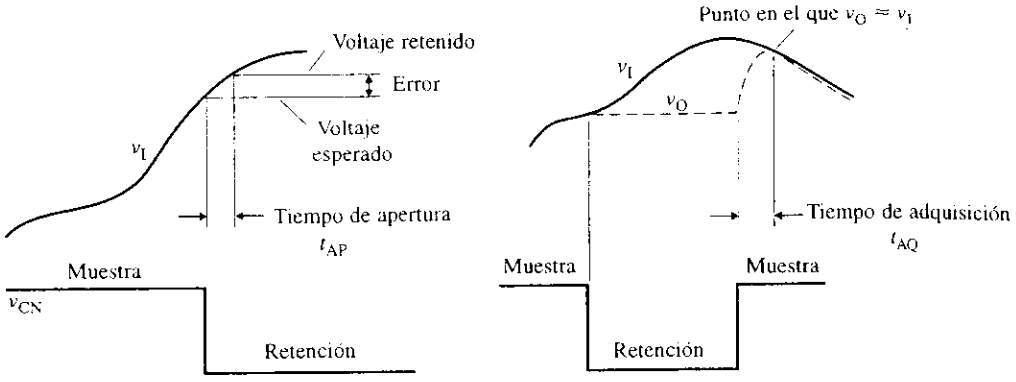
FIGURA 16.50
Principio de funcionamiento de un circuito de muestreo y retención

En la práctica, el capacitor no se puede cargar de manera instantánea ni puede retener un voltaje constante. El interruptor tampoco se puede abrir ni cerrar en forma instantánea. Como resultado, la forma de onda de salida real diferirá de la ideal. Entre las especificaciones importantes dadas por los fabricantes de circuitos de muestreo y retención se encuentran el tiempo de apertura, el tiempo de adquisición, el tiempo de establecimiento y la caída.

El *tiempo de apertura* t_{AP}, que se muestra en la figura 16.51(a), es el tiempo máximo necesario para que se abra el circuito de muestreo y retención. Es el retraso entre la aplicación de la señal de control para abrir el interruptor, y el instante en que el interruptor realmente se abre. Este tiempo depende del tipo de interruptor, pero su intervalo normal va de 4 a 20 μs. El t_{AP} de los interruptores FET está en el intervalo de 50 a 100 ns. El tiempo de apertura debe ser mucho menor que el periodo de muestreo (es decir, el recíproco de la

www.elsolucionario.net

FIGURA 16.51
Tiempo de apertura y tiempo de adquisición



(a) Tiempo de apertura **(b) Tiempo de adquisición**

tasa de muestreo). Dado que la señal de entrada está cambiando de manera continua, el voltaje de retención se modificará ligeramente durante el tiempo de apertura, causando un error en el voltaje de retención.

Una vez cerrado el interruptor para el muestreo, toma una cantidad finita de tiempo para que el voltaje de salida se haga idéntico a la señal de entrada, ya que la entrada está cambiando durante el intervalo de retención. El *tiempo de adquisición* t_{AQ}, que se muestra en la figura 16.51(b), es el tiempo mínimo requerido, después de la aplicación de la señal de muestreo, para que el voltaje de salida alcance el voltaje de entrada (con el grado de exactitud necesario).

El *tiempo de establecimiento* t_s es el retraso entre la apertura del interruptor y el instante en que la salida queda dentro del porcentaje especificado de su valor final (por lo general, 0.99% de la salida a escala completa). Si el circuito de muestreo y retención es seguido por un convertidor A/D, la conversión no deberá iniciarse hasta que la señal se haya establecido; de lo contrario, se convertirá en una señal equivocada.

La *razón de caída*, o *rapidez* de *decaimiento de la salida*, es la caída de voltaje a través del capacitor C durante el tiempo de retención. Es inversamente proporcional a la capacitancia, puesto que $dv_O/dt = I/C$, donde I es la corriente de fuga del capacitor. Esta corriente de fuga puede aparecer como resultado de la corriente de polarización de un amplificador operacional, de una corriente de fuga por el interruptor o debido a fugas internas en el capacitor.

La velocidad con la que la salida sigue a la entrada depende de las características de la señal de entrada v_I. v_O seguirá a v_I de manera exponencial, de acuerdo con la constante de tiempo R_sC. Para que v_O quede dentro del 0.01% de la salida, su tiempo debe ser de $9R_sC$, aproximadamente. Además, la fuente de señal debe ser capaz de suministrar la corriente de carga requerida por el capacitor C. Usualmente, la señal analógica es separada del interruptor utilizando un seguidor construido con un amplificador operacional de ganancia unitaria, a fin de asegurar un valor bajo de R_s.

Circuitos de muestreo y retención construidos con amplificadores operacionales

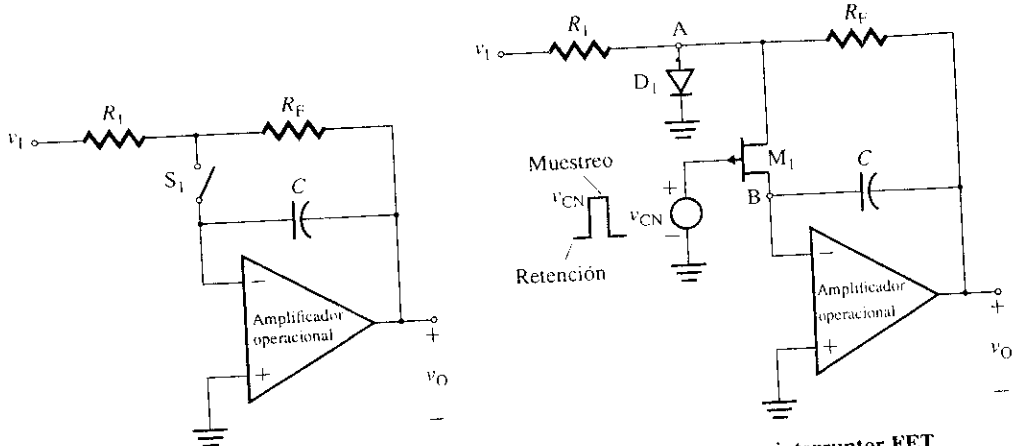
El circuito de muestreo y retención se puede realizar utilizando un amplificador operacional y un interruptor, como se muestra en la figura 16.52(a). Cuando el interruptor S_1 se cierra, el circuito funciona como un filtro RC. Para un voltaje de entrada escalón V_I, el voltaje de salida $v_O(t)$ se puede obtener de

$$v_O(t) = -\frac{R_F}{R_1} V_I(1 - e^{-t/R_FC}) \qquad \textbf{(16.89)}$$

Para que v_O alcance a V_I en el tiempo más breve posible, la constante de tiempo R_FC debe ser más corta que el intervalo de muestreo, de forma que la salida pueda seguir a la entrada. Cuando el interruptor S_1 se abre el capacitor retendrá su voltaje de $-V_I$. Con el fin de minimizar la caída de voltaje en la salida, el amplificador operacional debe tener una corriente de polarización de entrada baja (como en el caso de un amplificador operacional con etapa de entrada FET, por ejemplo). Además, deberá utilizarse un capacitor de alta calidad con una corriente de fuga pequeña.

www.elsolucionario.net

FIGURA 16.52 Circuito inversor de muestreo y retención construido con un amplificador operacional



(a) **Integrador**

(b) **Integrador con interruptor FET**

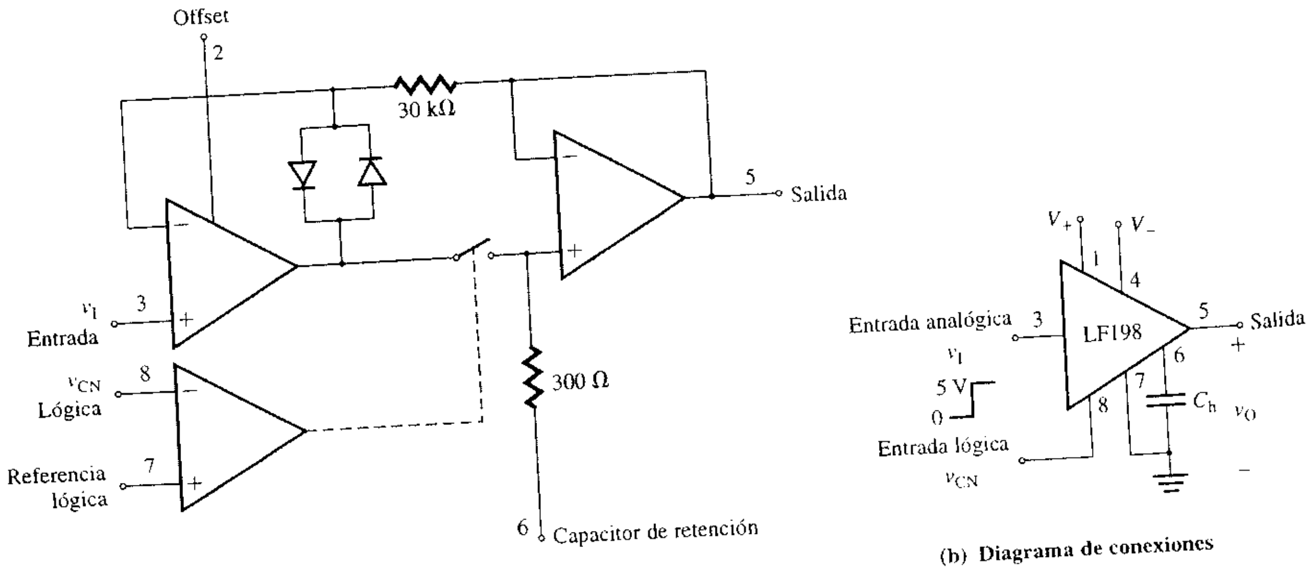
Como se puede observar en la figura 16.52(b), el interruptor S_1 puede ser remplazado por un transistor M_1 (por ejemplo, un FET de canal p). Si el voltaje de control v_{CN} es bajo (por ejemplo, de 0 V), el FET M_1 estará activado (esto es, el interruptor estará cerrado) y el capacitor estará en modo de muestreo, cargándose hasta V_I. Si el voltaje de control v_{CN} es alto (por ejemplo, +5 V), el FET estará desactivado (esto es, el interruptor estará abierto) y el capacitor estará en modo de retención.

El diodo D_1 fija el voltaje en el nodo A en 0.7 V. Cuando M_1 está activado, el diodo se conecta a través del FET (esto es, entre su drenaje y su fuente). Dado que la caída de voltaje a través del FET es baja, el voltaje a través del diodo también será bajo —mucho menor que 0.7 V. Por tanto, durante el tiempo de muestreo, el diodo no tiene ningún efecto.

Circuitos integrados de muestreo y retención

Los circuitos integrados de muestreo y retención, como el LF198, utilizan tecnología BiFET para lograr una exactitud ultraelevada de cd (de 0.01%) con una rápida adquisición de señal (4 μs) y una baja caída (3 mV/s). El diagrama de bloques funcional del LF198 se presenta en la figura 16.53(a), y su diagrama de conexiones en la figura 16.53(b). Los fabricantes dan curvas que muestran la variación en el tiempo de adquisición t_{AQ} en función de la capacitancia de retención C_h. Por ejemplo, $t_{AQ} = 4$ μs para una capacitancia de retención $C_h = 1000$ pF, y $t_{AQ} = 20$ μs para $C_h = 0.01$ μF.

FIGURA 16.53 LF198 de muestreo y retención (cortesía de National Semiconductor, Inc.)



(a) **Diagrama de bloques**

(b) **Diagrama de conexiones**

www.elsolucionario.net

ASPECTOS PRINCIPALES DE LA SECCIÓN 16.12

- El circuito de muestreo y retención utiliza un capacitor para muestrear una señal analógica en un instante en particular y retener el valor de la muestra tanto como se requiera. El interruptor se cierra para cargar rápidamente el capacitor hasta el voltaje de muestreo, y a continuación se abre para eliminar la entrada, de forma que el capacitor pueda retener el voltaje deseado.
- Las especificaciones de un circuito de muestreo y retención incluyen el tiempo de adquisición, el tiempo de apertura, el tiempo de establecimiento y la razón de caída o rapidez de decaimiento de la salida.

16.13 Convertidores digital a analógico

Debido a su eficiencia, confiabilidad y funcionamiento económico, los sistemas digitales se utilizan en una amplia variedad de aplicaciones. Las aplicaciones incluyen el control de procesos industriales, la medición y prueba, gráficos y despliegues, telemedición de datos, comunicación de voz e imagen y operaciones aritméticas. El procesamiento de datos, que se ha convertido en parte integral de diferentes sistemas, involucra la transferencia de datos de dispositivos digitales y hacia ellos, como los microprocesadores a través de dispositivos de entrada y salida.

La salida de los sistemas digitales está en forma binaria: unos y ceros. Una vez efectuado el procesamiento utilizando métodos digitales, la señal procesada es convertida de nuevo a forma analógica. El circuito que lleva a cabo esta conversión se conoce como *convertidor digital a analógico (D/A)*. El sistema D/A normalmente contiene cuatro partes distintas: una referencia; un conjunto de interruptores binarios para simular los coeficientes binarios $B_0, \ldots, B_N$; una red resistiva, y un medio para sumar las salidas.

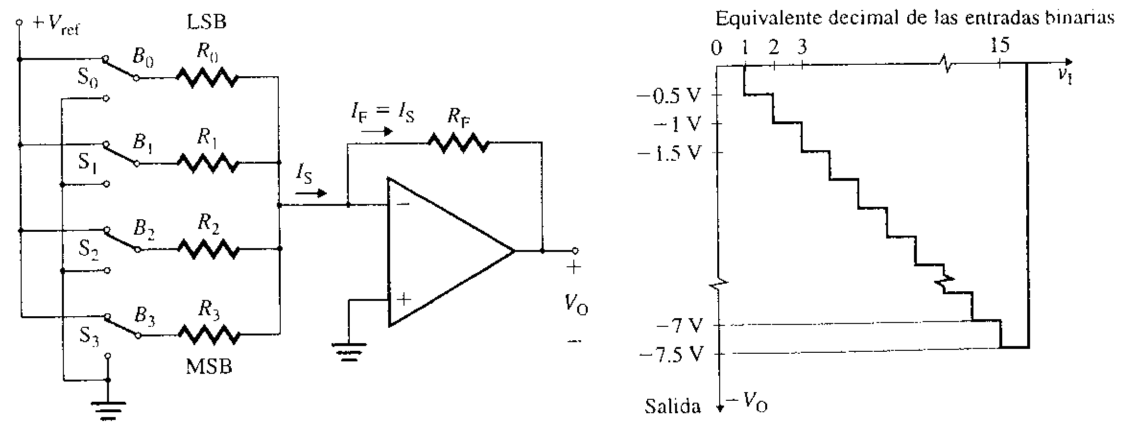
Convertidor D/A con resistor ponderado

En la figura 16.54(a) se muestra un convertidor D/A simple. Este convertidor puede convertir una palabra digital paralela de 4 bits ($B_0B_1B_2B_3$) en un voltaje analógico proporcional al número binario que corresponda a la palabra digital. Para simular las entradas binarias se utilizan cuatro interruptores. (En la práctica, en lugar de ello puede utilizarse un contador binario de 4 bits.) Los voltajes lógicos, que representan cada uno de los bits B_0, B_1, B_2 y B_3, se utilizan para hacer funcionar los interruptores S_0, S_1, S_2 y S_3, respectivamente. Cuando una B es 1, el interruptor correspondiente queda conectado al voltaje de referencia V_{ref}; cuando una B es 0, el interruptor correspondiente estará aterrizado.

La terminal inversora del amplificador operacional está a tierra virtual (es decir, $V_d \approx 0$), por lo que la corriente total I_S está dada por

$$I_S = V_{ref}\left(\frac{B_3}{R_3} + \frac{B_2}{R_2} + \frac{B_1}{R_1} + \frac{B_0}{R_0}\right)$$

FIGURA 16.54 Convertidor D/A con resistor ponderado



(a) Circuito

(b) Voltaje de salida

www.elsolucionario.net

Dado que la corriente que fluye hacia el amplificador operacional es despreciable, $I_S \approx I_F$. Por tanto, el voltaje de salida analógico está dado por

$$V_O = -R_F I_F = -R_F V_{ref}\left(\frac{B_3}{R_3} + \frac{B_2}{R_2} + \frac{B_1}{R_1} + \frac{B_0}{R_0}\right) \tag{16.90}$$

Los resistores están ponderados, de forma que los valores sucesivos de los resistores están relacionados por un factor de 2 y el valor de cada resistor es inversamente proporcional a la significancia numérica del dígito binario apropiado, esto es,

$$\text{LSB (bit menos significativo)} \rightarrow \quad R_0 = \frac{R}{2^0} = R$$

$$R_1 = \frac{R}{2^1} = \frac{R}{2}$$

$$R_2 = \frac{R}{2^2} = \frac{R}{4}$$

$$\text{MSB (bit más significativo)} \rightarrow \quad R_3 = \frac{R}{2^3} = \frac{R}{8}$$

Remplazando en la ecuación (16.90) estos valores ponderados de resistencia, se obtiene el voltaje de salida analógico V_O como

$$V_O = -\frac{V_{ref} R_F}{R}\,(2^3 B_3 + 2^2 B_2 + 2^1 B_1 + 2^0 B_0) \tag{16.91}$$

donde $B_i = 1$ si el interruptor S_i está conectado a V_{ref}, y $B_i = 0$ si el interruptor S_i está aterrizado. Para una entrada de $B_3B_2B_1B_0 = 1111$, $V_O = -15V_{ref}R_F/R$; para $B_3B_2B_1B_0 = 0110$, $V_O = -6V_{ref}R_F/R$, y para $B_3B_2B_1B_0 = 0001$, $V_O = -V_{ref}R_F/R$. Por tanto, la salida V_O es directamente proporcional al valor numérico del número binario $B_3B_2B_1B_0$. Dado que existen 16 (esto es, 2^4) combinaciones de las entradas binarias B_3, B_2, B_1 y B_0, la salida analógica tendrá 16 valores correspondientes posibles. Para $V_{ref} = 5$ V y $R = 10R_F$, la ecuación (16.91) da V_O como

$$V_O = -0.5 \times (2^3 B_3 + 2^2 B_2 + 2^1 B_1 + 2^0 B_0)$$

La gráfica se muestra en la figura 16.54(b). La principal desventaja de este convertidor D/A es la amplia variedad de valores de resistor necesarios para ponderar la red. Si los valores de resistor cambian en respuesta a cambios en la temperatura, será difícil obtener características de rastreo idénticas. Como resultado, la exactitud y la estabilidad del D/A se degradarán.

Convertidor D/A con red de escalera R-2R

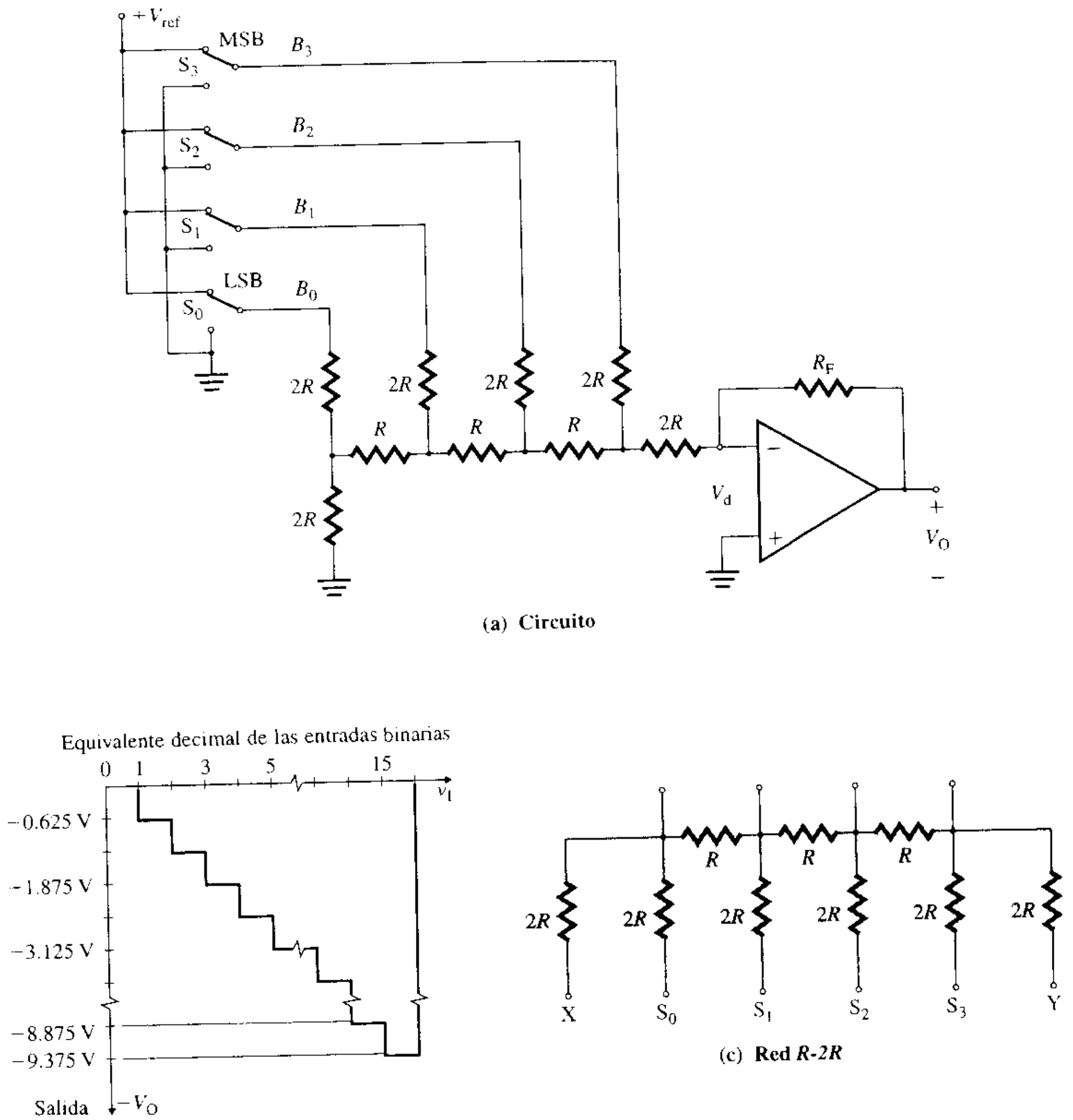
El convertidor D/A de escalera R-$2R$, que se ilustra en la figura 16.55(a), tiene sólo dos valores de resistencia R y $2R$, en vez de un amplio intervalo de valores de resistencia. En la figura 16.55(b) se puede observar la gráfica de la salida (que se conoce como "escalera de resistencia"). La figura 16.55(c) tiene la propiedad de que la resistencia equivalente, viendo hacia cualquiera de las terminales X, Y, S_3, S_2, S_1 o S_0 con el resto de las terminales aterrizadas, es $3R$.

Considérese el circuito con un LSB = 1 único —esto es, el interruptor S_0 está cerrado. El circuito equivalente para el LSB = 1 único, aparece en la figura 16.56(a). Al realizar varias conversiones de Thévenin sucesivas [a través de los circuitos que aparecen en las figuras 16.56(b) y 16.56(c)] se obtiene el circuito que se muestra en la figura 16.56(d), que da la salida debida al LSB = 1 como

$$V_O = -\frac{V_{ref} R_F}{3R}\left(\frac{B_0}{2^4}\right) \quad \text{para LSB = 1 único}$$

www.elsolucionario.net

FIGURA 16.55 Convertidor D/A de escalera R-2R



(a) Circuito

(b) Voltaje de salida

(c) Red R-2R

Ahora considérese el circuito con MSB = 1 único —esto es, el interruptor S_3 está cerrado. El circuito equivalente para el MSB = 1 único aparece en la figura 16.56(e), que puede simplificarse aplicando la regla de series y paralelos para las R. El circuito simplificado mostrado da la salida debida al MSB = 1 como

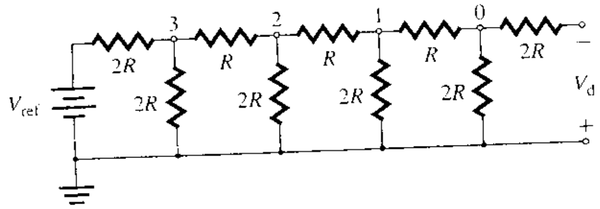
$$V_O = -\frac{V_{ref}R_F}{3R}\left(\frac{B_3}{2^1}\right) \quad \text{para MSB = 1 único}$$

Por tanto, el voltaje de salida es escalado en función del valor numérico del dígito binario. Aplicando el teorema de superposición se puede determinar el voltaje de salida cuando todos los interruptores están activados (por ejemplo, el interruptor S_i está conectado) como

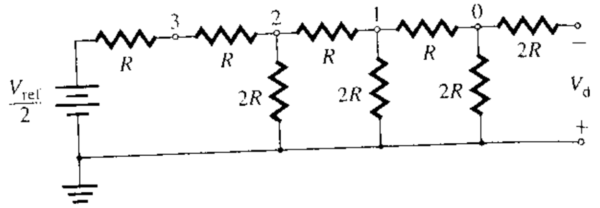
$$V_O = -\frac{V_{ref}R_F}{3R}\left(\frac{B_3}{2^1} + \frac{B_2}{2^2} + \frac{B_1}{2^3} + \frac{B_0}{2^4}\right) \tag{16.92}$$

www.elsolucionario.net

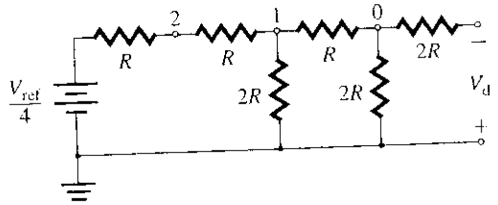
FIGURA 16.56 Escalera R-$2R$ equivalente para LSB = 1 único y para MSB = 1 único



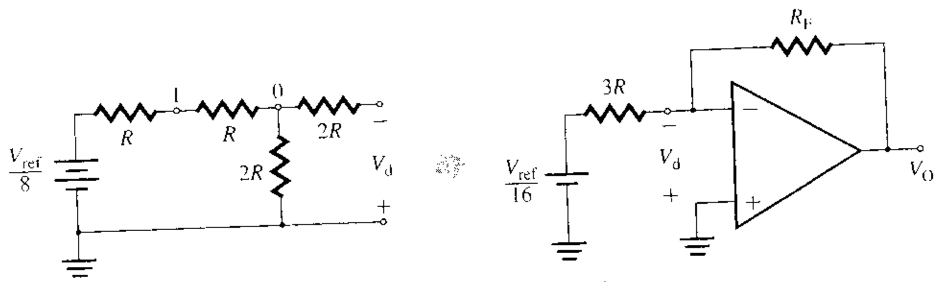
(a) **Red para LSB = 1**



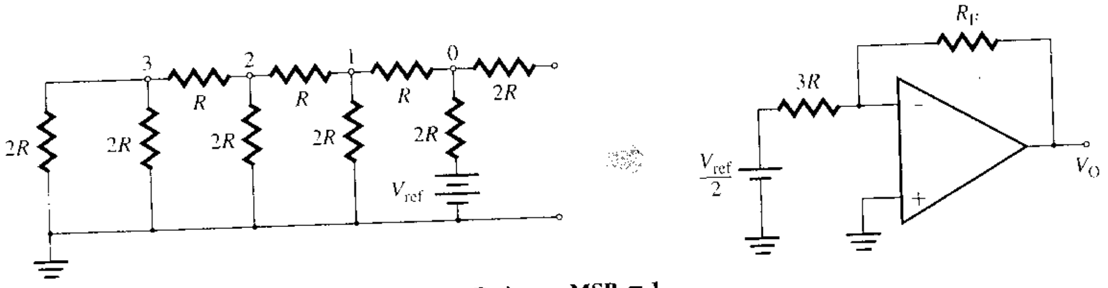
(b) **Equivalente de Thévenin**



(c) **Equivalente de Thévenin**



(d) **Equivalente de Thévenin**



(e) **Red para MSB = 1**

que puede simplificarse a

$$V_O = -\frac{V_{ref}R_F}{48R}(2^3B_3 + 2^2B_2 + 2^1B_1 + 2^0B_0) \tag{16.93}$$

donde $B_i = 1$ si el interruptor S_i está conectado a V_{ref}, y $B_i = 0$ si el interruptor S_i está aterrizado. Para una entrada de $B_3B_2B_1B_0 = 1111$, $V_O = -15V_{ref}R_F/48R$; para $B_3B_2B_1B_0 = 0110$, $V_O = -6V_{ref}R_F/48R$, y para $B_3B_2B_1B_0 = 0001$, $V_O = -V_{ref}R_F/48R$. Para $V_{ref} = 5$ V y $6R = R_F$, la ecuación (16.93) da el valor V_O como

$$V_O = -(5/48) \times (2^3B_3 + 2^2B_2 + 2^1B_1 + 2^0B_0)$$

cuya gráfica se muestra en la figura 16.55(b), para $V_{O(máx)} = 10$ V.

Convertidores D/A de circuito integrado

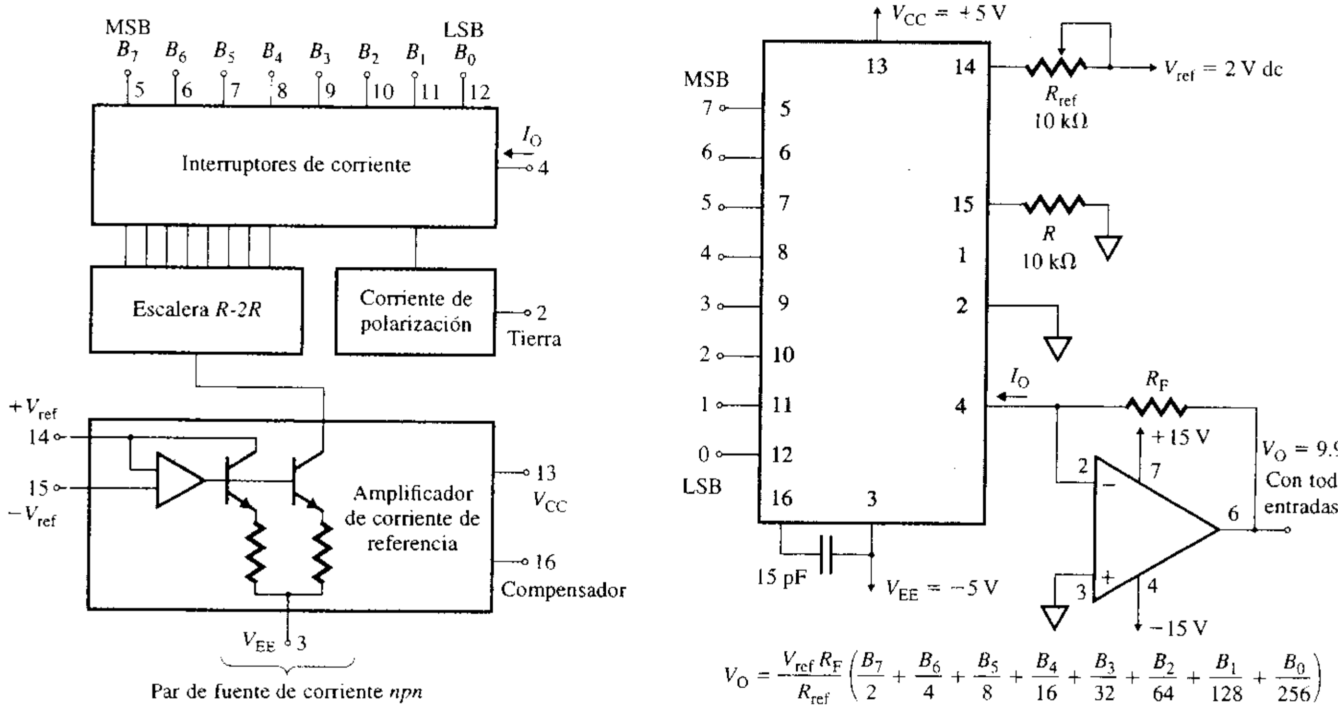
Los interruptores de los convertidores D/A de circuito integrado están formados por BJT o por FET. Generalmente son de uno de dos tipos: excitados por voltaje o excitados por corriente. Los convertidores excitados por voltaje, que utilizan BJT o FET como interruptores de conexión o desconexión, por lo general se emplean para aplicaciones de resolución relativamente baja y baja velocidad. En un convertidor excitado por corriente, la conmuta-

www.elsolucionario.net

ción se lleva a cabo mediante interruptores corriente lógica de emisor acoplado (ECL), mismos que no se saturan, pero que son llevados desde la región activa hasta la de corte. Este tipo de convertidor es capaz de un funcionamiento mucho más rápido que el excitado por voltaje. En el mercado existen convertidores D/A de circuito integrado de 8, 10, 12, 14 y 16 bits, ya sea con una salida de corriente, una salida de voltaje, o con salida de corriente y salida de voltaje.

El MC1408 es un ejemplo de un convertidor D/A con salida de corriente. Es un convertidor de alta velocidad y bajo costo, diseñado para uso en aplicaciones donde la corriente de salida es un producto lineal de una palabra digital de 8 bits, y un voltaje de referencia analógico. Su diagrama de bloques interno, que se muestra en la figura 16.57(a), está formado de cuatro partes: interruptores de corriente, una escalera R-$2R$, una red de corriente de polarización y un amplificador de corriente de referencia. El diagrama de conexión aparece en la figura 16.57(b). La corriente de salida es convertida en voltaje mediante un convertidor, basado en un amplificador operacional de corriente a voltaje (I/V).

FIGURA 16.57 Convertidor D/A MC1408 con salida de corriente



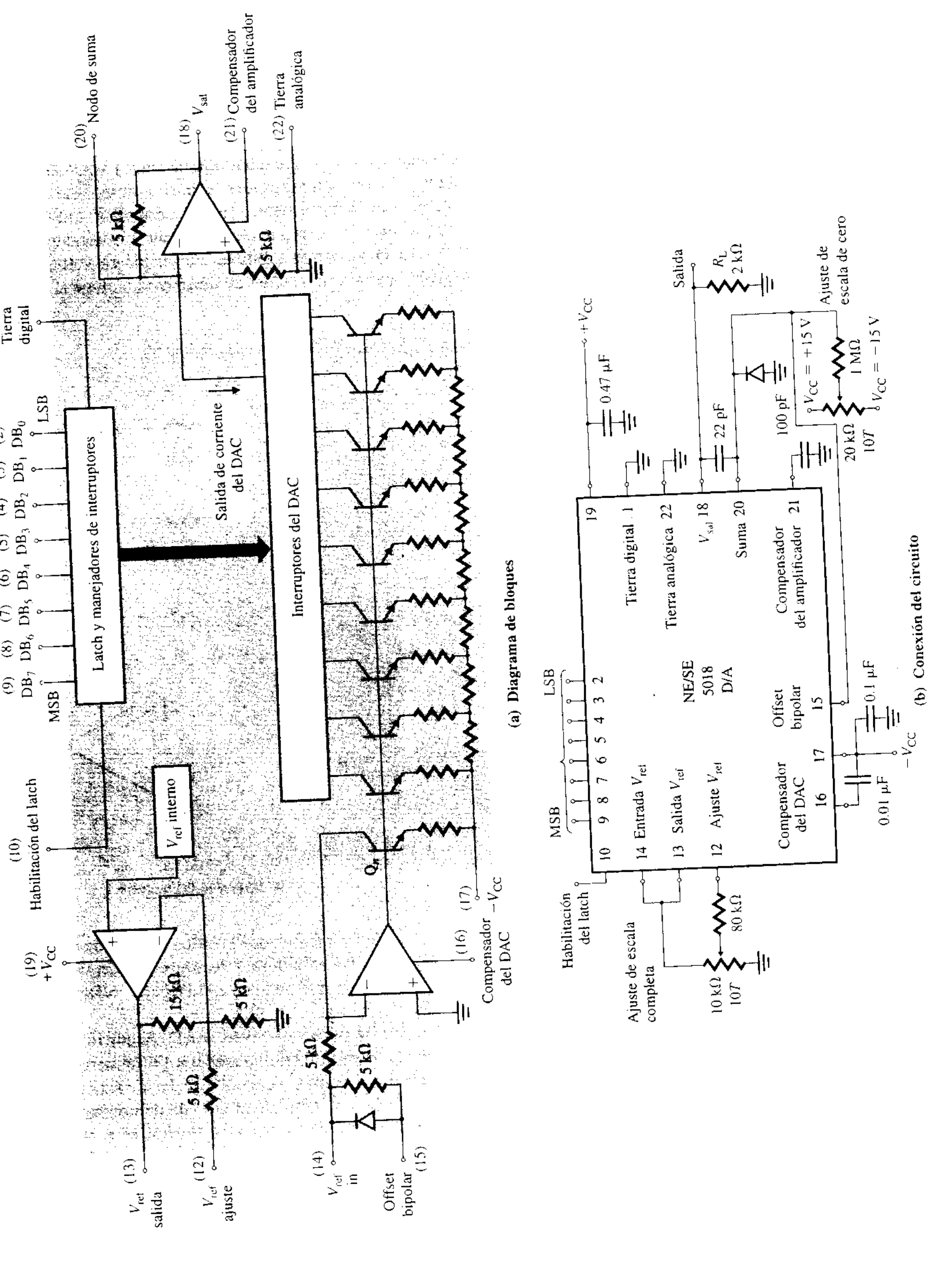
(a) Diagrama de bloques **(b) Conexión del circuito**

El NE/SE 5018 es un ejemplo de un convertidor D/A con salida de voltaje. El voltaje de salida es el producto lineal de una palabra digital de 8 bits y de un voltaje de referencia analógico. Su diagrama de bloques interno aparece en la figura 16.58(a). Una configuración común del 5018 se muestra en la figura 16.58(b).

Las especificaciones del fabricante para un convertidor D/A por lo general incluyen los siguientes parámetros. La *resolución* se determina mediante el número de bits de entrada del convertidor D/A. Un convertidor de 8 bits tiene 2^8 niveles de salida posibles, por lo que su resolución es de $1/2^8 = 1/256 = 0.39\%$. En el caso de un convertidor de 4 bits, la resolución es de $1/2^4 = 1/16 = 6.25\%$. Por tanto, la resolución es el valor del LSB. La *exactitud* se define en función de la desviación máxima de la salida del D/A con respecto a la línea recta ideal, trazada desde el 0 hasta la salida de escala completa. La *no linealidad* o *error de linealidad* es la diferencia entre la salida real del convertidor D/A y su salida ideal, la cual se encuentra sobre la línea recta. El error normalmente se expresa como un porcentaje del intervalo de escala completa. El *error de ganancia* es cualquier error en ga-

www.elsolucionario.net

FIGURA 16.58 Convertidor D/A NE/SE 5018 con salida de voltaje (cortesía de Philips Semiconductors)



(a) **Diagrama de bloques**

(b) **Conexión del circuito**

www.elsolucionario.net

nancia, usualmente causado por desviaciones en el resistor de retroalimentación del convertidor de corriente a voltaje. El *error de offset* es cualquier error originado por el hecho de que la salida del convertidor D/A no es cero cuando las entradas binarias son todas cero. Este error se debe a offsets de entrada (en voltajes y corrientes) del amplificador operacional, así como del convertidor D/A. El *tiempo de establecimiento* es el tiempo requerido para que la salida del convertidor D/A alcance $\pm\frac{1}{2}$LSB del valor final para una entrada digital dada; esto es, desde cero hasta la salida a escala completa. La *estabilidad* es una medida de la independencia de los parámetros del convertidor respecto a variaciones en las condiciones externas, como la temperatura y el voltaje de alimentación.

ASPECTOS PRINCIPALES DE LA SECCIÓN 16.13

- El convertidor D/A puede convertir una palabra digital en un voltaje analógico que es proporcional al número binario correspondiente a la palabra digital.
- Las especificaciones de un convertidor D/A incluyen la resolución, la precisión, la no linealidad (o error de linealidad), el error de ganancia, el error de offset, el tiempo de establecimiento y la estabilidad. La resolución de un convertidor de N bits es $1/2^N$.

16.14 ▸ *Convertidores analógico a digital*

Un gran número de dispositivos físicos generan señales de salida que son variables analógicas o continuas; los ejemplos incluyen los medidores o indicadores de temperatura y de presión, y los transductores de flujo. Para el procesamiento digital la señal de entrada debe ser convertida en una forma binaria, de unos y de ceros. El circuito que lleva a cabo esta conversión se conoce como convertidor analógico a digital (A/D). Existen muchos tipos de convertidores A/D, dependiendo del tipo de técnica de conversión que se utilice, como es el conteo, el rastreo (descendente), aproximaciones sucesivas, integración de una rampa, o integración de doble rampa. La de uso más común es la técnica de aproximaciones sucesivas, principalmente porque ofrece una calidad excelente en resolución, velocidad, precisión y costo.

Convertidor A/D de aproximaciones sucesivas

El convertidor A/D de aproximaciones sucesivas funciona dividiendo a la mitad, de manera sucesiva, el intervalo de voltaje del convertidor. El diagrama de bloques simplificado de un convertidor A/D de 4 bits aparece en la figura 16.59(a). El convertidor consiste de cinco partes: un comparador analógico, un registro de 4 bits que puede ser inicializado y restablecido de manera independiente por cada una de las etapas, un convertidor D/A de 4 bits, un contador de anillo y un control lógico. El contador de anillo proporciona una señal de tiempo (o de temporizador) para controlar el funcionamiento del convertidor. El control lógico sincroniza el funcionamiento del convertidor con el temporizador. La combinación del control lógico, el registro de 4 bits y el contador de anillo se conoce como *registro de aproximaciones sucesivas* (SAR).

El comparador convierte los voltajes analógicos en señales digitales. Tiene dos entradas, V_a y V_b, y da un voltaje binario. Si $V_a > V_b$, la salida es alta (1 lógico); si $V_a < V_b$, la salida es baja (0 lógico). Por tanto, la salida de un comparador V_{com} es

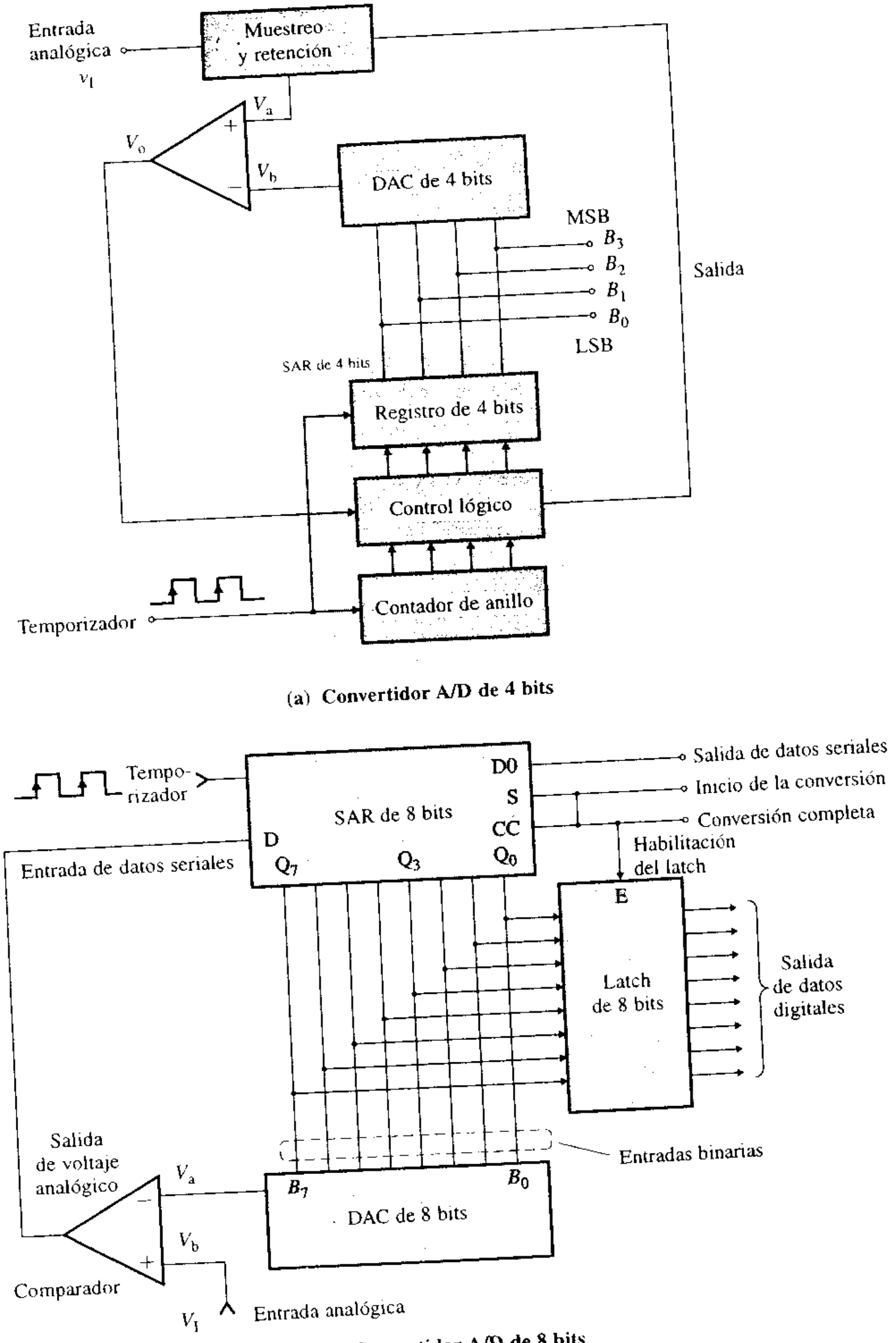
$$V_{com} = \text{sgn}\,(V_a - V_b) = \begin{cases} 1 & \text{para } V_a > V_b \\ 0 & \text{para } V_a < V_b \end{cases}$$

Por lo general, durante el proceso de conversión se utiliza un circuito de muestreo y retención para retener el voltaje de entrada constante. Resulta innecesario un circuito de muestreo y retención si la señal de entrada varía con suficiente lentitud y tiene un nivel de ruido lo suficientemente bajo para que la entrada no cambie durante la conversión.

El algoritmo para el funcionamiento del convertidor A/D de aproximaciones sucesivas se puede describir mejor utilizando un ejemplo. Los pasos para la conversión de un voltaje analógico de 10 V son los siguientes:

www.elsolucionario.net

FIGURA 16.59
Convertidor A/D de aproximaciones sucesivas



(a) **Convertidor A/D de 4 bits**

(b) **Convertidor A/D de 8 bits**

Paso 1. El primer pulso del contador de anillo ajusta el convertidor D/A, el registro de 4 bits y el contador de anillo de forma que MSB = 1, y todos los demás son 0. Esto es, $B_3 = 1$, y $B_2 = B_1 = B_0 = 0$. Por tanto, para $B_3B_2B_1B_0 = 1000$, la salida V_b del D/A es 8 V, misma que es comparada mediante el comparador. Si $V_a \geq 8$ V, el MSB del registro (B_3) se mantiene en 1; de lo contrario, se ajusta a 0. Al final del paso 1, $B_3 = 1$ para $V_a = 10$ V.

Paso 2. El segundo pulso del contador de anillo ajusta $B_2 = 1$. B_1 y B_0 se conservan en 0, y B_3 se mantiene ya sea en 1 o en 0, dependiendo del estado del paso 1. Esto es, $B_3 = B_2 = 1$, y $B_1 = B_0 = 0$. Por tanto, para $B_3B_2B_1B_0 = 1100$, la salida V_b del D/A es 12 V, que es

www.elsolucionario.net

comparada por el comparador. Si $V_a \geq 12$ V, B_2 del registro se conserva en 1; de lo contrario, se ajusta a 0. Al final del paso 2. $B_2 = 0$ para $V_a = 10$ V.

Paso 3. El tercer pulso del contador de anillo ajusta $B_1 = 1$. B_0 se mantiene en 0. B_2 y B_3 se conservan como quedaron al final del paso 2. Esto es, $B_3 = 1$, $B_2 = 0$, $B_1 = 1$ y $B_0 = 0$. Por tanto, para $B_3B_2B_1B_0 = 1010$, la salida de V_b del D/A es de 10 V, que se compara mediante el comparador. Si $V_a \geq 10$ V, el B_1 del registro se mantiene en 1; de lo contrario, se ajusta a 0. Al final del paso 3, $B_1 = 1$ para $V_a = 10$ V.

Paso 4. El cuarto pulso del contador de anillo ajusta $B_0 = 1$. B_3, B_2 y B_1 se conservan tal como estaban al final del paso 3. Esto es, $B_3 = 1$, $B_2 = 0$, $B_1 = 1$ y $B_0 = 0$. Por tanto, para $B_3B_2B_1B_0 = 1011$, la salida de V_b del D/A es de 11 V, que se compara mediante el comparador. Si $V_a \geq 1$ V, B_0 del registro se conserva en 1; de lo contrario, se ajusta a 0. Esto es, $B_O = 0$ para $V_a = 10$ V.

Al final del cuarto paso, el número deseado, que está en el contador, produce la salida Read. Los resultados de los pasos de conversión aparecen en la tabla 16.2. Para un convertidor A/D de N bits, el proceso de conversión tomará N periodos del temporizador. Esto es, para un convertidor A/D de 8 bits y un temporizador de 10 MHz, la conversión tomará $8/(10 \times 10^6) = 8 \times 10^{-7} = 800$ ns.

La técnica de aproximaciones sucesivas puede ser extendida al convertidor de más bits, que se muestra en la figura 16.59(b), en el cual el registro de aproximaciones sucesivas (SAR) también lleva a cabo las funciones de control lógico y de contador de anillo. La señal de conversión completa (CC) habilita al latch. Los datos digitales aparecen en la salida del latch y también están disponibles de manera serial, a medida que el SAR determina cada uno de los bits. El ciclo del proceso de conversión normalmente se repite de manera continua, y la señal CC queda conectada a la entrada del inicio de conversión.

TABLA 16.2
Proceso de aproximaciones sucesivas para $V_a = 10$ V

Paso	V_b	B_3	B_2	B_1	B_0	Comparaciones	Respuesta
1	8 V	1	0	0	0	¿Es $V_a \geq 8$ V?	Sí
2	12 V	1	1	0	0	¿Es $V_a \geq 12$ V?	No
3	10 V	1	0	1	0	¿Es $V_a \geq 10$ V?	Sí
4	11 V	1	0	1	1	¿Es $V_a \geq 11$ V?	No
	10 V	1	0	1	0	Leer salida	

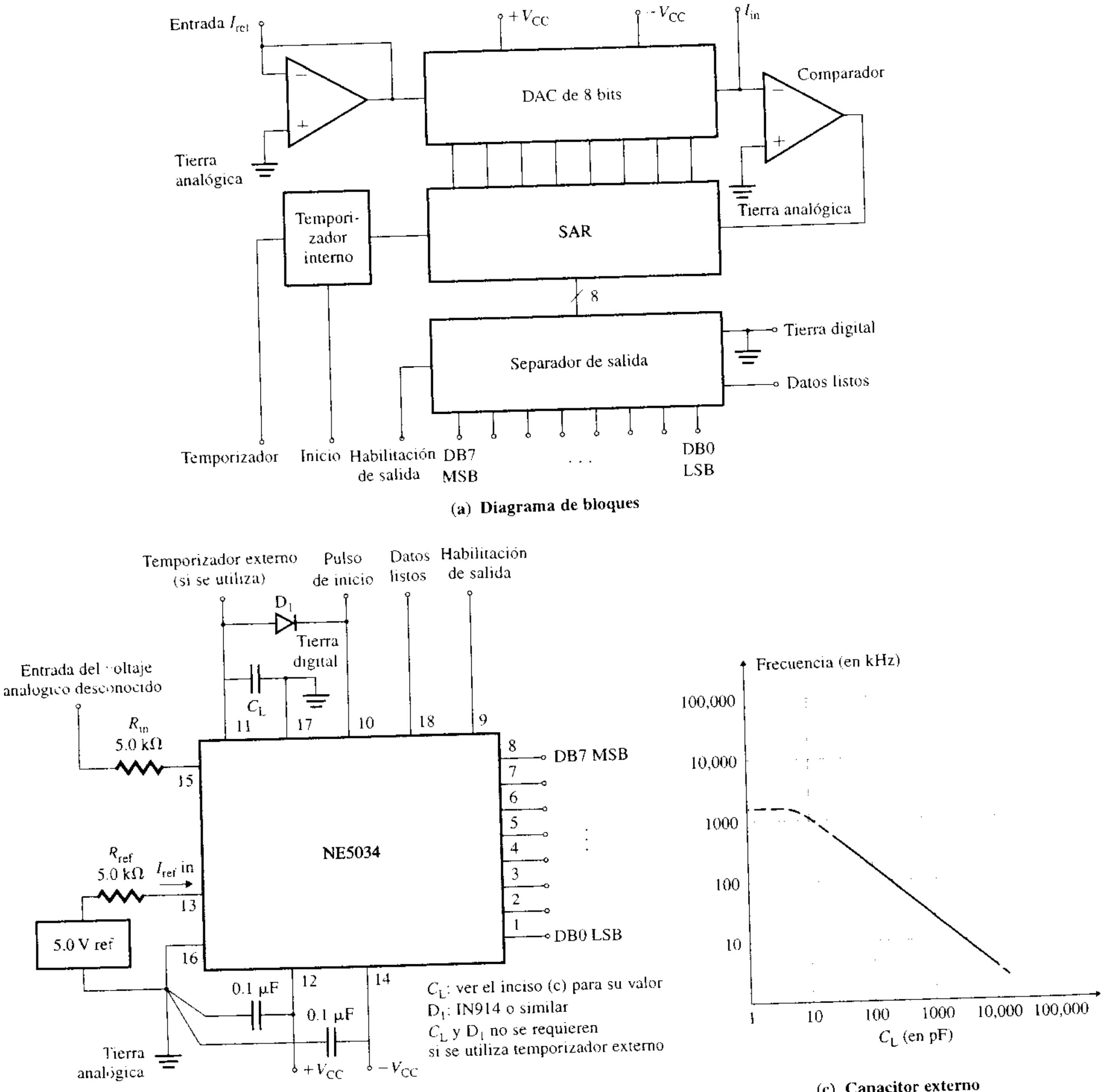
Convertidores A/D de circuito integrado

Existen muchos tipos de convertidores A/D de circuito integrado, como el convertidor A/D de integración, el convertidor A/D de integración con salidas de tres estados, y el convertidor A/D de rastreo con salida asegurada. Además, la salida puede estar en forma simple binaria, decimal codificado en binario (BCD), binaria complementaria (unos o doses) o binaria de magnitud y signo.

El NE5034 es un ejemplo de un convertidor A/D de circuito integrado. Su diagrama de bloques interno aparece en la figura 16.60(a). Se trata de un convertidor A/D de 8 bits de alta velocidad, compatible con microprocesador, que utiliza la técnica de aproximaciones sucesivas. Incluye un comparador, un convertidor D/A de referencia, un SAR, un temporizador interno y separadores de tres estados, todo ello en una pastilla de circuito integrado. El diagrama de conexión para el NE5034 se muestra en la figura 16.60(b). Con la recepción del pulso de inicio, el SAR I^2L aplica de manera sucesiva los bits a la entrada del convertidor D/A interno de corriente de 8 bits, empezando con el MSB (DB7). Durante las aproximaciones sucesivas, la secuencia Data-Ready (DR) se conserva en 1. OE es la entrada a habilitación de salida. Cuando OE está en el 1 lógico, las salidas de datos asumen un estado de elevada impedancia. Cuando OE está en el 0 lógico, los datos se colocan en las salidas. El capacitor externo C_L establece la frecuencia interna del temporizador, como se muestra en la figura 16.60(c). Para $C_L = 100$ pF, por ejemplo, $f_{tempor.} = 120$ kHz.

www.elsolucionario.net

FIGURA 16.60 Convertidor A/D NE5034 de 8 bits



(a) **Diagrama de bloques**

(b) **Conexión del circuito**

(c) **Capacitor externo**

Las especificaciones del fabricante para un convertidor A/D normalmente incluyen los siguientes parámetros. La *señal de entrada* es el intervalo máximo de voltaje de entrada analógico permisible, y puede ser unipolar o bipolar. La *velocidad de conversión* es la velocidad a la cual el convertidor A/D puede efectuar conversiones de datos repetitivos. El tiempo de conversión para los convertidores de aproximaciones sucesivas va de 1 a 100 μs; en un convertidor paralelo ultrarrápido, el tiempo va de 10 a 60 ns. El *error de cuantización* es el error inherente al proceso de conversión debido a la resolución finita de la salida discreta. Por lo general, es de $\pm\frac{1}{2}$ LSB. Para un convertidor de 10 bits con un intervalo de

www.elsolucionario.net

entrada analógico de 0 a 10 V, el error de cuantización puede ser de $1/2^{10} \times 10\,\text{V} \approx 10\,\text{mV}$. La *exactitud* es la desviación del valor real de transición de los bits respecto al valor ideal de la transición, de cualquier nivel en el intervalo del convertidor A/D. La exactitud incluye errores, tanto de la sección analógica como de la digital. Con un error digital de 10 mV y un error de cuantización de 10 mV, el error total se convierte en 20 mV. Con este valor del error, el convertidor funcionará como convertidor A/D de 9 bits, dado que un convertidor de 9 bits tiene un error de cuantización de $1/2^9 \times 10\,\text{V} \approx 20\,\text{mV}$.

ASPECTOS PRINCIPALES DE LA SECCIÓN 16.14

- El convertidor A/D puede convertir una señal analógica en una palabra digital que es proporcional a la señal analógica. Aunque existen muchas técnicas de conversión, la técnica de aproximaciones sucesivas es la de uso más común, principalmente por su excelente calidad en lo que se refiere a resolución, velocidad, precisión y costo.
- Las especificaciones para un convertidor A/D incluyen el intervalo de señal de entrada, la velocidad de conversión, el error de cuantización y la precisión.

16.15 ▸ *Diseño de circuitos integrados analógicos*

Existen muchos circuitos integrados analógicos para aplicaciones de propósito general y de propósito especial. Incluyen amplificadores operacionales, comparadores de voltaje, amplificadores de instrumentación, temporizadores, separadores, circuitos de interfase, convertidores voltaje/frecuencia, circuitos de conversión de datos, circuitos de conversión y control de potencia, y reguladores de voltaje. El diseño del circuito para una aplicación que emplee un circuito integrado es muy sencillo, y requiere únicamente la selección de los componentes externos. Los pasos que se siguen son:

Paso 1. Identificar la función o funciones que se realizarán y las especificaciones, incluidos las fuentes de alimentación disponibles, el intervalo de las señales de entrada y de salida, y el intervalo de la frecuencia de operación.

Paso 2. Determinar el circuito integrado adecuado que pueda llevar a cabo las funciones deseadas, y buscar ejemplos de aplicación y las guías de uso para dicho circuito integrado. Por lo general, el fabricante proporciona los ejemplos de aplicación y las guías de uso.

Paso 3. Determinar los valores de los componentes externos (usualmente capacitores y resistores). En general, el fabricante dará diagramas o curvas de selección. A menos que se especifique lo contrario, se deben utilizar componentes de valor estándar, con tolerancias de 5%, por ejemplo.

Paso 4. Simular el circuito en un simulador como PSpice/SPICE o Electronics Workbench, si es que el circuito integrado está incluido en el simulador.

Paso 5. Construir y probar el circuito, si es posible.

Resumen

A menudo se requieren diversas formas de onda en los circuitos electrónicos y de control. Existen muchos circuitos integrados que pueden emplearse para generar estas formas de onda. El diseño de los generadores de onda es muy simple y requiere únicamente la selección de los componentes externos del circuito. Para generar diversas formas de onda pueden utilizarse circuitos integrados como los amplificadores operacionales, los comparadores, el VCO NE/SE 566, el temporizador 555, el PLL NE/SE 565 y los convertidores de la serie 9400.

Referencias

1. M. H. Rashid, *SPICE for Circuits and Electronics Using PSpice.* Englewood Cliffs, NJ: Prentice Hall, Inc., 1995, capítulo 10.
2. S. Soclof, *Design and Applications of Analog Integrated Circuits.* Englewood Cliffs, NJ: Prentice Hall, Inc., 1991, capítulos 15, 16 y 17.

www.elsolucionario.net

3. P. R. Gray y R. G. Meyer, *Analysis and Design of Integrated Circuits*. Nueva York: John Wiley and Sons, 1992.

4. R. A. Gayakwad, *Op-Amps and Linear Integrated Circuits*. Englewood Cliffs, NJ: Prentice Hall, Inc., 1993.

Preguntas de repaso

1. ¿Cuáles son las diferencias entre un comparador y un amplificador operacional?
2. ¿Cuál es el principio de funcionamiento de un detector de cruce por cero?
3. ¿Qué es un disparador Schmitt?
4. ¿Qué parámetros de circuito determinan los voltajes de umbral superior e inferior de un disparador Schmitt?
5. ¿Cuáles son los efectos de la histéresis en un voltaje de salida?
6. ¿Cuál es el principio de funcionamiento de un generador de onda cuadrada?
7. ¿Por qué al generador de onda cuadrada se le llama multivibrador astable?
8. ¿Cuál es la saturación de un amplificador operacional?
9. ¿Cuál es la finalidad de los resistores en serie en las terminales de entrada de un amplificador operacional, en un generador de onda cuadrada?
10. ¿Qué parámetros de circuito determinan la frecuencia de una onda cuadrada?
11. ¿Cuál es el principio de funcionamiento de un generador de onda triangular?
12. ¿Qué parámetros de circuito determinan la frecuencia de una onda triangular?
13. ¿Cuál es el principio de funcionamiento de un generador de onda diente de sierra?
14. ¿Qué parámetros de circuito determinan la frecuencia de una onda diente de sierra?
15. ¿Cuál es el ciclo útil de una onda diente de sierra?
16. ¿Qué es un oscilador controlado por voltaje (VCO)?
17. ¿Cuál es el principio de funcionamiento de un VCO?
18. ¿Qué parámetros de circuito determinan la frecuencia de salida de un VCO?
19. ¿Qué es el temporizador 555?
20. ¿Qué es un multivibrador monoestable?
21. ¿Qué ventajas tiene el temporizador 555 conectado como multivibrador astable, sobre un multivibrador astable de amplificador operacional?
22. ¿Qué parámetros de circuito determinan la frecuencia de salida del temporizador 555 conectado como generador de rampa?
23. ¿Qué es un lazo amarrado por fase (PLL)?
24. ¿Cuáles son los componentes principales de un PLL?
25. ¿Cuál es el principio de funcionamiento de un PLL?
26. ¿En qué consiste el modo libre de un PLL?
27. ¿En qué consiste el modo de captura de un PLL?
28. ¿En qué consiste el modo de amarre de fase de un PLL?
29. ¿Qué es el rango de captura de un PLL?
30. ¿Qué es el intervalo de amarre de un PLL?
31. ¿Qué relaciones existen entre la frecuencia de oscilación libre, la frecuencia de captura y la frecuencia de amarre de un PLL?
32. ¿Cuáles son algunas aplicaciones del convertidor TelCom de la serie 9400?
33. ¿Qué es un circuito de muestreo y retención?
34. ¿Cuáles son las partes principales de un circuito de muestreo y retención?
35. ¿Qué es un convertidor D/A?
36. ¿Cuáles son los componentes principales de un convertidor D/A?
37. ¿Qué es un convertidor A/D?
38. ¿Cuáles son las partes principales de un convertidor A/D?

www.elsolucionario.net

Problemas

El símbolo **D** indica que se trata de un problema de diseño. El símbolo **P** indica que la solución al problema se puede verificar con PSpice/SPICE o con Electronics Workbench.

▸ 16.2 y 16.4 *Comparadores y disparadores Schmitt*

Para los problemas 16.1 a 16.5, utilice el comparador LM111 y $v_S = 10$ sen $(2000\pi t)$ para trazar la gráfica de la característica de histéresis con PSpice/SPICE.

D P 16.1 Diseñe un disparador Schmitt como el de la figura 16.7(a), de forma que $V_{th} = |+V_{th}| = |-V_{th}| = 5$ V. Suponga que $V_{sat} = |-V_{sat}| = 12$ V.

P 16.2 Los parámetros del disparador Schmitt de la figura 16.7(a) son $R_1 = 100\ \Omega$ y $R_F = 47$ kΩ. Calcule los voltajes de umbral $+V_{th}$ y $-V_{th}$. Suponga que $V_{sat} = |-V_{sat}| = 12$ V.

D P 16.3 Diseñe un disparador Schmitt inversor con el voltaje de referencia de la figura 16.7(a), de tal forma que $V_{Ht} = -8$ V y $V_{Lt} = -4$ V. Suponga que $V_{sat} = |-V_{sat}| = 12$ V.

D P 16.4 Diseñe un disparador Schmitt no inversor como el de la figura 16.10(a), de forma que $V_{th} = |+V_{th}| = |-V_{th}| = 5$ V. Suponga que $V_{sat} = |-V_{sat}| = 12$ V.

D P 16.5 Diseñe un disparador Schmitt no inversor con el voltaje de referencia de la figura 16.11(a), de forma que $V_{Ht} = 8$ V y $V_{Lt} = 4$ V. Suponga que $V_{sat} = |-V_{sat}| = 12$ V.

▸ 16.5 a 16.7 *Generadores de ondas cuadrada, triangular y diente de sierra*

Para los problemas 16.6 a 16.10, utilice un amplificador operacional LF411 y trace la gráfica de la salida con PSpice/SPICE.

D P 16.6 Diseñe el generador de onda cuadrada mostrado en la figura 16.16(a), de forma que $f_o = 2$ kHz. Suponga que $V_{sat} = |-V_{sat}| = 10$ V.

P 16.7 Los parámetros del generador de onda cuadrada de la figura 16.16(a) son: $R_1 = 10$ kΩ, $R_F = 15$ kΩ, $R = 10$ kΩ y $C = 0.047$ μF. Calcule la frecuencia de salida f_o.

D P 16.8 Diseñe el generador de onda triangular que se muestra en la figura 16.19(a), de forma que $f_o = 2$ kHz y $V_{th} = 5$ V. Suponga que $V_{sat} = |-V_{sat}| = 12$ V.

P 16.9 Los parámetros del generador de onda triangular de la figura 16.19(a) son: $R_1 = 10$ k, $R_F = 40$ kΩ, $R = 10$ kΩ, y $C = 0.047$ μF. Calcule la frecuencia de salida f_o.

D P 16.10 Diseñe el generador de onda diente de sierra que se muestra en la figura 16.22(a), de forma que $f_o = 5$ kHz, $V_{th} = 5$ V, y que el circuito tenga un ciclo útil $k = t_1/T = 0.4$. Suponga que $V_{sat} = |-V_{sat}| = 12$ V.

▸ 16.8 *Osciladores controlados por voltaje*

D 16.11 **(a)** Diseñe un VCO como el que se muestra en la figura 16.25(c), que tiene una frecuencia nominal de $f_o = 10$ kHz. Suponga que $V_{CC} = 15$ V.

(b) Calcule la modulación de las frecuencias de salida si v_{CN} varía en ±10%.

16.12 Los parámetros del VCO de la figura 16.25(c) son: $R_A = 2.5$ kΩ, $R_1 = R_B = 10$ kΩ y $C = 0.01$ μF.

(a) Calcule la frecuencia nominal de la forma de onda de salida f_o.

(b) Calcule la modulación de las frecuencias de salida si v_{CN} varía en ±10%. Suponga que $v_{CC} = 12$ V.

▸ 16.9 *El temporizador 555*

Para los problemas del 16.13 a 16.20, utilice el temporizador 555D para trazar la gráfica de la salida con PSpice/SPICE.

D P 16.13 Diseñe un multivibrador monoestable como el de la figura 16.27(a), de forma que $t_p = 2$ ms. Suponga que $V_{CC} = 15$ V.

D P 16.14 Diseñe un multivibrador astable como el de la figura 16.31(a), de manera que $k = 80\%$ y $f_o = 5$ kHz. Suponga que $V_{CC} = 15$ V.

P 16.15 Los parámetros del multivibrador astable de la figura 16.31(a) son: $R_A = 2.2$ kΩ, $R_B = 3.9$ kΩ y $C = 0.1$ μF. Determine **(a)** el tiempo de carga t_c, **(b)** el tiempo de descarga t_d, y **(c)** la frecuencia libre f_o.

D P 16.16 Diseñe un generador de onda cuadrada como el de la figura 16.34, de forma que $k = 50\%$ y $f_o = 5$ kHz. Suponga que $V_{CC} = 15$ V.

P 16.17 Los parámetros del generador de onda cuadrada de la figura 16.34 son: $R_A = 2.7$ kΩ, $R_B = 4.7$ kΩ y $C = 1$ μF. Determine **(a)** el tiempo de carga t_c, **(b)** el tiempo de descarga t_d, y **(c)** la frecuencia libre f_o.

www.elsolucionario.net

D P **16.18** Diseñe un generador de rampa como el de la figura 16.35(a), de forma que $k = 50\%$ y $f_o = 5$ kHz. Suponga que $V_{CC} = 15$ V, $V_{BE} = 0.7$ V, y un transistor con $\beta_F = 100$.

P **16.19** Los parámetros del generador de rampa de la figura 16.35(a) son: $R = 10$ kΩ, $V_{CC} = 15$ V, $V_{BE} = 0.7$ V, y un transistor con $\beta_F = 100$. Determine la frecuencia libre f_o.

D P **16.20** Diseñe el modulador FSK que se muestra en la figura 16.36(a) para producir frecuencias de 1270 Hz y 1570 Hz, correspondiendo a 1 (marca) y 0 (espacio), respectivamente.

▸ 16.10 *Lazo amarrado por fase (PLL)*

D **16.21** Diseñe un PLL como el mostrado en la figura 16.40(c), de forma que $f_o = 5$ kHz y $f_c = \pm 50$ Hz. Suponga que $V_{CC} = -V_{EE} = 15$ V.

16.22 Los parámetros del PLL de la figura 16.40(c) son: $R_1 = 12$ kΩ, $C_1 = 0.01$ μF, $C_2 = 10$ μF y $V_{CC} = -V_{EE} = 15$ V. Determine **(a)** la frecuencia libre f_o, **(b)** la frecuencia de amarre f_L, y **(c)** el intervalo de captura fc.

▸ 16.11 *Convertidores voltaje a frecuencia y frecuencia a voltaje*

D **16.23** Diseñe un convertidor V/F como el que se muestra en la figura 16.46, de forma que $f_o = 2.5$ kHz con $v_I = 5$ V. El voltaje de entrada v_I puede variar entre 10 mV y 10 V. Suponga que $V_{DD} = -V_{SS} = 5$ V.

D **16.24** Diseñe un convertidor F/V como el mostrado en la figura 16.49, de forma que $V_O = 2.5$ V con $f_{ent} = 10$ kHz. La frecuencia de entrada f_{ent} puede variar entre 0 Hz y 20 kHz. Suponga que $V_{DD} = -V_{SS} = 5$ V.

▸ 16.12 *Circuitos de muestreo y retención*

D **16.25** Diseñe el circuito de muestreo y retención que se muestra en la figura 16.52(a), de forma que la caída esté dentro de 0.5%. La corriente de fuga en modo de retención es de 1 nA, y el voltaje de retención es $V_h = 5$ V. El tiempo de retención interno es $t_h = 100$ μs. Determine la capacitancia de retención C_h.

D **16.26** Diseñe el circuito de muestreo y retención que se muestra en la figura 16.52(a), de forma que la salida siga a la entrada dentro de 0.5%. El tiempo de retención interno es $t_h = 100$ ns. La corriente de polarización interna del amplificador operacional es $I_B = 10$ nA. Suponga que $R_F = R_1 = 20$ kΩ y que $v_I = 5$ V.

D **16.27** Diseñe el circuito de muestreo y retención que se muestra en la figura 16.52(a), de forma que la caída esté dentro de 0.5%. El tiempo de retención interno es $t_h = 0.1$ ms, y el voltaje de retención es $V_h = 5$ V. La corriente de polarización interna del amplificador operacional es $I_B = 200$ nA. Suponga que $R_F = R_1 = 20$ kΩ.

▸ 16.13 *Convertidores digital a analógico*

16.28 Un convertidor D/A de 10 bits de tipo escalera $2R$, como el que se muestra en la figura 16.55(a), tiene una entrada de 00 1001 1001, y el voltaje de referencia es de 5 V. Determine el voltaje de salida analógico V_O.

16.29 Un convertidor D/A debe tener una salida a escala completa de 5 V, y una resolución menor que 20 mV. ¿Cuál es el tamaño del convertidor en bits?

16.30 El convertidor D/A de 8 bits que se muestra en la figura 16.55(a) debe tener una salida a escala completa de 10 V, con un voltaje de referencia de 5 V. Calcule los valores de R_F y R.

▸ 16.14 *Convertidores analógico a digital*

16.31 Un convertidor A/D de 8 bits tiene un voltaje de referencia de 10 V. Determine **(a)** la entrada analógica correspondiente a las salidas binarias 1010 1010 y 0101 0101, **(b)** la salida binaria, si $V_a = 3$ V, y **(c)** la resolución del convertidor.

16.32 Construya una tabla, similar a la tabla 16.2 para un convertidor A/D de 4 bits, si $V_a = 5$ V con un voltaje de referencia de 16 V.

16.33 Construya una tabla, similar a la tabla 16.2 para un convertidor A/D de 8 bits, si $V_A = 4$ V con un voltaje de referencia de 10 V.

www.elsolucionario.net

A

Introducción a PSpice

A.1 *Introducción*

Este apéndice es una introducción al software PSpice para la simulación de circuitos electrónicos. Después de presentar las instrucciones de instalación en la sección A.2, en la sección A.3 se repasan las características de este software. Las secciones A.4 a A.7 presentan los pasos básicos del proceso de análisis de circuitos:

- dibujo del circuito
- selección del tipo de análisis
- simulación del circuito
- despliegue de los resultados de la simulación

En las secciones restantes, las secciones A.8 a A.12, se estudian operaciones específicas:

- copiado y captura de esquemas
- modificación de parámetros
- análisis de la respuesta en frecuencia
- modelado de dispositivos y elementos
- creación de listados de interconexión
- adición de archivos de biblioteca

A.2 *Instalación del software*

Las instrucciones para instalar PSpice se incluyen en el disco de instalación de PSpice o en el CD-ROM. Los pasos siguientes corresponden a la versión 6.1 de PSpice:

Paso 1. Insertar el disco 1 en la unidad de disco disponible (A o B).

Paso 2. Desde Windows, entrar al administrador de archivos y hacer clic con el botón izquierdo del ratón sobre la unidad de disco A o B.

Paso 3. Hacer clic sobre *SETUP.EXE*, File, Run y OK.

Paso 4. Hacer clic en OK para seleccionar *Install Design Center Evaluation Version* prestablecida.

Paso 5. Hacer clic en OK para seleccionar la ruta *C:MSIMEV61* prestablecida.

www.elsolucionario.net

Paso 6. Hacer clic en Yes para crear los iconos del *Design Center*, mostrados en la figura A.1.

Paso 7. Hacer clic con el botón izquierdo del ratón una vez sobre el icono apropiado del Design Center. La ventana del Design Center se abre.

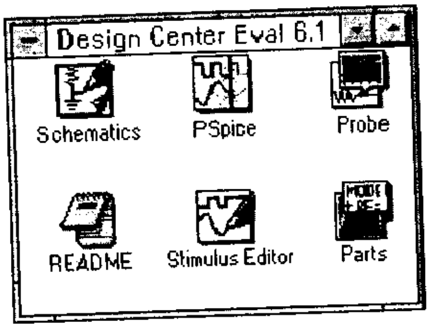


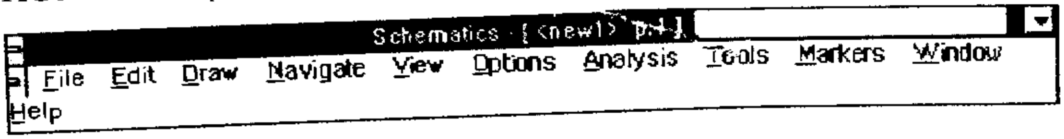
FIGURA A.1
Iconos del Design Center

A.3 *Presentación general*

El paquete Design Center dispone de tres programas interactivos principales: *Schematics*, *PSpice* y *Probe*. Schematics es un programa muy completo que permite construir circuitos dibujándolos en una ventana de la pantalla. PSpice analiza los circuitos creados por Schematics, y genera soluciones de voltaje y corriente. Probe es un posprocesador de gráficos que muestra gráficas de parámetros como voltaje, corriente, impedancia y potencia.

El aspecto general del Design Center se muestra en la figura A.2. En la parte superior de la ventana aparecen once títulos de menú. Los menús File, Edit, Draw, View y Analysis son los de uso más frecuente. Si se requiere ayuda, debe consultarse el menú Help.

FIGURA A.2 Aspecto general del Design Center



Al utilizar el ratón, se sigue la secuencia *objeto-acción.* Primero se selecciona un objeto y en seguida se lleva a cabo una acción sobre él. Hacer clic en el ratón sobre un título de menú para abrir su cuadro de diálogo. A continuación, hacer clic en el comando deseado.

Con un solo clic en un elemento con el botón izquierdo del ratón se selecciona el elemento. Con un doble clic con el botón izquierdo del ratón se realiza una acción, como terminar un modo o editar una selección. Para arrastrar un elemento seleccionado, se hace clic sobre él con el botón izquierdo del ratón y, en seguida, con el botón presionado, se mueve el ratón. Cuando el elemento haya sido colocado, se suelta el botón. Para abandonar el modo, se hace clic una vez con el botón derecho del ratón. Para repetir una acción, se hace doble clic con el botón derecho del ratón. La tabla A.1 presenta un resumen de las operaciones con el ratón.

TABLA A.1
Operaciones con el ratón en PSpice

Botón	Acción	Función
Izquierdo	Un solo clic	Seleccionar un elemento
	Doble clic	Terminar un modo
	Doble clic en un objeto seleccionado	Editar una selección
	Un solo clic en un objeto seleccionado y mantenerlo	Arrastrar una selección
	Desplazamiento + un solo clic	Extender una selección
Derecho	Un solo clic	Abandonar el modo
	Doble clic	Repetir una acción

www.elsolucionario.net

A.4 Dibujo del circuito

Los pasos para dibujar el circuito son los siguientes:

Paso 1. Obtener los componentes del menú Get New Part y colocarlos en el tablero de dibujo.

Paso 2. Girar los componentes como se desee.

Paso 3. Conectar los componentes.

Paso 4. Identificar los componentes y agregar el texto que se desee.

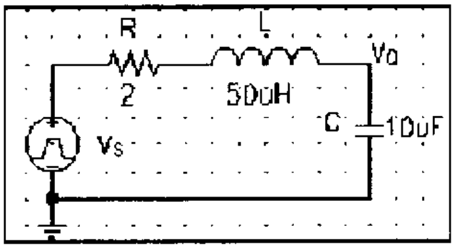
Paso 5. Establecer los atributos de los componentes.

Paso 6. Revisar el esquema.

Paso 7. Guardar el circuito.

Como un ejemplo del proceso, se dibujará el circuito *RLC* mostrado en la figura A.3.

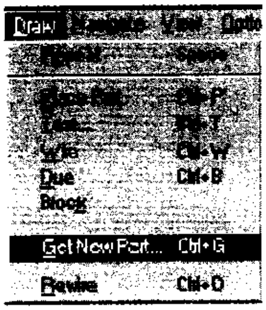
FIGURA A.3
Circuito *RLC*



Obtención y colocación de los componentes

El primer paso es colocar una fuente de pulsos, un resistor, un inductor, un capacitor y una tierra en el tablero de dibujo. Se puede usar el Schematic Editor para colocar las partes tomadas de las bibliotecas de componentes en el esquema. Usar el comando **Get New Part** del menú Draw, mostrado en la figura A.4. Cuando se elige el comando **Get New Part**, aparece la ventana de la figura A.5; puede seleccionar **Browse** para revisar la lista de bibliotecas o introducir el nombre de un componente conocido.

FIGURA A.4
Menú Draw



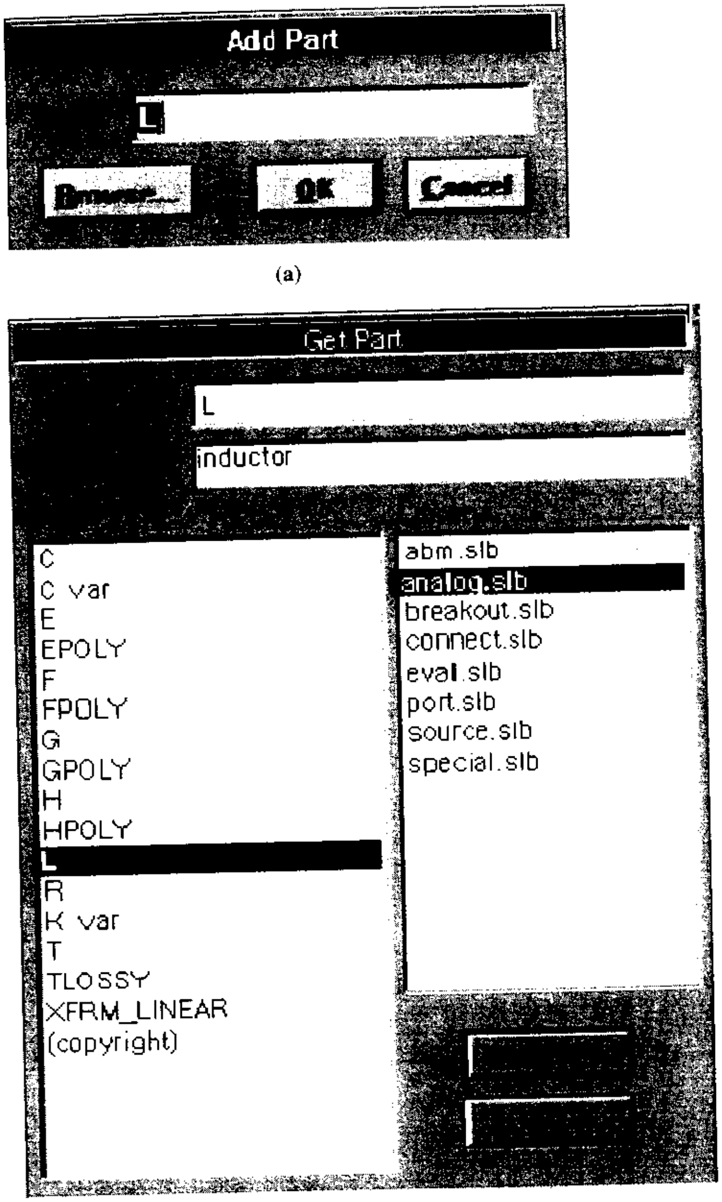
Después de seleccionar un componente, se elige OK o se hace un doble clic. Cuando el cursor haya sido remplazado por la figura del componente, el componente seleccionado se vuelve el "componente en uso" y está listo para ser colocado en el esquema. Se hace clic con el botón izquierdo para colocar el componente, y doble clic con el mismo botón para colocarlo y finalizar el modo, o clic con el botón derecho para abandonar el modo sin colocar el componente.

Para cambiar de lugar un componente, se hace clic en él con el botón izquierdo del ratón y, a continuación, manteniéndolo presionado, se mueve el ratón. Cuando el componente esté en el lugar deseado, se suelta el botón. Para eliminar un componente, se selecciona y se elige **Delete** del menú Edit.

Para el circuito del ejemplo, coloque una fuente de pulsos (VPULSE) de la biblioteca source.slb; un resistor (R), un inductor (L) y un capacitor (C) de la biblioteca analog.slb, y un símbolo de tierra (AGND) de la biblioteca port.slb. Acomódelos como se muestra en la figura A.6.

www.elsolucionario.net

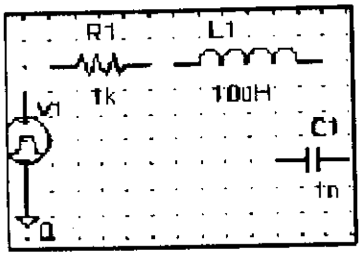
FIGURA A.5
Ventanas de Get New Part



(a)

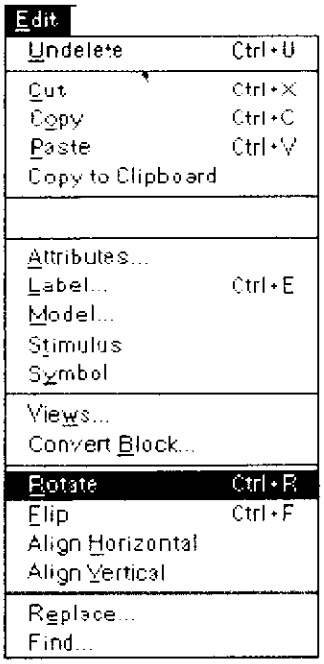
(b)

FIGURA A.6
Componentes para el circuito *RLC*



www.elsolucionario.net

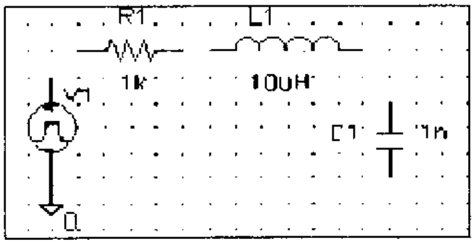
FIGURA A.7
Menú Edit



Rotación de los componentes

Ahora gire el capacitor para conectarlo con facilidad en el circuito. Cada vez que se gira un componente, gira 90 grados en sentido contrario al de las manecillas del reloj. Para hacer girar el capacitor (o cualquier otro componente), se selecciona y se elige **Rotate** del menú Edit, mostrado en la figura A.7. En la figura A.8 se muestra el capacitor girado 90 grados. Para deseleccionar el capacitor (o cualquier otro componente seleccionado), se hace clic en él con el botón derecho del ratón, o se hace clic en un espacio vacío del esquema con el botón izquierdo del ratón.

FIGURA A.8
Componente girado



▸ **CONSEJO:** Si el comando **Rotate** aparece atenuado, el capacitor no está seleccionado. Trate de nuevo, coloque el apuntador sobre el componente hasta que aquel se transforme en una mano, y luego haga clic con el botón izquierdo del ratón.

Con el comando **Flip** se voltea un objeto seleccionado para producir una imagen especular del mismo. Para voltear un componente, se selecciona y se elige **Flip** del menú Edit.

Para girar o arrastrar dos o más componentes a la vez, primero se seleccionan dibujando un rectángulo alrededor de ellos, y luego se hace girar o se arrastra el rectángulo. Para dibujar un rectángulo alrededor de los componentes se apunta sobre y al lado de los componentes que se desea seleccionar. Se oprime y se mantiene así el botón izquierdo del ratón y se arrastra en forma diagonal hasta que el resto de los componentes queden dentro del rectángulo que aparece. Para deseleccionar uno de los componentes seleccionados se hace clic en él con el botón derecho del ratón. Para deseleccionar todos los componentes contenidos en el rectángulo marcado, se hace clic en un lugar vacío con el botón izquierdo del ratón.

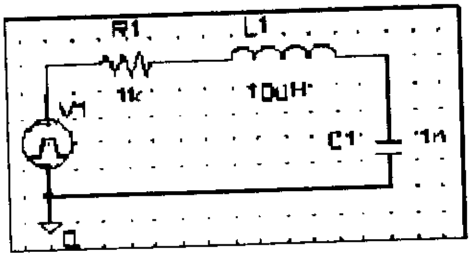
www.elsolucionario.net

Conexión de los componentes

Una vez que se colocan los componentes en el tablero de dibujo se tienen que conectar. Se puede usar el Schematic Editor para dibujar alambres en el esquema y para formar vértices.

Para dibujar un alambre, se elige **Wire** del menú Draw. Cuando el cursor adquiere la forma de lápiz, se hace clic con el botón izquierdo para comenzar a dibujar. El ratón se mueve en cualquier dirección para alargar el alambre. Se hace doble clic con el botón izquierdo para concluir el alambre y finalizar el modo, o clic con el botón izquierdo para formar un vértice (esquina) y para continuar dibujando el alambre. En la figura A.9 se muestra la conexión eléctrica del circuito del ejemplo.

FIGURA A.9
Alambrado del circuito



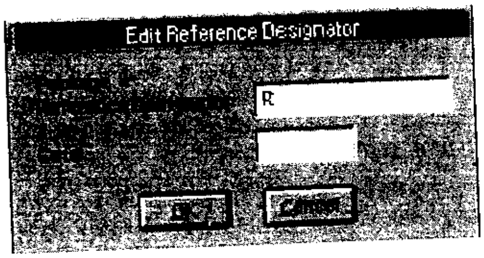
▸ **CONSEJO:** Para repetir el último comando (para alambre), se hace doble clic con el botón derecho. En la esquina inferior derecha, aparece el comando **Wire** después de la palabra *Cmd*.

Rotulado de componentes y adición de texto

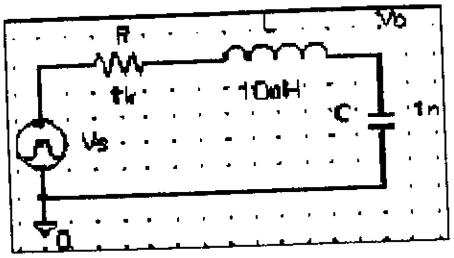
Se pueden colocar etiquetas en alambres seleccionados, segmentos de bus o puertos. Los alambres, segmentos de bus y puertos pueden contener varias etiquetas; sin embargo, todas las etiquetas de un segmento deben contener el mismo texto. Cada componente de un circuito se puede etiquetar. Se asignarán las etiquetas R, L, C, Vs y Vo.

Para crear o editar una etiqueta, se selecciona el alambre, segmento de bus o puerto que se desea etiquetar. Se selecciona **Attributes** del menú Edit o se hace doble clic en la etiqueta existente para que aparezca el cuadro de diálogo mostrado en la figura A.10. Se introduce el texto para la etiqueta y en seguida se selecciona OK.

FIGURA A.10
Etiquetado de componentes



(a)



(b)

www.elsolucionario.net

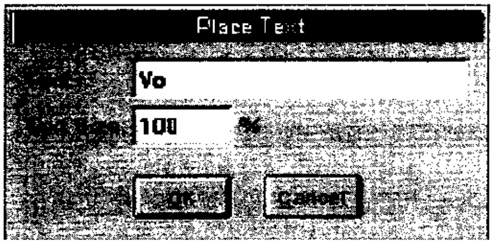
Para el circuito del ejemplo, etiquete los componentes R, L, C, Vs y Vo como se muestra en la figura A.10.

▸ **CONSEJO:** Para cambiar de lugar una etiqueta, se hace clic con el botón izquierdo en ella y se coloca en el lugar deseado.

Se puede colocar texto en cualquier parte del esquema y darle el tamaño que se desee. Para agregar texto al esquema, se elige **Text** del menú Draw. En el cuadro de diálogo que aparece, escriba el texto deseado. Para cambiar el tamaño de la fuente, se modifica el tamaño de fuente mostrado en el cuadro de diálogo, según las necesidades. Se hace clic en OK. Cuando aparece el texto en la pantalla, se mueve al lugar deseado del esquema, y luego se hace clic con el botón izquierdo, para colocarlo. Con un doble clic con el botón izquierdo o uno con el botón derecho se finaliza el modo.

Para el circuito del ejemplo, puede agregarse el texto Vo al voltaje de salida, como se muestra en la figura A.11.

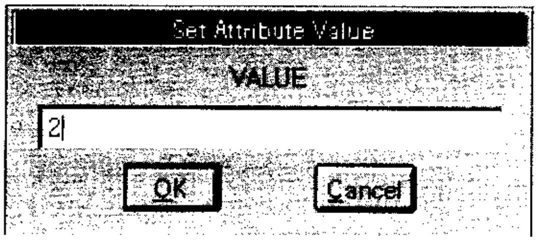
FIGURA A.11
Adición de texto



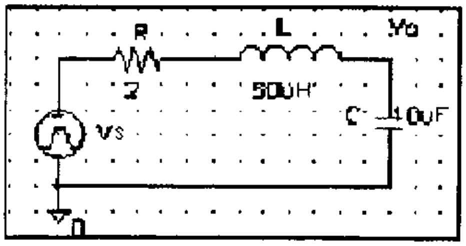
Establecimiento de atributos

El atributo de un elemento de un esquema consiste en un par nombre/valor. Una manera de editar el atributo de un objeto consiste en seleccionarlo y luego elegir **Attributes** del menú Edit. Otra manera es hacer doble clic en el texto del atributo para que aparezca directamente el cuadro de diálogo Set Attribute Value. Tal como se muestra en la figura A.12, aparece un cuadro de diálogo en el que se puede introducir un nuevo valor para el atributo.

FIGURA A.12
Establecimiento de los atributos



(a)



(b)

▸ **CONSEJO:** Los cambios realizados a los atributos por medio del Schematic Editor ocurren en la instancia particular únicamente. Los cambios no afectan al símbolo contenido en la biblioteca.

www.elsolucionario.net

Para el circuito del ejemplo, establezca $R = 2\ \Omega$, $L = \mu H$ y $C = 10\ \mu F$, como se muestra en la figura A.12.

▸ **CONSEJO:** Una forma rápida de establecer el valor del componente es hacer doble clic con el botón izquierdo, escribir el valor y luego elegir OK.

Si se selecciona una parte completa, aparece un cuadro de diálogo que muestra todos los atributos que se pueden editar para dicha parte. Para cambiar el valor de un atributo se selecciona de la lista. El nombre y el valor deben aparecer en el campo Edit en la parte superior del cuadro de diálogo, como se muestra en la figura A.13. Se cambia el valor en el campo Value edit y se hace clic en Save Attr. Para eliminar un atributo, se selecciona de la lista y se hace clic en Delete. Para que el nombre o valor de un atributo aparezca en el esquema se selecciona y se hace clic en Change Display.

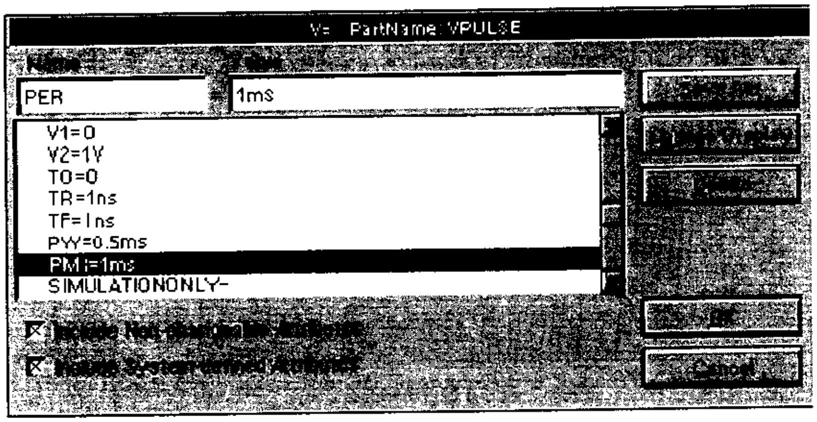


FIGURA A.13
Cambio de los atributos de la fuente

Para agregar un nuevo atributo, se introducen el nombre y el valor en el campo edit del cuadro de diálogo y se hace clic en Save Attr. Para el circuito del ejemplo, haga doble clic con el botón izquierdo en la fuente de pulsos Vs y en seguida escriba

```
V1=0
V2=1V
TD=0
TR=1ns
TF=1ns
PW=0.5ms
PER= 1ms
```

como se muestra en la figura A.13 (TD significa tiempo de retraso; TR, tiempo de levantamiento; TF, tiempo de caída, PW, ancho del pulso y PER, periodo). Elija OK para incorporar el cambio.

▸ **CONSEJO:** Los atributos protegidos, señalados con un asterisco (*), no pueden ser cambiados por medio del Schematic Editor.

Visualización del esquema

Se puede cambiar la escala de visualización del esquema por medio del menú View, mostrado en la figura A.14. En la tabla A.2 se explican las funciones de los comandos del menú View.

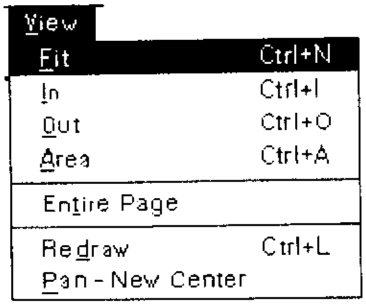


FIGURA A.14
Menú View

www.elsolucionario.net

TABLA A.2 Comandos del menú View

Comando	Función
Fit	Reajusta la escala de visualización de manera que todas las partes, los alambres y el texto se puedan ver en la pantalla.
In	Permite el acercamiento a un área del esquema (es decir, una ampliación). Después de seleccionar este comando, aparece una retícula en la pantalla. Mueva la retícula al área que desee amplificar.
Out	Cambia la escala de visualización de manera que se pueda ver el esquema desde una mayor distancia (es decir, ver más del esquema en la pantalla). Después de seleccionar este comando, aparece una retícula en la pantalla. Mueva la retícula para definir el centro del área de visualización.
Area	Permite seleccionar un área rectangular del esquema para expandirla hasta llenar la pantalla. Si hay un cuadro de selección en la pantalla cuando se elige **Area**, el contenido del cuadro se ampliará. De lo contrario, se arrastra el ratón para formar un cuadro de selección alrededor de la parte del esquema que se desea amplificar. Los elementos que estén dentro del cuadro de selección se amplifican hasta llenar la pantalla.
Entire page	Permite ver toda la página del esquema.

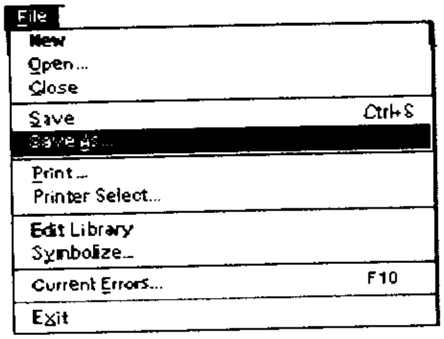
Guardado del archivo del circuito

Los archivos de esquemas se guardan automáticamente en el directorio de trabajo, a menos que se especifique otro directorio. Para guardar los cambios en un archivo de esquema con nombre, se elige **Save** del menú File.

Para guardar un circuito que no tiene nombre o una copia de un circuito, se usa el comando **Save As** del menú File, mostrado en la figura A.15. El programa pide un nombre de archivo. Se introduce un nombre de archivo DOS válido en el cuadro de introducción de texto. No es necesario escribir la extensión de nombre de archivo, ya que todos los archivos de esquema reciben automáticamente la extensión SCH. Por ejemplo, el archivo cuyo nombre es *FIG1.1* se guardará como *FIG1_1.SCH*.

Ya sea que se utilice **Save** o **Save As**, debe recordarse seleccionar OK.

FIGURA A.15
Menú File



A.5 ▸ Selección del tipo de análisis

PSpice permite el *análisis de barrido de cd*, el *análisis de barrido* (respuesta en frecuencia) *de ca* y el *análisis de la respuesta transitoria*. El comando **Setup** especifica qué tipos de análisis de simulación se habilitan y permite al usuario establecer los parámetros del análisis seleccionado (descritos a continuación).

Cuando se aplica una señal por primera vez a un circuito, se presenta un estado transitorio de corta duración antes de que el circuito se estabilice en sus respuestas usuales. Para el circuito *RLC* del ejemplo, se llevará a cabo un análisis de la respuesta transitoria para examinar el voltaje de carga y descarga del capacitor.

www.elsolucionario.net

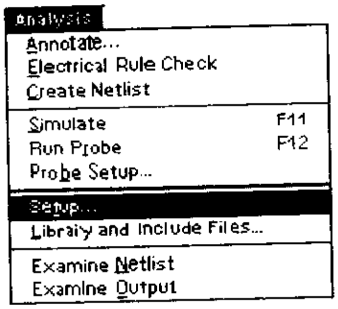


FIGURA A.16 Configuración de los análisis

Elija **Setup** del menú Analysis, mostrado en la figura A.16; se abrirá el cuadro de diálogo Analysis Setup. Habilite el análisis de la respuesta transitoria haciendo clic una vez en el espacio Enabled, de modo que aparezca una marca en el espacio, como se muestra en la figura A.17. Si hace clic con el botón izquierdo en Transient, se abre el cuadro de diálogo de especificaciones Transient. Introduzca las opciones de impresión, tales como un Print Step de 10ns y un Final Time de 0.5ms, como se muestra en la figura A.18. Elija OK.

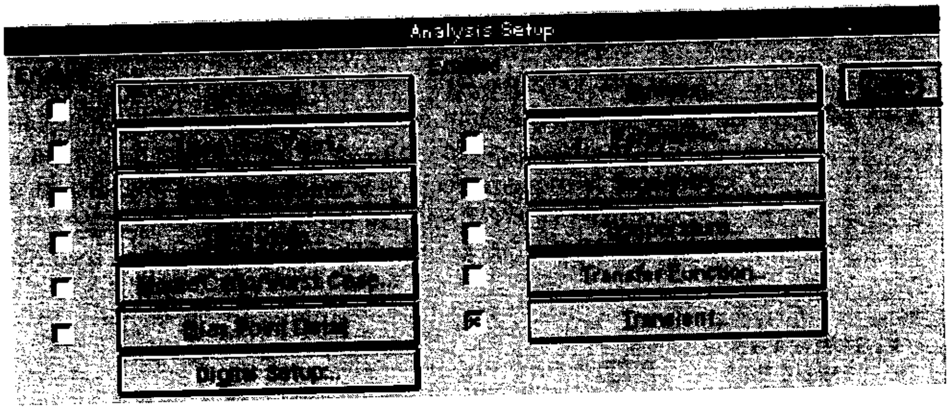


FIGURA A.17 Selección del análisis

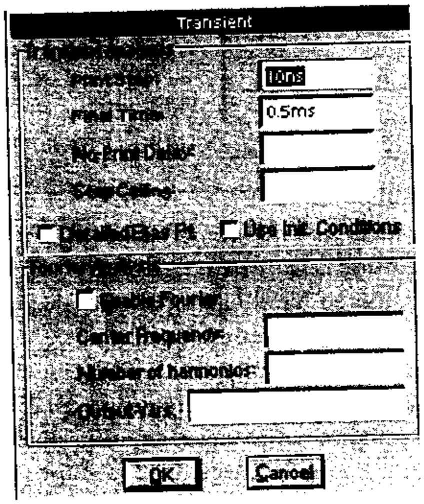


FIGURA A.18 Especificaciones de la respuesta transitoria

www.elsolucionario.net

A.6 Simulación con PSpice

En este momento ya se está listo para simular el circuito con PSpice. Para comenzar la simulación, se hace clic con el botón izquierdo en **Simulate** en el menú Analysis.

Durante el proceso de simulación del circuito, PSpice crea varios archivos y trabaja con ellos. El primero es el archivo de *esquema* (*.SCH*), que se genera al guardar el circuito dibujado en la pantalla. Cuando se analiza el archivo de esquema, se generan tres archivos nuevos: el archivo de *circuito* (*.CIR*), el archivo de *interconexión* (*.NET*) y el archivo de *alias* (*.ALS*). El archivo de circuito (el archivo maestro) contiene las *instrucciones para la simulación*, y hace referencia a los archivos de interconexión, alias y de modelo. El archivo de interconexión contiene una serie de ecuaciones parecidas a las de Kirchhoff, que listan las partes y la manera en que están conectadas; las ecuaciones relacionan los voltajes y las corrientes con los elementos del circuito mediante números de nodo. El archivo de alias lista nombres alternos para los nodos de circuito. El archivo de modelos lista las características y el enunciado model de cada componente.

▸ **CONSEJO:** Si se presenta algún problema, como la ausencia de un nombre o valor de archivo, PSpice indicará el error y la simulación será cancelada. El mensaje de error aparece en el archivo de salida. Por ejemplo, un mensaje sobre un error en el archivo *FIG1.1* aparecerá en *FIG1_1.OUT*.

Cuando se ejecuta PSpice, cada una de las instrucciones para la simulación del archivo de circuito (maestro) especifica la información que será enviada a los archivos de salida y de datos.

- El archivo de salida (*.OUT*) es un archivo ASCII que guarda un centinela de la simulación. Contiene una amplia variedad de información, incluida la lista de interconexión original, todas las variables de salida y algunas tablas.
- El archivo de datos (*.DAT*) es enviado a Probe, el cual utiliza la información binaria para generar gráficas en la ventana Probe.

Mientras se está ejecutando una simulación, se puede verificar su estado, como se puede ver en la figura A.19. Cuando termina la simulación, PSpice despliega el mensaje Transient Analysis finished de la respuesta transitoria.

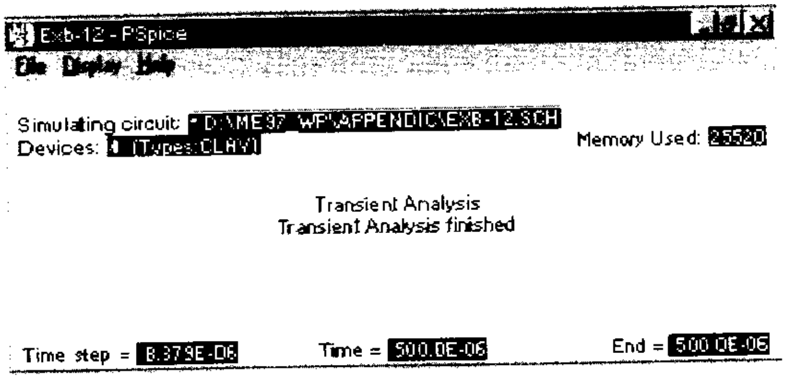


FIGURA A.19 Cuadro que muestra el estado del análisis con PSpice

▸ **CONSEJO:** *Time step* es el intervalo (o paso) de simulación interno utilizado para alcanzar una convergencia que esté dentro de la exactitud dada, mientras que *Print step*, el cual se indica en el cuadro de diálogo Transient specifications, se usa para imprimir o trazar la gráfica de las variables de salida.

A.7 Despliegue de los resultados de una simulación

Probe es un posprocesador de gráficos que permite que los resultados de la simulación se desplieguen en forma gráfica. Una vez que se terminan los cálculos, suponiendo que no se hayan encontrado errores, PSpice envía la base de datos que generó (*FIG1_1.DAT*) a Probe, el cual despliega una gráfica.

Para usar Probe, se elige **Run Probe** del menú Analysis (o se usa la tecla de función F12). Tal como se muestra en la figura A.20, Probe abre con una gráfica inicial (predeterminada) en la que el eje x se asigna automáticamente a la variable transitoria, el tiempo.

www.elsolucionario.net

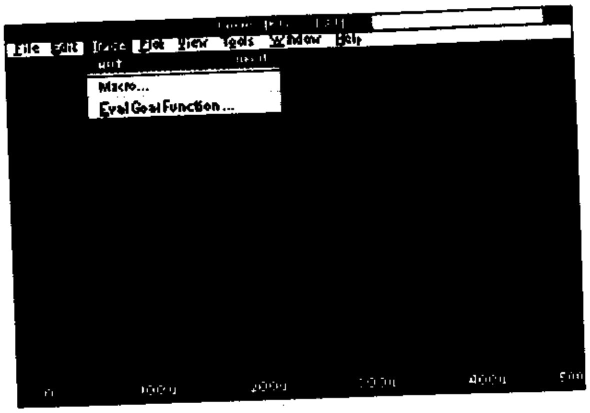


FIGURA A.20
Menú Probe

▸ **CONSEJO:** Para ejecutar Probe automáticamente después de una simulación, elija Automatically Run Probe After Simulation en la parte Probe Setup, del menú Analysis.

A continuación se elige **Trace** en el menú Probe. Dentro de la caja grande de la parte superior del cuadro de diálogo que aparece, se ve la lista de *variables de trazo* preestablecidas que se pueden seleccionar, como se muestra en la figura A.21. Antes de proseguir con el segundo paso, se debe especificar la variable o variables de graficación. Para este ejemplo, se eligen las siguientes variables:

- V(R:2): V especifica el tipo de variable (voltaje, referido a tierra); R, un componente (resistor), y 2, un extremo (nodo 2) del componente. Un 1 indica cuál era el lado izquierdo, y un 2, cuál era el lado derecho en el momento en que el componente se colocó inicialmente en posición horizontal. Después de un giro en sentido contrario al de las manecillas del reloj, el nodo 2 queda en la parte superior.
- V(Vs:+): Es el voltaje en la terminal positiva de la fuente de voltaje Vs.
- I(R): Es la corriente que fluye por la resistencia R de la terminal 1 (izquierda) a la terminal 2 (derecha).

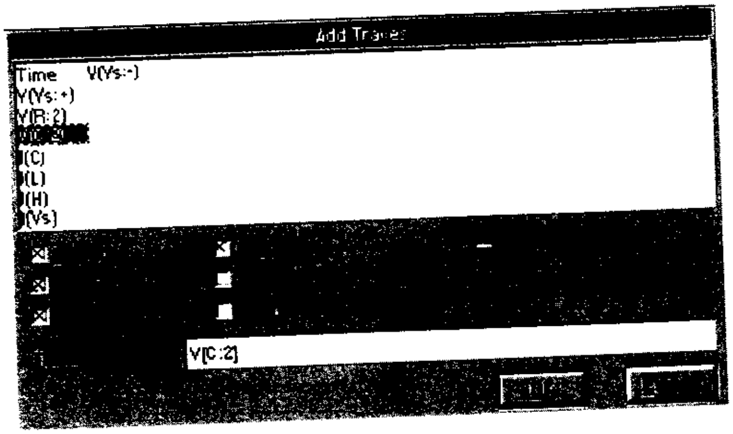
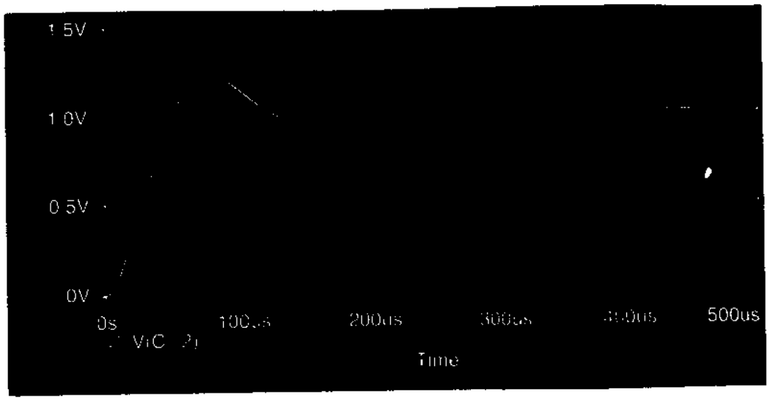


FIGURA A.21
Variables de trazo de Probe

Después de especificar las variables de graficación, se introduce V(C:2) en el cuadro Trace Command. Esto instruye a Probe para desplegar una gráfica del voltaje en la terminal 2 del capacitor C, que es el voltaje de salida deseado. Se elige OK y se verá la gráfica del voltaje de salida, V(C:2) de la figura A.22.

www.elsolucionario.net

FIGURA A.22
Respuesta transitoria



A.8 Copiado y captura de esquemas

Se puede usar el comando **Copy to Clipboard** del menú Edit para copiar uno o más elementos del esquema en otro programa de Windows. Con el ratón se selecciona el área rectangular en el esquema por copiar. Se elige **Copy to Clipboard** del menú Edit. Se abre el programa de Windows en el que desea pegar el elemento o elementos. Con el comando **Paste** del programa de Windows recién abierto, se pega el elemento en el nuevo archivo.

El comando **Cut** borra elementos del esquema y los coloca en la zona intermedia de Paste. El comando **Copy** copia elementos del esquema en la memoria interna de Paste. El comando **Paste** coloca el contenido de la memoria interna en el esquema.

Para cortar o copiar uno o más elementos del esquema, primero se selecciona el elemento o elementos del esquema que se copiarán o se cortarán. A continuación, se elige **Cut** o **Copy** del menú Edit. Para pegar un elemento cortado o copiado del esquema, se elige **Paste** del menú Edit. Luego se coloca el cursor en el esquema donde se desea que aparezca el elemento cortado o copiado, y se hace clic con el botón izquierdo para colocar el elemento. Con un clic con el botón derecho termina el modo.

A.9 Modificación de los parámetros

PSpice permite modificar los valores de los componentes o los parámetros del dispositivo. Se producirá una gráfica del voltaje de salida del circuito *RLC* del ejemplo con tres valores: $R = 1\ \Omega$, $2\ \Omega$ y $10\ \Omega$. Para comenzar, obtenga la parte PARAM del archivo de biblioteca *special.slb*. Para cambiar el valor de R por un nombre de variable como RVAL, haga doble clic en el valor de R y escriba {RVAL}. Para cambiar el atributo de la parte PARAM, haga doble clic con el botón izquierdo en PARAM para abrir el cuadro de diálogo Attributes, mostrado en la figura A.23. Elija NAME1=RVAL y VALUE1=2, y haga clic con el botón izquierdo cada vez en Save Attr. Elija **Setup** del menú Analysis; a continuación, haga clic una vez en el espacio habilitado para habilitar el análisis paramétrico. Con un clic con el botón izquierdo en Parametric abra el cuadro mostrado en la figura A.24. Introduzca o habilite las especificaciones paramétricas de la siguiente manera: para Swept Var. Type, elija *Global Parameter*; para Name, introduzca RVAL; para Sweep Type, elija *Value List* y para Values, introduzca 1, 2 y 10.

▸ **CONSEJO:** Se pueden definir hasta tres variables en el mismo PARAM.

Ejecute la simulación para el circuito completo, mostrado en la figura A.25. Use Probe para trazar la gráfica de la variable de salida, V(C:2), como se muestra en la figura A.26.

www.elsolucionario.net

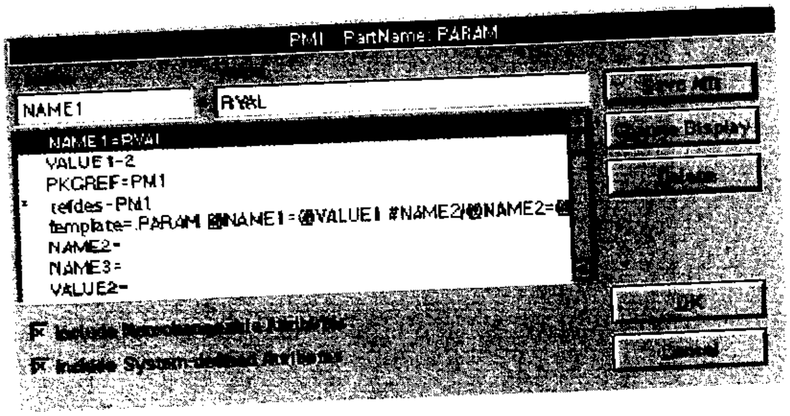


FIGURA A.23
Cuadro de diálogo para PARAM

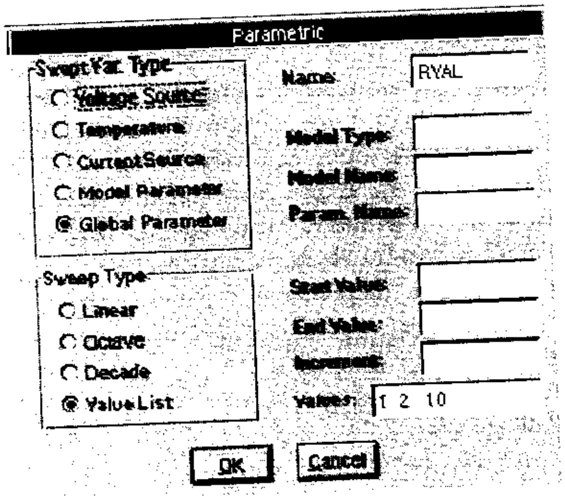


FIGURA A.24
Especificaciones paramétricas

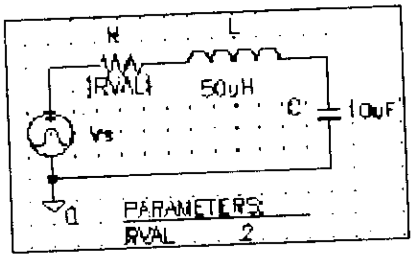


FIGURA A.25
Circuito *RLC* con PARAM

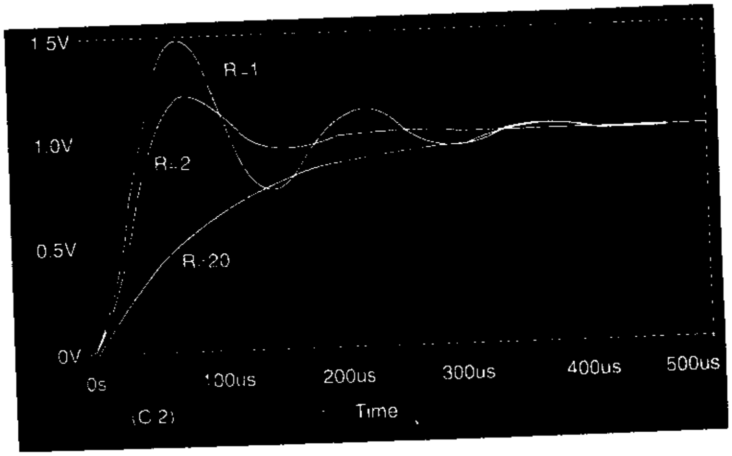


FIGURA A.26
Respuesta transitoria para $R = 1\ \Omega, 2\ \Omega, 10\ \Omega$

www.elsolucionario.net

▸ **CONSEJOS:** Las etiquetas R = 1, R = 2 y R = 10 de la figura A.26 se escribieron seleccionando (en secuencia) **Tools**, **Label** y **Text** del menú Probe. Se puede copiar la gráfica o gráficas de Probe a otros programas de Windows seleccionando (en secuencia) **Tools** y **Copy to Clipboard** del menú Probe.

A.10 *Análisis de la respuesta en frecuencia*

Como ejemplo del análisis de la respuesta en frecuencia, se trazará la gráfica del voltaje de salida y el ángulo de fase del circuito *RLC* del ejemplo, para tres valores: $R = 1\ \Omega$, $2\ \Omega$ y $10\ \Omega$.

Para comenzar, cambie los atributos de la fuente Vs, mostrados en la figura A.13, a 1 V de ca seleccionando la parte y cambiando los atributos en el cuadro de diálogo Part Name. El circuito completo se muestra en la figura A.27. Elija **Setup** del menú Analysis; enseguida, habilite el AC Sweep en el cuadro de diálogo que aparece (véase la figura A.17). Con un clic con el botón izquierdo en AC Sweep, abra el cuadro mostrado en la figura A.28. Introduzca o habilite las especificaciones AC Sweep de la siguiente manera: para AC Sweep Type, elija *Decade*; para Pts/Decade, introduzca 101; para Start Freq., escriba 100; para End Freq., introduzca 100k.

FIGURA A.27
Circuito *RLC* para respuesta en frecuencia

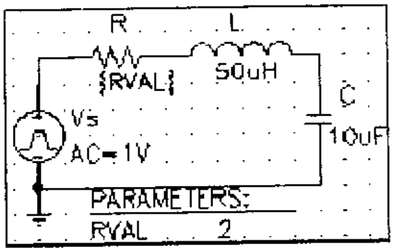
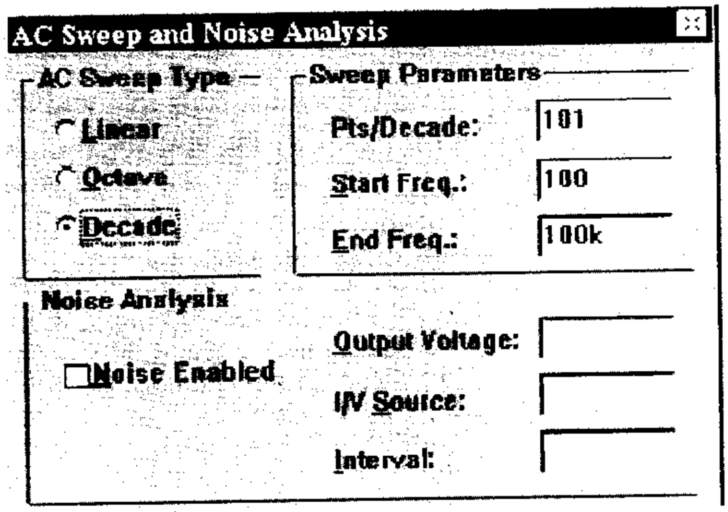


FIGURA A.28
Cuadro de diálogo para el análisis de la respuesta en frecuencia



Ejecute la simulación para el circuito completo, mostrado en la figura A.27. Use Probe para trazar la gráfica del voltaje de salida, V(C:2), y la fase del voltaje de salida, VP(C:2), como se muestra en la figura A.29.

www.elsolucionario.net

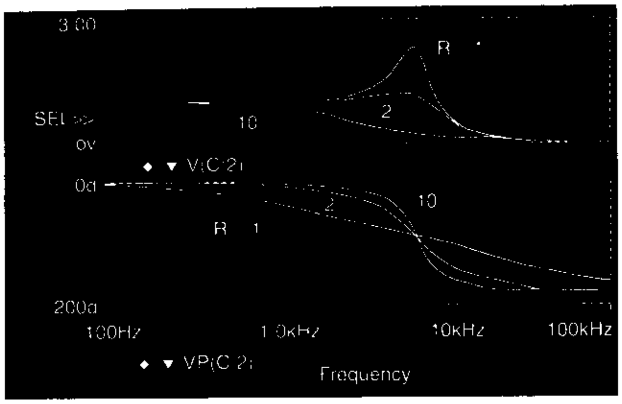


FIGURA A.29 Respuesta en frecuencia para $R = 1\ \Omega$, $2\ \Omega$, $10\ \Omega$

▸ **CONSEJO:** Si agrega DB, como en VDB(C:2), se obtiene el voltaje de salida en decibeles.

A.11 *Modelado de dispositivos y elementos*

Con el comando **.MODEL** de PSpice se puede generar un modelo que especifique un conjunto de parámetros para un elemento. El mismo modelo puede ser usado por uno o más elementos del mismo circuito. La forma general del enunciado model es la siguiente:

```
.MODEL  MNAME  TYPE  (P1=A1  P2=A2
+       P3=A3 . . .  PN=AN  [<especificaciones de tolerancia>])
```

MNAME es el nombre del modelo y debe comenzar con una letra. Aunque no se requiere, es conveniente utilizar el símbolo del elemento como primera letra (por ejemplo, R para resistor, L para inductor). P1, P2, . . . PN son los parámetros del elemento, y A1, A2,. . . AN son sus valores. TYPE es el nombre del tipo del elemento y debe ser uno de los que se muestran en la tabla A.3. Un elemento debe tener el nombre de tipo correcto. Esto es, un resistor debe tener el nombre de tipo RES, no IND o CAP. No obstante, un circuito con varios nombres de modelo puede incluir más de un modelo del mismo tipo.

TABLA A.3 Nombres de tipo de elementos

Nombre de tipo	Elemento
RES	resistor
CAP	capacitor
D	diodo
IND	inductor
NPN	transistor de unión bipolar *npn*
PNP	transistor de unión bipolar *pnp*
NJF	FET de unión de canal *n*
PJF	FET de unión de canal *p*
NMOS	MOSFET de canal *n*
PMOS	MOSFET de canal *p*
GASFET	MESFET de GaAs de canal *n*
VSWITCH	interruptor controlado por voltaje
ISWITCH	interruptor controlado por corriente
CORE	núcleo (transformador) magnético no lineal

Las especificaciones de tolerancia sólo se usan con los análisis .MC o .WORSE. Se pueden adjuntar a cada parámetro mediante el siguiente formato:

```
[DEV/<nombre de la distribución> <valor en % de 0 a 9>]
[LOT/<nombre de la distribución> <valor en % de 0 a 9>]
```

www.elsolucionario.net

donde <nombre de la distribución> es UNIFORM (en cuyo caso se generan desviaciones uniformemente distribuidas en el intervalo de ±<valor>) o GAUSS (en cuyo caso se generan desviaciones con distribución gaussiana en el intervalo ±4 y <valor> especifica la desviación ±1).

Los siguientes son ejemplos de algunos enunciados model:

```
.MODEL   RLOAD    RES (R=1 TC1=0.02 TC2=0.005)
.MODEL   RLOAD    RES (R=1 DEV/GAUSS 0.5% LOT/UNIFORM 10%)
.MODEL   CPASS    CAP=(C=1 VC1=0.01 VC2=0.002 TC1=0.02 TC2=0.005
.MODEL   LFILTER  IND (L=1 IL1=0.1 IL2=0.002 TC1=0.02 TC2=0.005)
.MODEL   DNOM     D (IS=1E-9)
.MODEL   DLOAD    D (IS=1E-9 DEV 0.5% LOT 10%)
.MODEL   QMOD     NPN (BF=50 IS=1E-9)
```

Resistores

El símbolo de un resistor es R. El nombre de un resistor debe comenzar con R, y el enunciado model tiene la forma general:

```
R<nombre>  N+   N-   RNAME   RVALUE
```

El resistor no tiene polaridad, por lo que el orden de los nodos no es importante. Sin embargo, se supone que la corriente fluye del nodo designado por N+ como nodo positivo por el resistor, hacia el nodo designado por N− como nodo negativo. [Nota: Algunas versiones de PSpice y SPICE no hacen esta suposición y, por lo tanto, no le permiten al usuario hacer referencia a las corrientes que circulan por el resistor. Por ejemplo, estas versiones no permiten utilizar una notación como I(RL) para indicar la corriente que circula por RL.] RNAME es el nombre del modelo que define los parámetros del resistor. RVALUE es el valor nominal de la resistencia.

En la tabla A.4 se muestran los parámetros de modelo para resistores. Si se omite RNAME, RVALUE es la resistencia en Ω; RVALUE puede ser positivo o negativo, pero *no* debe ser cero. Si se incluye RNAME y *no* se especifica TCE, la resistencia como una función de la temperatura se calcula de la siguiente manera:

$$\text{RES} = \text{RVALUE} * \text{R} * [1 + \text{TC1} * (\text{T} - \text{T0}) + \text{TC2} * (\text{T} - \text{T0})^2]$$

Si se incluye RNAME y se especifica TCE, la resistencia como una función de la temperatura se calcula como:

$$\text{RES} = \text{RVALUE} * \text{R} * 1.01^{\text{TCE} * (\text{T} - \text{T0})}$$

donde T y T0 son la temperatura de funcionamiento y la temperatura ambiental, respectivamente, en grados Celsius.

TABLA A.4
Parámetros de modelo para resistores

Nombre	Significado	Unidades	Valor prestablecido
R	multiplicador de resistencia		1
TC1	coeficiente lineal de temperatura	$°C^{-1}$	0
TC2	coeficiente cuadrático de temperatura	$°C^{-2}$	0
TCE	coeficiente exponencial de temperatura	%/°C	0

Los siguientes son algunos ejemplos de enunciados para resistor:

```
RL       5     6     5K
RLOAD    10    13    ARES 1MEG
.MODEL   RMOD        RES (R=1 TC1=0.02 TC2=0.005)
RINPUT   13    17    RRES 2K
.MODEL   ARES        RES (R=1 TCE=1.5)
```

www.elsolucionario.net

Capacitores

El símbolo para un capacitor es C. El nombre de un capacitor debe comenzar con C, y el enunciado model tiene la forma general:

```
C<nombre>   N+   N-   CNAME   CVALUE   IC=VO
```

N+ es el nodo positivo, y N−, el negativo. Se supone que el voltaje del nodo N+ es positivo con respecto al del nodo N−, y que la corriente fluye del nodo N+ por el capacitor hacia el nodo N−. CNAME es el nombre del modelo y CVALUE es el valor nominal del capacitor. IC define el voltaje inicial (en el instante cero) del capacitor, VO.

Los parámetros de modelo para capacitores se muestran en la tabla A.5. Si se omite CNAME, CVALUE es la capacitancia en farads; CVALUE puede ser positivo o negativo, pero *no* debe ser cero. Si se incluye CNAME, la capacitancia como una función del voltaje y la temperatura se calcula como:

$$\text{CAP} = \text{CVALUE} * \text{C} * (1 + \text{VC1} * \text{V} + \text{VC2} * \text{V}^2)[1 + \text{TC1} * (\text{T} - \text{T0}) + \text{TC2} * (\text{T} - \text{T0})^2]$$

donde T y T0 son la temperatura de funcionamiento y la temperatura ambiental, respectivamente, en grados Celsius.

TABLA A.5 Parámetros de modelo para capacitores

Nombre	Significado	Unidades	Valor prestablecido
C	multiplicador de capacitancia		1
VC1	coeficiente lineal de voltaje	V^{-1}	0
VC2	coeficiente cuadrático de voltaje	V^{-2}	0
TC1	coeficiente lineal de temperatura	$°C^{-1}$	0
TC2	coeficiente cuadrático de temperatura	$°C^{-2}$	0

Los siguientes son algunos ejemplos de enunciados para capacitor:

```
C1       2    6    0.01UF
CLOAD    10   13   10PF    IC=1.5V
CINPUT   14   16   DCAP    5PF
CX       10   25   DCAP    10NF  IC=3.5V
.MODEL   DCAP      CAP (C=1  VC1=0.01  VC2=0.002  TC1=0.02  TC2=0.005)
```

▸ **CONSEJO:** Las condiciones iniciales (si existen) son válidas sólo si se especifica la opción UIC (utilizar condición inicial) del comando **.TRAN**.

Inductores

El símbolo para un inductor es L. El nombre de un inductor debe comenzar con L, y el enunciado model tiene la forma general:

```
L<nombre>   N+   N-   LNAME   LVALUE   IC=IO
```

N+ es el nodo positivo, y N−, el negativo. Se supone que el voltaje de N+ es positivo con respecto al del nodo N−, y que la corriente fluye del nodo N+ por el inductor hacia el nodo N−. LNAME es el nombre del modelo y LVALUE es el valor nominal del inductor. IC define la corriente inicial (en el instante cero) del inductor, IO.

Los parámetros de modelo para inductores se muestran en la tabla A.6. Si se omite LNAME, LVALUE es la inductancia en henries; LVALUE puede ser positivo o negativo,

TABLA A.6 Parámetros de modelo para inductores

Nombre	Significado	Unidades	Valor prestablecido
L	multiplicador de inductancia		1
IL1	coeficiente lineal de corriente	A^{-1}	0
IL2	coeficiente cuadrático de corriente	A^{-2}	0
TC1	coeficiente lineal de temperatura	$°C^{-1}$	0
TC2	coeficiente cuadrático de temperatura	$°C^{-2}$	0

www.elsolucionario.net

pero *no* puede ser cero. Si se incluye LNAME, la inductancia como una función de la corriente y la temperatura se calcula de la siguiente manera:

$$\text{IND} = \text{LVALUE} * \text{L} * (1 + \text{IL1} * \text{I} + \text{IL2} * \text{I}^2)[1 + \text{TC1} * (\text{T} - \text{T0}) + \text{TC2} * (\text{T} - \text{T0})^2]$$

donde T y T0 son la temperatura de funcionamiento y la temperatura ambiental, respectivamente, en grados Celsius.

Los siguientes son algunos ejemplos de enunciados para inductor:

```
LE       3     5     5MH
LLOAD    10    14    2UH   IC=0.1MA
LLINE    12    14    LMOD  2MH
LCHOKE   15    29    LMOD  5UH   IC=0.4A
.MODEL   LMOD        IND   (L=1  IL1=0.1  IL2=0.002  TC1=0.02  TC2=0.005)
```

▸ **CONSEJO:** Las condiciones iniciales (si existen) son válidas sólo si se especifica la opción UIC (utilizar condición inicial) del comando **.TRAN**.

Diodos

El enunciado model para un diodo tiene la siguiente forma general:

```
.MODEL   DNAME   (P1=A1   P2=A2   P3=A3 . . . PN=AN)
```

DNAME es el nombre del modelo; puede comenzar con cualquier carácter, aunque su tamaño normalmente se limita a ocho caracteres. D es el símbolo de tipo para diodos. P1, P2, . . . PN son los parámetros de modelo, y A1, A2, . . . AN son sus valores. Los parámetros de modelo se dan en la tabla A.7.

TABLA A.7 Parámetros de modelo para diodos

Nombre	Parámetro de modelo	Unidades	Valor prestablecido	Típico
IS	corriente de saturación (I_S)	A	1E-14	1E-14
RS	resistencia parásita (R_S) (resistencia por volumen y conductores eléctricos en serie)	Ω	0	10
N	coeficiente de emisión (n)		1	1
TT	tiempo de tránsito	s	0	0.1 ns
CJO	capacitancia *pn* de polarización cero (C_{jo})	F	0	2 pF
VJ	potencial de unión (V_j)	V	1	0.6
M	coeficiente de graduación de unión		0.5	0.5
EG	energía de activación (0.67 para Shockley y 1.11 para silicio)	eV	1.11	1.11
XTI	exponente de temperatura IS		3	3
KF	coeficiente de ruido de centelleo		0	
AF	exponente de ruido de centelleo		1	
FC	coeficiente de capacitancia de agotamiento de polarización directa		0.5	
BV	voltaje de ruptura inversa	V	∞	50
IBV	corriente de ruptura inversa (corriente inversa a BV)	A	1E-10	

Transistores bipolares

El enunciado model para transistores *npn* tiene la siguiente forma general:

```
.MODEL   QNAME   NPN   (P1=A1   P2=A2   P3=A3....PN=AN)
```

La forma general del enunciado model para transistores *pnp* es

```
.MODEL   QNAME   PNP   (P1=A1   P2=A2   P3=A3 . . . PN=AN)
```

QNAME es el nombre del modelo de BJT, y NPN PNP son los símbolos de tipo para transistores *npn* y *pnp*, respectivamente. QNAME puede comenzar con cualquier carácter, aun-

TABLA A.8 Parámetros de modelo para BJT

Nombre	Parámetro de modelo	Unidades	Valor prestablecido	Típico
IS	corriente de saturación	A	1E-16	1E-16
BF	beta directa máxima ideal		100	100
NF	coeficiente de emisión directa		1	1
VAF(VA)	voltaje Early directo	V	∞	100
IKF(IK)	punto de inicio de atenuación de la beta directa a corriente alta	A	∞	10 MA
NE	coeficiente de emisión de fuga base-emisor		1.5	2
BR	beta inversa máxima ideal		1	0.1
NR	coeficiente de emisión inversa		1	
IKR	punto de inicio de atenuación de la beta inversa a corriente alta	A	∞	100 MA
RB	resistencia de base (máxima) de polarización cero (resistencia de difusión de base)	Ω	0	100
RE	resistencia óhmica del emisor	Ω	0	1
RC	resistencia óhmica del colector (conductor del colector y resistencia por volumen)	Ω	0	10
CJE	capacitancia de polarización cero base-emisor (C_{je0})	F	0	2 pF
VJE(PE)	potencial interno base-emisor (V_{jbe})	V	0.75	0.7
MJE(ME)	factor de distribución base-emisor		0.33	0.33
CJC	capacitancia de polarización cero base-colector ($C_{\mu 0}$)	F	0	1 pF
VJC(PC)	potencial interno base-colector (V_{jc})	V	0.75	0.5
MJC(MC)	factor de distribución base-colector		0.33	0.33
CJS(CCS)	capacitancia de polarización cero entre el colector y el sustrato	F	0	2 pF
MJS(MS)	factor de distribución colector-sustrato			0
FC	coeficiente capacitivo de agotamiento de polarización directa		0.5	
TF	tiempo de tránsito directo ideal	s	0	0.1 ns
TR	tiempo de tránsito inverso ideal	s	0	10 ns
EG	voltaje de separación entre bandas (altura de la barrera)	eV	1.11	1.11
XTI(PT)	exponente de efecto de temperatura IS (coeficiente de temperatura para IS)		3	
KF	coeficiente de ruido de centelleo		0	6.6E-16
AF	exponente de ruido de centelleo		1	1

que su tamaño normalmente se limita a ocho caracteres. P1, P2,... PN son los parámetros, y A1, A2, ... AN son sus valores. En la tabla A.8 se muestran los parámetros de modelo para BJT.

JFET

El enunciado model para un JFET de canal *n* tiene la siguiente forma general:

```
.MODEL   JNAME   NJF (P1=A1   P2=A2   P3=A3 . . . PN=AN)
```

La forma general del enunciado model para un JFET de canal *p* es

```
.MODEL   JNAME   PJF   (P1=A1   P2=A2   P3=A3 . . . PN=AN)
```

JNAME es el nombre del modelo, y NJF y PJF son los símbolos de tipo para los JFET de canal *n* y canal *p*, respectivamente. P1, P2,... PN son los parámetros, y A1, A2,... AN son sus valores. En la tabla A.9 se dan los parámetros de modelo para JFET.

MOSFET

El símbolo de un transistor de efecto de campo metal-óxido-semiconductor (MOSFET) es M. El nombre de un MOSFET debe comenzar con M, y el enunciado model tiene la siguiente forma general:

```
M<nombre>   ND   NG  NS   NB   MNAME
+  [L=<valor>]   [W=<valor>]
```

donde ND, NG, NS y NB son los nodos de drenaje, compuerta, fuente y volumen (o sustrato), respectivamente. MNAME es el nombre del modelo. La corriente positiva es la co-

www.elsolucionario.net

TABLA A.9 Parámetros de modelo para JFET

Nombre	Parámetro de modelo	Unidades	Valor prestablecido	Típico
VTO	voltaje de umbral	V	−2	−2
BETA	coeficiente de transconductancia	A/V^2	1E-4	1E-3
LAMBDA	modulación de longitud de canal	V^{-1}	0	1E-4
RD	resistencia óhmica del drenaje	Ω	0	100
RS	resistencia óhmica de la fuente	Ω	0	100
IS	corriente de saturación de compuerta	A	1E-14	1E-14
PB	potencial de compuerta	V	1	0.6
CGD	capacitancia de polarización cero compuerta-drenaje (C_{gd0})	F	0	5 pF
CGS	capacitancia de polarización cero compuerta-fuente $C_{(gs0)}$	F	0	1 pF
FC	coeficiente capacitivo de agotamiento de polarización directa		0.5	
KF	coeficiente de ruido de centelleo		0	
AF	exponente de ruido de centelleo		1	

rriente que fluye hacia una terminal. Esto es, la corriente que fluye del nodo de drenaje a través del dispositivo hacia el nodo de la fuente en un MOSFET de canal *n*.

El enunciado model para un MOSFET de canal *n* tiene la siguiente forma general:

```
.MODEL  MNAME  NMOS  (P1=A1  P2=A2  P3=A3... PN=AN)
```

La forma general del enunciado model para un MOSFET de canal *p* es

```
.MODEL  MNAME  PMOS  (P1=A1  P2=A2  P3=A3...PN=AN)
```

NMOS y PMOS son los símbolos de tipo para los MOSFET de canal *n* y canal *p*, respectivamente. MNAME puede comenzar con cualquier carácter, aunque su tamaño normalmente se limita a ocho caracteres. P1, P2,... PN son los parámetros, y A1, A2,... AN son sus valores. En la tabla A.10 se dan los parámetros de modelo para MOSFET.

TABLA A.10 Parámetros de modelo para MOSFET

Nombre	Parámetro de modelo	Unidades	Valor prestablecido	Típico
LEVEL	tipo de modelo (Shichman-Hodges)		1	
L	longitud de canal	m	DEFL	
W	ancho de canal	m	DEFW	
VTO	voltaje de umbral de polarización cero	V	0	0.1
KP	transconductancia	A/V^2	2E-5	2.5E-5
GAMMA	parámetro de umbral de volumen	$V^{1/2}$	0	0.35
LAMBDA	modulación de longitud de canal (LEVEL=1)	V^{-1}	0	0.02
RD	resistencia óhmica del drenaje	Ω	0	10
RS	resistencia óhmica de la fuente	Ω	0	10
IS	corriente de saturación volumétrica	A	1E-14	1F-15
JS	corriente/área de saturación volumétrica	A/m^2	0	1E-8
PB	potencial volumétrico	V	0.8	0.75
CBD	capacitancia de polarización cero volumen-drenaje	F	0	5 pF
CBS	capacitancia de polarización cero volumen-fuente	F	0	2 pF
CJ	capacitancia volumétrica inferior de polarización cero/longitud	F/m^2	0	
MJ	coeficiente de distribución volumétrico inferior		0.5	
FC	coeficiente de capacitancia volumétrica de polarización directa		0.5	
CGSO	capacitancia de traslapamiento compuerta-fuente/ancho del canal	F/m	0	
CGDO	capacitancia de traslapamiento compuerta-drenaje/ancho del canal	F/m	0	
CGBO	capacitancia de traslapamiento compuerta-volumen/longitud del canal	F/m	0	
NSUB	densidad de impurificación del sustrato	$1/cm^3$	0	
TOX	espesor del óxido	m	∞	
UO	movilidad superficial	$cm^2/V \cdot s$	600	
KF	coeficiente de ruido de centelleo		0	1E-26
AF	exponente de ruido de centelleo		1	1.2

www.elsolucionario.net

A.12 Creación de listas de interconexión

Con el esquema ya dibujado, se puede crear una lista de interconexión para usarla con otras aplicaciones de PSpice/SPICE. Después de dibujar el esquema, se selecciona **Create Netlist** del menú Analysis, mostrado en la figura A.30. La lista correspondiente a las figuras A.25 y A.27 se da a continuación.

```
* Listado de interconexión del esquema
C_C     0 $N_0001 10uF              ; C está conectado entre los nodos 0 y
                                    ; $N_0001
L_L     $N_0002  $N_0001 50uH       ; L está conectado entre los nodos $N_0002
                                    ; y $N_0001
R_R     $N_0003 $N_0002 {RVAL}      ; R está conectado entre los nodos $N_0003
                                    ; y $N_0002
V_Vs    $N_0003 0 AC 1V             ; Vs está conectado entre los nodos $N_0003
                                    ; y 0
+PULSE 0 1V 0 1ns 1ns 0.5ms 1ms     ; Especificaciones del pulso de voltaje
```

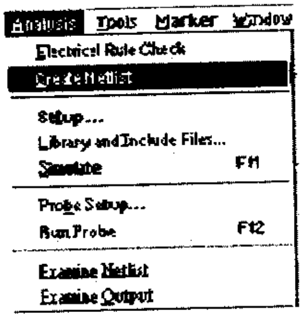


FIGURA A.30 Cuadro de diálogo para crear la lista de interconexión

▸ **CONSEJO:** Cuando se abre por primera vez un archivo de esquema PSpice puede indicar un error con el mensaje Not Finding Netlist. Si sucede lo anterior, cree primero la lista de interconexion seleccionando **Create Netlist** del menú Analysis, mostrado en la figura A.30.

Si se incluyen los comandos para el análisis de la respuesta transitoria y el análisis de ca, la lista de interconexión para el archivo de circuito de PSpice es la siguiente:

```
Respuesta en frecuencia      ; La primera línea es la línea del titulo; PSpice siempre
                             ; ignora este enunciado
* Descripción del circuito
C_C     0 $N_0001 10uF                 ; C está conectado entre los nodos 0 y
                                       ; $N_0001
L_L     $N_0002  $N_0001 50uH          ; L está conectado entre los nodos $N_0002
                                       ; y $N_0001
R_R     $N_0003 $N_0002 {RVAL}         ; R está conectado entre los nodos $N_0003
                                       ; y $N_0002
* Descripciones de la fuente para la fuente de ca y para la fuente de pulsos
V_Vs    $N_0003 0 AC 1V                ; Vs está conectado entre los nodos $N_0003
                                       ; y 0
+ PULSE 0 1V 0 1ns 1ns 0.5ms 1ms       ; Especificaciones del pulso de voltaje
* Descripciones de los análisis para la fuente de ca y para la fuente de pulsos
.AC     DEC 101 100HZ 100KHZ           ; análisis de ca desde 100 Hz hasta 100 kHz
                                       ; con incrementos de década, con 101 puntos
                                       ; por década
.TRAN   10ns 0.5ms                     ; Análisis transitorio desde 0 hasta 0.5 ms
                                       ; con intervalo de impresión/graficación de 10 ns
.PROBE                                 ; posprocesador de gráficos
.END                                   ; Ésta es la última línea y siempre
                                       ; debe incluirse
```

www.elsolucionario.net

TABLA A.11
Elementos de circuito y fuentes

Elementos de circuito y fuentes	Primera letra	Tipo de modelo
Transistor de unión bipolar	B	NPN/PNP
Capacitor	C	CAP
Fuente de corriente controlada por corriente	F	
Interruptor controlado por corriente	W	VSWITCH
Fuente de voltaje controlada por corriente	H	
Diodo	D	D
Fuente exponencial	EXP	
Transistor de efecto de campo de GaAs MES	B	GASFET
Tierra	AGND	
Fuente de corriente independiente	I	
Fuente de voltaje de cd independiente	V	VDC
Inductor	L	IND/CORE
Transistor de efecto de campo	J	NJF/PJF
Transistor de efecto de campo MOS	M	NMOS/PMOS
Inductores mutuos (transformador)	K	
Fuente lineal por tramos	PWL	
Fuente polinomial	POLY(n)	
Fuente de voltaje de pulsos	PULSE	VPULSE
Resistor	R	RES
Fuente modulada por frecuencia simple	SFFM	
Fuente de voltaje senoidal	SIN	VSIN
Línea de transmisión	T	
Fuente de corriente controlada por voltaje	G	
Interruptor controlado por voltaje	S	VSWITCH
Fuente de voltaje controlada por voltaje	E	EVALUE

La primera letra y el tipo de modelo de cada uno de los nombres de elemento se incluyen en la tabla A.11. Los comandos PSpice/SPICE se dan en la tabla A.12.

A.13 ▸ *Adición de archivos de biblioteca*

El directorio del simulador de circuitos PSpice (nombre prestablecido *C:\MSIMEV61*) tiene un subdirectorio *LIB*, que contiene archivos de biblioteca de esquemas y modelos de dispositivos. Esta biblioteca contiene sólo un número limitado de esquemas y modelos de transistor. Si se desea utilizar dispositivos o elementos con parámetros de modelo diferentes, utilice elementos o dispositivos de la biblioteca de símbolos *BREAKOUT.SLB*. Use Notepad para modificar el enunciado model del archivo *BREAKOUT.LIB*, por ejemplo:

```
C:\MSIMEV61\LIB\BREAKOUT.LIB
```

También se puede generar un esquema propio y agregar un enunciado model correspondiente en el archivo *EVAL.LIB*. Esto implica la modificación del archivo *EVAL.LIB*, para lo cual se requiere algo de experiencia en el manejo de PSpice.

Se puede crear un archivo de biblioteca propio que contenga el enunciado model de un dispositivo con el mismo nombre de modelo que en el esquema de PSpice; por ejemplo,

```
.MODEL   Q2N2222   Q (BF=100)                ; Q2N2222
.MODEL   D1N4148   D (IS=10E-15 BV=100)      ; Diodo D1N4148
```

De esta manera se conserva el mismo nombre del modelo y se utilizan los símbolos de esquema de PSpice, aunque se cambian los parámetros del modelo.

www.elsolucionario.net

TABLA A.12
Comandos de PSpice/SPICE

Análisis o función	Comando
Valor absoluto (operador)	.ABS
Análisis en frecuencia/ca	.AC
Punto de operación de cd	.OP
Barrido de cd	.DC
Diferencia (operador)	DIF
Fin de subcircuito	.ENDS
Análisis de Fourier	.FOUR
Función de transferencia de la respuesta en frecuencia	FREQ
Definición de función	.FUNC
Límite de ganancia (operador)	GLIMIT
Nodos globales	.GLOBAL
Posprocesador de gráficos	.PROBE
Incluir archivo	.INC
Condiciones iniciales	.IC
Archivo de biblioteca	.LIB
Definición de modelo	.MODEL
Multiplicador (operador)	MULTI
Asignación de voltaje a los nodos	.NODESET
Análisis de ruido	.NOISE
Opciones	.OPTIONS
Definición de parámetro	PARAM
Modificación de parámetro	.PARAM
Análisis paramétrico	.STEP
Impresión de gráfico	.PLOT
Salida impresa	.PRINT
Probe	.PROBE
Análisis de sensibilidad	.SENS
Invocación de subcircuito	X_Call
Definición de subcircuito	.SUBCKT
Suma (operador)	SUM
Tabla (operador)	TABLE
Temperatura	.TEMP
Función de transferencia	.TF
Análisis de la respuesta transitoria	.TRAN
Valor	VALUE
Valor de la fuente de voltaje controlada por voltaje	EVALUE
Ancho	.WIDTH

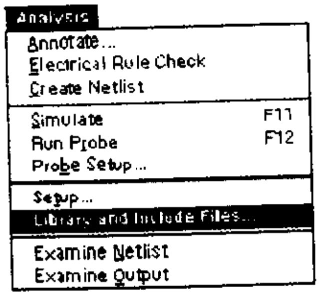
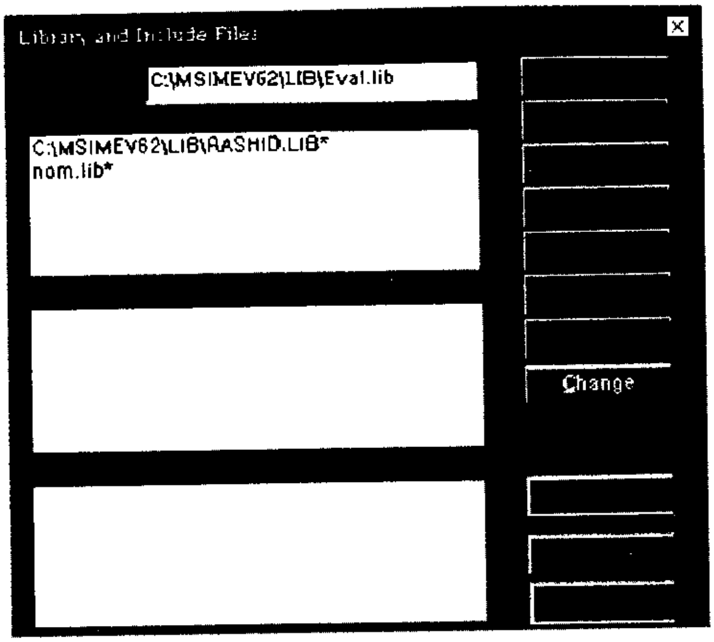


FIGURA A.31
Menú Analysis

www.elsolucionario.net

FIGURA A.32
Cuadro de diálogo para agregar archivos de biblioteca



Referencias

1. M. H. Rashid, *SPICE for Circuits and Electronics Using PSpice*. Englewood Cliffs, NJ: Prentice Hall, Inc., 1995.
2. M. E. Herniter, *Schematic Capture with MicroSim PSpice*, Englewood Cliffs, NJ: Prentice Hall, Inc., 1996.

www.elsolucionario.net

www.elsolucionario.net

B

Revisión de circuitos básicos

B.1 *Introducción*

Los dispositivos electrónicos que se utilizan como partes de circuitos electrónicos normalmente se modelan mediante circuitos equivalentes. La evaluación del desempeño y el diseño de cualquier circuito electrónico requieren el conocimiento del análisis de circuitos. En este apéndice se revisan los teoremas básicos de circuitos y las técnicas de análisis de uso común para circuitos electrónicos.

B.2 *Ley de Kirchhoff de la corriente*

La ley de Kirchhoff de la corriente (LKC) establece que la suma de todas las corrientes en un nodo debe ser cero. Esto es,

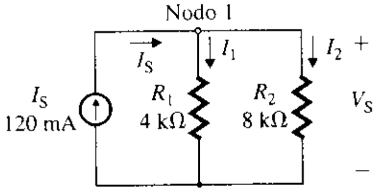
$$\sum I_n = 0$$

donde I_n es la corriente que fluye hacia el nodo y $n = 1, 2, 3, \ldots, \infty$.

EJEMPLO B.1

Cálculo de las corrientes en dos resistores en paralelo Para el circuito mostrado en la figura B.1, calcular las corrientes I_1 e I_2.

FIGURA B.1 Distribución de la corriente en dos resistores



www.elsolucionario.net

SOLUCIÓN

Al aplicar la LKC en el nodo 1 se obtiene

$$I_S - I_1 - I_2 = 0 \quad \text{o} \quad I_S = I_1 + I_2 \tag{B.1}$$

Como el voltaje V_S a través de R_1 es el mismo que a través de R_2, se tiene $V_S = R_1 I_1 = R_2 I_2$, donde $I_2 = R_1 I_1 / R_2$. Al sustituir I_2, se obtiene

$$I_S = I_1 + \frac{R_1}{R_2} I_1 = \frac{R_2 + R_1}{R_2} I_1$$

donde la corriente I_1 por R_1 es

$$I_1 = \frac{R_2}{R_1 + R_2} I_S$$

$$= \frac{8\text{ k}\Omega}{4\text{ k}\Omega + 8\text{ k}\Omega} \times 120\text{ mA} = 80\text{ mA} \tag{B.2}$$

De igual manera, sustituyendo $I_1 = R_2 I_2 / R_1$ en la ecuación (B.1) y simplificando, se obtiene la corriente I_2 por R_2 como

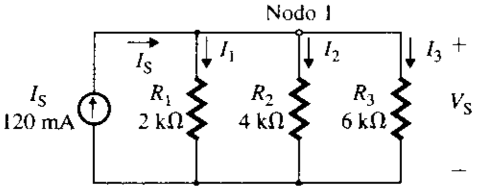
$$I_2 = \frac{R_1}{R_1 + R_2} I_S \tag{B.3}$$

$$= \frac{4\text{ k}\Omega}{4\text{ k}\Omega + 8\text{ k}\Omega} \times 120\text{ mA} = 40\text{ mA}$$

▸ **NOTA:** Con las ecuaciones (B.2) y (B.3) se calcula la distribución de la corriente en dos resistores, y las dos ecuaciones juntas a menudo se conocen como *regla del divisor de corriente*.

EJEMPLO B.2 ▸ **Cálculo de las corrientes en tres resistores en paralelo** Para el circuito mostrado en la figura B.2, calcular las corrientes I_1, I_2 e I_3.

FIGURA B.2 Distribución de la corriente en tres resistores



SOLUCIÓN

La corriente I_S de la fuente se divide en I_1 por R_1, I_2 por R_2 e I_3 por R_3. Si se aplica la LKC en el nodo 1, se obtiene

$$I_S - I_1 - I_2 - I_3 = 0 \quad \text{o} \quad I_S = I_1 + I_2 + I_3 \tag{B.4}$$

Como el voltaje V_S a través de R_1 es el mismo que a través de R_2 y R_3, se tiene que $V_S = R_1 I_1 = R_2 I_2 = R_3 I_3$, donde $I_2 = R_1 I_1 / R_2$ e $I_3 = R_1 I_1 / R_3$. Al sustituir I_2 e I_3 en la ecuación (B.4), se obtiene

$$I_S = I_1 + \frac{R_1}{R_2} I_1 + \frac{R_1}{R_3} I_1 = \frac{R_1 R_2 + R_2 R_3 + R_3 R_1}{R_2 R_3} I_1$$

donde la corriente I_1 por R_1 es

$$I_1 = \frac{1/R_1}{1/R_1 + 1/R_2 + 1/R_3} I_S = \frac{R_2 R_3}{R_1 R_2 + R_2 R_3 + R_3 R_1} I_S \tag{B.5}$$

$$= \frac{4\text{ k}\Omega \times 6\text{ k}\Omega}{2\text{ k}\Omega \times 4\text{ k}\Omega + 4\text{ k}\Omega \times 6\text{ k}\Omega + 6\text{ k}\Omega \times 2\text{ k}\Omega} \times 120\text{ mA} = 65.45\text{ mA}$$

www.elsolucionario.net

Al sustituir $I_1 = R_2I_2/R_1$ e $I_3 = R_2I_2/R_3$ en la ecuación (B.4), se obtiene la corriente I_2 por R_2

$$I_2 = \frac{1/R_2}{1/R_1 + 1/R_2 + 1/R_3} I_S = \frac{R_1R_3}{R_1R_2 + R_2R_3 + R_3R_1} I_S \tag{B.6}$$

$$= \frac{2\ \text{k}\Omega \times 6\ \text{k}\Omega}{2\ \text{k}\Omega \times 4\ \text{k}\Omega + 4\ \text{k}\Omega \times 6\ \text{k}\Omega + 6\ \text{k}\Omega \times 2\ \text{k}\Omega} \times 120\ \text{mA} = 32.73\ \text{mA}$$

De igual manera, si se sustituye $I_1 = R_3I_3/R_1$ e $I_2 = R_3I_3/R_2$ en la ecuación (B.4), se obtiene la corriente I_3 por R_3

$$I_3 = \frac{1/R_3}{1/R_1 + 1/R_2 + 1/R_3} I_S = \frac{R_1R_2}{R_1R_2 + R_2R_3 + R_3R_1} I_S \tag{B.7}$$

$$= \frac{2\ \text{k}\Omega \times 4\ \text{k}\Omega}{2\ \text{k}\Omega \times 4\ \text{k}\Omega + 4\ \text{k}\Omega \times 6\ \text{k}\Omega + 6\ \text{k}\Omega \times 2\ \text{k}\Omega} \times 120\ \text{mA} = 21.82\ \text{mA}$$

B.3 *Ley de Kirchhoff del voltaje*

La ley de Kirchhoff del voltaje (LKV) establece que la suma de los voltajes alrededor de cualquier lazo debe ser cero. Esto es,

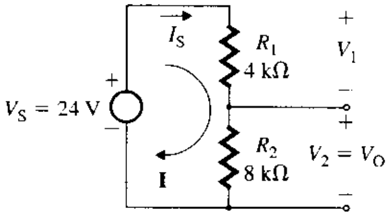
$$\sum V_n = 0$$

donde V_n es el voltaje a través del n-ésimo segmento del lazo y $n = 1, 2, 3, \ldots, \infty$.

EJEMPLO B.3

Cálculo de la distribución de voltaje en dos resistores En la figura B.3 el voltaje V_S se divide en V_1 a través de R_1 y V_2 a través de R_2. Calcular los voltajes V_1 y V_2.

FIGURA B.3 Distribución de voltaje en dos resistores



SOLUCIÓN

Si se aplica la LKV alrededor del lazo I se obtiene

$$V_S - V_1 - V_2 = 0 \qquad \text{o} \qquad V_S = V_1 + V_2 \tag{B.8}$$

Como la corriente I_S por R_1 es la misma que por R_2, se tiene que $V_1 = R_1I_S$ y $V_2 = R_2I_S$. Al sustituir V_1 y V_2 en la ecuación (B.8), se obtiene

$$V_S = V_1 + V_2 = R_1I_S + R_2I_S = (R_1 + R_2)I_S$$

donde la corriente I_S es

$$I_S = \frac{V_S}{R_1 + R_2}$$

$$= \frac{24}{4\ \text{k}\Omega + 8\ \text{k}\Omega} = 2\ \text{mA}$$

Por tanto, el voltaje V_1 a través de R_1 se calcula de la siguiente manera:

$$V_1 = R_1I_S = \frac{R_1}{R_1 + R_2} V_S \tag{B.9}$$

$$= \frac{4\ \text{k}\Omega}{4\ \text{k}\Omega + 8\ \text{k}\Omega} \times 24 = 8\ \text{V}$$

www.elsolucionario.net

Del mismo modo, el voltaje V_2 a través de R_2 está dado por

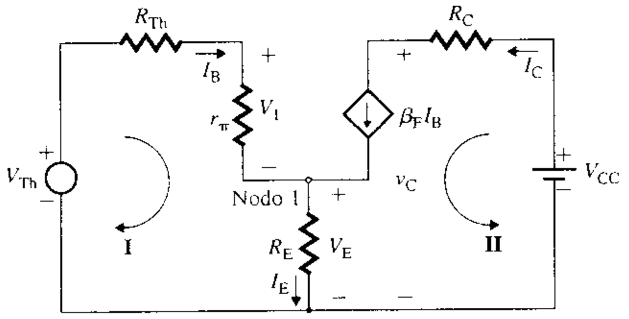
$$V_2 = R_2 I_S = \frac{R_2}{R_1 + R_2} V_S \tag{B.10}$$

$$= \frac{8\ \text{k}\Omega}{4\ \text{k}\Omega + 8\ \text{k}\Omega} \times 24 = 16\ \text{V}$$

Las ecuaciones (B.9) y (B.10) dan la distribución de voltaje a través de dos resistores sólo cuando la corriente por R_1 y R_2 es la misma. A menudo, esta distribución de voltaje se conoce como *regla del divisor de voltaje* (o *de potencial*).

EJEMPLO B.4 ▸ **Análisis de un circuito con una fuente de corriente controlada por corriente** Para el circuito mostrado en la figura B.4 con una fuente de corriente controlada por corriente, calcular las corrientes I_B, I_C e I_E y el voltaje V_C. Suponer que $R_{Th} = 15$ kΩ, $r_\pi = 1$ kΩ, $R_C = 2$ kΩ, $R_E = 500$ Ω, $\beta_F = 100$, $V_{CC} = 30$ V y $V_{Th} = 5$ V.

FIGURA B.4 Circuito con fuente de corriente controlada por corriente



SOLUCIÓN

Al aplicar la LKC en el nodo 1, se obtiene

$$I_E = I_B + I_C = I_B + \beta I_B = (1 + \beta_F) I_B \tag{B.11}$$

y si se aplica la LKV alrededor del lazo I, se tiene que

$$V_{Th} = R_{Th} I_B + r_\pi I_B + R_E I_E = R_{Th} I_B + r_\pi I_B + R_E (1 + \beta_F) I_B$$

donde I_B es

$$I_B = \frac{V_{Th}}{R_{Th} + r_\pi + R_E(1 + \beta_F)} \tag{B.12}$$

$$= \frac{5}{15\ \text{k}\Omega + 1\ \text{k}\Omega + 500 \times (1 + 100)} = 75.19\ \mu\text{A}$$

La corriente I_C, que depende sólo de I_B, se obtiene de

$$I_C = \beta I_B = \frac{\beta_F V_{Th}}{R_{Th} + R_\pi + R_E(1 + \beta_F)} \tag{B.13}$$

$$= \frac{100 \times 5}{15\ \text{k}\Omega + 1\ \text{k}\Omega + 500 \times (1 + 100)} = 7519\ \mu\text{A}$$

Por tanto

$$I_E = I_B + I_C = 75.19\ \mu\text{A} + 7519\ \mu\text{A} = 7594\ \mu\text{A}$$

y

$$V_C = V_{CC} - I_C R_C = 30 - 7519\ \mu\text{A} \times 2\ \text{k}\Omega = 14.96\ \text{V}$$

www.elsolucionario.net

El voltaje V_E puede obtenerse de

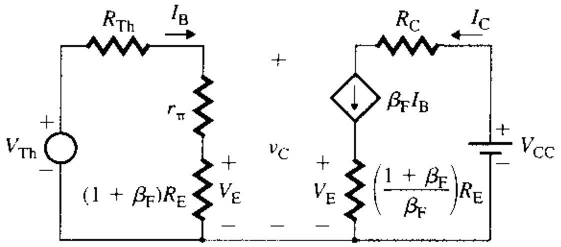
$$V_E = R_E I_E = R_E(I_C + I_B) = R_E(\beta_F I_B + I_B) = R_E I_B(1 + \beta_F)$$

Como $I_C = \beta_F I_B$, se tiene

$$V_E = R_E I_B(1 + \beta_F) = R_E I_C(1 + \beta_F)/\beta_F$$

Por tanto, R_E ofrece una resistencia $R_E(1 + \beta_F)$ a la corriente I_B en el lazo I, y una resistencia $R_E(1 + \beta_F)/\beta_F$ a la corriente I_C en el lazo II. Por consiguiente, R_E se divide o "se refleja", en los lazos I y II ajustando su valor, de manera que V_E se conserve tanto en el lazo I como en el II. Esta configuración se muestra en la figura B.5.

FIGURA B.5 División de la corriente R_E



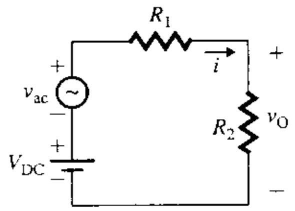
B.4 Teorema de superposición

El teorema de superposición establece que la corriente o el voltaje a través de cualquier elemento de una red lineal es igual a la suma algebraica de las corrientes o los voltajes producidos de manera independiente por cada una de las fuentes. Para calcular el efecto de una fuente, las otras fuentes independientes se eliminan sustituyendo por cortocircuitos las fuentes de voltaje, y por circuitos abiertos las fuentes de corriente. No obstante, se debe considerar cualquier resistencia interna asociada con las fuentes de voltaje eliminadas.

EJEMPLO B.5

Cálculo del voltaje de salida con el teorema de superposición El circuito mostrado en la figura B.6 tiene una fuente de cd $V_{DC} = 10$ V, una fuente de ca $v_{ac} = 15$ sen $(377t)$, $R_1 = 2$ kΩ y $R_2 = 3$ kΩ. Usar el teorema de superposición para calcular el voltaje de salida instantáneo v_O.

FIGURA B.6 Circuito del ejemplo B.5



SOLUCIÓN

$V_{DC} = 10$ V, $v_{ac} = 15$ sen $(377t)$, $R_1 = 2$ kΩ y $R_2 = 3$ kΩ. El circuito equivalente de cd con sólo una fuente V_{DC} se muestra en la figura B.7(a); el voltaje de salida producido por V_{DC} es

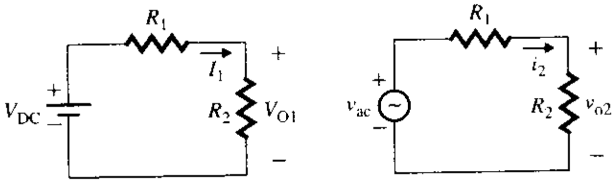
$$V_{O1} = \frac{R_2}{R_1 + R_2} V_{DC} = \frac{3\text{ k}}{2\text{ k} + 3\text{ k}} \times 10 = 6\text{ V}$$

En la figura B.7(b) se muestra el circuito equivalente de ca con la fuente v_{ac} únicamente; el voltaje de salida producido por v_{ac} es

$$v_{o2} = \frac{R_2}{R_1 + R_2} v_{ac} = \frac{3\text{ k}}{2\text{ k} + 3\text{ k}} \times 15 \text{ sen } (377t) = 9 \text{ sen } (377t)$$

www.elsolucionario.net

FIGURA B.7 Circuitos equivalentes del ejemplo B.5



(a) Circuito equivalente sólo con la fuente 1 **(b) Circuito equivalente sólo con la fuente 2**

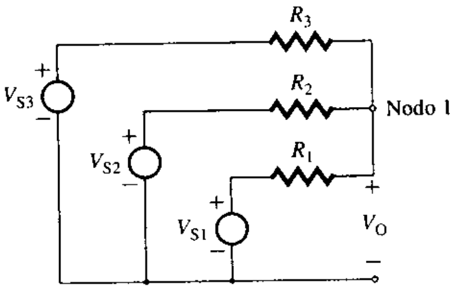
Por tanto, el voltaje de salida resultante v_O se calcula combinando los voltajes de salida producidos por cada una de las fuentes. Es decir,

$$v_O = V_{O1} + v_{o2} = 6 + 9 \text{ sen } (377t) = 3 \times [2 + 3 \text{ sen } (377t)]$$

EJEMPLO B.6

Cálculo del voltaje de salida con el teorema de superposición En la figura B.8 se muestra un circuito con tres voltajes de entrada V_{S1}, V_{S2} y V_{S3}. Usar el teorema de superposición para calcular el voltaje de salida V_O. Sean $R_1 = 2\text{ k}\Omega$, $R_2 = 4\text{ k}\Omega$, $R_3 = 6\text{ k}\Omega$, $V_{S1} = 10\text{ V}$, $V_{S2} = 12\text{ V}$ y $V_{S3} = 15\text{ V}$.

FIGURA B.8 Circuito del ejemplo B.6



SOLUCIÓN

El circuito equivalente sólo con la fuente V_{S1} se muestra en la figura B.9(a). Con la regla del divisor de voltaje se calcula el voltaje de salida producido por V_{S1} como

$$V_{O1} = \frac{R_2 \| R_3}{R_1 + R_2 \| R_3} V_{S1} = \frac{4\text{ k} \| 6\text{ k}}{2\text{ k} + (4\text{ k} \| 6\text{ k})} \times 10 = 5.45\text{ V}$$

El circuito equivalente sólo con la fuente V_{S2} se muestra en la figura B.9(b); el voltaje de salida producido por V_{S2} es

$$V_{O2} = \frac{R_1 \| R_3}{R_2 + R_1 \| R_3} V_{S2} = \frac{2\text{ k} \| 6\text{ k}}{4\text{ k} + (2\text{ k} \| 6\text{ k})} \times 12 = 3.27\text{ V}$$

El circuito equivalente sólo con la fuente V_{S3} se muestra en la figura B.9(c); el voltaje de salida producido por V_{S3} es

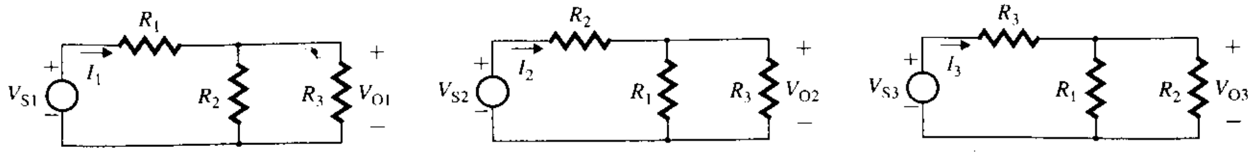
$$V_{O3} = \frac{R_1 \| R_2}{R_3 + R_1 \| R_2} V_{S3} = \frac{2\text{ k} \| 4\text{ k}}{6\text{ k} + (2\text{ k} \| 4\text{ k})} \times 15 = 2.73\text{ V}$$

Por tanto, el voltaje de salida resultante V_O se calcula combinando el voltaje de salida producido por las fuentes individuales. Es decir,

$$V_O = V_{O1} + V_{O2} + V_{O3} = 5.45 + 3.27 + 2.73 = 11.45\text{ V}$$

www.elsolucionario.net

FIGURA B.9 Circuitos equivalentes del ejemplo B.6



(a) Circuito equivalente sólo con la fuente V_{S1}

(b) Circuito equivalente sólo con la fuente V_{S2}

(c) Circuito equivalente sólo con la fuente V_{S3}

Un procedimiento alterno consiste en aplicar la LKC en el nodo 1 y buscar V_O:

$$V_O = \frac{\text{Corrientes en el nodo 1 si éste se encontrara a un potencial de tierra}}{\text{Conductancias que emanan del nodo 1}}$$

$$= \frac{V_{S1}/R_1 + V_{S2}/R_2 + V_{S3}/R_3}{1/R_1 + 1/R_2 + 1/R_3} = \frac{10/2\text{ k} + 12/4\text{ k} + 15/6\text{ k}}{1/2\text{ k} + 1/4\text{ k} + 1/6\text{ k}} = 11.45\text{ V}$$

B.5 ▶ *Teorema de Thévenin*

El teorema de Thévenin establece que cualquier red lineal de cd (o ca) de dos terminales puede ser remplazada por un circuito equivalente compuesto de una fuente de voltaje y una resistencia (o impedancia) en serie. En general, este teorema se utiliza para determinar el voltaje (o la corriente) de una red lineal con una o más fuentes. Permite concentrarse en una parte específica de la red al remplazar el resto de la red con un circuito equivalente. En el caso de circuitos senoidales de ca, las reactancias dependen de la frecuencia y el circuito equivalente de Thévenin es válido sólo para una frecuencia.

En la figura B.10(a) se muestra una red general de cd; el circuito equivalente de Thévenin aparece en la figura B.10(b). Los pasos para determinar una fuente de voltaje equivalente V_{Th} y una resistencia equivalente R_{Th} para el circuito equivalente de Thévenin son los siguientes:

Paso 1. Decidir en qué parte de la red se desea una representación de Thévenin y marcar las terminales, como se muestra en la figura B.10(a).

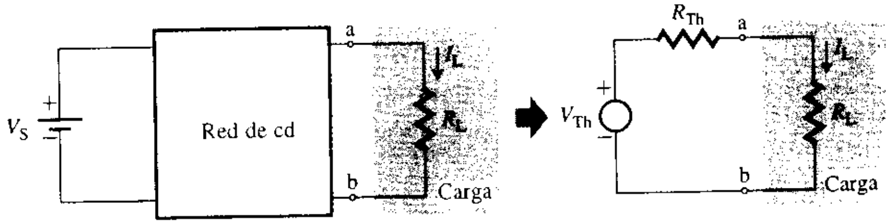
Paso 2. Suprimir esa parte de la red. En la figura B.10(a) se tiene que suprimir la resistencia de carga R_L.

Paso 3. Marcar las terminales de circuito abierto del resto de la red, o sea, a y b.

Paso 4. Calcular el voltaje de circuito abierto V_{Th} entre las terminales a y b.

Paso 5. Poner todas las fuentes independientes en cero (las fuentes de voltaje se remplazan con cortocircuitos, y las fuentes de corriente con circuitos abiertos). Aplicar un voltaje de prueba V_X a través de las terminales a y b. La relación de V_X respecto a su corriente I_X da la resistencia de Thévenin R_{Th}.

FIGURA B.10 Circuito equivalente de Thévenin



(a) Red general

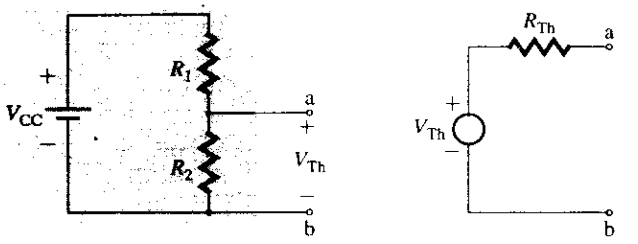
(b) Equivalente de Thévenin

EJEMPLO B.7 ▶

Cálculo del circuito equivalente de Thévenin Representar la red mostrada en la figura B.11(a) mediante el equivalente de Thévenin, como se indica en la figura B.11(b). Suponer que V_{CC} = 12 V, R_1 = 15 kΩ y R_2 = 7.5 kΩ.

www.elsolucionario.net

FIGURA B.11 Red del ejemplo B.7



(a) Red **(b) Equivalente de Thévenin**

SOLUCIÓN

El voltaje a circuito abierto, que es el voltaje de Thévenin entre las terminales a y b, se puede calcular mediante la regla del divisor de voltaje de la ecuación (B.10). Esto es,

$$V_{Th} = \frac{R_2}{R_1 + R_2} V_{CC} \tag{B.14}$$

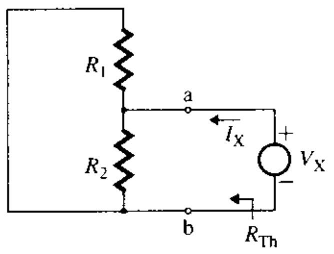
$$= \frac{7.5\text{ k}}{15\text{ k} + 7.5\text{ k}} \times 12 = 4\text{ V}$$

Si la fuente V_{CC} se hace cero y se aplica un voltaje de prueba V_X a través de las terminales a y b, el circuito para calcular R_{Th} es el que se muestra en la figura B.12. R_{Th} se transforma en la combinación en paralelo de R_1 y R_2. Es decir,

$$R_{Th} = V_X/I_X = R_1 \| R_2 \tag{B.15}$$

$$= 15\text{ k} \| 7.5\text{ k} = 5\text{ k}\Omega$$

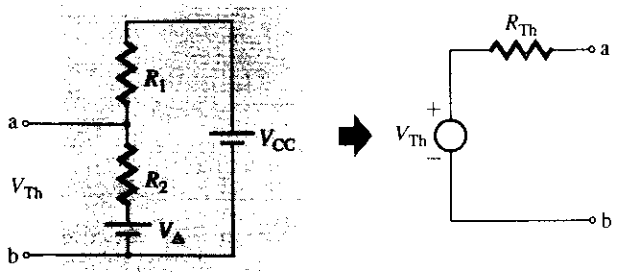
FIGURA B.12 Circuitos equivalentes



EJEMPLO B.8 ▸

Cálculo del circuito equivalente de Thévenin Representar la red que se muestra en la figura B.13(a) mediante el equivalente de Thévenin, como se ve en la figura B.13(b). Suponer que V_{CC} = 12 V, V_A = 9 V, R_1 = 15 kΩ y R_2 = 7.5 kΩ.

FIGURA B.13 Red del ejemplo B.8



(a) Red **(b) Equivalente de Thévenin**

www.elsolucionario.net

SOLUCIÓN

Puesto que existen dos fuentes de voltaje V_{CC} y V_A, se aplica el teorema de superposición para determinar V_{Th}. El circuito equivalente sólo con la fuente V_{CC} se muestra en la figura B.14(a). Con la regla divisora de voltaje se calcula el voltaje de salida producido únicamente por V_{CC} como

$$V_{O1} = \frac{R_2}{R_1 + R_2} V_{CC} = \frac{7.5\text{ k}}{15\text{ k} + 7.5\text{ k}} \times 12 = 4\text{ V}$$

En la figura B.14(b) se muestra el circuito sólo con la fuente V_A; el voltaje de salida producido por V_A es

$$V_{O2} = \frac{R_1}{R_1 + R_2} V_A = \frac{15\text{ k}}{15\text{ k} + 7.5\text{ k}} \times 9 = 6\text{ V}$$

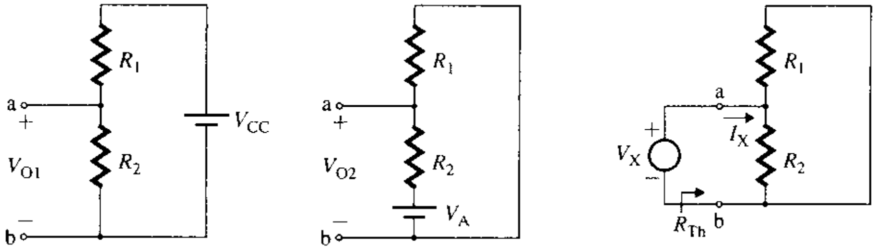
El voltaje de salida resultante V_O, que es igual a V_{Th}, se determina combinando los voltajes de salida producidos por las fuentes individuales. Es decir,

$$\begin{aligned} V_{Th} &= V_O = V_{O1} + V_{O2} \\ &= \frac{R_2}{R_1 + R_2} V_{CC} + \frac{R_1}{R_1 + R_2} V_A \qquad \textbf{(B.16)} \\ &= 4 + 6 = 10\text{ V} \end{aligned}$$

Si las fuentes V_A y V_{CC} se hacen cero y se aplica un voltaje de prueba V_X a través de las terminales a y b, entonces el circuito para calcular R_{Th} es el que se muestra en la figura B.14(c). R_{Th} se transforma en la combinación en paralelo de R_1 y R_2. Es decir,

$$\begin{aligned} R_{Th} &= V_X/I_X = R_1 \| R_2 \qquad \textbf{(B.15)} \\ &= 15\text{ k} \| 7.5\text{ k} = 5\text{ k}\Omega \end{aligned}$$

FIGURA B.14 Circuitos equivalentes



(a) Circuito equivalente sólo con la fuente V_{CC} **(b) Circuito equivalente sólo con la fuente V_A** **(c) Cálculo de R_{Th}**

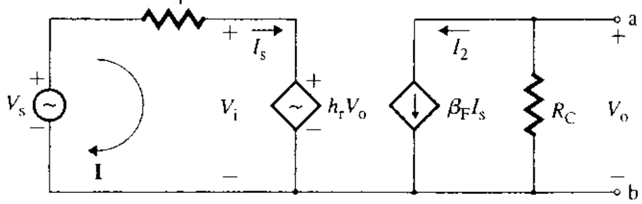
EJEMPLO B.9 ▸

Representación de una red por medio de un circuito equivalente de Thévenin Representar la red mostrada en la figura B.15 mediante un circuito equivalente de Thévenin. Los valores del circuito son: $R_i = 1.5\text{ k}\Omega$, $R_C = 25\text{ k}\Omega$, $\beta_F = 50$, $h_r = 3 \times 10^{-4}$ y $V_s = 5\text{ mV}$.

(a) Calcular los parámetros del circuito equivalente de Thévenin.

(b) Usar PSpice/SPICE para verificar los resultados.

FIGURA B.15 Red del ejemplo B.9



www.elsolucionario.net

SOLUCIÓN

(a) $R_i = 1.5\ \text{k}\Omega$, $R_C = 25\ \text{k}\Omega$, $\beta_F = 50$, $h_r = 3 \times 10^{-4}$ y $V_s = 5$ mV. El voltaje de salida V_o entre las terminales a y b es

$$V_o = -I_2 R_C = -\beta_F I_s R_C \tag{B.18}$$

La corriente de entrada I_s se obtiene del lazo I como

$$I_s = \frac{V_s - h_r V_o}{R_i} \tag{B.19}$$

Si se sustituye I_s de la ecuación (B.19) en la (B.18), se obtiene el voltaje de salida V_o como

$$V_{Th} = V_o = \frac{-\beta_F R_C}{R_i - \beta_F h_r R_C} V_s \tag{B.20}$$

$$= \frac{-50 \times 25\ \text{k} \times 5\ \text{m}}{1.5\ \text{k} - 50 \times 3 \times 10^{-4} \times 25\ \text{k}} = -5.5556\ \text{V}$$

La resistencia de Thévenin R_{Th} se calcula con base en el circuito mostrado en la figura B.16, el cual se obtiene sustituyendo por un cortocircuito la fuente independiente V_s. Considerando a V_x e I_x como el voltaje y la corriente de prueba, respectivamente, se tiene que

$$I_s = -\frac{h_r V_x}{R_i} \tag{B.21}$$

$$I_x = -\beta_F I_s + \frac{V_x}{R_C} \tag{B.22}$$

Al sustituir I_s de la ecuación (B.21) en la (B.22) se obtiene

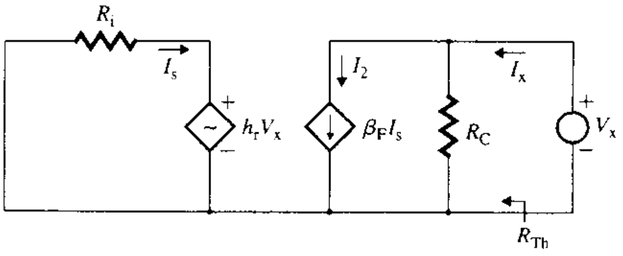
$$I_x = -\frac{\beta_F h_r V_x}{R_i} + \frac{V_x}{R_C} = \frac{R_i - \beta_F h_r R_C}{R_i R_C} V_x$$

donde la resistencia de Thévenin R_{Th} es

$$R_{Th} = \frac{V_x}{I_x} = \frac{R_i R_C}{R_i - \beta_F h_r R_C} \tag{B.23}$$

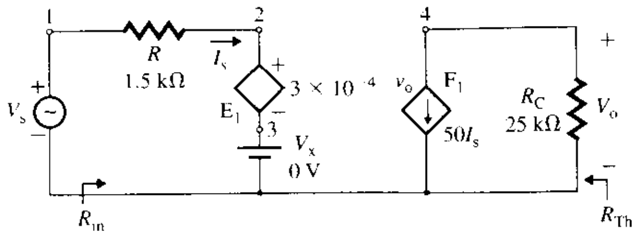
$$= \frac{1.5\ \text{k} \times 25\ \text{k}}{1.5\ \text{k} - 50 \times 3 \times 10^{-4} \times 25\ \text{k}} = 33.33\ \text{k}\Omega$$

FIGURA B.16 Circuito para calcular la resistencia de Thévenin



www.elsolucionario.net

FIGURA B.17 Circuito para la simulación con PSpice



(b) El circuito para la simulación con PSpice se muestra en la figura B.17. El listado del archivo del circuito es el siguiente:

```
Ejemplo B.9 Circuito equivalente de Thèvenin
VS  1  0  DC  5MV
RI  1  2  1.5K
E1  2  3  4  0  3.0E-4     ; Fuente de voltaje controlada por voltaje
VX  3  0  DC  0V           ; Fuente de voltaje para medir la corriente
F1  4  0  VX  50           ; Fuente de corriente controlada por corriente
RC  4  0  25K
.TF  V(4)  VS              ; Análisis de la función de transferencia mediante el comando .TF
.END
```

Los resultados de la simulación con PSpice son:

```
NODE        VOLTAGE  NODE     VOLTAGE  NODE     VOLTAGE  NODE     VOLTAGE
( 1)        .0050    ( 2)     -.0017   ( 3)     0.0000   ( 4)     -5.5556
```

$V_{Th} = V_o = V(4) = -5.5556$ V

```
**** CARACTERÍSTICAS DE SEÑAL PEQUEÑA
V(4)/VS=-1.111E+03
INPUT RESISTANCE AT VS=1.12E=03
OUTPUT RESISTANCE AT V(4)=3.333E+04
```

Ganancia $A = V_o/V_s = -1111$

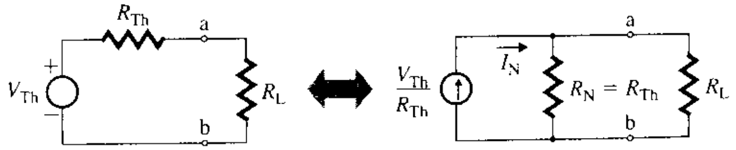
$R_{ent} = V_s/I_s = 1.125$ kΩ

$R_{Th} = 33.33$ kΩ

B.6 *Teorema de Norton*

El teorema de Norton establece que cualquier red lineal de cd (o ca) de dos terminales puede ser remplazada por un circuito equivalente formado por una fuente de corriente y una resistencia (o impedancia) en paralelo. El circuito equivalente de Norton se obtiene a partir del circuito equivalente de Thévenin; la relación entre ellos se muestra en la figura B.18. La resistencia de Norton R_N es idéntica a la resistencia de Thévenin R_{Th}, y la corriente de Norton es igual a la corriente en cortocircuito en las terminales de interés.

FIGURA B.18 Circuitos equivalentes de Thévenin y de Norton



(a) **Equivalente de Thévenin** (b) **Equivalente de Norton**

www.elsolucionario.net

B.7 *Teorema de transferencia máxima de potencia*

En los circuitos electrónicos con frecuencia es necesario transmitir la máxima potencia a la carga. Considérese el circuito de la figura B.19, el cual podría ser el circuito equivalente de Thévenin de una red. La potencia P_L suministrada a la resistencia de carga R_L está dada por

$$P_L = I_L^2 R_L = \left[\frac{V_{Th}}{R_{Th} + R_L}\right]^2 R_L$$

$$= \frac{V_{Th}^2}{R_{Th}} \times \frac{1}{(1 + R_L/R_{Th})^2} \times \frac{R_L}{R_{Th}} \tag{B.24}$$

En un circuito dado, V_{Th} y R_{Th} se mantienen fijos. Por tanto, la potencia de carga P_L depende de la resistencia de carga R_L. Si se hace $R_L = uR_{Th}$, la ecuación (B.24) se transforma en

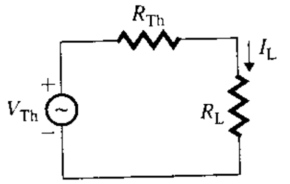
$$P_L = \frac{V_{Th}^2}{R_{Th}} \frac{u}{(1 + u)^2}$$

$$= \frac{u}{(1 + u)^2} P$$

donde $P = V_{Th}^2/R_{Th}$. Si se normaliza P_L con respecto a P, se obtiene la potencia normalizada P_n como

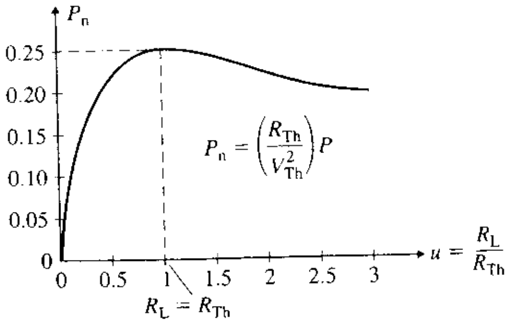
$$P_n = \frac{P_L}{P} = \frac{u}{(1 + u)^2} \tag{B.25}$$

FIGURA B.19
Circuito equivalente de Thévenin con una carga resistiva



En la figura B.20 se muestra el cambio en la potencia normalizada P_n con respecto a u. La potencia P_n llega a ser máxima cuando $u = 1$. Es decir, $R_{Th} = uR_L = R_L$. El valor de

FIGURA B.20
Potencia normalizada P_n con la relación u



www.elsolucionario.net

R_L para una transferencia máxima de potencia también puede obtenerse con base en la condición $dP_L/dR_L = 0$. De acuerdo con la ecuación (B.24),

$$\frac{dP_L}{dR_L} = V_{Th}^2\left[\frac{(R_{Th} + R_L)^2 - 2R_L(R_{Th} + R_L)}{(R_{Th} + R_L)^4}\right] = 0$$

o

$$(R_{Th} + R_L)^2 - 2R_L(R_{Th} + R_L) = 0$$

$$R_L = \pm R_{Th}$$

Como R_{Th} no puede ser negativa,

$$R_L = R_{Th} \tag{B.26}$$

De este modo, la transferencia máxima de potencia ocurre cuando la resistencia de carga R_L es igual a la resistencia de Thévenin R_{Th} de la red. Para el circuito equivalente de Norton de la figura B.18(b), la potencia máxima se suministrará a la carga cuando

$$R_N = R_L \tag{B.27}$$

Si se sustituye R_L de la ecuación (B.26) en la (B.24), se obtiene la potencia máxima $P_{máx}$ suministrada a la carga como

$$P_{máx} = \frac{V_{Th}^2 R_L}{4R_L^2} = \frac{V_{Th}^2}{4R_L} \tag{B.28}$$

La potencia de entrada P_{ent} proporcionada por la fuente V_s es

$$P_{ent} = \frac{V_{Th}^2}{R_{Th} + R_L} = \frac{V_{Th}^2}{2R_L} \tag{B.29}$$

Por tanto, la eficiencia η en la condición de transferencia máxima de potencia es

$$\eta = \frac{P_{máx}}{P_{ent}} \times 100\% = \frac{V_{Th}^2}{4R_L} \times \frac{2R_L}{V_{Th}^2} \times 100\% = 50\%$$

En consecuencia, la eficiencia siempre es de 50% en la condición de transferencia máxima de potencia. En los circuitos electrónicos, la cantidad de potencia que se transfiere en general es pequeña y, a menudo, la eficiencia no es de primordial importancia. Sin embargo, la eficiencia sí lo es en circuitos en los que interviene alta potencia (por ejemplo, en sistemas de potencia).

B.8 ▸ *Respuesta transitoria de circuitos de primer orden*

La respuesta transitoria da el valor instantáneo de un voltaje (o corriente) de salida para un voltaje (o corriente) instantáneo de entrada específico. La respuesta producida por una entrada escalón se utiliza comúnmente para evaluar circuitos electrónicos porque una respuesta de ese tipo permite predecir la respuesta producida por otras señales, como un impulso o una entrada de onda cuadrada.

Respuesta a una entrada escalón de circuitos RC en serie

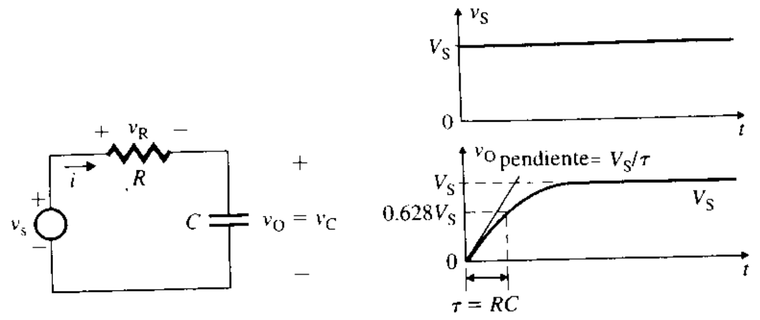
Considérese el circuito RC en serie de la figura B.21(a) con un voltaje de entrada escalón V_S. El voltaje de salida v_O es a través del capacitor C. Con $t \geq 0$, la corriente de carga i del capacitor se calcula de la siguiente manera:

$$V_S = v_R + v_C = Ri + \frac{1}{C}\int i\,dt + v_C(t = 0) \tag{B.30}$$

con un voltaje inicial a través del capacitor $v_C(t = 0) = 0$.

www.elsolucionario.net

FIGURA B.21
Circuito RC en serie



(a) Circuito ***RC*** **(b) Respuesta a una entrada escalón**

Con las transformaciones de Laplace de la tabla B.1, la ecuación (B.30) se transforma, en el dominio de Laplace s, en:

$$\frac{V_S}{s} = RI(s) + \frac{1}{Cs}I(s)$$

de la cual se despeja la corriente $I(s)$ para dar

$$I(s) = \frac{V_S}{sR + 1/C} = \frac{V_S}{R(s + 1/\tau)} \quad \textbf{(B.31)}$$

donde $\tau = RC$ es la *constante de tiempo* del circuito.

TABLA B.1
Algunas transformaciones de Laplace

$f(t)$	$F(s)$
1	$\frac{1}{s}$
t	$\frac{1}{s^2}$
$e^{-\alpha t}$	$\frac{1}{s+\alpha}$
sen αt	$\frac{\alpha}{s^2+\alpha^2}$
cos αt	$\frac{s}{s^2+\alpha^2}$
$f'(t)$	$sF(s) - F(0)$
$f''(t)$	$s^2F(s) - sF(s) - F'(0)$

La transformada inversa de la ecuación (B.31) en el dominio del tiempo da la corriente de carga:

$$i(t) = \frac{V_S}{R}e^{-t/\tau} \quad \textbf{(B.32)}$$

El voltaje de salida $v_O(t)$, que es el voltaje a través del capacitor, se expresa como

$$v_O(t) = \frac{1}{C}\int_0^t i\,dt = \frac{1}{C}\int_0^t \frac{V_S}{R}e^{-t/\tau}\,dt = V_S(1 - e^{-t/\tau}) \quad \textbf{(B.33)}$$

En el estado estable (con $t = \infty$), la ecuación (B.32) da

$$i(t = \infty) = 0$$

www.elsolucionario.net

De acuerdo con la ecuación (B.33),

$$v_O(t = \infty) = V_S \tag{B.34}$$

Con $t = \tau$, la ecuación (B.33) da

$$v_O(t = \tau) = V_S(1 - e^{-1}) = 0.632V_S \tag{B.35}$$

La pendiente inicial de la tangente a $v_O(t)$ se calcula con la ecuación (B.33):

$$\left.\frac{dv_O}{dt}\right|_{t=0} = \left.\frac{V_S}{\tau}e^{-t/\tau}\right|_{t=0} = \frac{V_S}{\tau} = \frac{V_S}{RC} \tag{B.36}$$

En la figura B.21(b) se muestra la respuesta transitoria producida por una entrada escalón.

Respuesta a una entrada escalón de circuitos CR en serie

En un circuito *CR*, el voltaje de salida es a través de la resistencia *R*, en lugar de la capacitancia *C*, como se muestra en la figura B.22(a). El voltaje de salida v_O, que es el voltaje a través de la resistencia *R*, se calcula con la ecuación (B.32). Esto es,

$$v_O(t) = Ri(t) = V_S e^{-t/\tau} \tag{B.37}$$

la que, en el estado estable (con $t = \infty$), da

$$i(t = \infty) = 0$$
$$v_O(t = \infty) = 0$$

Con $t = \tau$, la ecuación (B.37) da

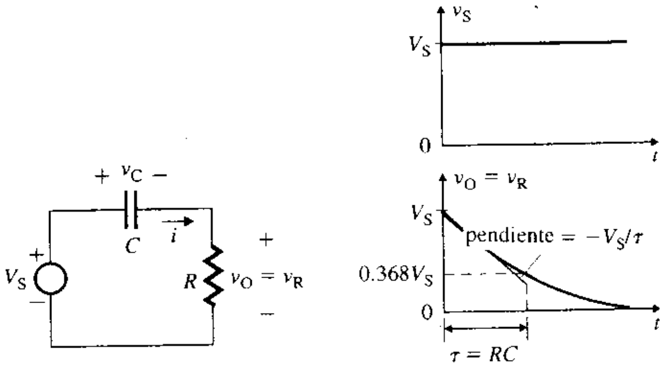
$$v_O(t = \tau) = V_S e^{-1} = 0.368V_S \tag{B.38}$$

De acuerdo con la ecuación (B.37), la pendiente inicial de la tangente a $v_O(t)$ es

$$\left.\frac{dv_O}{dt}\right|_{t=0} = -\left.\frac{V_S}{\tau}e^{-t/\tau}\right|_{t=0} = -\frac{V_S}{\tau} = -\frac{V_S}{RC} \tag{B.39}$$

La respuesta de $v_O(t)$ producida por un voltaje de entrada escalón se muestra en la figura B.22(b).

FIGURA B.22
Respuesta a una entrada escalón de un circuito *CR* en serie



(a) Circuito *CR* (b) Respuesta a una entrada escalón

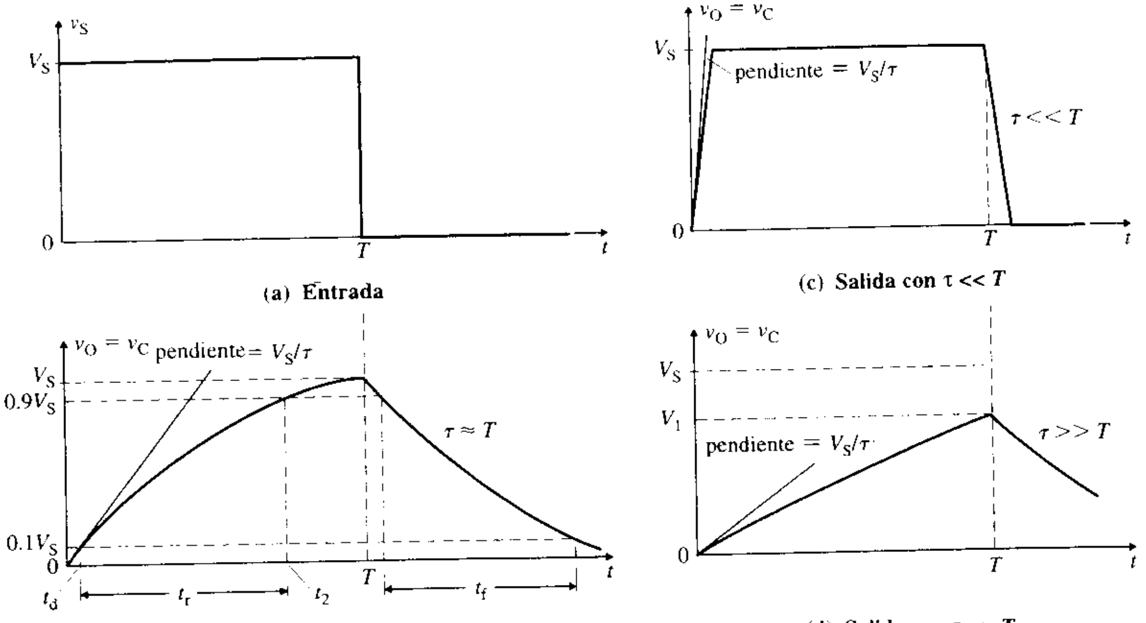
Respuesta a una entrada pulso de circuitos RC en serie

Se aplica al circuito de la figura B.21(a) un pulso de entrada v_S de duración *T*, mostrado en la figura B.23(a). La respuesta debida a una señal de pulso depende de la relación de la constante de tiempo τ respecto a la duración *T*. Se considerarán tres casos: $\tau = T$, $\tau << T$ y $\tau >> T$.

En el caso 1, $\tau = T$, el voltaje de salida $v_O(t)$ dispone de tiempo suficiente para alcanzar un valor cercano al estado estable, V_S. El capacitor *C* se carga en forma exponencial al voltaje V_S, aproximadamente. Cuando el voltaje de entrada $v_S(t)$ se reduce a cero en $t = T$, el voltaje de salida (o del capacitor) $v_O(t)$ se reduce exponencialmente a cero, como se muestra en la figura B.23(b). El área bajo la forma de onda de entrada debe ser igual al área bajo la forma de onda de salida. El *tiempo de levantamiento* t_r se define como el tiempo re-

www.elsolucionario.net

FIGURA B.23 Respuesta a una entrada pulso de un circuito RC



querido para que el voltaje de salida suba de 10 al 90% del valor final. El *tiempo de caída* t_f se define como el tiempo necesario para que el voltaje de salida se reduzca de 90 a 10% del valor inicial. El *tiempo de retraso* t_d se define como el tiempo requerido para que el voltaje de salida suba de 0 a 10% del valor final.

Cuando $t = t_1 = t_d$, $v_O(t) = 0.1V_S$; con t_2, $v_O(t) = 0.9V_S$. Por tanto, la ecuación (B.33) da

$$0.1V_S = V_S(1 - e^{-t_1/\tau})$$
$$e^{-t_1/\tau} = 0.9$$
$$t_1 = -\tau \ln (0.9)$$

y

$$0.9V_S = V_S(1 - e^{-t_2/\tau})$$
$$e^{-t_2/\tau} = 0.1$$
$$t_2 = -\tau \ln (0.1)$$

El tiempo de levantamiento t_r, que es igual al de caída t_f, se obtiene de la siguiente manera:

$$t_r = t_f = t_2 - t_1 \qquad \textbf{(B.40)}$$
$$= -\tau \ln (0.1) + \tau \ln (0.9) = \tau \ln (9) \approx 2.2\tau$$

En el caso 2, $\tau << T$, t_r y t_f son mucho más pequeños que T. El voltaje de salida $v_O(t)$ representa la señal de entrada de una manera más aproximada, como se muestra en la figura B.23(c). En general, esta condición se satisface seleccionando parámetros del circuito con los que $10\tau = T$.

En el caso 3, $\tau >> T$, no hay tiempo suficiente para que el voltaje de salida $v_O(t)$ alcance el valor de estado estable de V_S. El voltaje de salida cuando $t = T$ es V_1, el cual es mucho menor que V_S, como se muestra en la figura B.23(d). El voltaje de salida comienza a disminuir exponencialmente hacia cero antes de alcanzar su valor máximo. Por tanto, el voltaje de salida no será una representación fiel del voltaje de entrada. No obstante, el voltaje de salida es aproximadamente la integral en el tiempo del voltaje de entrada, y el circuito se comporta como un integrador. Esto es,

$$v_O(t) = \frac{1}{\tau}\int_0^t V_S\, dt \quad \text{Para } \tau >> T$$

Para esta condición, $\tau = 10T$.

www.elsolucionario.net

EJEMPLO B.10 ▶ **Uso de PSpice/SPICE para trazar la gráfica de la respuesta a una entrada pulso de un circuito *RC*** Usar PSpice/SPICE para trazar la gráfica del voltaje de salida del circuito de la figura B.21(a), con τ = 0.1 ms, 1 ms y 5 ms. Suponer que T = 2 ms y $v_S = V_S$ = 1 V de entrada pulso.

SOLUCIÓN

Con τ = 0.1 ms, sea C = 0.1 μF. Entonces,

$$R = \tau/C = 0.1\ \text{ms}/0.1\ \mu\text{F} = 1\ \text{k}\Omega$$

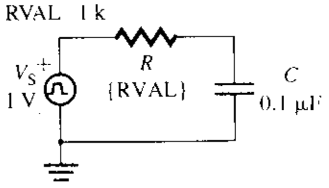
Con τ = 1 ms, sea C = 0.1 μF. Luego,

$$R = \tau/C = 1\ \text{ms}/0.1\ \mu\text{F} = 10\ \text{k}\Omega$$

Con τ = 5 ms, sea C = 0.1 μF. Así,

$$R = \tau/C = 5\ \text{ms}/0.1\ \mu\text{F} = 50\ \text{k}\Omega$$

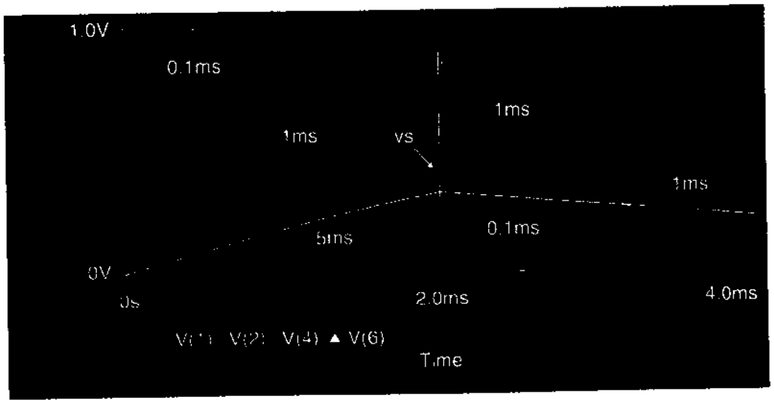
FIGURA B.24 Circuito *RC* para la simulación con PSpice



El circuito *RC* en serie para la simulación con PSpice se muestra en la figura B.24, con un voltaje de entrada pulso. El listado del archivo del circuito es el siguiente:

```
Ejemplo B.10 Respuesta a una entrada pulso de un circuito RC en serie
VS1 1 0 PULSE (0V 1V 0 1NS 1NS 2MS 4MS)          ; Voltaje de entrada pulso
R1 1 2 1K
C1 2 0 0.1UF
VS2 3 0 PULSE (0V 1V 0 1NS 1NS 2MS 4MS)
R2 3 4 10K
C2 4 0 0.1UF
VS3 5 0 PULSE (0V 1V 0 1NS 1NS 2MS 4MS)
R3 5 6 50K
C3 6 0 0.1UF
.TRAN 0.1MS 4MS                                  ; Análisis transitorio
.PROBE
.END
```

FIGURA B.25 Gráficas de $v_O(t)$ del ejemplo B.10



Las gráficas de PSpice del voltaje de salida $v_O(t)$ con tres valores de la constante de tiempo se muestran en la figura B.25. Cuanto menor sea el valor de la constante de tiempo τ, más rápido sube y baja el voltaje de salida.

▶ **NOTA:** Se puede usar el comando Parametric de PSpice para que la variable R cambie la constante de tiempo.

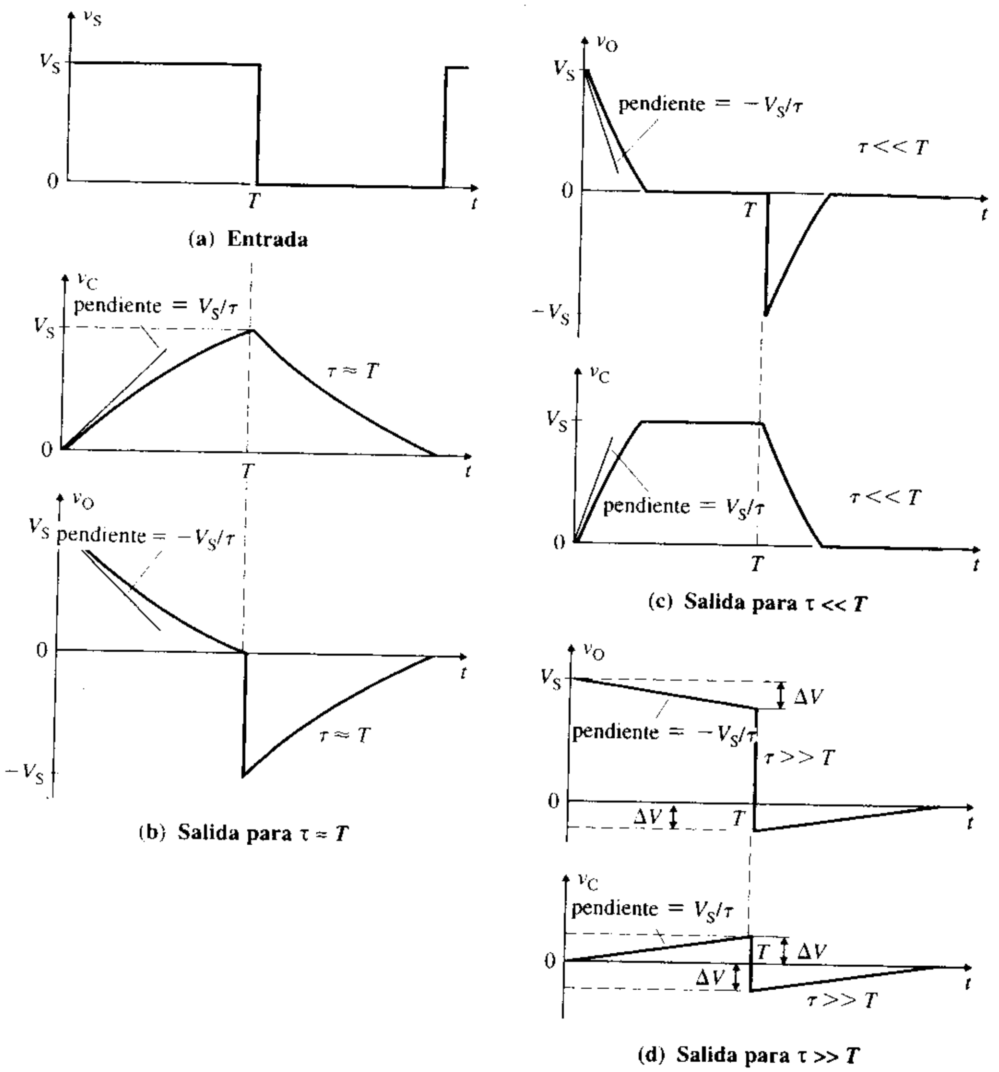
Respuesta a una entrada pulso de circuitos CR en serie

Se aplica al circuito de la figura B.22(a) un pulso de entrada v_S de duración T, mostrado en la figura B.26(a). La respuesta producida por una señal de pulso depende de la relación de la constante de tiempo τ respecto a la duración T. Considérense tres casos: $\tau = T$, $\tau << T$ y $\tau >> T$.

En el caso 1, $\tau = T$, el voltaje del capacitor $v_C(t)$ comienza a incrementarse exponencialmente, mientras que el voltaje de salida $v_O(t)$ empieza a disminuir en forma exponen-

www.elsolucionario.net

FIGURA B.26 Respuesta a una entrada pulso de un circuito *CR* en serie



cial a partir de V_S. Esta condición se muestra en la figura B.26(b). Cuando $t = T$, la señal de entrada v_S se reduce a cero, y el capacitor se descarga exponencialmente a través de la resistencia R y la fuente de entrada v_S. El voltaje de salida v_O disminuye exponencialmente desde un valor negativo hasta cero.

En el caso 2, $\tau << T$, el voltaje de salida $v_O(t)$ se reduce exponencialmente con una constante pequeña hasta cero. Durante el periodo $0 \leq t \leq T$, el capacitor se carga en forma exponencial hasta que alcanza un valor de estado estable igual a V_S. Cuando $t > T$, el capacitor se descarga exponencialmente con una constante pequeña a través de la resistencia R y la fuente de entrada v_S. El voltaje de salida $v_O(t)$ se reduce en forma exponencial desde un valor negativo hasta cero. Las formas de onda correspondientes a $v_O(t)$ y $v_C(t)$ se muestran en la figura B.26(c).

En el caso 3, $\tau >> T$, el voltaje de salida v_O se reduce sólo en una pequeña cantidad. La parte de la curva exponencial v_O desde $t = 0$ hasta $t = T$ es casi lineal, como se muestra en la figura B.26(d). La caída del voltaje de salida v_O se calcula de una manera aproximada a partir de la figura B.26(d) como

$$\Delta V = \frac{V_S}{\tau} T \tag{B.41}$$

El *cambio fraccional* del voltaje de salida S se define como

$$S = \frac{\Delta V}{V_S} = \frac{V_S T/\tau}{V_S} = \frac{T}{\tau} = \frac{T}{RC} \tag{B.42}$$

www.elsolucionario.net

EJEMPLO B.11 ▶ **Uso de PSpice/SPICE para trazar la gráfica de la respuesta a una entrada pulso de un circuito *CR*** Usar PSpice/SPICE para trazar la gráfica del voltaje de salida $v_O(t)$ del circuito de la figura B.22(a), con $\tau = 0.1$ ms, 1 ms y 5 ms. Suponer que $T = 2$ ms y $v_S = V_S = 1$ V de entrada de pulso.

SOLUCIÓN

Para $\tau = 0.1$ ms, sea $C = 0.1$ μF. Entonces,

$$R = \tau/C = 0.1 \text{ ms}/0.1 \text{ μF} = 1 \text{ k}\Omega$$

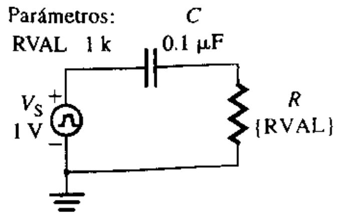
Para $\tau = 1$ ms, sea $C = 0.1$ μF. En tal caso,

$$R = \tau/C = 1 \text{ ms}/0.1 \text{ μF} = 10 \text{ k}\Omega$$

Para $\tau = 5$ ms, sea $C = 0.1$ μF. Luego,

$$R = \tau/C = 5 \text{ ms}/0.1 \text{ μF} = 50 \text{ k}\Omega$$

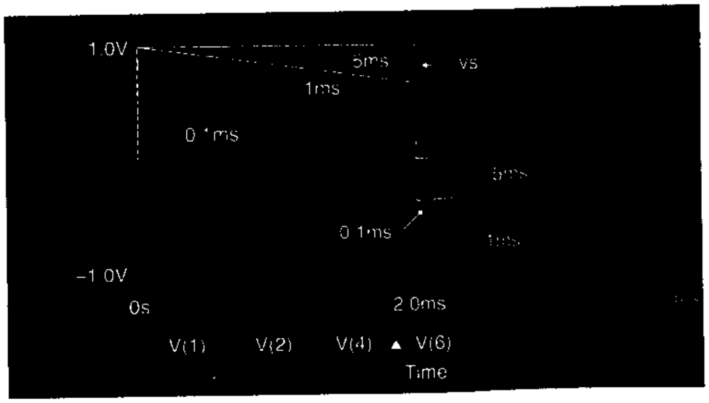
FIGURA B.27 Circuito *CR* para la simulación con PSpice



El circuito *CR* en serie para la simulación con PSpice se muestra en la figura B.27. El listado del archivo del circuito es el siguiente:

```
Ejemplo B.11 Respuesta a una entrada pulso de un circuito CR en serie
VS1  1  0  PULSE  (0V  1V  0  1NS  1NS  2MS  4MS)        ; Voltaje de entrada pulso
R1  2  0  1K
C1  1  2  0.1UF
VS2  3  0  PULSE  (0V  1V  0  1NS  1NS  2MS  4MS)
R2  4  0  10K
C2  3  4  0.1UF
VS3  5  0  PULSE  (0V  1V  0  1NS  1NS  2MS  4MS)
R3  6  0  50K
C3  5  6  0.1UF
.TRAN  0.1MS  4MS                                        ; Análisis transitorio
.PROBE
.END
```

FIGURA B.28 Gráficas de $v_O(t)$ del ejemplo B.11

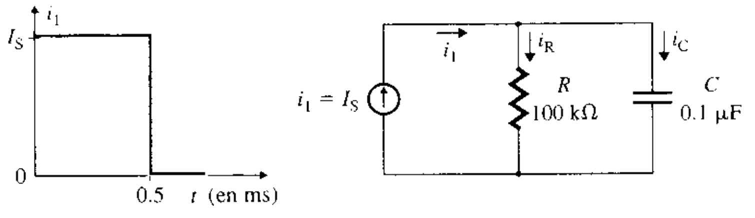


Las gráficas del voltaje de salida $v_O(t)$ con tres valores de la constante de tiempo se muestran en la figura B.28.

EJEMPLO B.12 ▶ **Respuesta a una entrada pulso de un circuito *RC* en paralelo** La fuente de corriente constante $i_S = I_S$, mostrada en la figura B.29(a), alimenta a un circuito *RC* en paralelo, con $C = 0.1$ μF y $R = 100$ kΩ, como se muestra en la figura B.29(b). La entrada es un pulso de corriente de duración $T = 0.5$ ms. Calcular **(a)** la corriente instantánea $i_C(t)$ por la capacitancia C, **(b)** la corriente instantánea $i_R(t)$ por la resistencia R y **(c)** el cambio fraccional S de la corriente por el capacitor.

www.elsolucionario.net

FIGURA B.29 Circuito *RC* en paralelo con fuente de corriente constante I_S



(a) Entrada (b) Circuito

SOLUCIÓN

Con una señal pulso, la corriente de entrada en el dominio de Laplace es $I_S(s) = I_S/s$.

(a) Con la regla del divisor de corriente se calcula la corriente del capacitor I_C en el dominio de Laplace:

$$I_C(s) = \frac{R}{R + 1/Cs} I_S(s) = \frac{s}{s + 1/RC} I_S(s) = \frac{s}{s + 1/RC} \times \frac{I_S}{s} = \frac{I_S}{s + 1/RC}$$

$$= I_S \frac{1}{s + 1/RC} \tag{B.43}$$

La transformada inversa de $I_C(s)$ de la ecuación (B.43) da

$$i_C(t) = I_S e^{-t/\tau} \tag{B.44}$$

donde $\tau = RC$.

(b) La corriente instantánea $i_R(t)$ por la resistencia R es

$$i_R(t) = I_S - i_C(t) = I_S(1 - e^{-t/\tau}) \tag{B.45}$$

(c) $\tau = RC = 100 \times 10^3 \times 0.1 \times 10^{-6} = 10$ ms y $T = 0.5$ ms. Por consiguiente, $\tau >> T$ y la ecuación (B.42) da

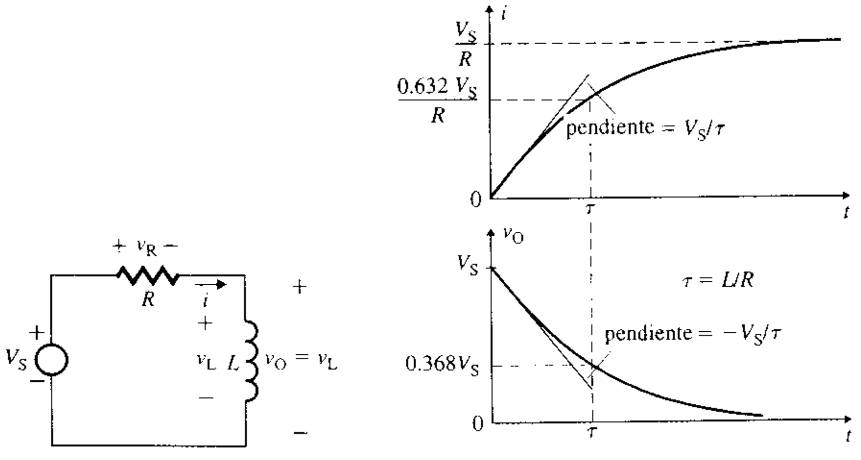
$$S = T/\tau = 0.5/10 = 5\%$$

Respuesta a una entrada escalón de circuitos RL en serie

En la figura B.30(a) se muestra un circuito *RL* en serie con una entrada escalón. El voltaje de salida v_O es a través de la inductancia L. La corriente i por el inductor puede deducirse de

$$V_S = v_L + v_R = L\frac{di}{dt} + Ri \tag{B.46}$$

FIGURA B.30 Respuesta a una entrada escalón de un circuito *RL* en serie



(a) Circuito *RL* (b) Respuesta a una entrada escalón

www.elsolucionario.net

con una corriente inicial cero por el inductor, $i(t = 0) = 0$. En el dominio de Laplace de s, la ecuación (B.46) se transforma en

$$\frac{V_S}{s} = LsI(s) + RI(s)$$

de la cual se despeja $I(s)$ para dar

$$I(s) = \frac{V_S}{s(sL + R)} = \frac{V_S}{Ls(s + 1/\tau)} = \frac{V_S}{R}\left[\frac{1}{s} - \frac{1}{(s + 1/\tau)}\right] \quad \textbf{(B.47)}$$

donde $\tau = L/R$ es la *constante de tiempo* de un circuito RL. Con la transformada inversa de $I(s)$ de la ecuación (B.47), se obtiene la corriente instantánea como

$$i(t) = \frac{V_S}{R}(1 - e^{-t/\tau}) \quad \textbf{(B.48)}$$

Con la ecuación (B.48) se calcula el voltaje $v_O(t)$ a través de la inductancia L:

$$v_O(t) = v_L(t) = L\frac{di}{dt} = V_S e^{-t/\tau} \quad \textbf{(B.49)}$$

En el estado estable (cuando $t = \infty$),

$v_O(t) = 0$, según la ecuación (B.49)

$i(t) = V_S/R$, según la ecuación (B.48)

Si la salida se toma a través de la resistencia R, el voltaje de salida $v_O(t)$ se transforma en

$$v_O(t) = v_R(t) = Ri(t) = V_S(1 - e^{-t/\tau}) \quad \textbf{(B.50)}$$

En el estado estable (cuando $t = \infty$), $v_R(t) = V_S$ e $i(t) = V_S/R$.

▶ **NOTA:** Bajo condiciones de estado estable, la corriente por el inductor es V_S/R. Si el voltaje de entrada v_S se apaga bruscamente, el inductor induce un voltaje muy alto para oponerse a este cambio de corriente. Este voltaje podría ser destructivo. Un circuito RL en serie no funciona con una entrada de señal de pulso (o escalón) a menos que el circuito esté protegido para eliminar el estado transitorio de voltaje provocado por el inductor.

B.9 ▶ *Circuitos resonantes*

La impedancia efectiva de un circuito RLC es una función de la frecuencia, y el voltaje o la corriente alcanzan su valor máximo a una frecuencia f_n, conocida como *frecuencia de resonancia* (o *natural*). En la condición de resonancia, la energía absorbida en cualquier instante por un elemento reactivo (por ejemplo, el inductor L) es exactamente igual a la liberada por otro elemento (por ejemplo, el capacitor C). La energía va de un elemento reactivo al otro, y un circuito que carezca de elemento reactivo no requiere más potencia reactiva de la fuente de entrada. La potencia de entrada promedio, que es la potencia disipada en el elemento resistivo, llega a ser máxima en el estado de resonancia. Los circuitos resonantes son de dos tipos: circuitos resonantes en serie y circuitos resonantes en paralelo.

Circuitos resonantes en serie

En la figura B.31 se muestra un circuito RLC resonante en serie, donde R_{C1} es la resistencia interna de la bobina y R_S es la resistencia de la fuente. Si se define $R = R_{C1} + R_S$, la impedancia Z en serie total del circuito es

$$Z = R + j(X_L - X_C) \quad \textbf{(B.51)}$$

www.elsolucionario.net

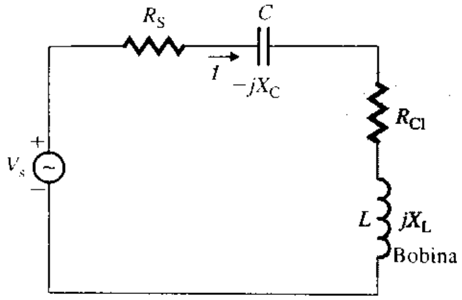


FIGURA B.31
Circuito *RLC* resonante en serie

La resonancia en serie ocurre en $f = f_n$, cuando

$$X_L = X_C \tag{B.52}$$

La ecuación (B.52) también se puede escribir como

$$\omega L = 1/\omega C$$

o $$2\pi f_n L = 1/(2\pi f_n C)$$

donde la frecuencia de resonancia en serie f_n es

$$f_n = \frac{1}{2\pi\sqrt{LC}} \tag{B.53}$$

La impedancia Z_n en el estado de resonancia se convierte en

$$Z_n = Z = R \tag{B.54}$$

El circuito resonante en serie normalmente está definido por un *factor de calidad* Q_S, que a su vez se define como la relación de la potencia reactiva almacenada en el inductor o en el capacitor respecto a la potencia promedio disipada en el resistor en resonancia. Es decir,

$$Q_s = \frac{\text{Potencia reactiva}}{\text{Potencia promedio}}$$

$$= \begin{cases} \dfrac{I^2X_L}{I^2R} = \dfrac{X_L}{R} = \dfrac{2\pi f_n L}{R} & \text{para una reactancia inductiva} \quad \text{(B.55)} \\ \dfrac{I^2X_C}{I^2R} = \dfrac{X_C}{R} = \dfrac{1}{2\pi f_n CR} & \text{para una reactancia capacitiva} \quad \text{(B.56)} \end{cases}$$

El factor de calidad Q_{Cl} de una bobina se define como la relación de la potencia reactiva almacenada en la bobina respecto a la potencia disipada en la resistencia R_{Cl} de la bobina. Esto es,

$$Q_{Cl} = \frac{\text{Potencia reactiva}}{\text{Potencia disipada}} = \frac{X_L}{R_{Cl}}$$

El voltaje rms V_L a través del inductor L en la condición de resonancia se obtiene de la siguiente manera:

$$V_L = \frac{X_L V_s}{Z_n} = \frac{X_L V_s}{R} = Q_s V_s \tag{B.57}$$

El voltaje rms V_C a través del capacitor C en la condición de resonancia se calcula con

$$V_C = \frac{X_C V_s}{Z_n} = \frac{X_L V_s}{R} = Q_s V_s \tag{B.58}$$

En muchos circuitos electrónicos, el factor de calidad Q_s es alto; su valor va de 80 a 400. Por ejemplo, si $V_s = 30$ V y $Q_s = 80$, entonces $V_C = V_L = 80 \times 30 = 2400$ V, y todos los

www.elsolucionario.net

dispositivos electrónicos presentes en el circuito estarán sujetos a este voltaje alto. Por tanto, el diseñador debe tener la precaución de proteger el circuito contra un voltaje alto a través del inductor o el capacitor de un circuito resonante.

Circuitos resonantes en paralelo

En la figura B.32(a) se muestra un circuito *RLC* resonante en paralelo. Este circuito también se conoce como *circuito tanque*. Generalmente, la señal de entrada a un circuito tanque es una fuente de corriente. Este tipo de circuito se usa con frecuencia en dispositivos activos, como los transistores, los cuales tienen la característica de una fuente de corriente constante. Si se remplaza la combinación *RL* en serie con una combinación en paralelo, se obtiene el circuito de la figura B.32(b), cuya admitancia Y_{RL} es

$$Y_{RL} = \frac{1}{R_{Cl} + jX_L} = \frac{R_{Cl}}{R_{Cl}^2 + X_L^2} - j\frac{X_L}{R_{Cl}^2 + X_L^2} = \frac{1}{R_p} - j\frac{1}{X_p}$$

donde

$$R_p = \frac{R_{Cl}^2 + X_L^2}{R_{Cl}} \quad \textbf{(B.59)}$$

$$X_p = \frac{R_{Cl}^2 + X_L^2}{X_L} \quad \textbf{(B.60)}$$

En la condición de resonancia,

$$X_p = X_C$$

Sustituyendo X_p de la ecuación (B.60) en la ecuación anterior, se obtiene

$$\frac{R_{Cl}^2 + X_L^2}{X_L} = X_C$$

$$R_{Cl}^2 + X_L^2 = X_C X_L$$

$$X_L^2 = X_C X_L - R_{Cl}^2$$

o

$$X_L^2 = \frac{L}{C} - R_{Cl}^2$$

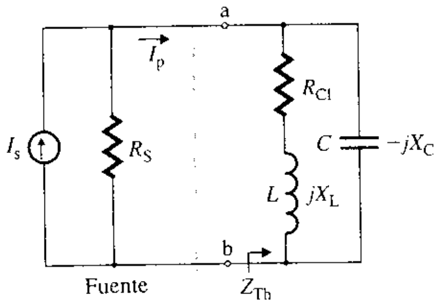
$$X_L = \left[\frac{L}{C} - R_{Cl}^2\right]^{1/2} \quad \textbf{(B.61)}$$

donde la frecuencia de resonancia en paralelo f_p es

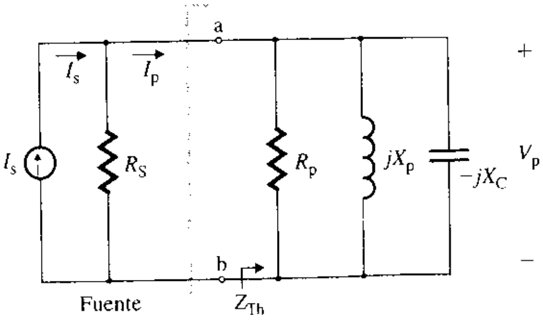
$$f_p = \frac{1}{2\pi L}\left[\frac{L}{C} - R_{Cl}^2\right]^{1/2} = \frac{1}{2\pi\sqrt{LC}}\left[1 - \frac{CR_{Cl}^2}{L}\right]^{1/2} \quad \textbf{(B.62)}$$

$$= f_n\left[1 - \frac{CR_{Cl}^2}{L}\right]^{1/2} \quad \textbf{(B.63)}$$

FIGURA B.32
Circuito *RLC* resonante en paralelo



(a) Circuito en paralelo



(b) Circuito equivalente

www.elsolucionario.net

Por tanto, la frecuencia de resonancia en paralelo f_p, que depende de la resistencia de la bobina R_{Cl}, es menor que la frecuencia de resonancia en serie f_n. Para las condiciones $(CR_{CL}^2/L) << 1$ o $R_{Cl} << \sqrt{L/C}$ y $R_{Cl} = 0$, la ecuación (B.63) da

$$f_p = f_n$$

El factor de calidad Q_p del circuito RLC resonante en paralelo se calcula mediante la relación de la potencia reactiva respecto a la potencia real en la condición de resonancia. Es decir,

$$Q_p = \frac{V_p^2/X_p}{V_p^2/(R_S \| R_p)} = \frac{(R_S \| R_p)}{X_p} \tag{B.64}$$

donde V_p es el voltaje a través de las ramas paralelas.

EJEMPLO B.13 **Cálculo de la frecuencia de resonancia en paralelo** Los parámetros del circuito RLC resonante en paralelo de la figura B.32(a) son: $R_{Cl} = 47\ \Omega$, $L = 5$ mH, $C = 50$ pF, $R_S = 20$ kΩ y la fuente de corriente $I_s = 6$ mA. Calcular **(a)** la frecuencia de resonancia en paralelo f_p, **(b)** el voltaje V_p a través del circuito resonante en la condición de resonancia, **(c)** el factor de calidad Q_{Cl} de la bobina y **(d)** el factor de calidad Q_p del circuito resonante.

SOLUCIÓN $R_{Cl} = 47\ \Omega$, $L = 5$ mH, $C = 50$ pF, $R_S = 20$ kΩ e $I_s = 6$ mA.

(a) De acuerdo con la ecuación (B.53),

$$f_n = 1/[2\pi \times \sqrt{5 \times 10^{-3} \times 50 \times 10^{-12}}] = 318.3 \text{ kHz}$$

De la ecuación (B.63),

$$f_p = 318.3 \times 10^3 \times [1 - 50 \times 10^{-12} \times 47^2/(5 \times 10^{-3})]^{1/2} \approx 318.3 \text{ kHz}$$

(b) Se sabe que

$$X_L = 2\pi f_p L = 2\pi \times 318.3 \times 10^3 \times 5 \times 10^{-3} = 9999.7\ \Omega$$

De acuerdo con la ecuación (B.59), la resistencia efectiva R_p del circuito en paralelo es

$$R_p = [47^2 + 9999.7^2]/47 = 2127.6 \text{ k}\Omega$$

La corriente rms I_p por el circuito en paralelo es

$$I_p = \frac{R_S}{R_S + R_p} I_s = \frac{20 \text{ k}\Omega \times 6 \text{ mA}}{20 \text{ k}\Omega + 2127.6 \text{ k}\Omega} = 55.876\ \mu\text{A}$$

y

$$V_p = I_p R_p = 55.876\ \mu\text{A} \times 2127.6 \text{ k}\Omega = 118.88 \text{ V}$$

(c) Se tiene

$$Q_{Cl} = X_L/R = 9999.7/47 = 212.8$$

(d) Según la ecuación (B.60), la reactancia inductiva efectiva X_p del circuito en paralelo es

$$X_p = [47^2 + 9999.7^2]/9999.7 = 9999.92\ \Omega$$

and

$$R_S \| R_p = 20 \times 2127.6/(20 + 2127.6) = 19.81 \text{ k}\Omega$$

De acuerdo con la ecuación (B.64), $Q_p = 19\,810/9999.92 = 1.98$.

B.10 *Respuesta en frecuencia de circuitos de primero y segundo órdenes*

Por lo general, se utiliza una onda senoidal para caracterizar circuitos electrónicos como amplificadores y filtros. La respuesta en frecuencia se refiere a la característica de salida cuando la entrada es una onda senoidal. Si a un circuito se le aplica un voltaje de entrada senoidal

$$v_s(t) = V_m \operatorname{sen} \omega t \tag{B.65}$$

donde V_m es el voltaje de entrada pico y ω es la frecuencia del voltaje de entrada en rad/s, el voltaje de salida $v_o(t)$ puede tener una amplitud y una fase diferentes del voltaje de entrada. El voltaje de salida $v_o(t)$ tendrá la forma

$$v_o(t) = V_p \operatorname{sen}(\omega t - \phi) \tag{B.66}$$

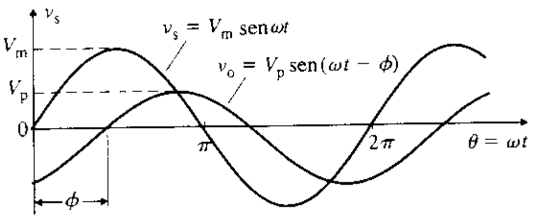
www.elsolucionario.net

donde V_p es el voltaje de salida pico. Si f es la frecuencia en Hz,

$$\omega = 2\pi f$$

En la figura B.33 se muestra una relación propia entre los voltajes de entrada y de salida de un amplificador.

FIGURA B.33
Voltajes de entrada y salida senoidales comunes



Si $V_s(j\omega)$ y $V_o(j\omega)$ denotan los valores rms de los voltajes de entrada y de salida, respectivamente, como una función de la frecuencia, la ganancia en voltaje $G(j\omega)$ se define como

$$G(j\omega) = \frac{V_o(j\omega)}{V_s(j\omega)} \quad \text{(sin unidades)} \qquad \textbf{(B.67)}$$

$G(j\omega)$ es una función compleja con magnitud y fase. La magnitud $|G(j\omega)|$ da la respuesta en magnitud y la fase de $G(j\omega)$ da la respuesta en fase. Por lo general, la magnitud y la fase se grafican en función de la frecuencia, usando una escala logarítmica para la frecuencia. La magnitud $|G(j\omega)|$ normalmente se expresa en decibeles (dB):

$$\text{Magnitud en dB} = 20 \log_{10}|G(j\omega)|$$

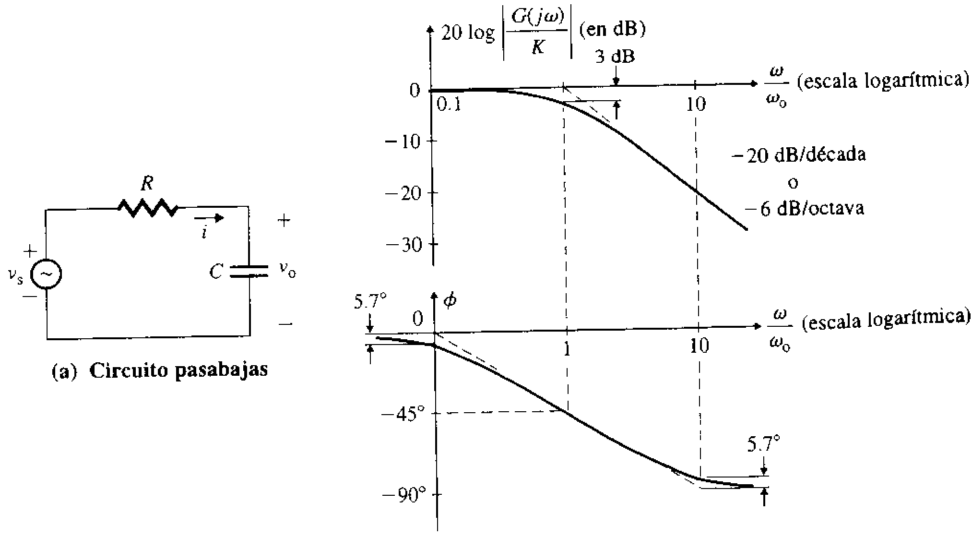
Se revisarán las respuestas en frecuencia de los siguientes circuitos: circuitos RC pasabajas de primer orden, circuitos CR pasaaltas de primer orden, circuitos RLC en serie de segundo orden y circuitos RLC en paralelo de segundo orden.

Circuitos RC pasabajas de primer orden

En la figura B.34(a) se muestra un circuito RC pasabajas común. El voltaje de salida v_o es a través de la capacitancia C. La impedancia del capacitor en el dominio de Laplace es $1/Cs$. Con la regla del divisor de voltaje se calcula la ganancia en voltaje $G(s)$:

$$G(j\omega) = \frac{V_o(j\omega)}{V_s(j\omega)} = \frac{1/Cs}{R + 1/Cs} = \frac{1}{1 + sRC} \quad \text{(sin unidades)}$$

FIGURA B.34
Circuito RC pasabajas de primer orden



(a) **Circuito pasabajas**

(b) **Respuesta en frecuencia**

www.elsolucionario.net

En el dominio de la frecuencia, $s = j\omega$, y

$$G(j\omega) = \frac{1}{1 + j\omega RC} = \frac{1}{1 + j\omega\tau}$$

donde $\tau = RC$. Por tanto, la magnitud $|G(j\omega)|$ de la ganancia en voltaje se calcula de la siguiente manera:

$$|G(j\omega)| = \frac{1}{[1 + (\omega\tau)^2]^{1/2}} = \frac{1}{[1 + (\omega/\omega_o)^2]^{1/2}} \tag{B.68}$$

y el ángulo de fase ϕ de $G(j\omega)$ se expresa como

$$\phi = -\tan^{-1}(\omega\tau) = -\tan^{-1}(\omega/\omega_o) \tag{B.69}$$

donde $\omega_o = 1/RC = 1/\tau$.

Cuando $\omega << \omega_o$,

$$|G(j\omega)| \approx 1$$
$$20 \log_{10} |G(j\omega)| = 0$$

y

$$\phi = 0$$

Por consiguiente, a frecuencia baja, la gráfica de la magnitud es una línea recta horizontal que pasa por 0 dB. Cuando $\omega >> \omega_o$,

$$|G(j\omega)| \approx \omega_o/\omega$$
$$20 \log_{10} |G(j\omega)| = 20 \log_{10} (\omega_o/\omega)$$

y

$$\phi \approx \pi/2$$

Cuando $\omega = \omega_o$,

$$|G(j\omega)| = 1/\sqrt{2}$$
$$20 \log_{10} |G(j\omega)| = 20 \log_{10} (1/\sqrt{2}) = -3 \text{ dB}$$

y

$$\phi = \pi/4$$

Considérese una frecuencia alta, de modo que $\omega_1 >> \omega_o$. Cuando $\omega = \omega_1$, la magnitud es $20 \log_{10} (\omega_o/\omega_1)$. Cuando $\omega = 10\omega_1$, la magnitud es $20 \log_{10} (\omega_o/10\omega_1)$. El cambio de magnitud entre $\omega = \omega_1$ y $\omega = 10\omega_1$ es

$$20 \log_{10} (\omega_o/10\omega_1) - 20 \log_{10} (\omega_o/\omega_1) = 20 \log_{10} (1/10) = -20 \text{ dB}$$

Si se duplica la frecuencia, de modo que $\omega = 2\omega_1$, el cambio de magnitud llega a ser

$$20 \log_{10} (\omega_o/2\omega_1) - 20 \log_{10} (\omega_o/\omega_1) = 20 \log_{10} (1/2) = -6 \text{ dB}$$

La respuesta en frecuencia se muestra en la figura B.34(b). Si se duplica la frecuencia, el intervalo entre las dos frecuencias se llama *octava* en el eje de la frecuencia. Si la frecuencia se incrementa en un factor de 10, el intervalo entre las dos frecuencias se denomina *década*. Por tanto, al incrementar la frecuencia década, la magnitud cambia -20 dB. La gráfica de la magnitud es una línea recta con pendiente de -20 dB/década o -6 dB/octava. Por consiguiente, la curva de la magnitud queda definida por dos asíntotas de línea recta, las cuales concurren en la *frecuencia de esquina* (o *frecuencia de corte*) ω_o. La diferencia entre la curva real de la magnitud y la curva asintótica es máxima en la frecuencia de corte. El error se calcula determinando la ganancia en $\omega = \omega_o$. Es decir, $|G(j\omega)| = 1/\sqrt{2}$, y $20 \log_{10}(1/\sqrt{2}) = -3$ dB. Este error es simétrico con respecto a la frecuencia de corte. La frecuencia de corte también se conoce como *frecuencia de 3 dB*.

El circuito de la figura B.34(a) deja pasar sólo las señales de frecuencia baja, y la amplitud decae a frecuencias altas. Un circuito con este tipo de respuesta se conoce como *cir-*

www.elsolucionario.net

cuito pasabajas. La función de ganancia conocida comúnmente como función de transferencia de un circuito pasabajas tiene la forma general

$$G(s) = \frac{K}{1 + s/\omega_0} \tag{B.70}$$

donde K es la magnitud de la función de ganancia en $\omega = 0$ (o la *ganancia en cd*). Las características de un circuito pasabajas son: (a) salida finita a una frecuencia muy baja, que tiende a cero; y (b) salida cero a una frecuencia muy alta, que tiende a infinito.

EJEMPLO B.14 ▶ **Uso de PSpice/SPICE para trazar la gráfica de la respuesta en frecuencia de un circuito RC pasabajas** Usar PSpice/SPICE para trazar la gráfica de la respuesta en frecuencia del circuito RC pasabajas de la figura B.34(a). Suponer que $V_m = 1$ V (ca pico), $R = 10$ kΩ y $C = 0.1$ μF. La frecuencia f varía desde 1 Hz hasta 100 kHz.

SOLUCIÓN En la figura B.35 se muestra el circuito RC pasabajas para la simulación con PSpice. El listado del archivo del circuito es el siguiente:

```
Ejemplo B.14  Respuesta en frecuencia de un circuito RC pasabajas
VM  1  0  AC  1V              ; Entrada de ca pico de 1 V
R  1  2  10k
C  2  0  0.1UF
.AC DEC 100 1Hz 100kHz        ; Análisis de ca desde f = 1 Hz hasta 100 kHz
                              ; en décadas y 100 puntos por década
.PROBE
.END
```

Las gráficas de PSpice de la magnitud y el ángulo de fase se muestran en la figura B.36, las cuales dan $f_0 = 161$ Hz a -3 dB.

FIGURA B.35 Circuito RC pasabajas para la simulación con PSpice

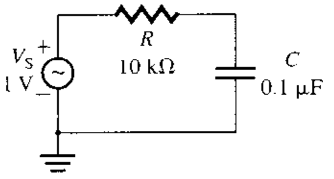
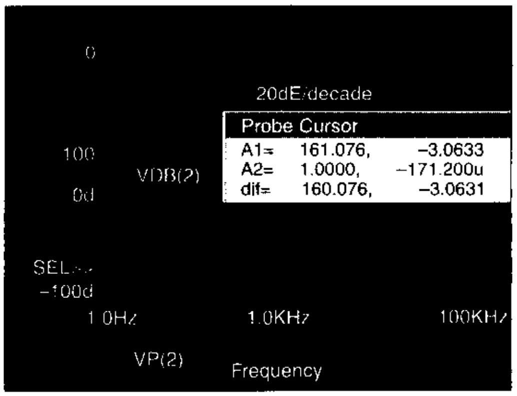


FIGURA B.36 Gráficas de la respuesta en frecuencia del ejemplo B.14



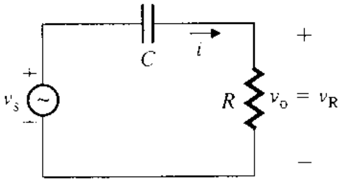
Circuitos CR pasaaltas de primer orden

En la figura B.37(a) se muestra un circuito CR pasaaltas. El voltaje de salida v_0 se toma a través de la resistencia R. Con la regla del divisor de voltaje, se calcula la ganancia en voltaje $G(s)$ en el dominio de Laplace:

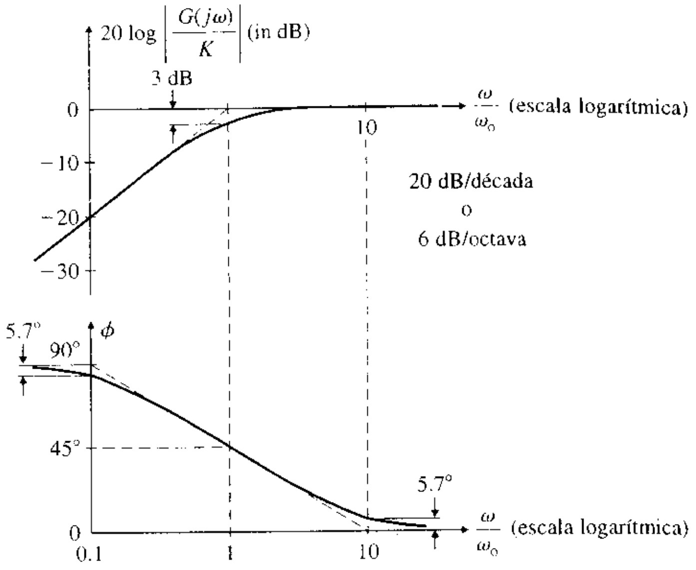
$$G(s) = \frac{V_0(s)}{V_s(s)} = \frac{R}{R + 1/Cs} = \frac{sRC}{1 + sRC} \quad \text{(sin unidades)}$$

www.elsolucionario.net

FIGURA B.37
Circuito *CR* pasaaltas de primer orden



(a) Circuito pasaaltas



(b) Respuesta en frecuencia

En el dominio de la frecuencia, $s = j\omega$, y

$$G(j\omega) = \frac{j\omega RC}{1 + j\omega RC} = \frac{j\omega\tau}{1 + j\omega\tau}$$

donde $\tau = RC$. Por tanto, la magnitud $|G(j\omega)|$ de la ganancia en voltaje se calcula como sigue:

$$|G(j\omega)| = \frac{\omega\tau}{[1 + (\omega\tau)^2]^{1/2}} = \frac{\omega/\omega_o}{[1 + (\omega/\omega_o)^2]^{1/2}} \tag{B.71}$$

y el ángulo de fase ϕ de $G(j\omega)$ es

$$\phi = \pi/2 - \tan^{-1}(\omega/\omega_o) \tag{B.72}$$

donde $\omega_o = 1/RC = 1/\tau$.

Con $\omega << \omega_o$,

$$|G(j\omega)| = \omega/\omega_o$$
$$20 \log_{10} |G(j\omega)| = 20 \log_{10} (\omega/\omega_o)$$

y

$$\phi = \pi/2$$

Por consiguiente, para un incremento de una década en la frecuencia, la magnitud cambia 20 dB. La gráfica de la magnitud es una línea recta con pendiente de +20 dB/década o +6 dB/octava.

Con $\omega >> \omega_o$,

$$|G(j\omega)| = 1$$
$$20 \log_{10} |G(j\omega)| = 0$$

y

$$\phi \approx 0$$

Por tanto, a frecuencia alta, la gráfica de la magnitud es una línea recta horizontal que pasa por 0 dB. Para $\omega = \omega_o$,

$$|G(j\omega)| = 1/\sqrt{2}$$
$$20 \log_{10} (1/\sqrt{2}) = -3 \text{ dB}$$

y

$$\phi = \pi/4$$

www.elsolucionario.net

La respuesta en frecuencia se muestra en la figura B.37(b). Este circuito deja pasar sólo las señales de frecuencia alta, y la amplitud disminuye a bajas frecuencias. Este tipo de circuito se conoce como *circuito pasaaltas*. La función de la ganancia de un circuito pasaaltas tiene la forma general

$$G(s) = \frac{sK}{1 + s/\omega_0} \tag{B.73}$$

donde K es la *ganancia en cd*. Las características de un circuito pasaaltas son: (a) salida cero a una frecuencia muy baja, que tiende a cero, y (b) salida finita a una frecuencia muy alta, que tiende a infinito.

EJEMPLO B.15 ▶ **Uso de PSpice/SPICE para trazar la gráfica de la respuesta en frecuencia de un circuito *CR* pasaaltas** Usar PSpice/SPICE para trazar la gráfica de la respuesta en frecuencia del circuito *CR* pasaaltas de la figura B.37(a). Suponer que $V_m = 1$ V (ca pico), $R = 10$ kΩ y $C = 0.1$ μF. La frecuencia f varía desde 1 Hz hasta 100 kHz.

SOLUCIÓN El circuito *CR* pasaaltas para la simulación con PSpice se muestra en la figura B.38. El listado del archivo del circuito es el siguiente:

```
Ejemplo B.15 Respuesta en frecuencia de un circuito CR pasaaltas
VM  1  0  AC  1V                   ; Entrada de ca pico de 1 V
C   1  2  0.1UF
R   2  0  10k
.AC  DEC  100  1HZ  100kHz         ;Análisis de ca desde f = 1 Hz hasta 100 kHz
                                   ; con cambio de una década y 100 puntos por década
.PROBE
.END
```

Las gráficas de PSpice de la magnitud y el ángulo de fase se muestran en la figura B.39, las cuales dan $f_0 = 157$ Hz a -3 dB.

FIGURA B.38 Circuito *CR* pasaaltas para la simulación con PSpice

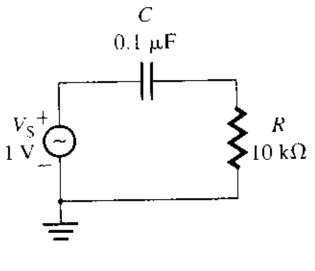
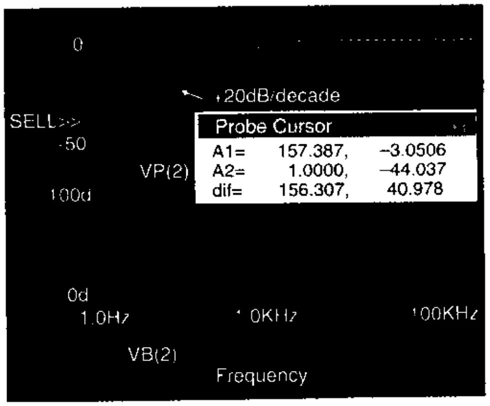


FIGURA B.39 Gráficas de la respuesta en frecuencia del ejemplo B.15



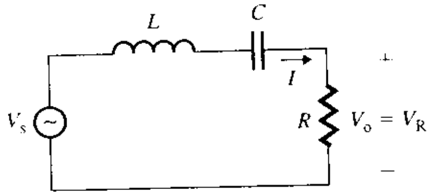
Circuitos RLC en serie de segundo orden

En la figura B.40 se muestra un circuito *RLC* en serie. El voltaje de salida v_o se toma a través de la resistencia R. Con la regla del divisor de voltaje, se calcula la ganancia en voltaje (o la función de transferencia) en el dominio s de Laplace:

$$G(s) = \frac{V_o(s)}{V_s(s)} = \frac{R}{R + sL + 1/Cs} = \frac{sR/L}{s^2 + sR/L + 1/LC} \quad \text{(sin unidades)} \tag{B.74}$$

www.elsolucionario.net

FIGURA B.40 Circuito *RLC* en serie



Si se definen $\omega_n = 1\sqrt{LC}$ como la *frecuencia natural* en rad/s, y $\alpha = R/(2L)$ como el *factor de amortiguamiento*, la ecuación (B.74) se escribe como

$$G(s) = \frac{2\alpha s}{s^2 + 2\alpha s + \omega_n^2} \tag{B.75}$$

Se define

$$\delta = \frac{\alpha}{\omega_n} = \frac{R}{2L}\sqrt{LC} = \frac{R}{2}\sqrt{\frac{C}{L}}$$

como la *relación de amortiguamiento*. Entonces, la ecuación (B.75) se transforma en

$$G(s) = \frac{2\delta\omega_n s}{s^2 + 2\delta\omega_n s + \omega_n^2} \quad \text{(sin unidades)} \tag{B.76}$$

donde $\delta < 1$. (Obsérvese que δ no necesariamente es menor que 1, aunque se le asignó un valor menor que 1 para este análisis.) En el dominio de la frecuencia, $s = j\omega$. Por tanto,

$$G(j\omega) = \frac{2\delta\omega_n j\omega}{(j\omega)^2 + 2\delta\omega_n(j\omega) + \omega_n^2} = \frac{j2\delta\omega/\omega_n}{-(\omega/\omega_n)^2 + j2\delta\omega/\omega_n + 1}$$

$$= \frac{j2\delta\omega/\omega_n}{1 + j2\delta\omega/\omega_n - (\omega/\omega_n)^2} \tag{B.77}$$

Sea $u = \omega/\omega_n$ la *relación de frecuencia* o la *frecuencia normalizada*. Entonces, la ecuación (B.77) puede simplificarse de la siguiente manera:

$$G(j\omega) = \frac{j2\delta u}{1 + j2\delta u - u^2}$$

La magnitud $|G(j\omega)|$ se calcula mediante

$$|G(j\omega)| = \frac{2\delta u}{[(1 - u^2)^2 + (2\delta u)^2]^{1/2}} \tag{B.78}$$

El ángulo de fase ϕ de $G(j\omega)$ es

$$\phi = \pi/2 - \tan^{-1}\left(\frac{2\delta u}{1 - u^2}\right) \tag{B.79}$$

A frecuencias bajas con $u << 1$,

$$|G(j\omega)| \approx 2\delta u$$
$$20\log_{10}|G(j\omega)| \approx 20\log_{10}(2\delta u)$$

y

$$\phi \approx \pi/2$$

www.elsolucionario.net

Por consiguiente, a frecuencias bajas la gráfica de la magnitud es una línea recta con pendiente de +20 dB/década o +6 dB/octava. Con $u = 1$, $|G(j\omega)| \approx 1$ sólo si

$$\delta \approx 1$$

$$20 \log_{10} |G(j\omega)| = 0 \text{ dB}$$

y

$$\phi = 0$$

Con $u >> 1$,

$$|G(j\omega)| \approx 2\delta u/u^2 = 2\delta/u$$

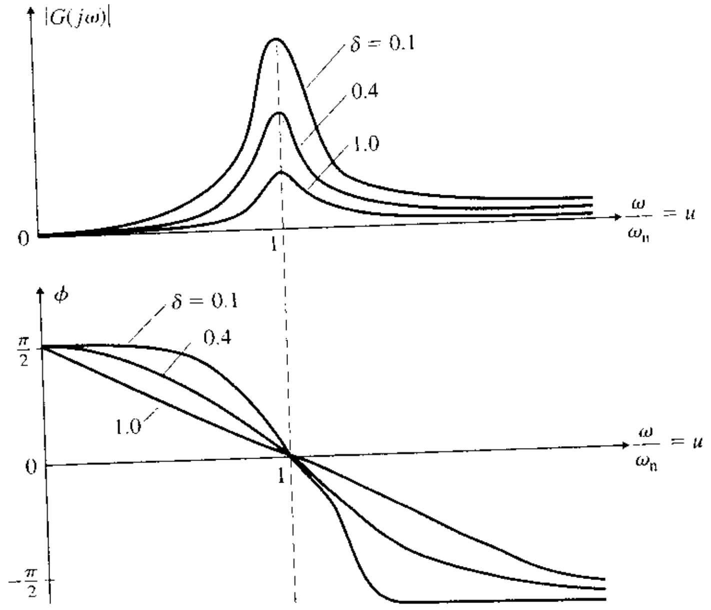
$$20 \log_{10} |G(j\omega)| \approx 20 \log_{10}(2\delta) - 20 \log_{10}(u) \approx -20 \log_{10}(u)$$

y

$$\phi \approx -\pi/2$$

Por tanto, a frecuencias altas la gráfica de la magnitud es una línea recta con pendiente de −20 dB/década o −6 dB/octava. La característica real difiere considerablemente de las líneas asintóticas, y el error depende del factor de amortiguamiento δ. Las gráficas de la magnitud y el ángulo como funciones de la frecuencia para el circuito *RLC* en serie se muestran en la figura B.41.

FIGURA B.41 Respuesta en frecuencia de un circuito *RLC* en serie



Si el voltaje de salida del circuito *RLC* en serie cae por debajo de 70% de su valor máximo, la salida no se considera como significativa. La *frecuencia de corte* se define como aquel valor de la frecuencia en el que la magnitud de la ganancia se reduce a 70.7% de su valor máximo $|G(j\omega)|_{\text{máx}} = 1$. Por tanto, en las frecuencias de corte, la ecuación (B.78) da

$$|G(j\omega)| = \frac{2\delta u}{[(1-u^2)^2 + (2\delta u)^2]^{1/2}} = 0.707 = \frac{1}{\sqrt{2}}$$

o

$$\sqrt{2}(2\delta u) = [(1-u^2)^2 + (2\delta u)^2]^{1/2} \tag{B.80}$$

Si se elevan al cuadrado ambos miembros de la ecuación, se obtiene

$$2(2\delta u)^2 = (1-u^2)^2 + (2\delta u)^2$$

o

$$(2\delta u)^2 = (1-u^2)^2$$

www.elsolucionario.net

Las posibles soluciones de la ecuación (B.80) son

$$2\delta u_1 = 1 - u_1^2$$

$$u_1^2 + 2\delta u_1 - 1 = 0 \qquad \textbf{(B.81)}$$

y

$$2\delta u_2 = -(1 - u_2^2) = u_2^2 - 1 \qquad \textbf{(B.82)}$$

$$u_2^2 - 2\delta u_2 - 1 = 0$$

La solución de la ecuación (B.82) da

$$u_2 = \delta \pm \sqrt{1 + \delta^2}$$

Como la frecuencia no puede ser negativa, la relación de la frecuencia de corte alta u_2 es

$$u_2 = \delta + \sqrt{1 + \delta^2} \qquad \textbf{(B.83)}$$

y la frecuencia de corte alta ω_2 es

$$\omega_2 = u_2 \omega_n \qquad \textbf{(B.84)}$$

La solución de la ecuación (B.81) da

$$u_1 = -\delta \pm \sqrt{1 + \delta^2}$$

la que da valores tanto positivos como negativos de u_1. Ya que la frecuencia no puede ser negativa, la relación de la frecuencia de corte baja u_1 es

$$u_1 = -\delta + \sqrt{1 + \delta^2} \qquad \textbf{(B.85)}$$

y la frecuencia de corte baja ω_1 es

$$\omega_1 = u_1 \omega_n \qquad \textbf{(B.86)}$$

El *ancho de banda* (BW) de un amplificador, que se define como el intervalo de frecuencias en el que la ganancia permanece casi constante dentro de 3 dB (29.3%) de su valor máximo es, por tanto, la diferencia entre las frecuencias de corte. Por consiguiente, el ancho de banda BW_s de un circuito resonante en serie se calcula mediante

$$BW_s = \omega_2 - \omega_1 = \omega_n(u_2 - u_1) = 2\delta\omega_n = R/L \quad \text{(en rad/s)} \qquad \textbf{(B.87)}$$

$$BW_s = f_2 - f_1 = \frac{1}{2\pi}\frac{R}{L} \quad \text{(en Hz)} \qquad \textbf{(B.88)}$$

De acuerdo con la ecuación (B.55), $R/L = 2\pi f_n/Q_s$. Por tanto, la ecuación (B.88) se puede volver a escribir como

$$BW_s = \frac{1}{2\pi}\frac{R}{L} = \frac{1}{2\pi}\frac{2\pi f_n}{Q_s} = \frac{f_n}{Q_s} \qquad \textbf{(B.89)}$$

la que demuestra que cuanto mayor es el valor de Q_s, menor será el valor del ancho de banda BW_s, y viceversa. Se puede demostrar que la ecuación (B.89) también sirve para calcular el ancho de banda BW_p de un circuito resonante en paralelo. Esto es,

$$BW_p = \frac{f_p}{Q_p} \qquad \textbf{(B.90)}$$

donde f_p es la frecuencia de resonancia en paralelo de la ecuación (B.63) y Q_p es el factor de calidad de un circuito resonante en paralelo en la ecuación (B.64).

EJEMPLO B.16 ▸ **Cálculo de la respuesta en frecuencia de un circuito *RLC* en serie** Los parámetros del circuito *RLC* en serie de la figura B.40 son: $R = 50\ \Omega$, $L = 4$ mH y $C = 0.15\ \mu$F.

(a) Calcular la frecuencia de resonancia en serie f_n, la relación de amortiguamiento δ, el factor de calidad Q_s, las frecuencias de corte y el ancho de banda BW_s.

www.elsolucionario.net

(b) Usar PSpice/SPICE para trazar la gráfica de la magnitud y el ángulo de fase del voltaje de salida, para $R = 50\ \Omega$, $100\ \Omega$ y $200\ \Omega$. La frecuencia f varía desde 100 Hz hasta 1 MHz. Suponer que $V_m = 1$ V de ca pico.

SOLUCIÓN

(a) $R = 50\ \Omega$, $L = 4$ mH y $C = 0.15\ \mu$F, así que

$$\omega_n = 1/\sqrt{LC} = 10^5/\sqrt{4 \times 1.5} = 40\,825 \text{ rad/s}$$

La frecuencia de resonancia en serie es

$$f_n = \omega_n/2\pi = 40\,825/2\pi = 6497.5 \text{ Hz}$$

Dado que $\alpha = R/(2L) = 50/(2 \times 4 \times 10^{-3}) = 6250$, la relación de amortiguamiento es

$$\delta = \alpha/\omega_n = 6250/40\,825 = 0.1531$$

De acuerdo con la ecuación (B.55),

$$Q_s = \omega_n L/R = 40\,825 \times 4 \times 10^{-3}/50 = 3.266$$

En cuanto a la frecuencia de corte baja, las ecuaciones (B.85) y (B.86) dan

$$u_1 = -\delta + \sqrt{1 + \delta^2} = -0.1531 + \sqrt{1 + 0.1531^2} = 0.85855$$

$$\omega_1 = u_1\omega_n = 0.85855 \times 40\,825 = 35\,050.4 \text{ rad/s}$$

Por tanto, $f_1 = 35050.4/2\pi = 5578$ Hz

Para la frecuencia de corte alta, las ecuaciones (B.83) y (B.84) dan

$$u_2 = \delta + \sqrt{1 + \delta^2} = 0.1531 + \sqrt{1 + 0.1531^2} = 1.16475$$

$$\omega_2 = u_2\omega_n = 1.16475 \times 40\,825 = 47\,551 \text{ rad/s}$$

Por tanto, $f_2 = 47551/2\pi = 7568$ Hz

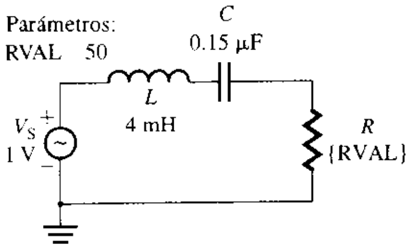
De acuerdo con la ecuación (B.89), el ancho de banda es

$$BW_s = f_2 - f_1 = f_n/Q_s = 6497.5/3.266 = 1989.4 \text{ Hz}$$

(b) El circuito *RLC* en serie para la simulación con PSpice se muestra en la figura B.42. El listado del archivo del circuito es el siguiente:

```
Ejemplo B.16 Respuesta en frecuencia de un circuito RLC en serie
Vm1   1   0   AC   1V     ; Entrada de ca pico de 1 V
L1   1   2   4MH
C1   2   3   0.15UF
R1   3   0   50
Vm2   4   0   AC   1V     ; Entrada de ca pico de 1 V
L2   4   5   4MH
C2   5   6   0.15UF
R2   6   0   100
Vm3   7   0   AC   1V     ; Entrada de ca pico de 1 V
L3   7   8   4MH
```

FIGURA B.42 Circuito *RLC* en serie para la simulación con PSpice

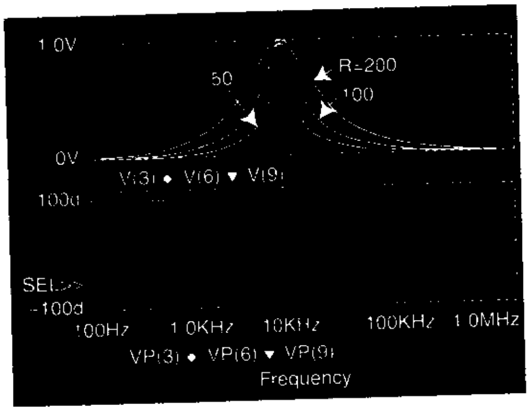


www.elsolucionario.net


```
C3 8 9 0.15UF
R3 9 0 200
.AC DEC 100 100HZ 1MEGHz        ; Análisis de ca desde f = 100 Hz hasta 1 MHz
                                ; con cambio de una década y 100 puntos por década
.PROBE
.END
```

Las gráficas de PSpice de la magnitud y el ángulo de fase se muestran en la figura B.43. La gráfica para $R = 50\ \Omega$ da $f_1 = 5578$ Hz, $f_2 = 7568$ Hz, $f_n = 6457$ Hz y $BW_s = f_2 - f_1 = 1990$ Hz.

FIGURA B.43 Gráficas de la respuesta en frecuencia del ejemplo B.16



Circuitos RLC en paralelo de segundo orden

En la figura B.44 se muestra un circuito *RLC* en paralelo. El voltaje de salida v_o se toma a través de la combinación en paralelo de *R*, *L* y *C*. La función de transferencia $G(s) = V_o(s)/I_s(s)$ en el dominio *s* de Laplace, es la impedancia equivalente $Z(s)$.

La función

$$\frac{1}{Z(s)} = \frac{1}{R} + \frac{1}{sL} + sC = \frac{sL + R + s^2LCR}{sRL}$$

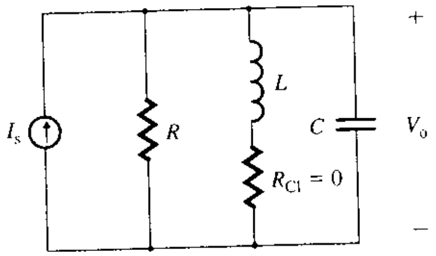
$$= \frac{s^2 + s/RC + 1/LC}{s/C} \quad \text{(en siemens o ohms)}$$

da la función de transferencia $G(s)$ como

$$G(s) = \frac{V_o(s)}{I_s(s)} = Z(s) = \frac{s/C}{s^2 + s/RC + 1/LC}$$

$$= R\,\frac{s/RC}{s^2 + s/RC + 1/LC} \quad \text{(en ohms)} \qquad \textbf{(B.91)}$$

FIGURA B.44
Circuito *RLC* en paralelo



www.elsolucionario.net

ifica

Si se definen $\omega_n = 1/\sqrt{LC}$ como la *frecuencia de resonancia* en rad/s, y $\alpha = 1/(2RC)$ como el *factor de amortiguamiento*, la ecuación (B.91) se puede escribir como

$$G(s) = R\,\frac{2\alpha s}{s^2 + 2\alpha s + \omega_n^2} \quad \text{(en ohms)} \tag{B.92}$$

Sea

$$\delta = \frac{\alpha}{\omega_n} = \frac{1}{2RC} \times \sqrt{LC} = \frac{1}{2R}\sqrt{\frac{L}{C}} \tag{B.93}$$

la *relación de amortiguamiento*. Entonces, la ecuación (B.92) se transforma en

$$G(s) = R\,\frac{\delta\omega_n s}{s^2 + 2\delta\omega_n s + \omega_n^2} \quad \text{(en ohms)} \tag{B.94}$$

donde $\delta < 1$. (Obsérvese que δ no es necesariamente menor que 1, sino que se le dio un valor menor que 1 para este análisis.) El lado derecho de la ecuación (B.94) es $R/2$ multiplicado por la ecuación (B.76). Siguiendo el desarrollo de las ecuaciones (B.78) y (B.79), se calcula la magnitud $|G(j\omega)|$ como

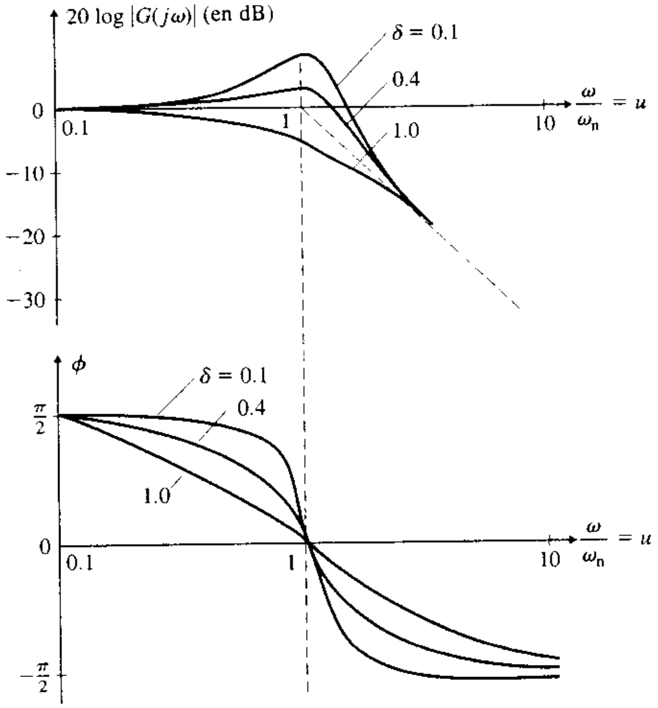
$$|G(j\omega)| = \frac{2\delta uR}{[(1-u^2)^2 + (2\delta u)^2]^{1/2}} \quad \text{(en ohms)} \tag{B.95}$$

y el ángulo de fase ϕ de $G(j\omega)$ es

$$\phi = \pi/2 - \tan^{-1}\left(\frac{2\delta u}{1-u^2}\right) \tag{B.96}$$

Las gráficas de la magnitud y el ángulo de fase en función de la frecuencia de un circuito *RLC* en paralelo se muestran en la figura B.45. El valor máximo es $|G(j\omega)|_{máx} =$

FIGURA B.45
Respuesta en frecuencia de un circuito *RLC* en paralelo



www.elsolucionario.net

$|Z(j\omega)|_{\text{máx}} = 1$. A las frecuencias de corte, la magnitud de la ganancia se reduce a 70.7% de su valor máximo. Por tanto, la ecuación (B.95) da

$$|G(j\omega)| = \frac{2\delta u R}{[(1-u^2)^2 + (2\delta u)^2]^{1/2}} = 0.707R = \frac{R}{\sqrt{2}}$$

o

$$\sqrt{2}(2\delta u) = [(1-u^2)^2 + (2\delta u)^2]^{1/2}$$

Elevando al cuadrado ambos miembros se obtiene

$$2(2\delta u)^2 = (1-u^2)^2 + (2\delta u)^2$$

o

$$(2\delta u)^2 = (1-u^2)^2 \tag{B.97}$$

que es igual a la ecuación (B.80). Se pueden aplicar las ecuaciones (B.81) a (B.86) para calcular ω_1 y ω_2. En tal caso, el ancho de banda BW_p del circuito resonante en paralelo se calcula de la siguiente manera:

$$BW_p = \omega_2 - \omega_1 = \omega_n(u_2 - u_1) = 2\delta\omega_n$$

$$= 2\frac{1}{2R}\sqrt{\frac{L}{C}} \times \frac{1}{\sqrt{LC}} = \frac{1}{RC} \quad \text{(en rad/s)} \tag{B.98}$$

▸ **NOTA:** Para un circuito en paralelo, $BW_p = 1/RC$ únicamente; para un circuito en serie, $BW_s = R/L$.

EJEMPLO B.17

Cálculo de la respuesta en frecuencia de un circuito *RLC* en paralelo El circuito *RLC* en paralelo de la figura B.44 tiene $R = 50\ \Omega$, $L = 4$ mH y $C = 0.15\ \mu$F.

(a) Calcular la frecuencia de resonancia en paralelo f_p, la relación de amortiguamiento δ, las frecuencias de corte, el ancho de banda BW_p y el factor de calidad Q_p del circuito.

(b) Usar PSpice/SPICE para trazar la gráfica de la magnitud y el ángulo de fase del voltaje de salida, para $R = 50\ \Omega$, $100\ \Omega$ y $200\ \Omega$. La frecuencia f varía desde 100 Hz hasta 100 kHz. Suponer que $I_m = 1$ A de ca pico.

SOLUCIÓN

(a) $R = 50\ \Omega$, $L = 4$ mH, $C = 0.15\ \mu$F e $I_m = 1$ A de ca pico, por tanto,

$$\omega_n = 1/\sqrt{LC} = 10^5/\sqrt{4 \times 1.5} = 40\,825 \text{ rad/s}$$

La frecuencia de resonancia en paralelo es

$$f_p = \omega_n/2\pi = 40\,825/2\pi = 6497.5 \text{ Hz}$$

Puesto que $\alpha = 1/(2RC) = 1/(2 \times 50 \times 0.15 \times 10^{-6}) = 66.667 \times 10^3$, la relación de amortiguamiento es

$$\delta = \alpha/\omega_n = 66.667 \times 10^3/40\,825 = 1.633$$

Para la frecuencia de corte baja, las ecuaciones (B.85) y (B.86) dan

$$u_1 = -\delta + \sqrt{1+\delta^2} = -1.633 + \sqrt{1 + 1.633^2} = 0.28186$$

$$\omega_1 = u_1\omega_n = 0.28186 \times 40\,825 = 11\,507 \text{ rad/s}$$

Por tanto, $f_1 = 11\,507/2\pi = 1831$ Hz

En cuanto a la frecuencia de corte alta, las ecuaciones (B.83) y (B.84) dan

$$u_2 = \delta + \sqrt{1+\delta^2} = 1.633 + \sqrt{1 + 1.633^2} = 3.54786$$

$$\omega_2 = u_2\omega_n = 3.54786 \times 40\,825 = 144\,841 \text{ rad/s}$$

Por tanto, $f_2 = 144\,841/2\pi = 23\,052$ Hz

De acuerdo con la ecuación (B.98), el ancho de banda es

$$BW_p = f_2 - f_1 = 1/RC = 1/(50 \times 0.15 \times 10^{-6}) = 133333.3 \text{ rad/s, o } 21\,220 \text{ Hz}$$

www.elsolucionario.net

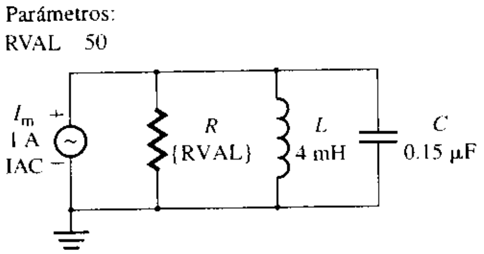
Con la ecuación (B.90) se calcula el factor de calidad:

$$Q_p = f_p/BW_p = 6497.5/21\,220 = 0.3062$$

(b) En la figura B.46 se muestra el circuito *RLC* en paralelo para la simulación con PSpice. El listado del archivo del circuito es el siguiente:

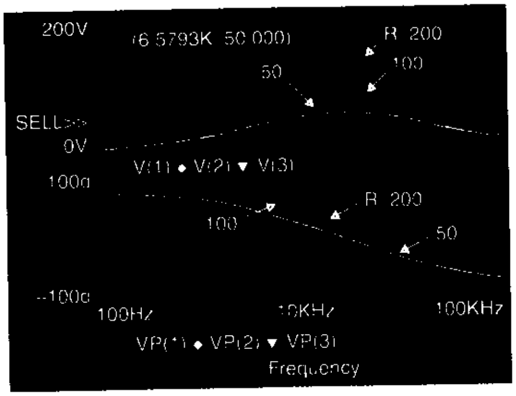
```
Ejemplo B.17 Respuesta en frecuencia de un circuito RLC en paralelo
IM1  0  1  AC  1A        ; Entrada de ca pico de 1 V
L1  1  0  4MH
C1  1  0  0.15UF
R1  1  0  50
IM2  0  2  AC  1A        ; Entrada de ca pico de 1 V
L2  2  0  4MH
C2  2  0  0.15UF
R2  2  0  100
IM3  0  3  AC  1A        ; Entrada de ca pico de 1 V
L3  3  0  4MH
C3  3  0  0.15UF
R3  3  0  200
.AC  DEC  100  100HZ  1MEGHZ
.PROBE
.END
```

FIGURA B.46 Circuito *RLC* en paralelo para la simulación con PSpice



Las gráficas de PSpice de la magnitud y el ángulo de fase se muestran en la figura B.47. La gráfica para $R = 50\ \Omega$ da $f_1 = 1834$ Hz, $f_2 = 22.56$ kHz, $f_p = 6457$ Hz y $BW_p = f_2 - f_1 = 20\,726$ Hz.

FIGURA B.47 Gráficas de la respuesta en frecuencia del ejemplo B.17



www.elsolucionario.net

B.11 *Constantes de tiempo de circuitos de primer orden*

Se ha visto que las respuestas en frecuencia y transitoria de los circuitos de primer orden dependen de sus constantes de tiempo. La constante de tiempo de una red RC es $\tau = RC$, y la de un circuito RL, $\tau = L/R$. Muchos circuitos cuentan con más de dos componentes. La constante de tiempo efectiva se calcula mediante la resistencia y la capacitancia efectivas del circuito. Los pasos para determinar la constante de tiempo efectiva son los siguientes:

Paso 1. Hacer la fuente o fuentes de voltaje a cero, y sustituir la fuente o fuentes de corriente por circuitos abiertos.

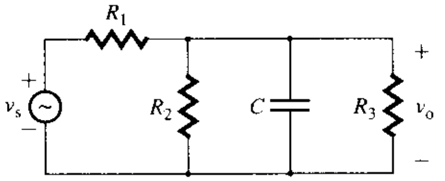
Paso 2. Si existe más de un capacitor (o inductor) y sólo un resistor, calcular la capacitancia o la inductancia efectivas vistas por el resistor.

Paso 3. Si existe más de un resistor y sólo un elemento capacitivo (o inductivo), calcular la resistencia efectiva vista por el capacitor (o inductor).

EJEMPLO B.18

Cálculo de la constante de tiempo efectiva Los parámetros del circuito mostrado en la figura B.48 son: $R_1 = R_2 = R_3 = 6$ kΩ y $C = 0.1$ μF. Calcular **(a)** la constante de tiempo efectiva τ, **(b)** la frecuencia de corte ω_o y **(c)** el ancho de banda BW.

FIGURA B.48 Circuito del ejemplo B.18



SOLUCIÓN

Si la fuente se sustituye con un cortocircuito, la resistencia efectiva vista por el capacitor C es la combinación en paralelo de R_1, R_2 y R_3. La resistencia efectiva R es

$$\frac{1}{R} = \frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_3}$$

o

$$R = R_1/3 = 6\text{ k}/3 = 2\text{ k}\Omega$$

(a) La constante de tiempo efectiva es

$$\tau = CR = 2\text{ k}\Omega \times 0.1\ \mu\text{F} = 0.2\text{ ms}$$

(b) La frecuencia de corte es

$$\omega_o = 1/\tau = 1/0.2\text{ ms} = 5000\text{ rad/s, o } 795.8\text{ Hz}$$

(c) Para $\omega = 0$, el capacitor C se comporta como un circuito abierto, y el voltaje de salida tiene un valor finito. A frecuencias altas, que tienden a infinito ($\omega = \infty$), el capacitor C se comporta como un cortocircuito, y el voltaje de salida se vuelve cero. Se trata de un circuito pasabajas con $f_1 = 0$ y $f_2 = f_o = 795.8$ Hz. Por tanto, el ancho de banda es

$$\text{BW} = f_2 - f_1 = 795.8\text{ Hz}$$

EJEMPLO B.19

Cálculo de la constante de tiempo efectiva El circuito de la figura B.49 tiene $R_1 = R_2 = R_3 = 10$ kΩ y $C_1 = 0.1$ μF. Calcular **(a)** la constante de tiempo efectiva τ y **(b)** la frecuencia de corte ω_o.

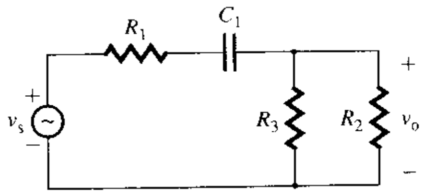
SOLUCIÓN

Si la fuente se sustituye por un cortocircuito, la resistencia efectiva es la suma de R_1 y $(R_2 \| R_3)$. Es decir,

$$R = R_1 + (R_2 \| R_3) = 10\text{ k} + 10\text{ k} \| 10\text{ k} = 15\text{ k}\Omega$$

www.elsolucionario.net

FIGURA B.49 Circuito del ejemplo B.19



(a) La constante de tiempo efectiva es

$$\tau = CR = 15\ \text{k} \times 0.1\ \mu\text{F} = 1.5\ \text{ms}$$

(b) La frecuencia de corte es

$$\omega_o = 1/\tau = 1/1.5\ \text{ms} = 667\ \text{rad/s, o}\ \ 106\ \text{Hz}$$

www.elsolucionario.net

www.elsolucionario.net

C

Modelo híbrido del BJT a frecuencia baja

El transistor bipolar puede representarse por medio de los parámetros híbridos (h). Si i_b, v_{be}, i_c y v_{ce} son las variables de señal pequeña del transistor, como se muestra en la figura C.1(a), entonces la relación que existe entre ellas y los parámetros híbridos es la siguiente:

$$v_{be} = h_{ie}i_b + h_{re}v_{ce} \tag{C.1}$$

y

$$i_c = h_{fe}i_b + h_{oe}v_{ce} \tag{C.2}$$

donde h_{ie} es la *resistencia de entrada en cortocircuito* (o simplemente resistencia de entrada), definida por

$$h_{ie} = \left.\frac{v_{be}}{i_b}\right|_{v_{ce}=0} \quad \text{(en ohms)} \tag{C.3}$$

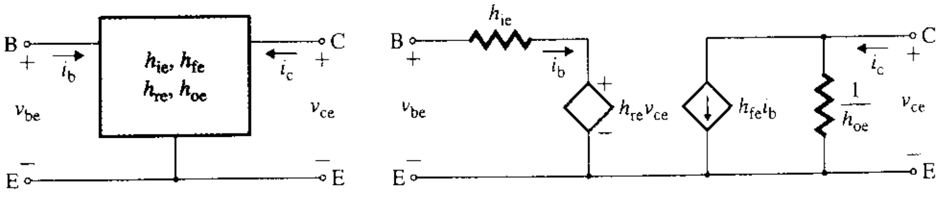
h_{re} es *la ganancia inversa en voltaje a circuito abierto* (o *relación de retroalimentación de voltaje*), definida por

$$h_{re} = \left.\frac{v_{be}}{v_{ce}}\right|_{i_b=0} \quad \text{(sin dimensiones)} \tag{C.4}$$

h_{fe} es la *relación de transferencia de corriente en cortocircuito* (o *ganancia en corriente de señal pequeña*), definida por

$$h_{fe} = \left.\frac{i_c}{i_b}\right|_{v_{ce}=0} \quad \text{(sin dimensiones)} \tag{C.5}$$

FIGURA C.1 Modelo híbrido a frecuencia baja



(a) Variables del transistor **(b) Modelo híbrido**

www.elsolucionario.net

y h_{oe} es la *admitancia de salida a circuito abierto* (o simplemente *admitancia de salida*), definida por

$$h_{oe} = \left.\frac{i_c}{v_{ce}}\right|_{i_b=0} \quad \text{(en siemens)} \tag{C.6}$$

La figura C.1(b) muestra el modelo híbrido a frecuencia baja. La entrada tiene una fuente de voltaje controlada por voltaje, donde el control es el voltaje de salida. El circuito de la salida contiene una fuente de corriente controlada por corriente, donde el control es la corriente de entrada. El subíndice e en los parámetros h indica que éstos corresponden a una configuración de emisor común. También es posible tener parámetros de esta clase para las configuraciones de base y colector común.

Los fabricantes de transistores BJT especifican los valores de los parámetros h de emisor común. El parámetro h_{re} toma en cuenta el efecto que tiene v_{CE} sobre i_B, y es muy pequeño, con un valor promedio de 0.5×10^{-4}. El parámetro h_{oe}, el cual representa la admitancia de la unión colector-emisor, también es muy pequeño; su valor promedio es 10^{-6} S. Es común omitir los parámetros h_{re} y h_{oe} del modelo del circuito, sin pérdida importante de exactitud, en particular cuando se hacen cálculos manuales.

Los parámetros del modelo π de la figura 5.6(a) pueden relacionarse con los parámetros h mediante la aplicación de pruebas de cortocircuito y circuito abierto. Los parámetros h_{ie} y h_{fe}, que son parámetros de cortocircuito, pueden obtenerse en términos de los parámetros del modelo π de la figura C.2(a) poniendo en cortocircuito las terminales del colector y el emisor.

$$h_{ie} = \left.\frac{v_{be}}{i_b}\right|_{v_{ce}=0} = r_\pi \| r_\mu = \frac{r_\pi r_\mu}{r_\pi + r_\mu} \tag{C.7}$$

$$h_{fe} = \left.\frac{i_c}{i_b}\right|_{v_{ce}=0} = \frac{g_m v_{be}}{v_{be}/r_\pi} = g_m r_\pi \tag{C.8}$$

Tal como se indica en la figura C.2(b), h_{oe} y h_{re} pueden obtenerse poniendo a circuito abierto las terminales de la base y el emisor, aplicando a continuación la regla del divisor de voltaje.

$$h_{re} = \left.\frac{v_{be}}{v_x}\right|_{i_b=0} = \frac{r_\pi}{r_\pi + r_\mu} \tag{C.9}$$

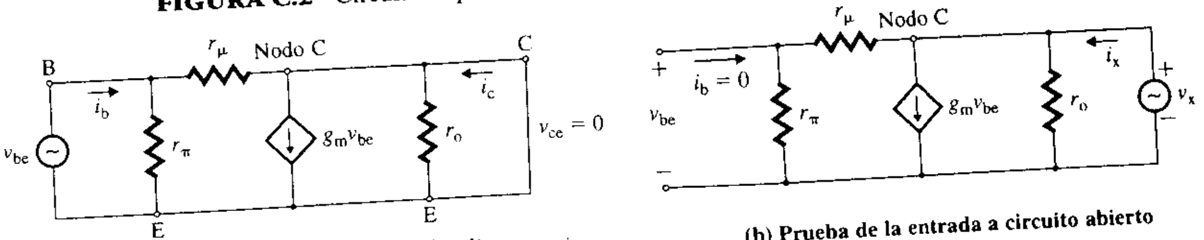
Al sumar las corrientes en el nodo del colector de la figura C.2(b), se tiene

$$i_x = \frac{v_x}{r_o} + g_m \frac{r_\pi v_x}{r_\pi + r_\mu} + \frac{v_x}{r_\pi + r_\mu} = v_x\left[\frac{1}{r_o} + \frac{g_m r_\pi + 1}{r_\pi + r_\mu}\right]$$

de donde

$$h_{oe} = \frac{i_x}{v_x} = \frac{1}{r_o} + \frac{g_m r_\pi + 1}{r_\pi + r_\mu} \tag{C.10}$$

FIGURA C.2 Circuitos equivalentes para la obtención de los parámetros h



(a) Prueba de la salida en cortocircuito

(b) Prueba de la entrada a circuito abierto

www.elsolucionario.net

Utilizando la ecuación (C.8) se tiene

$$r_\pi = \frac{h_{fe}}{g_m} \tag{C.11}$$

Combinando la ecuación (C.7) y el valor de h_{fe} que se obtiene de la ecuación (C.8), $h_{fe} = g_m r_\pi$, se tiene

$$r_\mu = \frac{r_\pi + r_\mu}{r_\pi} h_{ie} = \frac{h_{ie}}{h_{re}} \tag{C.12}$$

De las ecuaciones (C.10) y (C.8) se obtiene lo siguiente:

$$\frac{1}{r_o} = h_{oe} - \frac{g_m r_\pi + 1}{r_\pi + r_\mu} = h_{oe} - \frac{h_{fe} + 1}{r_\pi + r_\mu} \tag{C.13}$$

Si $h_{fe} >> 1$ y $r_\mu >> r_\pi$, que es lo más común, entonces la ecuación (C.13) puede sustituirse por la siguiente aproximación:

$$\frac{1}{r_o} \approx h_{oe} - \frac{h_{fe}}{r_\mu}$$

donde

$$r_o = \left[h_{oe} - \frac{h_{fe}}{r_\mu}\right]^{-1} = \frac{V_A}{I_C} \tag{C.14}$$

r_μ es muy grande y h_{re} en extremo pequeña. El modelo π de la figura 5.6(b) se vuelve similar al modelo h de la figura C.2(b) si se hace $r_\pi \equiv h_{ie}$, $\beta_f \equiv h_{fe}$ y $r_o \equiv 1/h_{oe}$. r_μ, al ser un circuito abierto, tiene un valor muy grande, el cual puede omitirse a menudo.

EJEMPLO C.1 ▸ **Conversión de parámetros híbridos en parámetros del modelo h** Los parámetros h de un transistor son los siguientes: $h_{ie} = 1\ k\Omega$, $h_{fe} = 100$, $h_{re} = 0.5 \times 10^{-4}$ y $h_{oe} = 10 \times 10^{-6}$ S. La corriente de polarización del colector I_C es de 11.62 mA. Calcular los parámetros del modelo π de señal pequeña del transistor. Supóngase que V_T es igual a 25.8 mV a una temperatura de 25°C.

SOLUCIÓN De la ecuación (5.10),

$$g_m = I_C/V_T = 11.62\ mA/25.8\ mV = 0.4504\ A/V$$

De la ecuación (C.11),

$$r_\pi = h_{fe}/g_m = 100/0.4504 = 222\ \Omega$$

De la ecuación (C.12),

$$r_\mu = h_{ie}/h_{re} = 1\ k\Omega/(0.5 \times 10^{-4}) = 20\ M\Omega$$

De la ecuación (C.14),

$$r_o = [h_{oe} - h_{fe}/r_\mu]^{-1} = [10 \times 10^{-6} - 100/(20 \times 10^6)]^{-1} = 200\ k\Omega$$

www.elsolucionario.net

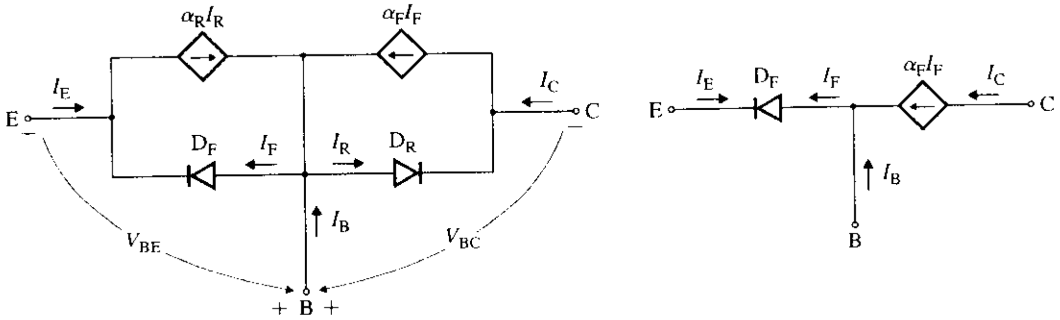
www.elsolucionario.net

D

Modelo de Ebers-Moll para transistores de unión bipolar

El transistor es un dispositivo no lineal que puede ser modelado utilizando las características no lineales de los diodos. El modelo de Ebers-Moll es un modelo de señal grande que comúnmente se utiliza para modelar los BJT. Una versión del modelo se basa en suponer un diodo con polarización directa y un diodo con polarización inversa. Esta configuración aparece en la figura D.1 para un transistor *npn*. Este modelo, conocido como *versión de inyección* del modelo de Ebers-Moll, es válido para las regiones activa, de saturación y de corte. Bajo condiciones de funcionamiento normal dentro de la región activa, una unión del BJT tiene polarización directa, y la otra, inversa.

FIGURA D.1 Versión de inyección del modelo de Ebers-Moll para un transistor *npn*



(a) Versión de inyección del modelo

(b) Versión de inyección aproximada del modelo

Los diodos emisor-base y colector-base pueden ser descritos utilizando la característica del diodo Shockley de la ecuación (2.1):

$$I_F = I_{ES}\left(\exp \frac{V_{BE}}{V_T} - 1\right) \qquad \textbf{(D.1)}$$

$$I_R = I_{CS}\left(\exp \frac{V_{BC}}{V_T} - 1\right) \qquad \textbf{(D.2)}$$

www.elsolucionario.net

donde $V_T = kT/q = 25.8$ mV a 25 °C

I_{ES} = corriente de saturación inversa base-emisor del diodo

I_{CS} = corriente de saturación inversa base-colector del diodo

Tanto I_{ES} como I_{CS} dependen de la temperatura. Si $V_{BE} > 0$, el diodo D_F tiene polarización directa y su corriente I_F genera una corriente correspondiente $\alpha_F I_F$. Si $V_{BC} > 0$, el diodo D_R tiene polarización inversa. A fin de designar, respectivamente, las condiciones directa e inversa, se utilizarán los subíndices F y R. Aplicando en las terminales del colector y el emisor la LKC, la corriente del emisor I_E es

$$I_E = -I_F + \alpha_R I_R$$
$$= -I_{ES}\left(\exp\frac{V_{BE}}{V_T} - 1\right) + \alpha_R I_{CS}\left(\exp\frac{V_{BC}}{V_T} - 1\right) \qquad \textbf{(D.3)}$$

y la corriente de colector I_C es

$$I_C = \alpha_F I_F - I_R$$
$$= \alpha_F I_{ES}\left(\exp\frac{V_{BE}}{V_T} - 1\right) - I_{CS}\left(\exp\frac{V_{BC}}{V_T} - 1\right) \qquad \textbf{(D.4)}$$

Si $V_{BE} = 0$, $\alpha_R I_{CS} = I_S$ representa la corriente de fuga de saturación inversa del diodo D_R. De manera similar, si $V_{BE} = 0$, $\alpha_F I_{ES} = I_S$ representa la corriente de fuga de saturación inversa del diodo D_F. Si se supone que los diodos son ideales, las corrientes de fuga de saturación directa e inversa estarán relacionadas mediante

$$\alpha_R I_{CS} = \alpha_F I_{ES} = I_S \qquad \textbf{(D.5)}$$

donde I_S se conoce como *corriente de saturación del transistor.*

La corriente de colector a base, con el emisor a circuito abierto se puede obtener suponiendo que $I_C = I_{CBO}$ y $I_E = 0$. Ya que es normal que la unión colector-base esté polarizada a la inversa, $V_{BC} < 0$ y $|V_{BC}| >> V_T$, exp $(V_{BC}/V_T) << 1$. Bajo estas condiciones, en las ecuaciones (D.3) y (D.4) se obtiene

$$0 = -I_{ES}\left(\exp\frac{V_{BE}}{V_T} - 1\right) - \alpha_R I_{CS}$$

$$I_{CBO} = \alpha_F I_{ES}\left(\exp\frac{V_{BE}}{V_T} - 1\right) + I_{CS}$$

Al despejar I_{CBO} en estas dos ecuaciones, se tiene

$$I_{CBO} = -\alpha_F\alpha_R I_{CS} + I_{CS} = (1 - \alpha_R\alpha_F)I_{CS} = I_{CS} - \alpha_F I_S \qquad \textbf{(D.6)}$$

La corriente de emisor a base, con el colector a circuito abierto, puede obtenerse suponiendo que $I_E = I_{EBO}$ y que $I_C = 0$. Puesto que la unión del emisor está polarizada a la inversa, $V_{BE} < 0$ (esto es, $V_{EB} > 0$) y $|V_{BE}| >> V_T$, exp $(V_{BE}/V_T) << 1$. Las ecuaciones (D.3) y (D.4) dan

$$I_{EBO} = I_{ES} + \alpha_R I_{CS}\left(\exp\frac{V_{BC}}{V_T} - 1\right)$$

$$0 = -\alpha_F I_{ES} - I_{CS}\left(\exp\frac{V_{BC}}{V_T} - 1\right)$$

Al despejar I_{EBO} de estas dos ecuaciones, se obtiene

$$I_{EBO} = I_{ES} - \alpha_R\alpha_F I_{ES} = (1 - \alpha_R\alpha_F)I_{ES} \qquad \textbf{(D.7)}$$

www.elsolucionario.net

De acuerdo con las ecuaciones (D.5), (D.6) y (D.7),

$$\alpha_F I_{EBO} = I_{ES}(1 - \alpha_R\alpha_F)\alpha_F = \alpha_R I_{CS}(1 - \alpha_R\alpha_F) = \alpha_R I_{CBO} \tag{D.8}$$

En vista de que el diodo D_F está con polarización directa y D_R lo está a la inversa, $V_{EB} < V_{BC}$. Por tanto, I_{EBO} es menor que I_{CBO}, y α_F es mayor que α_R. En la región activa, el diodo D_R está polarizado a la inversa, e $I_R \approx 0$. Esto es, $I_E = -I_F$ e $I_C = \alpha_F I_F = -\alpha_F I_E$. Por tanto, la figura D.1(a) se puede aproximar con la figura D.1(b).

El modelo del circuito de la figura D.1(a) relaciona las fuentes dependientes con las corrientes del diodo. En el análisis de circuito resulta conveniente expresar la fuente de corriente en una forma que resulte controlada por las corrientes en las terminales. Eliminando exp $(V_{BE}/V_T) - 1$ de las ecuaciones (D.3) y (D.4) y después utilizando la ecuación (D.6) se obtiene

$$I_C = -\alpha_F I_E - (1 - \alpha_F\alpha_R)I_{CS}\left(\exp\frac{V_{BC}}{V_T} - 1\right)$$

$$= -\alpha_F I_E - I_{CBO}\left(\exp\frac{V_{BC}}{V_T} - 1\right) \tag{D.9}$$

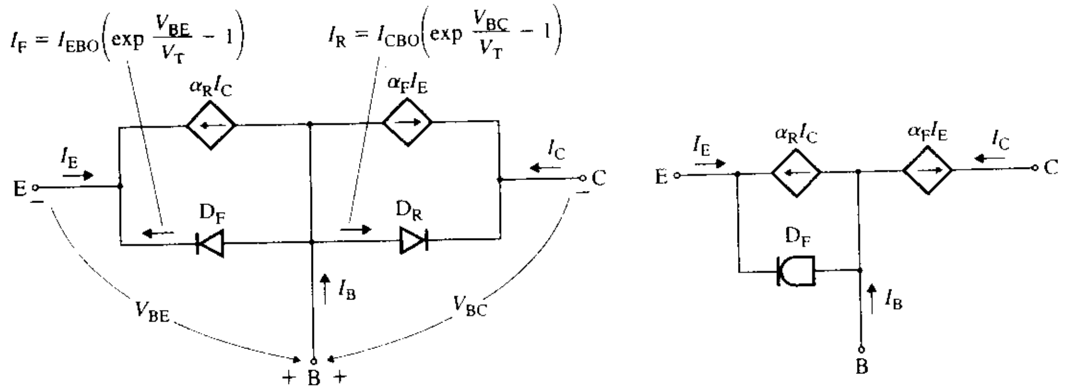
De manera similar, eliminando exp $(V_{BC}/V_T) - 1$ de las ecuaciones (D.3) y (D.4) y luego utilizando la ecuación (D.7),

$$I_E = -\alpha_R I_C - (1 - \alpha_R\alpha_F)I_{ES}\left(\exp\frac{V_{BE}}{V_T} - 1\right)$$

$$= -\alpha_R I_C - I_{EBO}\left(\exp\frac{V_{BE}}{V_T} - 1\right) \tag{D.10}$$

El modelo del circuito que corresponde a las ecuaciones (D.9) y (D.10) aparece en la figura D.2(a). Las fuentes de corriente están controladas por la corriente del colector I_C y por la corriente del emisor I_E. Este modelo, conocido como la *versión de transporte* del modelo de Ebers-Moll, normalmente se utiliza en simulaciones por computadora con PSpice/SPICE. De hecho, los modelos lineales de la figura 5.6 son las versiones aproximadas del modelo de Ebers-Moll de la figura D.2(a).

FIGURA D.2 Versión de transporte del modelo de Ebers-Moll



(a) Versión de transporte del modelo

(b) Versión de transporte aproximada del modelo

Suponiendo que $V_{BC} > 0$ e $I_R \approx 0$, $I_C = -\alpha_F I_E$, y la figura D.2(a) se puede aproximar utilizando la figura D.2(b). Si se sustituye $I_C = -\alpha_F I_E$, la ecuación (D.10) se transforma en

$$I_E = \alpha_R\alpha_F I_E - I_{EBO}\left(\exp\frac{V_{BE}}{V_T} - 1\right)$$

www.elsolucionario.net

que relaciona a I_E con α_R, α_F y V_{BE} mediante

$$I_E = \frac{I_{EBO} \exp(V_{BE}/V_T - 1)}{1 - \alpha_R \alpha_F} \tag{D.11}$$

I_{ES} e I_{CS} también se conocen como *corrientes de saturación en cortocircuito*, en tanto que I_{CBO} e I_{EBO} se conocen como *corrientes de saturación a circuito abierto*. Obsérvese que las versiones de transporte y de inyección del modelo de Ebers-Moll son intercambiables. Una vez que se conocen los parámetros de una versión, es posible determinar los parámetros de la otra.

EJEMPLO D.1

Cálculo de las corrientes para el modelo de Ebers-Moll de un transistor *npn* Un transistor *npn* está polarizado de forma que $V_{BE} = 0.3$ V y $V_{CE} = 6$ V. Si $\alpha_F = 0.99$, $\alpha_R = 0.90$ e $I_{CBO} = 5$nA, calcular todas las corrientes para la versión de inyección del modelo de Ebers-Moll de la figura D.1(a). Suponer un voltaje térmico $V_T = 25.8$ mV.

SOLUCIÓN

$V_T = 25.8$ mV $= 0.0258$ V. Puesto que V_{BE} es positivo, la unión base-emisor está polarizada directamente. El voltaje en la unión colector-base es

$$V_{CB} = V_{CE} + V_{EB} = V_{CE} - V_{BE} = 6 - 0.3 = 5.7 \text{ V}$$

o

$$V_{BC} = -5.7 \text{ V}$$

Como V_{CB} es positivo, la unión colector-base está polarizada inversamente, y el transistor funciona en la región activa. De acuerdo con la ecuación (D.8),

$$I_{EBO} = \alpha_R I_{CBO}/\alpha_F = 0.9 \times 5 \text{ nA}/0.99 = 4.545 \text{ nA}$$

De la ecuación (D.6),

$$I_{CS} = I_{CBO}/(1 - \alpha_R \alpha_F) = 5 \text{ nA}/(1 - 0.9 \times 0.99) = 45.87 \text{ nA}$$

Con la ecuación (D.7),

$$I_{ES} = I_{EBO}/(1 - \alpha_R \alpha_F) = 4.545 \text{ nA}/(1 - 0.9 \times 0.99) = 41.697 \text{ nA}$$

De acuerdo con la ecuación (D.1), la corriente de polarización directa del diodo es

$$I_F = 41.697 \times 10^{-9} \times \left(\exp \frac{0.3}{0.0258} - 1\right) \approx 4.678 \text{ mA}$$

De la ecuación (D.2), la corriente de polarización inversa del diodo es

$$I_R = 45.87 \times 10^{-9} \times \left(\exp \frac{-5.7}{0.0258} - 1\right) \approx -45.87 \text{ nA}$$

y

$$\alpha_R I_R \approx -0.9 \times 45.87 \text{ nA} = -41.28 \text{ nA}$$
$$\alpha_F I_F \approx 0.99 \times 4.678 \text{ mA} = 4.63 \text{ mA}$$
$$I_E = -I_F + \alpha_R I_R = -4.678 \times 10^{-3} - 41.28 \times 10^{-6} \approx -4.719 \text{ mA}$$
$$I_C = \alpha_F I_F - I_R = 4.63 \times 10^{-3} + 45.87 \times 10^{-9} \approx 4.63 \text{ mA}$$
$$I_B = -(I_E + I_C) = -(-4.719 \times 10^{-3} + 4.63 \times 10^{-3}) = 89 \text{ }\mu\text{A}$$

EJEMPLO D.2

Cálculo de las corrientes para el modelo de Ebers-Moll de un transistor *pnp* Los parámetros del modelo de transistor *pnp* de la figura 5.2(b) son: $\alpha_R = 0.9$, $\alpha_F = 0.99$, $I_{ES} \approx I_{CS} = 45$ nA, $V_{EB} = 0.4$ V y $V_{CB} = 0.3$ V. Calcular **(a)** las corrientes para la versión de transporte del modelo de Ebers-Moll de la figura D.2(a) y **(b)** $\beta_F = \beta_{\text{forzada}}$. Suponer un voltaje térmico $V_T = 25.8$ mV.

SOLUCIÓN

Para $V_{EB} = 0.4$ V y $V_{CB} = 0.3$ V, las uniones colector-base y emisor-base están con polarización directa. Por tanto, el transistor está operando en la región de saturación.

www.elsolucionario.net

(a) Para un transistor *pnp*, todas las polaridades de los voltajes y las direcciones de las corrientes estarán invertidas; por tanto, las ecuaciones (D.3) y (D.4) se transforman en

$$I_E = I_{ES}\left(\exp\frac{V_{EB}}{V_T} - 1\right) - \alpha_R I_{CS}\left(\exp\frac{V_{CB}}{V_T} - 1\right) \tag{D.12}$$

$$= 45 \times 10^{-9}\left(\exp\frac{0.4}{25.8\text{ m}} - 1\right) - 0.9 \times 45 \times 10^{-9}\left(\exp\frac{0.3}{25.8\text{ m}} - 1\right)$$

$$= 243.48\text{ mA} - 4.54\text{ mA} = 238.94\text{ mA}$$

y

$$I_C = -\alpha_F I_{ES}\left(\exp\frac{V_{EB}}{V_T} - 1\right) + I_{CS}\left(\exp\frac{V_{CB}}{V_T} - 1\right) \tag{D.13}$$

$$= -0.99 \times 45 \times 10^{-9}\left(\exp\frac{0.4}{25.8\text{ m}} - 1\right) + 45 \times 10^{-9}\left(\exp\frac{0.3}{25.8\text{ m}} - 1\right)$$

$$= -241.04\text{ mA} + 5.05\text{ mA} = -235.99\text{ mA}$$

Por consiguiente, $I_B = -(I_E + I_C) = -(238.94 - 235.99) = -2.95$ mA

(b) Dado que el transistor está funcionando en la región de saturación, el valor de la ganancia en corriente directa se hace menor que la correspondiente a la región activa. La ganancia en corriente directa se conoce como *ganancia en corriente forzada* β_{forzada}:

$$\beta_{\text{forzada}} = I_C/I_B = 235.99\text{ mA}/2.95\text{ mA} = 80$$

EJEMPLO D.3 **Cálculo del voltaje de saturación colector-emisor de un BJT** Un transistor *npn* está funcionando en la región de saturación, y sus parámetros son: $\alpha_R = 0.9$, $\alpha_F = 0.989$ y $V_T = 25.8$ mV. Calcular el voltaje de saturación colector-emisor $V_{CE(sat)}$.

SOLUCIÓN De la ecuación (5.3),

$$\beta_F = \alpha_F/(1 - \alpha_F) = 0.989/(1 - 0.989) = 89.91$$

Se sabe que

$$V_{BC} = V_{BE} + V_{EC} = V_{BE} - V_{CE}$$

En la región de saturación, $V_{BE} > 0$ y $V_{BC} > 0$. Esto es,

$$\exp(V_{BE}/V_T) >> 1 \qquad \text{y} \qquad \exp(V_{BC}/V_T) >> 1$$

Utilizando las ecuaciones (D.3) y (D.5), se obtiene

$$I_E = -I_{ES}e^{V_{BE}/V_T} + \alpha_F I_{ES}e^{V_{BC}/V_T}$$
$$\approx -I_{ES}e^{V_{BE}/V_T} + \alpha_F I_{ES}e^{(V_{BE}-V_{CE})/V_T}$$
$$\approx -I_{ES}e^{V_{BE}/V_T}[1 - \alpha_F e^{-V_{CE}/V_T}]$$

Pero $I_E + I_C + I_B = 0$, así que $-I_E = (I_C + I_B)$. Esto es,

$$I_C + I_B = I_{ES}e^{V_{BE}/V_T}[1 - \alpha_F e^{-V_{CE}/V_T}] \tag{D.14}$$

De manera similar, utilizando las ecuaciones (D.4) y (D.5), se obtiene

$$I_C = \alpha_F I_{ES}\left(\exp\frac{V_{BE}}{V_T} - 1\right) - I_{CS}\left(\exp\frac{V_{BC}}{V_T} - 1\right)$$

$$= \alpha_F I_{ES}e^{V_{BE}/V_T}\left[1 - \frac{1}{\alpha_R}e^{-V_{CE}/V_T}\right] \tag{D.15}$$

Al dividir la ecuación (D.14) entre (D.15), se tiene

$$\frac{I_C + I_B}{I_C} = 1 + \frac{I_B}{I_C} = \frac{1 - \alpha_F e^{-V_{CE}/V_T}}{\alpha_F\left(1 - \frac{1}{\alpha_R}e^{-V_{CE}/V_T}\right)}$$

www.elsolucionario.net

que, después de la simplificación, se transforma en

$$V_{CE} = V_T \ln \left\{ \frac{\alpha_F\left[1 + \frac{I_C}{I_B}(1 - \alpha_R)\right]}{\alpha_R\left[\alpha_F + \frac{I_C}{I_B}(\alpha_F - 1)\right]} \right\} \tag{D.16}$$

En la región activa, la corriente de la base I_B está relacionada con la corriente del colector I_C mediante $I_B = I_C/\beta_F$. Se considera que la región de saturación empieza en el punto en que la ganancia en corriente en condiciones de polarización directa β_F es de 90% del valor correspondiente a la región activa. Esto es, $\beta_{sat} = \beta_{forzada} = 0.9\beta_F$ e $I_C = 0.9 I_B \beta_F$. La ecuación (D.15) da el voltaje de saturación colector-emisor como

$$V_{CE(sat)} = V_T \ln \left\{ \frac{\alpha_F[1 + 0.9\beta_F(1 - \alpha_R)]}{\alpha_R[\alpha_F + 0.9\beta_F(\alpha_F - 1)]} \right\}$$

Sustituyendo $\beta_F = \alpha_F/(1 - \alpha_F)$ en el denominador, da

$$V_{CE(sat)} = V_T \ln \left[\frac{1 + 0.9\beta_F(1 - \alpha_R)}{\alpha_R(1 - 0.9)} \right] \tag{D.17}$$

Para $V_T = 0.0258$ V, $\alpha_R = 0.9$ y $\beta_F = 89.91$, se tiene

$$V_{CE(sat)} = 0.0258 \times \ln \left[\frac{1 + 0.9 \times 89.91 \times (1 - 0.9)}{0.9 \times (1 - 0.9)} \right] = 0.119 \text{ V}$$

www.elsolucionario.net

E

Componentes pasivos

E.1 *Resistores*

TABLA E.1 Valores estándar (en ohms) para resistores de película metálica (tolerancia ±1%) y resistores de carbón (tolerancia ±5% y ±10%)

1%	5%	10%	1%	5%	10%	1%	5%	10%	1%	5%	10%
10.0	10	10	20.0	20		40.2			61.9	62	
10.2			20.5			41.2			63.4		
10.5			21.0			42.2			64.9		
10.7			21.5			43.2	43		66.5		
11.0	11		22.1	22	22	44.2			68.1	68	68
11.3			22.6			45.3			69.8		
11.5			23.2			46.4			71.5		
11.8	12	12	23.7			47.5	47	47	73.2		
12.1			24.3	24		48.7			75.0	75	
12.4			24.9			49.9			76.8		
12.7			25.5			51.1	51		78.7		
13.0	13		26.1			52.3			80.6		
13.3			26.7	27	27	53.6			82.5	82	82
13.7			27.4			54.9			84.5		
14.0			28.0			56.2	56	56	86.6		
14.3			28.7			57.6			88.7		
14.7			29.4			59.0			90.9	91	
15.0	15	15	30.1	30		60.4			93.1		
15.4			30.9						95.3		
15.8			31.6						97.6		
16.2	16		32.4	33	33						
16.5			33.2								
16.9			34.0								
17.4			34.8								
17.8			35.7	36							
18.2	18	18	36.5								
18.7			37.4								
19.1			38.3								
19.6			39.2	39	39						

www.elsolucionario.net

NOTA:
Los valores disponibles para resistores de carbón son $1\ \Omega \leq R \leq 100\ \text{M}\Omega$, y para los de película metálica son $10\ \Omega \leq R \leq 10\ \text{M}\Omega$. Los valores disponibles se obtienen al multiplicar la secuencia de números por una potencia de 10 (es decir, $10^{-1}, 10^{0}, 10^{1}, 10^{2}, 10^{3}, 10^{4}$, etc.).

TABLA E.2 Valores estándar (en ohms) para resistores de alambre arrollado (tolerancia ±5%)

0.008	0.75	7.5	27	62	180	450	1 k	4 k
0.01	1.0	8	30	70	200	470	1.2 k	5 k
0.02	1.5	10	33	75	220	500	1.3 k	10k
0.03	2.0	12	35	80	250	560	1.5 k	15 k
0.05	2.5	15	40	82	270	600	1.8 k	20 k
0.1	3.0	16	45	100	300	680	2 k	25 k
0.15	3.3	20	47	110	330	700	2.2 k	40 k
0.2	4.0	22	50	120	390	750	2.5 k	50 k
0.26	5.0	22.5	56	150	400	910	3 k	100 k
0.3	6	25	60	160	430		3.5 k	150 k
0.5	7							

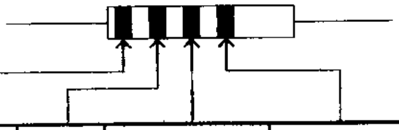
TABLA E.3 Disipaciones nominales de potencia de los resistores

Tipo	Tolerancia	Disipación nominal de potencia
Resistores de carbón	5% y 10%	$\frac{1}{8}$ W
		$\frac{1}{4}$ W
		$\frac{1}{2}$ W
		1 W
		2 W
Resistores de película metálica	1%	$\frac{1}{8}$ W
		$\frac{1}{4}$ W
		$\frac{1}{2}$ W
Resistores de alambre arrollado	5%	5 W
		12 W
		25 W
		50 W
		100 W
		225 W

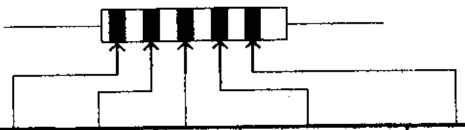
www.elsolucionario.net

TABLA E.4 Código de colores para resistores

Resistores de carbón



Resistores de película metálica



1er. dígito	2o. dígito	Multiplicador	Tolerancia	Color	1er. dígito	2o. dígito	3er. dígito	Multiplicador	Tolerancia
0	0	$10^0 = 1$	—	Negro	0	0	0	$10^0 = 1$	—
1	1	$10^1 = 10$	—	Café	1	1	1	$10^1 = 10$	±1%
2	2	$10^2 = 100$	—	Rojo	2	2	2	$10^2 = 100$	—
3	3	$10^3 = 1$ k	—	Naranja	3	3	3	$10^3 = 1$ k	—
4	4	$10^4 = 10$ k	—	Amarillo	4	4	4	$10^4 = 10$ k	—
5	5	$10^5 = 100$ k	—	Verde	5	5	5	$10^5 = 100$ k	—
6	6	$10^6 = 1$ M	—	Azul	6	6	6	$10^6 = 1$ M	—
7	7	$10^7 = 10$M	—	Violeta	7	7	7	$10^7 = 10$ M	—
8	8		—	Gris	8	8	8		—
9	9		—	Blanco	9	9	9		—
—	—		±5%	Oro	—	—	—		—
—	—		±10%	Plata	—	—	—		—
—	—		±20%	Sin franja	—	—	—		—

E.2 *Potenciómetros*

TABLA E.5 Valores estándar (en ohms) para potenciómetros lineales de carbón (tolerancia ±10%; disipación nominal de potencia 2.25 W)

50	1 k	10 k	100 k	1 M
150	1.5 k	15 k	150 k	1.5 M
200	2 k	20 k	200 k	2 M
250	2.5 k	25 k	250 k	2.5 M
350	3.5 k	35 k	350 k	3.5 M
500	5 k	50 k	500 k	5 M
750	7.5 k	75 k	750 k	

TABLA E.6 Valores estándar (en ohms) para potenciómetros de plástico conductor (tolerancia ±10%; disipación nominal de potencia $\frac{1}{2}$ W)

250			
1 k	10 k	100 k	1 M
2.5 k	25 k	250 k	2.5 M
5 k	50 k	500 k	5 M

TABLA E.7 Valores estándar (en ohms) para potenciómetros de CERMET (tolerancia ±10%; disipación nominal de potencia $\frac{1}{2}$ W)

50				
100	1 k	10 k	100 k	1 M
200	2 k	20 k	200 k	2 M
500	5 k	50 k	500 k	

www.elsolucionario.net

E.3 Capacitores

TABLA E.8 Valores estándar para capacitores electrolíticos de aluminio polarizados (tolerancia −10% a +50%)

Voltaje (V)	Capacitancia (μF)	Voltaje (V)	Capacitancia (μF)	Voltaje (V)	Capacitancia (μF)
10	22	25	10	50	0.1
	33		22		0.22
	47		33		0.33
	100		47		0.47
	220		100		1.0
	330		220		2.2
	470		330		3.3
	1000		470		4.7
	2200		1000		10
	3300		2200		22
	4700		3300		33
	6800		4700		47
	10000				100
					220
					330
					470
					1000
					2200

TABLA E.9 Valores estándar para capacitores cerámicos de disco (tolerancia ±10%)

Voltaje (V)	Capacitancia (pF)
200	10
	15
	22
	33
	47
	68
	100
	150
	220
	330
	470
	680
	1000
	1500
	2200
	3300
	4700
	6800
	10 000
	15 000

www.elsolucionario.net

TABLA E.10 Valores estándar para capacitores de poliéster mylar (tolerancia ±10%)

Voltaje (V)	Capacitancia (μF)
100	0.001
	0.0015
	0.0022
	0.0033
	0.0047
	0.0068
	0.0082
	0.01
	0.015
	0.022
	0.027
	0.033
	0.039
	0.047
	0.056
	0.068
	0.082
	0.1
	0.12
	0.15
	0.18
	0.22
	0.27
	0.33
	0.39
	0.47
	0.56
	0.68
	0.82
	1

TABLA E.11 Valores estándar para capacitores variables de cerámica (tolerancia ±10%)

	Capacitancia (pF)	
Voltaje (V)	mín	máx
250	1	4.5
	2.5	10
	4	18
	6	35
	7	40
	8	50

www.elsolucionario.net

www.elsolucionario.net

Problemas de diseño

Proyectos de diseño pequeños

F.1 Diseñe un circuito que sume las señales generadas por los electrodos de un electrocardiógrafo. La salida se puede expresar en función de las señales de entrada (V_A, V_B, V_C y V_D) como sigue:

$$V_O = 1.4V_A + 5V_B + 3V_C + 0.6V_D$$

La exactitud debe ser superior a 2%. Las fuentes de alimentación de cd son ± 15 V.

F.2 Diseñe un amplificador BJT de separación que tenga una ganancia en voltaje a frecuencia media $|A_v| = v_L/v_s \approx 1$ y una resistencia de entrada $R_{ent} = v_s/i_s \geq 50$ kΩ. La resistencia de carga es R_L = 10 kΩ. Suponga una resistencia de fuente R_S = 500 Ω y V_{CC} = 15 V.

F.3 Diseñe un amplificador FET de separación que tenga una ganancia en voltaje a frecuencia media $|A_v| = v_L/v_s \approx 1$ y una resistencia de entrada $R_{ent} = v_s/i_s \geq 500$ kΩ. La resistencia de carga es R_L = 10 kΩ. Suponga una resistencia de fuente R_S = 500 Ω y V_{DD} = 15 V.

F.4 Diseñe un amplificador BJT de separación con una carga activa con una ganancia en voltaje a frecuencia media $|A_v| = v_L/v_s \approx 1$ y una resistencia de salida $R_{ent} = v_s/i_s \geq 50$ kΩ. La resistencia de carga es R_L = 10 kΩ. Suponga una resistencia de fuente R_S = 500 Ω y $V_{CC} = -V_{EE}$ = 15 V.

Proyectos de diseño medianos

F.5 Diseñe una fuente de alimentación de cd para un equipo electrónico a partir de una alimentación de ca de 120 V (rms) ± 10%, 60 Hz. La carga requiere ±12 V ±5% a 0.5 A. Utilice sólo dispositivos discretos y diseñe en función de un costo mínimo.

F.6 **(a)** Diseñe un amplificador JFET con una ganancia en voltaje a frecuencia media $|A_v| = v_L/v_s = 20 \pm 5\%$. La resistencia de carga es R_L = 10 kΩ. Suponga una resistencia de fuente R_S = 500 Ω y V_{DD} = 15 V.

(b) Modifique el diseño de manera que el amplificador funcione en el intervalo de frecuencia desde 10 Hz hasta 100 kHz.

F.7 **(a)** Diseñe un amplificador con JFET para obtener una ganancia en voltaje a frecuencia media $|A_v| = v_L/v_s = 20 \pm 5\%$. La resistencia de carga es R_L = 10 kΩ. Suponga una resistencia de fuente R_S = 1.5 Ω y V_{DD} = 15 V.

(b) Modifique el diseño de manera que el amplificador funcione en el intervalo de frecuencia desde 5 Hz hasta 50 kHz.

www.elsolucionario.net

F.8 **(a)** Diseñe un amplificador MOSFET para obtener una ganancia en voltaje a frecuencia media $|A_v| = v_L/v_s = 10 \pm 5\%$. La resistencia de carga es $R_L = 10\ k\Omega$. Suponga una resistencia de fuente $R_S = 1.5\ k\Omega$ y $V_{DD} = 12$ V.

(b) Modifique el diseño de manera que el amplificador funcione en el intervalo de frecuencia desde 10 Hz hasta 50 kHz.

F.9 **(a)** Diseñe un amplificador NMOS con una carga activa para obtener una ganancia en voltaje a frecuencia media $|A_v| = v_L/v_s \geq 250 \pm 5\%$. La resistencia de carga es $R_L = 20\ k\Omega$. Suponga una resistencia de fuente $R_S = 1.5\ k\Omega$ y $V_{DD} = 15$ V.

(b) Modifique el diseño de manera que el amplificador funcione en el intervalo de frecuencia desde 10 Hz hasta 50 kHz.

Proyectos de diseño grandes

F.10 La señal de entrada de un amplificador es $v_s = 2$ mV. La resistencia de la fuente es $R_S = 1\ k\Omega$.

(a) Diseñe un amplificador con BJT para obtener una ganancia en voltaje a frecuencia media A_v ($= v_L/v_s$ con una resistencia de carga $R_L = 10\ k\Omega$) mayor que 650. La resistencia de entrada R_{ent} del amplificador debe ser mayor que 70 kΩ, y la resistencia de salida R_{sal} debe ser menor que 250 Ω. El voltaje de alimentación de cd es $V_{CC} = 12$ V.

(b) Modifique el diseño de manera que el amplificador funcione en el intervalo de frecuencia desde 10 kHz hasta 80 kHz.

(c) Aplique retroalimentación y modifique el diseño. La resistencia de entrada debe incrementarse en un factor de 20 (esto es, $R_{if} \geq 20\ R_{ent}$), y la resistencia de salida debe reducirse en un factor de 20 (esto es, $R_{of} = R_o/20$).

(d) Aplique retroalimentación y modifique el diseño de manera que el amplificador oscile a una frecuencia $f_o = 20$ kHz.

F.11 La señal de entrada de un amplificador es $v_s = 2$ mV. La resistencia de la fuente es $R_S = 1\ k\Omega$.

(a) Diseñe un amplificador FET que tenga una ganancia en voltaje a frecuencia media A_v ($= v_L/v_s$ con una resistencia de carga $R_L = 10\ k\Omega$) mayor que 450. La resistencia de entrada R_{ent} del amplificador debe ser mayor que 500 kΩ, y la resistencia de salida R_{sal} debe ser menor que 250 Ω. El voltaje de alimentación de cd es $V_{DD} = 12$ V.

(b) Modifique el diseño de manera que el amplificador funcione en el intervalo de frecuencia desde 20 kHz hasta 60 kHz.

(c) Aplique retroalimentación y modifique el diseño. La resistencia de entrada deberá incrementarse en un factor de 10 (esto es, $R_{if} \geq 10\ R_{ent}$), y la resistencia de salida debe reducirse en un factor de 10 (esto es, $R_{of} \leq R_o/10$).

(d) Aplique retroalimentación y modifique el diseño de manera que el amplificador oscile a una frecuencia $f_o = 20$ kHz.

F.12 Diseñe un amplificador operacional con una ganancia diferencial de señal grande de $10^3 \pm 10\%$. La resistencia de entrada debe ser mayor que 100 kΩ ± 5%, y la resistencia de salida debe ser menor que 210 Ω ± 5%. El amplificador operacional debe tener una relación de rechazo de modo común CMRR = $10^4 \pm 10\%$. El ancho de banda de ganancia unitaria debe ser mejor que $10^4 \pm 10\%$.

www.elsolucionario.net

Respuestas a problemas seleccionados

Capítulo 1

1.5 80, 60°

1.7 6.66 ms

1.9 **(a)** $v_{CE} = (6 + 0.1 \text{ sen } 2000\pi t)$ V, $v_{BE} = (700 + 1 \text{ sen } 2000\pi t)$ mV **(b)** 100

1.10 **(a)** $v_{DS} = (6 + 0.05 \text{ sen } 1000\pi t)$ V, $v_{GS} = (3 + 0.002 \text{ sen } 1000\pi t)$ V **(b)** 25

Capítulo 2

2.1 4/3 mA, 40/3 V

2.3 $v_O = (2 + 1 \text{ sen } 2000\pi t)$ V

2.6 **(b)** 2.14×10^{-14} A

2.10 3.56 mA

2.16 **(a)** 3.58 V, 6.42 mA

2.19 **(a)** 0.613 V, 18.8 mA **(b)** 16.3 Ω **(c)** 0.3 V **(d)** $2.36 \angle 79.2°$ mV rms

2.23 −0.672 V

2.26 **(a)** 6.73 V **(b)** 6.715 V, 6.707 V **(c)** 2.5 V **(d)** 9.66 mA

2.28 1317 Ω, 131.7 mW

2.31 **(a)** $R_1 = 1398$ kΩ, $R_2 = 66.7$ kΩ

2.34 **(a)** $v_{D2} = V_Z$, $v_{D1} = V_S - v_{D2}$ **(b)** $v_{D1} = 0.8$ V, $V_{D2} = 6.7$ V **(c)** 115.3 mA

Capítulo 3

3.2
$$v_O(t) = \frac{169.7}{\pi} + \frac{169.7}{2} \text{ sen } 314t - \frac{2 \times 169.7}{\pi} \cos 628t + \frac{2 \times 169.7}{15\pi} \cos 1256t - \frac{2 \times 169.7}{35\pi} \cos 1884t + \cdots$$

3.4 **(a)** 5/4 V **(b)** 2.04 V **(c)** 0.577 V

www.elsolucionario.net

3.6 $v_O(t)\,\frac{2\,V_m}{\pi}\left[1 + 2\sum_{n=1}^{\infty}\frac{1}{(1-4n^2)}\cos n\omega_o t\right]$, $f_o = 50$ Hz, $V_m = 31.1$ V

3.8 **(a)** 566.5 V **(b)** 1.0396

3.9 **(a)** $R_s = 3485\ \Omega$

3.13 **(a)** 14.9 H

3.15 **(a)** 64 μF

3.16 **(a)** 126 μF **(b)** $V_{o(cd)} = 169.7$ V, $V_{(\text{sin carga})} = 158.7$ V

3.19 **(a)** 6.47 H

3.22 **(a)** 150 V, 0.4714

3.25 **(a)** 70 Ω, 100 kΩ, 0. 1 μF

3.26 **(a)** $R_s = 50\ \Omega$, 100 kΩ, 0.1 μF

Capítulo 4

4.1 **(a)** 42.28 dB, 62.28 dB, 104.56 dB, 50 kΩ **(b)** 0.94% (e) 115.4mV

4.4 **(a)** 133.6, 56.84, 7594

4.6 225 Ω

4.12 **(a)** 191.7, 3333, 639×10^3

4.13 2.33 A

4.15 $R_o = 47.5$ kΩ, $R_i = 112\ \Omega$

4.18 12.25 kΩ

4.28 **(a)** 62.72 dB, 100.89 dB, 163.6 dB

4.29 **(a)** 94.77 dB, 97.62 dB, 192.39 dB

4.31 **(a)** −3.96

4.32 $R_C = 267\ \Omega$

4.36 **(a)** $R_i = 1$ MΩ, $C_1 = 15.9$ pF, $C_2 = 637$ pF

4.40 **(a)** $\omega_1 = 20.48$ rad/s, $\omega_2 = 1.02 \times 10^6$ rad/s **(b)** $-\dfrac{956.48}{\left(1 + \dfrac{j\omega}{20.48}\right)\left(1 + \dfrac{j\omega}{1.02 \times 10^6}\right)}$

4.41 **(a)** 20.1 μF **(b)** 0.2 μF

4.42 **(a)** −19.63

Capítulo 5

5.1 **(a)** 150.5 **(b)** 3.76 mA (e) 3.787 mA

5.4 **(a)** $\beta = 50$:158.7 μA, 7.935 mA, 8.09 mA, 2.29 V
$\beta = 250$:36.3 μA, 9.11 mA, 9.146 mA, 2.53 V
(b) $\beta = 50$:185.2 μA, 9.26 mA, 9.445 mA, 2.55 V
$\beta = 250$:43.29 μA, 10.82 mA, 10.86 mA, 1.13 V

5.6 5.66 kΩ, 3.19 V

5.9 **(a)** 22.9 μA, 2.29 mA, 1.22 V **(b)** 88.76 mA/V, 1131 Ω, 87.3 kΩ
(c) 1090 Ω, −4.95, −86.5, −22.33

5.11 **(a)** 2.26 mA, 88.5 kΩ **(b)** 101.1 kΩ, 11.3 Ω

5.14 1.94 V

5.16 **(a)** 3.4 mA **(b)** −5.5 V **(c)** −2.0 V **(d)** 3.33

5.19 **(a)** 2.9 mA, 3.98 V, −3.34 V **(b)** 1447 Ω

5.22 **(a)** −0.67 V **(b)** 89.3 Ω, 1244 Ω

www.elsolucionario.net

5.26 11.04 mA, 6.96 V, 0.52 V

5.29 9.05 V, 0.905 mA, 2.95 V

5.32 **(a)** 100.5 kΩ **(b)** −4.9 **(c)** 4.63 kΩ **(d)** −3.35

5.35 **(a)** 10 MΩ **(b)** −68.3 **(c)** 3.13 kΩ **(d)** −42

5.37 **(a)** 10 MΩ **(b)** 0.78 **(d)** 0.64

5.40 **(a)** 4.58 mA/V, 58.36 kΩ **(b)** 60 MΩ, 0.813, 0.714

5.43 R_1 = 13.16 kΩ, R_2 = 8.06 kΩ, R_{E1} = 14.5 Ω, $C_1 = C_2 = C_E$ = 10 μF

5.46 **(a)** R_{E1} = 54 Ω

5.49 **(a)** R_1 = 15 764 Ω, R_2 = 18 423 Ω

Capítulo 6

6.1 **(a)** ±75 μV **(b)** ±37.5 pA

6.4 −14V

6.5 +14 V

6.9 **(a)** 250×10^{12} Ω, 0.2 V **(b)** 5×10^{15} Ω, 0.01 Ω

6.14 10^{12} Ω, 1.7×10^{-4} Ω

6.17 −14 V

6.20 **(a)** 4.95 V **(b)** 5 V

6.22 −0.2 V

6.25 3.18×10^{-3} Hz

6.28 **(a)** 20 μs **(b)** 7958 Hz **(c)** 5

6.31 −3V

6.37 20 μA

6.46 **(a)** 3.32 V, 0.57 V **(b)** −2.66 V, 0.456 V **(c)** −3.1 V

Capítulo 7

7.1 **(a)** 40 μV **(b)** 80 μV **(c)** 6.32 **(d)** $(8 \pm 50 \times 10^{-6})$ V

7.3 **(a)** 2 MHz, −3.257 *L* ∠ −12.22°, 461.53 kHz

7.6 2×10^6 Hz, 1.99 ∠ −5.7°, 1 MHz

7.8 0.795 V

7.10 26 mV

7.12 1 pV

7.16 **(a)** ±2.7 mV **(b)** −0.5 V ± 2.7 mV

7.19 **(a)** 0.6 mV **(b)** 2.6 mV

Capítulo 8

8.1 **(a)** C_{je} = 16 pF, C_μ, = 2.16 pF, C_π = 415 pF **(b)** 507 ps

8.3 **(a)** C_μ = 2.29 pF, C_π = 1538 pF **(b)** 786 ps

8.5 **(a)** C_{gs} = 2.3 pF, C_{gd} = 2.87 pF **(b)** 9.6×10^{10} rad/s

8.7 **(a)** C_{sb} = 0.3 pF, C_{gd} = 1.5 pF **(b)** 0.91×10^{-9} rad/s

8.11 0.05 Hz, 1.6 MHz, 150

8.13 2.28×10^4 Hz, −83.3

8.15 1.42×10^5 Hz, 20

8.17 1.63 MHz, 8.62

8.19 A_{med} = 2.44

8.31 75 Hz, 120 MHz

www.elsolucionario.net

8.32 75 Hz, 120 MHz

8.34 0.22 Hz, 1.59 MHz

Capítulo 10

10.1 (a) -9.5×10^{-3} (b) -101.26

10.4 (a) 22.173, 10.4% (b) 9.99, 4%

10.5 9

10.6 (a) 2 (b) 10^6 Hz (c) 2×10^6

10.9 (a) $3.17 \times 10^{11}\ \Omega$ (b) 0.475 mΩ (c) 1.25

10.11 (a) 804 kΩ (b) 7.29 Ω (c) 1.31

10.17 5 355 006 Ω, 0.3 Ω, 7.43

10.20 14.06 kΩ, 30.2 Ω, 1427.7

10.22 (a) 28.5 kΩ (c) 3.96×10^{-4} A/V

10.23 (a) 3.15 MΩ (b) 6.3 MΩ (c) 0.4×10^{-3} A/V

10.26 $R_{if} = 1\,321\,326\ \Omega$, $A_f = 93.6$ mA/V

10.29 (a) 3.5 kΩ (b) 49 Ω (c) −97.67 Ω

10.32 26.26 Ω, 13.72 Ω, −3973 V/A

10.35 30.5 Ω, 342 Ω, 225 077 V/A

10.39 (a) 17 029 Ω (b) 37 072 Ω (c) 1.88

10.41 12.86 Ω, 5 kΩ, 19.61

10.44 $-\frac{1}{4} + \frac{3}{20}e^{-4t} + \frac{3}{30}e^{6t}$

10.45 $e^{0.5t}[2 \text{ sen } 10t]$

10.49 $50/(0.234 - j0.643)$

10.51 44.44 Hz

10.53 (a) 401.9 kHz (b) 127 pF

10.54 10.47 μF

10.57 (a) 3.32 nF, 4.8 kΩ (b) 79.7 pF, 199.8 kΩ

Capítulo 11

11.1 14.29, 135°

11.5 27 Ω

11.7 318 Ω

11.10 Para $C = 0.1$ μF, 318 Ω, 20 kΩ

11.12 58.1 kHz, 2.5 Ω

11.14 Para $C = 0.01$ μF, 25.3 mH, 133 Ω

11.17 435.8 kHz, $R_L/2R_1$

11.20 0.046 pF

Capítulo 12

12.1 (a) 2 kΩ, 3.28 kΩ (b) 94

12.2 (a) −89.25 ps (b) 4.635 mW

12.4 27.38 mA/V

12.7 (a) 3 V (b) 0.4 V, 3.04 mA

12.9 (a) 3.5 V, 0.39 V (b) 1.5 V, 3.37 mA, 8.438 mW, 0 W

12.11 4.2 V

12.16 (a) 2.5 V, 4 V, 1 V (b) 0

www.elsolucionario.net

12.17 (a) 4.914 V, 1.914 V

12.18 (a) 2.5 V, 3.5 V, 1.5 V

12.19 0.464

12.22 (a) 2.5 V, 3.5 V, 1.5 V (b) 4.95 V, 0.25 mA, 0.05 V, 0.25 mA

12.23 (a) 1/1.5 (b) 2.1 V, 2.276 V (c) 1.02 ns (d) 0.51 pJ

12.28 (a) 17.55 kΩ (b) 2 (c) 0.049 mW

12.30 (a) 1175 Ω, 3384 Ω (b) 1.006, 1.63 V (c) 42

12.32 (a) 4.8 kΩ, 14.4 kΩ (b) $N = 1$

12.36 0.2 V, $I_B = 2.102$ mA, $I_3 = 1.92$ mA, $N = 58$

12.37 $I_1 = 0.58$ mA, $I_2 = 1.64$ mA, $I_{B3} = 2.102$ mA, $N = 64$

12.38 $R_1 = 4$ kΩ, $I_{B1} = 725$ μA, $I_{L0} = 410$ μA

12.41 21.15 mA, 1.15 mA, 0.846 mA

12.43 (a) $v_{O1} = -0.8$ V, $R_{C1} = 400$ Ω, $R_4 = 4.5$ kΩ

12.44 (a) $v_A = 2.1$ V, $R_E = 2.4$ kΩ, $v_{O1} = 2.2$ V, $R_4 = 3.7$ kΩ, $V_{B6} = 0.2$ V

12.45 $R_3 = 1.75$ Ω, $R_E = 650$ Ω, $R_4 = 1250$ Ω

12.47 0.106 ns

Capítulo 13

13.1 (a) 0.715 mA, (b) 139.8 kΩ (e) 100 V (d) 1.2909

13.3 (a) 1.36 mA (b) 73.53 kΩ (c) 100 V (d) 1.282

13.5 (a) 4.152 mA (b) 24 kΩ (c) 100 V (d) 1.142

13.7 $R_2 = 11.88$ kΩ, $R_o = 55.69$ MΩ

13.9 (a) $Ri = 2.86$ MΩ (b) $R_o = 760$ MΩ

13.10 1.231 mA, 9.26 MΩ

13.14 Para $V_A = 100$ y $\beta_F = 100$, $r_o = 100$ kΩ; para $V_{CC} = 15$ V, $R_1 = 13.6$ kΩ

13.21 (a) 2.955 mA, 2.011 mA (b) −961.5, −0.25, 38.44×10^6, 20.8 Ω, 6.04 MΩ

13.23 −0.7596, 1.265 MΩ, 4091.1 MΩ, -48.9×10^{-9}, 1.55×10^7

13.25 769.2, 2.08 MΩ, 8 MΩ, 587.9

13.28 (a) $I_{D1,2} = 0.168$ mA (b) $A_d = 1.832$, $A_c = 9.945 \times 10^{-3}$, CMRR = 184.2, $V_O = -54.96$ mV

13.30 (a) 96.46 μA, 103.54 μA

13.31 $W/L = 39$, $V_t = 5.06$ V

13.33 −28.57, 0, 0

13.35 −60.14, 0, 0

13.36 $A_{do} = -961$, $\omega_H = 51.1$ krad/s

Capítulo 14

14.2 $R_L = 1.43$ kΩ, 29 V

14.6 (a) $v_O = 14.5$ V, $R_1 = 493$ Ω (b) 525.5 mW (c) 60.4%

14.8 (a) $I_C = 3.75$ A (b) 28.125 W (c) 50%

14.11 $V_p = 14.8$ V, $P_L = 10.952$ W, 77.5%, $R_1 = 47$ Ω

14.14 7.5 A, $V_{p(máx)} = 9.55$ V, 78.55%

14.16 (a) $R_{ref} = 255$ Ω

14.21 76.48 W

www.elsolucionario.net

Capítulo 15

15.1 **(a)** 835.96 kΩ **(b)** 7.75 mA/V **(c)** 6480 **(d)** 125 kΩ

15.3 **(a)** ±66.66 V/μs **(b)** 205.6 MHz

15.6 **(a)** 0.2 μA **(b)** 258 kΩ **(c)** 6.16 MHz

15.7 **(a)** 0.1 μA **(b)** 516 kΩ

15.9 521 963

15.10 347 104

Capítulo 16

16.1 Para $R_1 = 10$ kΩ, $R_F = 14$ kΩ, $R_x = 5833$ Ω

16.5 Para $R_1 = 10$ kΩ, $R_F = 50$ kΩ, $V_{ref} = 4.8$ V

16.9 2127.6 Hz

16.12 **(a)** 16 kHz **(b)** 12.8 kHz

16.17 **(c)** 196 Hz

16.22 **(a)** 2.5 kHz **(b)** ±200/3 kHz (e) 543 Hz

16.28 0.747 V

16.29 8

www.elsolucionario.net

Índice

ABET, 15
Acelerómetros, 3
Aceptor de impureza, 33
Acoplamiento entre etapas, 656
Actuadores, 3-4, 298
Admitancia de salida a circuito abierto, 191, 954
Admitancia de salida, 191, 954
Agujero, 32, 52
Aisladores ópticos, 296
Ajuste del voltaje de offset, 347-349
Altavoces, 4
Ampliador de pulsos, 848-849
Amplificador autoelevado, 304
Amplificador BiCMOS, 708-713
Amplificador BJT
 con red de retroalimentación derivación-derivación, 499-501
 con red de retroalimentación serie-derivación, 482-484
 con red de retroalimentación serie-serie, 490-493
 deriva térmica de voltaje, 770
 diseño, 246-249
 en comparación con el amplificador CMOS, 708-709
 voltaje de entrada, 769-770
 y frecuencia cero, 777
Amplificador CE. *Ver* Amplificador de emisor común
Amplificador CG. *Ver* Amplificador de compuerta común
Amplificador clase A, 729-735
Amplificador clase AB en contrafase, 790, 798
Amplificador clase AB, 744-756
Amplificador clase B, 735-744
Amplificador CMOS, 705-709, 771, 777
Amplificador complementario en contrafase, 735-744
Amplificador con acoplamiento de ca, 165, 170, 368
Amplificador con acoplamiento de cd, 165, 166
Amplificador con carga acoplado con transformador, 733-735, 740-744
Amplificador con FET, 242-245, 249-251, 768
Amplificador con transistores, 156-165. *Ver también* Amplificador BJT, Amplificador FET
Amplificador CS. *Ver* Amplificador de fuente común
Amplificador de audio, 170
Amplificador de base común, 160, 175, 205-209
 BJT, 159-160, 388-391, 785
Amplificador clase A acoplado por transformador, 754
Amplificador clase AB acoplado por transformador, 753-754
Amplificador clase AB complementario en contrafase, 744-753, 757, 781
Amplificador de colector común, 384-388. *Ver también* Seguidor de emisor
Amplificador de compuerta común, 163-165, 240-242
Amplificador de corriente de referencia, 877
Amplificador de corriente, 144-148, 152, 296, 502
Amplificador de drenaje común, 237-239, 395-397
Amplificador de emisor común, 158, 160, 186, 196-200, 729-733, 793, 796, 809
 BJT, 157-158, 378-384
 clase A, 729-733
 como etapa intermedia de un amplificador operacional, 330
 con fuente activa de corriente, 210-211
 con red de retroalimentación derivación-derivación, 528
Amplificador de escalamiento, 292
Amplificador de fuente común, 161-162, 233-237, 788, 790
 con cargas activas, 242-244, 251
 diseño, 392-395
Amplificador de ganancia fija, 526
Amplificador de instrumentación, 289-291
Amplificador de potencia, 144, 655, 723, 763
 clase A, 729-735
 clase AB, 744-756
 clase B, 735-744
 clasificación, 724-725
Amplificador de puente, 759-760
Amplificador de separación, 159, 163
Amplificador de transconductancia, 148-150, 151, 153, 168, 171, 176, 233, 296, 485
Amplificador de transresistencia, 176, 493
Amplificador de voltaje, 134, 140-143, 152, 153
Amplificador diferencial cascode, 693-694
Amplificador diferencial BJT, 681-694
Amplificador diferencial JFET, 691, 695-702
Amplificador diferencial MOS, 702-708
Amplificador diferencial MOSFET, 691
Amplificador diferencial PMOS, 788, 790, 793

www.elsolucionario.net

Amplificador diferencial, 273, 279-280, 655, 715
BJT, 681-689
características, 679, 713-714
con red de compensación de offset, 348
estructura interna, 656
JFET, 691, 695-702
Amplificador ideal, 151
Amplificador inversor, 273, 277-279, 545, 556
con corriente de offset de entrada, 343
con corriente de polarización de entrada, 341
con red de compensación de offset, 348
con red de retroalimentación paralelo-paralelo, 496-499
con red de retroalimentación paralelo-serie, 504-506
con resistencia de minimización de offset, 342
con voltaje de offset de entrada, 340
efecto de la deriva térmica, 346
parámetros para, 335-337
representación con retroalimentación del, 465
sumador, 292-293, 294-295
Amplificador JFET, 233, 235-237
corriente de polarización de entrada, 769
deriva térmica del voltaje, 771
voltaje de offset de entrada, 770
Amplificador lineal, 134
Amplificador MOSFET, 397, 404-406
Amplificador NMOS, 230-232
Amplificador no inversor, 273, 274-277, 297, 298, 300, 427, 436, 553
con corriente de offset de entrada, 343
con corriente de polarización de entrada, 341
con red de compensación de offset, 348
con resistencia de minimización de offset, 342
con retroalimentación serie-paralelo, 480-482
con retroalimentación serie-serie, 488-490
con voltaje de offset de entrada, 340
parámetros, 337-338
representación de la retroalimentación, 464
Amplificador no lineal, 134, 138-139
Amplificador operacional BiCMOS, 792-794
Amplificador operacional BJT, 768, 795-812
Amplificador operacional CMOS, 787-792, 857
Amplificador operacional JFET, 330, 779-787
Amplificador pasaaltas, 168, 169, 366-367
Amplificador pasabajas, 167, 168, 365-366
Amplificador pasabanda, 170, 367-368
Amplificador promediador, 292, 293
Amplificador retroalimentado LC, 543
Amplificador retroalimentado, 173, 174, 463-530
análisis de estabilidad, 511-521
análisis, 474-476
técnicas de compensación, 521-529
Amplificador sintonizado, 170
Amplificador sumador no inversor, 291-292, 293, 294-295
Amplificador(es) operacional(es), 2, 136, 267, 655
Amplificador. *Ver también* clases individuales de amplificadores
característica de transferencia, 15
características, 134-139
clases de, 140-151
con carga activa, 209-214
diseño, 175-178, 245-251
estabilidad, 511-521, 777
ideal, 151
real, 353, 689
respuesta en frecuencia, 165-172, 368, 374
símbolo, 134
Amplificadores cascode BiCMOS, 709, 710-713
Amplificadores con acoplamiento capacitivo, 165, 170
Amplificadores con acoplamiento directo, 165, 166
Amplificadores de adición-sustracción, 293-294
Amplificadores clase AB
cuasicomplementarios en contrafase, 752-753, 758
Amplificadores de varias etapas, 399-406
Amplificadores de video, 655
Amplificadores en cascada, 154-156
Amplificadores operacionales reales, 329-349, 768
parámetros de, 330-347
Amplificadores reales, 353, 689
Amplificadores sumadores. *Ver* Amplificador sumador inversor, Amplificador sumador no inversor
Amplificadores tipo híbrido, 779
Análisis de barrido de ca, 896
Análisis de barrido de cd, 896
Análisis de cd
de BJT, 798-803
de FET, 233
de un circuito con transistores, 197
Análisis de Fourier, 729
Análisis de señal grande, 681
Análisis de señal pequeña, 188, 189-192, 197
con PSpice, 363
de BJT, 354-356, 683-687, 690-691
de FET, 233, 697-698
de un limitador zener, 64-65
de un par diferencial NMOS, 705
Análisis en el dominio *s*, 370-371, 373
Análisis nodal, 556, 562, 566
Análisis transitorio, 896
Ancho de banda 10, 168, 170, 171, 353, 422, 423, 458, 944, 945, 947, 948, 950
ganancia unitaria, 334, 358
Ancho de banda de ganancia unitaria, 171, 334, 358, 775, 776, 777, 781
Ángulo de conducción, 87, 725
Ángulo de fase, 166, 169, 170, 299, 428, 437, 454, 857, 938, 940, 942, 947
Armónicos, 86, 99, 106, 107
Armstrong, 1
Aumento de octava, 167
respuesta en frecuencia, 397-399

Balance de cargas, 863
Banda de histéresis, 826, 827-829
Bardeen, 2
Base, 22, 156, 186
Base común, 186
Base-emisor, 22
Batería, 84, 110, 113
Beta, 769, 770, 796, 798, 799
BJT (transistor de unión bipolar) 22, 156-160, 175, 186-214, 578, 584, 795, 796
características, 186-188
en convertidores excitados por voltaje, 876
en PSpice, 356, 905-906
estructuras y símbolos, 186
modelo de alta frecuencia, 354-356, 358-360
modelos, 188-192, 953-955, 957-962
parámetros, 356
polarización, 192-196
respuesta en frecuencia, 356-360
BJT *pnp*, 708
BJT Schottky, 612
BJT tipo *npn*, 708
Bobina de choque de *RF*, 558
Bode, H., 365
Bratain, 2

Caída de voltaje base-emisor, 726
Calentadores resistivos, 3
Capacitancia
colector-sustrato, 356
compuerta-canal, 362
cuerpo-fuente, 589
de derivación efectiva, 377
de difusión, 52-53, 613
de entrada base-emisor, 355
de entrada, 331
de la unión colector-base, 356
de Miller, 144, 174, 286, 395, 525, 713, 714, 776
de referencia, 863
de transición, 51
de traslape, 362
de unión, 175
decarga de la base, 354, 355
decremental base-emisor, 355
decremental, 51-52, 53, 613
efectiva, 143, 144
electrostática, 564-565
parásita, 362, 410

www.elsolucionario.net

Capacitancia base-emisor, 355
compuerta-canal, 362
cuerpo-fuente, 589
de agotamiento, 51-52, 53, 613
de carga de base, 354, 355
de colector, 209, 356
de difusión, 52-53, 613
de entrada, 331
de la unión, 175
de referencia, 863
de transición, 51
efectiva en derivación, 377
electrostática, 564-565
efectiva de Miller, 395, 713
efectiva, 143, 144
Miller, 144, 174, 286, 370, 525, 714, 776
parásita, 362, 410
transversal, 362
Capacitor, 102, 143, 147, 353, 839
colector-base, 209
con fuentes de corriente controladas por voltaje, 399
de acoplamiento, 165-166, 170, 171, 196, 233, 372, 392, 400
de derivación, 171
de desvío, 207, 379, 388, 392, 400
de película de vidrio, 866, 869
en amplificadores diferenciales, 656
en PSpice, 904
valores estandarizados, 966-967
de compensación para separación de polos, 757, 758, 781
de compensación, 768
en paralelo, 171
Característica
de ganancia en comparación con frecuencia, 269
de muesca, 449
de salida, 187, 188
de transferencia, 134-135, 580-581
de la polarización de un amplificador polarizado clase AB, 747
de BJT, 612-613, 681-683
de CMOS, 603, 604-606, 610
de NMOS, 228, 232, 589, 591, 595, 598, 703-705
de un amplificador complementario en contrafase, 735-736, 738, 740, 744-745, 748-749, 752
de un amplificador emisor común, 730, 732-733
de un amplificador operacional ideal, 269
de un circuito con diodos, 31-32
de un circuito de fijación de nivel para voltaje de salida, 316
de un comparador, 818, 819, 820
de un disparador Schmitt, 822-823, 824, 825, 826-829
de un FET, 25, 695-697
de un generador de funciones con diodos, 125-126
de un limitador de voltaje, 309, 310, 311, 312, 315, 317, 319
de un limitador simétrico con zener, 63
de un par acoplado por emisor, 682
de un rectificador, 96-97, 307
de un seguidor de emisor, 725, 726, 729
de un superdiodo, 304
de una compuerta ECL, 633
de una compuerta TTL, 621, 626, 630
y punto Q, 138
y retroalimentación, 470, 471
Característica de transferencia de cd
de un amplificador diferencial con BJT, 681-683
de un par diferencial con JFET, 695-697
de un par diferencial con NMOS, 703-705
Característica de transferencia de voltaje (VTC), 580-581. *Ver también* Característica de transferencia
Característica de transferencia ideal, 818
Característica en frecuencia
de un filtro pasabajas de primer orden, 427
de un filtro pasabajas de segundo orden, 429, 430
de un filtro de rechazo de banda ancha, 449
paso de banda, 166-169, 170-172, 436
Característica estática de un inversor NMOS
con carga decremental, 595-597
con carga incremental, 589-592
pasaaltas, 10
pasabajas, 10
pasabanda, 10
real de transferencia, 818
Características de conmutación de inversores BJT, 613-614
Carga, 656
aterrizada, 298
activa, 242-245, 656, 685, 689-694, 702, 705-708, 714, 725, 780
activa PMOS, 242
de saturación, 614
en modo incremental, 588-589
resistiva, 725
Cargador de baterías, 86-89
Ceros de función de la transferencia, 365
Ciclo útil, 838, 850, 851, 852, 853
Circuito, 9, 10. *Ver* Clases individuales de circuitos en PSpice, 892, 909
analógico, 8-9
básico equivalente de un espejo de corriente, 690
de arranque autónomo, 863
de autopolarización para JFET de canal *n*, 228
de control de carga/descarga, 863
de conversión a onda cuadrada, 822
de corrimiento de nivel, 112
de demodulación, 118-119
de fijación de nivel con corrimiento fijo, 112
de fijación de nivel para voltaje de salida, 316
de fijación de nivel, 112-116, 120
Circuito de primer orden
constantes de tiempo del, 950-951
respuesta en frecuencia del, 937-941
respuesta transitoria del, 925-933
de pulsos, 644
de recuperación con base activa, 625
de recuperación de la base, 625
de reloj, 643-645
de retroalimentación, 506-511
de un amplificador operacional inversor de muestreo y retención, 872
divisor por 2, 847
divisor por 3, 847
duplicador de voltaje de media onda, 120
duplicador de voltaje de onda completa, 121
equivalente de Norton, 234, 300, 923, 925
equivalente de Thévenin, 136, 192, 224, 234, 310, 311, 347, 657, 658, 876, 919, 920-923, 924
generador de onda rectangular, 849
generador de pulsos de un disparo, 845
girador, 147-148
integrado (CI), 2, 99, 147, 165, 214. *Ver también* Circuito integrado analógico
Circuito integrado analógico, 267. *Ver también* Amplificador operacional
como circuito de muestreo y retención, 870-873
como convertidor analógico a digital, 879-883
como convertidor digital a analógico, 873-879
como convertidor V/F y F/V, 862-870
como generador de onda cuadrada, 828-833
como generador de onda diente de sierra, 836-839
como generador de onda triangular, 833-836
como lazo amarrado por fase, 855-862
como oscilador controlado por voltaje, 839-844
como temporizador 555, 844-855
diseño que lo utiliza, 883
frente a un comparador, 817-818
Circuito integrado de memoria gigabit, 2
Circuito limitador, 108
Circuito lógico de inyección integrada, 612
Circuito multiplicador V_{BE}, 749, 750-752
Circuito parcial de modo común, 686, 698
Circuito pasaaltas, 939-941
Circuito *RC*
de corrimiento de fase, 549
en paralelo, 931-932
pasabajas, 937-939
Circuito *RC*, 829. *Ver también* Circuito serie *RC*
Circuito real de un amplificador operacional inversor, 334-337
Circuito real de un amplificador operacional no inversor, 337-338
Circuito recortador, 109-111
Circuito resonante *LC*, 725

www.elsolucionario.net

Circuito *RL*, 933
Circuito *RLC*, 889, 933
Circuito *RLC* de segundo orden, 941-949
Circuito *RLC* en paralelo, 935-936, 946-949
Circuito Sallen-Key, 429, 431, 433, 434, 437
Circuito serie *CR*, 927, 929-932
Circuito serie *RC*, 925-929
Circuito serie *RL*, 932-933
Circuito serie *RLC*, 933-935, 941-946
Circuito sumador con escalamiento, 292
Circuito tanque, 935. *Ver también* Circuito *RLC* en paralelo
Circuitos comparadores, 304
Circuitos completamente transistorizados con acoplamiento directo, 753
Circuitos con diodos
  análisis, 41-43
  característica de transferencia de, 31-32
  con amplificadores operacionales, 304-319
  para generadores de funciones, 124
Circuitos de fijación de precisión, 308-309
Circuitos de muestreo y retención, 870-873, 879
Circuitos de protección
  de un BJT, 798
  de un JFET, 781
Circuitos de radio, 1
Circuitos digitales, 8-9
  familias de, 579
Circuitos electrónicos, diseño de, 14-21
Circuitos integrados de memoria, 214
Circuitos integrados analógicos
  circuitos con diodos y, 304-319
  como amplificadores de adición/sustracción, 293-294
  como amplificadores de instrumentación, 289-291
  como amplificadores sumadores inversores, 292-293
  modelos de, 270-273, 778
  como amplificadores sumadores no inversores, 291-292, 293
  como convertidores de impedancia negativa, 299-300
  como convertidores voltaje-corriente, 297-298
  como diferenciadores, 286-289
  como excitadores para optoacopladores, 296
  como fotodetectores, 296-297
  como fuentes de corriente constante, 300-301
  como integradores, 281-286, 301-302, 406-408
  como milivóltmetros de ca, 298-299
  como seguidor autoelevado de voltaje con acoplamiento de ca, 303-304
  como simuladores de inductancia, 302-303
  como vóltmetros de cd, 298
  con compensación interna, 334
  con terminales de compensación, 347
  diseño de, 319-320, 812-813
  estructura interna de, 329-330, 767-768
  ideales, 268-270, 273-281
  parámetros de, 768-779
  reales, 329-349, 768
  respuesta en frecuencia, 406-410, 775-778
  símbolo para, 268
  Ver también Tipos de amplificadores operacionales
Circuitos lógicos, 577, 578, 612
  CMOS, 608-611
  diseño, 643-645
  NMOS, 602-603
Circuitos resonantes, 933-936
CMRR. *Ver* Relación de rechazo de modo común
Codificador de posición absoluta, 3
Coeficiente de emisión, 35, 38, 39, 41, 43, 49, 50
Coeficiente de gradiente de la unión, 51
Colector, 22, 186
Colector abierto, 640
Colector común, 186
Comité de Acreditación para Ingeniería y Tecnología (ABET), 15
  como etapa de entrada, 772
Compañía General Electric, 2
Comparador, 817-829, 881
  analógico, 879
  de umbral, 819-820
  de umbral no inversor, 819
  inversor de umbral, 820
  LM111, 818, 819, 831, 835
Compensación, 521-529
Compensación Miller, 521, 524-525
Componentes armónicos, 93, 100, 101, 102
Componentes de Fourier
  de un rectificador de media onda de una fase, 85-86
  de un rectificador de onda completa de una fase, 92-96
Componentes *LC*, 542
Componentes pasivos, 963-970
Componentes *RC*, 542
Compuerta, 22
  de arseniuro de galio, 641
  de transmisión, 608-609
  lógica de inyección integrada, 641
  lógica resistor-transistor, 641
  NOT, 578
  OR exclusiva, 856, 857
Compuertas avanzadas tipo Schottky, 617, 618, 630
Compuertas de bajo consumo de potencia, 617, 618, 630
Compuertas lógicas CMOS, 580, 608-612
  excitación de compuertas TTL con, 641
Compuertas lógicas transistor-transistor, 580, 617-630
  como entrada de un CMOS, 639-641
Compuertas lógicas, 577, 578-580
  comparación de, 641-642
  interfase de, 638-641
  márgenes de ruido de, 581-582
  parámetros de desempeño de, 580-588
  símbolos de, 579
Compuertas MESFET, 641
Compuertas NMOS, 602-603, 611-612
Compuertas Schottky avanzadas de Fairchild, 617
Compuertas TTL
  con carga incremental, 593
  de alta velocidad, 617, 624-628
  estándar, 617, 618-624
  Schottky, 617, 628-630
Condición
  de banda muerta, 823
  de histéresis, 823
  de polarización directa en diodos, 52
  de ruptura, 34-35
Conexión de salida del comparador LM111, 819
Configuración de base común, 796, 954
Configuración de colector común, 954
Configuración de emisor común, 796, 954
Constante de tiempo, 926, 933, 950-951
Constante de tiempo de carga, 609
Constante de tiempo de integración, 281
Constante de tiempo efectiva, 950-951
Constante del proceso de fabricación, 592
Consumidor de corriente, 657
  constante, 297
  en circuitos CMOS excitados por circuitos TTL, 639-640
  en circuitos TTL excitados por circuitos CMOS, 641
Contador de anillo, 879
Control de intensidad para luz, 3
Control lógico, 879
Controlador proporcional, 320
Convertidor A/D de 8 bits, 880, 881, 882
Convertidor A/D de aproximaciones sucesivas, 879-881
Convertidor digital a analógicó (D/A), 5, 6, 873-881
  exactitud del, 77
Convertidor analógico a digital (A/D), 5-6, 879-883
Convertidor ca-cd, 82
Convertidor con seguimiento A/D con salida de cerrojo, 881
Convertidor D/A
  con red de escalera *R*-2*R*, 874-877
  de 4 bits, 879, 880
  de referencia, 881
Convertidor D/A. *Ver* Convertidor digital a analógico.
  de corriente a voltaje (I/V) con amplificador operacional, 296, 877
  de frecuencia a voltaje, 862, 867-870
  de voltaje a frecuencia, 839, 862-866
  excitado por corriente, 877
  excitado por voltaje, 876
  voltaje-corriente, 296, 297-298
Convertidores de impedancia, 299-300, 302

www.elsolucionario.net

Convertidores de impedancia negativa, 299-300, 302
Convertidores TelCom serie 9400, 862-863, 865-867, 869
Corporación Harris, 793, 794
Corrector de fase, 453. *Ver también* Filtro pasatodas
Corriente
BJT, 246, 247
compuesta de colector, 752
de alimentación, 102
de base, 22, 750, 774
de carga pico, 739, 746
de carga rms, 83, 85, 90, 91-92, 95-96
de carga, 83, 85, 100, 137
de carga, 85, 137, 296, 725, 732, 741
de colector a señal pequeña, 190
de colector dependiente de la corriente de base, 190
de colector, 22, 189, 190, 196, 198, 210, 247, 724-726, 730, 732, 741, 745, 752, 769, 773, 774, 775, 801, 802, 853, 958
de colector. *Ver* Corriente de colector
de deriva, 33, 34
de difusión, 33
de drenaje, 249
de emisor, 758, 759, 774, 958
de entrada de cd, 769
de entrada, 144, 150, 173, 270, 300, 341-345, 349, 478, 769
de error, 494
de fuga de un capacitor, 871
de fuga, 34, 39, 43
de fuga, 34, 39, 43
de medidor, 99, 299
de offset de entrada, 343-345, 349, 769
de polarización. *Ver* Corriente de polarización
de prueba, 163
de referencia, 669, 670, 726, 732, 781
de salida, 22, 144, 148, 173, 298
de saturación, 34, 773, 960
diodo, 39-41, 42, 48, 96, 853
espejo de, 658
fuente de, 102
medidor de, 299
promedio, 90, 91-92, 95-96
Corriente de polarización, 11, 53, 202, 745, 750, 758, 769, 779, 785, 877
de base, 735
de cd, 11, 53, 785
de colector, 734
de drenaje, 249
de entrada, 341-342, 349, 769
de punto de operación, 798
de un diodo, 42
Corriente de referencia de cd, 669
Corriente de rizo pico, 101
Corriente de rizo pico-pico, 101, 102
Corriente de rizo rms, 100
Corriente de saturación, 188, 745, 747, 750, 769
de un transistor, 958
en cortocircuito, 960
inversa, 34, 958
Corriente del diodo, 41, 853
efectos de la temperatura en la, 39-41
promedio, 91-92, 95-96, 110, 111
Corriente efectiva de saturación, 773
Corriente espejo, 658
Corriente instantánea de carga, 100
Corriente instantánea de un diodo, 48
Corriente pico de un diodo, 110, 114
Corriente pico del colector, 735
Corriente promedio en un diodo, 96
Corriente rms de un diodo, 85, 91-92, 95-96, 110, 111
Corrientes de saturación a circuito abierto, 960
Corrimiento de fase, 542, 544, 545, 549, 768, 777
Corrimiento en frecuencia, 855
Corto virtual, 275, 278
Cristal, 543
Cristal piezoeléctrico, 564
Criterio de estabilidad de Nyquist, 514-516
Criterios de diseño, 17
de metal-barrera Schottky, 579
en convertidores excitados por voltaje, 876
modelo de, 25, 223-227, 360, 363
Cuadriplicadores de voltaje, 121-123
Curva de disipación de potencia-reducción de temperatura, 68
de circuitos *RC* en serie, 925-927
de circuitos *RL* en serie, 932-933
de compuerta-fuente, 697
de retroalimentación, 142, 145-146
Circuito de fijación de voltaje con zener, 316
Circuito sumador ponderado, 292
Convertidor D/A con resistor ponderado, 873-874

Década, 938
Decodificador de música de fondo. *Ver* Decodificador SCA
Decodificador SCA, 861-862
Demodulador, 117-118
Demodulador FSK, 860-861
Demoduladores balanceados, 655
Densidad de impurezas, 355
Densidad de potencia óptica incidente, 296
Deriva, 422
Deriva de voltaje de salida, 930
Deriva térmica, 345-346, 769-771
Derivadores, 286-289
Desarrollo en serie de Taylor, 48
Detector
de fase disparado por flanco, 857
de fase, 856-857, 859
de pico de señal, 304. Ver también Detector de pico
de pico, 116-117, 120
de pulso faltante, 847-848
de señal positiva, 305
de voltaje de precisión, 305-306
Detectores de cruce por cero, 821
Diferencia de fase, 857
Diodo, 1, 21-22, 27-28, 81, 821. *Ver también* Circuito de diodo, Corriente de diodo
colector-base, 957
constantes del, 37-39
de barrera Schottky, 66-67
disipación de potencia nominal del, 67-69
emisor de luz, 3, 66, 296
en amplificadores de voltaje, 120-123
en circuitos de fijación, 112-116, 821
en circuitos recortadores, 109-111
en detectores de pico y demoduladores, 116-120
en generadores de funciones, 123-126
en osciladores, 545
en PSpice, 905
en rectificadores, 30, 81-108
hojas de especificaciones técnicas, 69-72
ideal, 28-31, 235, 677
modelado del, 44-56
real, 32, 35-37, 44-56
regulador de corriente, 784
unión, 32-35
zener, 56-66, 268, 271, 272, 315, 316, 317, 546, 547, 550, 552, 554
Diodo colector-base, 957
Diodo de germanio, 36, 39, 42, 44, 67
Diodo de punto de contacto de estado sólido, 1
Diodo de referencia de voltaje, 57. *Ver también* Diodo zener
Diodo de silicio, 36, 39, 42, 44, 67, 743
Diodo de unión, 32
Diodo de unión *pn*, 67
Diodo emisor de luz, 3, 66, 296, 848
Diodo fijador de nivel, 611, 821
Diodo ideal, 28-31, 235, 677
Diodo real, 32, 35-37, 44-56
Diodo regulador de corriente, 784
Diodo Schottky, 40, 66-67, 629
Diodo zener, 56-66, 268, 271, 272, 315, 316, 317, 546, 547, 550, 552, 554, 755, 784, 785, 820, 831
característica, 56, 57
como limitador, 62-65
como regulador, 57-62
efectos de la temperatura en el, 65
hojas de datos técnicos, 69, 71-72
Diodos emisor-base, 957
Directivas de simulación, 897
Diseño
a nivel de circuito, 16-17
a nivel de sistema, 12, 13
de circuitos electrónicos, 14-21
de ingeniería, 15-16
de PLL, 859
de sistemas electrónicos, 12-14
Disipación
de potencia, 11, 68-69, 585-587, 633, 638, 641, 642

www.elsolucionario.net

de potencia del colector, 731, 732, 734, 737, 742
instantánea de potencia, 726
nominal de potencia, 67, 110, 111, 964
Disipador de calor, 67, 732, 733, 738, 760-761
Disparador inversor de Schmitt, 822-825
Disparador no inversor de Schmitt, 825-826
Disparador Schmitt, 822-829, 833, 839, 840, 841
Dispositivo de efecto de campo, 1
Dispositivo *pnp* lateral con colectores múltiples, 781, 783, 799
Dispositivos electrónicos, 21-25
Dispositivos semiconductores de potencia, 8
Distorsión, 10, 134, 138, 422, 470'471, 726, 732, 733, 753, 757
armónica, 10, 723
armónica total, 10, 723
de cruce, 10, 736, 740, 744, 768, 781
Divisor de frecuencia, 847, 859
Dominio de la frecuencia, 424, 490
Dominio de Laplace, 272, 281, 282, 286, 287, 370, 371, 468, 478, 926, 932, 933, 937, 939, 941, 946
Donador de impureza, 32
Drenaje, 22
Duplicadores de voltaje, 120-121
Duración de ciclo, 585

Ecuación bicuadrática, 424-425
Ecuación característica, 512, 556
Ecuación del diodo Schokley, 35, 41, 48, 50, 52, 67, 188, 957
Ecualizador de retraso, 453. *Ver también* Filtro pasatodas
Editor de diagramas, 889
de emisor, 157, 633
efectiva de salida, 775
Efecto
Body, 589, 592, 593, 597-598
de avalancha, 57
de carga, 422
de tunelización, 35
Miller, 209, 356, 372, 390, 398, 524, 694, 776, 777
zener, 35, 37
Efectos
de la temperatura, 39-41, 65
parásitos, 767
Eficiencia de conversión, 731
Eficiencia de potencia, 137, 138
Eficiencia de rectificación, 84, 91
Eficiencia del amplificador, 137, 726-746, 925
de rectificación, 84, 91
Eficiencia máxima de potencia, 737, 742
Electrical Engineering Design Compendium, 20
Electrón, 32, 52
Electrónica
analógica, 8
definición, 1
digital, 8
historia, 1-2
Electronics Workbench, 883
Elemento de carga con colector activo, 211
Elevador de corriente, 756
Elevador diodo-transistor, 640
Eliminador de rizo en un convertidor F/V, 868
Embalamiento térmico, 745, 755
Emisor, 22, 156, 186
Entrada de modo común, 685
Entrada escalón, 514
Enunciado de diseño, 17
Error de cuantización, 5-6, 882
Error de ganancia, 877
Error de linealidad, 877
Error de offset, 877, 879
Escalamiento en frecuencia, 458
Espacio, 854
Especificación de voltaje de ruptura, 733
Especificaciones de cd, 11-12
Especificaciones de la respuesta transitoria, 9
Especificaciones de señal pequeña, 11-12
Especificaciones de tolerancia en PSpice, 902
Espejo de corriente, 780, 788, 790, 804
Espejo de corriente con carga activa, 690, 702, 757, 785
Espejo de corriente Widlar, 781
Espejo modificado de corriente, 692
Estabilidad, 879
análisis de, 511-521
de la amplitud, 545
frecuencia de, 544-545
relativa, 516
Estados binarios de un circuito lógico, 577, 578
Estados lógicos, 577-578
Estimación de costos, 19
Estirador de pulsos, 849
Estrechamiento de banda, 522
Etapa de entrada de un BJT, 799-801, 804-808
Etapa de entrada *pnp*, 769
Etapa de ganancia, 757-758, 768
de BiCMOS, 793
de BJT, 796, 801, 808
de CMOS, 788, 790
de JFET, 781, 785
Etapa de salida, 757-758, 768
casi complementaria, 752, 753
de un BiCMOS, 793, 794
de un BJT, 796, 798, 802-803, 810
de un CMOS, 790-791
de un JFET, 781
tipo tótem, 618, 636
Etapa de separación, 275
Etapa diferencial, 757, 758, 768
de un BiCMOS, 793
de un BJT, 795-796
de un CMOS, 788, 790
de un JFET, 780-781, 784-785
Etapa diferencial directa con acoplamiento de cd, 656
Exactitud, 877, 882
Excitador NMOS, 242
Excitadores para optoacopladores, 296
Excursión lógica, 581

Factor
de amortiguamiento, 430, 458, 942, 947
de amplificación de corriente directa en cortocircuito, 188
de amplificación de corriente en directa, 187
de calidad, 424, 442, 544, 564, 934, 936, 944, 949
de carga de la entrada, 582-583
de carga de la salida, 582-583, 616, 620, 634, 643
de compuertas ECL, 633
de compuertas TTL, 621, 626
de escala de un medidor, 98
de idealidad, 35
de retroalimentación, 335, 465, 511, 677
de rizo, 83, 85, 90, 91-92, 95-96, 101, 103, 104, 105, 107
de sobreexcitación, 613
de un inversor, 584
Fairchild Semiconductor, Inc., 2, 796
Familia DTL, 612
Familia TTL, 579, 612, 639, 641, 642. *Ver también* Compuertas lógicas transistor-transistor
Familias
CMOS, 579, 611, 639, 641, 642
de BJT, 579
de lógica de saturación, 612
ECL, 579, 641, 642. Ver también Lógica de emisor acoplado
lógicas, 579, 611, 642
NMOS, 579
RTL, 612
Fase, 937
FET (transistor de efecto de campo), 22-25, 161-165, 186, 214-245
análisis, 233
en comparación con el BJT, 245
polarización, 227-233
de canal *n* de drenaje abierto, 863
de metal-barrera Schottky, 579
Figura de mérito, 424, 544, 731, 734, 738, 742
Filtro, 421-422
activo pasabanda, 568
activo, 142, 421-424
Butterworth, 425-427, 433-436, 440-442, 457-458
C, 99, 102-106
con capacitor conmutado, 454-458
de banda estrecha, 568, 569
de cd, 99-108
de eliminación de banda, 448
de ranura, 448, 451

www.elsolucionario.net

de rechazo de banda, 423, 424, 448-453
de retroalimentación múltiple, 445
del rectificador de salida, 99-108
LC, 99, 106-108
lineamientos de diseño del, 458-459
pasaaltas, 423, 424, 436-442
pasabajas, 422-423, 424, 427-436, 856, 862
pasabanda, 423, 424, 442-448, 725
pasatodas, 423, 424, 453-454
RC, 871
supresor de banda. *Ver* Filtro de rechazo de banda
tipo *L*, 99-102
universal, 456-458
Filtros analógicos, 421
Filtros Butterworth, 425-427, 457-458,
pasaaltas, 440-442
pasabajas, 433-436
Filtros de salida, 99-108
Filtros digitales, 421
Filtros pasivos, 421
Fleming, 1
Flip-flop *RS*, 857
Flip-flop *RS* disparado por flanco, 857
Flujo de calor, 760
Forma de onda, 109, 111, 117, 196
de detectores de cruce por cero, 821
de la corriente de colector, 724
de un amplificador complementario en contrafase, 740, 749, 752
de un amplificador de emisor común, 730
de un BJT, 189
de un cargador de baterías, 87
de un circuito de fijación de nivel, 112, 113, 115, 309
de un circuito de muestreo y retención, 870
de un circuito duplicador de voltaje de media onda, 120, 121
de un convertidor, 865, 867, 868
de un detector de pico, 116-117
de un detector de voltaje, 305
de un diferenciador, 286
de un generador de onda cuadrada, 829, 832
de un generador de onda de diente de sierra, 837
de un generador de onda triangular, 833, 836
de un integrador, 282, 284
de un modulador de frecuencia, 860
de un rectificador de onda completa, 90, 94, 102, 103, 308
de un multivibrador monoestable, 848
de un oscilador, 542, 839, 840
de un rectificador de media onda, 82, 306, 307
de un temporizador 555, 846, 849
triangular, 98, 99
Forma de onda triangular, 98, 99
Formas de onda de señal, 726, 727, 740
Fotodetectores, 296-297
Fotodiodo, 3, 296
Fototransistores, 3
Frecuencia
central, 170, 447, 454, 856, 857
cero, 777
de conmutación, 10
de corte alta, 370-372, 410, 713, 714
de corte, 398-399, 423, 430, 437, 449, 454, 458, 943, 944, 945, 947, 948, 950, 951
de corte baja, 369-370, 372-374, 378-380, 385-386, 388-389, 392-393, 395-396, 397-398, 410
de cruce, 515, 520
de entrada, 339
de esquina, 168, 169, 174-175, 272, 335, 337, 374-378, 379, 380, 389, 938
de ganancia unitaria, 777, 778, 779
de oscilación, 542, 546, 550, 551, 553, 557, 558-560, 563, 566, 567-568, 835, 840
de reloj, 585, 587
de resonancia, 424, 933, 934, 935, 936, 944, 945, 947, 948
de señal, 143
de supresión de muesca, 452
de transición, 358
de un amplificador operacional, 775-778
del voltaje de rizo de salida, 91-92, 95-96, 842, 850
dominante de corte, 394
espacio y marca, 854
especificaciones, 10-11
estabilidad, 544-545
libre, 856
natural, 424, 942
Frecuencia central, 170, 447, 454, 856, 857
Frecuencia cero, 777, 778
Frecuencia de 3 dB, 168, 169, 171, 286, 335, 337, 375-377, 385-387, 389, 390, 391, 394, 396, 398, 469, 938. *Ver también* Frecuencia de corte, Frecuencia de esquina
alta, 399, 402, 408
baja, 404, 409
Frecuencia de conmutación, 10
Frecuencia de corte alta, 370-372, 410, 713, 714
de amplificadores con BJT, 380-381, 386-387, 390
de amplificadores con FET, 396-397
de amplificadores de compuerta común, 398
de amplificadores de fuente común, 393-394
Frecuencia de corte baja, 369-374, 410
de un amplificador BJT, 378-380, 385-386, 388-389
de un amplificador de compuerta común, 397-398
de un amplificador de drenaje común, 395-396
de un amplificador de fuente común, 392-393
Frecuencia de corte de lazo cerrado, 335, 337
Frecuencia de corte, 398-399, 423, 430, 437, 449, 454, 458, 943, 944, 945, 947, 948, 950, 951. *Ver también* Frecuencia de esquina, Frecuencia de 3 dB
Frecuencia de cruce de fase, 515, 520
Frecuencia de entrada, 339
Frecuencia de espacio, 854
Frecuencia de esquina, 168, 169, 272, 374-378, 379, 380, 389, 938. *Ver también* Frecuencia de corte, Frecuencia de 3 dB de terminación, 174-175, 374-377
Frecuencia de esquina, 938. *Ver también* Frecuencia de corte
Frecuencia de ganancia unitaria, 777, 778, 779
Frecuencia de la señal, 143
Frecuencia de marca, 854
Frecuencia de media potencia. *Ver* Frecuencia de 3 dB
Frecuencia de oscilación, 546, 550, 551, 553, 557, 563, 566, 557-568, 840
para un oscilador Colpitts con BJT, 558-560
Frecuencia de resonancia, 424, 933, 947, 948
de un cristal, 565
en paralelo, 935, 936
en serie, 934, 936
en paralelo, 944
en serie, 945
Frecuencia de supresión de muesca, 452
Frecuencia de transición, 358
Frecuencia del reloj, 585, 587
Frecuencia dominante de corte, 394
Frecuencia libre, 856
Frecuencia máxima de conmutación, 10
Frecuencia natural no amortiguada, 424
Frecuencia natural, 942
Fuente, 22
Fuente activa de corriente, 655, 746-749
Fuente bipolar de corriente, 210
Fuente de alimentación de cd, 11, 136, 137
Fuente de corriente, 210, 781, 798
activa, 746-747, 758
BJT, 657-670, 671
constante, 300-301, 656, 657, 932
de Norton, 190
en circuitos CMOS excitados por circuitos TTL, 639-640
en circuitos TTL excitados por circuitos CMOS, 641
JFET, 670
MOSFET, 671-676
Fuente de corriente básica modificada, 657, 659-661, 670
Fuente de corriente cascode, 657, 664-665, 670, 674-675
Fuente de corriente con BJT, 657-671

www.elsolucionario.net

Fuente de corriente con un transistor, 210, 657
Fuente de corriente constante, 300-301, 657, 932
Fuente de corriente controlada por corriente, 144-145, 152, 954
Fuente de corriente controlada por voltaje, 148, 152, 399, 840, 841
Fuente de corriente de Norton, 190
Fuente de corriente Widlar, 657, 661-664, 670, 798
Fuente de corriente Wilson, 657, 665-669, 670, 675-676
Fuente de polarización de cd de corriente constante, 656
Fuente de potencia de cd, 731
Fuente de señal de corriente, 144
Fuente de voltaje controlada por corriente, 54, 150, 152, 916-917
Fuente de voltaje controlada por voltaje, 54, 140, 141, 151-152, 268, 954
Fuente de voltaje de Thévenin, 190
Fuente real de Norton, 657, 658
Fuentes activas de voltaje, 676-678
Fuentes de corriente con JFET, 670
Fuentes de corriente MOSFET, 671-676
Fuentes múltiples de corriente, 669-670, 674
Función Butterworth, 426
Función de ganancia, 939. *Ver también* Función de transferencia
Función de transferencia de lazo cerrado, 511
Función de transferencia, 422, 939, 941, 946
  de lazo cerrado, 511
  de un filtro de muesca, 451
  de un filtro de paso de banda, 442, 443, 444, 445
  de un filtro de rechazo de banda, 448
  de un filtro pasaaltas, 436, 437, 438
  de un filtro pasabajas, 427, 429
  de una red de retroalimentación, 546, 549
  para frecuencias de corte altas, 370
  para frecuencias de corte bajas, 369
Función de transferencia de retroalimentación, 544
Función de transferencia de un filtro, 425
Función de transferencia de voltaje, 422. *Ver también* Función de transferencia
Función lógica de una compuerta ECL/OR, 633
Funciones del filtro bicuadrático, 424

Ganancia, 422
  de cd, 138, 139, 427, 429, 939, 941
  de corriente de cd, 188, 190
  de lazo, 466, 469, 511, 544, 546,
  de lazo cerrado, 466, 467, 468, 470, 550
  de potencia, 135, 136, 137, 140, 144, 155, 156
  de transductancia efectiva, 148, 149
  de un circuito pasaaltas, 941
  dependiente de la frecuencia, 175, 714
  diferencial, 694
  en la banda de paso, 458
  en modo común, 684
  frecuencia de cruce, 515
  logarítmica, 135-136
  y ancho de banda, 171
Ganancia de corriente a señal pequeña, 190, 953
Ganancia de lazo abierto, 269, 275, 333, 334, 467, 468, 470, 738, 756, 768
Ganancia de lazo cerrado, 274, 275, 276, 278, 279, 466, 467, 468, 470, 542, 546, 550, 579
Ganancia de lazo de baja frecuencia, 469
Ganancia de lazo, 466, 511, 544, 546
Ganancia de modo común, 684
Ganancia de voltaje de media banda, 378, 382
Ganancia de voltaje diferencial, 680, 683, 697
Ganancia dependiente de la frecuencia, 175, 272, 714
Ganancia diferencial, 694
Ganancia efectiva de corriente, 144, 774
Ganancia efectiva de transconductancia, 149, 150
Ganancia efectiva en voltaje, 140, 141, 149, 150, 155, 156
Ganancia en cd, 138, 139, 427, 429, 939, 941
Ganancia en corriente de cd, 188, 190
Ganancia en corriente en cortocircuito, 144, 145
Ganancia en corriente directa, 22
Ganancia en corriente forzada, 961
Ganancia en corriente, 135, 136, 137, 140, 144, 145, 246, 502
  directa, 22
  efectiva, 144, 774
  forzada, 961
  modelo *p*, 191
  transistor, 726
Ganancia en la banda de paso, 458
Ganancia en potencia, 135, 136, 137, 140, 144, 155, 156
Ganancia en voltaje, 11, 134-138, 144, 157, 159, 160, 162, 164, 166, 245, 247-248, 333, 937, 941. *Ver también* Ganancia de lazo abierto
  a circuito abierto, 140, 173, 174, 198, 202, 224, 234-235, 237-238, 242
  de cd, 135, 272, 437
  de lazo cerrado, 274, 275, 276, 278, 279, 542, 546, 759
  de media banda, 378, 382
  de modo común, 680, 686
  diferencial, 680, 683, 697
  diseño, 247-248
  efectiva, 140, 141, 149, 150, 155, 156
  en amplificadores operacionales, 768
  sin carga, 198, 202, 234-235, 237-238, 241, 250
Ganancia en voltaje a circuito abierto, 140, 173, 174, 198, 202, 224, 234-235, 237-238, 242
Ganancia en voltaje a señal grande, 11, 272, 333. *Ver también* Ganancia en voltaje
Ganancia en voltaje de cd, 135, 272, 437
Ganancia en voltaje de señal pequeña, 12, 135, 138, 139
Ganancia en voltaje sin carga, 198, 202, 234-235, 237-238, 241, 250
Ganancia logarítmica, 135-136
Ganancia total de corriente, 155, 156
Ganancia total de voltaje, 154, 155, 245
Generador de funciones, 123-126
Generador de onda cuadrada, 829-833
  multivibrador astable como, 851-852
Generador de onda diente de sierra, 836-839
Generador de onda triangular, 833-836
Generador de rampa, 853-854
Generador libre de rampa, 853,
Generadores de funciones con diodos, 123-126
Generadores tacométricos, 3
Gráfica de Bode, 364-368, 424, 518-521
Gráfica de frecuencia, 368
Gráfica de Nyquist, 515
Gráfica polar, 515

Herniter, 19
Hojas de datos técnicos de diodos, 69-72

Impedancia
  acoplamiento de, 149
  de carga, 99, 106
  de entrada, 11, 143, 147, 173, 300, 756
  de salida, 173
  de un cristal, 565
  equivalente, 302, 946
  Miller, 174, 304
Impedancia de carga, 99, 106
Impedancia de entrada, 11, 143, 147, 173, 300, 756
Impedancia de retroalimentación, 147, 172, 282
Impedancia de salida, 173
Impedancia del cristal, 565
Impedancia equivalente, 302, 946
Impedancia Miller, 173, 304
Impurezas, 32, 33
Incremento de década, 167
Indicadores, 298
Índice de modulación, 118
Inductancia efectiva, 147
Inductor, 147-148, 904-905
Inductores físicos, 302
Informe de diseño, 21
Inmunidad al ruido, 582, 605, 638, 639, 640
  en una compuerta TTL de alta velocidad, 626
  en una compuerta TTL Schottky, 630
Instrumento indicador de temperatura, 3

www.elsolucionario.net

Integrador, 281-286, 549
Integrador de capacitor conmutado, 456
Integrador no inversor, 301-302, 549
Intel, 2
Interconexión, compuerta lógica, 638-641
  de carga, 100, 103, 106, 140, 148, 149, 159, 171, 174, 196, 233, 240, 245, 298, 694, 729, 924
  de escalera, 874
  de fuente, 140, 141, 145, 149, 159, 161, 162, 171, 174, 196, 245, 250, 279, 479
  de minimización de offset, 342
  de salida, 136, 248, 362
  de señal pequeña, 48, 49, 50
  interna, 143
  térmica, 760
  zener, 57
Interruptor de corriente, 630, 841, 877
Interruptores lógicos, 873
Intervalo de amarre, 856
Intervalo de captura, 856, 859
Introducción de impurezas o impurificación, 32
Inversor
  BiMOS, 636-638
  BJT, 612-617
  CMOS, 603-608, 636
  de ganancia unitaria, 278
  NMOS, 588-601
Inversor, 578. *Ver también* Inversor NMOS
  circuito de pulsos con, 644
  diseño, 583-584
  disipación de potencia, 586, 587
  ideal, 578, 580
  real, 580-581
  tiempos de retraso, 584, 585, 587
Inversores complementarios. *Ver* Inversores CMOS

JFET (transistor de efecto de campo de unión), 23, 24-25, 214, 221-223, 249, 250, 251, 279
  características de transferencia y salida, 222-223
  como seguidor de fuente, 239
  en PSpice, 906
  modelos, 360-363
  polarización, 222
JFET de canal *n*, 695, 780, 906
JFET de canal *p*, 906

Kilby, 2

Laboratorios Bell Telephone, 2
Lazo de retroalimentación unitaria, 551
Lazo de retroalimentación de polarización, 796
Lazos amarrados por fase, 855-862
LED. *Ver* Diodo emisor de luz
Ley de Kirchoff de las corrientes, 142, 143, 159, 202, 210, 238, 241, 274, 277, 370, 657, 659, 660, 690, 696, 913-915, 958
Ley de Kirchoff de los voltajes, 41, 45, 146, 157, 158, 161, 162, 188, 192, 193, 197, 223, 231, 234, 240, 241, 274, 277, 298, 377, 387, 394, 399, 590, 621, 629, 634, 661, 666, 681, 695, 698, 726, 802, 830, 915-917
Ley de Ohm, 216, 292
LF198, 872
Lilienfield, 1
Limitador, 304, 568, 569
  de transición abrupta, 316-319
  de voltaje ajustable, 310-315
  de voltaje fijo, 309-310
  zener, 62-65, 315-316
  asimétrico con diodo zener, 63
  con diodo, 570
  de transición abrupta, 361-319
  de voltaje, 309
  de voltaje fijo, 309-310
  de voltaje negativo, 309, 312-313
  de voltaje positivo, 310
  simétrico, 63, 64-65
  suave, 312
  zener, 62-65, 315-316
Limitadores de voltaje ajustable, 310-315
Límites del voltaje de salida, 339
LKC. *Ver* Ley de Kirchoff de las corrientes
LKV. *Ver* Ley de Kirchoff de los voltajes
Lógica acoplada por emisor, 612, 630-636, 877
Lógica diodo-transistor (DTL), 641
Lógica negativa, 578
Lógica positiva, 578
Longitud de modulación en canal, 225

Macromodelo no lineal, 273
Magnitud, 166, 167, 169, 170, 299, 424, 428, 437, 454, 937, 938, 940, 942, 947
Manipulación por corrimiento de frecuencia, 854
Marca, 854
Margen absoluto de ruido, 582
Margen de fase, 366, 367, 516, 517-518, 520, 777, 778
Margen de ganancia, 366, 367, 516, 518
Margen de ruido, 581-582, 615, 638, 643
  de compuertas ECL tipo OR/NOR, 633
  de compuertas TTL tipo NAND, 621
Materiales piezoeléctricos, 3
MC1408, 877
Media geométrica, 192
Medidor, 4
Medidor de cuadro móvil, 298, 299
MESFET, 579
Método
  aproximado de análisis, 42, 46
  del capacitor de Miller, 370, 371-372, 374, 383, 386, 393
  del cortocircuito, 380, 385, 389, 392, 393, 395, 397
  del valor cero, 374, 376-377, 381, 383, 392, 393
  gráfico de análisis, 42
  iterativo de análisis, 42-43, 49-50
Microelectrónica, 8
Micrófonos, 3
Microprocesador 4004, 2
Microprocesador de 8 bits, 2
Microprocesadores, 1, 2, 214
Milivóltmetro de cd, 298-299
Modelo
  aproximado de transconductancia, 191
  aproximado *p*, 191
  de alta frecuencia, 51-53, 358-360
  de ca de baja frecuencia, 46-51, 54
  de ca de señal pequeña de baja frecuencia, 48
  de cd de caída de voltaje constante, 44, 45, 46, 54
  del diodo, 189
  Ebers-Moll para transistores de unión bipolar, 957-962
  en frecuencia, 360-362
  híbrido BJT de baja frecuencia, 953-955
  integrador de un amplificador operacional, 778
  lineal de ca, 272-273, 335. *Ver también* Análisis de señal pequeña
  lineal de cd, 189, 271-272
  lineal de cd por secciones, 44-45, 54
  p híbrido, 191, 955
Modelo *p*, 191
  parámetros del, 954, 955
Módem, 854
Modificación de la trayectoria de retroalimentación, 526-529
Modo activo inverso, 618
Modo de amarre por fase, 856
Modo de captura, 856
Modo libre, 856
Modulación en amplitud, 117
Modulación en frecuencia, 1
Modulador FSK, 854-855
Modulador/demodulador, 854
Moduladores balanceados, 655
Moore, 2
MOSFET
  de canal *n*, 214, 579, 588, 595, 603, 907
  de canal *p*, 579, 603, 724, 907
  decremental, 23-24, 214, 218-221, 249, 250
  incremental, 23, 214, 215-218, 249, 250
MOSFET, 214, 251. *Ver también* MOSFET decremental, MOSFET incremental
  modelos, 361-362
  en PSpice, 906-907

www.elsolucionario.net

Motores eléctricos, 4
Motorola, 71-72, 630, 788
Multiplicación de capacitancia, 140, 143-144
Multiplicador
  analógico, 856, 857
  de frecuencia, 859-860
  de voltaje, 120-123
Multivibrador
  astable, 830, 849-855
  biestable, 822, 829, 833
  libre, 830, 849
  monoestable, 845-849

National Semiconductor, 756, 757, 758, 780, 782, 783, 784, 785, 786, 795, 797, 872
NE/SE 5018, 877, 878
NE5034, 881, 882
Niveles de integración, 2
No linealidad, 877
Notación para señales electrónicas, 6-7
Noyce, 2
Número binario de *n* bits, 5

Operador de Laplace, 147
Oscilador, 142, 299, 512, 541-572,
  sintonizado con filtros activos, 568-570
  de Colpitts, 543, 556-562, 564, 565, 567
  de cristal, 543, 545, 564-568
  diseño de, 571-572
  de Hartley, 562-564
  de corrimiento de fase, 543, 545-549, 571-572
  principios de, 542-545
  cuadratura, 543, 549-550
  trifásico, 543, 551-552
  puente de Wien, 552-556
Oscilador Colpitts, 543, 556-562, 564, 565, 567
Oscilador controlado por voltaje, 839-844, 851, 859
Oscilador de audio-frecuencia, 553
Oscilador de corrimiento de fase, 543, 545-549, 571-572
Oscilador de cristal, 543, 545, 564-568
Oscilador de cuadratura, 543, 549-550
Oscilador de puente de Wien, 543, 552-556
Oscilador *RC*, 545, 546
Oscilador trifásico, 543, 551-552
Osciladores de cristal de cuarzo, 565
Osciladores de Hartley, 543, 562-564
Osciladores *LC*, 545, 556, 560-562
Osciladores sintonizados con filtro activo, 543, 568-570

Par acoplado por emisor común, 785
Par Darlington, 524, 772, 773-775, 781, 795, 796
Par de emisor acoplado, 630, 681-689
Par diferencial, 656, 703-708
Par diferencial NMOS, 703-705
Par NMOS de canal *n*, 703
Parámetro de ganancia, 134, 148
Parámetros híbridos de la configuración de emisor común, 190, 954
Parámetros nominales del diodo, 69
Parámetros predeterminados de un diodo, 104
Parámetros predeterminados del diodo, 100
Pasabanda, 423
Paso de impresión, 897
Paso de tiempo, 897
Periodo de conmutación, 10
Permitividad del espacio libre, 218
Philips Semiconductors, 842, 845, 855, 878
Pickard, 1
PLL NE/SE 565, 857-862
PMOS compuesto, 753
Polarización, 201, 228-230, 745-750
  de NMOS y PMOS, 215
  de transistores, 187
  de un amplificador en configuración de compuerta común, 240
  de un BJT, 193-196, 798-799
  de un FET, 222, 227-233, 781
Polarización de cd, 192, 681
  de BJT, 192
  de CMOS, 788, 791
  de JFET, 784
  de un amplificador de compuerta común, 240
  de un amplificador en contrafase con carga acoplada por transformador, 742-743
Polarización de diodos, 34-37, 742, 745-747
Polo
  dominante, 521-524
  e inestabilidad, 512-514
  función de transferencia, 365
Polos de función de la transferencia, 365
Portador mayoritario, 32
Portador minoritario, 32, 52
Potencia, 8. *Ver también* Potencia de salida
  dinámica, 586-587
  de entrada, 138
  de carga, 137, 731, 924
  de polarización, 586
  estática, 586
  normalizada, 924
Potencia de carga, 137, 731, 924
Potencia de entrada, 138
Potencia de polarización, 586
Potencia de salida de ca, 84, 91, 95-96
Potencia de salida de cd, 84, 85, 91-92, 95-96
Potencia de salida, 746
  promedio, 85, 91-92
  de amplificadores complementarios en contrafase, 736-738, 745
  de un amplificador de emisor común, 730-733
  de un amplificador en contrafase con carga acoplada por transformador 740-742
  de un seguidor de emisor, 726-727
Potencia dinámica, 586-587
Potencia estática, 586
Potencia normalizada, 924
Potencial base, 189, 190, 196
Potencial de base, 189, 190, 196
Potencial de colector, 196
Potencial electrostático de equilibrio, 592
Potencial interno, 51, 355
Potenciómetro, 3, 965
Potenciómetro calibrado, 546
Probe, 897, 898
Procesamiento de datos, 873
Proceso térmico, equivalente eléctrico del, 760-761
Producto retraso-potencia, 587-588, 594, 600, 607, 617, 641
Protección contra cortocircuito, 755, 803
Protección contra sobrecarga, 803
Protección térmica, 755-756, 784
Proyectos de diseño, 20-21
Punto de operación, 42, 188. *Ver también* Punto *Q*.
Punto de polarización, 160 *Ver* Punto *Q*
Punto de polarización de cd, 391
Punto de sumación, 867
Punto *Q*, 11-12, 42, 43, 44, 45, 48, 49, 55, 138, 161, 187, 193, 209, 229, 243, 244, 249, 655

Radar, 1
Rapidez de atenuación progresiva, 424
Rapidez de cierre, 520
Rapidez de decaimiento de la salida, 871
Rapidez de respuesta, 338-339, 778-779, 781, 785
Rashid, 19
Razón de caída, 871
Receptor de radio FM, 3
Receptor superheterodino, 1
Recortadores de nivel de corrimiento variable, 113-114
Recortadores en paralelo, 109-110
Recortadores en serie, 109, 110
Recorte, 10, 136, 726, 728
Recta de carga, 42, 187, 188, 193, 243, 244,
  de ca, 249, 733, 740, 741
  polarización, 227, 228
  para BJT, 246
  de cd, 733
  para un inversor NMOS, 601
Recta de carga de polarización, 227, 228
Recta de carga dinámica, 733
Recta de carga estática, 733
Rectificador, 30
  con derivación central, 96
  controlado de silicio (SCR), 2
  de media onda, 84, 91
  de onda completa, 91

www.elsolucionario.net

de puente, 94-99, 102
de tipo, 81-99
de una fase de media onda, 82-89, 103
de una fase de onda completa, 82, 89-100, 103
filtros de salida para, 99-108
precisión, 304, 306-308
trifásico, 82
Rectificadores de precisión, 304, 306-308
Red de 3 ms, 863
Red de compensación de offset, 347, 348
Red divisora por 2, 863, 865
Red doble T, 451
Red *RC*, 552, 867
Región de agotamiento, 33, 35, 52
Región de corte, 218
Región de saturación, 218
Región de transición, 578, 581
Región espacio-carga, 33, 35
Región óhmica, 218
Registro de 4 bits, 879
Registro de aproximaciones sucesivas, 879, 881
Regla del divisor de corriente, 144, 148, 914, 932
Regla del divisor de potencial. *Ver* Regla del divisor de voltaje
Regla del divisor de voltaje, 97, 98, 106, 140, 166, 168, 347, 369, 427, 479, 830, 916, 921, 930, 937, 941, 954
Regulación de carga, 58
Regulación de línea, 58
Regulación de voltaje, 105
Regulador, 57
Regulador de voltaje, 57, 665
Regulador en paralelo, 57
Regulador zener, 57-62
Relación de frecuencia, 942
Relación de geometría, 590
Relación de rechazo de modo común, 270, 331-332, 680, 684, 771-772, 804, 970
Relación de rechazo de una fuente de alimentación (PSRR), 345
Relación de rechazo del voltaje de alimentación (SVRR), 345. *Ver también* Relación de rechazo a variaciones de la fuente de alimentación
Relación de rechazo en modo común (CMMR) de señal pequeña, 686
Relación de retroalimentación de voltaje, 191, 953
Relación de transferencia de corriente directa en cortocircuito, 190, 953
Relación de voltaje en inversa a circuito abierto, 191, 953
Relación de vueltas, 84
Relación normalizada, 942
Relaciones de ganancia, 152-153
Relaciones de retroalimentación, 474
Reloj interno, 881
Representación tabular PSpice/SPICE, 54
Requerimientos de alimentación de cd, 723
Requerimientos de desempeño, 17
Resistencia. *Ver también* Resistencia de entrada
colector-base, 190
compuerta-fuente, 697
de base, 298, 735
de ca, 47, 48
de carga, 95-96, 100, 103, 106, 140, 148, 149, 159, 171, 174, 196, 233, 240, 245, 298, 694, 729, 924
de compuerta, 250
de drenaje, 161, 250
de drenaje, 250
de elevación, 578
de entrada de modo común, 684, 686, 691
de entrada diferencial, 684, 685, 690
de una bobina, 936
desviada, 250
dinámica, 47-48
efectiva de carga, 564, 742
efectiva de entrada, 773
efectiva inductiva, 936
volumétrica, 53
Resistencia de emisor, 157, 633
BJT, 157, 198, 199, 248, 249
de entrada en cortocircuito, 190, 953
Resistencia de entrada, 11, 136, 137, 144, 145, 157, 158, 159, 160, 164, 165, 190, 197, 198, 234, 237, 240, 241, 245, 248-249, 388, 393, 478, 479, 953
diseño, 248-249
efectiva, 274, 278
de un seguidor de emisor, 201-202
de un amplificador operacional, 268, 331, 772-773
Resistencia de fuente, 140, 141, 145, 149, 159, 161, 162, 171, 174, 196, 245, 250, 279, 479
Resistencia de minimización de offset, 342
Resistencia de retroalimentación, 142, 145-146
Resistencia de salida, 136, 140, 141, 144, 158, 159, 163, 190, 198, 202, 234, 238-239, 241, 245, 250, 478, 479, 693, 694
de amplificadores operacionales, 269, 331, 775
de un BJT, 807, 809
de una fuente básica de corriente, 658, 660, 673
de un FET, 249, 362
de varias corrientes, 674
de una fuente de corriente Widlar, 662
de una fuente de corriente Wilson, 666
efectiva, 275, 278
Resistencia de señal pequeña, 11, 48, 49, 50, 53, 224-225
de una bobina, 936
desviada, 248, 250
dinámica, 47-48
efectiva de salida, 775
en serie, 53
equivalente de Thévenin, 11, 158, 159, 162, 163, 198, 269, 293, 331, 342, 370, 375-377, 379-381, 385-390, 392, 396, 397-399, 401, 403, 405, 407, 409, 478, 495, 807, 808, 810, 922-923
inductiva efectiva, 936
interna, 143
negativa, 141-142, 145-146
parásita, 53
por volumen, 53
térmica, 760
zener, 57
Resistor
ajuste por reloj, 456
de capacitor conmutado, 454-456
de degeneración, 683
de emisor, 198, 199
de offset, 866, 869
de polisilicio, 636
en PSpice, 903
MOS, 636
sensible a la potencia, 554
simulado, 454
valores estandarizados, 963-965
Resistores de base, polarización con, 201
Resistores de degeneración, 683
Resistores de offset, 866, 869
Resistores de polisilicio, 636
Resolución, 6, 877
Responsitividad de corriente, 296
Respuesta a una entrada escalón
de circuitos *CR* en serie, 927
de un amplificador retroalimentado, 514
Respuesta a una entrada pulso de un circuito, 9, 927-932
Respuesta Butterworth, 425, 433, 434, 440, 446
Respuesta en frecuencia, 165-172, 368-374, 468-470
análisis, 811-812, 896, 901-902,
de amplificadores diferenciales, 713-714
de BJT, 356-360, 378-391, 399-404
de circuitos con amplificadores operacionales, 406-410
de circuitos de primero y segundo órdenes, 936-949
de FET, 360-362, 391-399, 404-406
diseño de la, 410
efectos del margen de fase en la, 517-518
Respuesta máximamente plana, 425
Respuesta transitoria
de circuitos de primer orden, 925-933
y posición de los polos, 513
Restricciones de diseño, 17
Retraso de fase, 424
Retraso de propagación, 580, 584-585, 587, 593, 594, 599, 600, 641
en un inversor BiMOS, 637-638

www.elsolucionario.net

en una compuerta de transmisión CMOS, 609
en una compuerta TTL, 626, 630
Retroalimentación, 464-465
análisis, 465-471
configuraciones, 472-474
minimización de zona muerta con, 738
negativa, 463-464, 466, 468, 469, 471, 511, 677-678
paralelo-paralelo, 493-501
paralelo-serie, 502-506
positiva, 463, 464, 467, 541, 542, 545, 823
serie-paralelo, 476-485
serie-serie, 485-493
Retroalimentación de muestreo
de corriente/comparación de corriente, 473
de corriente/comparación de voltaje, 472
de muestreo de voltaje/comparación de corriente, 465, 472
de voltaje/comparación de voltaje, 464, 472
Retroalimentación degenerativa, 464
Retroalimentación negativa, 466, 468, 469, 471, 511, 677-678
Retroalimentación paralelo-paralelo, 465, 472, 473, 475, 493-501, 524, 528, 757, 781
Retroalimentación paralelo-serie, 472, 473, 474, 475, 502-506
diseño de circuitos con, 508-511
y modificación de la trayectoria de retroalimentación, 527
Retroalimentación positiva en configuración paralelo-paralelo, 825
Retroalimentación positiva, 467, 541, 542, 545, 823
Retroalimentación regenerativa, 464
Retroalimentación serie-paralelo, 464, 472, 473, 475, 476-485, 738
diseño de circuitos con, 506-507
negativa, 677, 754
Retroalimentación serie-serie, 472, 473, 475, 485-493
Ruido, 8, 298, 422, 581
Ruido aleatorio, 568
Ruptura de avalancha, 35
Ruptura de un zener, 35. *Ver también* Voltaje zener

Salida atenuada, 136
Salida Read (lectura), 881
Saturación, 136-138, 633
Schokley, 2
Secuencia objeto-acción, 888
Seguidor de emisor, 159, 160, 186, 201-205, 678, 725-729, 735, 745, 768, 775
cálculo de los parámetros, 158-159
como etapa de salida de un amplificador operacional, 330
Darlington, 793, 794, 796
de fuente, 162, 163, 237, 239
de ganancia unitaria, 778
de voltaje autoelevador con acoplamiento de ca, 303-304
de voltaje, 275, 303-304
diseño, 203, 727-729
en transformación de impedancia, 677
Semicircuito parcial de modo diferencial, 684, 697
Semiconductor extrínseco, 32
Semiconductores, 21-22, 32, 33
Señal
analógica, 4, 6
de conversión completa, 881
de corriente de retroalimentación, 465
de entrada, 196, 882
de modo común, 298
de radio de AM, 117
de referencia, 821, 822
de retroalimentación, 463, 464
digital, 4
pequeña de modo común, 685, 691
pequeña diferencial, 684
Señales de error, 463
Señales electrónicas, 4-7, 10
Sensibilidad de la ganancia, 467
Sensibilidad de una fuente de alimentación (PSS), 270, 345. *Ver también* Relación de rechazo de una fuente de alimentación
Sensibilidad del factor de retroalimentación, 467-468
Sensores, 3
de efecto Doppler, 3
de esfuerzo, 3
inductivos, 3
Separación de polos, 525, 526
Separador
de corriente, 694
de salida BJT, 636
de salida con BJT, 636
de tres etapas, 881
Signetics Corporation, 844
Simulador de inductancia, 302-303
Sistemas electrónicos, 3-4
clasificación de, 7-9
diseño de, 12-14
especificaciones de, 9-12
Software Design Center, 888
Software PSpice, 887
adición de archivos de biblioteca, 909-911
análisis de la respuesta en frecuencia, 896, 901-902
copia y captura de diagramas en, 899
creación del listado de descripción de circuito, 908-999
dibujo de diagramas de circuito en, 899-895
instalación, 887-888
modelado de dispositivos y elementos, 356, 359-360, 363, 902-907
operaciones con el ratón, 888
panorama general, 888
simulación con, 186, 897-899
tipos de análisis, 896
variación de parámetros en, 899-901
Solenoides, 4
SPICE. *Ver* Software PSpice
Superdiodo, 304-305

Tabla de verdad, 578, 579
Tecnología BiFET, 779, 872
TelCom Semiconductor, Inc., 865, 867
Televisión, 1, 2
Temperatura de la unión, 36, 40, 67-68, 760
Temporizador 555, 844-855
Teorema
de Miller, 172-175, 286
de Norton, 224, 293
de superposición, 48, 58, 279, 291, 311, 344, 453, 680, 687, 819, 917-919
de Thévenin, 224, 919-923
de transferencia máxima de potencia, 924-925
Terminal, 186
de colector, 156, 159
de compuerta, 161
de drenaje, 161
de emisor, 159
de fuente, 161
Termistores, 3
Termopares, 3
Texas Instruments, 2 791
Tiempo
de adquisición, 871
de almacenamiento, 614, 630
de apagado, 10
de apertura, 870, 871
de caída, 10, 584, 614, 836, 928
de carga, 853
de conmutación de compuertas TTL tipo NAND, 621
de descarga, 850
de encendido, 9
de establecimiento, 871, 879
de levantamiento, 9, 333-334, 584, 613, 836, 927, 928
de muestreo, 5
Tiempo de retraso, 9, 613, 928
comparación de, para las familias lógicas, 642
de compuertas ECL, 633
de compuertas TTL, 621, 630
Tiempo de tránsito de base con polarización directa, 355
Tiempo de tránsito de la base, 355
Tierra común, 134
Tiristor, 2
Topologías de retroalimentación, 472-474

www.elsolucionario.net

Transconductancia de un diodo a señal pequeña, 47
Transconductancia en cortocircuito, 148
Transconductancia, 148, 149, 190, 225, 697
de BJT, 804
de FET, 164, 249
de un transistor, 160
Transductor, 3, 4
Transductores ultrasónicos, 4
Transferencia de calor, 760
Transformación de impedancia, 677, 678
Transformación *RC-CR*, 436, 437
Transformadas de Laplace, 926
Transformador, 84
con derivación central, 90, 91
Transimpedancia, 150-151, 153
a circuito abierto, 150
efectiva, 150
Transistor, 8, 138, 185, 470, 655
bipolar con emisores múltiples, 618
compuesto *pnp*, 752
compuesto tipo *pnp*, 752
conectado como diodo, 210
de efecto de campo de unión. *Ver* JFET
de efecto de campo unipolar, 2
de efecto de campo. *Ver* FET
de salida, 863
de silicio, 2, 760
de unión bipolar. *Ver* BJT
disipación de potencia, 762
en configuración de emisor común, 175
montado en un disipador de calor, 761
MOS, 578
tipos de, 186
Transistor *npn*, 22, 187, 735, 740, 746, 752, 798, 799, 819, 841
enunciado del modelo, 905
etapa de entrada, 769
modelo Ebers-Moll, 957, 960
Transistor *pnp*, 2, 22, 187, 210, 211, 735, 747, 752, 753, 758, 781, 796, 798, 800, 804, 841
en fuentes de corriente, 658
en PSpice, 191, 105
modelo Ebers-Moll, 960-961
Transistor Schottky fijo, 628, 629, 630
Transistores
con colector en cortocircuito, 746
de canal *n*, 784
de efecto de campo de metal-óxido decremental. *Ver* MOSFET decremental
de efecto de campo de metal-óxido incrementales. *Ver* MOSFET incremental
NMOS, 788, 790
Transmisión de lazo, 466
Triodo de vacío, 1
Triplicadores de voltaje, 121-122
Tuinenga, 19

Unión
base-emisor, 298
pn con polarización cero, 613
pn con polarización directa, 52, 613
pn con polarización inversa, 613
rectificadora, 66

Varactores, 52
Varicaps, 52
VCO NE/SE 566, 842-843
VCO. *Ver* Oscilador controlado por voltaje
Velocidad de conmutación de un inversor NMOS
con carga decremental, 599
Velocidad de conversión, 882
Versión de inyección del modelo Ebers-Moll, 957
Versión de transporte del modelo Ebers-Moll, 959-960
Voltaje
a señal pequeña, 134, 135
base-emisor, 190, 198, 747, 772, 853
compuerta-fuente, 227, 240, 249, 697
de activación, 36
de alimentación de cd, 245, 298, 842
de alimentación, 103, 245, 298, 833, 842
de bajada, 218
de base, 200
de carga pico, 739, 746
de carga rms, 85, 91-92, 95-96
de carga, 200, 676
de cd, 759
de colector, 190, 196, 200, 726, 734, 961-962
de comparadores, 655
de compuertas lógicas, 639
de conmutación, 826
de control de compuerta, 22
de cruce, 819
de encendido, 36
de entrada escalón, 925
de entrada rms, 98, 99, 937
de entrada, 148, 200, 270, 274, 276, 280, 299, 311, 331, 339
de error, 490, 856
de estrechamiento, 218, 225, 249, 670, 771
de fuente, 148, 190, 655, 676-678
de modo común, 331, 332, 679, 680, 686
de modulación de canal, 225, 249
de offset de entrada, 339-341, 347, 349, 769-771
de offset de salida, 339, 340
de offset, 726
de polarización de cd, 740
de polarización de un diodo, 42
de polarización positiva, 819
de polarización, 52, 740, 746, 750
de polarización, 52, 746, 750
de prueba, 163
de prueba, 163
de referência, 57, 817, 826, 828, 863, 866, 869
de referencia, 57, 817, 826, 828, 863, 866, 869
de reposo de un diodo, 42
de rizo de salida, 90, 91-92, 95-96, 103, 106
de rizo de salida, 90, 103
de rizo pico-pico, 103, 104, 107
de rizo rms, 85, 91-92, 95-96, 104
de rizo, 82, 83, 89, 90, 103
de rizo, 82, 83, 103
de ruptura, 37, 56, 222
de ruptura, 37, 56, 222
de salida rms, 83
de salida, 83, 85, 112, 150, 157, 159, 160, 163, 164, 196, 200, 235, 269, 272 274, 276, 279, 280, 281, 282, 284-287, 290-293, 295, 297, 726, 732, 820, 936. *Ver también* Característica de transferencia, Función de transferencia, Formas de onda
de salida. *Ver* Voltaje de salida
de transición, 682
de umbral inferior, 823
de umbral superior, 823
de umbral, 36, 40, 42, 249, 819
de un amplificador diferencial, 656
de un amplificador operacional, 270
de un capacitor, 103, 112, 113, 284, 831, 853
de un disparador Schmitt, 824, 825, 829
deriva, 930
diferencial, 274, 331, 332, 679, 682, 683
diferencial, 679, 682, 683, 696
Early, 190, 192, 225, 658
efectos de la histéresis en, 827
inicial en un capacitor, 925
instantáneo de entrada, 109
instantáneo de rizo, 83, 89, 90
instantáneo de salida, 93, 103, 104, 109, 113
instantáneo en un capacitor, 103
instantáneo en un diodo, 51
pico de entrada, 83
pico inverso, 83, 85, 91
pico, 737, 936
pico-pico, 115, 831
promedio, 83
promedio, 91-92, 95-96, 98, 104, 105
rms, 83, 90, 300, 937
térmico, 36, 188
uso del teorema de superposición para determinar el, 917-918
zener, 57, 547
Voltaje de saturación, 821
positivo, 819
Voltaje de transición, 682
Voltaje de umbral, 36, 40, 42, 249, 819
inferior, 823
superior, 823

www.elsolucionario.net

Voltaje de un capacitor, 103, 112, 113, 284, 831, 853
Voltaje diferencial, 274, 331, 332, 679
Voltaje Early, 190, 192, 225, 658
Voltaje efectivo base-emisor, 772
Voltaje equivalente de Thévenin, 660, 664
Voltaje fuente-cuerpo, 589
Voltaje inicial de un capacitor, 925
Voltaje instantáneo
- de entrada, 109
- de rizo, 83, 89, 90
- de salida, 93, 103, 104, 109, 113
- de un capacitor, 103
- de un diodo, 51

Voltaje pico de entrada, 83, 143, 936
Voltaje pico inverso, 83, 85, 91-92, 95-96, 121
Voltaje térmico o deriva térmica de voltaje, 36, 188
Voltaje zener, 57, 547
Vóltmetro de ca, 97-99
Vóltmetro de cd, 298
Vrbancis, W.P., 294

Zona muerta, 97, 736, 738, 744

www.elsolucionario.net

Acerca del autor

Muhammad H. Rashid es profesor de ingeniería eléctrica en la University of Florida y director del programa conjunto de Ingeniería Eléctrica UF/UWF. El doctor Rashid estudió una licenciatura en ingeniería eléctrica en Bangladesh University de Ingeniería y Tecnología, y obtuvo su maestría y doctorado en University of Birmingham, en el Reino Unido. Anteriormente, fue profesor de ingeniería eléctrica y presidente del Departamento de Ingeniería en Indiana University-Purdue University Fort Wayne. También trabajó como ingeniero de diseño y desarrollo en Brush Electrical Machines Ltd. (Gran Bretaña), como ingeniero de investigación en Lucas Group Research Centre (Gran Bretaña), como conferenciante y jefe del departamento de Ingeniería de Control en Higher Institute of Electronics (Malta), como profesor visitante adjunto de ingeniería eléctrica en University of Connecticut, como profesor asociado de ingeniería eléctrica en Concordia University (Montreal), y como profesor de ingeniería eléctrica en Purdue University Calumet.

El doctor Rashid está involucrado activamente en la enseñanza, investigación y difusión de la electrónica de potencia, y ha publicado más de 100 trabajos técnicos. Es autor de cinco libros, publicados por Prentice Hall: *Power Electronics—Circuits, Devices and Applications* (1988; 2a. edición, 1993), *SPICE for Power Electronics* (1993), *SPICE for Circuits and Electronics Using PSpice* (1990; 2a. edición, 1995), *Electromechanical and Electrical Machinery* (1986) y *Engineering Design for Electrical Engineers* (1990). También es autor de *Self-Study Guide on Fundamentals of Power Electronics, Power Electronics Laboratory Using PSpice* y *Selected Readings on Power Electronics* (IEEE Press, 1996), así como *Electronics Circuit Design Using Electronics Workbench®* (PWS Publishing, 1998). Sus obras han sido adoptadas como libros de texto en todo el mundo. Es ingeniero profesional registrado en la provincia de Ontario, ingeniero colegiado del Reino Unido y miembro del Consejo de Institution of Electrical Engineers de Londres. En 1991, Rashid recibió del Institute of Electronic and Electrical Engineers (IEEE) el Outstanding Engineer Award. Actualmente, Rashid es evaluador del programa ABET de ingeniería eléctrica.

www.elsolucionario.net

www.elsolucionario.net

Esta obra se terminó de imprimir en el mes de Agosto del año 2000 en los talleres de Programas Educativos S.A. de C.V. Calz. Chabacano No. 65 Local A, Col. Asturias, C.P. 06850, México, D.F.

EMPRESA CERTIFICADA POR EL INSTITUTO MEXICANO DE NORMALIZACIÓN Y CERTIFICACIÓN, A. C. BAJO LA NORMA ISO-9002: 1994/NMX-CC-004: 1995 CON EL No. DE REGISTRO RSC-048

www.elsolucionario.net

Parámetros seleccionados del modelo del diodo

Parámetro	Valor prestablecido	Descripción
Corriente de saturación	10^{-14} A	I_S de la ecuación (2.1)
Coeficiente de emisión	1	η de la ecuación (2.1)
Resistencia parásita	0 Ω	Resistencia de la terminal y volumétrica de la serie
Capacitancia a polarización cero	0 F	C_{jo} de la ecuación (2.36)
Potencial de la unión *pn*	1 V	V_j, como la ecuación (2.36)
Coeficiente de gradación *pn*	0.5	0.5 = abrupto 0.33 = gradual
Coeficiente de capacitancia de la zona de agotamiento en polarización directa	0.5	C_T se satura con $v_R < -\text{FC} \times \text{VJ}$
Tiempo de tránsito	0 s	τ
Voltaje de ruptura inverso	∞ V	Magnitud de BV
Corriente de ruptura inversa	10^{-10}	Corriente inversa en BV
Potencial del hueco de energía	1.11 eV	0.67 = Schottky 1.11 = silicio
Coeficiente de temperatura I_S	3	Coeficiente de temperatura para n_i^2
Coeficiente de ruido de centelleo	0	
Exponente de ruido de centelleo	1	

Parámetros seleccionados del modelo del MOSFET PSpice

Nombre	Parámetro	Valor prestablecido	Descripción
LEVEL	Índice de modelo	1	Shichman-Hodges
VTO	Voltaje de umbral de polarización cero	0 V	V_t, como en la ecuación (5.59)
KP	Parámetros de transconductancia	2×10^{-5} A/V^2	K_p, como en la ecuación (5.58)
LAMBDA	Modulación en la longitud del canal	0 V^{-1}	λ_t, como en la ecuación (5.72)
GAMMA	Parámetro del umbral del cuerpo o volumétrico	$0\sqrt{\text{V}}$	γ
RD	Resistencia óhmica del voltaje	0 Ω	r_d
RS	Resistencia óhmica de la fuente	0 Ω	r_s
TOX	Espesor del óxido	10^{-5} cm	
NSUB	Impurezas del sustrato	0 cm^{-3}	
UO	Movilidad superficial	600 cm^2/V-s	

www.elsolucionario.net

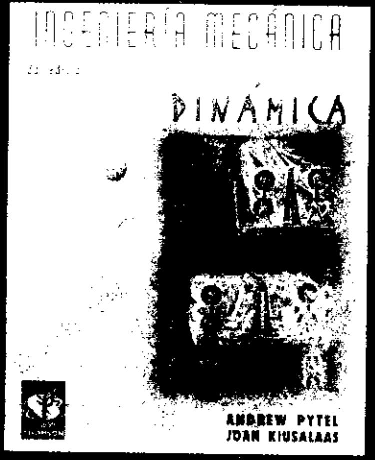
THOMSON
EJEMPLAR PARA EVALUACION
PBX: 285 4866 Fax: 2854169
Calle 40 No. 19 - 29 Bogotá - Colombia
e-mail: ...@andinet.com

Parámetros seleccionados del modelo del BJT de PSpice

Nombre	Parámetro	Valor prestablecido	Descripción
IS	Corriente de saturación de transporte	10^{-16} A	I_S de la ecuación (5.7)
NF	Coeficiente de emisión de I directa	1	η
BF	β_F directa máxima ideal	100	Como en la ecuación (5.3)
IKF	Punto de inicio de atenuación de la β_F a corriente alta	∞ A	
VAF	Voltaje Early directo	∞ V	V_A
BR	β_R inversa máxima ideal	1	Como en la ecuación (D.3)
NR	Coeficiente de emisión de I inversa	1	
IKR	Punto de inicio de atenuación de la β_R a corriente alta	∞ A	
RB	Resistencia óhmica de la base	0 Ω	Resistencia de difusión de la base r_b
RC	Resistencia del colector	0 Ω	Resistencia de la terminal y volumétrica del colector
RE	Resistencia del emisor	0 Ω	Resistencia de la terminal del emisor
TF	Tiempo de tránsito directo	0 s	$\tau_F = 1/2\pi f_T$
TR	Tiempo de tránsito inverso	0 s	
CJE	Resistencia base-emisor de polarización cero	0 F	C_{je0}, capacitancia de transición, como en la ecuación (8.6)
VJE	Potencial de la unión base-emisor	0.75 V	V_{je} de la unión base-emisor, como en la ecuación (8.6)
MJE	Coeficiente de distribución de la unión base-emisor	0.33	0.5 = abrupto 0.33 = gradual
FC	Coeficiente de capacitancia de la zona de agotamiento en polarización directa	0.5	C_{je} se satura con $v_{BE} > \text{FC} \times \text{VJE}$
CJC	Capacitancia base-colector a polarización cero	0 F	$C_{\mu 0}$, como en la ecuación (8.8)
VJC	Potencial de la unión base-colector	0.75 V	V_{jc} de la unión base-colector
MJC	Coeficiente de graduación de la unión base-colector	0.33	0.5 = abrupto 0.33 = gradual
CJS	Capacitancia colector-sustrato de polarización cero	0 F	C_{CS0}, como en la ecuación (8.9)
VJS	Potencial de la unión colector-sustrato	0.75 V	V_{js} de la unión colector-sustrato, como en la ecuación (8.9)
MJS	Coeficiente de distribución de la unión colector-sustrato	0	0.5 si es necesario
EG	Potencial de banda de energía	1.11 eV	Silicio
XTI	Coeficiente de temperatura I_S	3	Coeficiente de temperatura para I_S
KF	Coeficiente de ruido de centelleo	0	
AF	Exponente de ruido de centelleo	1	

www.elsolucionarjo.net

Otros títulos



INTERNATIONAL
THOMSON
EDITORES

International Thomson Editores
Herramientas de aprendizaje

MÉXICO Y AMÉRICA CENTRAL
Tel. (525)281-2906
Fax (525)281-2656
Séneca 53, Col. Polanco,
E-mail:clientes@mail.internet.com.mx
México, D.F., 11560

AMÉRICA DEL SUR
Tel./Fax (5411)4777-0960
E-mail:sdeluque@ba.net
Buenos Aires, ARGENTINA

EL CARIBE
Tel. (787)758-7580
Fax (787)758-7573
E-mail:102154.1127@compuserve.com
Hat Rey, PUERTO RICO

ESP
Tel.
Fax
E-m edidos@mad.servicom.es
Mad